

[19] 中华人民共和国国家知识产权局

[51] Int. Cl⁷

H01L 21/3205

H01L 29/68



[12] 发 明 专 利 说 明 书

[21] ZL 专利号 99124827.9

[45] 授权公告日 2004 年 5 月 12 日

[11] 授权公告号 CN 1149647C

[22] 申请日 1999. 11. 17 [21] 申请号 99124827.9

[30] 优先权

[32] 1998. 11. 17 [33] US [31] 09/193203

[71] 专利权人 西门子公司

地址 联邦德国慕尼黑

[72] 发明人 A·迈克尔斯

审查员 刘静_1

[74] 专利代理机构 中国专利代理(香港)有限公司

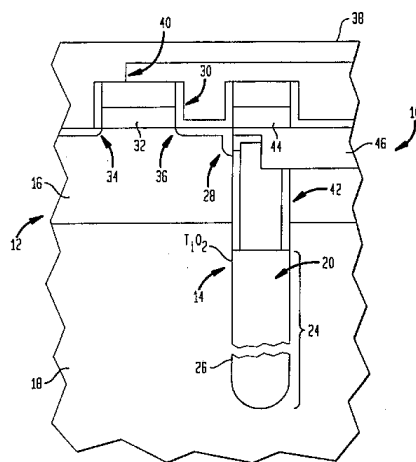
代理人 邹光新 张志醒

权利要求书 3 页 说明书 6 页 附图 5 页

[54] 发明名称 用于半导体器件的金红石介质材料

[57] 摘要

根据本发明形成半导体器件的方法包括以下步骤：在衬底中提供深沟槽，深沟槽具有下部，通过用介质层作衬里，在深沟槽中形成介质层，该介质层包括钛。一种半导体器件包括具有形成于其中的沟槽的衬底；形成于沟槽中且容性耦合到衬底的存储节点；及形成于存储节点和衬底之间的沟槽中的介质层，该介质层作为沟槽下部的衬里，其中介质层包括氧化钛。



1. 一种形成半导体器件的方法，包括以下步骤：

在衬底中提供深沟槽，深沟槽具有下部；及

5 通过用介质层作深沟槽下部的衬里，在深沟槽中形成介质层，该介质层包括金红石晶体形式的二氧化钛。

2. 根据权利要求 1 的方法，还包括在氢气气氛退火衬底，以去掉衬底表面上的自然氧化膜的步骤，所说退火在提供所说沟槽和形成所说介质层的步骤之间进行。

10 3. 根据权利要求 2 的方法，还包括在所说退火步骤后形成阻挡层的步骤。

4. 根据权利要求 3 的方法，其中形成所说阻挡层的所说步骤包括在 500℃ - 700℃ 的温度范围内，将所说沟槽暴露于 NH₃ 气氛中的步骤。

5. 根据权利要求 4 的方法，其中所说退火步骤和形成所说阻挡层的所说步骤在共同的容器中进行。

15 6. 根据权利要求 3 的方法，其中阻挡层的厚度小于 1nm。

7. 根据权利要求 1 的方法，其中形成介质层的步骤包括利用化学汽相淀积淀积二氧化钛的步骤。

8. 根据权利要求 7 的方法，还包括以下步骤：

氧化二氧化钛层；及

20 退火二氧化钛层，从而得到合适的 1: 2 化学计量的金红石结构。

9. 根据权利要求 8 的方法，还包括在淀积金红石 (TiO₂) 前提供前体材料的步骤。

10. 根据权利要求 1 的方法，其中形成介质层的步骤包括通过以下步骤形成介质：

25 在深沟槽的下部中淀积 TiN 层；及

氧化 TiN 层，形成金红石 (TiO₂)。

11. 根据权利要求 10 的方法，其中氧化步骤包括通过等离子氧化来氧化 TiN 层的步骤。

30 12. 根据权利要求 10 的方法，其中氧化步骤包括通过快速热氧化来氧化 TiN 层的步骤。

13. 一种形成半导体存储器件的方法，包括以下步骤：

在衬底中提供深沟槽，深沟槽具有下部；

- 在氢气气氛中退火衬底；
将所说沟槽暴露于 NH_3 气氛，形成第一阻挡层；
在深沟槽中形成二氧化钛金红石介质层；
在所说金红石层上淀积第二阻挡层；
- 5 用导电填料至少局部填充深沟槽，从而形成存储节点；及
去掉部分介质层，从而金红石和阻挡层作为深沟槽下部的衬里。
14. 根据权利要求 13 的方法，其中所说形成金红石层的步骤包括
以下步骤：
在深沟槽中淀积一层二氧化钛；
10 氧化二氧化钛层；及
退火二氧化钛层，得到金红石晶体结构。
15. 根据权利要求 14 的方法，其中所说退火步骤在 750°C 到 1050°C 的温度范围内进行。
16. 根据权利要求 13 的方法，其中所说第一阻挡层的厚度小于
15 1nm 。
17. 根据权利要求 14 的方法，其中淀积二氧化钛层的步骤包括化学汽相淀积工艺。
18. 根据权利要求 17 的方法，还包括在形成所述金红石层的所说
步骤之前提供前体材料的步骤。
- 20 19. 根据权利要求 13 的方法，其中形成二氧化钛金红石层的步骤
包括以下步骤：
在深沟槽中淀积 TiN 层；及
氧化 TiN 层，形成金红石 (TiO_2)。
20. 根据权利要求 19 的方法，其中氧化步骤包括通过等离子氧化
25 来氧化 TiN 层的步骤。
21. 根据权利要求 19 的方法，其中氧化步骤包括通过快速热氧化
来氧化 TiN 层的步骤。
22. 一种半导体器件，包括：
具有形成于其中的沟槽的衬底；
30 形成于沟槽中且容性耦合到衬底的存储节点；及
形成于存储节点和衬底之间的沟槽中的介质层，该介质层作为沟槽
下部的衬里，其中介质层包括金红石晶体形式的二氧化钛。

23. 根据权利要求 22 的半导体器件，其中介质层包括氮化物层。

24. 根据权利要求 23 的半导体器件，其中氮化物层的厚度小于 1nm。

25. 根据权利要求 22 的半导体器件，其中氧化钛层的厚度在 15nm 到 35nm 之间。

用于半导体器件的金红石介质材料

5 技术领域

本发明涉及半导体器件，特别涉及改进的介质层及其形成方法。

背景技术

半导体存储单元包括由晶体管存取从而存储数据的电容器。数据根据电容器的状态存储为高或低位。在进行存取以读出数据时，电容器的
10 充电或未充电表示高或低，电容器充电或放电以将数据写入。

用于半导体存储器的各种电容器中有深沟槽（DT）电容器。深沟槽电容器一般埋置于器件的半导体衬底中，邻近或在存取晶体管之下。

为获得半导体存储器件例如动态随机存取存储器（DRAM）的最佳性能，应使存储沟槽电容器的电容 C 最大，同时应使到包围电容器的
15 区域的电荷泄漏最小。这些需要决定了电容器极板间应采用高质量的介质材料。

沟槽电容器的电容值由式 $C = \epsilon \cdot A/d$ 给出，其中 C 是电容值， ϵ 是介于电容器极板间材料的介电常数， A 是电容器极板的面积， d 是隔开电容器极板的介质材料的厚度。

20 在常规沟槽电容器制造中，一般用氮氧化物作介质材料。氮氧化物材料与电流深沟槽电容器制造工艺和材料能很好地兼容，在形成深沟槽电容器期间的高温处理时（高达 1100°C ）能保持稳定。然而，氮氧化物的介电常数一般约为 7，在不使电容器漏电特性退化条件下不改变电容器几何形状时，不足以得到需要的电容值。

25 发明内容

因此，需要一种增大深沟槽电容器电容，同时不使器件漏电特性退化的方法和装置。从上述公式可知，通过利用具有较高介电常数 ϵ 同时与深沟槽电容器形成工艺兼容的介质材料，可以实现这个目的。

根据本发明形成半导体器件的方法包括以下步骤：在硅衬底上提供
30 深沟槽，深沟槽具有下部，通过用包括金红石相的二氧化钛（ TiO_2 ）的介质材料作深沟槽下部的衬里，在深沟槽中形成介质层。

形成半导体存储器件的另一方法包括以下步骤：在衬底中提供深沟

槽,深沟槽具有下部,在硅衬底上和深沟槽中形成超薄(厚度小于约1nm)的阻挡层例如氮化硅(Si_3N_4),淀积二氧化钛(TiO_2)层,氧化并退火二氧化钛层,形成金红石晶体结构,用导电填充材料填充深沟槽的一部分,形成存储节点,去掉部分二氧化钛介质层,使二氧化钛层和阻挡层作为深沟槽下部的衬里。

阻挡层厚度优选小于约1nm.形成介质的步骤可以包括用化学汽相淀积工艺淀积金红石(TiO_2)。也可以包括在淀积金红石(TiO_2)之前提供前体材料的步骤。形成介质层的步骤可以包括通过在深沟槽的下部分淀积TiN层,并氧化TiN层,形成金红石(TiO_2),从而形成介质层。氧化步骤还可以包括等离子氧化TiN层的步骤。氧化步骤可以包括快速热氧化法氧化TiN层的步骤。其中退火步骤和形成所说阻挡层的步骤可以在共同的容器中进行。

半导体器件包括具有形成于其中的沟槽的衬底,形成于沟槽中且容性耦合到衬底的存储节点,和形成于电容器极板间沟槽中的介质层,介质层作为沟槽下部的衬里,其中介质层包括金红石形式的二氧化钛。

在另一实施例中,介质层可以包括氮化硅阻挡层。该层的厚度可以小于约1nm.介质层可以包括氧化钛层。氧化钛层的厚度优选在约15nm到约35nm之间。

结合各附图阅读了以下例示本发明实施例的具体介绍后,本发明的这些和其它目的、特点及优点将变得更清楚。

下面结合各附图细介绍本发明的优选实施例。

附图说明

图1是根据本发明的半导体器件的俯视平面图;

图2是沿图1的线2-2取的剖面图,展示了本发明的深沟槽电容器结构;

图3是为实现本发明制备的深沟槽的剖面图;

图4是展示根据本发明在图3的沟槽中淀积的阻挡层的剖面图;

图5是展示根据本发明在图4的沟槽中淀积的金红石层的剖面图;

图6是图5的沟槽的剖面图,展示了根据本发明改变金红石层结晶结构的处理步骤;

图7是图6的沟槽的剖面图,展示了根据本发明淀积于其中的填充材料;

图 7A 是图 6 的沟槽的剖面图，展示了根据本发明在沟槽中淀积填充材料之前淀积第二阻挡层的另一实施例；

图 8 是图 7 的沟槽的剖面图，展示了根据本发明的介质。

具体实施方式

- 5 本发明涉及半导体器件，特别涉及改进的介质层及其形成方法。通过提高介质材料的介电常数，可以得到较高电容，从而增加在存储节点上信息位存储的保持时间。沟槽电容器的电容值可由以下表达式表示： $C = \epsilon A / d$ ，其中 C 是电容值， ϵ 是介质材料的介电常数， A 是电容器极板的面积， d 是介质材料的厚度。假定 A 是常数，如果 ϵ 增大且 d 减小，
- 10 则电容值增大。用金红石（氧化钛（ TiO_2 ））代替常规介质材料（氮氧化物或氮化物（ON）），电容值可以增大一个量级。这是由于介电常数不同，例如，对于 ON， ϵ 约等于 7，对于金红石， ϵ 约等于 86 到约 170 之间。金红石的 ϵ 值和漏电流的量取决于金红石膜的结晶取向和质量。这与这里所述的高淀积和退火温度有关。根据本发明，通过引入金红石
- 15 作介质，漏电流可以低于 10^{-10}Acm^{-2} 。

- 存储单元电容器的电容对于动态随机存取存储器（DRAM）器件的性能来说很重要。一般情况下，深沟槽（DT）技术中用氮化物作介质。氮化物的介电常数约为 7。氮化物介质的厚度 d 已达到其最下限 3.5nm，该值在隧穿范围内。DT 电容值向着约 40fF / 单元的最小临界
- 20 值的调节变得越来越难以用常规工艺实现。

本发明介绍了一种利用金红石作介质材料的装置和方法。金红石的介电常数在具有垂直于表面的光轴（ c -轴）的晶体取向时的约 86 和具有平行于表面的 c -轴时的 170 间。相应地，如果采用类似的节点厚度，电容值至少可以增大一个量级。

- 25 具体参见各附图，其中类似的参考数字表示类似或相同的部件，图 1 和 2 展示了根据本发明制造的深沟槽电容器 10。半导体衬底 12 包括形成于其中的沟槽（深沟槽）14。衬底 12 包括阱区 16 和埋置电容极板 18。埋置极板 18 容性耦合到形成于沟槽 14 内的存储节点 20。存储节点 20 包括导电材料，例如多晶硅（多晶硅）。根据本发明，沟槽 14 的
- 30 下部 24 用金红石作衬里，在埋置电容器极板 18 和存储节点 20 之间形成介质层 26。

存储节点 20 通过埋置细条 28 电耦合到存取晶体管 30。存取晶体

管包括优选由氧化硅形成且通过例如硅化钨等金属硅化物和/或多晶硅接触的栅 32。在激活栅 32 时，电荷在扩散区 34 和 36 间流动，因而允许电荷通过位线接触 40 流到位线 38 和从位线 38 流出。

5 存储节点 20 通过形成于沟槽 14 中的轴环 42 与阱区 16 电隔离。轴环 42 优选包括氧化硅。存储节点 20 还通过浅沟槽隔离 46 与穿通字线栅 44 隔离。栅 32 和 44 优选沿半导体芯片延伸，并形成如图 1 所示的字线。

参见图 3，图 3 示出了形成金红石介质的方法。沟槽 14 的腐蚀优选利用反应离子腐蚀 (RIE) 进行。沟槽 14 的深度可以为约 2 到 10 微米。沟槽 14 自上而下的形状可以是圆到椭圆形，直径可以在约 50 和 400nm 之间。形成沟槽前，氧化衬底 12，形成厚约 5nm 的基层氧化层 48 (二氧化硅)。在基层氧化层 48 上淀积基层氮化层 50 (氮化硅)。基层氮化层 50 厚可以在约 200 - 240nm 范围内。在基层氮化层 50 上形成例如硼硅玻璃 (BSG) 的玻璃层 52。玻璃层 52 厚可以为约 700nm。15 应注意，上述尺寸和材料不重要，可以根据需要改变。

基层氧化层 48、基层氮化层 50 和玻璃层 52 可以统称为基层叠层 54。根据已有技术例如光刻法构图并显影基层叠层 54。在将要形成沟槽 14 的位置形成孔，其中基层叠层 54 的剩余部分作随后形成深沟槽的 RIE 的硬掩模。

20 优选采用沟槽侧壁掺杂形成埋置电容极板 18。可以采用不同的工艺进行这种掺杂，例如，砷玻璃 (ASG) 淀积，然后通过扩散推进砷原子，气相掺杂和/或等离子掺杂。轴环 42 可以在该方法的此阶段例如通过硅局部氧化 (LOCOS) 工艺或化学汽相淀积 (CVD) 技术形成。或者，可以在侧壁掺杂前或以下将进步骤介绍的介质淀积后形成轴环 25 42。

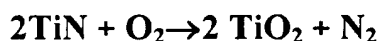
对露出的沟槽侧壁表面进行退火，从侧壁表面上去掉任何自然氧化膜，露出硅衬底 12 (对于硅衬底来说) 的硅。退火步骤优选在约 600℃ 到约 800℃ 的温度范围内，在氢 (H_2) 气氛中进行。

参见图 4，形成阻挡层 56 (即 Si_3N_4)，作为沟槽侧壁 14 的衬里。30 该阻挡层 56 可通过将沟槽暴露于热 (约 500 - 700℃) 的 NH_3 气氛中形成。氮化硅阻挡层的厚度由暴露于 NH_3 的时间、暴露的容器内的压力和温度控制。优选阻挡层 56 的厚度形成为低于约 1nm。为防止自然氧

化物生长，在淀积阻挡层前不应暴露于空气中。阻挡层 56 用作随后处理步骤中氧化物扩散到沟槽 14 内露出的硅中的屏障。此外，阻挡层 56 使从存储节点 20 到埋置极板 18 的漏电荷最少。由于阻挡层 56 优选包括氮化物，其自身是介质层，且其使完成的叠层的介电常数减小，即层 56 会作为串联电容器。为使此效应最小，优选尽可能薄地形成阻挡层 56。例如，阻挡层 56 的氮化层厚度可以是 1nm 以下，优选为 0.5nm 以下。这种薄氮化层有利于例如高达约 1100℃ 的温度等高温下的稳定性。随后的处理步骤中将使用这种温度。

参见图 5，在阻挡层 56 上淀积二氧化钛层 58。在一种方法中，层 58 包括利用化学汽相淀积 (CVD) 工艺淀积的 TiO_2 。在优选实施例中，在层 58 淀积前采用前体。前体包括 TDMAT(四(二甲胺)钛)、TDEAT(四(乙二胺)钛)、 $\text{Ti}(\text{O-iPr})_4(\text{thd})_2$ (二(异丙氧)二(四甲基戊anedionato)钛)或四氯化钛。尽管四氯化钛会导致最保形的淀积，但必须考虑半导体器件中氯沾污。包括 TiO_2 的层 58 的厚度优选在约 15nm 到约 35nm 之间，较好是约 25nm。

或者，层 58 包括利用化学汽相淀积 (CVD) 工艺淀积的 TiN 。 TiN 可高度保形地淀积。包括 TiN 的层 58 的厚度优选在约 15nm 到约 30nm 之间，较好是约 20nm。然后， TiN 淀积物优选通过等离子氧化或高温(约 800℃ - 约 1000℃)炉氧化转变成 TiO_2 。在氧气气氛中发生以下反应：



N_2 以气消散。为形成良好的绝缘体，必须高度氧化 TiN ，形成合适的 2: 1 化学计量的 TiO_2 。

参见图 6，一旦淀积和/或形成后，进一步处理层 58，使介电常数最大。这可以通过形成二氧化钛层 58 的需要结晶结构实现。优选的方法包括在例如约 750℃ - 约 1000℃ 等很高的温度下氧化，例如炉或快速热氧化 (RTO)。该工艺期间，热动态稳定的 TiO_2 (金红石) 结晶结构形成层 58。为进一步步骤防止该工艺期间氧扩散到衬底 12 中(无论是否有阻挡层 56)，该氧化后，可以加入在例如 Ar、He 等惰性气氛中的退火步骤。

如图 7 所示，淀积填充材料 60，通过填充沟槽 14 形成存储节点 20。如图 7A 所示，淀积填充材料前，可以淀积第二氮化硅阻挡层 59，以防

止填充材料氧化。填充材料 60 优选多晶硅。通过湿法腐蚀工艺，例如 HF 腐蚀，去掉未被填充材料 60 保护区域中的层 58 和阻挡层 56，如图 8 所示。使填充材料凹下，形成轴环 42，如以上所述（图 2）。如图 8 所示，根据本发明，沟槽 14 中残留的阻挡层 56 和层 58 形成介质。如 5 所属领域中已知的那样继续进行其它处理。

通过提高介质材料的介电常数，可得到较高的电容值，从而增加存储节点 20 上信息位存储的保持时间（图 2）。电容值可以增大一个量级。对于金红石来说 ϵ 在约 86 和约 170（多晶金红石的介电常数为约 110）之间，漏电流的量（取决于金红石膜的结晶取向和质量）减少。 10 根据本发明，通过引入金红石作介质，漏电流可以降低到 $10^{-10} \text{A}\cdot\text{cm}^{-2}$ 。

以上介绍了用于半导体器件的金红石介质的新颖装置和方法的优选实施例（意在例示而非限制），应注意，所属领域的技术人员在上述教导下可以做出改形和改变。因此，应理解，对所附权利要求界定的本发明范围和精神内所公开的本发明的特定实施例可以进行变化。根据专 15 利法的具体和特定要求对本发明进行了介绍，所要求和需要受专利保护的内容记载于所附权利要求书中。

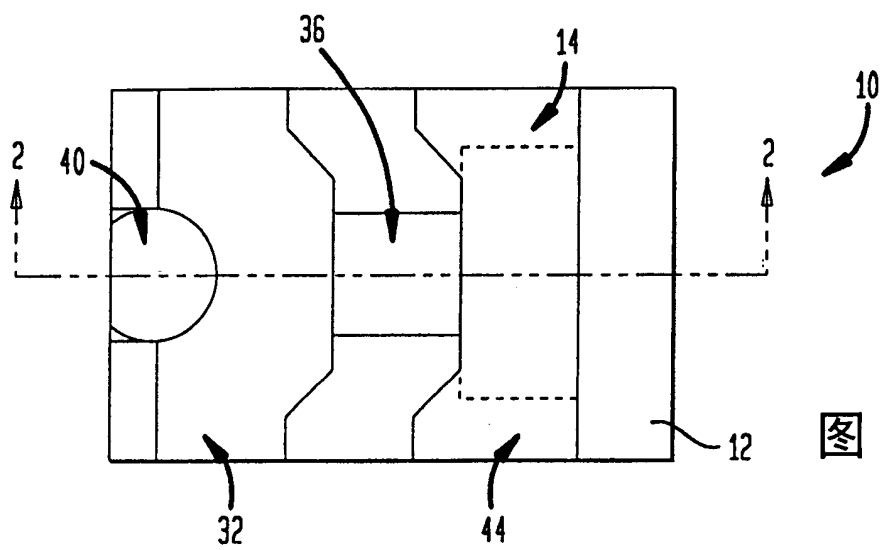


图 1

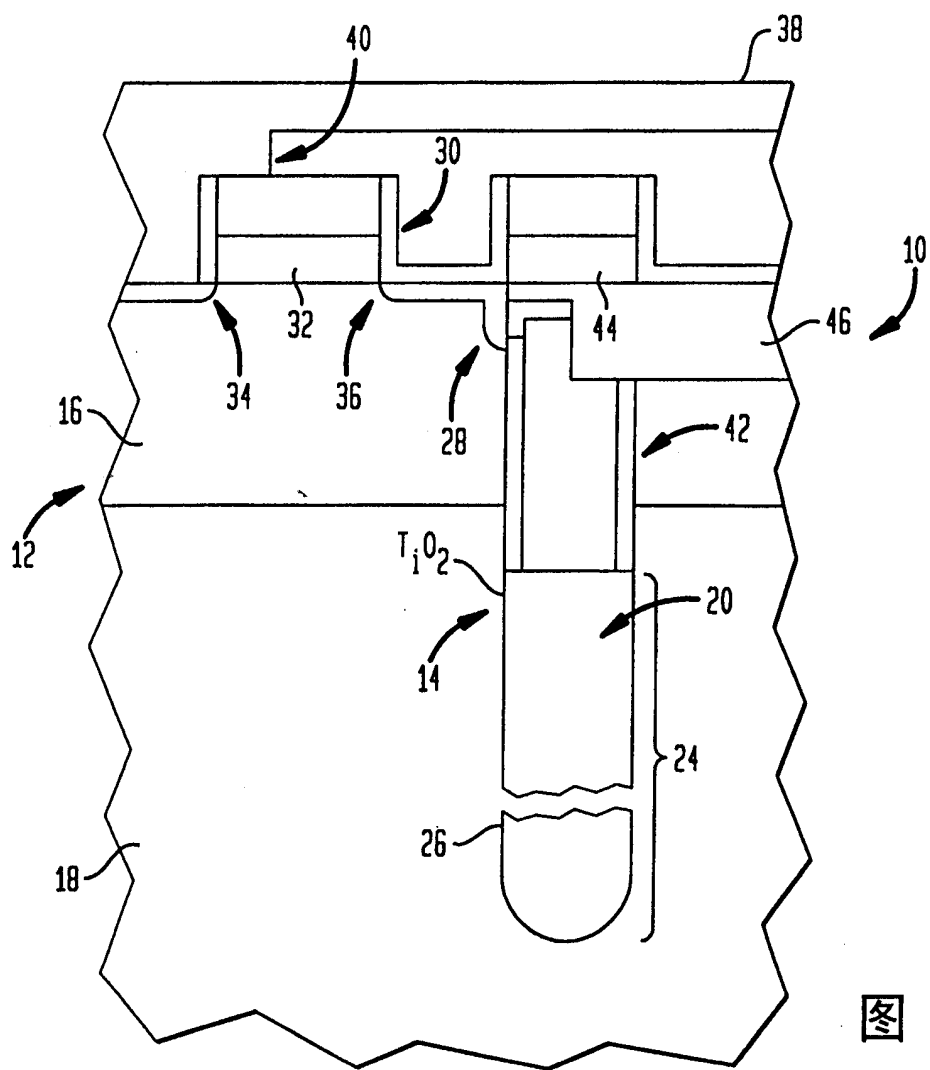


图 2

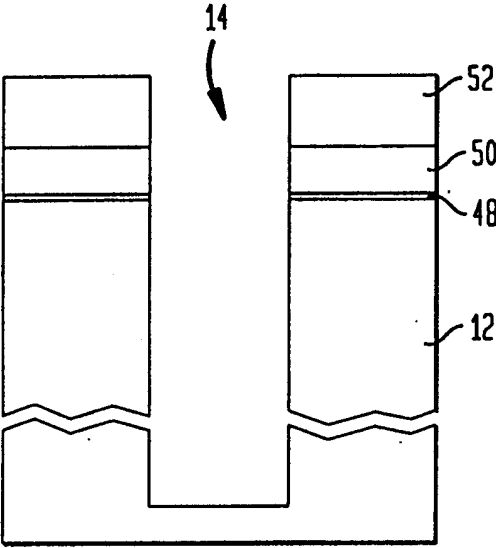


图 3

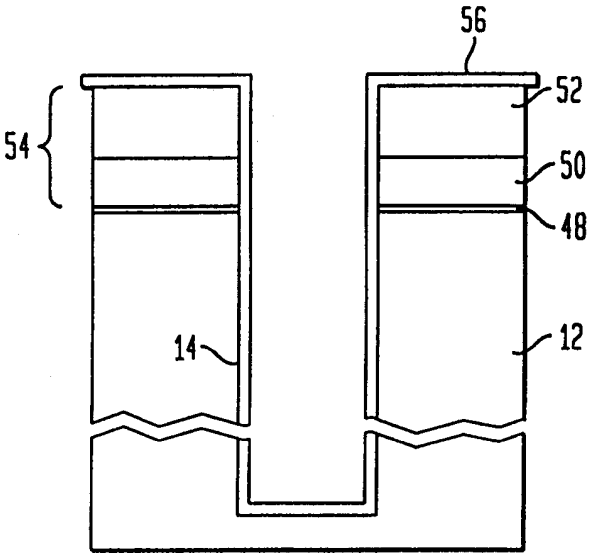


图 4

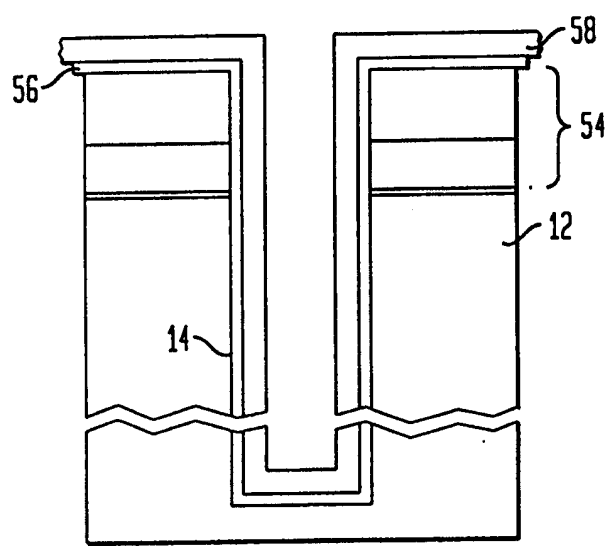


图 5

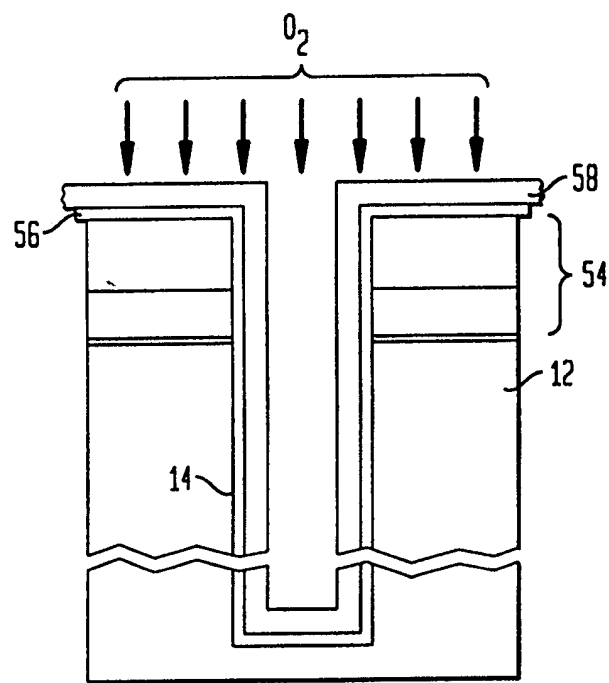


图 6

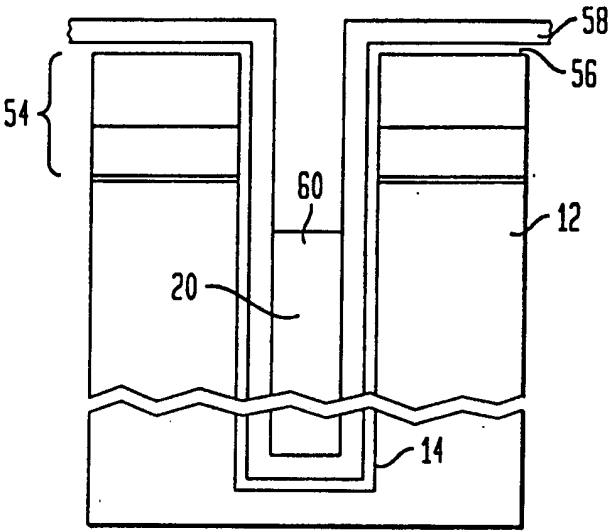


图 7

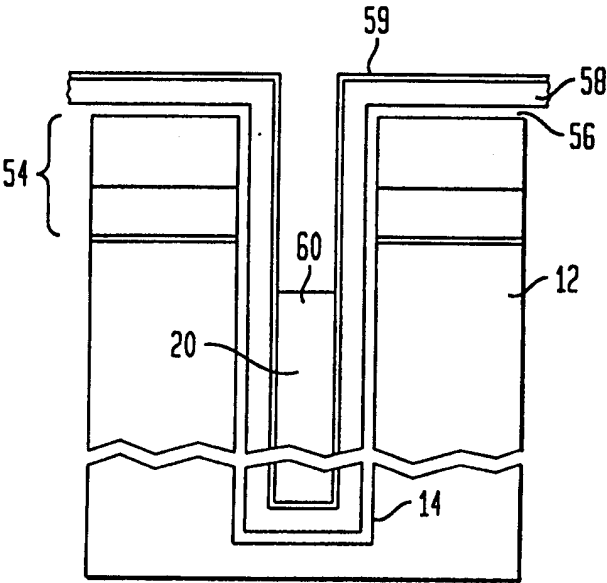


图 7A

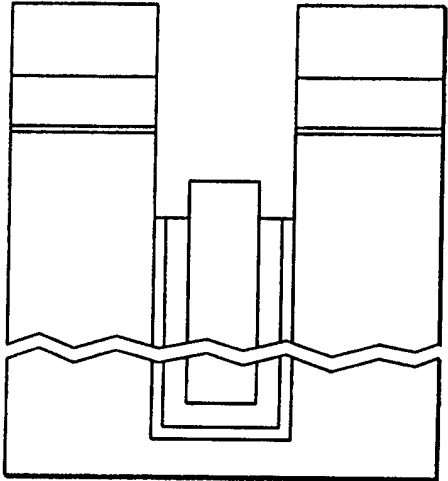


图 8