



## (12) 发明专利

(10) 授权公告号 CN 101998930 B

(45) 授权公告日 2012. 12. 05

(21) 申请号 200980112054. 4

(22) 申请日 2009. 02. 12

(30) 优先权数据

61/066, 655 2008. 02. 22 US

12/267, 186 2008. 11. 07 US

(85) PCT申请进入国家阶段日

2010. 09. 30

(86) PCT申请的申请数据

PCT/US2009/033927 2009. 02. 12

(87) PCT申请的公布数据

W02009/105382 EN 2009. 08. 27

(73) 专利权人 卡文迪什动力有限公司

地址 英国伦敦

(72) 发明人 迈克·雷诺

(74) 专利代理机构 北京律诚同业知识产权代理

有限公司 11006

代理人 徐金国 钟强

(51) Int. Cl.

H01L 21/00 (2006. 01)

B81C 1/00 (2006. 01)

(56) 对比文件

US 6395574 B2, 2002. 05. 28, 全文.

EP 1433740 A1, 2004. 06. 30, 全文.

US 2004/0020782 A1, 2004. 02. 05, 全文.

US 5861344 A, 1999. 01. 19, 全文.

US 2007/0235501 A1, 2007. 10. 11, 全文.

审查员 祁恒

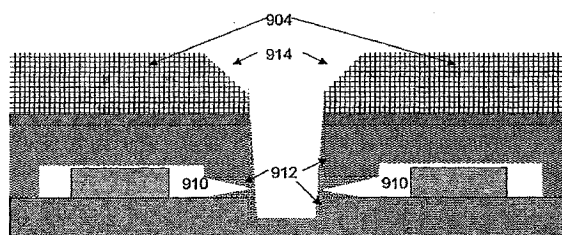
权利要求书 2 页 说明书 9 页 附图 8 页

(54) 发明名称

密封腔体的方法

(57) 摘要

本发明所揭示的实施例一般包括用以在器件结构中密封腔体的方法。该腔体可由蚀刻牺牲材料来打开, 其中该牺牲材料可界定该腔体的容积。在该腔体底下的材料可被溅射蚀刻和在通向该腔体的通道上或通道中被重新沉积, 从而密封该腔体。也可从该腔体上方溅射蚀刻材料, 且可在通向该腔体的通道中重新沉积材料。溅射蚀刻可能发生在实质上惰性气氛中。因为溅射蚀刻是一种物理过程, 很少或根本没有溅射蚀刻材料会重新沉积在该腔体本身。腔体已经开启后, 该惰性气体可扫出可能存在于腔体中的任何残余气体。因此, 在溅射蚀刻后, 该腔体可以实质上充满不会对该腔体产生负面影响的惰性气体。



1. 一种形成器件的方法,该器件具有:基板,该基板上沉积有一或多层,该器件具有腔体,该腔体嵌入该基板和该一或多层之间;以及第一通道,该第一通道延伸至该腔体,该方法包括下列步骤:

利用溅射蚀刻从一或多个基板和该一或多层移除材料,并同时在第一通道中重新沉积上述移除的材料,以密封该第一通道。

2. 如权利要求1所述的方法,还包含下列步骤:

沉积至少一层牺牲层在基板上;

移除该至少一层牺牲层的一部分,以界定欲形成的该腔体和至少一个通道的形状;

沉积至少一层封装层在该至少一层牺牲层上;

移除该至少一层封装层的一部分,以暴露该至少一层牺牲层的一部分;及

移除该至少一层牺牲层,以形成穿过该至少一层封装层的该腔体和该第一通道。

3. 如权利要求2所述的方法,还包括沉积封盖层在该至少一层封装层和重新沉积的材料上。

4. 如权利要求3所述的方法,其中原位执行所述沉积该封盖层的步骤和所述重新沉积的步骤。

5. 如权利要求2所述的方法

其中用以形成该腔体的移除该至少一层牺牲层的步骤额外地形成了穿过封装层的第二通道。

6. 如权利要求5所述的方法,还包含从该基板移除材料,及在该第二通道中重新沉积移除的材料,以密封该第二通道,其中所述在该第一通道中重新沉积移除的材料的步骤与在该第二通道中重新沉积移除的材料的步骤实质上同时发生。

7. 如权利要求6所述的方法,其中该基板上沉积有第一材料,及其中所述移除和重新沉积的步骤包括溅射蚀刻该第一材料和在该第一通道中重新沉积该第一材料以密封该第一通道。

8. 一种用以形成器件的方法,包含下列步骤:

沉积至少一层牺牲层在基板上;

移除该至少一层牺牲层的一部分,以界定欲形成的腔体和至少一个通道的形状;

沉积封装层在该至少一层牺牲层上;

沉积第二层于该封装层上;

移除该封装层的一部分,以暴露该至少一层牺牲层的一部分,所暴露的该至少一层牺牲层的一部分延伸穿过该封装层的一侧;

移除该至少一层牺牲层,以形成穿过该封装层的该腔体和第一通道;及

利用溅射蚀刻从该第二层和该基板的至少一者移除材料,并同时在第一通道中重新沉积移除的材料,以密封该第一通道。

9. 如权利要求8所述的方法,还包括沉积封盖层在所述重新沉积的材料上。

10. 如权利要求9所述的方法,其中原位执行所述沉积该封盖层的步骤和所述重新沉积的步骤。

11. 如权利要求8所述的方法,还包含下列步骤:

移除该封装层的一部分,以暴露该至少一层牺牲层的一部分,所暴露的该至少一层牺

牲层的一部分穿过该封装层的至少第二侧；及

移除该至少一层牺牲层，以形成穿过该封装层的该腔体和第二通道。

12. 如权利要求 11 所述的方法，还包含从该基板和该第二层的一或多者移除材料，及在该第二通道中重新沉积移除的材料，以密封该第二通道，其中所述在该第一通道中重新沉积移除的材料的步骤与在该第二通道中重新沉积移除的材料的步骤实质上同时发生。

13. 如权利要求 8 所述的方法，其中该基板上沉积有第一材料，及其中所述从该第二层和该基板的至少一者移除材料的步骤以及重新沉积移除的材料的步骤，包括溅射蚀刻该第一材料和在该第一通道中重新沉积该第一材料，以密封该第一通道。

14. 一种用以形成器件的方法，包含下列步骤：

沉积至少一层牺牲层在基板上；

移除该至少一层牺牲层的一部分，以界定欲形成的腔体和至少一个通道的形状；

沉积封装层在界定该腔体的形状的该至少一层牺牲层上；

沉积第二层于该封装层上；

移除该封装层的一部分，以暴露该至少一层牺牲层的一部分，所暴露的该至少一层牺牲层的一部分穿过该封装层的一侧；及

移除该至少一层牺牲层，以形成穿过该封装层的该腔体和第一通道，该第一通道的高度小于该腔体的高度；

利用溅射沉积从该第二层和该基板移除材料，并同时在第一通道中重新沉积移除的材料，以密封该第一通道；及

沉积封盖层在所述密封的第一通道上，所述沉积封盖层的步骤和所述重新沉积移除的材料的步骤在原位发生。

15. 如权利要求 14 所述的方法，其中该器件是微机电器件。

16. 如权利要求 14 所述的方法，还包含下列步骤：

移除该封装层的一部分，以暴露该至少一层牺牲层的一部分，所暴露的该至少一层牺牲层的一部分穿过该封装层的至少第二侧；及

移除该至少一层牺牲层，以形成穿过该封装层的该腔体和第二通道。

17. 如权利要求 16 所述的方法，还包含从该基板移除材料，及在该第二通道中重新沉积移除的材料，以密封该第二通道，其中所述在该第一通道中重新沉积移除的材料的步骤与在该第二通道中重新沉积移除的材料的步骤实质上同时发生。

18. 如权利要求 14 所述的方法，其中该基板上沉积有第一材料，及其中所述从该第二层和该基板移除材料的步骤以及重新沉积移除的材料的步骤，包括溅射蚀刻该第一材料和在该第一通道中重新沉积该第一材料，以密封该第一通道。

## 密封腔体的方法

### 技术领域

[0001] 本发明的实施例一般涉及在微机电系统 (MEMS) 或纳米机电系统 (NEMS) 中密封腔体的方法。

### 背景技术

[0002] 许多微机电系统和纳米机电系统器件需要封装在低或非常低压的环境中。尤其对于传感器为然,例如,用于惯性传感器者,它们会受到挤压薄膜阻尼效应的影响。为实现这一目标,诸如化学汽相沉积 (CVD) 的方法已被用来密封其中封装 MEMS 器件的腔体。

[0003] 然而,这些方法都有一种缺点,那就是他们使用反应气体,以沉积密封腔体所需要的材料。在密封步骤中,这些反应气体可能对被封装的器件产生不利的影响,有可能在密封腔体之后亦然。这种现象尤其会损害传感器,它在操作过程中变热到有助于催化潜在化学反应的温度水平。

[0004] 为了解决这个问题,人们便发展了用以消除残余气体的方法。一种典型的方法是使用一种“吸收剂”的材料。这些材料,通常是高活性金属,能够吸收有限量的气体。然而,这种做法有些缺点,因为需要将吸收剂材料插入容纳器件的腔体。当使用圆片级封装,该吸收剂通常是沉积在器件封装的内表面上,或沉积在朝向欲真空密封的腔体的圆片的内表面上。但是,圆片级封装并未被定义为整合密封方法,且不能用来形成小腔体。在含有器件的腔体中,吸收剂材料也可沉积在基板上。但是这种方法会引起使腔体大小急剧增加,意即,单位面积会有较低密度的被封装器件。它也将使现有的流程变得复杂。此外,这些缺点会更严重,因为吸收剂材料本质上通常不相容于标准的互补金属氧化物半导体 (CMOS) 工艺,因此需要进一步更改处理流程。诸如化学汽相沉积的方法有另一种缺点,那就是材料可能沉积在腔体内,因此干扰被包含的器件的运作。

[0005] 因此,显然需要一种能与标准 CMOS 工艺相容,且不依赖吸收剂材料或活性气体的密封腔体的方法。

### 发明内容

[0006] 本文所揭示的实施例一般包括用以在器件结构上密封腔体的方法。该腔体可由蚀刻牺牲材料来打开,所述牺牲材料可界定该腔体的容积。来自该腔体底下、上面和外面的材料可被溅射蚀刻和在通向该腔体的通道上或通道中重新沉积,从而密封该腔体。可从该腔体底上方溅射蚀刻材料,且可在通向该腔体的通道中重新沉积。溅射蚀刻可能发生在实质上惰性气氛中。因为溅射蚀刻是一种物理过程,很少或根本没有溅射蚀刻材料会重新沉积在该腔体本身。腔体已经开启后,该惰性气体可扫出可能存在于腔体的任何残余气体。因此,在溅射蚀刻后,该腔体可以实质上充满不会对该腔体产生负面影响的惰性气体。

[0007] 在一实施例中揭示一种用以形成器件结构的方法。该方法可包括沉积至少一层牺牲层在基板上,及移除该至少一层牺牲层的一部分,以界定欲形成的腔体及至少一个通道的形状。该方法还可包括沉积至少一层封装层在该至少一层牺牲层上和移除该至少一层

封装层的一部分,以穿过该至少一层封装层的第一侧暴露该至少一层牺牲层的一部分。该方法可另外包括移除该至少一层牺牲层,以形成穿过该至少一层封装层的该腔体和第一通道,及从该基板溅射蚀刻材料和在该第一通道中重新沉积上述溅射蚀刻的材料,以密封该第一通道。

[0008] 在另一实施例中揭示一种用以形成器件结构的方法。该方法可包括沉积至少一层牺牲层在基板上,及移除该至少一层牺牲层的一部分,以界定欲形成的腔体及至少一个通道的形状。该方法还可包括沉积第一封装层在该至少一层牺牲层上,沉积第二封装层于该第一封装层上;和移除该第一封装层的一部分,以穿过该第一封装层的一侧暴露该至少一层牺牲层的一部分。该方法可另外包括移除该至少一层牺牲层,以形成穿过该第一封装层的该腔体和第一通道,及从该第二封装层溅射蚀刻材料和在该第一通道中重新沉积上述溅射蚀刻的第二封装材料,以密封该第一通道。

[0009] 在另一实施例中揭示一种用以形成器件结构的方法。该方法可包括沉积至少一层牺牲层在基板,及移除该至少一层牺牲层的一部分,以界定欲形成的腔体及至少一个通道的形状。该方法还可能包括:沉积第一封装层在界定该腔体的形状的该至少一层牺牲层上;沉积第二封装层于该第一封装层上;及移除该第一封装层的一部分,以穿过该第一封装层的一侧暴露该至少一层牺牲层的一部分。该方法可另外包括移除该至少一层牺牲层,以形成穿过该第一封装层的该腔体和第一通道,及从该第二封装层和该基板溅射蚀刻材料,和在该第一通道中重新沉积上述溅射蚀刻的第二封装材料以及该来自该基板材料,以密封该第一通道。

#### 附图说明

[0010] 简介如上的本发明上述的特征可通过下文的实施方式进一步了解,可能需参考实施例,部分实施例由附图所绘示。然而需指出的是,附图仅说明本发明的典型实施例,因此不应视为限制本发明的范围,而应含括其他均等的实施例。

[0011] 图 1 是根据一实施例,具有复数腔体的结构的示意性俯视图。

[0012] 图 2 是根据另一实施例,具有腔体的结构的示意性俯视图。

[0013] 图 3A 的示意性侧视图绘示具有侧边释放通道的结构,该侧边释放通道的高度小于腔体的高度。

[0014] 图 3B 的截面示意图绘示牺牲材料被移除的图 3A 的结构。

[0015] 图 4A 的示意性侧视图绘示具有复数腔体的结构,每一腔体具有侧边释放通道,该侧边释放通道的高度小于腔体的高度。

[0016] 图 4B 的侧视示意图绘示牺牲材料被移除的图 4A 的结构。

[0017] 图 5A 的示意性侧视图绘示具有复数侧边释放通道的结构,该侧边释放通道的高度小于腔体的高度。

[0018] 图 5B 的侧视示意图绘示牺牲材料被移除的图 5A 的结构。

[0019] 图 6 是溅射设备的示意性侧视图。

[0020] 图 7 的截面示意图绘示部分由溅射方法密封的结构。

[0021] 图 8 是另一溅射设备的侧视示意图。

[0022] 图 9A 的截面示意图绘示在密封腔体之前的结构。

- [0023] 图 9B 的截面示意图绘示在溅射蚀刻工艺期间图 9A 的结构。
- [0024] 图 9C 显示在密封腔体后图 9A 的结构。
- [0025] 图 10 的截面示意图绘示根据一实施例在溅射蚀刻之前的结构。
- [0026] 图 11 的截面示意图绘示根据另一实施例在溅射蚀刻之前的结构。
- [0027] 图 12 的截面示意图绘示根据另一实施例在溅射蚀刻之前的结构。
- [0028] 图 13A-C 绘示依据另一种实施例,用以移除牺牲材料的工艺。
- [0029] 为了便于理解,在可能的情况下,各图中共同使用相同的元件符号来指示图式中相同的元件。意即,在一实施例中所揭示的元件也可用于其他实施例而无需特别指明。

## 具体实施方式

[0030] 本文所揭示的实施例包括用以密封形成在器件结构上的腔体的方法。图 1 是根据一实施例,具有复数腔体的结构 100 的示意性俯视图。结构 100 包括基板 102,基板 102 上形成有一或多层 104。在层 104 和基板 102 之间形成一或多腔体。

[0031] 在如图 1 所示的实施例中,牺牲材料 108 的一或多牺牲层可形成在基板 102 和该一或多层 104 之间。该牺牲材料 108 可界定欲形成的腔体中开放空间的容积。通过移除牺牲材料 108 形成腔体。在每一腔体中,可存在一或多器件 106。牺牲材料 108 可经由腔体区域存在于通道 110。通道 110 可允许蚀刻气体或液体进入腔体及移除牺牲材料 108。在一实施例中,牺牲材料 108 也可因为在一或多层 104 间的通道 112,而暴露在基板 102 之上。一旦移除牺牲材料 108,腔体中将释出器件 106。应明白,虽然通道 110 图示于腔体的一侧,通道 110 可以位于欲形成的腔体两侧。此外,虽然通道 110 是绘示为与器件 106 在瞄准线(line of sight)上为直线,但通道 110 也可被塑型成几乎不、或不与器件 106 在瞄准线上呈直线。

[0032] 图 2 是根据另一实施例,具有腔体 204 的结构 200 的示意性俯视图。腔体 204 形成于基板 202 之上,且可经由一或多通道 208 接触。如图 2 所示,通道 208 有一扭结,以使在腔体 204 所包含的器件 206 不会和通道 208 的入口在瞄准线上呈直线。应明白,虽然通道 208 图示于腔体 204 的一侧,通道 208 可以出现在两侧。此外,虽然通道 208 是绘示为封闭任何至器件 206 的瞄准线,但通道 208 也可被设计为提供完整的或几近完整的至器件 206 的瞄准线。

[0033] 图 3A 的示意性侧视图绘示具有侧边释放通道的结构,该侧边释放通道的高度小于腔体的高度。图 3B 的侧视示意图绘示牺牲材料被移除的图 3A 的结构。结构具有基板 302,基板 302 上可形成器件 306。在一实施例中,基板 302 可包括硅类材料。在另一实施例中,基板 302 可包括器件结构(例如,CMOS 结构)的多层。器件 306 可包括任何 MEMS, NEMS, 微型光学机电系统(MOEMS) 器件, 纳米光学机电系统(NOEMS) 器件、或它们的组合。该器件可形成于该结构中任何点。例如,该器件可形成于 CMOS 结构的上方或下方。此外,该器件可形成于堆迭中,以使结构的额外层(即,非器件)可存在于该器件之上。该器件可用于金属系统的后段(BEOL) 工艺。该器件也可形成于任何其他半导体前段技术的后段工艺,例如,双极工艺、或 bi-CMOS、或 SiGe、GaAs、GaAlAs 或其他 III/V 族或 II/VI 族、或任何其他前段半导体工艺。在一实施例中,该器件可形成于玻璃之上。应理解,虽然绘示的器件 306 是一个,然而器件 306 可以是多个。如果存在复数器件 306,器件 306 可相同或不相同,

并可执行相同的或不同的功能。另外,虽然绘示的器件 306 是一个,应理解器件 306 可不存在。

[0034] 器件 306 封闭在牺牲材料 304 中。牺牲材料 304 可包括旋转涂布的有机薄膜。然而,可以采用其他旋转涂布薄膜和等离子体增强化学汽相沉积 (PECVD) 材料,例如,旋转涂布玻璃、氮化硅、二氧化硅、无定形硅和无定形碳,以达到相同的效果。额外的沉积方法可用于沉积牺牲材料 304,包括原子层沉积 (ALD)、物理汽相沉积 (PVD)、化学汽相沉积 (CVD)、以及其他传统沉积方法。旋转涂布的牺牲材料 304 可流通于基底层的不规则处,从而产生平坦层,其中薄膜的厚度取决于基底材料的高度。可沉积牺牲材料 304,然后形成图案以移除牺牲材料 304 的部分,而不影响腔体形成。

[0035] 一或多其他层 308、310、和 312 可被沉积在牺牲材料 304 之上。一或多其他层 308、310、和 312 可形成欲形成在器件 306 上的结构的一部分。通过图案化一或多其他层 308、310、和 312,可在结构上形成沟槽 314。沟槽可有由箭头“E”显示的从基板 302 至最上层 312 顶部的高度,和箭头“B”显示的宽度。沟槽的高度“E”在 Y 轴延伸,而宽度“B”沿 X 轴延伸。沟槽可沿 Z 轴(进入纸面中)延伸数微米。在一实施例中,沟槽可能沿 Z 轴延伸约 1 毫米以上。高度与宽度的比例被称为深宽比。在一实施例中,开口的深宽比可成比例于溅射材料的射出余弦分布。在另一实施例中,深宽比可能成比例于加入物种的角分布。可以理解,成比例不仅包括线性比例,也包括成反比,和深宽比和溅射材料间的任何一般的关系。在一实施例中,沟槽 314 的深宽比可以是约 1 : 1。在另一实施例中,沟槽 314 的深宽比可大于约 2 : 1。在一实施例中,宽度可能介于几纳米到约 100 微米之间。在一实施例中,宽度可能介于 1 微米到约 50 微米之间。

[0036] 在图案化后,牺牲材料 304 提供欲形成的腔体 316 的形状,以及释放通道 318。腔体 316 可具有箭头“C”所指示的高度,而通道 318 可具有箭头“D”所指示的高度。通道 318 可以沿沟槽延长达到该沟槽沿 Z 轴的全部长度。在一实施例中,通道 318 可以沿沟槽延长达到小于沿 Z 轴的全部长度。在图 3A 和 3B 所示的实施例中,通道 318 的高度小于腔体 316 的高度。应该理解,如需要,通道 318 的高度可实质上相等于腔体 316 的高度。在一实施例中,腔体释放通道 318 可能有约 10 微米以下的高度。

[0037] 在一或多其他层 308、310 和 312 被图案化以曝露牺牲材料 304 之后,牺牲材料 304 可被移除,以释放腔体 316 中的器件 306。在一实施例中,牺牲材料 304 可由等离子体蚀刻移除。在一实施例中,蚀刻气体或液体可包括氢、氟、氧、氟化氢、氯气、盐酸、氮、氦、二氟化氙、无水氟化氢、氟类蚀刻气体或液体,氧类蚀刻气体或液体,氢类蚀刻气体或液体、或它们的组合。

[0038] 图 4A 的示意性侧视图绘示具有复数腔体的结构,每一腔体具有侧边释放通道,该侧边释放通道的高度小于腔体的高度。图 4B 的侧视示意图绘示牺牲材料被移除的图 4A 的结构。结构具有基板 402,基板 402 上可形成复数器件 406。在一实施例中,基板 402 可包括硅类材料。在另一实施例中,基板 402 可包括器件结构的多层,例如,CMOS 结构。器件 406 可包括任何 MEMS、NEMS、MOEMS、或 NOEMS 器件、或它们的组合。在一实施例中,器件 406 可包括微流体通道,所述微流体通道在集成电路上提供温度控制和改良的可靠性。此外,该器件 406 一般情况下可以是可在基板上密封于腔体中的任何器件。

[0039] 器件 406 可被封闭在牺牲材料 404 中。牺牲材料 404 可包括旋转涂布的有机薄膜。

然而,可以采用其他旋转涂布薄膜和 PECVD、ALD、CVD、或 PVD 材料,例如,氮化硅、二氧化硅、无定形硅和无定形碳,以达到相同的效果。旋转涂布的牺牲材料 404 可流通于基层的不规则处,从而产生平坦层,其中薄膜的厚度取决于基底材料的高度。可沉积牺牲材料 404,然后形成图案以移除牺牲材料 404 的部分,而不影响腔体形成。在一实施例中,牺牲材料 404 可被图案化,以使牺牲材料 404 跨越沟槽 414,使得用以移除剩余的牺牲材料 404 的蚀刻气体或液体可以从顶部接触牺牲材料 404,而不是穿过通道 418 从侧边接触。

[0040] 一或多其他层 408、410、和 412 可被沉积在牺牲材料 404 之上。一或多其他层 408、410、和 412 可形成欲形成在器件 406 上的结构的一部分。通过图案化一或多其他层 408、410、和 414,可在结构上形成沟槽 412。上述图案化可包含蚀刻。

[0041] 在图案化后,牺牲材料 404 提供欲形成的腔体 416 的形状,以及释放通道 418。在一或多其他层 408、410 和 412 被图案化以曝露牺牲材料 404 之后,牺牲材料 404 可被移除,以释放腔体 416 中的器件 406。在一实施例中,牺牲材料 404 可由等离子体蚀刻移除。在一实施例中,蚀刻气体或液体可包括氢、氟、氧、氟化氢、氯气、盐酸、氮、氦、二氟化氙、无水氟化氢、氟类蚀刻气体或液体,氧类蚀刻气体或液体,氢类蚀刻气体或液体、或它们的组合。

[0042] 图 5A 的示意性侧视图绘示具有复数侧边释放通道的结构,该侧边释放通道的高度小于腔体的高度。图 5B 的侧视示意图绘示牺牲材料被移除的图 5A 的结构。结构具有基板 502,基板 502 上可形成一或多个器件 506。在一实施例中,基板 502 可包括硅类材料。在另一实施例中,基板 502 可包括器件结构的多层,例如,CMOS 结构。器件 506 可包括任何 MEMS、NEMS、MOEMS、或 NOEMS 器件、或它们的组合。在一实施例中,器件 506 可包括微流体通道,所述微流体通道在集成电路上提供温度控制和改良的可靠性。此外,该器件 506 一般情况下可以是可在基板上中密封于腔体中的任何器件。

[0043] 器件 506 封闭在牺牲材料 504 中。牺牲材料 504 可包括旋转涂布的有机薄膜。然而,可以采用其他旋转涂布薄膜和 PECVD、ALD、PVD、或 CVD 材料,例如,氮化硅、二氧化硅、无定形硅和无定形碳,以达到相同的效果。旋转涂布的牺牲材料 504 可流通于基层的不规则处,从而产生平坦层,其中薄膜的厚度取决于基底材料的高度。可沉积牺牲材料 504,然后形成图案以移除牺牲材料 504 的部分,而不影响腔体 516 形成。

[0044] 一或多其他层 508、510、和 512 可被沉积在牺牲材料 504 之上。一或多其他层 508、510、和 512 可形成欲形成在器件 506 上的结构的一部分。通过图案化一或多其他层 508、510、和 512,可在结构上形成沟槽 514。

[0045] 在图案化后,牺牲材料 504 提供欲形成的腔体 516 的形状,以及释放通道 518。如图 5A 和 5B 所示,存在复数释放通道 518,每一释放通道 518 开口朝向沟槽 514。可以理解,复数通道 518 可被形成延伸到共同的沟槽 514。在一或多其他层 508、510 和 512 被图案化以曝露牺牲材料 504 之后,牺牲材料 504 可被移除,以释放腔体 516 中的器件 506。在一实施例中,蚀刻气体或液体可包括氢、氟、氧、氟化氢、氯气、盐酸、氮、氦、二氟化氙、无水氟化氢、氟类蚀刻气体或液体,氧类蚀刻气体或液体,氢类蚀刻气体或液体、或它们的组合。

[0046] 一旦腔体已被打开,通向腔体的通道可能需要关闭。利用化学汽相沉积处理可能不合适,因为这些将导致材料沉积至器件的活性区域。这问题的发生是因为等离子体活化物种(例如,硅类、金属类、或氧类物种)将有足够寿命,抵达腔体中的活性区域,因此可能会沉积在器件或腔体内的其他表面。

[0047] 此外,器件周围的气体介质也应尽量惰性,以避免可能对器件或器件寿命期件的运作产生不利影响的任何反应。尤其是,传感器在运作期间可能升温,而达到使它们与陷入腔体的残留气体反应的程度。因此,化学类的工艺可能不合适,因为它们涉及反应性气体。腔体的封装或密封必需执行于没有材料沉积在活性器件上的情况下,因为这将危及器件运作。

[0048] 传感器正在进入消费市场,这意味着市场对于有限成本的密封方法的需求非常强劲。CMOS 技术是在工业占有主导地位的工艺,这意味着这种方法应符合的 CMOS 工艺,以及如果有附加工具或新的工艺步骤的话,应要求这些工具和步骤最少化。在这一领域降低成本也意味着小型化,这意味着,这种方法应该是尽可能占用较小的空间,以得到最大限度的单位面积或单位体积的器件数量。

[0049] 为克服化学类的沉积存在的问题,可使用物理溅射的方法。这些方法通常涉及通过以高能雾化粒子轰击表面,使原子自表面物理汽化,从而转移粒子的动量至该表面的原子。高能粒子(通常是氩气(Ar)或氦气(He),在电场或等离子体 602 中加速,然后对准靶材 604。当粒子以足够的能量击中靶材 604,来自靶材 604 的原子被击出和推向基板 606,从而直接(即,以瞄准线直进式)沉积在基板 606 上。

[0050] 图 6 显示典型溅射设备。该仪器包括真空室 608、泵 610、等离子体 602、电源 612、气体入口 614、靶材 604 和基板 606。如图 6 所示的溅射设备的运作将为本领域技术人员所明白。

[0051] 当粒子以足够的能量击中靶材 604,来自靶材 604 的原子被击出和导致直接或以瞄准线直进式沉积在基板 606 上。溅射原子射出的角度经常被描述为余弦分布,即可以将任何特定角度的材料溅射的相对量与以正常入射的溅射量乘以正常入射的余弦角度相比较。角分布是具有许多参数的函数,例如,靶材材料、传入粒子、和传入的粒子的能量。超过余弦(over-cosine)分布将导致侧部较少的沉积,而低于余弦(under-cosine)分布将导致侧部较多的分布。

[0052] 如图 7 所示,已知溅射装置不能精确控制推进粒子的分配,导致这种称为尖化(cusping)的现象。如图 7 所示,累积的溅射材料可能积聚在释放孔的侧壁,从而形成所谓的尖端 702。在这工艺的某一点中,尖端 702 可相会,而防止进一步沉积材料于毗邻尖端 702 的下方。这将导致密封的释放孔,在该密封释放孔下的两个腔体可能仍然未密封并能彼此相通。

[0053] 图 8 和 9A-9C 将介绍如何由溅射蚀刻密封腔体。执行溅射蚀刻以密封腔体的设备包含:真空腔室 802、等离子体 804、泵 806、气体入口 808、线圈 810、和用以施加射频电偏压的电源 812。在运作中,在感应等离子体 804 中离子化溅射气体,以及使用电源 812 使溅射气体直接向基板 814 加速。

[0054] 当加速粒子到达表面时,在溅射粒子的瞄准线上的材料将被溅射蚀刻(即,基板 814 被溅射,并在本质上相当于在溅射沉积工艺中的溅射靶材)。然后,他们将被以不同方向逐出。一些可能会被射出回到等离子体 804,而其他将被重新沉积到侧壁和腔体入口。将能明白,对于等离子体 804,该设备可用于带负电荷的基板 814(例如,当对它施加射频偏压)。

[0055] 在图 9A 中,无论是基板 902 或是层 904 都将被溅射蚀刻,而层 906 和层 908 可在

最初阶段的工艺被溅射蚀刻,直到对层 902 和 904 溅射和重新沉积而使表面达到足够的涂覆。产生的材料将被重新沉积,以密封腔体 910,从而形成重新沉积层。在一实施例中,层 904 可包括硬掩模层。基板 902 底部的释放孔被局部溅射蚀刻。来自层 904 的材料也可被溅射蚀刻。来自层 904 的材料可被重新沉积到基板 902,及沿着沟槽中的层 906、908 的侧边重新沉积。来自层 904 的重新沉积材料还可溅射蚀刻和帮助密封腔体 910。因此,可密封腔体 910 的材料可来自基板 902、层 904、甚至层 906 和 908。换句话说,密封腔体 910 的材料来自已经存在于结构上的材料。诸如 CVD 的独立沉积或甚至来自辅助来源的溅射(例如,独立于结构或气态前驱物的靶材溅射)是没有必要的。可选择基板材料和层 904、906 和 908,以符合重新沉积层的要求。在一实施例中,基板材料可包括氧化物。在其他实施例中,基板材料可包括氮化硅、金属、多晶硅、以及它们的组合。实质上任何材料可用于满足使用者需求。一般来说,基板和层 904、906 和 908 的材料可定制,以满足使用者的需求。

[0056] 如图 9B 所示,等离子体远离基板 902。因此,用于溅射蚀刻的气体不应朝向外部靶材加速,而应朝向基板 902。这可以执行在基板 902 可相对于等离子体负向偏压的设备,例如,对基板 902 施加射频偏压。

[0057] 一些溅射气体在等离子体中被离子化,并朝向基板 902 加速。当加速粒子达到表面时,位于这些被加速的粒子的瞄准线上的材料将被溅射蚀刻(或溅射)。然后,他们将被以不同方向逐出。一些被逐出粒子可能会被射回至等离子体,而其他将被重新沉积到侧壁和腔体入口。

[0058] 图 9C 显示被材料 912 密封的复数腔体 910 在被溅射蚀刻后已被重新沉积。基板 902 底部的类似通孔的结构被局部溅射蚀刻。在一实施例中,基板 902 提供重新沉积侧壁和通道 916 的绝大部分的材料 914。依据重新沉积层的要求,可以选择不同的基板材料。

[0059] 也可对层 904 进行溅射蚀刻重新沉积。应小心决定多层堆迭的顶层的材料和厚度,因为它将接受在溅射蚀刻期间发生的绝大多数的离子轰击。由于溅射蚀刻率相关于角度,在层 904 的角落可能形成一些琢面 914。当溅射蚀刻进行,这些琢面 914 将逐一被进一步移开。然而,在一时间点,足够的材料将被沉积在通道 916 来关闭它。如果需要的话,在层 904 之下可使用具有低溅射率的蚀刻停止层。如果需要的话,这将避免蚀刻层 908,及限制在溅射蚀刻期间发生的琢面的量。如有必要,它也可以用于调整来自顶部的材料相对于来自底部的材料被重新溅射的比例。

[0060] 在一实施例中,溅射蚀刻可能会发生在高密度等离子体(HDP)化学汽相沉积系统。在一实施例中,溅射蚀刻可能会发生在平行板型反应器。应理解,溅射蚀刻可能原位发生在相同腔室,以移除牺牲材料来打开腔体。此外,溅射蚀刻可能发生在独立腔室中。在一实施例中,溅射蚀刻可能会发生在移除靶材的物理汽相沉积腔室。在一实施例中,溅射蚀刻可能原位发生在密封层,该密封层在溅射蚀刻完成后沉积在结构上。在另一实施例中,溅射蚀刻和密封层沉积可能发生在不同的腔室。

[0061] 通过迭加两不同工艺在一步骤中,HDP CVD 被用于无空隙缺口填补,和局部平坦化。一工艺包括来自硅烷和氧气的二氧化硅(硅土)的形成。第二工艺(溅射)通过高能传入离子(例如,离子化惰性气体,如,氩、氮、氦、氙及它们的组合)间的动量转移,物理性地移除材料以及生长的薄膜表面。当使用标准的 HDP CVD 技术,这两工艺都是在相同时间执行,而可能对器件产生不利影响的气体会不断流入腔室中。

[0062] 本文所述的工艺方法包括两步骤。在第一步骤中,执行溅射蚀刻。气体和工艺参数已进行最佳化,以最大化侧壁上和朝向腔体入口的溅射重新沉积。溅射气体应是惰性气体,诸如,氩、氦、氙、氟、以及它们的组合。惰性气体具有已被广泛用于标准 CMOS 工艺的优点。在给定的时间后(即,在根据工艺参数和设计使用的几秒钟、几分钟之间),足够量的材料将被溅射重新沉积至侧壁,而封闭腔体入口。然后到了第二步骤,如果需要的话,可以流动沉积气体(例如, $\text{SiH}_4$  和  $\text{O}_2$ ),而标准 HDP CVD 工艺可随后进行,以沉积额外的密封或封装层在已经密封腔体上。

[0063] 图 10 和 11 显示其他配置,其中执行专属的沉积和图案化,以特意将材料 1002 形成在基板 1004 中(图 10)或将材料 1102 形成在基板 1104 中(图 11)。一旦形成材料 1002、1102,随后透过在溅射蚀刻期间溅射及重新沉积材料 1002、1102 以密封腔体,用材料 1002、1102 来形成重新沉积层。例如,可透过图案化和蚀刻基板 1004(继之为沉积和化学机械研磨)来获得材料 1002。材料 1102 可透过沉积,图案化和蚀刻来获得。材料 1002、1102 可为用于产生器件 1106 的复数层中的部分层。将可明白,层 1002、1102 可由任何合适的材料(例如,氧化物或氮化物)所制成。

[0064] 在上述二者状况中,最上层的部分也可被溅射蚀刻。因此,应小心决定最上层的材料和厚度,因为它会受到绝大多数的离子轰击。可以选择最上层为具有相对于材料 1002、1102 的特定相对的溅射蚀刻率。

[0065] 图 12 的截面示意图绘示根据另一实施例在溅射蚀刻之前的结构。如图 12 所示,两腔体 1204、1206 形成于基板 1202 之上。两腔体 1204、1206 由通道 1210 连接。在第一腔体 1204 中形成器件 1212。在第二腔体 1206 中形成阻障 1214。具有阻障 1214 的腔体 1206 可由通道 1208 连接至沟槽 1216。阻障 1214 可包括至少一些相同于器件 1212 的材料。

[0066] 腔体 1204、1206 可能如本文所述般由溅射蚀刻来密封。为了密封腔体 1204、1206,通道 1208 可能会由溅射蚀刻来封锁或填满。阻障 1214 执行封锁的功能,以阻止任何材料进入器件 1212。因为阻障 1214 可包括至少一些相同于器件 1212 的材料,在腔体 1204、1206 间的通道 1210 可继续开启。阻障 1214 可能不会干扰器件 1212 或降低器件 1212 的性能。

[0067] 图 13A-C 绘示依据另一种实施例,用以移除牺牲材料的工艺。如图 13A 所示,通过移除部分硬掩模 1302,已曝露了牺牲材料 1304。图 13B 是图 13A 的截面侧视示意图。如图 13B 所示,曝露了牺牲材料 1304,以由从牺牲材料 1304 的顶部导入蚀刻气体或液体,以移除牺牲材料 1304。如图 13C 所示,牺牲材料 1304 已被移除,以使腔体 1306 具有开口朝向腔体 1306 一侧的通道 1308。因此,在图 13A-13C 的实施例中显示腔体 1306 的侧密封,但顶端导入蚀刻流体,以移除牺牲材料 1304。

[0068] 应明白,虽然通道图示于邻近腔体的相对底部,但通道可以位于腔体中顶部或任何地方。

[0069] 为了避免或进一步限制在腔体中或针对被封闭器件溅射重新沉积的材料量,可使用结构的各层的水平或垂直设计,使得它们在被封闭器件和释放孔入口之间没有任何直接的“瞄准线路径”。

[0070] 也可添加特定的气体到溅射气体(一种或多种),以定制一些溅射蚀刻材料的属性。在溅射蚀刻重新沉积步骤期间,可添加惰性气体。例如,某些气体(如,氮气或氧气)可被添加到溅射气体中,使得一些原先导电的材料变成绝缘材料,及在腔体的通道上沉积

为绝缘密封层。此外,如果需要,吸气前驱物可能流入腔体,以在移除牺牲材料后,移除任何其他材料。如果使用吸气处理的话,除溅射蚀刻的工艺之外还执行该吸气处理,而不是作为单独的工艺。

[0071] 在通向腔体的通道都已经被封锁后,可以执行第二密封步骤,以加强由溅射蚀刻重新沉积所产生的密封。此外,第二密封步骤可以由其他传统沉积工艺,例如,化学镀和电化学镀、PECVD、PVD、CVD、ALD、以及它们的组合所执行。活性气体,例如, $\text{SiH}_4$ 、正硅酸乙酯、或氧气可作为前驱物。将可明白,因为溅射蚀刻重新沉积的存在,来自任何后续的 CVD 或 PECVD 密封步骤的气体将不进入腔体中,且因此将不会损害封闭在腔室中的器件。最后,当腔体已被密封,可以进行进一步的标准处理步骤。

[0072] 在溅射蚀刻重新沉积期间,可以使用惰性气体,例如,氩气 (Ar)、氖 (Ne)、氪 (Kr)、氦 (He) 或氙 (Xe)。氩和氦将是最好用的,因为它们可为大多数工厂所获得。可使用其他气体,例如,氧气、氮气、和其他气体 (如离子束铣)。此外,虽然使用 HDP CVD 腔室进行讨论,应理解,本文所述的实施例可执行于其他工艺腔室,例如,物理汽相沉积腔室、溅射蚀刻腔室、ALD 腔室、CVD 腔室、PECVD 腔室、离子束铣腔室等等。虽然使用溅射蚀刻来描述,应理解,也可执行其他工艺,例如离子束铣、或反应性溅射蚀刻,反应性气体可被导入等离子体中,且与溅射蚀刻材料反应,以及重新沉积为不同于移除的材料。当使用 HDP CVD 腔室时,线圈电源最好是具有频率范围 200–500kHz 和射频功率范围 1000–5000W 的射频来源。偏压电源最好是由具有工业标准 13.56MHz 的频率和射频功率在 500–3000W 的高频射频来源所独立控制。在一实施例中,功率可能高达 10000W。装置中的压力可低至数 mT,及高至该腔室所能控制的最大压力。较高的压力将最大化侧壁重新沉积的量,并因此可以良好的密封。然而,上方压力也可由装置要求的界定。

[0073] 将可明白,用于两密封步骤的单一装置 (即,HDP CVD 装置) 都将在成本和制造复杂性方面提供极大的优点。此外,HDP CVD 填满窄沟的能力,用在密封两对立侧壁间具有狭窄的空间的器件,是一种决定性的优点。

[0074] 通过使用溅射蚀刻工艺,可以密封形成在结构中腔体中的器件,而不必将器件和腔体曝露至反应气体。可以执行溅射蚀刻,以由物理工艺而非化学工艺,重新沉积材料至通向腔体的通道和在该通道附近重新沉积材料,而无须暴露器件或腔体至反应气体,也无须将材料沉积在腔体中或器件上。

[0075] 虽然上文阐述了本发明的实施例,但可在不偏离本发明基本范畴的情况下,衍生本发明其他和进一步的实施例,而本发明的范围是由后附的权利要求所界定。

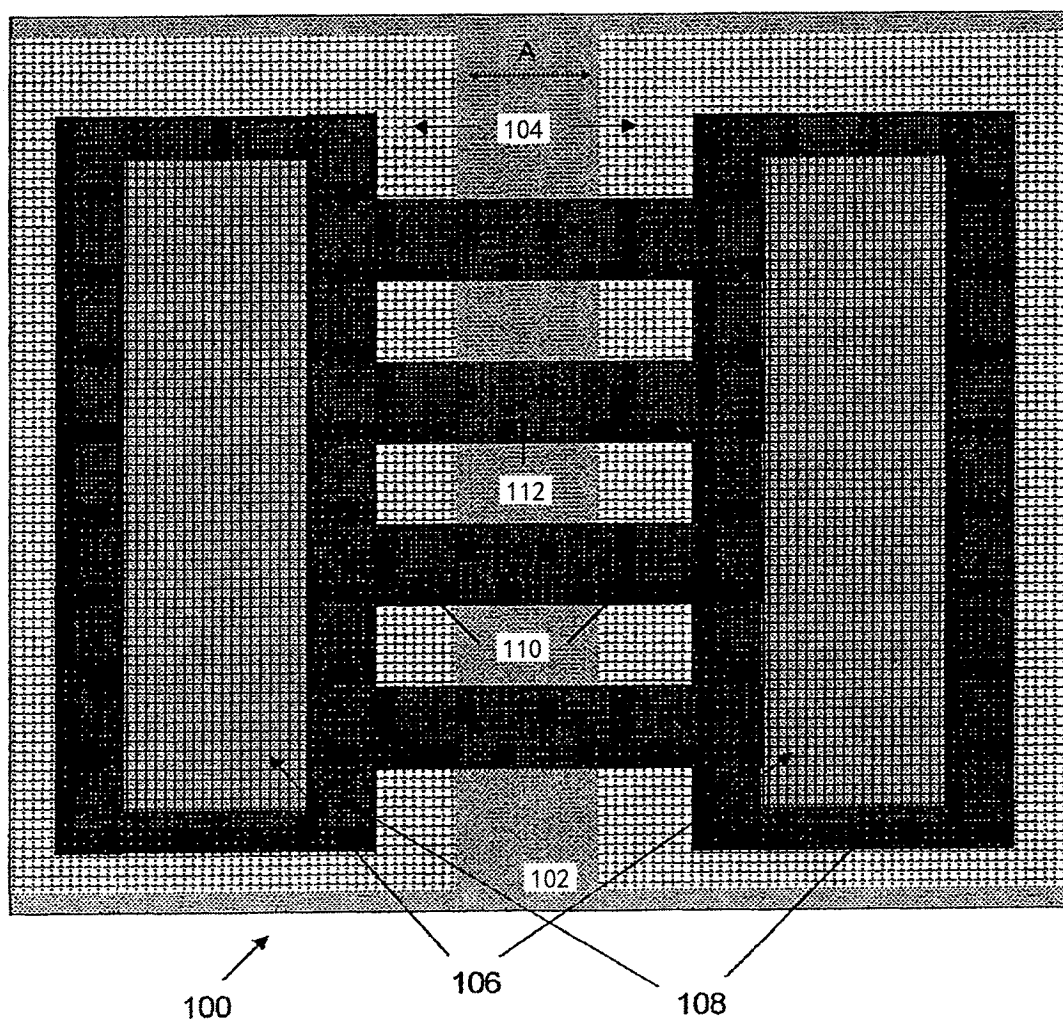


图 1

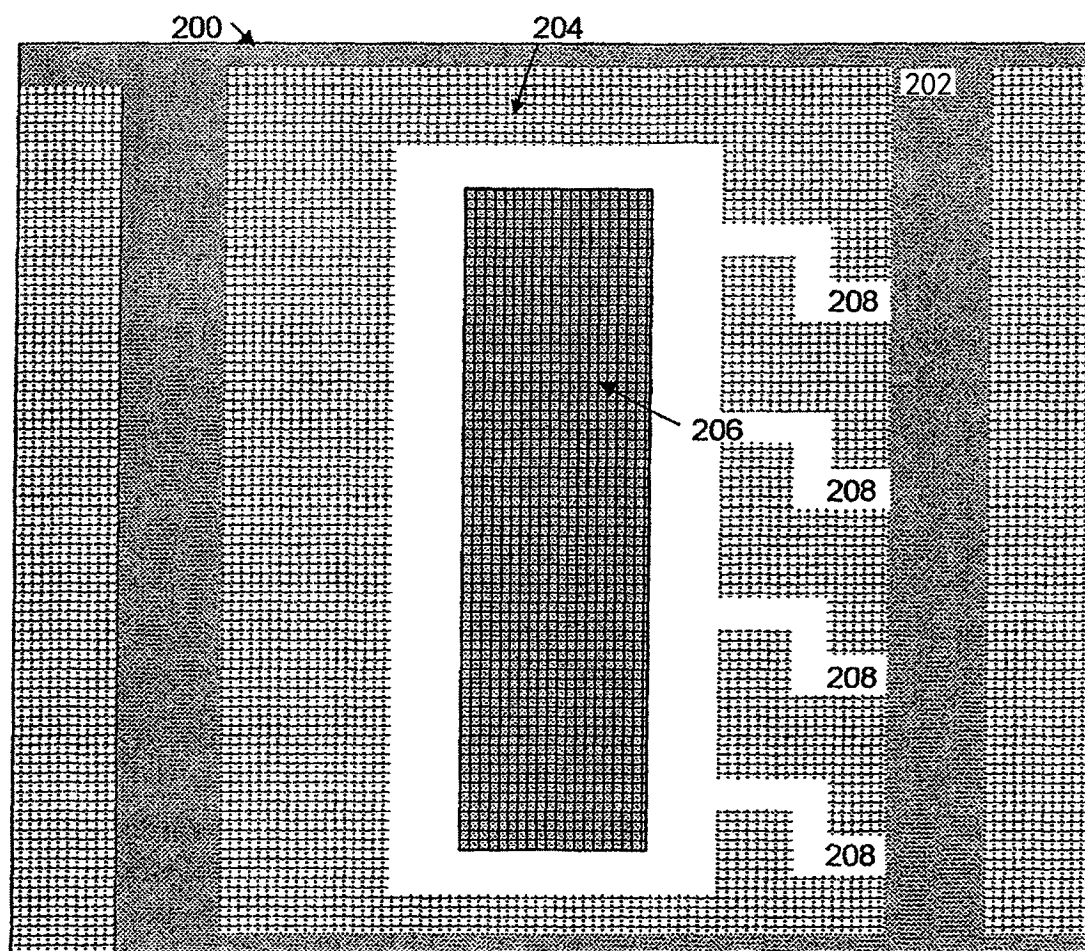


图 2

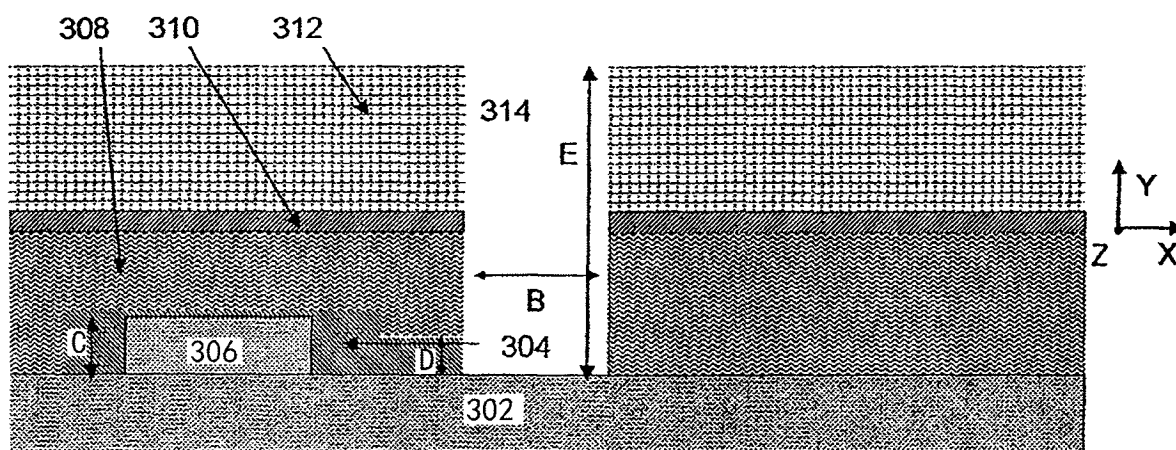


图 3A

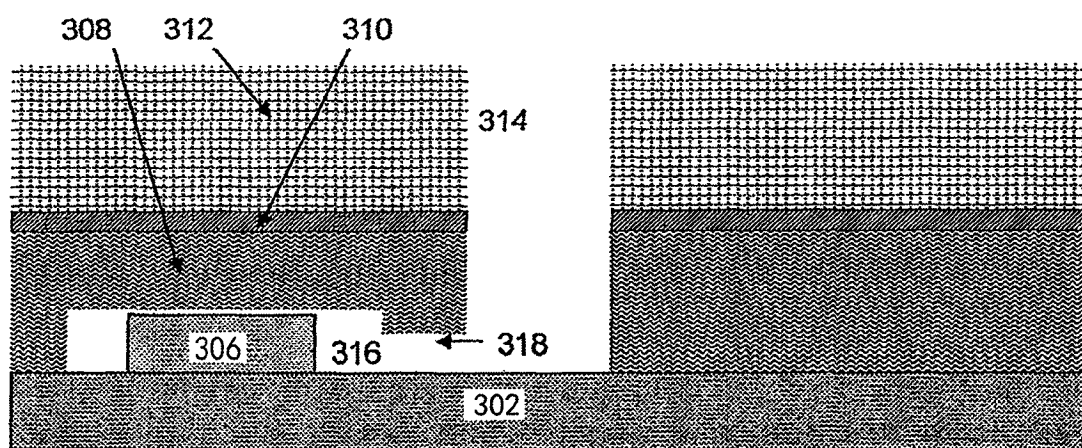


图 3B

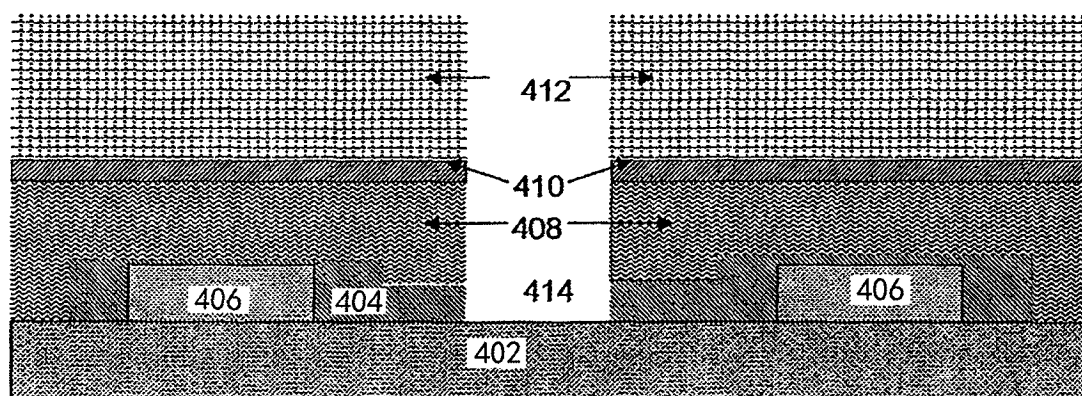


图 4A

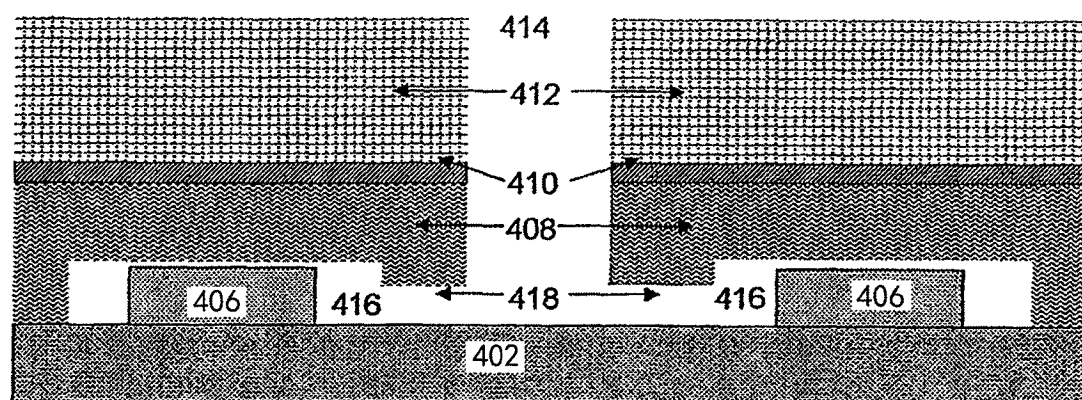


图 4B

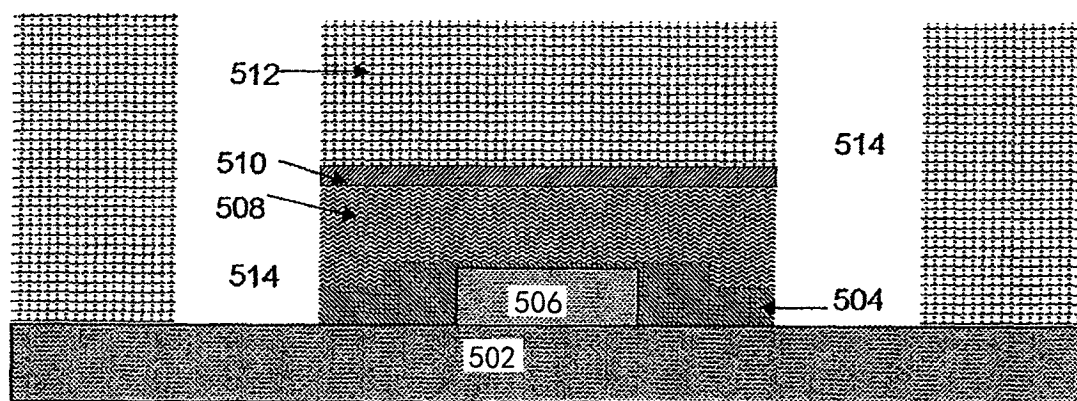


图 5A

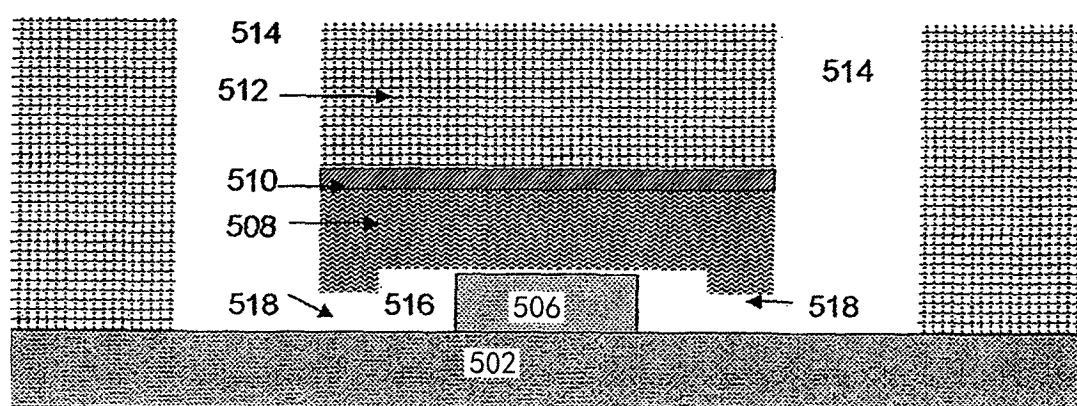


图 5B

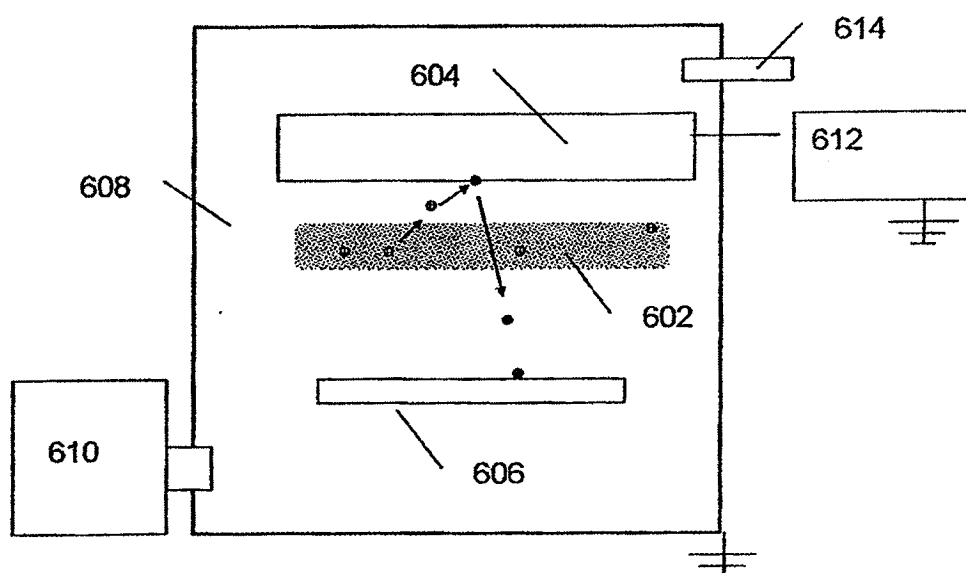


图 6

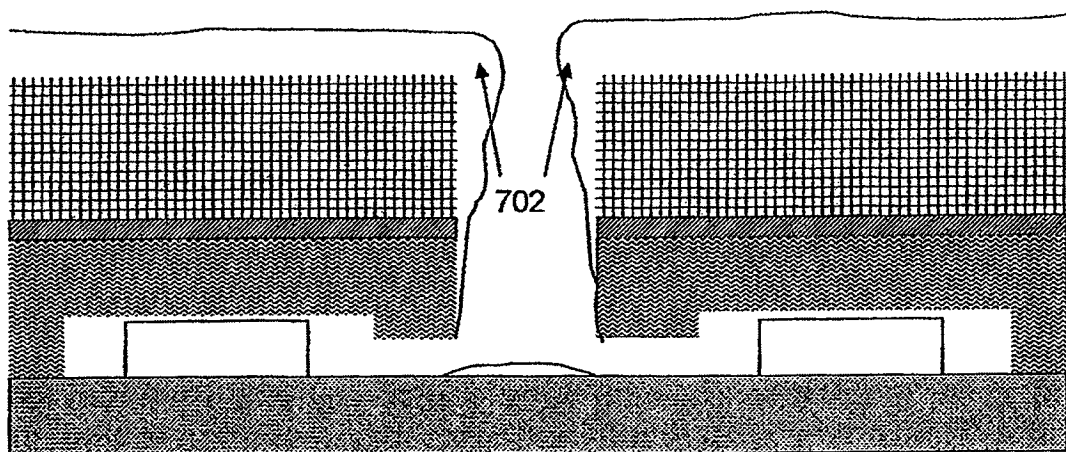


图 7

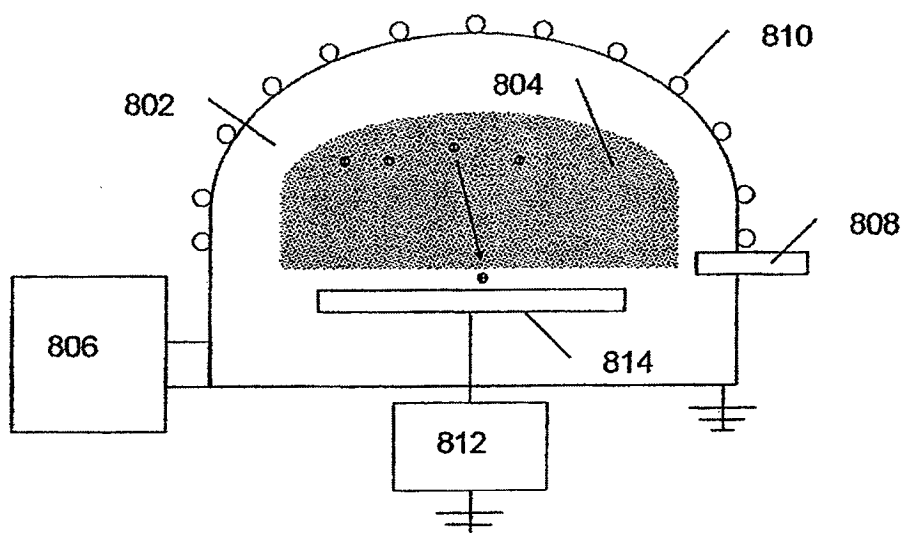


图 8

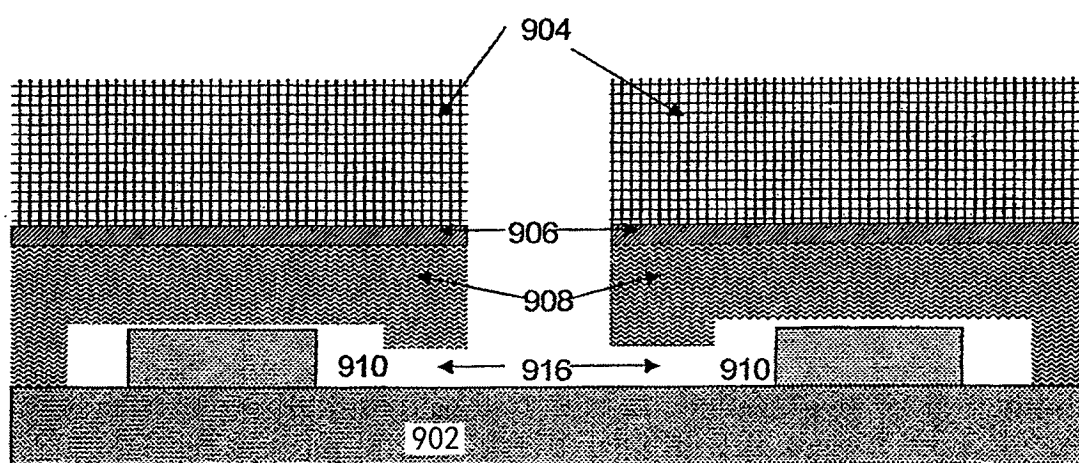


图 9A

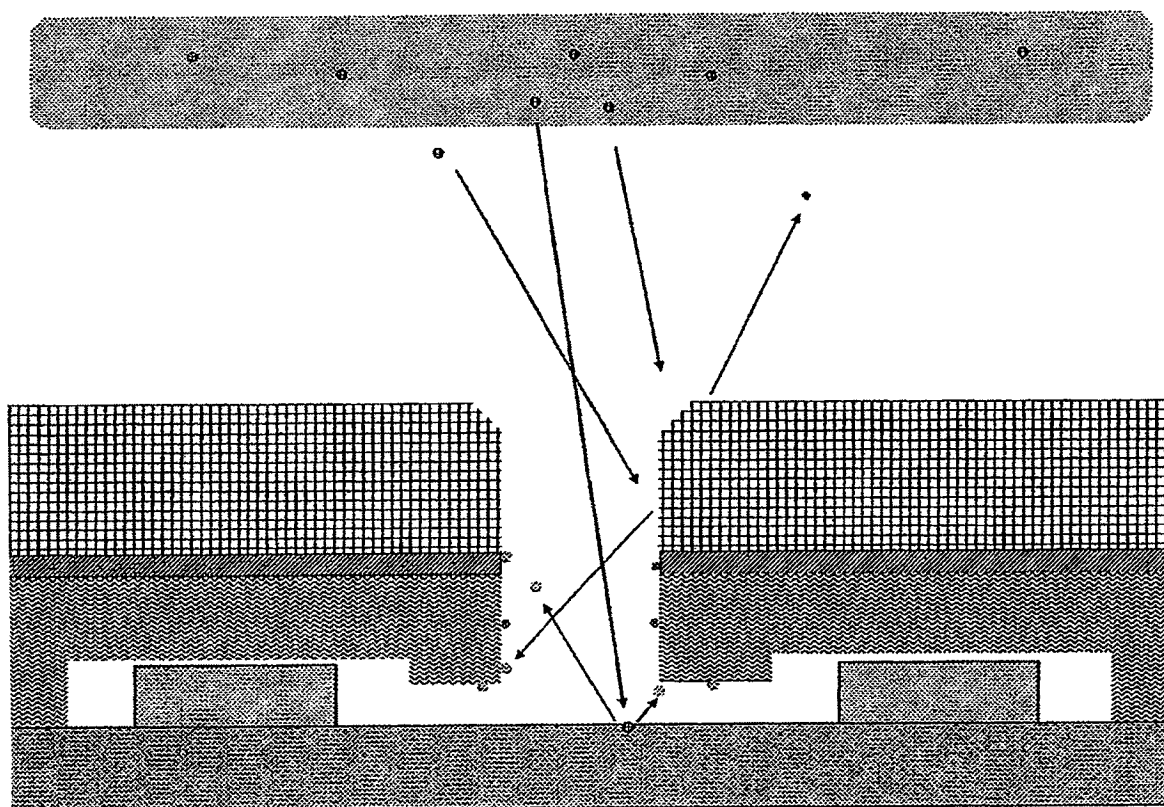


图 9B

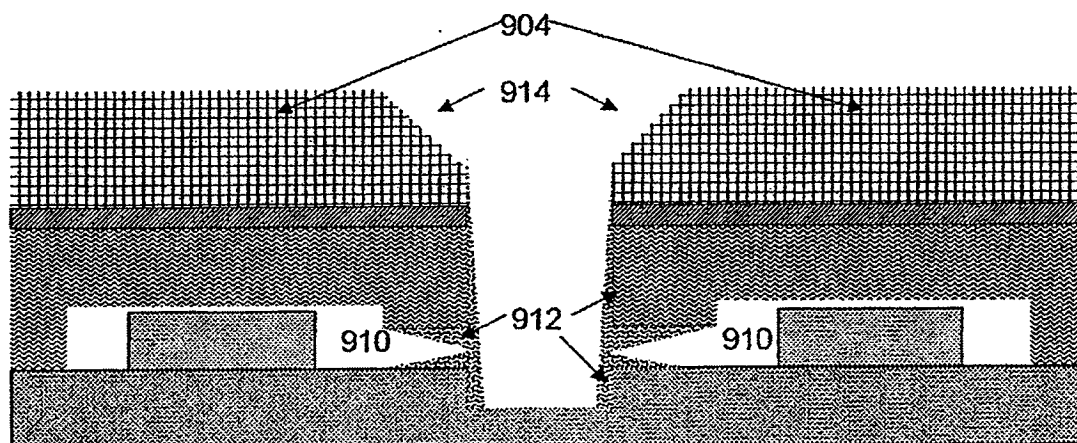


图 9C

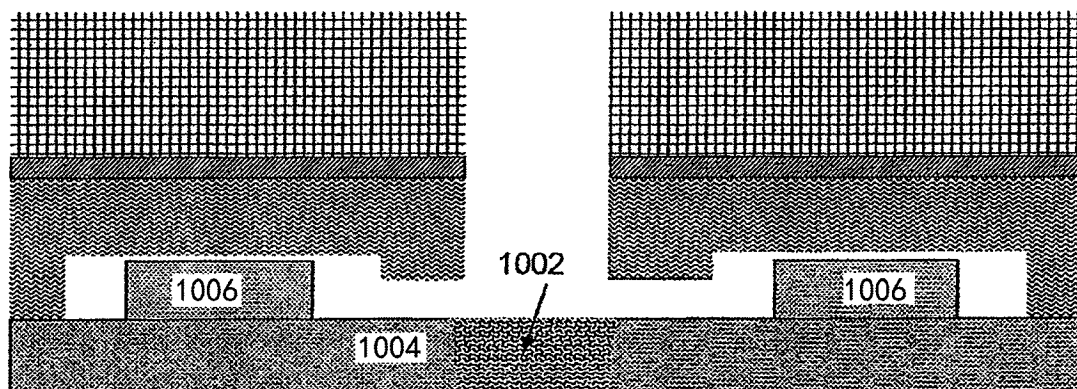


图 10

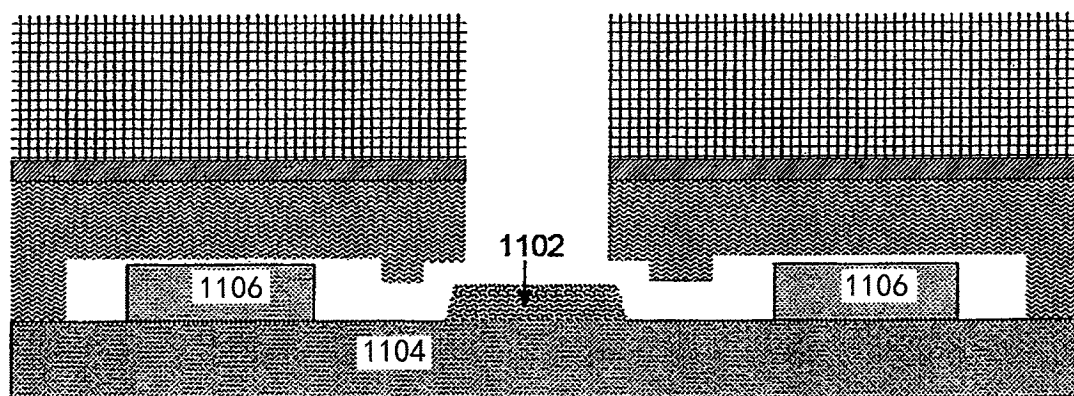


图 11

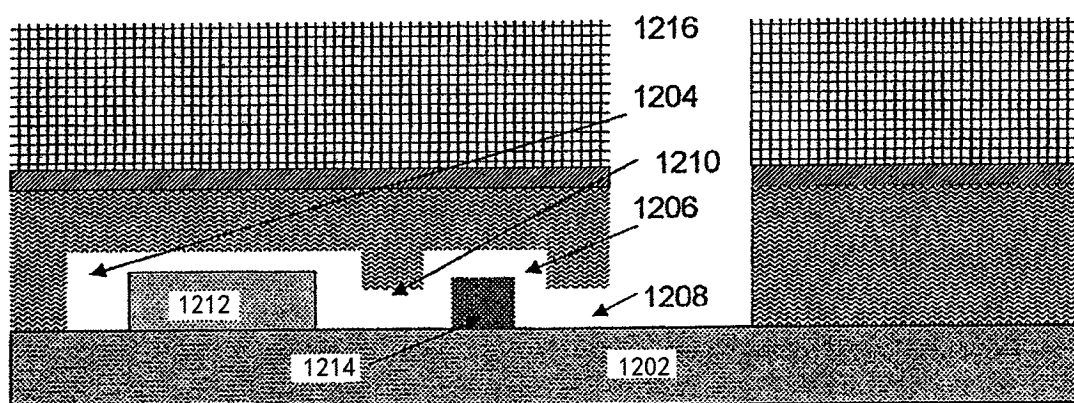


图 12

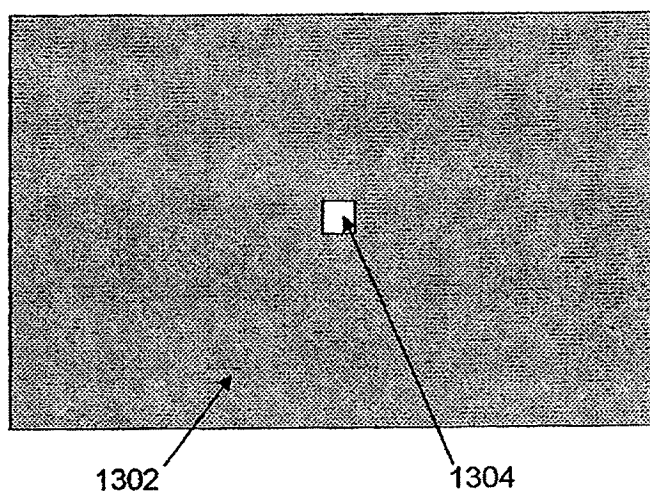


图 13A

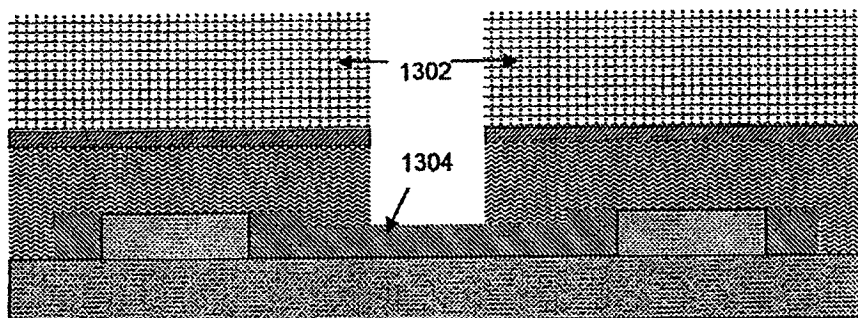


图 13B

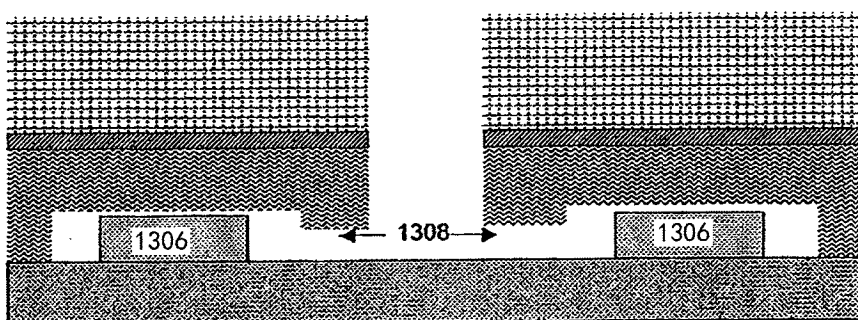


图 13C