



(10) **DE 10 2014 111 981 A1** 2016.02.25

(12) **Offenlegungsschrift**

(21) Aktenzeichen: **10 2014 111 981.9**
 (22) Anmeldetag: **21.08.2014**
 (43) Offenlegungstag: **25.02.2016**

(51) Int Cl.: **H01L 29/78 (2006.01)**
H01L 29/739 (2006.01)

(71) Anmelder:
Infineon Technologies AG, 85579 Neubiberg, DE

Dr., 81543 München, DE; Mauder, Anton, Dr., 83059 Kolbermoor, DE; Hirler, Franz, Dr., 84424 Isen, DE; Strenz, Robert, Dr., 01445 Radebeul, DE; Stiftinger, Martin, Dr., 82131 Stockdorf, DE; Rösch, Maximilian, Dr., St. Magdalen, AT

(74) Vertreter:
Müller Hoffmann & Partner Patentanwälte mbB, 81541 München, DE

(56) Ermittelter Stand der Technik:

(72) Erfinder:
**Laven, Johannes Georg, 82024 Taufkirchen, DE;
 Rösner, Wolfgang, Dr., 85521 Ottobrunn, DE;
 Dainese, Matteo, Dr., Villach, AT; Jäger, Christian,**

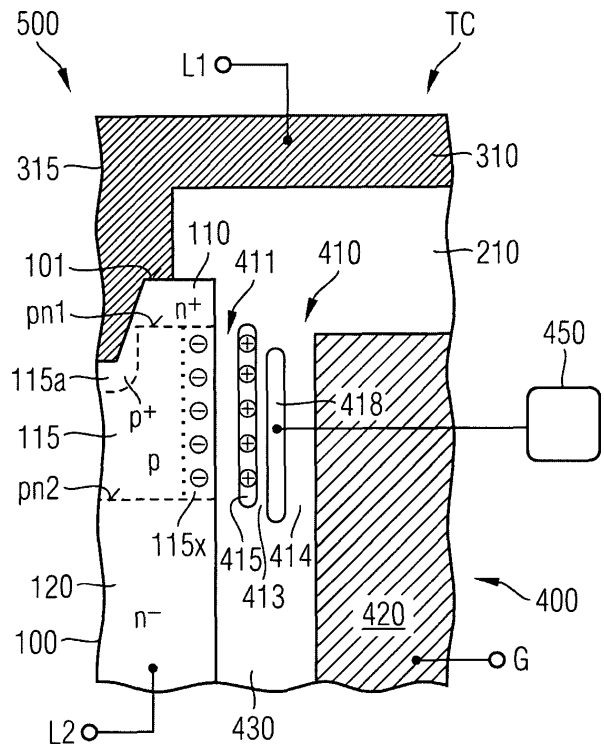
**DE 10 2005 052 734 B4
 DE 100 38 177 A1
 US 6 664 587 B2
 US 2003 / 0 173 619 A1**

Prüfungsantrag gemäß § 44 PatG ist gestellt.

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **Halbleiterschaltvorrichtung mit Ladungsspeicherstruktur**

(57) Zusammenfassung: Eine Halbleiterschaltvorrichtung (500) umfasst einen ersten Lastanschluss (L1), der elektrisch mit Sourcezonen (110) von Transistorzellen (TC) verbunden ist. Die Sourcezonen (110) bilden erste pn-Übergänge (pn1) mit Bodyzonen (115). Ein zweiter Lastanschluss (L2) ist elektrisch mit einer Drainkonstruktion (120) verbunden, die zweite pn-Übergänge (pn2) mit den Bodyzonen (115) bildet. Steuerstrukturen (400), die eine Steuerelektrode (420) und Ladungsspeicherstrukturen (410) umfassen, grenzen direkt an die Bodyzonen (115) an. Die Steuerelektrode (420) steuert einen Laststrom durch die Bodyzonen (115). Die Ladungsspeicherstrukturen (410) isolieren die Steuerelektrode (420) von den Bodyzonen (110) und enthalten eine Steuerladung (419), die ausgestaltet ist, um Inversionskanäle in den Bodyzonen (115) bei Abwesenheit einer Potentialdifferenz zwischen der Steuerelektrode (420) und der ersten Lastelektrode (L1) zu induzieren.



Beschreibung

HINTERGRUND

[0001] Leistungshalbleiterschaltvorrichtungen sind entweder selbstleitende Vorrichtungen, die einen Laststrom bei Abwesenheit einer Potentialdifferenz zwischen Gate und Source leiten, oder selbstsperrende Vorrichtungen, die einen Laststrom bei Abwesenheit einer Potentialdifferenz zwischen Gate und Source nicht leiten. Unter anderem aus Sicherheitsgründen sind selbstsperrende Schaltvorrichtungen populärer. Andererseits können bei einigen Anwendungen, wie Kaskodenschaltungen, selbstleitende Halbleiterschaltvorrichtungen eine Schaltungskomplexität reduzieren.

[0002] Weiterhin kann auf dem Gebiet von Leistungshalbleiterschaltvorrichtungen ein Entsättigungszyklus teilweise ein Ladungsträgerplasma vor Schalten der Halbleiterschaltvorrichtungen von einem Ein-Zustand zu einem Sperr-Zustand reduzieren.

[0003] Es ist eine Aufgabe, selbstleitende Halbleiterschaltvorrichtungen sowie entsättigbare Halbleiterschaltvorrichtungen mit verbesserten Vorrichtungseigenschaften vorzusehen.

ZUSAMMENFASSUNG

[0004] Die Aufgabe wird durch den Gegenstand der unabhängigen Patentansprüche gelöst. Die abhängigen Patentansprüche definieren weitere Ausführungsbeispiele.

[0005] Gemäß einem Ausführungsbeispiel umfasst eine Halbleiterschaltvorrichtung einen ersten Lastanschluss, der elektrisch mit Sourcezonen von Transistorzellen verbunden ist. Die Sourcezonen bilden erste pn-Übergänge mit Bodyzonen. Ein zweiter Lastanschluss ist elektrisch mit einer Drainkonstruktion verbunden, die zweite pn-Übergänge mit den Bodyzonen bildet. Steuerstrukturen, die eine Steuerelektrode und Ladungsspeicherstrukturen umfassen, grenzen direkt an die Bodyzonen an. Die Steuerelektrode steuert einen Laststrom durch die Bodyzonen. Die Ladungsspeicherstrukturen isolieren die Steuerelektrode von den Bodyzonen und enthalten eine Steuerladung, die gestaltet ist, um Inversionskanäle in den Bodyzonen bei der Abwesenheit einer Potentialdifferenz zwischen der Steuerelektrode und der ersten Lastelektrode zu induzieren.

[0006] Gemäß einem anderen Ausführungsbeispiel umfasst eine Halbleiterschaltvorrichtung Transistorzellen, die Sourcezonen aufweisen, die erste pn-Übergänge mit Bodyzonen bilden. Die Bodyzonen bilden zweite pn-Übergänge mit einer Drainkonstruktion. Hilfszellen umfassen Ladungsträgertransferzo-

nen beziehungsweise Ladungsträgerübertragungszonen, die dritte pn-Übergänge mit Entsättigungsteilen der Drainkonstruktion bilden. Eine erste Steuerstruktur umfasst einen ersten Teil einer Steuerelektrode und induziert einen Inversionskanal durch die Bodyzonen in einem Ein-Zustand beziehungsweise Einschaltzustand. Eine zweite Steuerstruktur grenzt direkt an die Entsättigungsteile der Drainkonstruktion an. Die zweite Steuerstruktur umfasst einen zweiten Teil der Steuerelektrode und eine geladene Schicht, die sandwichartig zwischen dem zweiten Teil der Steuerelektrode und den Entsättigungsteilen vorgesehen ist. Die geladene Schicht enthält eine Steuerladung, die gestaltet ist, um eine Inversionsschicht in den Entsättigungsteilen in dem Ein-Zustand zu induzieren.

[0007] Der Fachmann wird zusätzliche Merkmale und Vorteile nach Lesen der folgenden Detailbeschreibung und Betrachten der begleitenden Zeichnungen erkennen.

KURZBESCHREIBUNG DER ZEICHNUNGEN

[0008] Die begleitenden Zeichnungen sind beige-schlossen, um ein weiteres Verständnis der Erfindung vorzusehen, und sie sind in die Offenbarung einbezogen und bilden einen Teil von dieser. Die Zeichnungen veranschaulichen die Ausführungsbeispiele der vorliegenden Erfindung und dienen gemeinsam mit der Beschreibung zur Erläuterung der Prinzipien der Erfindung. Andere Ausführungsbeispiele der Erfindung und beabsichtigte Vorteile der vorliegenden Erfindung werden sofort gewürdigt, da sie unter Hinweis auf die folgende Detailbeschreibung besser verstanden werden.

[0009] Fig. 1A ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung zum Veranschaulichen von Effekten von Ausführungsbeispielen, die selbstleitende Halbleiterschaltvorrichtungen betreffen.

[0010] Fig. 1B zeigt schematische IL/VGS-Kennlinien zum Diskutieren von Effekten von Ausführungsbeispielen, die selbstleitende Halbleiterschaltvorrichtungen betreffen.

[0011] Fig. 2A ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf feste Ladungsträger in einem Steuerdielektrikum einer selbstleitenden Halbleiterschaltvorrichtung bezogen ist.

[0012] Fig. 2B ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf Ladungen bezogen ist, die in einer dielektrischen Ladungseinfangschicht beziehungsweise Ladungsstrapschicht

einer selbstleitenden Halbleiterschaltvorrichtung eingefangen sind.

[0013] Fig. 2C ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf eine leitende Ladungsspeicherschicht einer selbstleitenden Halbleiterschaltvorrichtung bezogen ist.

[0014] Fig. 2D ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das selbstleitenden Halbleiterschaltvorrichtungen betrifft, die eine Programmelektrode umfassen.

[0015] Fig. 3A ist eine schematische perspektivische Darstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf selbstleitende Halbleiterschaltvorrichtungen mit planaren Gatestrukturen bezogen ist.

[0016] Fig. 3B ist eine schematische perspektivische Darstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf selbstleitende Halbleiterschaltvorrichtungen mit Trench- beziehungsweise Grabengatestrukturen bezogen ist.

[0017] Fig. 3C ist eine schematische perspektivische Darstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf selbstleitende Halbleiterschaltvorrichtungen bezogen ist, die auf FinFET-(Fin-Feldeffekt-Transistor-)Zellen beruhen.

[0018] Fig. 4A ist ein schematisches Schaltungsdiagramm einer elektronischen Schaltung einschließlich einer selbstleitenden Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel.

[0019] Fig. 4B ist ein schematisches Schaltungsdiagramm einer elektronischen Schaltung einschließlich einer selbstleitenden Halbleiterschaltvorrichtung gemäß einem weiteren Ausführungsbeispiel, das auf Kaskodenschaltungen bezogen ist.

[0020] Fig. 5 ist ein schematisches Diagramm, das den Drainstrom I_D als eine Funktion der Gate-Source-Spannung V_{GS} und eine Steuerladung auf einem floatenden beziehungsweise potentialfreien Gate zeigt, um Effekte von Ausführungsbeispielen bezüglich selbstleitenden Halbleiterschaltvorrichtungen zu diskutieren.

[0021] Fig. 6 ist ein schematisches Diagramm, das eine Ladung auf einer floatenden beziehungsweise potentialfreien Gatestruktur als eine Funktion einer Ladezeit zeigt, um Effekte von Ausführungsbeispielen bezüglich selbstleitenden Halbleiterschaltvorrichtungen

sowie entsättigbaren Halbleiterschaltvorrichtungen zu diskutieren.

[0022] Fig. 7A ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung zu veranschaulichen von Effekten von Ausführungsbeispielen bezüglich entsättigbaren Halbleiterschaltvorrichtungen.

[0023] Fig. 7B ist ein schematisches Zeitdiagramm zum Veranschaulichen eines Betriebsmodus der Halbleiterschaltvorrichtung von **Fig. 7A**.

[0024] Fig. 8A ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf Ladungen bezogen ist, die in einer dielektrischen Ladungseinfangschicht einer entsättigbaren Halbleiterschaltvorrichtung eingefangen sind.

[0025] Fig. 8B ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf eine leitende Ladungsspeicherschicht einer entsättigbaren Halbleiterschaltvorrichtung bezogen ist.

[0026] Fig. 8C ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf entsättigbare Halbleiterschaltvorrichtungen einschließlich einer Programmelektrode bezogen ist.

[0027] Fig. 8D ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf eine geladene Schicht außerhalb eines Haupttrenches bezogen ist.

[0028] Fig. 8E ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf eine geladene Schicht bezogen ist, die aus eingebetteten Silizium-Nanokristalliten gebildet ist.

[0029] Fig. 8F ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf eine kombinierte Hilfs/Transistorzelle bezogen ist.

[0030] Fig. 9A ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf einen entsättigbaren IGBT bezogen ist.

[0031] Fig. 9B ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf einen entsättigbaren IGFET bezogen ist.

[0032] Fig. 10A ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf ein Layout beziehungsweise eine Gestaltung mit Paaren von Transistorzellen und Paaren von Hilfszellen, getrennt durch Feldelektroden, bezogen ist.

[0033] Fig. 10B ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf ein Layout mit Paaren von spiegelinvertierten Hilfszellen und Paaren von spiegelinvertierten Transistorzellen bezogen ist.

[0034] Fig. 10C ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf ein Layout mit asymmetrischen Steuerstrukturen bezogen ist.

[0035] Fig. 11 ist eine schematische Schnittdarstellung eines Teiles einer Halbleiterschaltvorrichtung gemäß einem Ausführungsbeispiel, das auf planare Steuerstrukturen bezogen ist.

DETAILBESCHREIBUNG

[0036] In der folgenden Detailbeschreibung wird Bezug genommen auf die begleitenden Zeichnungen, die einen Teil der Offenbarung bilden und in denen für Veranschaulichungszwecke spezifische Ausführungsbeispiele gezeigt sind, in denen die Erfindung ausgeführt werden kann. Es ist zu verstehen, dass andere Ausführungsbeispiele verwendet und strukturelle oder logische Änderungen gemacht werden können, ohne von dem Bereich der vorliegenden Erfindung abzuweichen. Beispielsweise können Merkmale, die für ein Ausführungsbeispiel veranschaulicht oder beschrieben sind, bei oder im Zusammenhang mit anderen Ausführungsbeispielen verwendet werden, um zu noch einem weiteren Ausführungsbeispiel zu gelangen. Es ist beabsichtigt, dass die vorliegende Erfindung derartige Modifikationen und Veränderungen einschließt. Die Beispiele sind mittels einer spezifischen Sprache beschrieben, die nicht als den Bereich der beigefügten Patentansprüche begrenzend aufgefasst werden sollte. Die Zeichnungen sind nicht maßstabsgetreu und dienen lediglich für Veranschaulichungszwecke. Zur Klarheit sind die gleichen Elemente durch entsprechende Bezugszeichen in den verschiedenen Zeichnungen versehen, falls nicht etwas anderes festgestellt wird.

[0037] Die Begriffe "haben", "enthalten", "umfassen", "aufweisen" und ähnliche Begriffe sind offene Begriffe, und diese Begriffe geben das Vorhandensein der festgestellten Strukturen, Elemente oder Merkmale an, schließen jedoch zusätzliche Elemente oder Merkmale nicht aus. Die unbestimmten und bestimmten Artikel sollen sowohl den Plural als auch den Sin-

gular umfassen, falls sich aus dem Zusammenhang nicht klar etwas anderes ergibt.

[0038] Der Begriff "elektrisch verbunden" beschreibt eine permanente niederohmige Verbindung zwischen elektrisch verbundenen Elementen, beispielsweise einen direkten Kontakt zwischen den betreffenden Elementen oder eine niederohmige Verbindung über ein Metall und/oder einen hochdotierten Halbleiter. Der Begriff "elektrisch gekoppelt" umfasst, dass ein oder mehrere dazwischen liegende Elemente, die für eine Signalübertragung geeignet sind, zwischen den "elektrisch gekoppelten" Elementen vorgesehen sein können, beispielsweise Elemente, die steuerbar sind, um zeitweise eine niederohmige Verbindung in einem ersten Zustand und eine hochohmige elektrische Entkopplung in einem zweiten Zustand vorzusehen.

[0039] Die Figuren veranschaulichen relative Dotierungskonzentrationen durch Angabe von „-“ oder „+“ nächst dem Dotiertyp „n“ oder „p“. Beispielsweise bedeutet „n-“ eine Dotierungskonzentration, die niedriger ist als die Dotierungskonzentration eines „n“-Dotierungsbereiches, während ein „n+“-Dotierungsbereich eine höhere Dotierungskonzentration hat als ein Dotierungsbereich. Dotierungsbereiche der gleichen relativen Dotierungskonzentration haben nicht notwendigerweise die gleiche absolute Dotierungskonzentration. Beispielsweise können zwei verschiedene „n“-Dotierungsbereiche die gleichen oder verschiedene absolute Dotierungskonzentrationen haben.

[0040] Fig. 1A bezieht sich auf eine Halbleiterschaltvorrichtung **500**, die aktive Transistorzellen TC umfasst, beispielsweise einen IGFET (Feldeffekttransistor mit isoliertem Gate), wie einen MOSFET (Metall-Oxyd-Halbleiter-FET) in der üblichen Bedeutung einschließlich FETs mit Metallgates sowie FETs mit Nicht-Metallgates.

[0041] Die Halbleiterschaltvorrichtung **500** beruht auf einem Halbleiterkörper **100** aus einem einkristallinen Halbleitermaterial, wie Silizium (Si), Siliziumkarbid (SiC), Germanium (Ge), einem Silizium-Germanium-Kristall (SiGe), Galliumnitrid (GaN), Galliumarsenid (GaAs) oder irgendeinem anderen $A_{III}B_V$ -Halbleiter. Der Halbleiterkörper **100** hat eine erste Oberfläche **101**, die angenähert planar sein kann oder die durch eine Ebene definiert sein kann, die durch coplanare Oberflächenabschnitte aufgespannt ist, sowie eine planare zweite Oberfläche **102** parallel zu der ersten Oberfläche **101**. Eine Senkrechte zu der ersten Oberfläche **101** definiert eine vertikale Richtung, und Richtungen orthogonal zu der vertikalen Richtung sind horizontale Richtungen. In einer horizontalen Ebene kann der Halbleiterkörper **100** eine rechteckförmige Gestalt mit einer Rand- beziehungsweise Kantenlänge in dem Bereich von einigen Mil-

limeter haben oder kann scheibenförmig mit einem Durchmesser von einigen Zentimeter sein.

[0042] Der Halbleiterkörper **100** umfasst Sourcezonen **110** eines ersten Leitfähigkeitstyps, die direkt an die erste Oberfläche **101** angrenzen können. Die Sourcezonen **110** bilden erste pn-Übergänge pn1 mit Bodyzonen **115**, die einen zweiten, komplementären Leitfähigkeitstyp haben. Ein erster Lastanschluss L1 ist elektrisch mit den Sourcezonen **110** und den Bodyzonen **115** verbunden. Die Bodyzonen **115** bilden zweite pn-Übergänge pn2 mit einer Drainkonstruktion **120** und trennen die Sourcezonen **110** von der Drainkonstruktion **120**. Die Drainkonstruktion **120** ist elektrisch mit einem zweiten Lastanschluss L2 verbunden.

[0043] Die Drainkonstruktion **120** umfasst eine Driftzone **121** des ersten Leitfähigkeitstyps. Eine Dotierstoffkonzentration in der Driftzone **121** kann graduell oder in Stufen mit zunehmendem Abstand zu der ersten Oberfläche **101** wenigstens in Teilen ihrer vertikalen Ausdehnung zunehmen oder abnehmen. Gemäß anderen Ausführungsbeispielen kann die Dotierstoffkonzentration in der Driftzone **121** angenähert gleichförmig sein. Eine mittlere Dotierstoffkonzentration in der Driftzone **121** kann zwischen $5E12\text{ cm}^{-3}$ und $5E17\text{ cm}^{-3}$, beispielsweise in einem Bereich von $5E13\text{ cm}^{-3}$ bis $5E16\text{ cm}^{-3}$ sein. Die Drainkonstruktion **120** kann weitere dotierte Zonen von beiden Leitfähigkeitstypen umfassen, beispielsweise eine Superjunction- beziehungsweise Superübergangsstruktur, eine Feldstoppschicht, Barrierezonen, gegendotierte Inseln und/oder eine stark dotierte Kontaktschicht, deren Dotierstoffkonzentration ausreichend hoch ist, um einen ohmschen Kontakt mit einem direkt an die zweite Oberfläche **102** angrenzenden Metall zu bilden.

[0044] Steuerstrukturen **400** grenzen direkt an die Bodyzonen **115** an. Wenigstens eine Steuerstruktur **400** umfasst eine Steuerelektrode **420** und eine Ladungsspeicherstruktur **410**.

[0045] Die Steuerelektrode **420** kann elektrisch mit einem Gateanschluss G der Halbleitervorrichtung **500** gekoppelt oder verbunden sein. Die Steuerelektrode **420** kann eine stark dotierte polykristalline Siliziumschicht oder ein Metall, beispielsweise ein Metallsilizid enthaltende Schicht umfassen oder aus einer solchen bestehen oder eine Schicht aufweisen beziehungsweise aus einer Schicht bestehen, die Tantal, Tantalnitrid, Titan, Titanitrid oder Wolfram enthält beziehungsweise aus diesen besteht. Die Steuerelektrode **420** ist kapazitiv mit den Bodyzonen **115** so gekoppelt, dass in Kanalteilen **115x** der Bodyzonen **115** Inversionskanäle ein- und ausgeschaltet werden können, indem ein Potential verändert wird, das zwischen den Gateanschluss G und dem ersten Lastanschluss L1 liegt. Durch die Inversionskanäle

fließt ein Laststrom zwischen den ersten und zweiten Lastanschlüssen L1, L2 in einem Ein-Zustand der Halbleitervorrichtung **500**. Steuerelektroden **420** können die Steuerelektroden **420** von weiteren Teilen des Halbleiterkörpers **100** so isolieren, dass die Steuerelektroden **420** vollständig von dem Halbleiterkörper **100** isoliert sind.

[0046] Die Ladungsspeicherstrukturen **410** sind sandwichartig zwischen den Bodyzonen **115** und den Steuerelektroden **420** vorgesehen und isolieren die Steuerelektroden **420** von den Bodyzonen **115**. Eine vertikale Ausdehnung beziehungsweise Erstreckung der Ladungsspeicherstruktur **410** kann gleich sein wie oder größer als die vertikale Ausdehnung beziehungsweise Erstreckung der entsprechenden Bodyzone **115**. Die Ladungsspeicherstruktur **410** enthält Ladungsträger eines Typs entsprechend dem Majoritätsladungsträgertyp in den Bodyzonen **115**. Beispielsweise sind für p-Typ-Bodyzonen **115** die in der Ladungsspeicherstruktur **410** eingefangenen oder gespeicherten Ladungsträger Löcher. Die Menge in der Steuerladung **419** in der Ladungsspeicherstruktur **410** ist ausreichend hoch derart, dass ein Laststrom mit keiner zwischen dem Gate und ersten Lastanschlüssen G, L1 anliegenden Spannung VGS fließt.

[0047] In Fig. 1B zeigt die IL/VGS Kennlinie **441** den Laststrom IL als eine Funktion der Gate-Source-Spannung VGS, die zwischen den Gateanschluss G und dem ersten Lastanschluss L1 einer selbstsperrenden Halbleiterschaltvorrichtung bei einer konstanten Drain-Source-Spannung VDS anliegt. Die selbstsperrende Vorrichtung beginnt einen Laststrom IL bei $VGS = V_{th1}$ zu leiten.

[0048] Die positive Steuerladung **419** in der Ladungsspeicherstruktur **410** der Halbleiterschaltvorrichtung **500** spannt die Steuerstrukturen **400** derart vor, dass die Halbleitervorrichtung **500** von Fig. 1A einen Laststrom IL selbst bei $VGS = 0$ leitet, wie dies durch eine IL/VGS-Kennlinie **442** gezeigt ist. Ein negatives VGS niedriger als eine zweite Schwellenspannung V_{th2} muss an die Steuerelektrode **420** gelegt werden, um die Halbleiterschaltvorrichtung **500** abzuschalten. Obwohl die interne Konfiguration der Halbleiterschaltvorrichtung **500** diejenige eines selbstsperrenden Anreicherungstransistors ist, verhält sich die Halbleiterschaltvorrichtung **500** wie ein selbstleitender Verarmungs transistor.

[0049] Gewöhnliche selbstleitende Halbleiterschaltvorrichtungen mit einem Kanalteil des gleichen Leitfähigkeitstyps wie die Sourcezonen zwischen den Sourcezonen und der Drainkonstruktion haben eine geringere maximale Kanalträgerdichte als selbstsperrende Vorrichtungen mit einer komplementär dotierten Bodyzone, die die Sourcezone von der Drainkonstruktion trennt. Dagegen sieht die Halbleiter-

schaltvorrichtung **500** von **Fig. 1A** und **Fig. 1B** eine selbstleitende Kennlinie vor, die von der höheren maximalen Kanalträgerdichte von selbstsperrenden Designs beziehungsweise Gestaltungen mit den Bodyzonen **115** profitiert, welche einen Leitfähigkeitstyp entgegengesetzt zu demjenigen der Sourcezonen **110** haben.

[0050] **Fig. 2A** bis **Fig. 2D** beziehen sich auf Einzelheiten der Ladungsspeicherstruktur **410**. Eine erste Lastelektrode **310**, die elektrisch mit den Source- und Bodyzonen **110**, **115** verbunden ist, kann elektrisch mit dem ersten Lastanschluss L1 verbunden oder gekoppelt sein. Die erste Lastelektrode **310** kann die Sourceelektrode eines IGFET sein und kann als Hauptbestandteil beziehungsweise Hauptbestandteile Aluminium (Al), Kupfer (Cu) oder Legierungen von Aluminium oder Kupfer, beispielsweise AlSi, AlCu oder AlSiCu enthalten oder aus diesen bestehen. Gemäß anderen Ausführungsbeispielen kann die erste Lastelektrode **310** als Hauptbestandteil beziehungsweise Hauptbestandteile Nickel (Ni), Titan (Ti), Wolfram (W), Tantal (Ta), Vanadium (V), Silber (Ag), Gold (Au), Platin (Pt) und/oder Palladium (Pd) enthalten. Beispielsweise kann die erste Lastelektrode **310** zwei oder mehr Unterschichten umfassen, beispielsweise ein Silizid, ein leitendes Nitrid und/oder eine Metalllegierung.

[0051] Eine dielektrische Struktur **210** kann die erste Lastelektrode **310** von der Steuerelektrode **420** isolieren. Die dielektrische Struktur **210** kann eine oder mehrere dielektrische Schichten aus Siliziumoxid, Siliziumnitrid, Siliziumoxynitrid, dotiertem oder undotiertem Siliziumglas, beispielsweise BSG (Borsilikatglas), PSG (Phosphorsilikatglas) oder BPSG (Bor-phosphorsilikatglas) umfassen.

[0052] Kontaktstrukturen **315** können sich durch Öffnungen der dielektrischen Struktur **210** erstrecken und können elektrisch die erste Lastelektrode **310** mit den Sourcezonen **110** und den Bodyzonen **115** verbinden. Die Bodyzonen **115** können stark dotierte Kontaktteile **115a** umfassen, um einen ohmschen Kontakt zwischen den Kontaktstrukturen **315** und den Bodyzonen **115** zu gewährleisten.

[0053] In **Fig. 2A** ist die Ladungsspeicherstruktur **410** ein Teil des Steuerelektrikums **430**, das die betreffende Steuerelektrode **420** von umgebenden Teilen des Halbleiterkörpers **100** trennt. Die Ladungsspeicherstruktur **410** kann Fremdstoffatome, wie Cäsium-(Cs-)Atome längs der Zwischenfläche zwischen dem Steuerelektrikum **430** und der Bodyzone **115** umfassen. Die Cäsiumatome können die Basis von positiven Ladungen sein, die in molekularen Schichten des an die Bodyzonen **115** angrenzenden Steuerelektrikums **430** gelegen sind. Die Fremdstoffatome können während der Bildung des Steuerelektri-

kums **430** abgeschieden beziehungsweise aufgetragen werden.

[0054] Eine Flächenträgerdichte der Steuerladung ist gleich wie oder größer als eine Trägerdichte, die durch Integrieren der Nettodotierstoffkonzentration in den Bodyzonen **115** in horizontalen Schnittebenen erhalten ist. Gemäß einem Ausführungsbeispiel ist ein Absolutwert der Flächenträgerdichte wenigstens $1E11 \text{ cm}^{-2}$, das heißt wenigstens $1E12 \text{ cm}^{-2}$ oder wenigstens $1E13 \text{ cm}^{-2}$. Für Halbleiterkörper **100** aus einkristallinen Silizium kann die Flächenträgerdichte zwischen $1E12 \text{ cm}^{-2}$ und $2E12 \text{ cm}^{-2}$ sein, für Halbleiter mit weitem Bandabstand wie SiC oder GaN kann die Flächenträgerdichte zwischen $1E12 \text{ cm}^{-2}$ und $2E13 \text{ cm}^{-2}$ sein.

[0055] Die positive Steuerladung **419** induziert negative Ladungen in einen Kanalteil **115x** der Bodyzonen **115** derart, dass bei VGS = 0 ein Elektronenkanal die Sourcezone **110** mit der Drainkonstruktion **120** verbindet. Ein Anlegen eines ausreichend negativen VGS kompensiert die Steuerladung **419**, und die jeweilige Transistorzelle TC sperrt.

[0056] In **Fig. 2B** umfasst die Ladungsspeicherstruktur **410** eine Ladungsspeicherschicht **415**, ein erstes Dielektrikum **411**, das die Ladungsspeicherschicht **415** von der Bodyzone **115** trennt, und ein zweites Dielektrikum **412**, das die Ladungsspeicherschicht **415** von der Steuerelektrode **420** trennt. Gemäß einem Ausführungsbeispiel ist die Ladungsspeicherschicht **415** eine dielektrische Einfangschicht, die auf einer Siliziumnitridschicht beruht. Die ersten und zweiten dielektrischen Schichten **411**, **412** können Siliziumoxydschichten sein.

[0057] Die Steuerladung **419** ist auf der Ladungsträgerschicht **415** eingefangen. Die Ladungsträgerschicht **415** kann in einem Programmschritt geladen werden, der ein Fowler-Nordheim-Tunneln oder eine heiße Lochinjektion verwendet.

[0058] Beispielsweise kann eine Programmspannung zwischen dem Gateanschluss G und dem ersten Lastanschluss L1 derart angelegt werden, dass Löcher direkt von entweder der Steuerelektrode **420** oder der Bodyzone **115** zu der Ladungsspeicherschicht tunneln können. Gemäß einem anderen Ausführungsbeispiel kann eine erste Programmspannung zwischen die ersten und zweiten Lastanschlüssen L1, L2 derart angelegt werden, dass Löcher in der Bodyzone **115** und/oder in der Driftzone **121** in einer vertikalen Richtung beschleunigt werden und ein zusätzliches elektrisches Feld, das zwischen den Bodyzonen **115** und/oder der Driftzone **121** und den Steuerelektroden **420** anliegt, die beschleunigten Löcher derart ablenkt, dass sie die Ladungsspeicherschicht **415** erreichen.

[0059] In Fig. 2C ist die Ladungsspeicherschicht **415** eine leitende Ladungsspeicherschicht oder ein „Floating Gate“ beziehungsweise ein potentialfreies Gate. Ein erstes Dielektrikum **411** trennt die Ladungsspeicherschicht **415** von den Bodyzonen **115**, und ein zweites Dielektrikum **412** isoliert die Ladungsspeicherschicht **415** von der Steuerelektrode **420**.

[0060] Die Ladungsspeicherschicht **415** kann ein stark dotiertes polykristallines Halbleitermaterial sein oder ein solches enthalten und kann mittels Fowler-Nordheim-Tunneln oder heißer Lochinjektion geladen werden, wie dies oben anhand von Fig. 2B beschrieben ist. Gemäß einem anderen Ausführungsbeispiel verbindet eine Verdrahtungsstruktur die Ladungsspeicherschichten **415** mit einem programmierenden Kissen beziehungsweise Pad **450**, das auf oder in der endgültigen Halbleiterschaltvorrichtung **500** gelegen sein kann. Gemäß einem weiteren Ausführungsbeispiel verbinden die Verdrahtungsstrukturen die leitenden Ladungsspeicherschichten **415** mit einander und zeitweise, während einer Herstellungsphase, mit einem programmierenden Pad **450** außerhalb der endgültigen Halbleitervorrichtung **500**, beispielsweise in einem Kerfgebiet des Halbleiterwafers, von welchem der Halbleiterkörper **100** der Halbleiterschaltvorrichtung **500** erhalten ist. In einem nach Bildung der Transistorzellen TC durchgeführtem Programmschritt kann eine Ladungsquelle zeitweise mit dem programmierenden Pad **450** verbunden werden und die leitenden Ladungsspeicherschichten **415** aufladen. Dann wird die Halbleiterschaltvorrichtung **500** von einer Struktur einschließlich des programmierenden Pads **450** getrennt, und eine Unterbrechung der Verdrahtungsstruktur kann an der Vorrichtungsseite versiegelt werden. Als ein Ergebnis wird die Steuerladung **419** auf den vollständig isolierten leitenden Ladungsspeicherschichten **415** eingefangen.

[0061] Gemäß einem weiteren Ausführungsbeispiel ist das programmierende Pad **450** nicht direkt zugänglich, sondern dielektrisch von einer weiteren Elektrode isoliert. Der Programmschritt wird vorgenommen durch Anlegen einer Spannung an die weitere Elektrode und mittels eines Fowler-Nordheim-Tunnelns oder einer heißen Trägerinjektion über das weitere Dielektrikum, das das programmierende Pad **450** von der weiteren Elektrode isoliert. Das programmierende Pad **450** und die verbundenen Ladungsspeicherschichten **415** können beide vollständig isoliert sein.

[0062] In Fig. 2D umfasst die Ladungsspeicherschicht **415** eine dielektrische Ladungseinfangschicht oder eine leitende Ladungsspeicherschicht. Ein erstes Dielektrikum **411** trennt die Ladungsspeicherschicht **415** von der Bodyzone **115**. Ein drittes Dielektrikum **413** trennt die Ladungsspeicherschicht **415** von einer Programmelektrode **418**, und ein viertes

Dielektrikum **414** kann die Programmelektrode **418** von der Steuerelektrode **420** trennen. Die Programmelektrode **418** kann elektrisch mit einem programmierenden Pad beziehungsweise Kissen **450** verbunden sein, das in der endgültigen Halbleiterschaltvorrichtung **500** gelegen sein kann. Gemäß einem anderen Ausführungsbeispiel ist die Programmelektrode **418** lediglich zeitweise mit dem programmierenden Pad **450** während einer programmierenden Phase verbunden. Sobald einmal programmiert ist, kann die Programmelektrode **418** während eines Betriebes der Halbleitervorrichtung floaten beziehungsweise potentialfrei sein, so dass ein an der Steuerelektrode **420** liegendes Potential in den Kanalteilen **115x** der Bodyzonen **115** wirksam ist. Da die Ladungsspeicherschicht **415** von umgebenden leitenden Strukturen selbst während des Programmschrittes isoliert ist, tritt kein oder lediglich ein vernachlässigbares Lecken der gespeicherten Speicherladung auf.

[0063] In den Fig. 3A bis Fig. 3B umfasst die Drainkonstruktion **120** eine vergleichsweise niedrig dotierte Driftzone **121**, eine stark dotierte Kontaktschicht **129**, die direkt an die zweite Oberfläche **102** angrenzt, sowie eine Feldstoppschicht **128**, die einen unipolaren Homoübergang mit der Driftzone **121** bildet. In einem Fall, in welchem der Halbleiterkörper **100** auf Silizium (Si) beruht, ist längs der zweiten Oberfläche **102** eine Dotierstoffkonzentration in einer n-Typ-Kontaktschicht **129** wenigstens $1E18\text{ cm}^{-3}$, beispielsweise wenigstens $5E19\text{ cm}^{-3}$. Eine mittlere Fremdstoffkonzentration in der Feldstoppschicht **128** kann wenigstens zweimal so hoch wie die mittlere Fremdstoffkonzentration in der Driftzone **121** und höchstens die Hälfte einer maximalen Fremdstoffkonzentration in der Kontaktschicht **129** sein.

[0064] Eine zweite Lastelektrode **320** kann direkt an die Kontaktschicht **129** längs der zweiten Oberfläche **102** angrenzen. Die zweite Lastelektrode **320** bildet einen zweiten Lastanschluss L2 oder ist elektrisch mit einem solchen verbunden. Die Materialien der zweiten Lastelektrode **320** können aus den gleichen Materialien gewählt sein, wie diese für die erste Lastelektrode **310** beschrieben sind. Die zweite Lastelektrode **320** kann die Drainelektrode eines IGFET sein.

[0065] Hinsichtlich weiterer Einzelheiten bezüglich der Steuerstrukturen **400**, der dielektrischen Struktur **210** und der ersten Lastelektrode **310** wird auf die Erläuterungen zu den vorangehenden Figuren verwiesen.

[0066] In Fig. 3A sind die Steuerstrukturen **400** der Halbleitervorrichtung **500** als planare Strukturen längs der ersten Oberfläche **101** und außerhalb einer Kontur des Halbleiterkörpers **100** gebildet. Die Bodyzonen **115** können auf Wannen beruhen, die sich von der ersten Oberfläche **101** in den Halbleiterkörper **100** erstrecken. Die Sourcezonen **110** können Wan-

nen sein, die sich von der ersten Oberfläche **101** in die Wannan der Bodyzonen **115** erstrecken.

[0067] Die Transistorzellen TC können Streifen sein, die sich längs einer ersten horizontalen Richtung erstrecken. Paare von streifenförmigen Transistorzellen TC können symmetrisch bezüglich einer Symmetrieebene angeordnet sein, die sich in der ersten horizontalen Richtung längs einer Longitudinalachse der Kontaktstruktur **315** erstreckt, die elektrisch die Source- und Bodyzonen **110**, **115** von beiden Transistorzellen TC verbindet. Gemäß anderen Ausführungsbeispielen sind die streifenförmigen Transistorzellen TC mit der gleichen Orientierung bezüglich der ersten horizontalen Richtung angeordnet. Gemäß einem anderen Ausführungsbeispiel können die Transistorzellen TC in einem zweidimensionalen periodischen Muster, beispielsweise einem quadratischen oder einem hexagonalen periodischen Muster, angeordnet sein.

[0068] In Fig. 3B sind die Steuerstrukturen **400** als Trenchstrukturen gebildet, die sich von der ersten Oberfläche **101** in den Halbleiterkörper **100** so erstrecken, dass Teile des Halbleiterkörpers **100** zwischen benachbarten Steuerstrukturen **400** Halbleitermesas **160** bilden. Eine vertikale Ausdehnung bzw. Erstreckung der Steuerstrukturen **400** kann gleich sein wie oder größer als eine gesamte vertikale Ausdehnung bzw. Erstreckung der Source- und Bodyzonen **110**, **115**, während pn-Übergänge zwischen Bodyzonen **115** und der Drainkonstruktion **120** angenähert mit einem vergrabenen Rand der Ladungsspeicherstruktur **410** fluchten. Die Steuerstrukturen **400** können weitere Teile umfassen, beispielsweise Feldelektroden **440**, die von den Steuerelektroden **420** und dem Halbleiterkörper **100**, also von beiden isoliert sind.

[0069] Die Bodyzonen **115** sind in den Halbleitermesas **160** in der horizontalen Projektion der Steuerelektroden **420** und der Ladungsspeicherstrukturen **410** gebildet.

[0070] Obwohl die in Fig. 3B gezeigte Struktur ähnlich zu der in Fig. 2B dargestellten Zellkonstruktion TC ist, können die Zellkonstruktionen TC, wie in den Fig. 2A, Fig. 2C oder Fig. 2D dargestellt, auch mit der in Fig. 3B gezeigten vertikalen Struktur gemäß Ausführungsbeispielen kombiniert werden.

[0071] In den Transistorzellen TC von Fig. 3C sind die Sourcezonen **110** und die Drainkonstruktion **120** längs einer ersten horizontalen Richtung angeordnet. Im Ein- bzw. Einschaltzustand der Halbleitervorrichtung **500** fließt ein Laststrom durch die Bodyzonen **115** längs der ersten horizontalen Richtung längs beiden Seitenwänden von Halbleiterrippen, die von Teilen des Halbleiterkörpers **100** zwischen benachbarten Steuerstrukturen **400** gebildet sind.

[0072] Fig. 4A bezieht sich auf eine elektronische Schaltung **510** einschließlich eines virtuellen Verarmungstransistors TD, der auf der Halbleiterschaltvorrichtung **500** der vorangehenden Figuren beruht, und eines Anreicherungstransistors TE in einer Kaskodenanordnung.

[0073] Im Folgenden wird der Betriebsmodus der elektronischen Schaltung **510** für einen n-Kanal-Anreicherungstransistor TE und einen virtuellen n-Kanal-Verarmungstransistor TD beschrieben, wobei der erste Leitfähigkeitstyp der n-Typ ist. Äquivalente Überlegungen gelten für Ausführungsbeispiele mit p-Kanal-Anreicherungs- und Verarmungstransistoren.

[0074] Zum Schalten der elektronischen Schaltung **510** liegt ein positives Potential an einem Gateanschluss G. Das positive Potential induziert einen n-Typ-Inversionskanal durch Bodyzonen des Anreicherungstransistors TE, um dadurch ein an dem Sourceanschluss S liegendes Sourcepotential zu einer Drainelektrode de des Anreicherungstransistors TE zu schalten. Das Potential an der Drainelektrode de des Anreicherungstransistors unterscheidet sich lediglich geringfügig von dem Potential an dem Sourceanschluss S wegen eines fließenden Laststroms. Das gleiche Potential liegt an einem Gate gd des virtuellen Verarmungstransistors TD. Wenn ein an dem Gate gd liegendes Potential gleich zu dem Potential an der Sourceelektrode sd des virtuellen Verarmungstransistors ist, wird der virtuelle Verarmungstransistor TD leitend und schaltet das Drainpotential des Anreicherungstransistors TE zu der Drainelektrode dd des virtuellen Verarmungstransistors TD und zu dem Drainanschluss D der elektrischen Schaltung **510**. Die Serienvorbereitung der zwei Transistoren TE und TD wird leitend und erlaubt es einem Laststrom, vom dem Drainanschluss D zu dem Sourceanschluss S zu fließen, was einen kleinen Spannungsabfall aufgrund des ohmschen Widerstandes der zwei Transistoren TE und TD verursacht.

[0075] Wenn das Potential an dem Gateanschluss G unter die Schwellenspannung des Anreicherungstransistors TE fällt, sperrt der Anreicherungstransistor TE, und das Drainpotential des Anreicherungstransistors TE nimmt ein positives Potential an, das über dem Drainanschluss D durch die Schaltungsumgebung angelegt ist. Da das Gate gd des virtuellen Verarmungstransistors TD auf das Sourcepotential bei S festgelegt ist, das niedriger als das Potential an der Drainelektrode de des Anreicherungstransistors TD ist, fällt das Gatepotential des virtuellen Verarmungstransistors TD unter dessen Schwellenspannung, und der virtuelle Verarmungstransistor TD ändert sich auch zu dem Sperrzustand. Eine zwischen S und D angelegte Sperrspannung ist unter den Drain-Source-Pfaden von beiden Transistoren TD, TE zerlegt.

[0076] Ein Ausnutzen der Halbleitervorrichtung **500** als virtuellen Verarmungstransistor erlaubt es, aus der höheren Kanalleitfähigkeit in dem virtuellen Verarmungstransistor TD verglichen mit wahren Verarmungstransistoren Vorteil zu ziehen. Die Transistoren TD, TE der elektronischen Schaltung **510** können die gleiche Halbleiterdie beziehungsweise den gleichen Halbleiterchip teilen oder können aus getrennten Halbleiterdies gebildet sein. Die Transistoren TD, TE können beispielsweise in einem Gehäuse oder auf einer PCB (gedruckte Schaltungsplatte) integriert sein.

[0077] Fig. 4B zeigt das Schaltungsdiagramm einer weiteren Halbleitervorrichtung **520** mit mehr als einem virtuellen Verarmungstransistor, nämlich virtuellen Verarmungstransistoren TD1, TD2, ..., TDn, die in einer Kaskodenkonfiguration einschließlich eines Anreicherungs-transistors TE angeordnet sind. Ein Spannungsbegrenzungselement ZO, Z1, ..., Zn kann jeweils parallel zu jedem Transistor TE, TD1, TD2, ..., TDn angeordnet sein. Gemäß dem in Fig. 4B gezeigten Ausführungsbeispiel können die Spannungsbegrenzungselemente Zener-Dioden oder Avalanche-Dioden sein. Gemäß einem anderen Ausführungsbeispiel können die Spannungsbegrenzungselemente wenigstens teilweise durch die Transistorstrukturen TE, TD1, TD2, ..., TDn selbst realisiert sein.

[0078] Wenn die Transistoren TE, TD1, ..., TDn horizontal in einem Halbleiterkörper angeordnet sind, kann die Anzahl n von virtuellen Verarmungstransistoren TD einfach an die Anforderungserfordernisse angepasst werden, beispielsweise an die Zielsperrfähigkeit, derart, dass Vorrichtungen von verschiedenen Sperrfähigkeiten aufgrund des gleichen Layoutkerns ohne aufwändige Schleif- und Polierprozesse, die den Halbleiterkörper **100** dünnen, hergestellt werden können.

[0079] Gemäß einem anderen Ausführungsbeispiel können die Transistoren TE, TD1, TD2, ..., TDn als einzelne Dies beziehungsweise Chips mit einem vertikalen Stromfluss auf einem gemeinsamen Substrat wie einer gedruckten Schaltungsplatte oder einem keramischen Substrat realisiert und elektrisch in Reihenverbindung verbunden werden. Eine Bemessung auf die gewünschte Sperrspannung kann einfach mit der Anzahl von Transistoren TD1, TD2, ..., TDn in Reihenverbindung vorgenommen werden. Eine Bemessung auf die gewünschte Laststromfähigkeit kann einfach durch Bemessen des Gebietes jedes Transistors TE, TD1, TD2, TDn und/oder durch paralleles Anordnen von zwei oder mehr Transistoren TEa, TEb, TD1a, TD1b, TD2a, TD2b, ..., TDna, TDnb in jedem Pegel beziehungsweise in jedem Niveau der Kaskodenschaltung vorgenommen werden.

[0080] Fig. 5 veranschaulicht schematisch ID/VGS-Kennlinien für verschiedene Mengen einer Steuerla-

dung auf einem potentialfreien beziehungsweise floatenden Gate bezüglich eines n-FET-Designs mit einer nominellen Sperrspannung von 100 V. Eine ID/VGS-Kennlinie **451** bezieht sich auf eine Ladungsdichte von $1E12 \text{ As cm}^{-3}$, und eine ID/VGS-Kennlinie **452** bezieht sich auf eine Ladungsdichte von $1E13 \text{ As cm}^{-2}$. Mit zunehmender positiver Steuerladung wird die Schwellenspannung V_{th} des n-FET zu mehr negativen Werten verschoben.

[0081] Fig. 6 zeigt Ladungsraten zum Laden eines floatenden Gates einer Halbleiterschaltvorrichtung. Eine Ladungsrate **461** bezieht sich auf eine erste Ladungsspannung zwischen der Steuerelektrode und den Bodyzonen, und eine Ladungsrate **462** bezieht sich auf eine zweite, negativere Ladungsspannung zwischen der Steuerelektrode und den Bodyzonen.

[0082] Bei der negativeren Ladungsspannung benötigt es um $10 \mu\text{s}$, um das floatende Gate auf eine Ladungsdichte von $4E11 \text{ e/cm}^2$ zu laden, wobei e die Elementarladung $e = 1,6E-19 \text{ As}$ darstellt. Wie auf Fig. 6 ersehen werden kann, kann die Ladung auf dem floatenden Gate durch die angelegte Spannung und die Zeit gesteuert werden. Eine Zunahme der Zeit führt zu einem Sättigungseffekt, während die Ladungsspannung einen großen Einfluss auf die auf dem floatenden Gate gespeicherte Ladung hat.

[0083] Die Fig. 7A und Fig. 7B beziehen sich auf Halbleiterschaltvorrichtungen mit Transistorzellen TC zum Steuern eines Laststromes und mit Hilfszellen AC zum Steuern einer Ladungsträgerplasmadichte während eines Einschaltzustandes der Halbleitervorrichtung **500**.

[0084] Fig. 7A zeigt einen Teil einer Halbleiterschaltvorrichtung **500**, die ein IGBT, beispielsweise ein RB-IGBT (rückwärtssperrender IGBT), ein RC-IGBT (rückwärtsleitender IGBT) oder ein IGFET sein kann. Ein Halbleiterkörper **100** der Halbleitervorrichtung **500** ist aus einem einkristallinen Halbleitermaterial, beispielsweise Silizium (Si), Siliziumkarbid (SiC), Germanium (Ge), einem Silizium-Germanium-Kristall (SiGe), Galliumnitrid (GaN) oder Galliumarsenid (GaAs) vorgesehen.

[0085] Der Halbleiterkörper **100** hat eine erste Oberfläche **101**, die angenähert planar sein kann oder die durch eine Ebene gegeben sein kann, die durch coplanare Oberflächenabschnitte aufgespannt ist, sowie eine hauptsächlich planare zweite Oberfläche **102** parallel zu der ersten Oberfläche **101**.

[0086] In einer Ebene senkrecht zu der Schnittebene kann der Halbleiterkörper **100** eine rechteckförmige Gestalt mit einer Randlänge in dem Bereich von einigen Millimetern haben. Die Senkrechte zu der ersten Oberfläche **101** definiert eine vertikale Richtung,

und Richtungen orthogonal zu der vertikalen Richtung sind horizontale Richtungen.

[0087] Transistorzellen TC steuern einen Laststrom zwischen einem ersten Lastanschluss L1 und einem zweiten Lastanschluss L2. Jede Transistorzelle TC umfasst eine Sourcezone **110**, die einen ersten pn-Übergang pn1 mit einer Bodyzone **115** bildet. Die Bodyzonen **115** bilden zweite pn-Übergänge pn2 mit einer Drainkonstruktion **120** einschließlich einer Driftzone **121**. Falls die Halbleitervorrichtung **500** ein IG-FET ist, kann der zweite Lastanschluss L2 elektrisch mit der Driftzone **121** durch eine stark dotierte Kontaktschicht verbunden sein. Falls die Halbleitervorrichtung **500** ein IGBT ist, ist die zweite Lastelektrode L2 mit der Driftzone **121** durch den Drain-pn-Übergang pnz verbunden.

[0088] Die Source- und Driftzonen **110**, **121** haben einen ersten Leitfähigkeitstyp, und die Bodyzonen **115** haben einen zweiten, komplementären Leitfähigkeitstyp. Für die veranschaulichten Ausführungsbeispiele ist der erste Leitfähigkeitstyp ein n-Typ, und der zweite Leitfähigkeitstyp ist ein p-Typ. Ähnliche Überlegungen, wie unten angegeben, gelten für Ausführungsbeispiele, bei denen der erste Leitfähigkeitstyp ein p-Typ ist, während der zweite Leitfähigkeitstyp ein n-Typ ist.

[0089] Eine Fremdstoffkonzentration in der Driftzone **121** kann graduell oder in Stufen mit zunehmendem Abstand zu der ersten Oberfläche **101** wenigstens in Teilen ihrer vertikalen Ausdehnung beziehungsweise Erstreckung zunehmen oder abnehmen. Gemäß anderen Ausführungsbeispielen kann die Fremdstoffkonzentration in der Driftzone **121** angenähert gleichmäßig sein. Eine mittlere Fremdstoffkonzentration in der Driftzone **121** kann zwischen $1E12\text{ cm}^{-3}$ und $1E15\text{ cm}^{-3}$, beispielweise in einem Bereich von $5E12\text{ cm}^{-3}$ bis $5E13\text{ cm}^{-3}$ sein.

[0090] Erste Steuerstrukturen oder Gatestrukturen **150** umfassen einen ersten Teil einer Steuerelektrode **420**, die elektrisch mit einem Gateanschluss G der Halbleitervorrichtung **500** verbunden oder gekoppelt sein kann. Die ersten Steuerstrukturen **150** steuern einen Laststrom durch die Transistorzellen TC.

[0091] Die Halbleiterschaltvorrichtung **500** umfasst weiterhin Hilfszellen AC zum Entsättigen der Driftzone **121**, bevor die Halbleiterschaltvorrichtung **500** von einem leitenden Modus zu einem sperrenden Modus schaltet. Jede Hilfszelle AC umfasst eine Ladungsträgertransferzone **118**, die einen dritten pn-Übergang pn3 mit Entsättigungsteilen **121a** der Driftzone **121** bildet. Die Ladungsträgertransferzonen **118** sind elektrisch mit dem ersten Lastanschluss L1 verbunden.

[0092] Gemäß einem Ausführungsbeispiel sind die Hilfszellen AC frei von Sourcezonen und bilden typischerweise nicht pn-Übergänge mit weiteren dotierten Zonen, die elektrisch mit dem ersten Lastanschluss L1 verbunden sind. Gemäß anderen Ausführungsbeispielen können die Hilfszellen auch Sourcezonen **110** umfassen. Die Body- und Ladungsträgertransferzonen **115**, **118** können die gleichen lateralen und/oder vertikalen Ausdehnungen haben und können angenähert beziehungsweise ungefähr die gleiche Hauptnettofremdstoffkonzentration haben.

[0093] Zweite Steuerstrukturen **400** umfassen zweite Teile der Steuerelektrode **420**. In einem Einschaltzustand der Transistorzellen TC induziert ein an der Steuerelektrode **420** liegendes geeignetes Potential n-Typ-Inversionskanäle in den Bodyzonen **115**, wobei sich die Inversionskanäle von den Sourcezonen **110** zu der Driftzone **121** erstrecken. In einem Ausbeziehungsweise Ausschaltzustand der Hilfszellen AC verhindert ein an der Steuerelektrode **120** liegendes geeignetes Potential die Bildung von p-Typ-Inversionsschichten in den Entsättigungsteilen **121a**, so dass keine Löcher von der Driftzone **121** zu dem ersten Lastanschluss L1 abgeführt werden.

[0094] Die zweiten Steuerstrukturen **400** umfassen geladene Schichten **415**, die sandwichartig jeweils zwischen der Steuerelektrode **420** und den Entsättigungsteilen **121a** vorgesehen sind. Eine geladene Schicht **415** enthält eine Steuerladung **419**, die eine permanente negative Vorspannung zwischen der Steuerelektrode **420** und den Entsättigungsteilen **121a** induziert. So lange eine zwischen dem Gateanschluss G und der ersten Lastelektrode L1 liegende Spannung VGS nicht eine Schwellenspannung V_{thAC} der Hilfszellen AC überschreitet, induziert die Steuerladung **419** eine p-Typ-Inversionsschicht **121x** in den Entsättigungsteilen **121a** der Driftzone **121**.

[0095] Die geladene Schicht **415** kann eine leitende Schicht sein, die aus einer stark dotierten polykristallinen Schicht besteht oder eine solche umfasst. Gemäß einem Ausführungsbeispiel ist die geladene Schicht **415** eine dielektrische Fangschicht, beispielsweise eine Siliziumnitridschicht. Ein erstes Dielektrikum **411** kann die geladene Schicht **415** von den Entsättigungsteilen **121a** trennen. Ein zweites Dielektrikum **412** kann die geladene Schicht **415** von der Steuerelektrode **420** der jeweiligen Steuerstruktur **400** trennen. Die ersten und zweiten Dielektrika **411**, **412** können Siliziumoxydschichten, beispielsweise TEOS-(Tetraethyl-Orthosilikat-)Schichten sein, die aus der Abscheidung beziehungsweise Auftragung eines Siliziumoxids resultieren, das TEOS als Vorläufermaterial verwendet. Die Steuerstrukturen **400** können weiterhin ein Trenndielektrikum **430** umfassen, das die Steuerelektrode **420** von weiteren Teilen des Halbleiterkörpers **100** trennt. Die Steuerelektrode **420** kann aus einem stark dotierten polykristallinen Siliziumma-

terial vorgesehen sein und kann Metall enthaltende Schichten umfassen. Die geladene Schicht **415** kann exklusiv sandwichartig jeweils zwischen der Steuer- elektrode **420** und dem Entsättigungsteil **121a** vorge- sehen sein oder auch mit den Bodyzonen **115** über- lappen.

[0096] Die Menge an auf der geladenen Schicht **415** eingefangener Ladung kann so gewählt sein, dass die Inversionsschichten **121x** in den Entsättigungstei- len **121a** der Driftzone **121** während des Einschaltzu- standes der Halbleitervorrichtung **500** ein- und aus- geschaltet werden können, in welcher die Transis- torzellen TC leitend und n-Typ-Inversionskanäle **118** durch die Bodyzonen **115** gebildet sind.

[0097] Jenseits von V_{thAC} kompensiert VGS voll- ständig die negative Steuerladung **419** derart, dass keine Inversionsschichten **121x** gebildet werden. Eine Ladungsträgerplasmadichte in der Driftzone **121** verbleibt unbeeinträchtigt. Unterhalb der Schwellen- spannung V_{thAC} der Hilfszellen AC kompensiert VGS nicht ausreichend die negative Steuerladung **419**. Die unkompen- sierte negative Steuerladung **419** induziert p-Typ-Inversionsschichten **121x**, durch die Löcher zu den ersten Lastanschluss L1 abgeführt werden. Die Ladungsträgerplasmadichte wird redu- ziert. Für $V_{th} < VGS < V_{thAC}$ ist die Halbleiterschalt- vorrichtung **500** „ein“ und entsättigt. Für $VGS < V_{th}$ ist die Halbleiterschaltvorrichtung **500** „aus“, wobei die p-Typ-Inversionsschichten **121x** keinen oder lediglich einen marginalen negativen Einfluss auf die Sperrfä- higkeiten haben.

[0098] Die Hilfszellen AC können sich von ein- em Nicht-Inversionszustand ohne p-Typ-Inversions- schichten **121x** in der Driftzone **121** zu einem Inver- sionszustand mit p-Typ-Inversionsschichten **121x** in der Driftzone **121** ändern, ohne den Betrieb der Tran- sistorzellen TC zu beeinträchtigen.

[0099] Gemäß dem dargestellten Ausführungsbei- spiel, das sich auf n-Kanal-IGBTs oder n-Kanal-IG- FETs bezieht, ist die Schwellenspannung V_{thAC} über der Schwelle V_{th} der Transistorzellen TC.

[0100] Beispielsweise kann V_{thAC} in einem Bereich von 10 V bis 12 V sein, und V_{th} kann in einem Bereich von 6 V bis 8 V sein.

[0101] Das Zeitdiagramm in Fig. 7B zeigt einen hohen Plasmadichtezustand oder Akkumulationszu- stand zwischen t_0 und t_1 , wenn die Spannung des Gatesignales VGS über der Schwellenspannung V_{th} der Transistorzellen TC und der Schwellenspan- nung V_{thAC} der Hilfszellen AC, also über beiden Schwellenspannungen ist. In einer Entsättigungspe- riode zwischen t_1 und t_2 ist die Spannung VGS unter der Schwellenspannung V_{thAC} der Hilfszellen AC, jedoch über der Schwellenspannung V_{th} der Tran-

sistorzellen TC. Die Transistorzellen TC verbleiben in dem Einschaltzustand, während p-Typ-Inversions- schichten um die Steuerstrukturen **180** der Hilfszel- len AC die Driftzone **121** entsättigen. Zu t_2 kann die Spannung des Gatesignales VGS direkt von einer Spannung zwischen den zwei Schwellenspannungen V_{th} , V_{thAC} bis unter die Schwellenspannung V_{th} übergehen, um dadurch die Transistorzellen TC aus- zuschalten. Die Entsättigungsperiode reduziert die Ladung in der Driftzone **121** gerade bevor die Halb- leiterschaltvorrichtung **500** von Fig. 7A ausgeschaltet wird. Die Entsättigung reduziert signifikant Schaltver- luste.

[0102] Die Hilfszellen AC können als Entsättigungs- zellen betrieben werden, die aktiv Ladungsträger von der Driftzone **121** durch den ersten Lastanschluss L1 vor einem an den Gateanschluss G der Halbleiter- schaltvorrichtung **500** gelegten Abschaltsignal abfüh- ren.

[0103] Die Fig. 8A bis Fig. 8E beziehen sich auf Einzelheiten der Hilfszellen AC einschließlich der ge- ladenen Schicht **415**. Eine erste Lastelektrode **310** kann elektrisch mit dem ersten Lastanschluss L1 verbunden oder gekoppelt sein. Die erste Lastelek- trode **310** kann die Sourceelektrode eines n-IGFET oder die Emitterelektrode eines n-IGBT als Beispiel sein. Die erste Lastelektrode **310** kann als Haupt- bestandteil beziehungsweise als Hauptbestandteile aus Aluminium (Al), Kupfer (Cu) oder Legierungen von Aluminium oder Kupfer, beispielsweise AlSi, Al- Cu oder AlSiCu bestehen oder diese enthalten. Ge- mäß anderen Ausführungsbeispielen kann die erste Lastelektrode **310** als Hauptbestandteil beziehungs- weise Hauptbestandteile Nickel (Ni), Titan (Ti), Wolf- ram (W), Tantal (Ta), Vanadium (V), Silber (Ag), Gold (Au), Platin (Pt) und/oder Palladium (Pd) enthalten. Beispielsweise kann die erste Lastelektrode **310** zwei oder mehr Unterschichten, beispielsweise ein Silizid, ein leitendes Nitrid und/oder eine Metalllegierung um- fassen.

[0104] Eine dielektrische Struktur **210** kann die erste Lastelektrode **310** von der Steuerelektrode **420** iso- lieren, die elektrisch mit dem Gateanschluss G der Halbleitervorrichtung **500** gekoppelt oder verbunden sein kann. Die dielektrische Struktur **210** kann eine oder mehrere dielektrische Schichten aus Silizium- oxid, Siliziumnitrid, Siliziumoxynitrid, dotiertem oder undotiertem Siliziumglas, beispielsweise BSG (Bor- silikatglas), PSG (Phosphorsilikatglas) oder BPSG (Borphosphorsilikatglas) umfassen.

[0105] Kontaktstrukturen **315** können sich durch Öff- nungen der dielektrischen Struktur **210** erstrecken und können elektrisch die erste Lastelektrode **310** mit den Ladungstransferzonen **118** verbinden und kön- nen elektrisch die erste Lastelektrode **310** mit den Ladungsträgertransferzonen **118** verbinden. Die La-

dungsträgertransferzonen **118** können stark dotierte Kontaktteile **118a** umfassen, die einen ohmschen Kontakt zwischen den Kontaktstruktur **315** und den Ladungsträgertransferzonen **118** gewährleisten.

[0106] Die Halbleitervorrichtung **500** von **Fig. 8A** umfasst weiterhin eine Barrierezone **125**, die einen Teil der Drainkonstruktion **120** bildet. Die Barrierezone **125** kann innerhalb der Ladungsträgertransferzone **118** und unter einem Abstand zu den Entsättigungsteilen **121a** der Driftzone **121** gebildet sein. Gemäß anderen Ausführungsbeispielen kann die Barrierezone **125** innerhalb der Driftzone **121** unter einem Abstand zu der Ladungsträgertransferzone **118** gebildet sein. Gemäß dem dargestellten Ausführungsbeispiel ist die Barrierezone **125** längs der Zwischenfläche zwischen der Ladungsträgertransferzone **118** und den Entsättigungsteilen **121a** der Driftzone **121** gebildet. Die Barrierezone **125** vergrößert eine Potentialbarriere für Löcher in einem Einschaltzustand der Halbleitervorrichtung **500**, so dass weniger Ladungsträger aus einem Ladungsträgerplasma in die Driftzone **121** in dem Einschaltzustand der Halbleitervorrichtung **500** lecken.

[0107] Die geladene Schicht **415** erstreckt sich wenigstens längs der Barrierezone **125** derart, dass wenigstens die durch die Barrierezone **125** gebildete Potentialbarriere in dem Entsättigungsmodus der Halbleitervorrichtung **500** überbrückt ist. Die geladene Schicht **415** kann sich weiterhin längs wenigstens Teilen der Driftzone **121** und/oder der Ladungsträgertransferzone **118** erstrecken. Die geladene Schicht **415** kann eine dielektrische Fangschicht sein, die auf einer Siliziumnitridschicht beruht. Die ersten und zweiten dielektrischen Schichten **411**, **412** können Siliziumoxydschichten sein. Die Steuerladung **419** wird auf der geladenen Schicht **415** eingefangen, die in einem Programmschritt geladen werden kann, der ein Fowler-Nordheim-Tunneln oder eine Heißelektroneninjektion als Beispiel verwendet.

[0108] Beispielsweise kann eine Programmspannung zwischen dem Gateanschluss G und dem ersten Lastanschluss L1 so gelegt werden, dass Elektronen direkt von entweder der Steuerelektrode **420** oder dem Halbleiterkörper **100** auf die geladene Schicht **415** tunneln können. Gemäß einem anderen Ausführungsbeispiel kann eine erste Programmspannung zwischen den ersten und zweiten Lastanschlüssen L1, L2 so gelegt werden, dass Elektronen in der Ladungsträgertransferzone **118** zwischen der ersten Elektrode **310** und den Entsättigungsteilen **121a** der Driftzone **121** beschleunigt werden, und eine zweite Programmspannung kann an die Steuerelektrode **420** gelegt werden, um die beschleunigten Elektronen derart abzulenken, dass sie die geladene Schicht **415** erreichen. Das eine Dielektrikum der ersten und zweiten Dielektrika **411**, **412**, durch welches die Elektronen die geladene Schicht **415** erreichen, ist als das

Tunneldielektrikum wirksam. Das Tunneldielektrikum kann dünner sein als das Gatedielektrikum in den Transistorzellen TC derart, dass ein Tunneln gesteuert werden kann, um lediglich in den Hilfszellen AC stattzufinden.

[0109] Die Halbleitervorrichtung **500** von **Fig. 8B** umfasst eine geladene Schicht **415**, die auf einer leitenden Ladungsspeicherschicht beruht. Ein erstes Dielektrikum **411** trennt die geladene Schicht **415** von dem Halbleiterkörper **100**, und ein zweites Dielektrikum **412** isoliert die geladene Schicht **415** von der Steuerelektrode **420**.

[0110] Die geladene Schicht **415** kann ein stark dotiertes polykristallines Halbleitermaterial sein oder ein solches enthalten und kann mittels eines Fowler-Nordheim-Tunnelns, eine Heißelektroneninjektion, wie oben anhand **Fig. 8A** beschrieben, geladen sein.

[0111] Gemäß einem anderen Ausführungsbeispiel kann eine Verdrahtungsstruktur elektrisch die geladene Schichten **415** mit einem programmierenden bzw. Programmierpad bzw. -kissen **450** verbinden, das auf dem Halbleiterkörper **100** der endgültigen Halbleiterschaltvorrichtung **500** gebildet sein kann. Gemäß einem weiteren Ausführungsbeispiel kann die Verdrahtungsstruktur die geladenen Schichten **415** mit einander und zeitweise, während einer Herstellungsphase, mit einem Programmierpad **450** außerhalb des Halbleiterkörpers **100** der endgültigen Halbleitervorrichtung **500** verbinden, beispielsweise in einem Kerfgebiet eines Halbleiterwafers, von welchem die Halbleiterkörper **100** einer Vielzahl von identischen Halbleiterschaltvorrichtungen **500** erhalten werden. Nach Bildung der Transistorzellen TC verbindet zeitweise ein Programmschritt eine Ladungsquelle mit dem Programmierpad **450**, bis die Steuerladung an die leitende geladene Schicht **415** angelegt ist. Dann wird die Halbleitervorrichtung **500** von der Struktur einschließlich des Programmierpads **450** getrennt, und eine Unterbrechung der Verdrahtungsstruktur zwischen der geladenen Schicht **415** und dem Programmierpad **450** kann auf der Vorrichtungsseite versiegelt werden. Als ein Ergebnis ist die Ladung auf der leitenden und vollständig isolierten geladenen Schicht **415** eingefangen.

[0112] In **Fig. 8C** umfasst die geladene Schicht **415** eine dielektrische Ladungseinfangschicht oder eine leitende Ladungsspeicherschicht, und ein erstes Dielektrikum **411** trennt die geladene Schicht **415** von dem Halbleiterkörper **100**. Ein drittes Dielektrikum **413** trennt die geladene Schicht **415** von einer Programmelektrode **418**, und ein viertes Dielektrikum **414** kann die Programmelektrode **418** von der Steuerelektrode **420** trennen. Die Programmelektrode **418** kann elektrisch mit einem Programmierpad **450** verbunden sein, das in der endgültigen Halb-

leiterschaltvorrichtung **500** oder außerhalb gelegen sein kann, wie dies oben beschrieben ist. Einmal programmiert kann die Programmelektrode **418** während des Betriebes der Halbleitervorrichtung **500** floaten beziehungsweise potentialfrei sein, so dass ein an der Steuerelektrode **420** gelegtes Potential auf Ent sättigungsteilen **121a** der Drainkonstruktion **120** wirksam ist. Da die geladene Schicht **415** von umgebenden leitenden Strukturen selbst während des Programmschrittes isoliert ist, leckt keine oder lediglich eine vernachlässigbare Menge an der gespeicherten Speicherladung **419** von der geladenen Schicht **415** während einer Betriebslebensdauer der Halbleiterschaltvorrichtung **500**.

[0113] Hinsichtlich Steuerstrukturen, die sich von einer ersten Oberfläche **101** in einen Halbleiterkörper **100** einer Halbleitervorrichtung **500** erstrecken, können erste und zweite Dielektrika **411**, **412** sowie die geladene Schicht **415** als Teile einer Haupttrenchstruktur realisiert werden, wobei die Haupttrenchstrukturen in einem regelmäßigen Muster angeordnet sind. Gemäß einem anderen Ausführungsbeispiel können wenigstens das erste Dielektrikum **411** und die geladene Schicht **415** außerhalb der Haupttrenchstrukturen gebildet werden. Beispielsweise können das erste Dielektrikum **411** und die geladene Schicht **415** in Sekundärtrenches gebildet werden, die zwischen Halbleitermesas gebildet sind, die die Ladungsträgertransferzonen **118** einerseits und die Haupttrenchstrukturen andererseits umfassen.

[0114] Gemäß **Fig. 8D** sind das erste Dielektrikum **411** und die geladene Schicht **415** in einer Sekundärtrenchstruktur AT zwischen einer Halbleitermesa SM und einer Haupttrenchstruktur MT gebildet. Die Sekundärtrenchstruktur AT kann auf der Grundlage eines Sekundärtrenches gebildet sein, der zwischen der Halbleitermesa SM und der endgültigen Haupttrenchstruktur MT gebildet ist.

[0115] Die Halbleitervorrichtung **500** von **Fig. 8E** umfasst eine geladene Schicht **415**, die auf halbleitenden Nanokristalliten **416** beruht, die aus Silizium oder Germanium vorgesehen und in eine dielektrische Schicht, beispielsweise ein Halbleiteroxyd, wie eine Siliziumoxydschicht, eingebettet sind. Die auf Nanokristalliten **416** beruhende geladene Schicht **415** kann durch Einführen von Haupttrenches von der ersten Oberfläche **101** in den Halbleiterkörper **100** gebildet sein. Ein Halbleiteroxyd, beispielsweise ein Siliziumoxyd, wird auf einer freiliegenden Seitenwand der Halbleitermesa gebildet, um das erste Dielektrikum **411** und eine Substratschicht für die geladene Schicht **415** zu bilden. Dann kann Silizium und/oder Germanium in wenigstens einen Abschnitt der Halbleiteroxydschicht implantiert werden. Die implantierte Halbleiteroxydschicht wird ausgeheilt, beispielsweise bei Temperaturen von wenigstens 1000°Cel-

sius für wenigstens 10 Sekunden, um Nanokristallite **416** innerhalb der implantierten Teile des Halbleiteroxydes zu bilden. Gemäß einem anderen Ausführungsbeispiel kann eine Halbleiteroxydschicht, beispielsweise eine Silizium oder Germanium enthaltende Oxydschicht, bei einem hohen Gehalt an Germanium- und/oder Siliziumatomen aufgetragen beziehungsweise abgeschieden werden. Gemäß noch einem weiteren Ausführungsbeispiel kann eine nicht zusammenhängende polykristalline Silizium- oder Germaniumschicht aufgetragen werden. Nach Bilden der Silizium oder Germanium enthaltenden Schicht kann das zweite Dielektrikum **412**, beispielsweise ein weiteres Halbleiteroxyd, wie ein Siliziumoxyd oder ein Germaniumoxyd, auf die Schicht mit dem hohen Gehalt an halbleitenden Material aufgetragen beziehungsweise abgeschieden werden. Die Schicht mit dem hohen Siliziumgehalt kann den vollständigen Haupttrench auskleiden. Gemäß anderen Ausführungsbeispielen kann zuerst ein Steuerelektrikum **421** die Haupttrenches auskleiden, und ein erster Teil einer Steuerelektrode **420** wird in einem Bodenteil der Haupttrenches gebildet. Dann wird eine an Silizium reiche Schicht aufgetragen und durch einen weiteren Oxyd-Abstandshalter beziehungsweise -Spacer bedeckt, der das zweite Dielektrikum bildet.

[0116] **Fig. 8F** bezieht sich auf kombinierte Hilfs/Transistorzellen einschließlich einer Sourcezone **110**, die elektrisch mit der ersten Lastelektrode **310** verbunden ist und einen pn-Übergang mit der Ladungsträgertransferzone **118** bildet, die auch als eine Bodyzone wirksam ist, durch welche ein Inversionskanal in dem Einschaltzustand der Halbleitervorrichtung **500** gebildet wird.

[0117] Die geladene Schicht **415** überlappt nicht mit der Ladungsträgertransferzone **118** und kann von der Ladungsträgertransferzone **118** längs der vertikalen Richtung beabstandet sein. Die Driftzone **121** kann direkt an die Ladungsträgertransferzone **118** angrenzen. Die Inversionsschicht **115x** in der Driftzone **121** kann ein- und ausgeschaltet werden, während der Inversionskanal durch die Ladungsträgertransferzone **118** „ein“ verbleibt.

[0118] Die **Fig. 9A** und **Fig. 9B** beziehen sich auf vertikale Halbleiterschaltvorrichtungen, die auf dem Konzept der Halbleiterschaltvorrichtung **500** von **Fig. 7A** beruhen. Erste und zweite Lastelektroden **310**, **320** sind auf entgegengesetzten Seiten des Halbleiterkörpers **100** angeordnet. Ein Mindestabstand zwischen den ersten und zweiten Oberflächen **101**, **102** ist gewählt, um eine spezifische Spannungsperrfähigkeit der Halbleitervorrichtung **500** zu erzielen. Beispielsweise kann der Abstand zwischen den ersten und zweiten Oberflächen **101**, **102** 90 µm bis 110 µm für einen IGBT sein, der für eine Sperrspannung von etwa 1200 V ausgelegt ist. Andere Ausführungsbeispiele, die auf PT-IGBTs (Punch-

through-IGBTs) oder IGBTs mit hohen Sperrfähigkeiten bezogen sind, können Halbleiterkörper **100** mit einer Dicke von einigen 100 µm versehen.

[0119] Die Drainkonstruktion **120** umfasst Barrierezonen **125**, von denen einige oder alle sandwichartigen zwischen den Ladungsträgertransferzonen **118** und der Driftzone **121** vorgesehen sind. Die Barrierezonen **125** können pn-Übergänge mit den Ladungsträgertransferzonen **118** und unipolare Homoübergänge mit der Driftzone **121** bilden. Eine mittlere Fremdstoffkonzentration in den Barrierezonen **125** ist wenigstens zehnmal so hoch wie eine mittlere Fremdstoffkonzentration in der Driftzone **121**. Gemäß einem Ausführungsbeispiel kann die mittlere Fremdstoffkonzentration in den Barrierezonen **125** von $1E16\text{ cm}^{-3}$ bis $1E18\text{ cm}^{-3}$, beispielsweise von $1E17\text{ cm}^{-3}$ bis $5E17\text{ cm}^{-3}$, reichen. Die Dotierstoffe der Barrierezonen **125** können Phosphor-(P-), Arsen-(As-), Selen-(Se-) und/oder Schwefel-(S-)Atome/Ionen sein.

[0120] Die Drainkonstruktion **120** des IGBT **530** von Fig. 9A umfasst weiterhin eine Kontaktschicht **129** des zweiten Leitfähigkeitstyps, die direkt an die zweite Lastelektrode **320** angrenzt. Die zweite Lastelektrode **320** kann einen Kollektoranschluss C, der den zweiten Lastanschluss bildet, bilden oder kann elektrisch mit einem solchen verbunden sein. Eine maximale Fremdstoffkonzentration für die p-Typ-Kontaktschicht **129** von Fig. 9A kann wenigstens $1E16\text{ cm}^{-3}$, beispielsweise wenigstens $5E17\text{ cm}^{-3}$ sein. Eine Feldstoppschicht **128** kann einen pn-Übergang mit der Kontaktschicht **129** und einen unipolaren Homoübergang mit der Driftzone **121** bilden. Eine mittlere Dotierstoffkonzentration in der Feldstoppschicht **128** kann wenigstens fünfmal so hoch wie in der Driftzone **121** sein und höchstens ein Fünftel von derjenigen in der Kontaktschicht **129** betragen. Die Drainkonstruktion **120** kann weiterhin Fremdstoffzonen, beispielsweise floatende gegendotierte Inseln oder eine Superübergangstruktur beziehungsweise Superjunctionstruktur umfassen.

[0121] Leerzellen IC trennen Paare von Hilfszellen AC von Paaren von Transistorzellen TC. Die Hilfszellen AC von jedem Paar sind auf entgegengesetzten Seiten einer Steuerstruktur **400** gebildet, die sich von der ersten Oberfläche **101** in einen Halbleiterkörper **100** erstreckt. Ein Schichtstapel, der das erste Dielektrikum **411**, die geladene Schicht **415** und das zweite Dielektrikum **412** umfasst, ist sandwichartig zwischen der Steuerelektrode **420** und den umgebenden Teilen des Halbleiterkörpers **100** vorgesehen. Die geladene Schicht **415** kann eine zusammenhängende Schicht sein, die auf allen Seiten der Steuerstruktur **400** einschließlich der Bodenspitze gebildet ist. Gemäß anderen Ausführungsbeispielen ist die geladene Schicht lediglich längs wenigstens der vertikalen Seitenwände gebildet und fehlt

wenigstens in einem Bereich längs des Bodens der Steuerstruktur **400**. Die Inversionsschichten **121x**, die in Entsättigungsteilen **121a** der Driftzone **121** durch die Steuerladung auf der geladenen Schicht **415** induziert sind, umschließen die Teile der zweiten Steuerstrukturen **400**, die sich durch die Barrierezone **125** in die Driftzone **121** erstrecken. Eine, zwei, drei oder mehr Feldelektrodenstrukturen **170** können zwischen jeder Steuerstruktur **420**, die den Hilfszellen AC zugewiesen ist, und Gatestrukturen **150**, die den Transistorzellen TC zugewiesen sind, gebildet sein. Die Feldelektrodenstrukturen **170**, die Gatestrukturen **150** sowie die zweiten Steuerstrukturen **400** können die gleiche vertikale Ausdehnung und/oder das gleiche laterale Querschnittsgebiet haben. Die Querschnittsgebiete von jeder der zweiten Steuerstrukturen **400**, Gatestrukturen **150** und Feldelektrodenstrukturen **170** können Polygone, beispielsweise Quadrate oder Rechtecke mit oder ohne gerundete Ecken, Ovale, Kreise oder Ringe sein. Gemäß anderen Ausführungsbeispielen sind die Steuerstrukturen **400**, die Feldelektrodenstrukturen **170** und die Gatestrukturen **150** streifenförmig und bilden ein regelmäßiges Streifenmuster.

[0122] Erste Teile der Steuerelektrode **420**, enthalten in den Gatestrukturen **150**, und zweite Teile der Steuerelektrode **420** in den zweiten Steuerstrukturen **400** sind elektrisch mit dem Gateanschluss G gekoppelt oder verbunden. Felddielektrika **171** trennen elektrisch eine Feldelektrode **175** von dem Halbleiterkörper **100**. Die Feldelektroden **175** können floaten beziehungsweise potentialfrei sein oder können elektrisch mit dem Potential von einer der Lastelektroden verbunden sein. Beispielsweise können die Feldelektroden **175** elektrisch mit dem Emitteranschluss E verbunden sein.

[0123] Der IGFET **540** von Fig. 9B beruht auch auf dem Konzept der Halbleiterschaltvorrichtung **500** von Fig. 7A. Die geladene Schicht **415** wird längs der Seitenwände der Steuerstruktur **400** gebildet und fehlt in einem Bodenteil, um die Gate-Kollektor-Kapazität C_{GD} zu reduzieren. Eine Kontaktschicht **129** des ersten Leitfähigkeitstyps ist als eine Drainschicht wirksam. Der erste Lastanschluss sieht einen Sourceanschluss S vor, und der zweite Lastanschluss sieht einen Drainanschluss D vor. Hinsichtlich weiterer Einzelheiten wird Bezug genommen auf die Beschreibung von Fig. 9A.

[0124] Gemäß dem in Fig. 10A veranschaulichten Ausführungsbeispiel wechseln zweite Steuerstrukturen **400** und Gatestrukturen **150** einander ab, wobei wenigstens eine, beispielsweise zwei, drei oder mehr Feldelektrodenstrukturen **170** zwischen benachbarten zweiten Steuer- und Gatestrukturen **400**, **150** angeordnet sind.

[0125] Die Halbleitervorrichtung **510** von **Fig. 10B** beruht auf einem Layout beziehungsweise einer Gestaltung ohne Feldelektrodenstrukturen. Erste Halbleitermesas **160a** mit Sourcezonen **110** wechseln mit zweiten Halbleitermesas **160b** ohne Sourcezonen **110** ab. Geladene Schichten **415** sind lediglich längs der zweiten Halbleitermesas **160b** gebildet. Zweite Steuerstrukturen **400** liegen einander an entgegengesetzten Seiten einer mittleren zweiten Halbleitermesa **160b** gegenüber. Gatestrukturen **150** liegen einander auf entgegengesetzten Seiten von mittleren ersten Halbleitermesas **160a** gegenüber. Zweite Steuerstrukturen **400** und Gatestrukturen **150** teilen die gleichen Haupttrenches.

[0126] **Fig. 10C** bezieht sich auf ein Ausführungsbeispiel, bei dem alle geladenen Schichten **415** auf der gleichen Seite von Haupttrenchstrukturen gebildet sind. Beispielsweise können nach Bilden der Haupttrenchstrukturen und der Steuerdielektrika Silizium- und/oder Germaniumatome unter einem zu der Senkrechten geneigten Implantationswinkel so implantiert werden, dass die mittleren Halbleitermesas **160** den Implantationsstrahl abschatten. Die Sourcezonen **110** werden lediglich in den Hälften der Halbleitermesas **160** gebildet, die von der Steuerstruktur **400** abgewandt sind und der jeweiligen Gatestruktur gegenüber liegen.

[0127] **Fig. 11** bezieht sich auf ein Ausführungsbeispiel mit planaren zweiten Steuer- und Gatestrukturen **400**, **150**. Die laterale Ausdehnung der Ladungsträgertransferzonen **118** kann kleiner sein als diejenige der Bodyzonen **115**, so dass die zweiten Steuerstrukturen **400** mit Teilen der Driftzone **121** überlappen.

[0128] Obwohl spezifische Ausführungsbeispiele hier veranschaulicht und beschrieben sind, ist es für den Fachmann selbstverständlich, dass eine Vielzahl von alternativen und/oder äquivalenten Gestaltungen für die gezeigten und beschriebenen spezifischen Ausführungsbeispiele herangezogen werden kann, ohne von dem Bereich der vorliegenden Erfindung abzuweichen. Diese Anmeldung soll alle Anpassungen oder Veränderungen der hier diskutierten spezifischen Ausführungsbeispiele abdecken. Daher ist beabsichtigt, dass diese Erfindung lediglich durch die Patentansprüche und deren Äquivalente begrenzt ist.

Patentansprüche

1. Halbleitervorrichtung, umfassend:
einen ersten Lastanschluss (L1), der elektrisch mit Sourcezonen (**110**) von Transistorzellen (TC) verbunden ist, wobei die Sourcezonen (**110**) erste pn-Übergänge (pn1) mit Bodyzonen (**115**) bilden,
einen zweiten Lastanschluss (L2), der elektrisch mit einer Drainkonstruktion (**120**) verbunden ist, die zwei-

te pn-Übergänge (pn2) mit den Bodyzonen (**115**) bildet, und
Steuerstrukturen (**400**), die direkt an die Bodyzonen (**115**) angrenzen, wobei die Steuerstrukturen (**400**) eine Steuerelektrode (**420**) und Ladungsspeicherstrukturen (**410**) umfassen, die Steuerelektrode (**420**) gestaltet ist, um einen Laststrom durch die Bodyzonen (**115**) zu steuern, die Ladungsspeicherstrukturen (**410**), die Steuerelektrode (**420**) von den Bodyzonen (**115**) isolieren und eine Steuerladung (**419**) enthalten, die ausgeführt ist, um Inversionskanäle in den Bodyzonen (**115**) bei Abwesenheit einer Potentialdifferenz zwischen der Steuerelektrode (**420**) und dem ersten Lastanschluss (L1) zu induzieren.

2. Halbleitervorrichtung nach Anspruch 1, bei der die Ladungsspeicherstrukturen (**410**) sandwichartig zwischen der Steuerelektrode (**420**) und wenigstens den Bodyzonen (**115**) vorgesehen sind.

3. Halbleitervorrichtung nach einem der Ansprüche 1 und 2, bei der die Bodyzonen (**115**) in Halbleitermesas (**160**) gebildet sind, die von Teilen eines Halbleiterkörpers (**100**) gebildet und voneinander durch die Steuerstrukturen (**400**) getrennt sind.

4. Halbleitervorrichtung nach einem der Ansprüche 1 bis 3, bei der die Ladungsspeicherstrukturen (**410**) geladene Teile eines Steuerdielektrikums (**430**) sind, das die Steuerelektrode (**420**) von einem die Bodyzonen (**115**) umfassenden Halbleiterkörper (**100**) trennt.

5. Halbleitervorrichtung nach einem der Ansprüche 1 bis 3, bei der die Ladungsspeicherstrukturen (**410**) Ladungsspeicherschichten (**415**), erste Dielektrika (**411**), die sandwichartig zwischen den Bodyzonen (**115**) und den Ladungsspeicherschichten (**415**) vorgesehen sind, und zweite Dielektrika (**412**), die sandwichartig zwischen den Ladungsspeicherschichten (**415**) und der Steuerelektrode (**420**) vorgesehen sind, umfassen.

6. Halbleitervorrichtung nach Anspruch 5, bei der die Ladungsspeicherschichten (**415**) ein leitendes Material umfassen.

7. Halbleitervorrichtung nach Anspruch 6, weiterhin umfassend:
eine Verdrahtungsstruktur, die die Ladungsspeicherschichten (**415**) mit einem Programmierpad (**450**) verbindet.

8. Halbleitervorrichtung nach Anspruch 5, bei der die Ladungsspeicherschichten (**415**) dielektrische Ladungseinfangschichten umfassen.

9. Halbleitervorrichtung nach einem der Ansprüche 5 bis 8, bei der das erste Dielektrikum (**411**) dicker ist als das zweite Dielektrikum (**412**).

10. Halbleitervorrichtung nach einem der Ansprüche 5 bis 7, weiterhin umfassend:

Programmelektroden (**418**), die sandwichartig zwischen der Steuerelektrode (**420**) und den Ladungsspeicherschichten (**415**) vorgesehen sind.

11. Halbleitervorrichtung nach einem der Ansprüche 1 bis 10, bei der die geladene Schicht eine dielektrische Struktur ist, die halbleitende Nanokristallite einbettet.

12. Halbleiterschaltvorrichtung, umfassend:
 Transistorzellen (TC), die Sourcezonen (**110**) umfassen, die erste pn-Übergänge (pn1) mit Bodyzonen (**115**) bilden, wobei die Bodyzonen (**115**) zweite pn-Übergänge (pn2) mit einer Drainkonstruktion (**120**) bilden,
 Hilfszellen (AC), die Ladungsträgertransferzonen (**118**) aufweisen, die dritte pn-Übergänge (pn3) mit Entsättigungsteilen (**121a**) der Drainkonstruktion (**120**) bilden,
 eine erste Steuerstruktur (**150**), die einen ersten Teil einer Steuerelektrode (**420**) aufweist und gestaltet ist, um einen Inversionskanal durch die Bodyzonen (**115**) in einem Einschaltzustand zu induzieren,
 eine zweite Steuerstruktur (**400**), die direkt an die Entsättigungsteile (**121a**) angrenzt, wobei die zweite Steuerstruktur (**400**) einen zweiten Teil der Steuerelektrode (**420**) und eine geladene Schicht (**415**) aufweist, die sandwichartig zwischen dem zweiten Teil der Steuerelektrode (**400**) und den Entsättigungsteilen (**121a**) vorgesehen ist und eine Steuerladung (**419**) enthält, die ausgelegt ist, um eine Inversionsschicht in den Entsättigungsteilen (**121a**) in dem Einschaltzustand zu induzieren.

13. Halbleiterschaltvorrichtung nach Anspruch 12, bei der die Steuerladung (**419**) ausgebildet ist, um die Inversionsschicht in den Entsättigungsteilen (**121a**) bei einer ersten Gatespannung, die zwischen der Steuerelektrode (**420**) und den Sourcezonen (**110**) angelegt ist, in dem Einschaltzustand zu induzieren und, um keine Inversionsschicht in den Entsättigungsteilen (**121a**) bei einer zweiten Gatespannung, die zwischen der Steuerelektrode (**420**) und den Sourcezonen (**110**) angelegt ist, in dem Einschaltzustand zu induzieren.

14. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 und 13, weiterhin umfassend:
 einen ersten Lastanschluss (L1), der elektrisch mit den Sourcezonen (**110**), den Bodyzonen (**115**) und den Ladungsträgertransferzonen (**118**) verbunden ist, und
 einen zweiten Lastanschluss (L2), der elektrisch mit der Drainkonstruktion (**120**) verbunden ist.

15. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 bis 14, bei der

die Sourcezonen (**110**), die Bodyzonen (**115**) und die Ladungsträgertransferzonen (**118**) in Halbleitermesas (**160**) gebildet sind, die von Teilen eines Halbleiterkörpers (**100**) gebildet sind, und die Steuerstrukturen (**150**, **400**) benachbarte einzelne Mesas der Halbleitermesas (**160**) trennen.

16. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 bis 15, weiterhin umfassend:
 ein erstes Dielektrikum (**411**), das sandwichartig zwischen dem Halbleiterkörper (**100**) und der geladenen Schicht (**415**) vorgesehen ist, und ein zweites Dielektrikum (**412**), das sandwichartig zwischen der geladenen Schicht (**415**) und der Steuerelektrode (**420**) vorgesehen ist.

17. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 bis 16, bei der die geladene Schicht (**415**) eine leitende Schicht ist.

18. Halbleiterschaltvorrichtung nach Anspruch 17, weiterhin umfassend:
 eine Verdrahtungsstruktur, die die geladene Schicht (**415**) mit einem Programmierpad (**450**) verbindet.

19. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 bis 16, bei der die geladene Schicht (**415**) eine dielektrische Ladungseinfangschicht ist.

20. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 bis 16, bei der die ersten Dielektrika (**411**) dicker sind als die zweiten Dielektrika (**412**).

21. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 bis 20, bei der die Drainkonstruktion (**120**) Barrierezonen (**125**) und eine Driftzone (**121**) umfasst, wobei eine mittlere Nettodotierstoffkonzentration der Barrierezonen (**125**) wenigstens fünf Mal eine mittlere Nettodotierstoffkonzentration in der Driftzone (**121**) überschreitet und die Ladungsspeicherstruktur (**415**) sandwichartig zwischen der Steuerelektrode (**420**) und wenigstens einigen der Barrierezonen (**125**) vorgesehen ist.

22. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 bis 21, bei der die geladene Schicht (**415**) eine dielektrische Struktur ist, die halbleitende Nanokristallite (**416**) einbettet.

23. Halbleiterschaltvorrichtung nach einem der Ansprüche 12 bis 22, bei der die Hilfszellen (AC) frei beziehungsweise leer von dotierten Zonen sind, die beide elektrisch mit dem ersten Lastanschluss (L1) verbunden sind und pn-Übergänge mit den Ladungsträgertransferzonen (**118**) bilden.

Es folgen 23 Seiten Zeichnungen

Anhängende Zeichnungen

FIG 1A

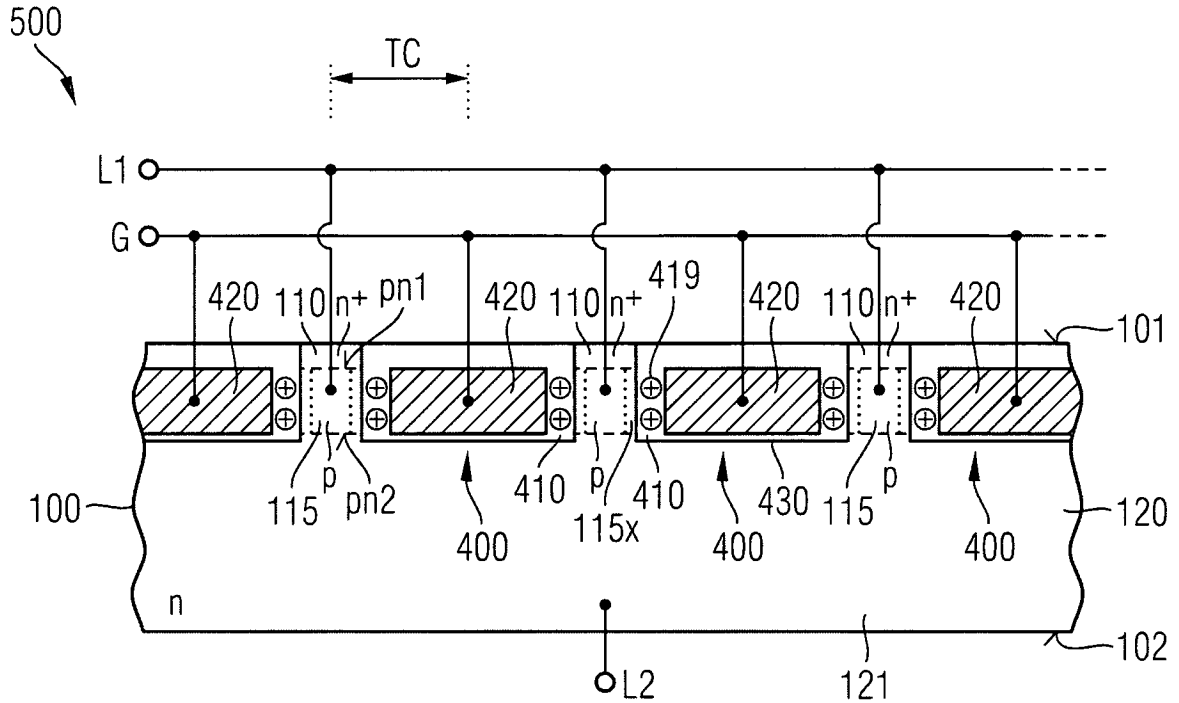


FIG 1B

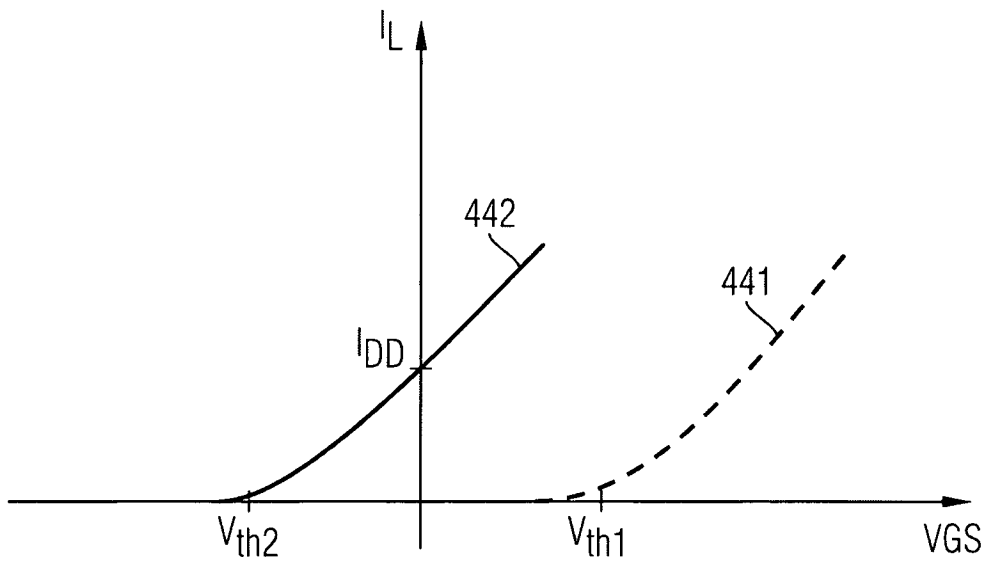


FIG 2A

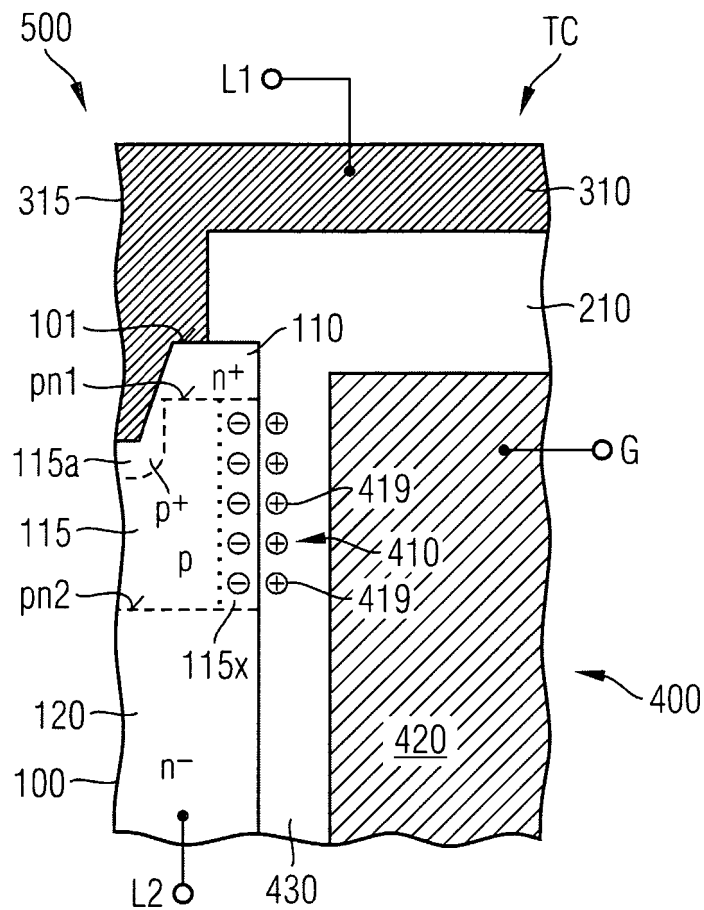


FIG 2B

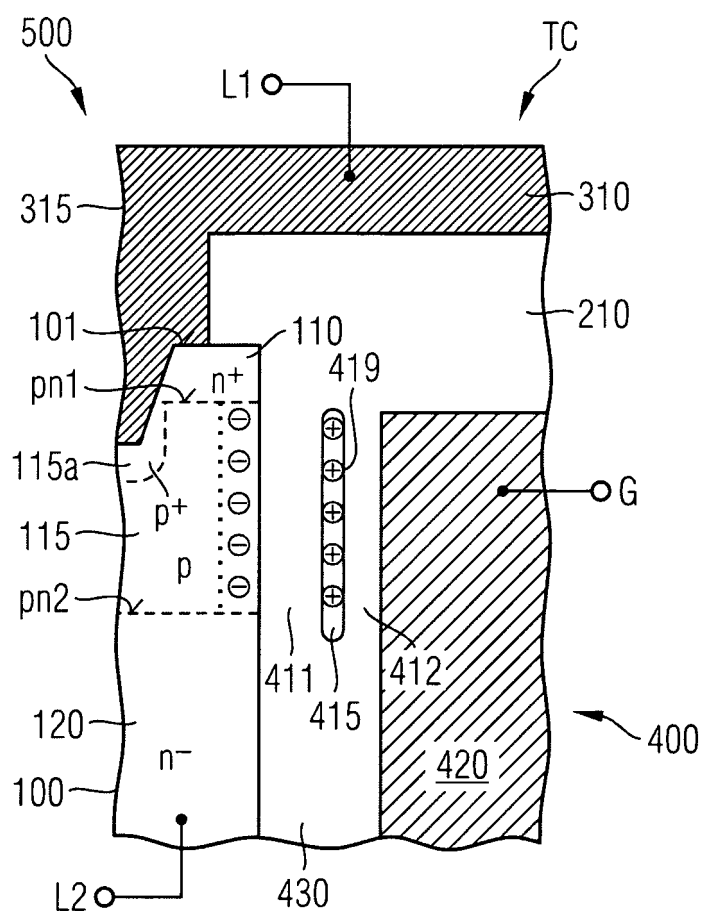


FIG 2C

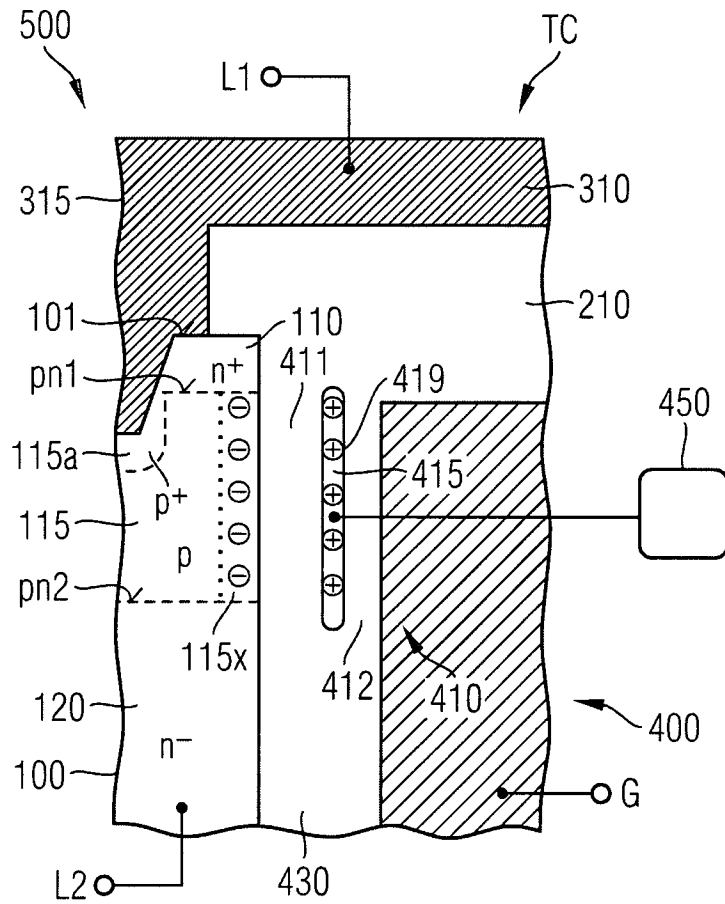
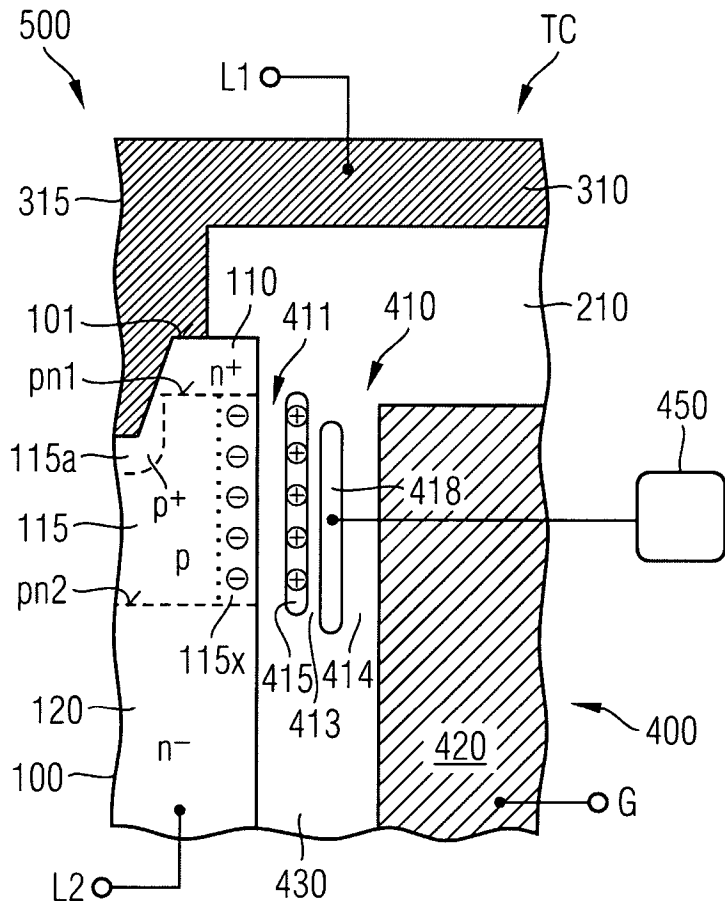


FIG 2D



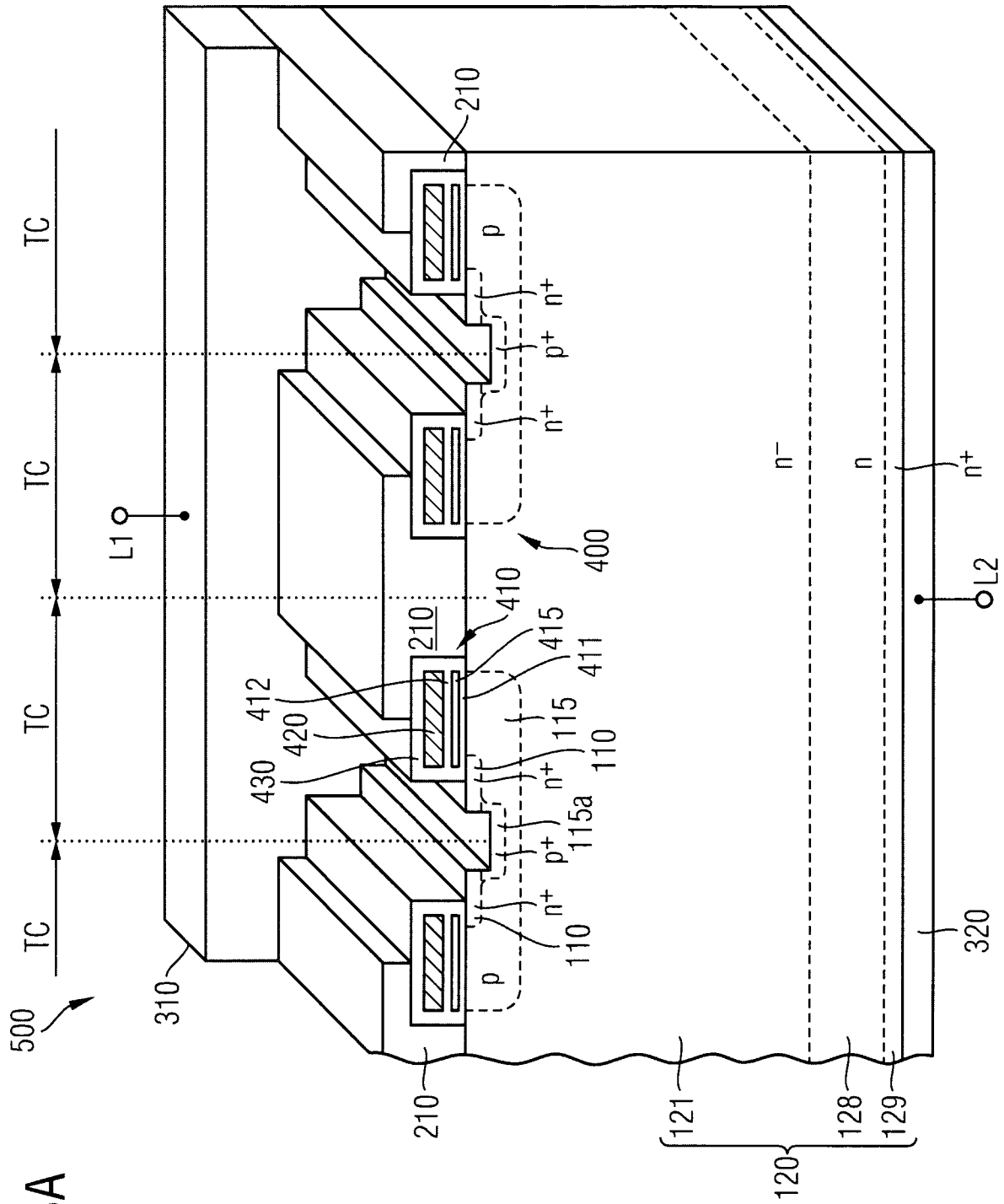


FIG 3A

FIG 3B

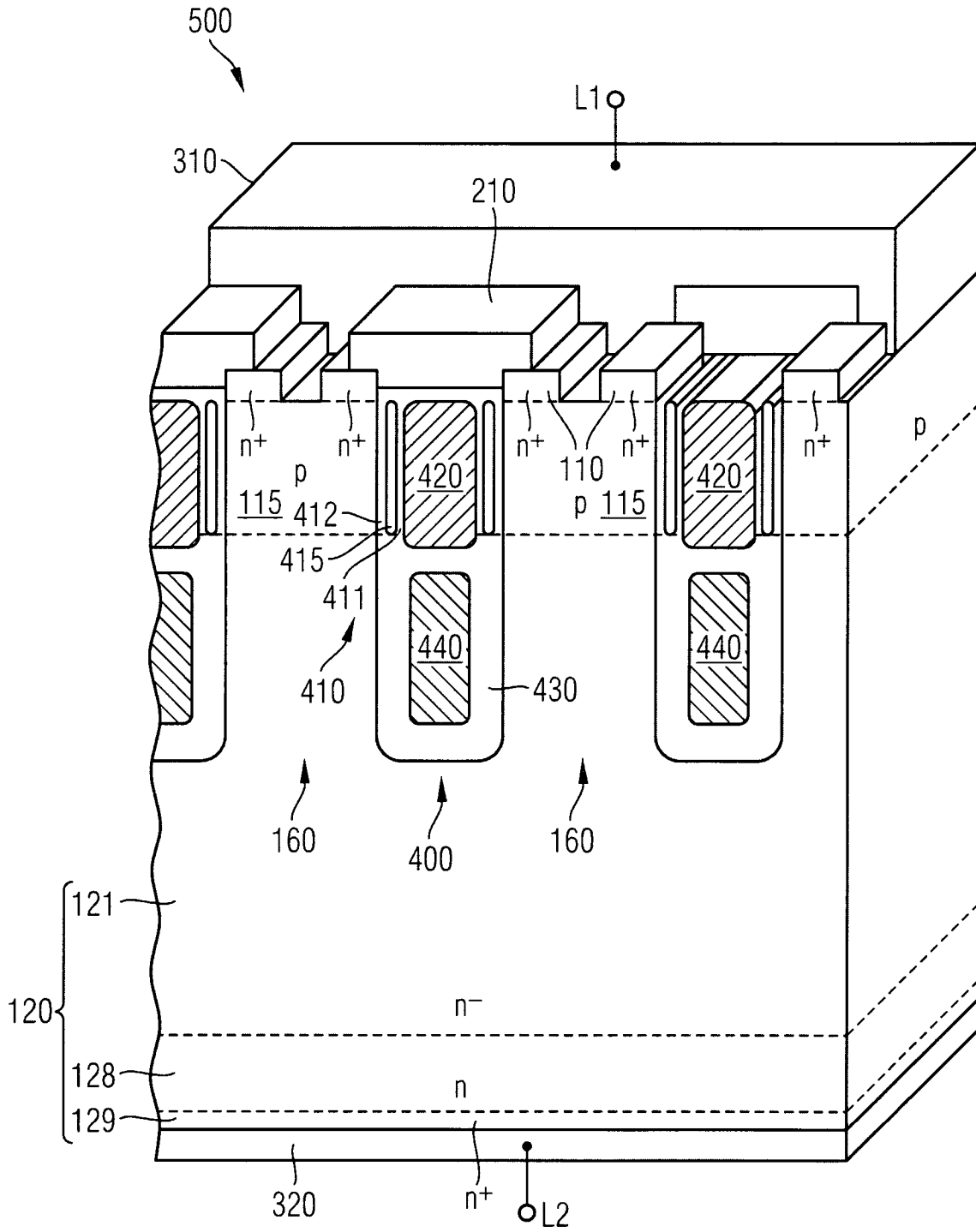


FIG 3C

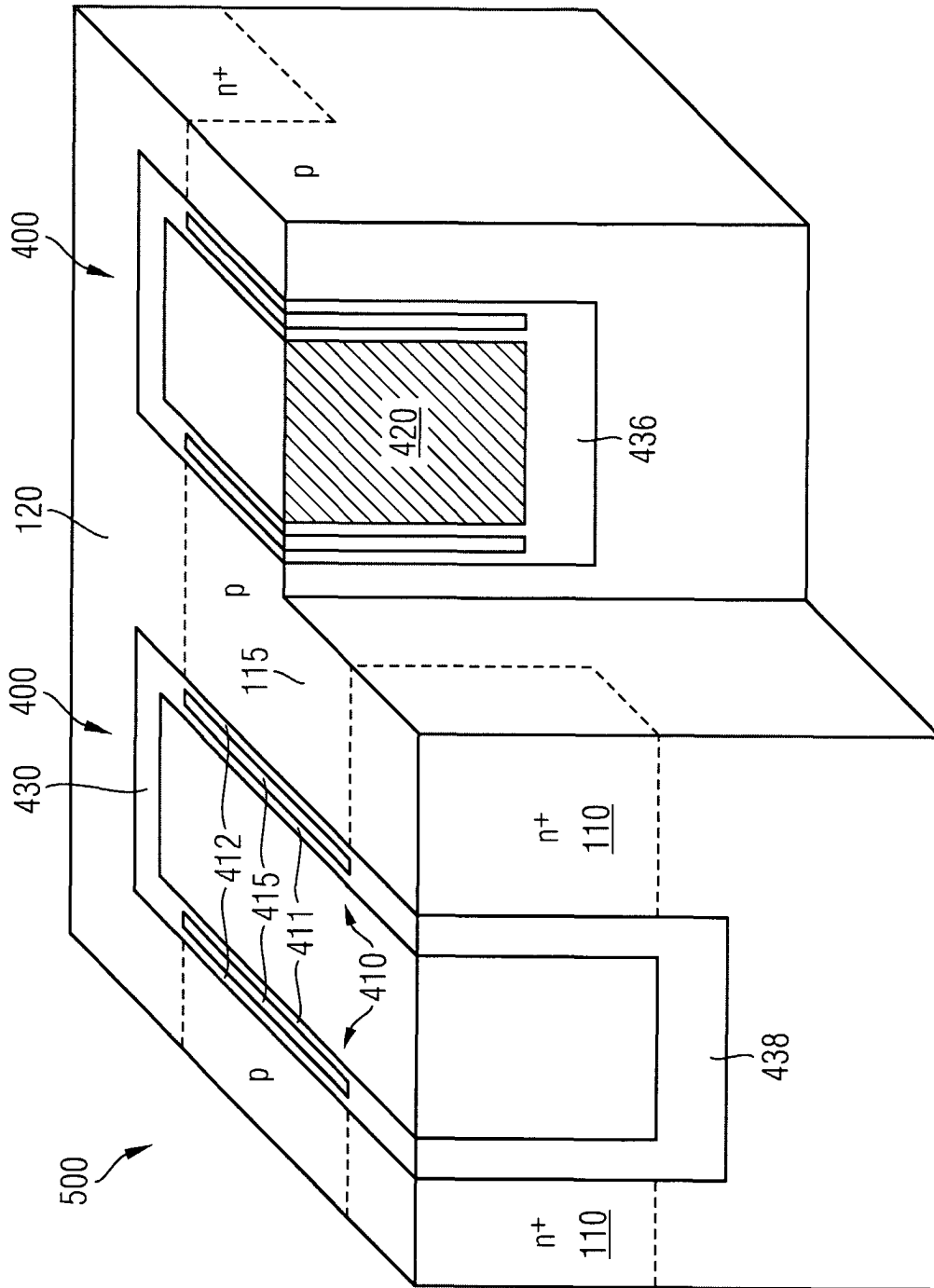


FIG 4A

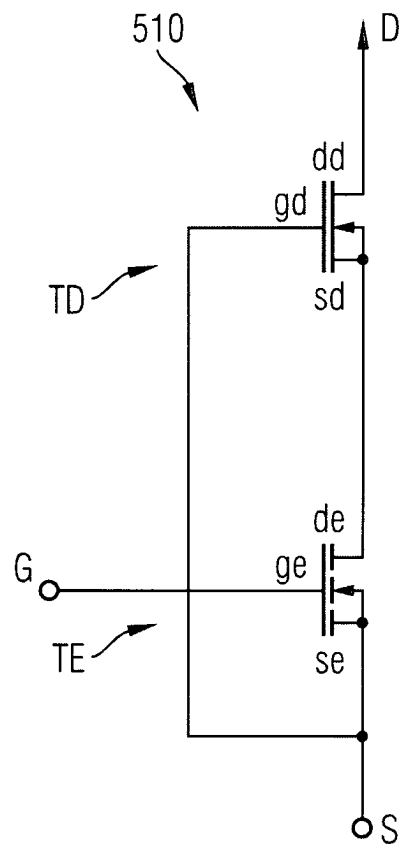


FIG 4B

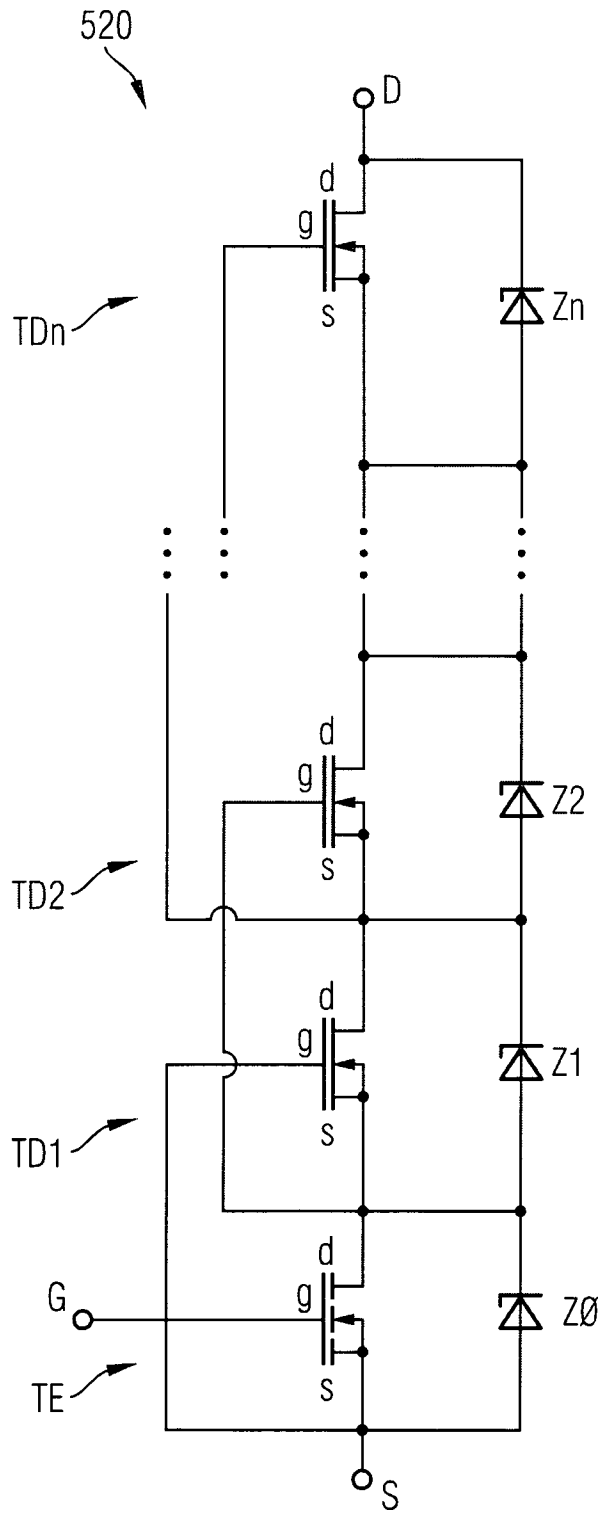


FIG 5

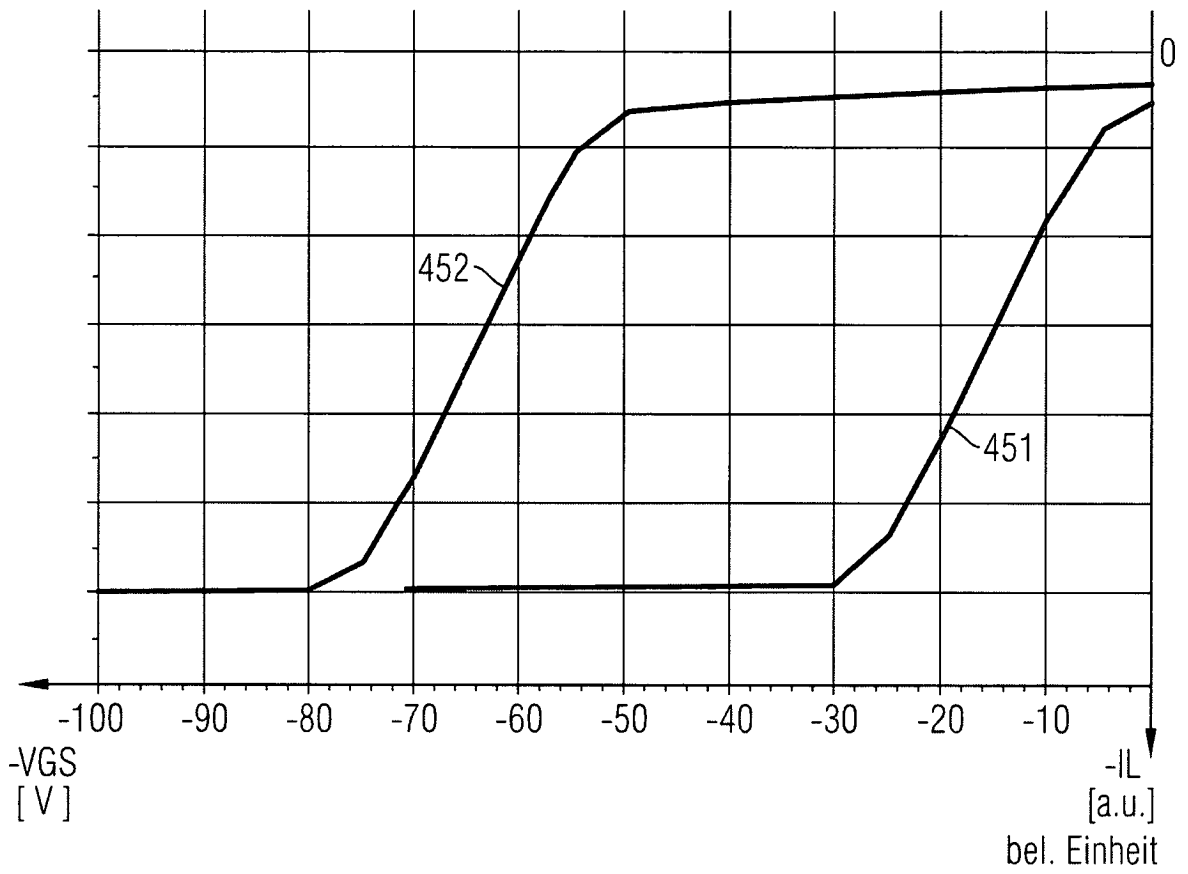


FIG 6

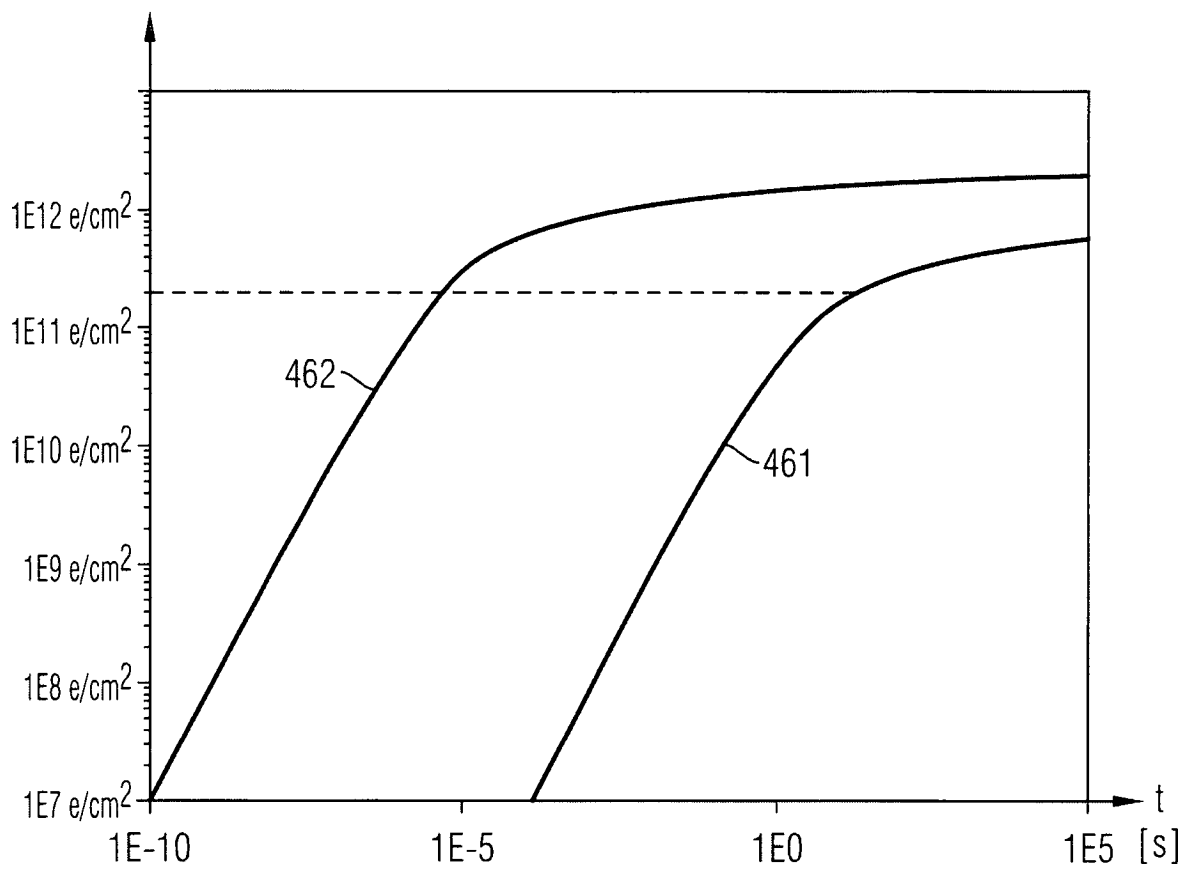


FIG 7A

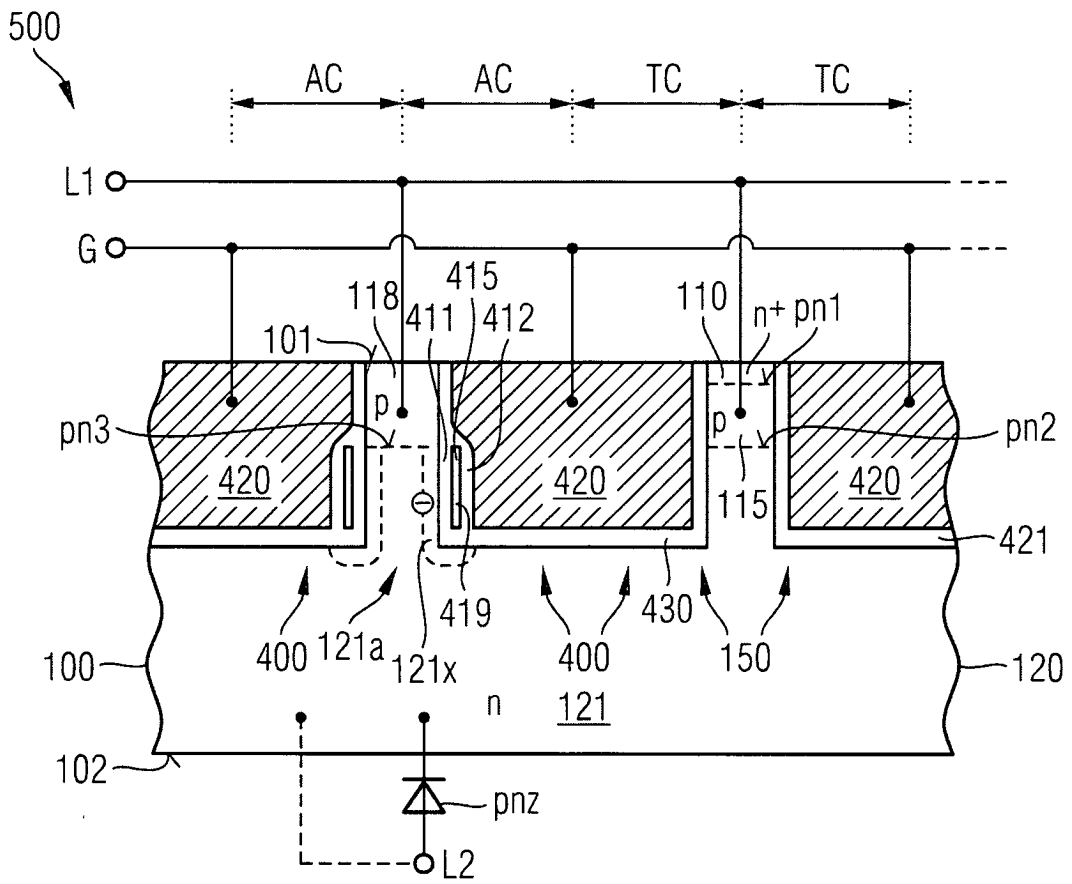


FIG 7B

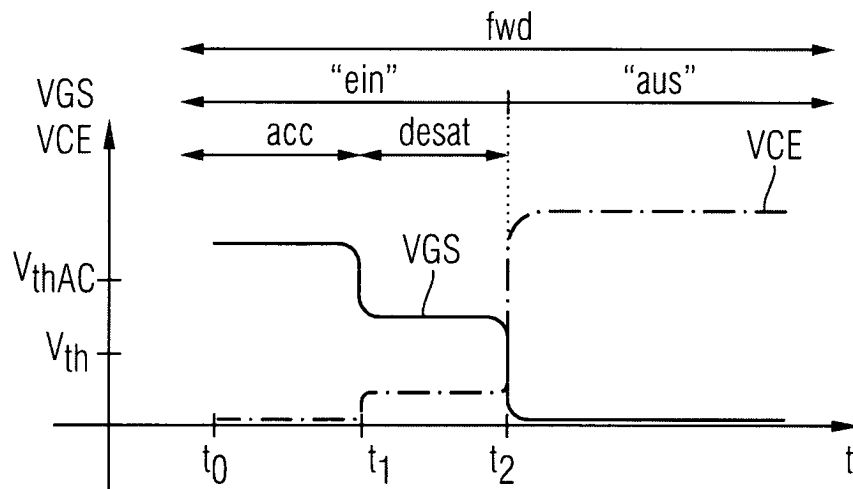


FIG 8A

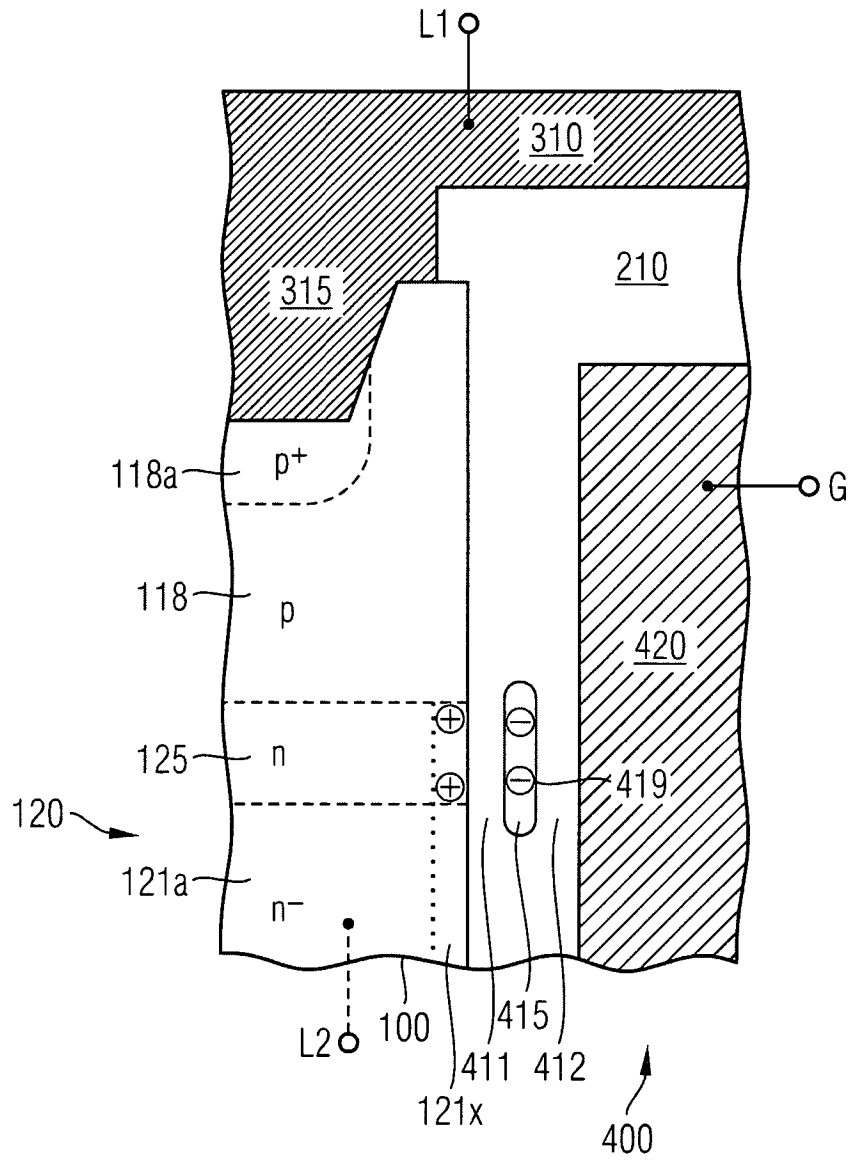


FIG 8B

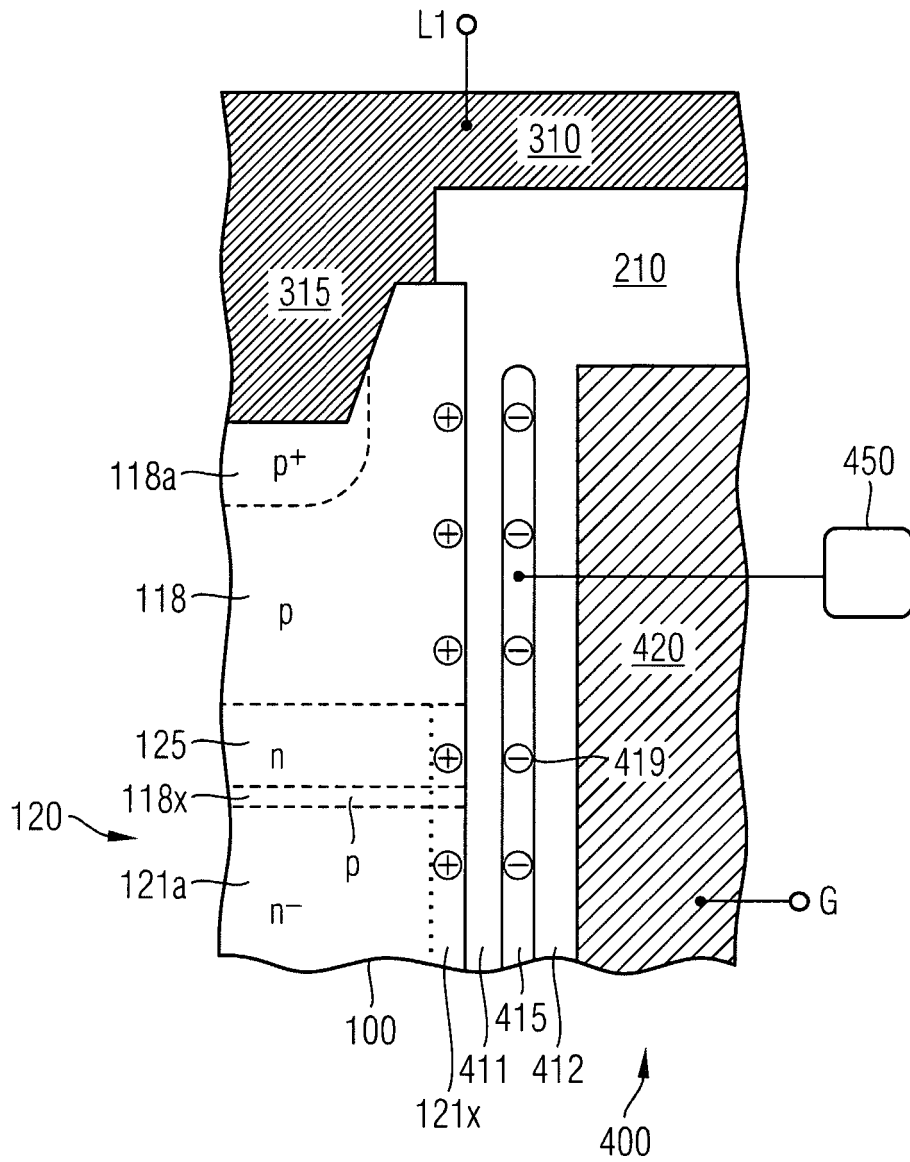


FIG 8C

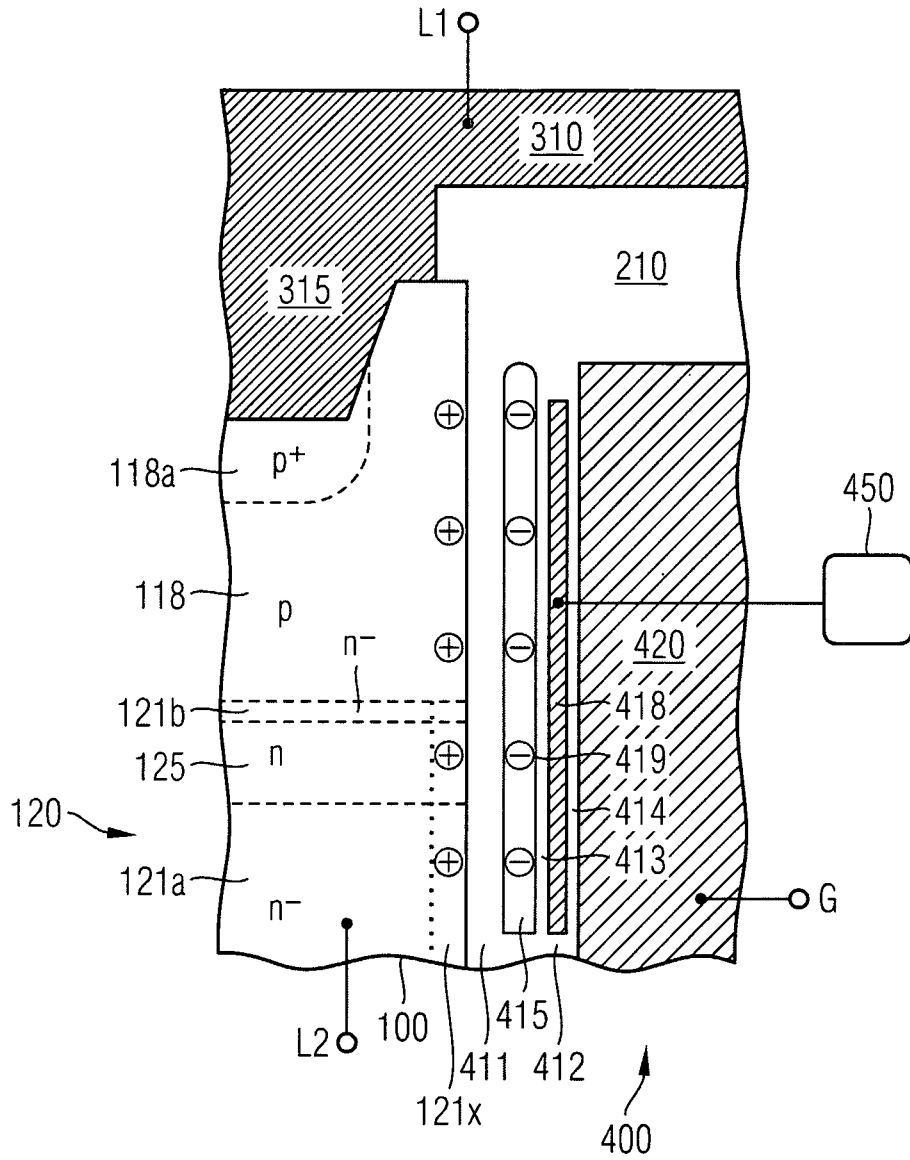


FIG 8D

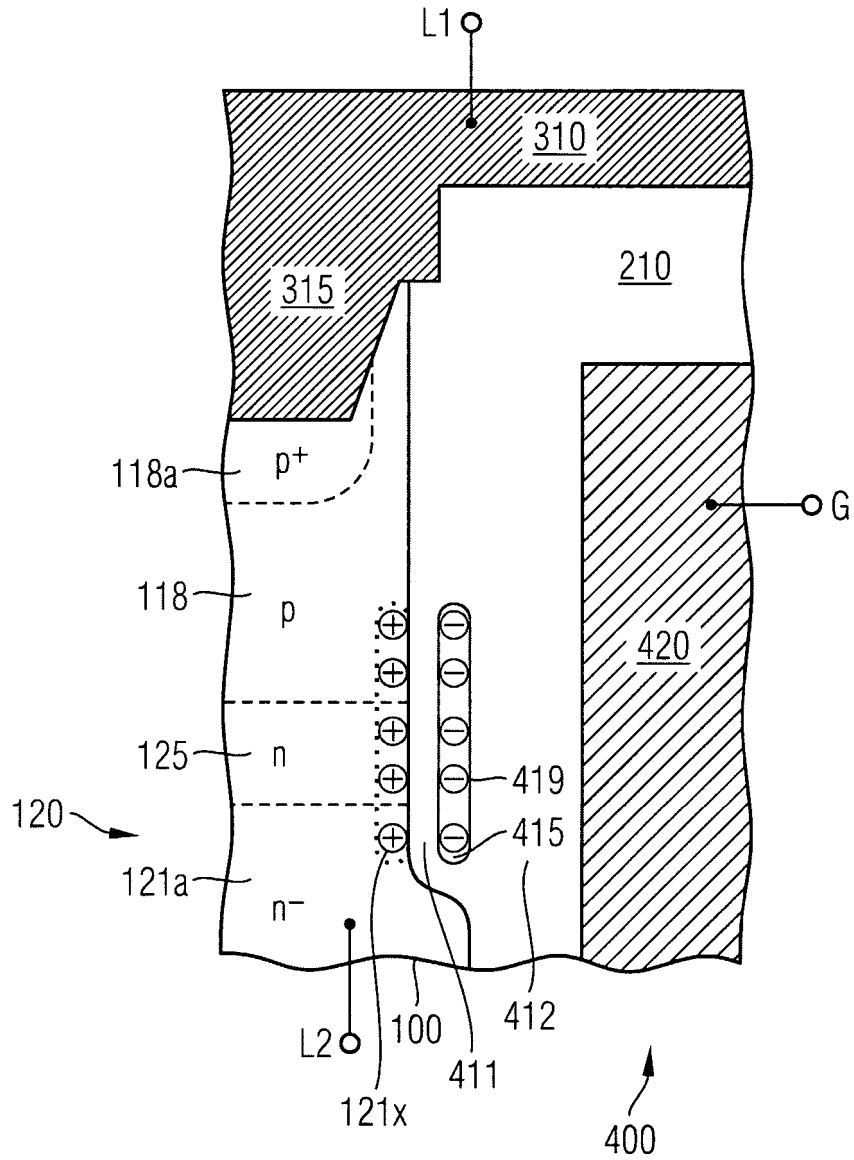


FIG 8E

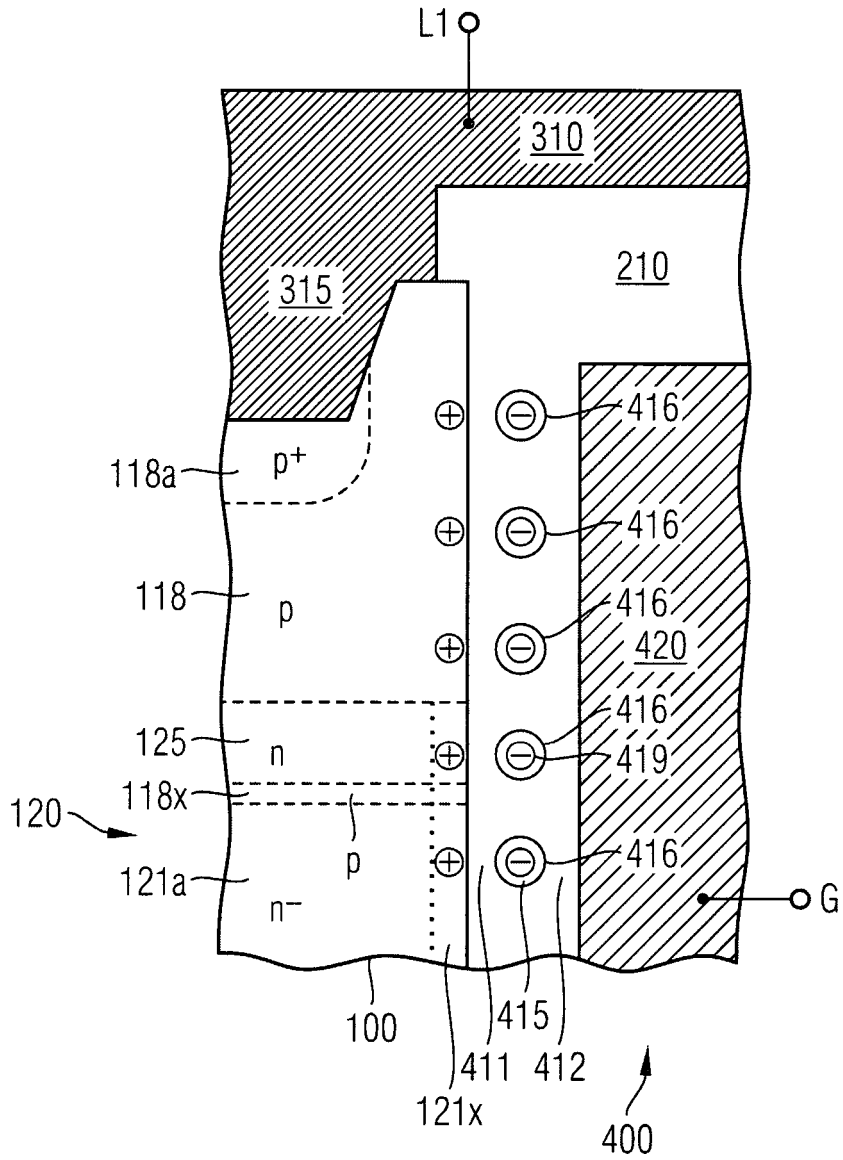


FIG 8F

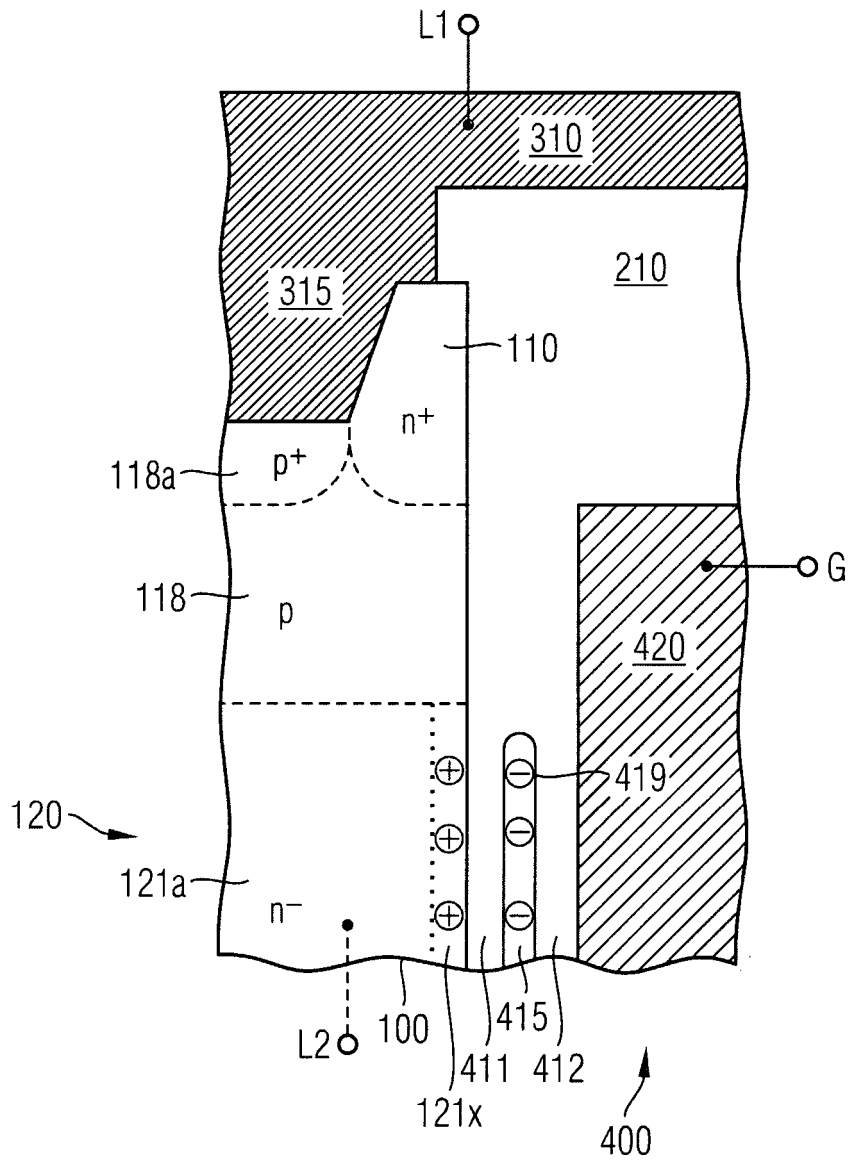


FIG 9A

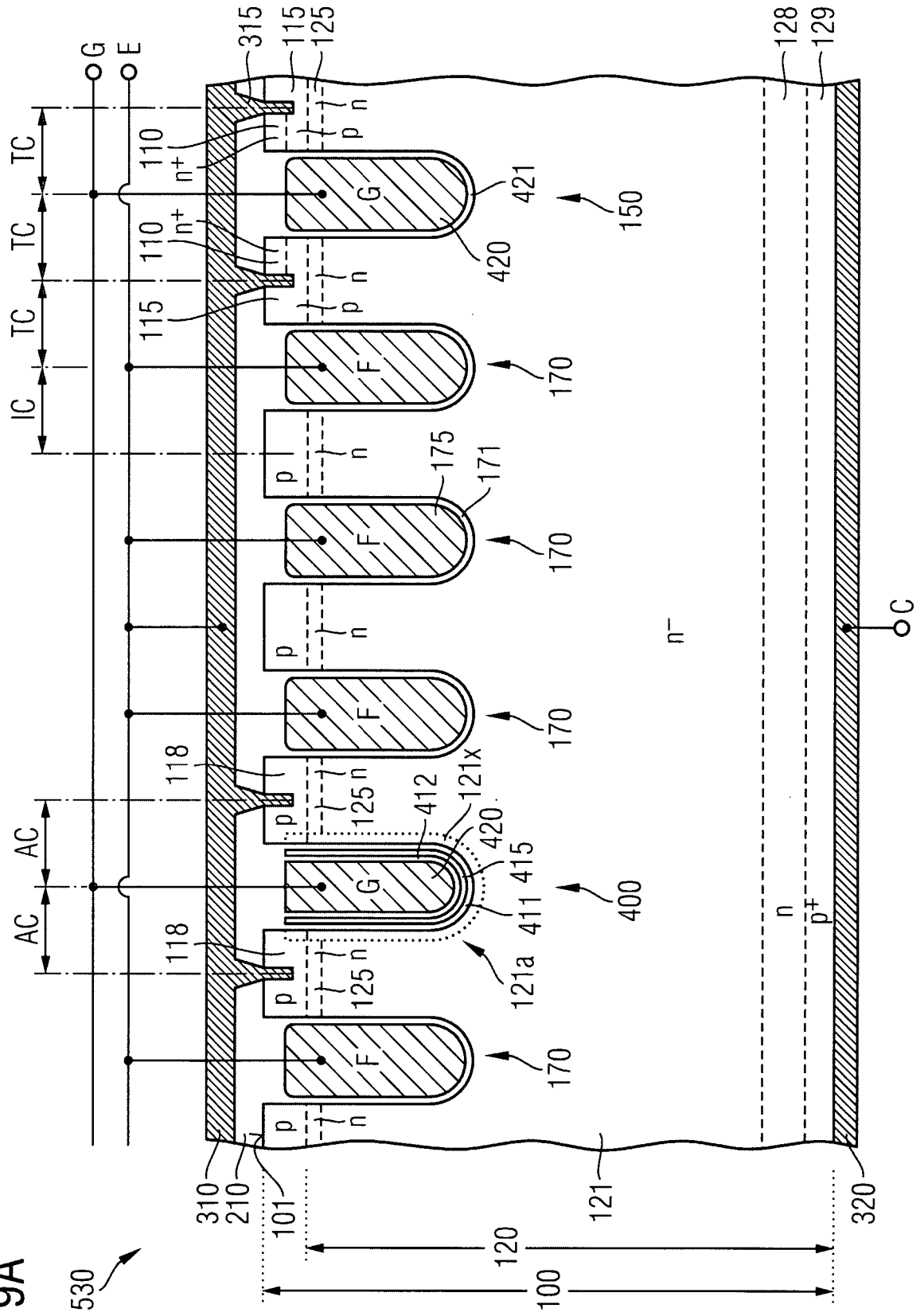


FIG 9B

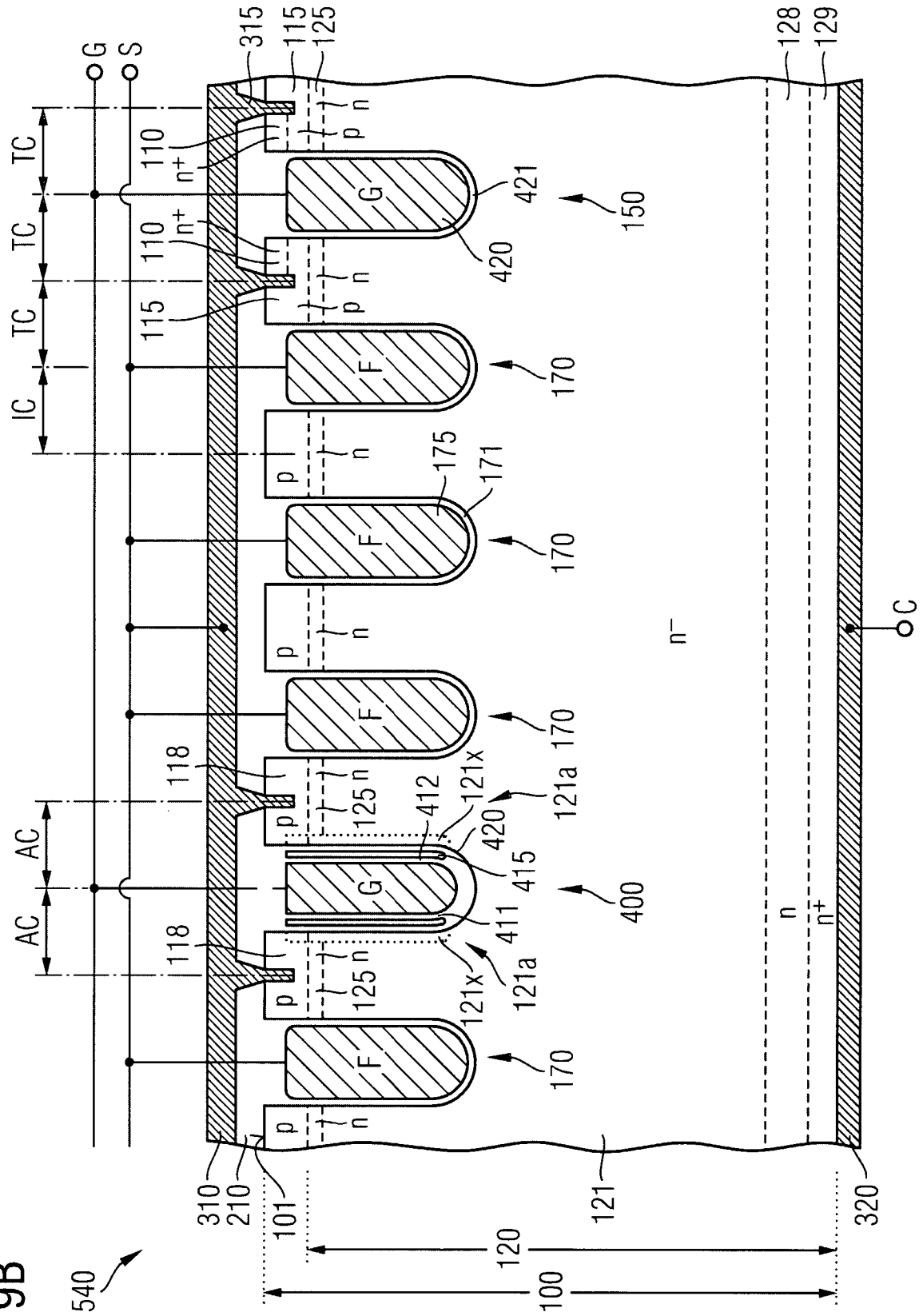


FIG 10A

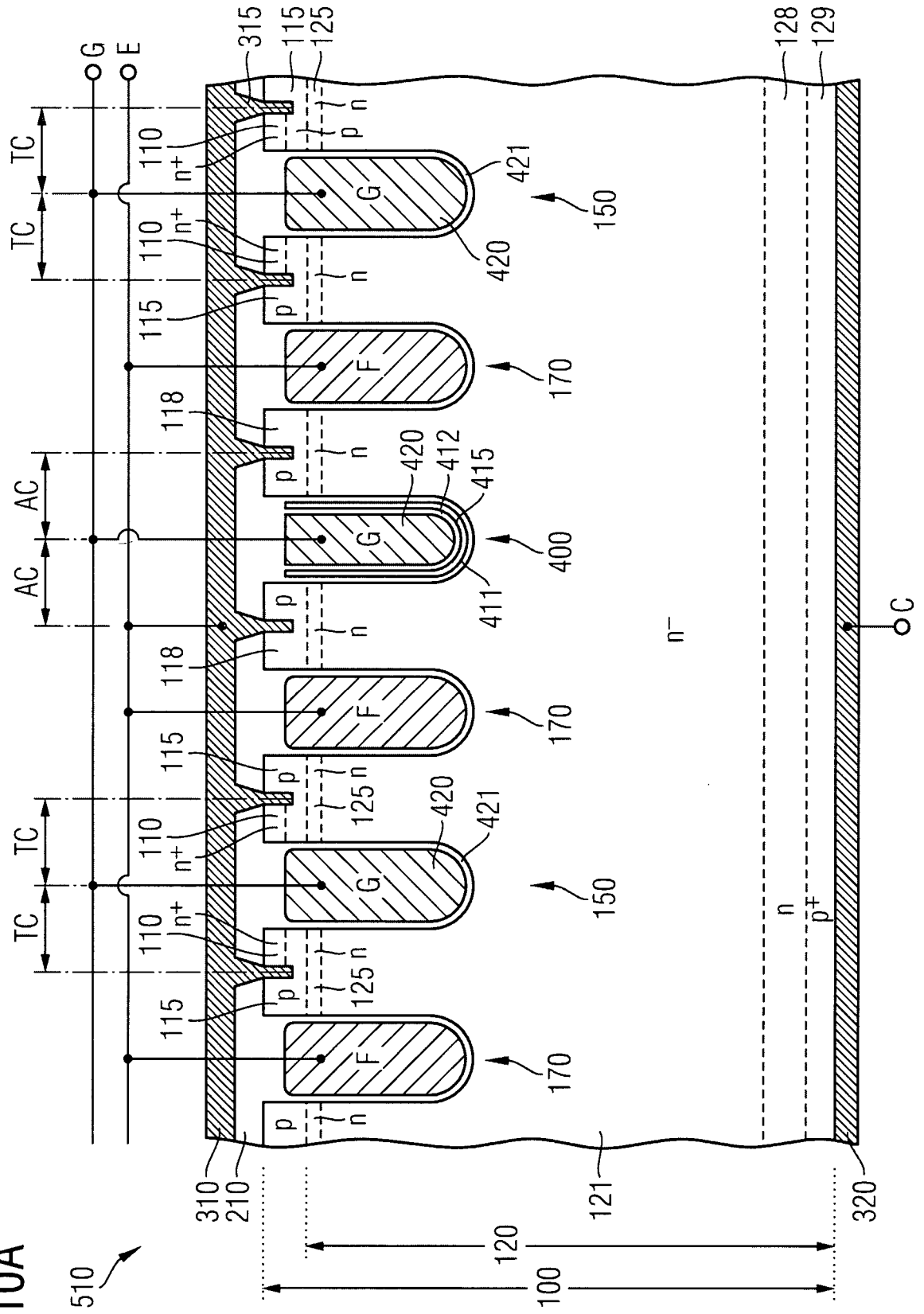


FIG 10B

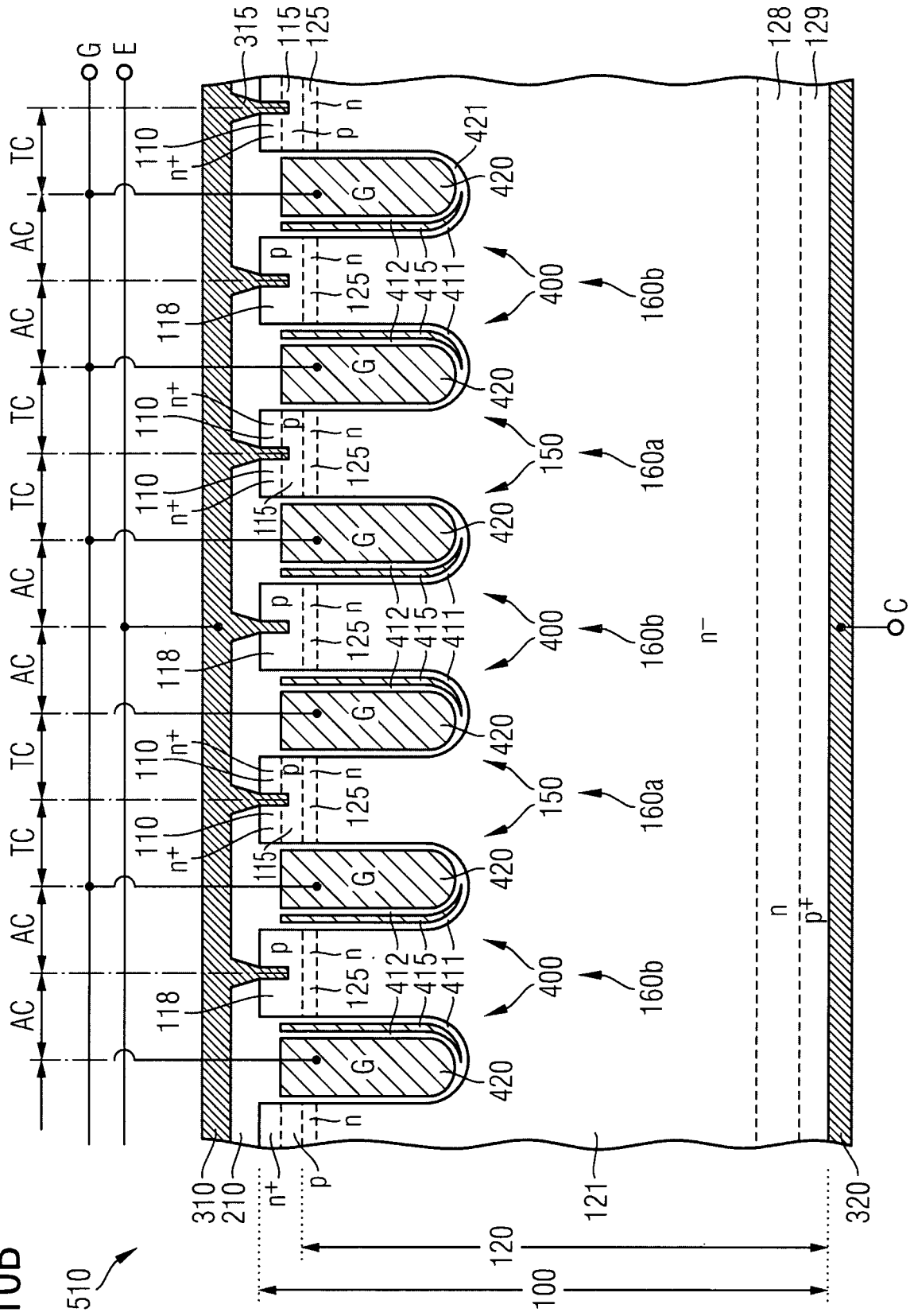


FIG 10C

