



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

252151
(11) (B1)

(51) Int. Cl.⁴
G 06 F 9/28

(22) Přihlášeno 10 05 84
(21) (PV 3450-84)

(40) Zveřejněno 18 12 86

(45) Vydáno 15 11 88

(75)

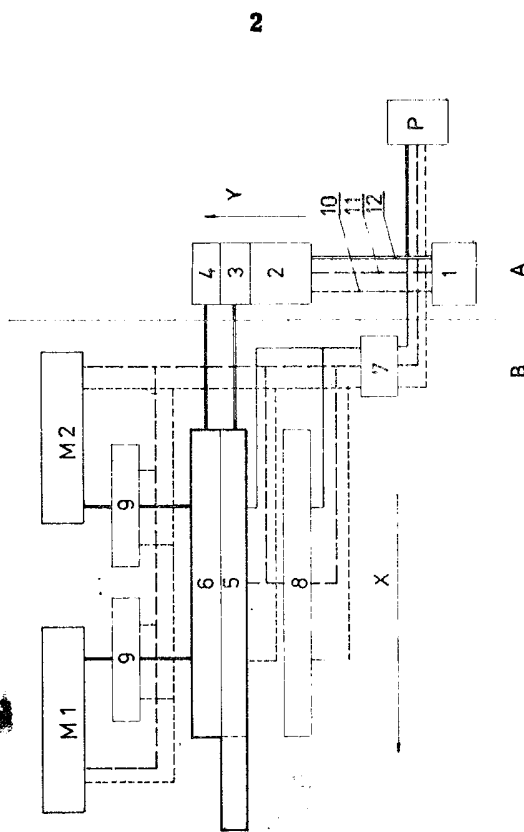
Autor vynálezu

VLČEK LUDVÍK ing., VLČKOVÁ OLGA MUDr., JESENÍK

(54) Zapojení operační paměti výpočetního systému

1

Zapojení řeší zvětšení přímoadresovatelné paměti u výpočetních systémů, zejména s mikroprocesorem, tak, že paměť je rozšířena na potřebnou velikost při zachování rozsahu adresace. Při rozšíření základní paměti o další bity, tj. na rozšířenou slovní strukturu, jsou na jednu jedinou adresu ukládána data velkého rozsahu, například více-ciferná velká čísla a textové řetězce, je umožněno přímé adresování přídatných velkokapacitních pamětí a při doplnění systému o aritmetickou jednotku je dosaženo velkých rychlostí při aritmetických operacích. Dále je umožněna výhodná manipulace s textovými řetězci a jednoduchý způsob činnosti při blokovém přenosu informací mezi přímoadresovatelnou pamětí výpočetního systému a vnějšími přídatnými velkokapacitními pamětmi. Zapojení rozšiřuje možnosti již stávajících výpočetních systémů, přičemž neomezuje používání již vybudovaného a zavedeného programového vybavení.



Vynález se týká zapojení operační paměti výpočetního systému, zejména s mikroprocesorovým řadičem.

Vyráběné mikroprocesorové řadiče, převážně 8 bitové, jsou schopné jednou instrukcí zpracovávat zpravidla informace o šíři 8 bitů a mají většinou možnost přímého adresování základní operační paměti v rozsahu 16 bitů, což umožňuje připojení základní operační paměti o kapacitě 64 Kbytů.

Tato základní operační paměť slouží k uložení potřebných programů pro řízení činnosti celého výpočetního systému a zpracovávání textových a číselných údajů. Textové řetězce a vícečíselná velká čísla jsou rozdělena na několik adres a při plnění programu postupně zpracovávána, což je programově i časově značně náročné. Při zpracovávání rozsáhlejších souborů dat vznikají komplikace, způsobené malou kapacitou základní operační paměti.

Rozšíření paměťového prostoru základní operační paměti je možné složitějšími úpravami, které zpomalují činnost výpočetního systému. Totéž platí pro adresování vnějších velkokapacitních pamětí.

Použije-li se pro možné adresovatelné rozšiřování základní operační paměti v počítačovém systému termínu „vertikální rozšiřování“, potom zvětšení kapacity jednoho adresovatelného místa z původních například 8 bitů základní operační paměti o například 72 bitů, lze nazvat „horizontálním rozšířením“ základní operační paměti.

Výše uvedené nedostatky odstraňuje zapojení operační paměti výpočetního systému, zejména s mikroprocesorovým řadičem podle vynálezu, jehož podstatou je, že k jedné nebo více částem základní operační paměti je připojena jedna nebo více částí přídavné operační paměti při zachovaných adresách. Lze tak získat následující výhody: podstatné zvětšení přímoadresovatelné operační paměti základní části výpočetního systému rozšířením paměťového prostoru na slovní, tj. mnohabitovou strukturu, vytvořením aritmetické jednotky pro vykonávání aritmetických operací se slovní strukturou dosáhne pak značného zrychlení při počítání s velkými čísly, možnost rozšíření instrukčního souboru pro přímé provádění nových, složitějších aritmetických operací, zlepšení práce s textovými řetězci, jednoduché a rychlé adresování a spolupráci s velkokapacitními vnějšími paměťmi, a to při zachování daného, například osmibitového mikroprocesorového řadiče, jeho stávajícího instrukčního souboru, při nedotčené možnosti využívat dosavadního způsobu zpracování a již vypracovaného a zavedeného programového vybavení.

V dalším je popsán příklad provedení zapojení podle vynálezu s odkazem na připojený výkres, na kterém jsou názorně vysvětleny pojmy, směr **Y** vertikálního a směr **X** horizontálního rozšíření operační paměti.

Doposud užívaný způsob propojení mikroprocesorového řadiče **1** a vertikálně rozšiřované části **2**, **3** a **4** základní operační paměti pomocí řídicí sběrnice **10**, adresové sběrnice **12** a datové sběrnice **11**, které pokračují dále směrem k připojeným periferiím **P**, je zobrazen jako základní část **A** výpočetního systému.

Vynálezem řešené horizontální rozšíření částí **3** a **4** základní operační paměti o částí **5** a **6** přídavné operační paměti je pak zobrazeno jako přídavná část **B** výpočetního systému.

Horizontálně nerozšiřovaná první část **2** základní operační paměti slouží k ukládání programů, případně znaků a malých čísel přímo zpracováváných v mikroprocesorovém řadiči **1**.

Při horizontálním rozšíření druhé části **3** základní operační paměti jsou v rozšiřující první části **5** přídavné operační paměti ukládány textové řetězce a v druhé části **3** základní operační paměti jejich charakteristiky, případně dodatkové informace, a to na stejných adresách.

Pro ukládání číselných údajů o velkém rozsahu pak slouží druhá část **6** přídavné operační paměti, kde je uložena mantisa čísla a ve třetí části **4** základní operační paměti je na stejné adrese uložen jeho exponent.

Většina periferií **P**, připojených na mikroprocesorový řadič **1** celého výpočetního systému, pracuje s osmibitovou datovou sběrnicí **11**, shodnou s vnitřní datovou sběrnicí mikroprocesorového řadiče **1**. Při zachování této skutečnosti jsou číselné údaje, případně textové řetězce ukládány přímo do příslušné části **5** nebo **6** přídavné operační paměti přes řídicí jednotku **7** pro přídavnou část **B** výpočetního systému, přičemž adresa paměťového místa je určována přímo v mikroprocesorovém řadiči **1**.

Naplnění registrů aritmetické jednotky **8** pro provádění aritmetických operací s mantisou je řízeno z mikroprocesorového řadiče **1** a prováděno současně se čtením exponentu do registrů mikroprocesorového řadiče **1**. Zpracování mantis a exponentů je v obou jednotkách nezávislé, ale po skončení požadované operace je výsledek opět současně přesunut zpět na požadovanou adresu v druhé části **6** přídavné a třetí části **4** základní operační paměti. Tím je dosaženo podstatného zrychlení matematických výpočtů, zvláště když aritmetická jednotka **8** je schopna provádět násobení a dělení.

Řídicí jednotka **7** využívá určitých vybraných instrukcí, případně jejich posloupností, platných pro mikroprocesorový řadič **1** a vytváří příslušné povely pro řízení aritmetické jednotky **8** a styčné jednotky **9** vnější paměti. V některých případech je řízena příslušnými instrukcemi přímo z mikroprocesorového řadiče **1**.

Rozdělení přídatné operační paměti na první a druhou část 5 a 6 s různým rozsahem, umožňuje plně přizpůsobit požadavky pro zpracování rozsáhlých datových souborů, přičemž není funkčního rozdílu mezi těmito částmi 5 a 6 přídatné operační paměti, které mohou být celé využity pro kterýkoliv z druhů dat, případně pro uložení programu.

Větší bitový rozsah druhé části 6 přídatné operační paměti umožňuje vytváření adres pro adresování rozsáhlých vnějších pamětí M 1 a M 2 a ve spojení se styčnou jednotkou 9 vnější paměti, která samostatně řídí zpracování adres při práci s vnějšími pamětmi M 1 a M 2, zajišťuje přenášení bloků informací mezi vnějšími pamětmi M 1 a M 2 a částmi 5 a 6 přídatné operační paměti celého výpočetního systému při řízení z mikroprocesorového řadiče 1.

Výpočetní systém s malým osmibitovým mikroprocesorovým řadičem 1 a s horizontálně rozšiřující částí 5 a 6 přídatné operační paměti předčí svými parametry výkonné systémy s vícebitovým mikroprocesoro-

vým řadičem, přičemž má zachovánu možnost dále využívat již vytvořeného a zavedeného programového vybavení. Tento způsob rozšíření je možné provést již na provozovaných systémech. Je ekonomicky výhodné, jsou-li řídicí jednotka 7, aritmetická jednotka 8 a styčná jednotka 9 vnější paměti řešeny integrovaně jako samostatné ucelené integrované obvody.

Předmětem vynálezu není podrobné řešení možností vyplývajících z horizontálního rozšíření operační paměti, ani podrobné řešení funkce jednotlivých popisovaných jednotek a jejich vzájemných vazeb. Uvedený způsob řešení rozšířeného výpočetního systému je ukázkou jednoho z možných způsobů praktického využití popisovaného vynálezu, tj. horizontálního rozšíření operační paměti počítačových systémů.

Vynález není omezen na použití jen u osmibitového mikroprocesorového řadiče a nově vzniklé možnosti a výhody, především při aritmetických operacích a práci s textovými řetězci, jsou platné pro počítačové systémy libovolného druhu.

PŘEDMĚT VYNÁLEZU

Zapojení operační paměti výpočetního systému, zejména s mikroprocesorovým řadičem, vyznačující se tím, že k jedné nebo více částem (2, 3, 4) základní operační pamě-

ti je při zachovaných adresách připojena jedna nebo více částí (5, 6) přídatné operační paměti s odpovídajícími adresami.

1 list výkresů

