

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017年6月8日 (08.06.2017)



(10) 国际公布号
WO 2017/092172 A1

- (51) 国际专利分类号:
H01L 21/77 (2006.01)
- (21) 国际申请号: PCT/CN2016/072864
- (22) 国际申请日: 2016年1月29日 (29.01.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510883687.2 2015年12月3日 (03.12.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO.,LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。
- (72) 发明人: 张晓星 (ZHANG, Xiaoxing); 中国广东省深圳市光明新区塘明大道9-2号, Guangdong 518132 (CN)。
- (74) 代理人: 深圳市德力知识产权代理事务所 (COMIPS INTELLECTUAL PROPERTY OFFICE); 中国广

东省深圳市福田区上步中路深勘大厦 15E, Guangdong 518028 (CN)。

- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: MANUFACTURING METHOD FOR TFT SUBSTRATE

(54) 发明名称: TFT基板的制作方法

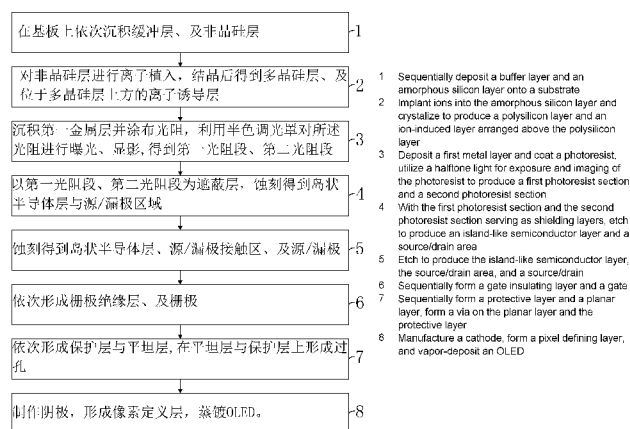


图9

(57) Abstract: A manufacturing method for a TFT substrate. When an amorphous silicon layer (3) undergoes ion implantation-induced crystallization, the need to completely remove an ion-induced layer (5) from the surface of a polysilicon layer (4) is obviated, only the ion-induced layer (5) of a channel area (41) is removed by means of a halftone mask process, the need for ion re-implantation for subsequent source/drain contact areas (50) also is obviated, thus saving a mask that would be required for a repeated ion implant. At the same time, a source/drain (6) can also be completely manufactured under the halftone mask; thus saving a mask that would be required for manufacturing the source/drain electrodes, also, because the source/drain electrodes are manufactured first, obviated is an operation for manufacturing an inter-layer insulating layer, thus saving the time required for manufacturing an inter-layer insulating layer. The manufacturing method of the TFT substrate uses the halftone mask process, reduces from nine masks being required in the prior art to six masks, thus effectively simplifying the manufacturing process, increasing production efficiency, and saving production costs.

(57) 摘要:

[见续页]



WO 2017/092172 A1

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种 TFT 基板的制作方法，在对非晶硅层（3）进行离子植入诱导结晶后，无需将得到的多晶硅层（4）表面的离子诱导层（5）完全去除，而是通过半色调光罩工艺，仅仅去除沟道区（41）的离子诱导层（5），且后续的源/漏极接触区（50）也不需要再进行离子植入，从而节省了再次进行离子植入所需的光罩；同时源/漏极（6）也在半色调光罩下完成制作，从而节省了制作源/漏极所需的光罩；并且因为先制作源/漏极，所以省去了层间绝缘层的制作，从而节省了制作层间绝缘层所需的光罩；TFT 基板的制作方法通过使用半色调光罩工艺，将现有技术所需的九道光罩缩减至六道光罩，有效简化了制程，提高了生产效率，节省了生产成本。

TFT 基板的制作方法

技术领域

本发明涉及显示技术领域，尤其涉及一种 TFT 基板的制作方法。

5

背景技术

薄膜晶体管（Thin Film Transistor，简称 TFT）是目前液晶显示装置（Liquid Crystal Display，简称 LCD）和有源矩阵驱动式有机电致发光显示装置（Active Matrix Organic Light-Emitting Diode，简称 AMOLED）中的主要驱动元件，直接关系到高性能平板显示装置的发展方向。

10

低温多晶硅（Low Temperature Poly-silicon，LTPS）技术是新一代 TFT 基板的制造技术，与传统非晶硅（a-Si）技术的最大差异在于，低温多晶硅显示器反应速度较快，且有高亮度、高解析度与低耗电量等优点。

目前 LTPS 结晶工艺有准分子激光退火处理（Excimer Laser Anneal，ELA）技术和固相结晶化（Solid Phase Crystallization，SPC）技术。其中 SPC 技术因为大尺寸化容易且具有较高的成本优势，成为大家争先研究的方向。在传统 SPC 方向上又包括直接高温长时间加热烘烤方式和离子诱导方式。在离子诱导结晶方式中有利用 Ni（镍）或者 B（硼）等诱导离子的结晶方式。

15

在诱导 SPC 方式中在植入离子完成诱导结晶后，为了形成半导体层，需要将原本植入诱导离子的 a-Si（非晶硅）去除用以形成半导体的有源层。后续因为需要做源/漏极的接触区域，又需要对和源/漏极接触的有源层区域植入硼离子或者磷离子，从而实现较好的接触效果。

请参阅图 1 至图 8，现有 TFT 基板的制作方法主要包括如下步骤：

20

步骤 1、如图 1 所示，提供基板 100，在所述基板 100 上沉积缓冲层 200，在所述缓冲层 200 上沉积非晶硅层 300。

步骤 2、如图 2 所示，对所述非晶硅层 300 进行离子植入，并进行高温烘烤使非晶硅转变为多晶硅，得到位于缓冲层 200 上的多晶硅层 400、及位于多晶硅层 400 上的离子诱导层 500。

25

步骤 3、如图 3 所示，采用蚀刻工艺将离子诱导层 500 去除，得到多晶硅层 400。

步骤 4、如图 4 所示，对所述多晶硅层 400 进行图案化处理，得到岛状半导体层 410。

步骤 5、如图 5 所示，在所述岛状半导体层 410 与缓冲层 200 上涂布光阻，曝光、显影后得到光阻层 500。

步骤 6、如图 6 所示，以所述光阻层 500 为遮蔽层，对所述岛状半导体层 410 进行硼离子植入，于所述岛状半导体层 410 上得到源/漏极接触区 500。

步骤 7、如图 7 所示，剥离光阻层 500，在所述岛状半导体层 410 与缓冲层 200 上沉积栅极绝缘层 700；在所述栅极绝缘层 700 上形成栅极 800。

步骤 8、如图 8 所示，在所述栅极绝缘层 700、栅极 800 上形成层间绝缘层 900、源/漏极 910、平坦层 920、阴极 930、像素定义层 940，最后进行 OLED 950 的蒸镀，进而完成 TFT 基板的整个制程，需要九次光罩定义才可以进行 OLED 蒸镀，制程成本较高。

因此，有必要提供一种 TFT 基板的制作方法，以解决上述问题。

发明内容

15 本发明的目的在于提供一种 TFT 基板的制作方法，可有效简化制程，提高生产效率，节省生产成本。

为实现上述目的，本发明提供一种 TFT 基板的制作方法，包括如下步骤：

20 步骤 1、提供基板，在所述基板上沉积缓冲层，在所述缓冲层上沉积非晶硅层；

步骤 2、对所述非晶硅层进行离子植入，并进行高温烘烤使非晶硅结晶转变为多晶硅，得到位于缓冲层上的多晶硅层、及位于多晶硅层上的离子诱导层；

25 步骤 3、在所述离子诱导层上沉积第一金属层，在所述第一金属层上涂布光阻，提供半色调光罩，利用所述半色调光罩对所述光阻进行曝光、显影，得到相互间隔的第一光阻段与第二光阻段；所述第一光阻段的两侧区域的厚度大于中间区域的厚度；

步骤 4、以所述第一光阻段与第二光阻段为遮蔽层，对所述第一金属层、离子诱导层、多晶硅层进行蚀刻，得到岛状半导体与源/漏极区域；

30 步骤 5、对所述第一光阻段与第二光阻段进行灰化处理，去除所述第一光阻段的中间区域，以剩余的第一光阻段为遮蔽层，对所述岛状半导体与源/漏极区域中的第一金属层、及离子诱导层进行蚀刻，得到具有沟道区的岛状半导体层、位于所述岛状半导体层上的源/漏极接触区、及位于所述源/漏极接触区上的源/漏极；剥离剩余的第一光阻段与第二光阻段；

步骤 6、在所述源/漏极上沉积栅极绝缘层；在所述栅极绝缘层上沉积第二金属层，并对所述第二金属层进行图案化处理，形成栅极；

步骤 7、在所述栅极绝缘层、栅极上形成保护层；在所述保护层上形成平坦层；在所述平坦层、保护层、及栅极绝缘层上对应源/漏极的上方形成过孔；

步骤 8、在所述平坦层上制作阴极，所述阴极经由所述过孔与所述源/漏极相接触；在所述平坦层上形成像素定义层，并在所述像素定义层上形成开口以暴露出部分阴极；在所述开口处蒸镀 OLED。

所述步骤 1 中，所述基板为玻璃基板。

所述步骤 1 中，所述缓冲层为氮化硅层、氧化硅层、或二者的复合层；所述缓冲层的厚度为 2000~4000Å。

所述步骤 1 中，所述非晶硅层的厚度为 2000~4000Å。

所述步骤 2 中，在所述非晶硅层中植入的离子为硼离子或镍离子。

所述步骤 3 中，所述第一金属层为钼、铝、铜中的一种或多种的堆栈组合；所述第一金属层的厚度为 2000~4000Å。

所述步骤 6 中，所述栅极绝缘层为氮化硅层、氧化硅层、或二者的组合；所述栅极绝缘层的厚度为 2000~4000Å。

所述步骤 6 中，所述第二金属层为钼、铝、铜中的一种或多种的堆栈组合；所述第二金属层的厚度为 2000~4000Å。

所述步骤 7 中，所述保护层为氮化硅层、氧化硅层、或二者的组合；所述保护层的厚度为 2000~4000Å。

所述步骤 8 中，所述阴极为氧化铟锡/银/氧化铟锡复合结构或单层金属银；所述阴极的厚度为 1000~3000Å。

本发明还提供一种 TFT 基板的制作方法，包括如下步骤：

步骤 1、提供基板，在所述基板上沉积缓冲层，在所述缓冲层上沉积非晶硅层；

步骤 2、对所述非晶硅层进行离子植入，并进行高温烘烤使非晶硅结晶转变为多晶硅，得到位于缓冲层上的多晶硅层、及位于多晶硅层上的离子诱导层；

步骤 3、在所述离子诱导层上沉积第一金属层，在所述第一金属层上涂布光阻，提供半色调光罩，利用所述半色调光罩对所述光阻进行曝光、显影，得到相互间隔的第一光阻段与第二光阻段；所述第一光阻段的两侧区域的厚度大于中间区域的厚度；

步骤 4、以所述第一光阻段与第二光阻段为遮蔽层，对所述第一金属层、

离子诱导层、多晶硅层进行蚀刻，得到岛状半导体与源/漏极区域；

步骤 5、对所述第一光阻段与第二光阻段进行灰化处理，去除所述第一光阻段的中间区域，以剩余的第一光阻段为遮蔽层，对所述岛状半导体与源/漏极区域中的第一金属层、及离子诱导层进行蚀刻，得到具有沟道区的岛状半导体层、位于所述岛状半导体层上的源/漏极接触区、及位于所述源/漏极接触区上的源/漏极；剥离剩余的第一光阻段与第二光阻段；

步骤 6、在所述源/漏极上沉积栅极绝缘层；在所述栅极绝缘层上沉积第二金属层，并对所述第二金属层进行图案化处理，形成栅极；

步骤 7、在所述栅极绝缘层、栅极上形成保护层；在所述保护层上形成平坦层；在所述平坦层、保护层、及栅极绝缘层上对应源/漏极的上方形成过孔；

步骤 8、在所述平坦层上制作阴极，所述阴极经由所述过孔与所述源/漏极相接触；在所述平坦层上形成像素定义层，并在所述像素定义层上形成开口以暴露出部分阴极；在所述开口处蒸镀 OLED；

其中，所述步骤 1 中，所述基板为玻璃基板；

其中，所述步骤 1 中，所述缓冲层为氮化硅层、氧化硅层、或二者的组合；所述缓冲层的厚度为 2000~4000Å；

其中，所述步骤 1 中，所述非晶硅层的厚度为 2000~4000Å；

其中，所述步骤 2 中，在所述非晶硅层中植入的离子为硼离子或镍离子；

其中，所述步骤 3 中，所述第一金属层为钼、铝、铜中的一种或多种的堆栈组合；所述第一金属层的厚度为 2000~4000Å。

本发明的有益效果：本发明的 TFT 基板的制作方法，在对非晶硅层进行离子植入诱导结晶后，无需将得到的多晶硅层表面的离子诱导层完全去除，而是通过半色调光罩工艺，仅仅去除沟道区的离子诱导层，且后续的源/漏极接触区也不需要再次进行离子植入，从而节省了再次进行离子植入所需的光罩；同时源/漏极也在所述半色调光罩下完成制作，从而节省了制作源/漏极所需的光罩；并且因为先制作源/漏极所以省去了层间绝缘层的制作，从而节省了制作层间绝缘层所需的光罩；本发明的 TFT 基板的制作方法通过使用半色调光罩工艺，将现有技术所需的九道光罩缩减至六道光罩，有效简化了制程，提高了生产效率，节省了生产成本。

附图说明

为了能更进一步了解本发明的特征以及技术内容，请参阅以下有关本

发明的详细说明与附图，然而附图仅提供参考与说明用，并非用来对本发明加以限制。

附图中，

图 1 为一种现有的 TFT 基板的制作方法的步骤 1 的示意图；

5 图 2 为一种现有的 TFT 基板的制作方法的步骤 2 的示意图；

图 3 为一种现有的 TFT 基板的制作方法的步骤 3 的示意图；

图 4 为一种现有的 TFT 基板的制作方法的步骤 4 的示意图；

图 5 为一种现有的 TFT 基板的制作方法的步骤 5 的示意图；

图 6 为一种现有的 TFT 基板的制作方法的步骤 6 的示意图；

10 图 7 为一种现有的 TFT 基板的制作方法的步骤 7 的示意图；

图 8 为一种现有的 TFT 基板的制作方法的步骤 8 的示意图；

图 9 为本发明的 TFT 基板的制作方法的示意流程图；

图 10 为本发明的 TFT 基板的制作方法的步骤 1 的示意图；

图 11 为本发明的 TFT 基板的制作方法的步骤 2 的示意图；

15 图 12 为本发明的 TFT 基板的制作方法的步骤 3 的示意图；

图 13 为本发明的 TFT 基板的制作方法的步骤 4 的示意图；

图 14 为本发明的 TFT 基板的制作方法的步骤 5 的示意图；

图 15 为本发明的 TFT 基板的制作方法的步骤 6 的示意图；

图 16 为本发明的 TFT 基板的制作方法的步骤 7 的示意图；

20 图 17 为本发明的 TFT 基板的制作方法的步骤 8 的示意图。

具体实施方式

为更进一步阐述本发明所采取的技术手段及其效果，以下结合本发明的优选实施例及其附图进行详细描述。

25 请参阅图 9，本发明提供一种 TFT 基板的制作方法，包括如下步骤：

步骤 1、如图 10 所示，提供基板 1，在所述基板 1 上沉积缓冲层 2，在所述缓冲层 2 上沉积非晶硅层 3。

具体地，所述基板 1 为玻璃基板。

具体地，所述缓冲层 2 为氮化硅（SiN_x）层、氧化硅（SiO_x）层、或
30 二者的复合层；所述缓冲层 2 的厚度为 2000~4000Å。

具体地，所述非晶硅层 3 的厚度为 2000~4000Å。

步骤 2、如图 11 所示，对所述非晶硅层 3 进行离子植入，并进行高温烘烤使非晶硅结晶转变为多晶硅，得到位于缓冲层 2 上的多晶硅层 4、及位于多晶硅层 4 上的离子诱导层 5。所述离子诱导层 5 可直接接触源/漏极。

具体地，在所述非晶硅层 3 中植入的离子为硼离子或镍离子。

步骤 3、如图 12 所示，在所述离子诱导层 5 上沉积第一金属层 60，在所述第一金属层 60 上涂布光阻，提供半色调光罩，利用所述半色调光罩对所述光阻进行曝光、显影，得到相互间隔的第一光阻段 51 与第二光阻段 52。
5 所述第一光阻段 51 的两侧区域 511 的厚度大于中间区域 512 的厚度。

具体地，所述第一金属层 60 为钼 (Mo)、铝 (Al)、铜 (Cu) 中的一种或多种的堆栈组合；所述第一金属层 60 的厚度为 2000~4000Å。

步骤 4、如图 13 所示，以所述第一光阻段 51 与第二光阻段 52 为遮蔽层，对所述第一金属层 60、离子诱导层 5、多晶硅层 4 进行蚀刻，得到岛状半导体与源/漏极区域 61。
10 状半导体与源/漏极区域 61。

步骤 5、如图 14 所示，对所述第一光阻段 51 与第二光阻段 52 进行灰化处理，去除所述第一光阻段 51 的中间区域 512，以剩余的第一光阻段 51 为遮蔽层，对所述岛状半导体与源/漏极区域 61 中的第一金属层 60、及离子诱导层 5 进行蚀刻，得到具有沟道区 41 的岛状半导体层 40、位于所述岛状半导体层 40 上的源/漏极接触区 50、及位于所述源/漏极接触区 50 上的源/漏极 6；剥离剩余的第一光阻段 51 与第二光阻段 52。
15 状半导体层 40 上的源/漏极接触区 50、及位于所述源/漏极接触区 50 上的源/漏极 6；剥离剩余的第一光阻段 51 与第二光阻段 52。

步骤 6、如图 15 所示，在所述源/漏极 6 上沉积栅极绝缘层 7；在所述栅极绝缘层 7 上沉积第二金属层，并对所述第二金属层进行图案化处理，形成栅极 8。

具体地，所述栅极绝缘层 7 为氮化硅层、氧化硅层、或二者的组合；所述栅极绝缘层 7 的厚度为 2000~4000Å。
20 所述栅极绝缘层 7 的厚度为 2000~4000Å。

具体地，所述第二金属层为钼、铝、铜中的一种或多种的堆栈组合；所述第二金属层的厚度为 2000~4000Å。

步骤 7、如图 16 所示，在所述栅极绝缘层 7、栅极 8 上形成保护层 9；在所述保护层 9 上形成平坦层 10；在所述平坦层 10、保护层 9、及栅极绝缘层 7 上对应源/漏极 6 的上方形形成过孔 91。
25 在所述保护层 9 上形成平坦层 10；在所述平坦层 10、保护层 9、及栅极绝缘层 7 上对应源/漏极 6 的上方形形成过孔 91。

具体地，所述保护层 9 为氮化硅层、氧化硅层、或二者的组合；所述保护层 9 的厚度为 2000~4000Å。

步骤 8、如图 17 所示，在所述平坦层 10 上制作阴极 11，所述阴极 11 经由所述过孔 91 与所述源/漏极 6 相接触；在所述平坦层 10 上形成像素定义层 12，并在所述像素定义层 12 上形成开口 121 以暴露出部分阴极 11；在所述开口 121 处蒸镀 OLED13。
30 经由所述过孔 91 与所述源/漏极 6 相接触；在所述平坦层 10 上形成像素定义层 12，并在所述像素定义层 12 上形成开口 121 以暴露出部分阴极 11；在所述开口 121 处蒸镀 OLED13。

具体地，所述阴极 11 为氧化铟锡 (ITO)/银 (Ag)/氧化铟锡 (ITO) 复合结构或单层金属银；所述阴极 11 的厚度为 1000~3000Å。

综上所述，本发明的 TFT 基板的制作方法，在对非晶硅层进行离子植入诱导结晶后，无需将得到的多晶硅层表面的离子诱导层完全去除，而是通过半色调光罩工艺，仅仅去除沟道区的离子诱导层，且后续的源/漏极接触区也不需要再次进行离子植入，从而节省了再次进行离子植入所需的光罩；同时源/漏极也在所述半色调光罩下完成制作，从而节省了制作源/漏极所需的光罩；并且因为先制作源/漏极所以省去了层间绝缘层的制作，从而节省了制作层间绝缘层所需的光罩；本发明的 TFT 基板的制作方法通过使用半色调光罩工艺，将现有技术所需的九道光罩缩减至六道光罩，有效简化了制程，提高了生产效率，节省了生产成本。

以上所述，对于本领域的普通技术人员来说，可以根据本发明的技术方案和技术构思作出其他各种相应的改变和变形，而所有这些改变和变形都应属于本发明后附的权利要求的保护范围。

权 利 要 求

1、一种 TFT 基板的制作方法，包括如下步骤：

5 步骤 1、提供基板，在所述基板上沉积缓冲层，在所述缓冲层上沉积非晶硅层；

步骤 2、对所述非晶硅层进行离子植入，并进行高温烘烤使非晶硅结晶转变为多晶硅，得到位于缓冲层上的多晶硅层、及位于多晶硅层上的离子诱导层；

10 步骤 3、在所述离子诱导层上沉积第一金属层，在所述第一金属层上涂布光阻，提供半色调光罩，利用所述半色调光罩对所述光阻进行曝光、显影，得到相互间隔的第一光阻段与第二光阻段；所述第一光阻段的两侧区域的厚度大于中间区域的厚度；

步骤 4、以所述第一光阻段与第二光阻段为遮蔽层，对所述第一金属层、离子诱导层、多晶硅层进行蚀刻，得到岛状半导体与源/漏极区域；

15 步骤 5、对所述第一光阻段与第二光阻段进行灰化处理，去除所述第一光阻段的中间区域，以剩余的第一光阻段为遮蔽层，对所述岛状半导体与源/漏极区域中的第一金属层、及离子诱导层进行蚀刻，得到具有沟道区的岛状半导体层、位于所述岛状半导体层上的源/漏极接触区、及位于所述源/漏极接触区上的源/漏极；剥离剩余的第一光阻段与第二光阻段；

20 步骤 6、在所述源/漏极上沉积栅极绝缘层；在所述栅极绝缘层上沉积第二金属层，并对所述第二金属层进行图案化处理，形成栅极；

步骤 7、在所述栅极绝缘层、栅极上形成保护层；在所述保护层上形成平坦层；在所述平坦层、保护层、及栅极绝缘层上对应源/漏极的上方形成过孔；

25 步骤 8、在所述平坦层上制作阴极，所述阴极经由所述过孔与所述源/漏极相接触；在所述平坦层上形成像素定义层，并在所述像素定义层上形成开口以暴露出部分阴极；在所述开口处蒸镀 OLED。

2、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 1 中，所述基板为玻璃基板。

30 3、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 1 中，所述缓冲层为氮化硅层、氧化硅层、或二者的组合；所述缓冲层的厚度为 2000~4000Å。

4、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 1 中，

所述非晶硅层的厚度为 2000~4000Å。

5、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 2 中，在所述非晶硅层中植入的离子为硼离子或镍离子。

6、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 3 中，
5 所述第一金属层为钼、铝、铜中的一种或多种的堆栈组合；所述第一金属层的厚度为 2000~4000Å。

7、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 6 中，所述栅极绝缘层为氮化硅层、氧化硅层、或二者的组合；所述栅极绝缘层的厚度为 2000~4000Å。

10 8、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 6 中，所述第二金属层为钼、铝、铜中的一种或多种的堆栈组合；所述第二金属层的厚度为 2000~4000Å。

9、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 7 中，所述保护层为氮化硅层、氧化硅层、或二者的组合；所述保护层的厚度为
15 2000~4000Å。

10、如权利要求 1 所述的 TFT 基板的制作方法，其中，所述步骤 8 中，所述阴极为氧化铟锡/银/氧化铟锡复合结构或单层金属银；所述阴极的厚度为 1000~3000Å。

11、一种 TFT 基板的制作方法，包括如下步骤：

20 步骤 1、提供基板，在所述基板上沉积缓冲层，在所述缓冲层上沉积非晶硅层；

步骤 2、对所述非晶硅层进行离子植入，并进行高温烘烤使非晶硅结晶转变为多晶硅，得到位于缓冲层上的多晶硅层、及位于多晶硅层上的离子诱导层；

25 步骤 3、在所述离子诱导层上沉积第一金属层，在所述第一金属层上涂布光阻，提供半色调光罩，利用所述半色调光罩对所述光阻进行曝光、显影，得到相互间隔的第一光阻段与第二光阻段；所述第一光阻段的两侧区域的厚度大于中间区域的厚度；

步骤 4、以所述第一光阻段与第二光阻段为遮蔽层，对所述第一金属层、
30 离子诱导层、多晶硅层进行蚀刻，得到岛状半导体与源/漏极区域；

步骤 5、对所述第一光阻段与第二光阻段进行灰化处理，去除所述第一光阻段的中间区域，以剩余的第一光阻段为遮蔽层，对所述岛状半导体与源/漏极区域中的第一金属层、及离子诱导层进行蚀刻，得到具有沟道区的岛状半导体层、位于所述岛状半导体层上的源/漏极接触区、及位于所述源/

漏极接触区上的源/漏极；剥离剩余的第一光阻段与第二光阻段；

步骤 6、在所述源/漏极上沉积栅极绝缘层；在所述栅极绝缘层上沉积第二金属层，并对所述第二金属层进行图案化处理，形成栅极；

5 步骤 7、在所述栅极绝缘层、栅极上形成保护层；在所述保护层上形成平坦层；在所述平坦层、保护层、及栅极绝缘层上对应源/漏极的上方形成过孔；

步骤 8、在所述平坦层上制作阴极，所述阴极经由所述过孔与所述源/漏极相接触；在所述平坦层上形成像素定义层，并在所述像素定义层上形成开口以暴露出部分阴极；在所述开口处蒸镀 OLED；

10 其中，所述步骤 1 中，所述基板为玻璃基板；

其中，所述步骤 1 中，所述缓冲层为氮化硅层、氧化硅层、或二者的组合；所述缓冲层的厚度为 2000~4000Å；

其中，所述步骤 1 中，所述非晶硅层的厚度为 2000~4000Å；

15 其中，所述步骤 2 中，在所述非晶硅层中植入的离子为硼离子或镍离子；

其中，所述步骤 3 中，所述第一金属层为钼、铝、铜中的一种或多种的堆栈组合；所述第一金属层的厚度为 2000~4000Å。

12、如权利要求 11 所述的 TFT 基板的制作方法，其中，所述步骤 6 中，所述栅极绝缘层为氮化硅层、氧化硅层、或二者的组合；所述栅极绝缘层的厚度为 2000~4000Å。

13、如权利要求 11 所述的 TFT 基板的制作方法，其中，所述步骤 6 中，所述第二金属层为钼、铝、铜中的一种或多种的堆栈组合；所述第二金属层的厚度为 2000~4000Å。

25 14、如权利要求 11 所述的 TFT 基板的制作方法，其中，所述步骤 7 中，所述保护层为氮化硅层、氧化硅层、或二者的组合；所述保护层的厚度为 2000~4000Å。

15、如权利要求 11 所述的 TFT 基板的制作方法，其中，所述步骤 8 中，所述阴极为氧化铟锡/银/氧化铟锡复合结构或单层金属银；所述阴极的厚度为 1000~3000Å。

30

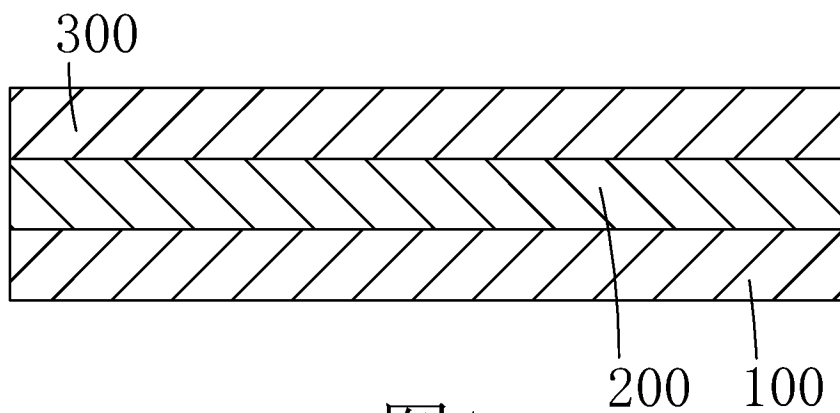


图1

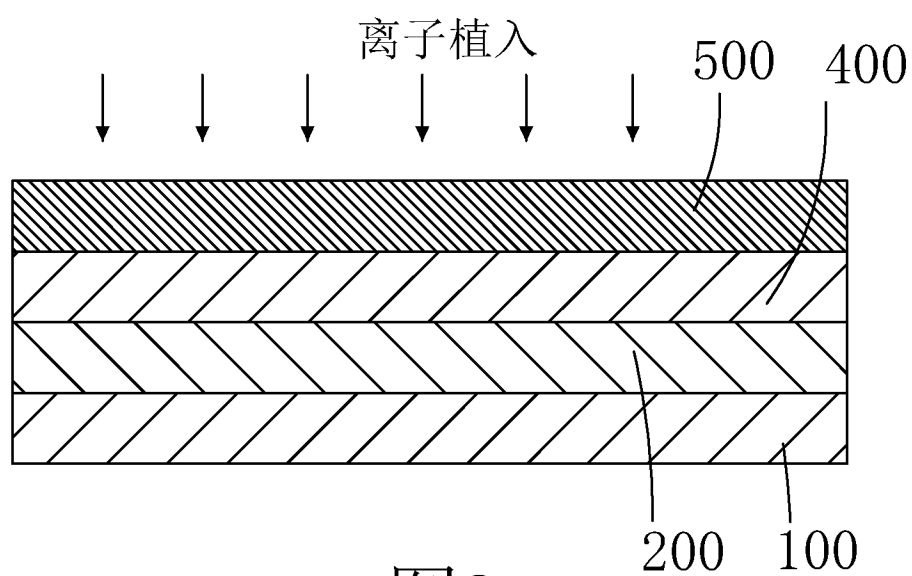


图2

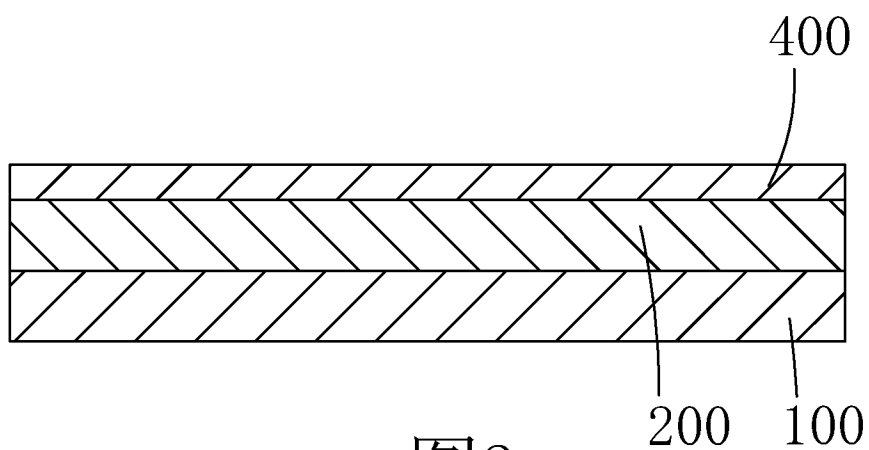


图3

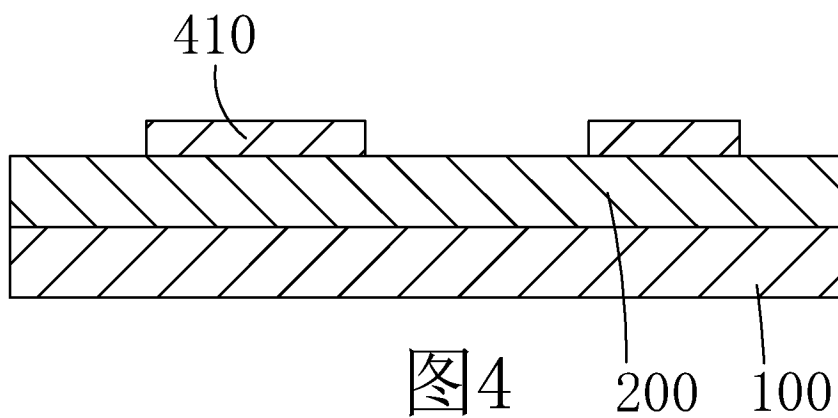


图4

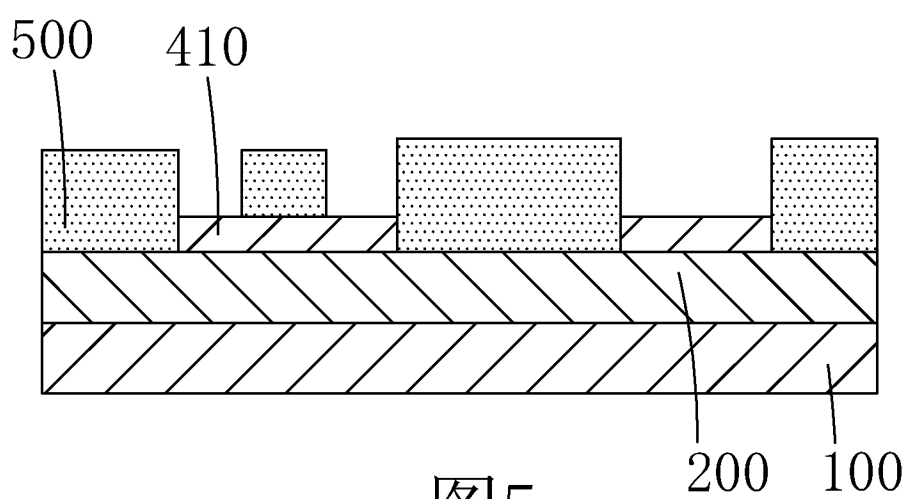


图5

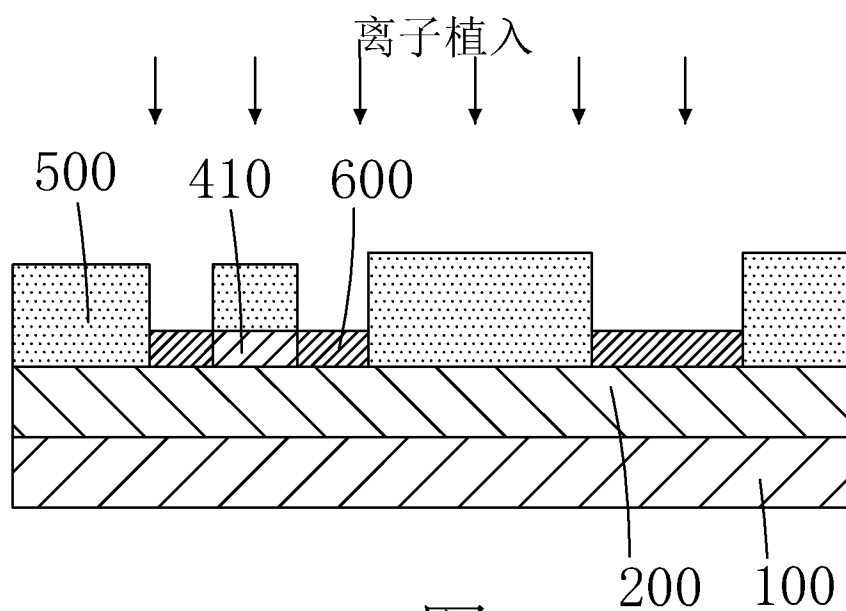


图6

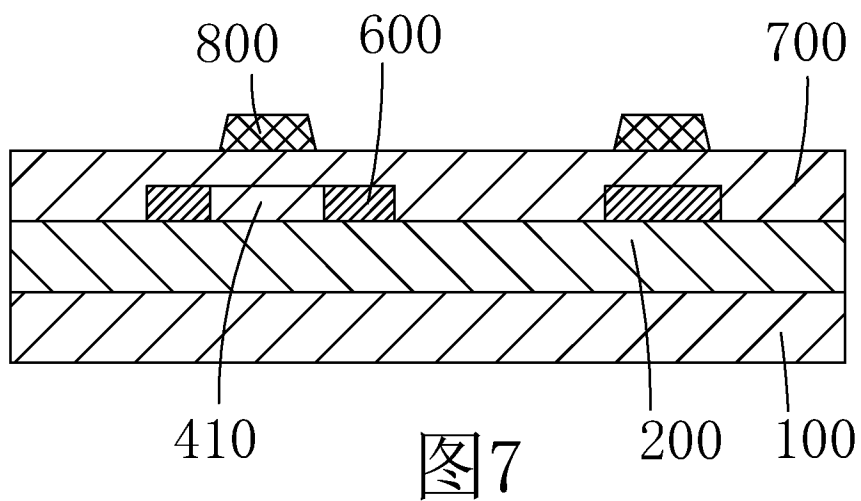


图7

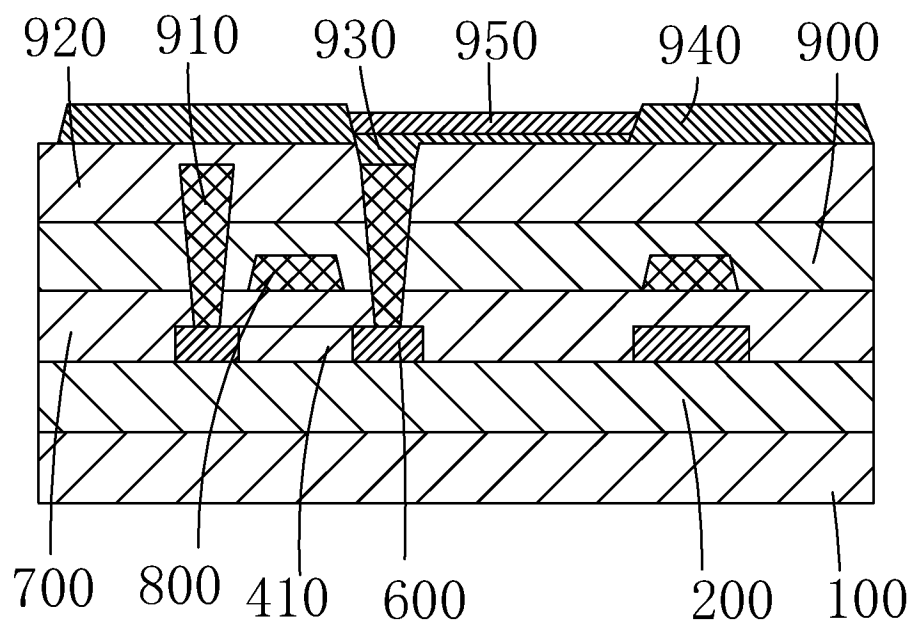


图8

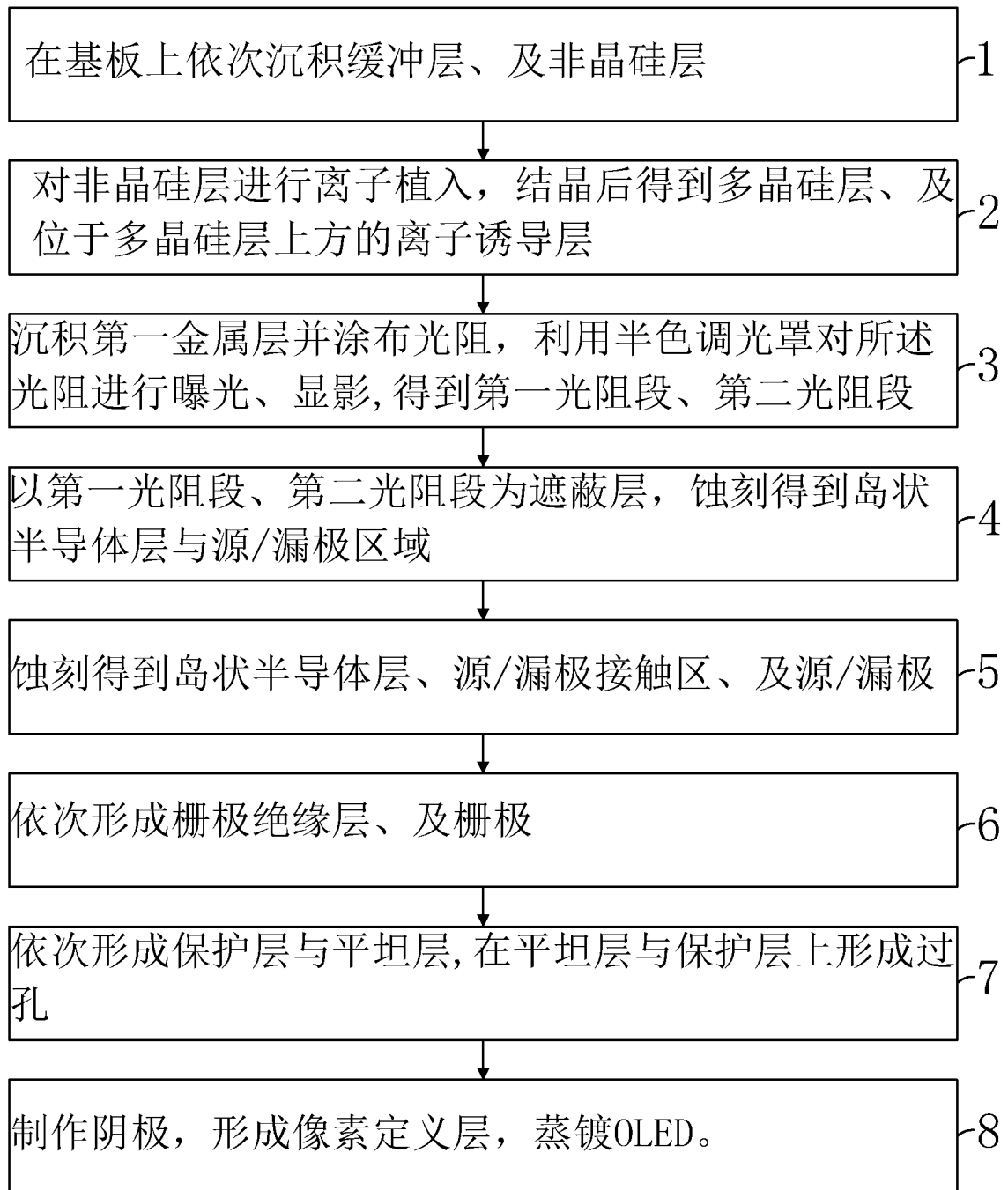


图9

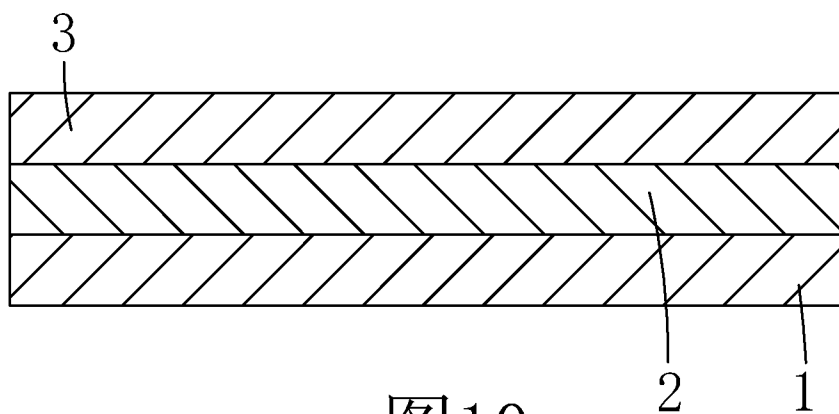


图10

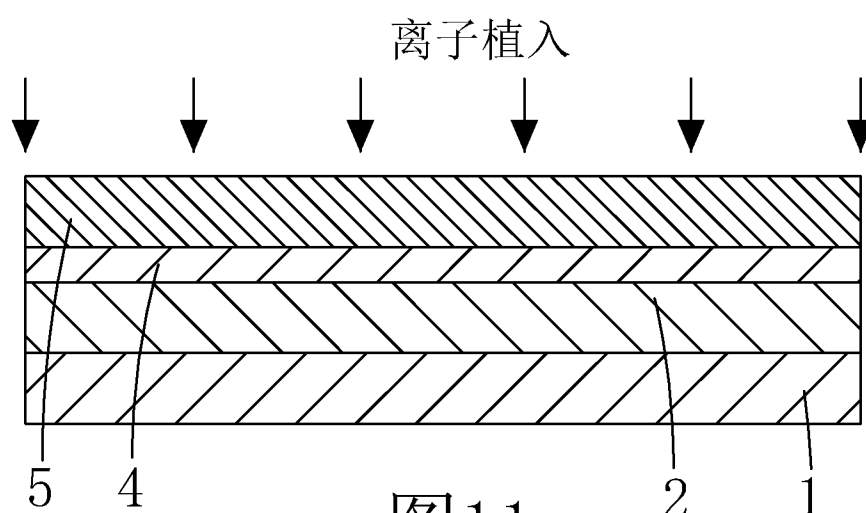


图11

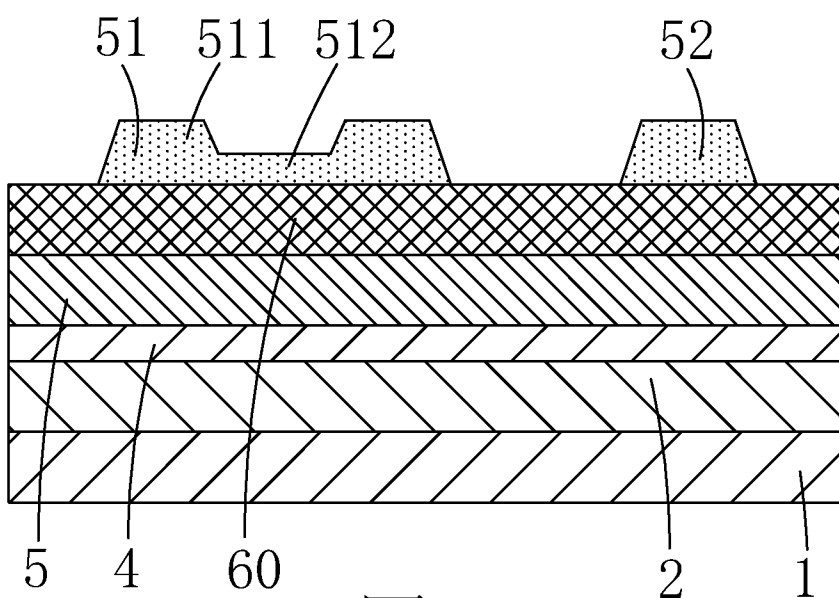


图12

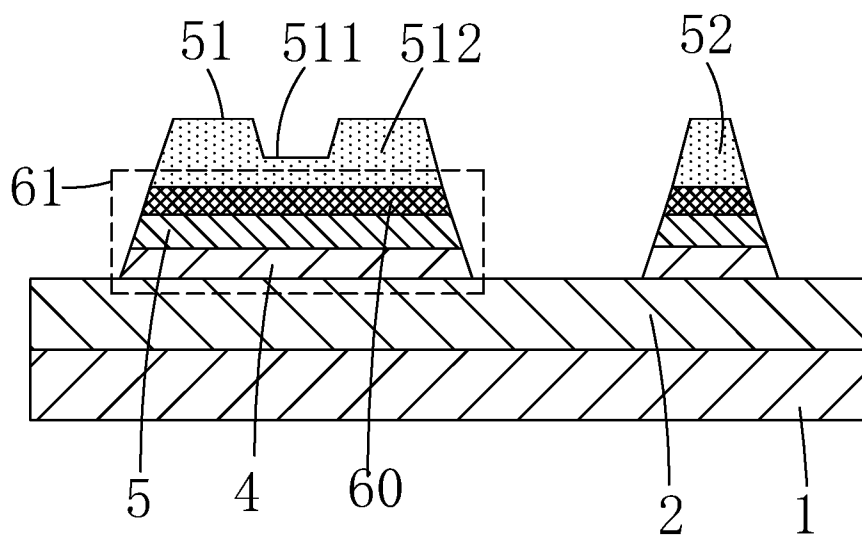


图13

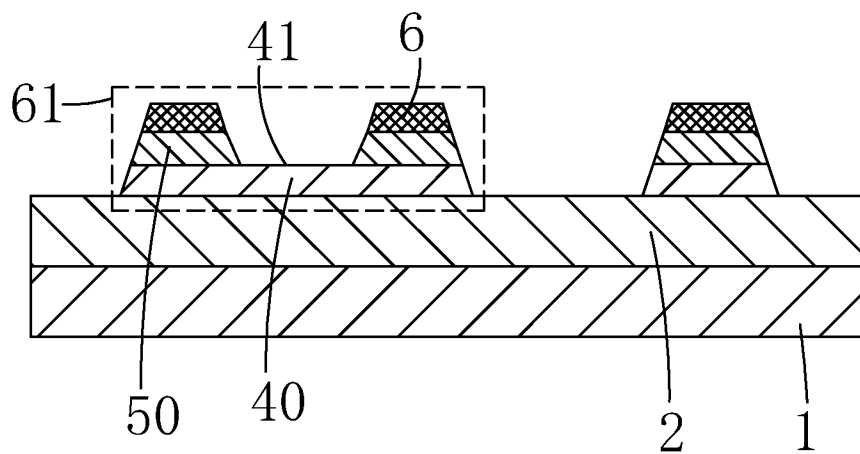


图14

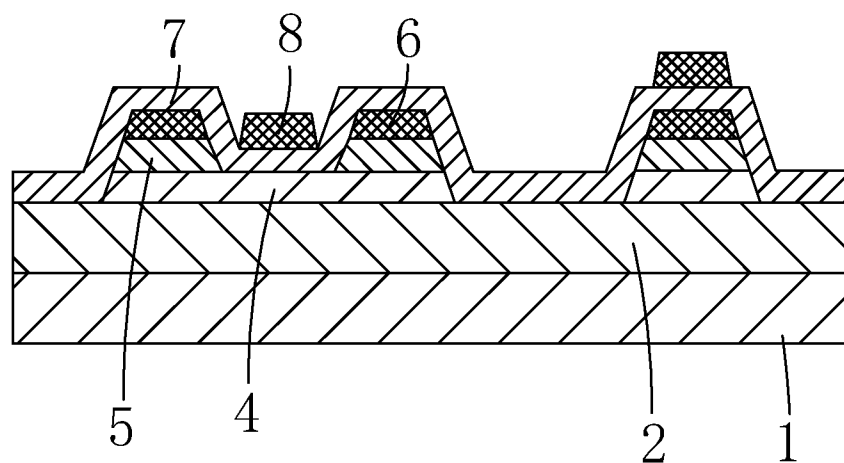


图15

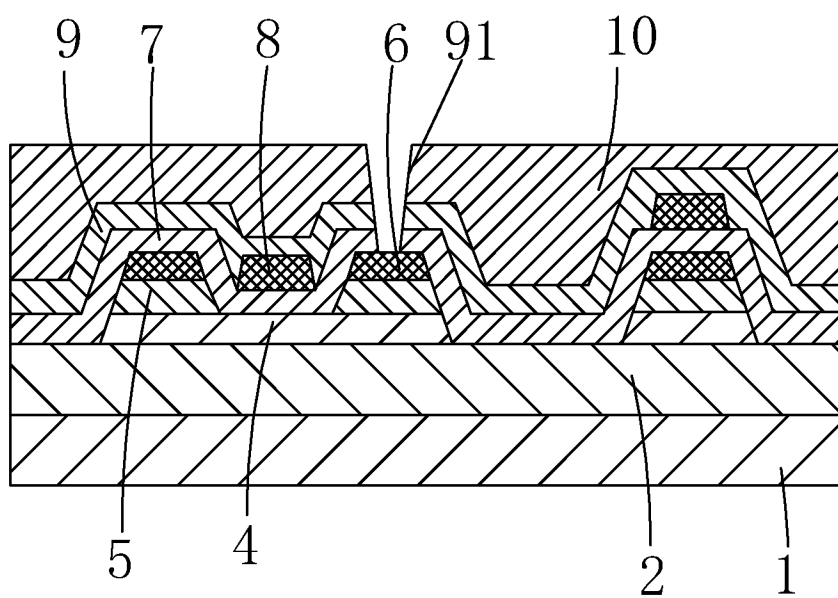


图16

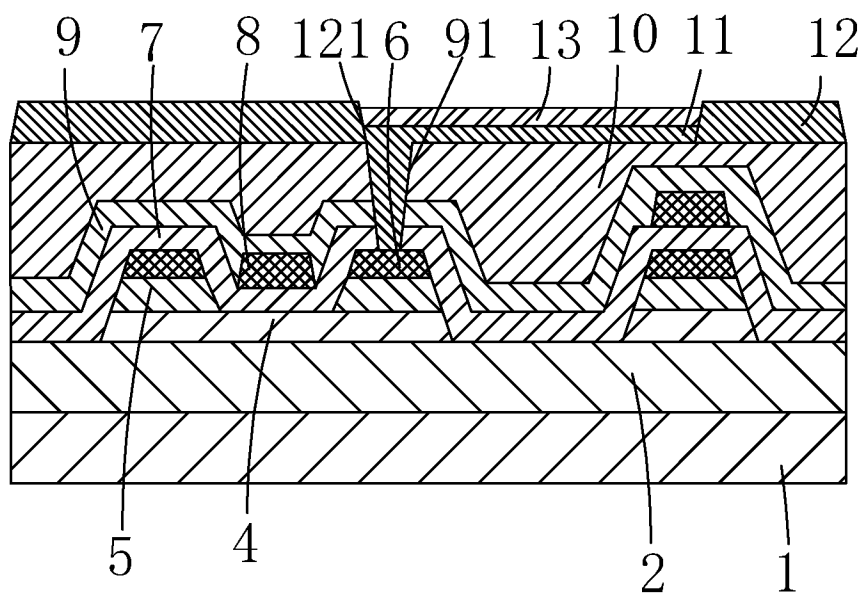


图17

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2016/072864

A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/77 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L; H05B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, CNTXT, VEN: thin film transistor, photomask, EL, OLED, organic, electroluminescen+, light, TFT, ash+, photoresist+, light resistance, thickness, half tone, mask

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101414564 A (SVA OPTRONICS CO., LTD.), 22 April 2009 (22.04.2009), description, page 2, lines 1-20 and page 4, line 10 to page 5, line 10, and figures 5-11	1-15
A	CN 103592801 A (HEFEI BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.), 19 February 2014(19.02.2014), the whole document	1-15
A	CN 103226272 A (HEFEI BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.), 31 July 2013(31.07.2013), the whole document	1-15
A	CN 102890378 A (BOE TECHNOLOGY GROUP CO., LTD.), 23 January 2013 (23.01.2013), the whole document	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 01 September 2016 (01.09.2016)	Date of mailing of the international search report 08 September 2016 (08.09.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer ZHANG, Yue Telephone No.: (86-10) 62089115

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2016/072864

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 101414564 A	22 April 2009	CN 101414564 B	14 July 2010
CN 103592801 A	19 February 2014	None	
CN 103226272 A	31 July 2013	WO 2014169525 A1	23 October 2014
		CN 103226272 B	22 July 2015
		US 2015221681 A1	06 August 2015
CN 102890378 A	23 January 2013	EP 2708943 A1	19 March 2014
		US 9165956 B2	20 October 2015
		US 2014077207 A1	20 March 2014
		CN 102890378 B	21 January 2015

A. 主题的分类		
H01L 21/77 (2006.01) i		
按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类		
B. 检索领域		
检索的最低限度文献 (标明分类系统和分类号)		
H01L; H05B		
包含在检索领域中的除最低限度文献以外的检索文献		
在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))		
CNABS, CNTXT, VEN: 有机, 电致, 发光, 薄膜晶体管, 灰化, 光阻, 光刻胶, 厚度, 半色调, 光罩, 掩模 EL, OLED, organic, electroluminescen+, light, TFT, ash+, photoresist+, light resistance, thickness, half tone, mask		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 101414564 A (上海广电光电子有限公司) 2009年 4月 22日 (2009 - 04 - 22) 说明书第2页第1-20行, 第4页第10行至第5页第10行, 图5-11	1-15
A	CN 103592801 A (合肥京东方光电科技有限公司等) 2014年 2月 19日 (2014 - 02 - 19) 全文	1-15
A	CN 103226272 A (合肥京东方光电科技有限公司等) 2013年 7月 31日 (2013 - 07 - 31) 全文	1-15
A	CN 102890378 A (京东方科技集团股份有限公司) 2013年 1月 23日 (2013 - 01 - 23) 全文	1-15
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期		国际检索报告邮寄日期
2016年 9月 1日		2016年 9月 8日
ISA/CN的名称和邮寄地址		授权官员
中华人民共和国国家知识产权局 (ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088		张月
传真号 (86-10) 62019451		电话号码 (86-10) 62089115

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/072864

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	101414564	A	2009年 4月 22日	CN	101414564	B	2010年 7月 14日
CN	103592801	A	2014年 2月 19日	无			
CN	103226272	A	2013年 7月 31日	WO	2014169525	A1	2014年 10月 23日
				CN	103226272	B	2015年 7月 22日
				US	2015221681	A1	2015年 8月 6日
CN	102890378	A	2013年 1月 23日	EP	2708943	A1	2014年 3月 19日
				US	9165956	B2	2015年 10月 20日
				US	2014077207	A1	2014年 3月 20日
				CN	102890378	B	2015年 1月 21日

表 PCT/ISA/210 (同族专利附件) (2009年7月)