



(12) 发明专利

(10) 授权公告号 CN 102651401 B

(45) 授权公告日 2015. 03. 18

(21) 申请号 201110460362. 5

审查员 季茂源

(22) 申请日 2011. 12. 31

(73) 专利权人 京东方科技集团股份有限公司
地址 100015 北京市朝阳区酒仙桥路 10 号

(72) 发明人 袁广才

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

H01L 29/786(2006. 01)

H01L 27/12(2006. 01)

H01L 21/77(2006. 01)

(56) 对比文件

CN 1693972 A, 2005. 11. 09,

US 2009/0153056 A1, 2009. 06. 18,

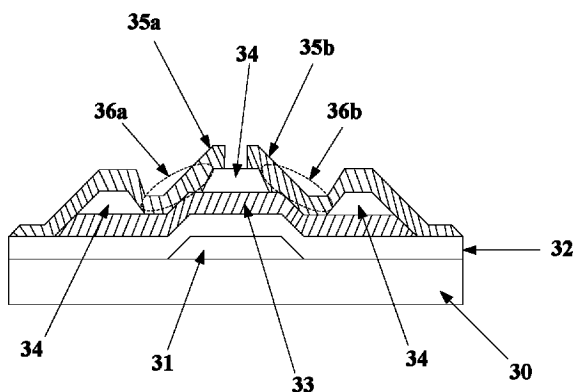
权利要求书1页 说明书8页 附图9页

(54) 发明名称

一种薄膜晶体管、阵列基板及其制造方法和显示器件

(57) 摘要

本发明实施例提供一种薄膜晶体管、阵列基板及其制造方法和显示器件,涉及显示器件制造技术领域,以避免半导体有源层被直接光照和刻蚀而造成的破坏,进而改善 TFT 器件的性能,该薄膜晶体管包括:栅极、栅绝缘层、半导体有源层、刻蚀阻挡层、源极和漏极,所述刻蚀阻挡层覆盖所述半导体有源层,且在所述刻蚀阻挡层上形成有第一过孔和第二过孔;薄膜晶体管的源极通过所述第一过孔和所述半导体有源层接触,薄膜晶体管的漏极通过所述第二过孔和所述半导体有源层接触。本发明实施例用于薄膜晶体管、阵列基板的制造,及利用上述薄膜晶体管、阵列基板的显示器件。



1. 一种薄膜晶体管,包括栅极、栅绝缘层、半导体有源层、刻蚀阻挡层、源极和漏极,其特征在于,所述栅绝缘层覆盖所述栅极,所述半导体有源层位于所述栅绝缘层上,所述刻蚀阻挡层覆盖所述半导体有源层,且在所述刻蚀阻挡层上形成有第一过孔和第二过孔:

所述薄膜晶体管的源极通过所述第一过孔和所述半导体有源层接触,所述薄膜晶体管的漏极通过所述第二过孔和所述半导体有源层接触;所述刻蚀阻挡层的外围边缘图案和所述半导体有源层的图案一致。

2. 根据权利要求1所述的薄膜晶体管,其特征在于,所述半导体有源层材料为氧化物材料。

3. 一种薄膜晶体管阵列基板,包括:透明基板以及形成在所述透明基板上的栅极金属层、栅绝缘层、半导体有源层、刻蚀阻挡层、数据线金属层、钝化层和像素电极层,其中,栅极金属层包括:栅极、栅线和栅线引线,数据线金属层包括:所述薄膜晶体管的源极和漏极、以及数据线和数据线引线;其特征在于,所述栅绝缘层覆盖所述栅极,所述半导体有源层位于所述栅绝缘层上,

所述刻蚀阻挡层覆盖所述半导体有源层,且在所述刻蚀阻挡层上形成有第一过孔和第二过孔;

所述薄膜晶体管的源极通过所述第一过孔和所述半导体有源层接触,所述薄膜晶体管的漏极通过所述第二过孔和所述半导体有源层接触;所述刻蚀阻挡层的外围边缘图案和所述半导体有源层的图案一致。

4. 根据权利要求3所述的薄膜晶体管阵列基板,其特征在于,所述栅线引线通过第三过孔与数据线金属层跳层接触。

5. 根据权利要求4所述的薄膜晶体管阵列基板,其特征在于,所述数据线金属层还包括:位于栅线引线上方的辅助栅线引线;

所述辅助栅线引线通过所述第三过孔与所述栅线引线跳层接触。

6. 一种薄膜晶体管阵列基板的制造方法,其特征在于,包括:

在透明基板上依次形成栅极金属层、栅绝缘层、半导体有源层以及刻蚀阻挡层;其中,栅极金属层包括:栅极、栅线和栅线引线;所述栅绝缘层覆盖所述栅极,所述半导体有源层位于所述栅绝缘层上,所述刻蚀阻挡层覆盖所述半导体有源层;

采用过孔连接工艺在所述刻蚀阻挡层上形成第一过孔和第二过孔

继续在所述刻蚀阻挡层上形成数据线金属层、钝化层和像素电极层;其中,所述数据线金属层包括数据线、数据线引线和薄膜晶体管的源、漏极,所述源极通过所述第一过孔和所述半导体有源层接触,所述漏极通过所述第二过孔和所述半导体有源层接触,所述钝化层覆盖所述数据线金属层,所述像素电极层位于所述钝化层上,所述形成所述半导体有源层以及刻蚀阻挡层,包括:在形成有栅绝缘层的透明基板上沉积半导体薄膜以及刻蚀阻挡薄膜,并通过一次构图工艺,形成图案一致的半导体有源层和刻蚀阻挡层。

7. 根据权利要求6所述的方法,其特征在于,在所述形成数据线金属层之前,还包括:

形成露出所述栅线引线的第三过孔,使得数据线金属通过所述第三过孔与所述栅线引线连接以形成双层栅线引线。

8. 一种显示器件,其特征在于,包含权利要求3至5任一项所述的薄膜晶体管阵列基板。

一种薄膜晶体管、阵列基板及其制造方法和显示器件

技术领域

[0001] 本发明涉显示器件制造技术,尤其涉及薄膜晶体管、阵列基板及其制造方法和显示器件。

背景技术

[0002] OTFT(Oxide Thin Film Transistor,氧化物薄膜晶体管)技术最初的研究是为了降低有源显示器件的能耗,令显示器件的更薄更轻,响应速度更快而研发的技术。大约在二十一世纪初开始走向试用阶段。随着具有超薄、重量轻、低能耗,同时其自身发光的特点,可以提供更艳丽的色彩和更清晰的影像的新一代有机发光液晶面板 OLED(Organic Light-Emitting Diode,有机发光二极管)正式走上实用阶段。氧化物薄膜晶体管技术也被人们给予为能够代替现有低温多晶硅技术(Low Temperature Poly Silicon, LTPS)技术,特别是大尺寸显示领域被广泛研究的最有应用前景的技术。

[0003] 下面参照图 1、图 2,对现有技术中的氧化物薄膜晶体管及阵列基板的制造方法进行说明。

[0004] 图 1 为现有的 OTFT 阵列基板的制造方法的流程框图,图 2 为 OTFT 阵列基板的截面图。

[0005] S101、在透明基板上形成栅极金属层。

[0006] 在 TFT 的制作过程中,栅极金属层多为采用磁控溅射的方法来制备,电极材料根据不同的器件结构和工艺要求可以进行选择,通常被采用的栅电极金属有 Mo, Mo-Al-Mo 合金, Mo/Al-Nd/Mo 叠成结构的电极、Cu 以及金属钛及其合金等。

[0007] S102、对栅极金属层进行构图工艺,形成栅极和栅线。

[0008] 通过湿法刻蚀的方式,对栅极金属层进行构图工艺。

[0009] S103、在栅极金属层上形成栅绝缘层。

[0010] 在栅极金属层 11 图形化后,通过 Pre-clean 工艺(成膜前清洗),通过等离子体增强化学汽相淀积(PECVD)法,在带有栅极金属层的基板上制备栅绝缘层 12,其材料应用比较广泛,如二氧化硅(SiO_2)薄膜,氮化硅薄膜(SiN_x),氮氧化硅薄膜(SiO_xN_y),氧化铝(Al_2O_3)薄膜, TiO_x 薄膜以及符合的多层结构的薄膜。

[0011] S104、对栅绝缘层进行表面处理。

[0012] 在薄膜晶体管的制备过程中,栅绝缘层 12 表面的特性对整个 TFT 的特性的影响起着非常重要的作用,在氧化物薄膜晶体管中尤其显现的更为重要。通常的处理的方法是,采用等离子进行处理或者进行表面修饰。

[0013] S105、形成氧化物半导体薄膜。

[0014] 形成氧化物半导体薄膜,OTFT 制作最为关键的环节就是有源层氧化物半导体的制作,主要的制作方法有磁控溅射沉积(Sputter)以及溶液法等,现在广为使用的氧化物半导体由铟镓锌氧化物(IGZO),铟镓锡氧化物氧化 IGTO,铟锌氧化物(IZO)等以及与其相关的不同比例的配合物。

[0015] S106、对氧化物半导体薄膜进行构图工艺。

[0016] 现在各个厂商对于氧化物半导体有源层构图工艺主要的刻蚀方法有两种,一种为湿法刻蚀,另一种为干法刻蚀,但是采用不同的方法将会对氧化物半导体层造成不同的伤害,因此选用合适的图形化工艺是改善 OTFT 特性的重要途径。对氧化物半导体薄膜进行构图工艺后,形成氧化物半导体有源层 13

[0017] S107、形成刻蚀阻挡薄膜并进行构图工艺。

[0018] 形成刻蚀阻挡薄膜,通常采用干法刻蚀的方法对刻蚀阻挡薄膜进行构图工艺,形成刻蚀阻挡层 (Etch Stop Layer, ESL) 14,刻蚀阻挡层材料因不同的厂家针对各自的工艺要求的不同而不同,通常需用如 SiO_x 、 SiN_x 、 SiO_xN_y 、 Al_2O_3 、 TiO_x 等无机绝缘材料,其目的就是为了减少在数据线金属层图形化的过程中,对氧化物半导体薄膜造成伤害。

[0019] S108、形成数据线金属层。

[0020] 如图 2H 所示,首先,沉积一层数据线金属薄膜,而后通过湿法刻蚀的方法对其进行构图,形成数据线、数据线引线、源极 (如图 2 中的 15a) 和漏极 (如图 2 中的 15b)。

[0021] S109、钝化层的形成和过孔的刻蚀。

[0022] 在源极和漏极图形化之后,在整个平面形成一层钝化层 16,通常需用如 SiO_x 、 SiN_x 、 SiO_xN_y 、 Al_2O_3 、 TiO_x 等无机绝缘材料,在钝化层形成之后进行过孔的刻蚀,形成的过孔如图 2 中 17 所示,用于将之后形成的像素电极和漏极接触。

[0023] S110、像素电极层的沉积及构图。

[0024] 在过孔形成之后,形成像素电极层 18,其材料现在广为采用的是铟锡氧化物,并通过湿法刻蚀的方法对其进行构图工艺,如图 2 中 18 所示。

[0025] 由上述制造方法可知,现有 OTFT 阵列基板的制造方法,最为广泛的应用的即为上述的 6 次的构图工艺来形成栅极金属层、半导体层、刻蚀阻挡层,数据线金属层,钝化层过孔和像素电极层,但半导体有源层之后的成膜、曝光、刻蚀等复杂的工序,将直接影响到氧化物半导体薄膜的性能,同时由于刻蚀阻挡层没有完全覆盖氧化物半导体有源层,使得在涉及到氧化物半导体的工艺中,刻蚀阻挡层不能很好的保护氧化物半导体有源层,使氧化物半导体有源层在光照或者刻蚀工艺中造成破坏,进而影响薄膜晶体管的器件性能。

发明内容

[0026] 本发明的实施例提供一种薄膜晶体管、阵列基板及其制造方法和显示器件,以避免半导体有源层因为光照和刻蚀而造成的破坏,进而改善 TFT 器件的性能。

[0027] 为达到上述目的,本发明的实施例采用如下技术方案:

[0028] 提供一种薄膜晶体管,包括栅极、栅绝缘层、半导体有源层、刻蚀阻挡层、源极和漏极,其特征在于,所述刻蚀阻挡层覆盖所述半导体有源层,且在所述刻蚀阻挡层上形成有第一过孔和第二过孔;

[0029] 所述薄膜晶体管的源极通过所述第一过孔和所述半导体有源层接触,所述薄膜晶体管的漏极通过所述第二过孔和所述半导体有源层接触。

[0030] 提供一种阵列基板,包括:透明基板以及形成在所述透明基板上的、栅极金属层、栅绝缘层、半导体有源层、刻蚀阻挡层、数据线金属层、钝化层和像素电极层,其中,栅极金属层包括:栅极、栅线和栅线引线,数据线金属层包括:所述薄膜晶体管的源极和漏极、以

及数据线和数据线引线,其中,

[0031] 所述刻蚀阻挡层覆盖所述半导体有源层,且在所述刻蚀阻挡层上形成有第一过孔和第二过孔;

[0032] 所述薄膜晶体管的源极通过所述第一过孔和所述半导体有源层接触,所述薄膜晶体管的漏极通过所述第二过孔和所述半导体有源层接触。

[0033] 提供一种薄膜晶体管阵列基板的制造方法,包括:

[0034] 在透明基板上依次形成栅极金属层、栅绝缘层、半导体有源层以及刻蚀阻挡层;其中,栅极金属层包括:栅极、栅线和栅线引线;

[0035] 采用过孔连接工艺在所述刻蚀阻挡层上形成第一过孔和第二过孔;

[0036] 继续形成数据线金属层、钝化层和像素电极层;其中,所述数据线金属层包括数据线、数据线引线和薄膜晶体管的源、漏极,所述源极通过所述第一过孔和所述半导体有源层接触,所述漏极通过所述第二过孔和所述半导体有源层接触。

[0037] 提供一种显示器件包括上述任一薄膜晶体管阵列基板。

[0038] 本发明实施例提供一种薄膜晶体管、阵列基板及其制造方法和显示器件,在透明基板上依次形成栅极金属层、栅绝缘层、半导体有源层以及刻蚀阻挡层;采用过孔连接工艺在所述刻蚀阻挡层上形成第一过孔和第二过孔;继续形成数据线金属层、钝化层和像素电极层;其中,所述数据线金属层包括薄膜晶体管的源、漏极,且所述源极通过所述第一过孔和所述半导体有源层接触,所述漏极通过所述第二过孔和所述半导体有源层接触。这样,在不增加工序的情况下,通过采用过孔连接工艺对刻蚀阻挡层进行刻蚀,使得除与第一过孔和第二过孔相接触的半导体有源层部分外,其余部分均覆盖有刻蚀阻挡层,避免了该半导体有源层因为光照和刻蚀而造成的破坏,进而改善了 TFT 器件的性能,提高了整个基板的良品率,降低了生产成本。

附图说明

[0039] 为了更清楚地说明本发明实施例或现有技术中的技术方案,下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍,显而易见地,下面描述中的附图仅仅是本发明的一些实施例,对于本领域普通技术人员来讲,在不付出创造性劳动的前提下,还可以根据这些附图获得其他的附图。

[0040] 图 1 为现有的 OTFT 阵列基板制造方法的流程示意图;

[0041] 图 2 为现有技术中 OTFT 阵列基板的结构示意图;

[0042] 图 3A 为本发明实施例提供的薄膜晶体管的结构示意图;

[0043] 图 3B 为本发明实施例提供的另一薄膜晶体管的结构示意图;

[0044] 图 4A 为本发明实施例提供的 TFT 阵列基板的结构示意图;

[0045] 图 4B 为本发明实施例提供的另一 TFT 阵列基板的结构示意图;

[0046] 图 5 为本发明实施例提供的制造 TFT 阵列基板的流程示意图;

[0047] 图 6A 为本发明实施例提供的制造 TFT 阵列基板的第一示意图;

[0048] 图 6B 为本发明实施例提供的制造 TFT 阵列基板的第二示意图;

[0049] 图 6C 为本发明实施例提供的制造 TFT 阵列基板的第三示意图;

[0050] 图 6D 为本发明实施例提供的制造 TFT 阵列基板的第四示意图;

- [0051] 图 6E 为本发明实施例提供的制造 TFT 阵列基板的第五示意图；
- [0052] 图 6F 为本发明实施例提供的制造 TFT 阵列基板的第六示意图；
- [0053] 图 6G 为本发明实施例提供的制造 TFT 阵列基板的第七示意图；
- [0054] 图 6H 为本发明实施例提供的制造 TFT 阵列基板的第八示意图；
- [0055] 图 6I 为本发明实施例提供的制造 TFT 阵列基板的第九示意图；
- [0056] 图 6J 为本发明实施例提供的制造 TFT 阵列基板的第十示意图；
- [0057] 图 6K 为本发明实施例提供的制造 TFT 阵列基板的第十一示意图；
- [0058] 图 6L 为本发明实施例提供的制造 TFT 阵列基板的第十二示意图；
- [0059] 图 7 为本发明另一实施例提供的制造 TFT 阵列基板的流程示意图；
- [0060] 图 8A 为本发明另一实施例提供的制造 TFT 阵列基板的第一示意图；
- [0061] 图 8B 为本发明另一实施例提供的制造 TFT 阵列基板的第二示意图；
- [0062] 图 8C 为本发明另一实施例提供的制造 TFT 阵列基板的第三示意图。

具体实施方式

[0063] 下面将结合本发明实施例中的附图,对本发明实施例中的技术方案进行清楚、完整地描述,显然,所描述的实施例仅仅是本发明一部分实施例,而不是全部的实施例。基于本发明中的实施例,本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例,都属于本发明保护的范围。

[0064] 本发明实施例提供一种薄膜晶体管,如图 3A 或 3B 所示,包括透明基板 30、栅极 31、栅绝缘层 32、半导体有源层 33、刻蚀阻挡层 34、源极 35a 和漏极 35b,其中,通过对该刻蚀阻挡层进行构图工艺,该刻蚀阻挡层 34 覆盖半导体有源层 33,且在该刻蚀阻挡层 34 上形成有第一过孔 36a 和第二过孔 36b,该薄膜晶体管的源极 35a 通过该第一过孔 36a 和该半导体有源层 33 接触,该薄膜晶体管的漏极 35b 通过该第二过孔 36b 和该半导体有源层 33 接触。

[0065] 进一步地,该半导体有源层可以是氧化物半导体有源层。

[0066] 更进一步地,针对刻蚀阻挡层 34 的图案提供以下两种方案。

[0067] 第一种方案,如图 3A 所示,该薄膜晶体管上刻蚀阻挡层 34 的外围边缘图案和半导体有源层 33 的图案一致。这样使得可以利用一次构图工艺形成在半导体有源层 33 和未形成过孔 36a、36b 之前的刻蚀阻挡层 34,能够简化工艺。

[0068] 第二种方案,如图 3B 所示,该薄膜晶体管上刻蚀阻挡层 34 覆盖形成半导体有源层 33 之后的整个透明基板。这样在刻蚀形成半导体有源层 33 之后,形成一层刻蚀阻挡薄膜,该刻蚀阻挡薄膜作为未形成过孔 36a、36b 之前的刻蚀阻挡层 34;也就是说,在形成过孔 36a、36b 之前,无需对刻蚀阻挡薄膜进行构图工艺,同样能够简化工艺。

[0069] 本发明提供的薄膜晶体管,由于刻蚀阻挡层能够有效地保护半导体有源层,避免了该半导体有源层因为光照和刻蚀而造成的破坏,进而改善了 TFT 器件的性能,提高了整个基板的良品率,降低了生产成本。

[0070] 本发明实施例提供一种 TFT 阵列基板,如图 4A 或 4B 所示,包括:透明基板 40、栅极金属层 41a、栅绝缘层 42、氧化物半导体有源层 43、刻蚀阻挡层 44、数据线金属层、钝化层 46 和像素电极层 48,其中,该栅极金属层通过构图工艺形成栅极 41a、栅线和栅线引线 41b,

该数据线金属层通过构图工艺形成数据线、薄膜晶体管的源极 45a 和漏极 45b,刻蚀阻挡层 44 形成于氧化物半导体有源层 43 上。

[0071] 通过对该刻蚀阻挡层 44 进行构图工艺,该刻蚀阻挡层 44 覆盖氧化物半导体有源层 43,且在刻蚀阻挡层 44 上形成有第一过孔 47a、第二过孔 47b,薄膜晶体管的源极 45a 通过第一过孔 47a 和氧化物半导体有源层 43 接触,薄膜晶体管的漏极 45b 通过第二过孔 47b 和氧化物半导体有源层 43 接触。

[0072] 较佳的,所述栅线引线 41b 通过第三过孔 47c 与数据线金属层跳层接触。

[0073] 进一步地,所述数据线金属层还包括:位于栅线引线上方的辅助栅线引线 45c;该辅助栅线引线 45c 通过第三过孔 47c 与所述栅线引线 41b 连接形成双层栅线引线。所述辅助栅线引线 45c 位于栅线引线区域,与显示区域中的数据线、源/漏极等结构断开。

[0074] 该第三过孔和辅助栅线引线 45c 位于 TFT 阵列基板的外围布线区域,这样能够降低阵列基板的栅线引线的接触电阻和导通电阻,减少电压降、降低驱动功耗。

[0075] 上述描述仅仅是栅线引线通过第三过孔与数据线金属层跳层接触的一种实现方式,除此之外,还可以是通过该数据线金属层跳层接触,实现数据线金属层与栅线金属层的连接,例如 AMOLED 像素区域的开关薄膜晶体管 (switching TFT) 的漏极与驱动薄膜晶体管 (Driving TFT) 栅极之间的连接方式。

[0076] 更进一步地,针对刻蚀阻挡层 44 的图案提供以下两种方案。

[0077] 第一种方案:如图 4A 所示,该 TFT 阵列基板上刻蚀阻挡层 44 的外围边缘图案和半导体有源层 43 的图案一致。这样使得可以利用一次构图工艺形成在半导体有源层 43 和未形成过孔 47a、47b 之前的刻蚀阻挡层 44,能够简化工艺。

[0078] 第二种方案:如图 4B 所示,该 TFT 阵列基板上刻蚀阻挡层 44 覆盖形成氧化物半导体有源层 43 之后的整个透明基板。这样在刻蚀形成氧化物半导体有源层 43 之后,形成一层刻蚀阻挡薄膜,该刻蚀阻挡薄膜作为未形成过孔 47a、47b 之前的刻蚀阻挡层 44;也就是说,在形成过孔 47a、47b 之前,无需对刻蚀阻挡薄膜进行构图工艺,同样能够简化工艺。

[0079] 本发明提供的 TFT 阵列基板,由于刻蚀阻挡层能够有效地保护氧化物半导体有源层,避免了该氧化物半导体有源层因为光照和刻蚀而造成的破坏,进而改善了 TFT 器件的性能,提高了整个基板的良品率,降低了生产成本。

[0080] 针对以上 TFT 阵列基板在形成氧化物半导体有源层和刻蚀阻挡层的顺序和刻蚀工艺的不同,本发明实施例提供两种 TFT 阵列基板的制造方法。

[0081] 方法一,为制造图 4A 所示的 TFT 阵列基板的方法,参照图 5、图 6A ~ 图 6L 进行说明,其具体步骤,包括:

[0082] S501、在透明基板上形成栅极金属层。

[0083] 如图 6A 所示,在 TFT 的制作过程中,栅极金属层多为采用磁控溅射的方法来制备,电极材料根据不同的器件结构和工艺要求可以进行选择,通常被采用的栅线金属有 Mo, Mo-Al-Mo 合金, Mo/Al-Nd/Mo 叠成结构的电极、Cu 以及金属钛及其合金等。

[0084] S502、对栅极金属层进行构图工艺,形成栅极金属层。

[0085] 如图 6B 所示,通过湿法刻蚀的方式,对栅极金属层进行构图工艺后,形成栅极金属层,该栅极金属层包括栅极 41a、栅线和栅线引线 41b。

[0086] S503、在栅极金属层上形成栅绝缘层。

[0087] 如图 6C 所示,通过工艺成膜前清洗 (Pre-clean),通过等离子体增强化学汽相沉积 (PECVD) 法,在带有栅极金属层的基板上制备栅绝缘层 42,其材料应用比较广泛,如二氧化硅 (SiO_2) 薄膜,氮化硅薄膜 (SiN_x),氮氧化硅薄膜 (SiO_xN_y),氧化铝 (Al_2O_3) 薄膜, TiO_x 薄膜以及符合的多层结构的薄膜。

[0088] S504、对栅绝缘层进行表面处理。

[0089] 在 TFT 的制备过程中,栅绝缘层 42 表面的特性对整个 TFT 的特性的影响起着非常重要的作用,在氧化物薄膜晶体管中尤其显现的更为重要。通常的处理的方法是,采用等离子进行处理或者进行表面修饰。

[0090] S505、在形成栅绝缘层的透明基板上沉积半导体薄膜。

[0091] 如图 6D 所示,在形成栅绝缘层 42 的透明基板 40 上形成半导体薄膜,薄膜晶体管制作最为关键的环节就是氧化物半导体有源层的制作,主要的制作方法有磁控溅射沉积 (Sputter) 以及溶液法等,氧化物半导体可以是铟镓锌氧化物 (IGZO),铟镓锡氧化物 IGTO,铟锌氧化物 (IZO) 等或者几种不同氧化物材料按照不同比例的配合物。

[0092] S506、形成刻蚀阻挡层薄膜。

[0093] 如图 6E 所示,在半导体薄膜上形成刻蚀阻挡层薄膜,其材料因不同的厂家针对各自的工艺要求的不同而不同,通常需用如 SiO_x 、 SiN_x 、 SiO_xN_y 、 Al_2O_3 、 TiO_x 等无机绝缘材料,其目的就是为了减少在数据线金属层及后续膜层图形化的过程中,对半导体薄膜造成伤害。

[0094] S507、对半导体薄膜和刻蚀阻挡层薄膜进行构图工艺。

[0095] 在半导体薄膜和刻蚀阻挡薄膜依次形成之后,通过 SCEM (Single-step Continuous Etch Method,同步连刻工艺) 对两层进行图形化,首先采用氧化物半导体有源层图形化的掩模板对刻蚀阻挡薄膜进行图形化工艺,通常采用干法刻蚀工艺或者湿法刻蚀工艺对刻蚀阻挡薄膜进行构图,形成图 6F 中没有过孔的刻蚀阻挡层 44,在刻蚀阻挡薄膜被刻蚀之后,对半导体有源薄膜进行图形化,形成如图 6F 中所示的氧化物半导体有源层 43; 上述使用一块掩模板,并进行一次曝光,故认为 SCEM 工艺为一次构图工艺。需要说明的是,在该 SCEM 工艺中所使用的掩模板与形成氧化物半导体有源层所使用的掩模板一样,这样,通过该掩模板将刻蚀阻挡层外围边缘刻蚀的图案和氧化物半导体有源层的图案一致。

[0096] 综上所述,此步骤为:在形成有栅绝缘层的透明基板上形成半导体薄膜以及刻蚀阻挡薄膜,并通过一次构图工艺,形成图案一致的氧化物半导体有源层和刻蚀阻挡层。

[0097] S508、采用过孔连接工艺对刻蚀阻挡层进行构图。

[0098] 通过 SCEM 对氧化物半导体有源层 43 和刻蚀阻挡层 44 进行上述 S407 步骤之后,通过过孔连接工艺进行构图,如图 6G 中所示,形成第一过孔 47a、第二过孔 47b 和第三过孔 47c,并且第三过孔 47c 位于该 TFT 阵列基板的外围布线区域。

[0099] 另外,在刻蚀阻挡层图形化处理,由于刻蚀阻挡层的图形已形成,这就决定了在随后工艺完成后形成的 TFT 沟道区的长度和宽度。

[0100] S509、形成数据线金属层。

[0101] 如图 6H 所示,首先,沉积一层数据线金属薄膜,一般采用磁控溅射的方法来形成数据线金属层,材料根据不同的器件结构和工艺要求可以进行选择,通常采用的金属有 Mo, Mo-Al-Mo 合金, Mo/Al-Nd/Mo 叠成结构的电极、Cu 以及金属钛及其合金,ITO 电极, Ti/Al/Ti, Mo/ITO 等,厚度一般采用 100nm-350nm,令其方块电阻保持在一个相对较低的水平,

在数据线金属层形成后,对其进行构图工艺。通过刻蚀的方法对其进行图形化,一般采用湿法刻蚀的方法对其进行图形化,形成数据线、辅助栅线引线(如图6I中的45c所示)、源极(如图6I中的45a)和漏极(如图6I中的45b),其中,辅助栅线引线45c通过第三过孔47c直接与栅线引线41b接触形成双层栅线引线,辅助栅线引线45c位于该TFT阵列基板的外围布线区域,源极45a通过该第一过孔47a和氧化物半导体有源层43接触;漏极45b通过该第二过孔47b和氧化物半导体有源层43接触。

[0102] S510、钝化层的形成和过孔的刻蚀。

[0103] 如图6J所示,在源极45a和漏极45b图形化之后,在整个平面形成一层钝化层46,通常需要用如 SiO_x 、 SiN_x 、 SiO_xN_y 、 Al_2O_3 、 TiO_x 等无机绝缘材料,也可以采用有机绝缘层,如树脂材料和亚克力系材料,在钝化层46形成之后进行过孔的刻蚀工艺,形成的过孔如图6K中的49所示,用于将之后形成的像素电极与漏极接触。

[0104] S511、像素电极层的沉积及构图。

[0105] 如图6L所示,在过孔形成之后,形成像素电极层48,并通过湿法刻蚀的方法对其进行构图工艺,其材料现在广为采用的钢锡氧化物,最终形成如图3A所示的TFT阵列基板。

[0106] 这样,在不增加工序的情况下,通过采用过孔连接工艺对刻蚀阻挡层进行刻蚀,使得除与第一过孔和第二过孔相接触的氧化物半导体有源层部分外,其余部分均覆盖有刻蚀阻挡层,避免了该氧化物半导体有源层因为光照和刻蚀而造成的破坏,进而改善了TFT器件的性能,提高了整个基板的良品率,降低了生产成本。

[0107] 方法二,为制造图4B所示的TFT阵列基板的方法,参照图7,图8A~图8C进行说明,本发明实施例除了刻蚀阻挡层的制作顺序与刻蚀顺序(此处为步骤S706~S708)与以上实施例刻蚀阻挡层的制作顺序与刻蚀顺序(步骤S506~S508)不同外,其余步骤可参考上述实施例。

[0108] 即如图7所示,其步骤包括:

[0109] S701、在透明基板上形成栅极金属层。

[0110] S702、对栅极金属层进行构图工艺,形成栅极金属层。

[0111] S703、在栅极金属层上形成栅绝缘层。

[0112] S704、对栅绝缘层进行表面处理。

[0113] S705、在形成栅绝缘层的透明基板上形成半导体薄膜。

[0114] S706、通过构图工艺形成氧化物半导体有源层。

[0115] 如图8A所示,主要通过湿法刻蚀或者干法刻蚀对半导体有源薄膜进行构图工艺,形成氧化物半导体有源层43,因工艺要求不同可以选择不同的刻蚀方法。

[0116] S707、形成刻蚀阻挡层薄膜。

[0117] 如图8B所示,在氧化物半导体有源层43上直接形成刻蚀阻挡层薄膜,其材料因不同的厂家针对各自的工艺要求的不同而不同,通常需要用如 SiO_x 、 SiN_x 、 SiO_xN_y 、 Al_2O_3 、 TiO_x 等无机绝缘材料,其目的就是为了减少在数据线金属层图形化的过程中,对半导体薄膜造成伤害。

[0118] 其中,刻蚀阻挡薄膜覆盖形成所述氧化物半导体有源层之后的整个透明基板。

[0119] S708、对刻蚀阻挡薄膜采用过孔连接工艺进行图形化。

[0120] 在完成上述S707刻蚀阻挡薄膜制备过程之后,通过过孔连接工艺对刻蚀阻挡薄

膜进行图形化,如图 8C 所示。形成刻蚀阻挡层 44。

[0121] 需要说明的是,该过孔连接工艺中用来刻蚀刻蚀阻挡层的掩膜板与以往工艺过程中所提到的刻蚀阻挡层的掩膜板有所不同,本发明中的刻蚀阻挡层的掩膜板是一种过孔工艺过程,通过该掩膜板将数据线引线与栅线引线接触的刻蚀阻挡层区域和栅绝缘层区域(即图 7C 中 47c 的区域)以及源、漏极与氧化物半导体有源层接触的刻蚀阻挡层区域(即图 7C 中 47a 和 47b 的区域)刻蚀掉,其他所述刻蚀阻挡层区域保留。

[0122] 另外,在刻蚀阻挡层图形化处理,由于刻蚀阻挡层的图形已形成,这就决定了在随后工艺完成后形成的 TFT 沟道区的长度和宽度。

[0123] S709、形成数据线金属层。

[0124] S710、钝化层的形成和过孔工艺。

[0125] S711、像素电极层的形成及构图。

[0126] 最终形成如图 4B 所示的 TFT 阵列基板。

[0127] 这样,在不增加工序的情况下,通过采用过孔连接工艺对刻蚀阻挡层进行刻蚀,使得除与第一过孔和第二过孔相接触的氧化物半导体有源层部分外,其余部分均覆盖有刻蚀阻挡层,避免了该氧化物半导体有源层因为光照和刻蚀而造成的破坏,进而改善了 TFT 器件的性能,提高了整个基板的良品率,降低了生产成本。

[0128] 同时本发明提供一种显示器件,所述显示器件,包含以上所述的 TFT 阵列基板,具体可以是液晶显示器、OLED 显示器、有源电子纸显示器及其它使用上述阵列基板的显示装置。

[0129] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

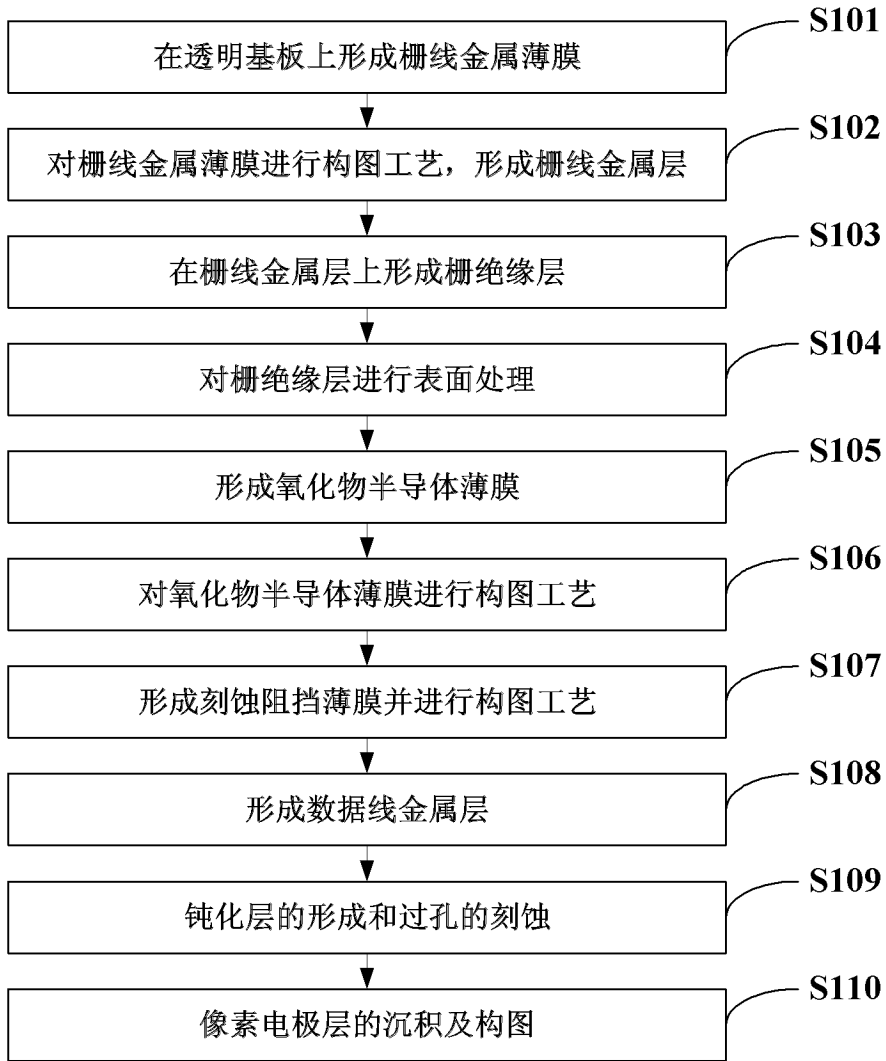


图 1

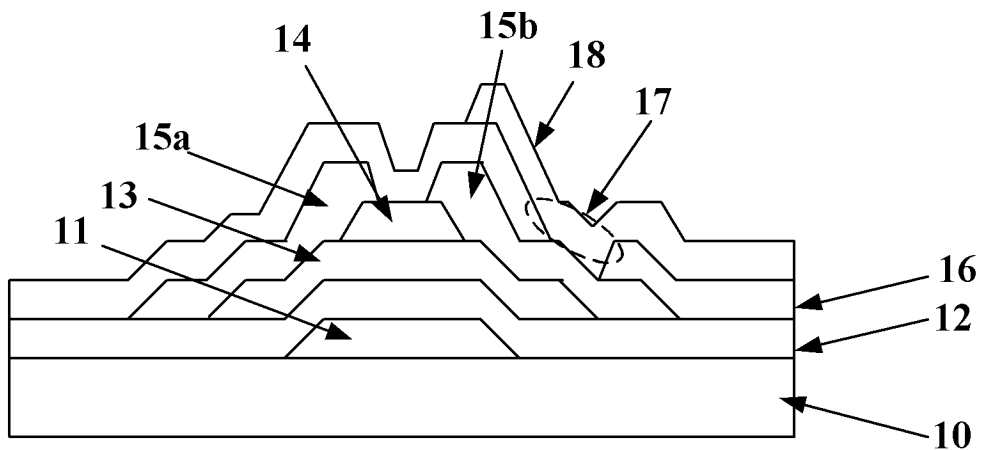


图 2

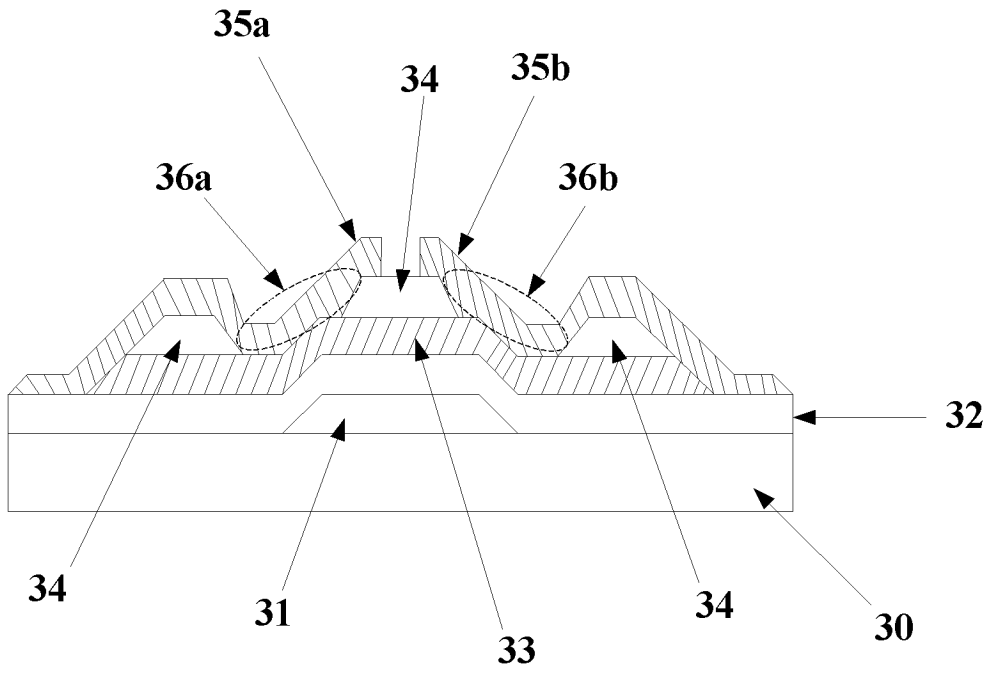


图 3A

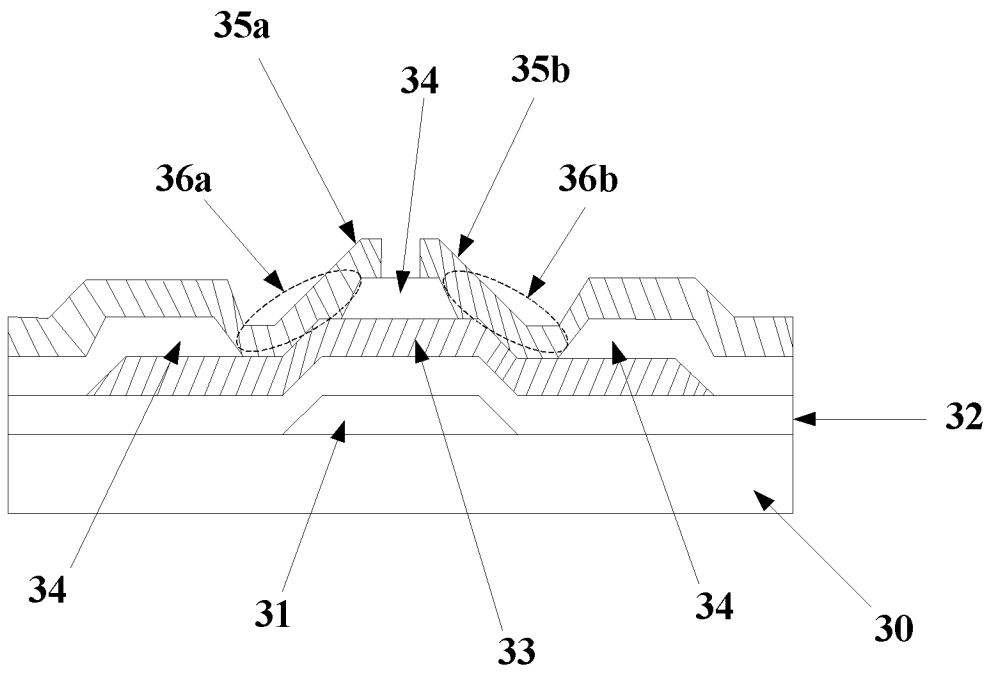


图 3B

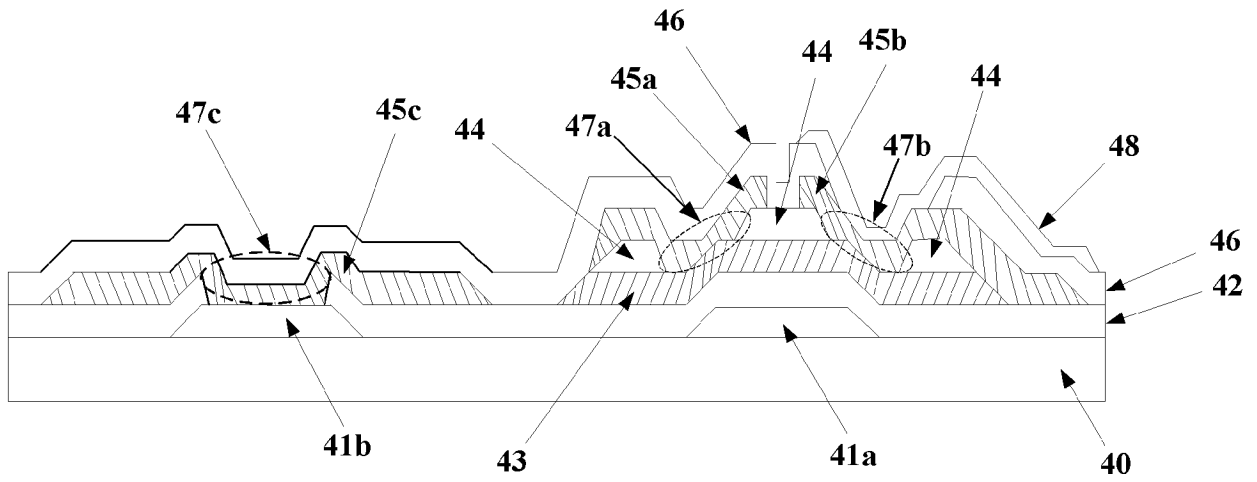


图 4A

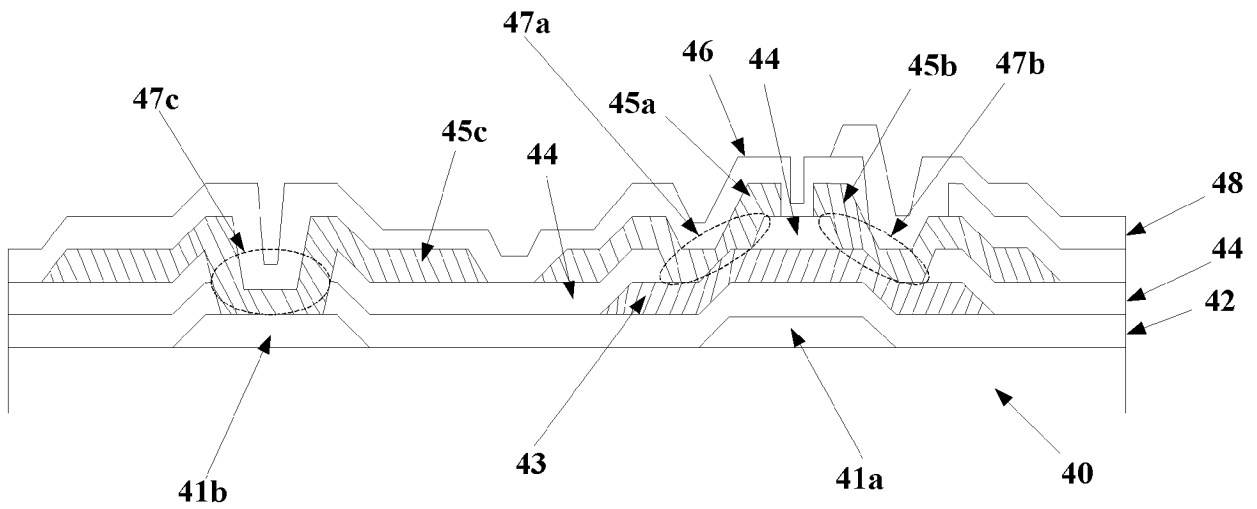


图 4B



图 5

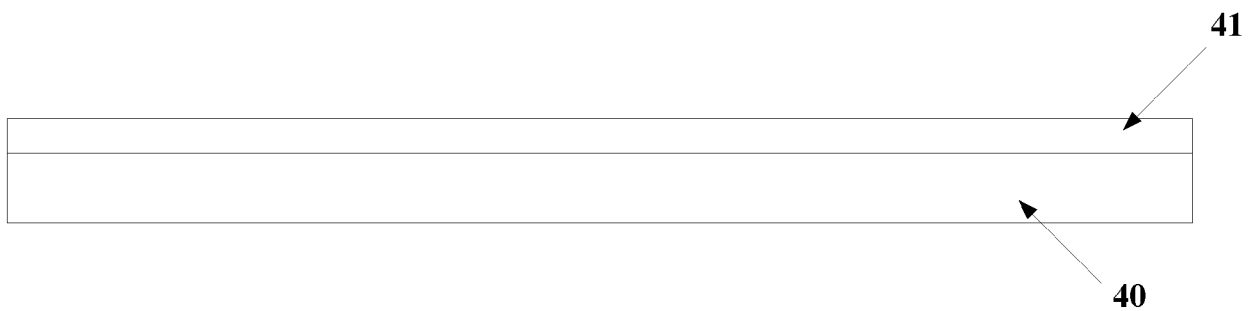


图 6A

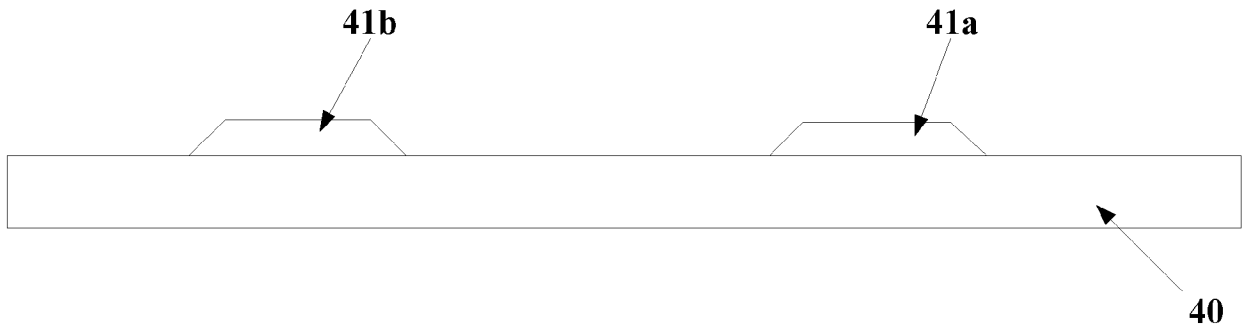


图 6B

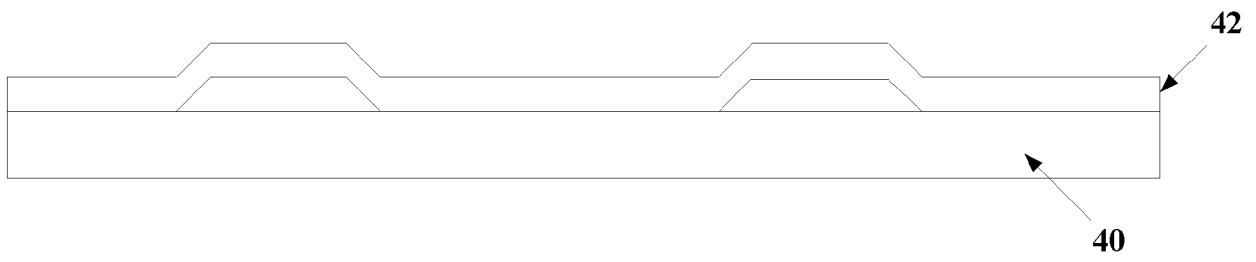


图 6C

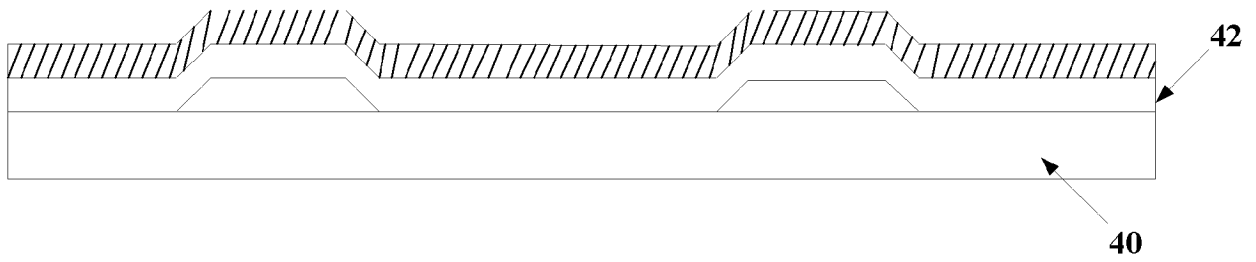


图 6D

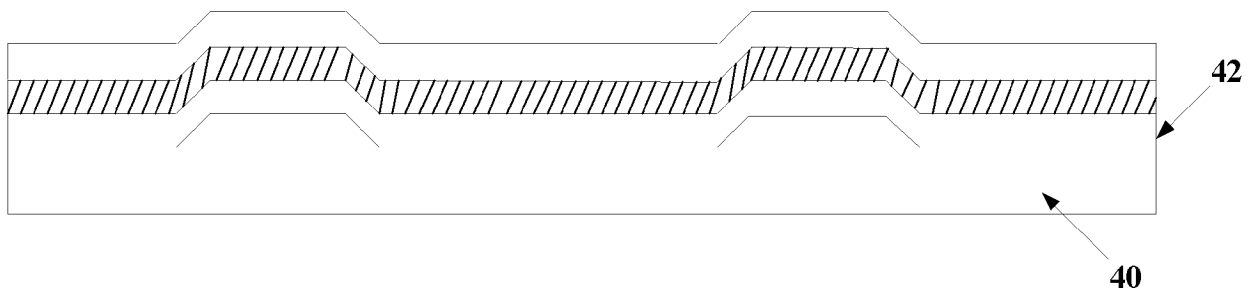


图 6E

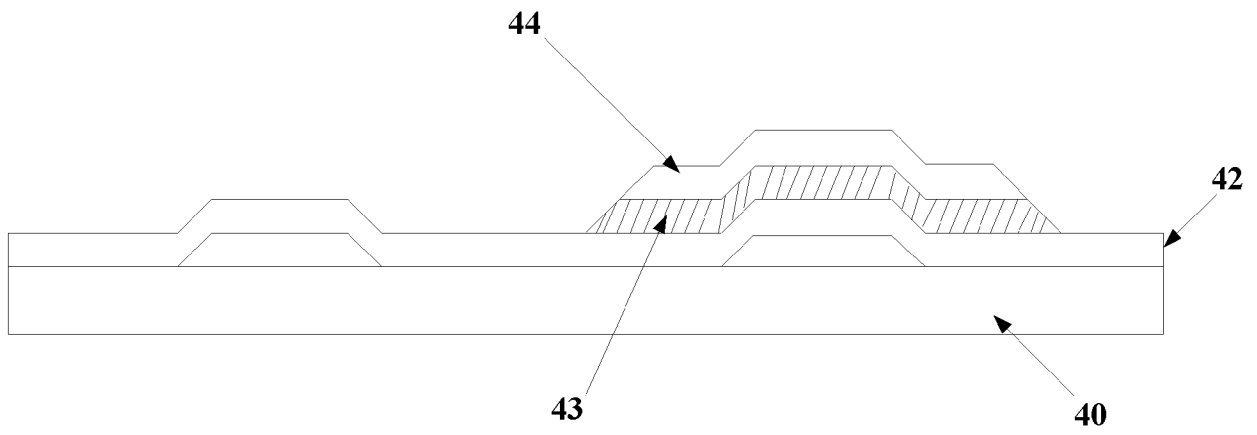


图 6F

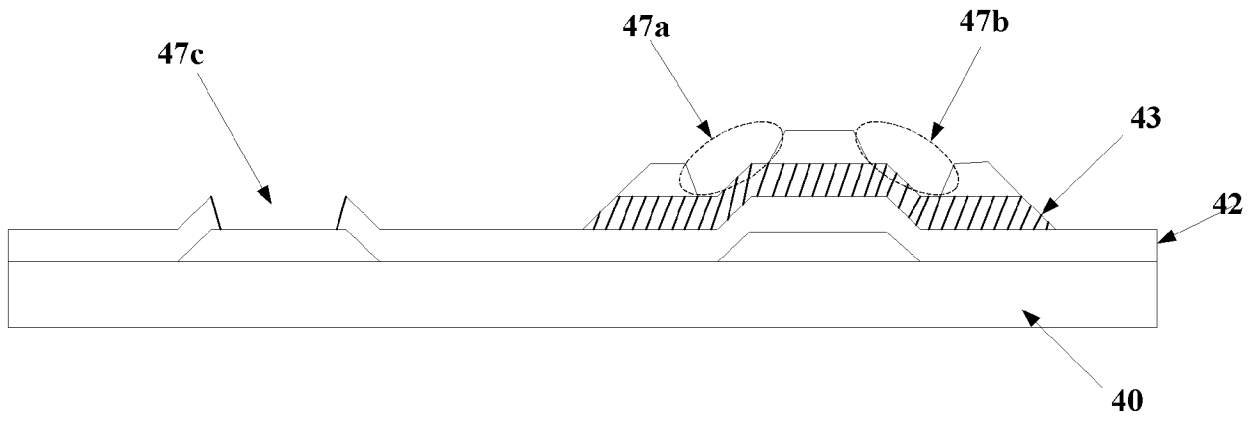


图 6G

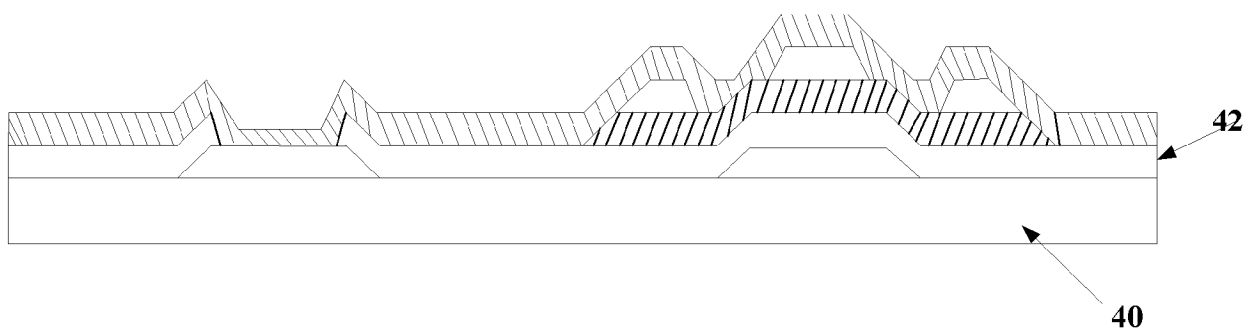


图 6H

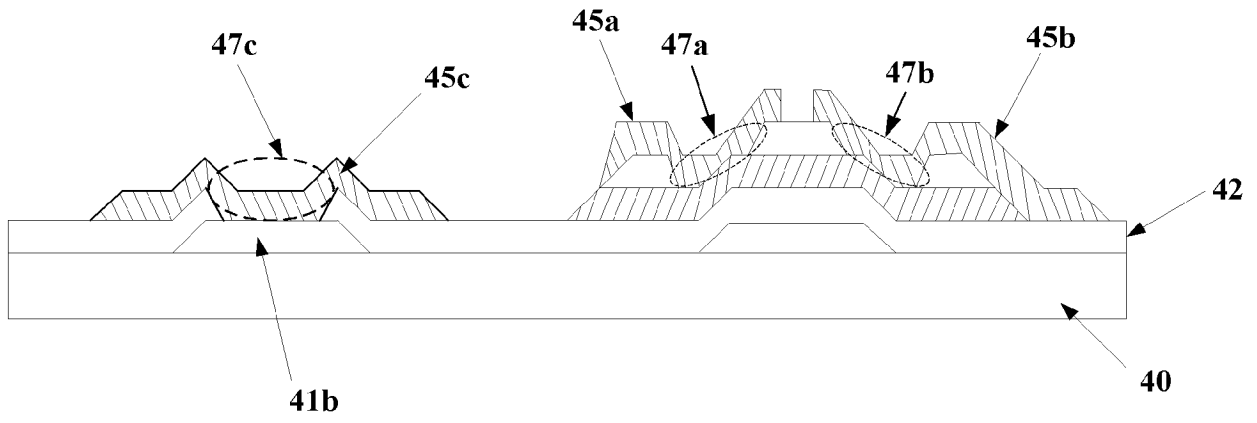


图 6I

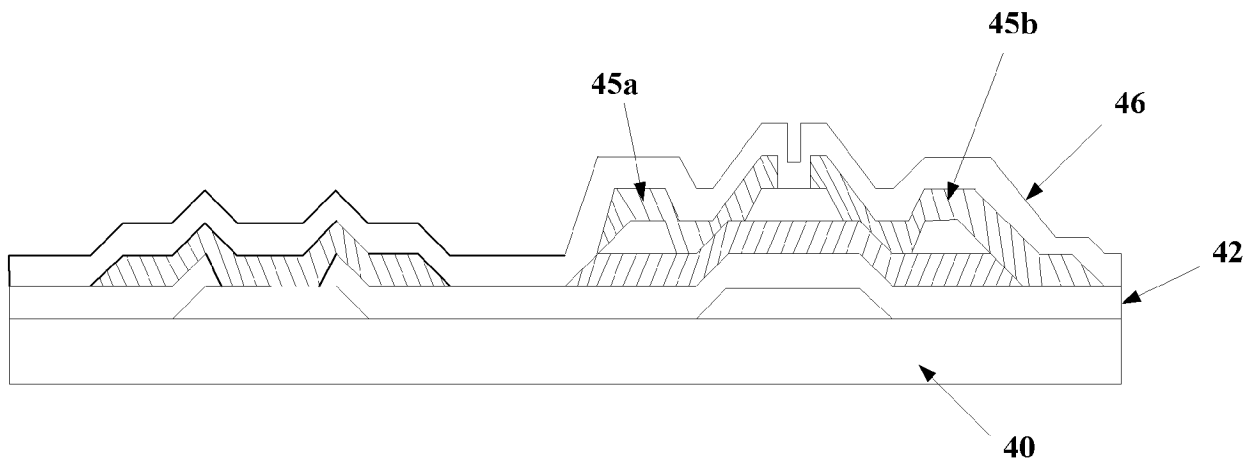


图 6J

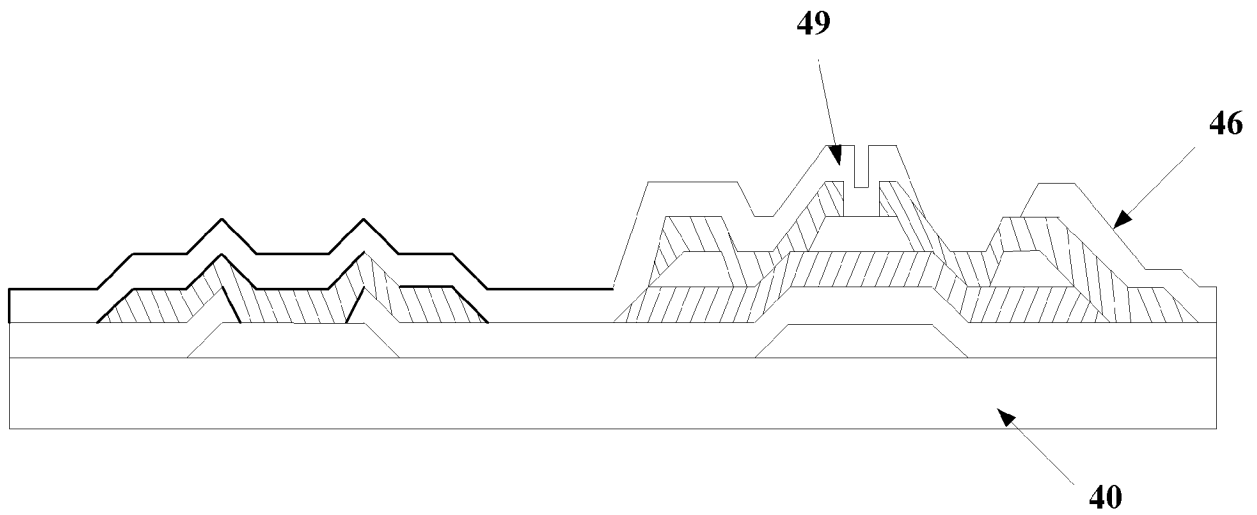


图 6K

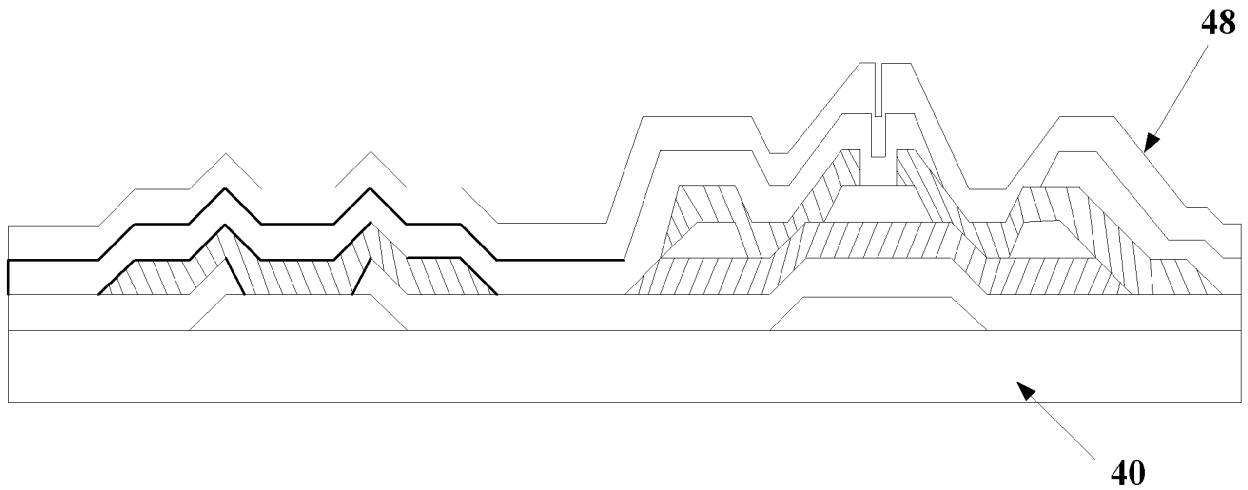


图 6L

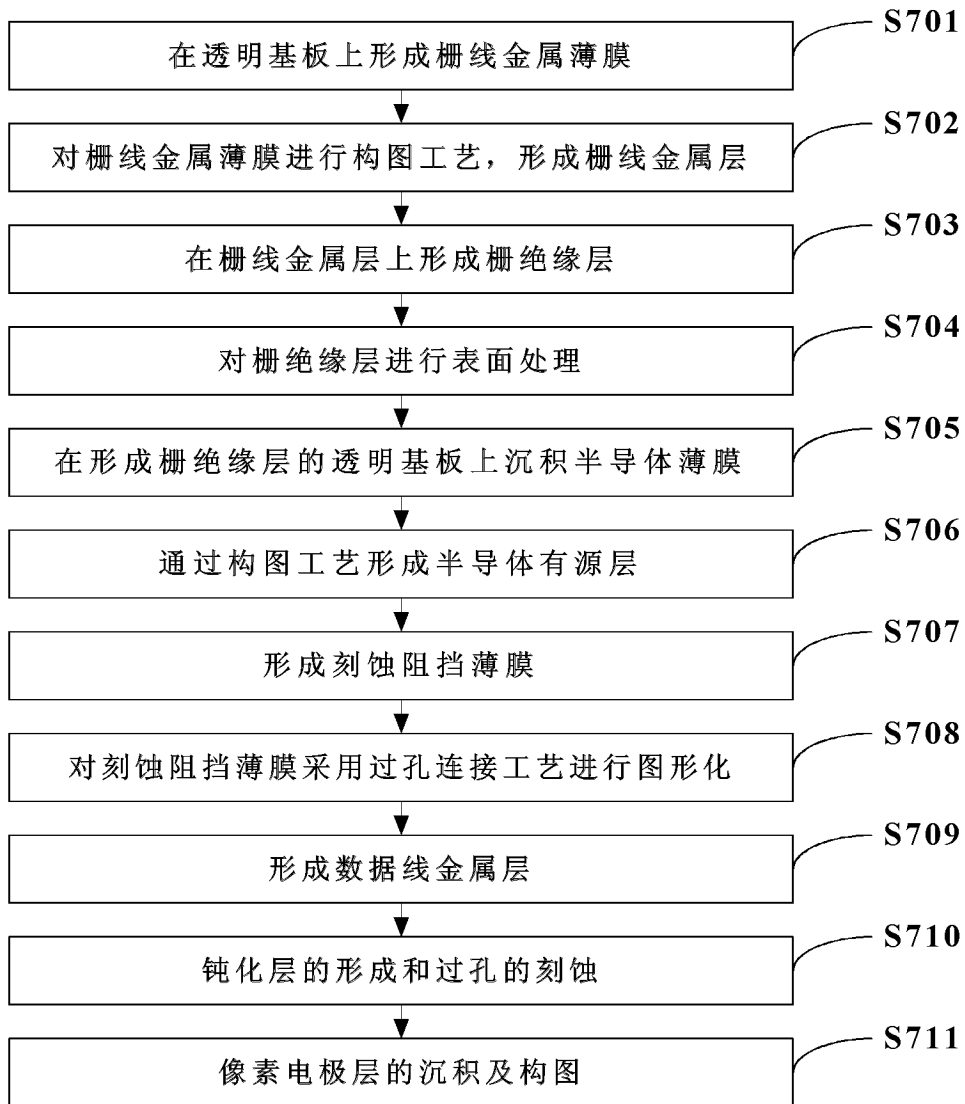


图 7

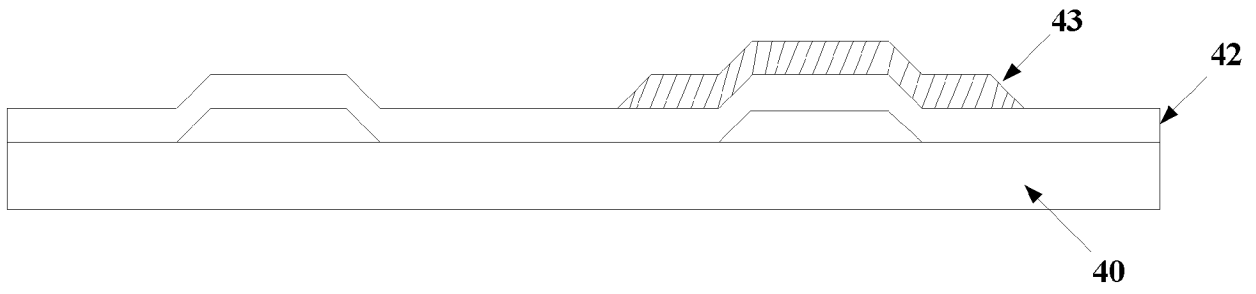


图 8A

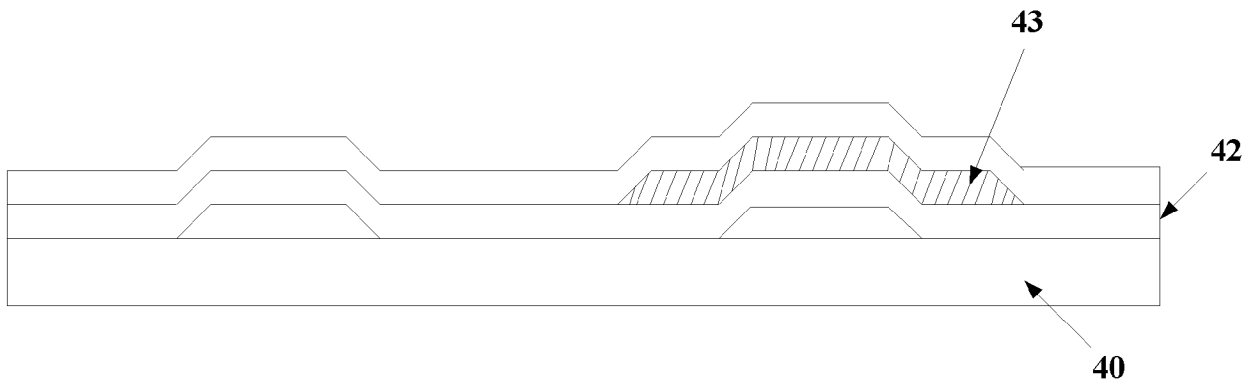


图 8B

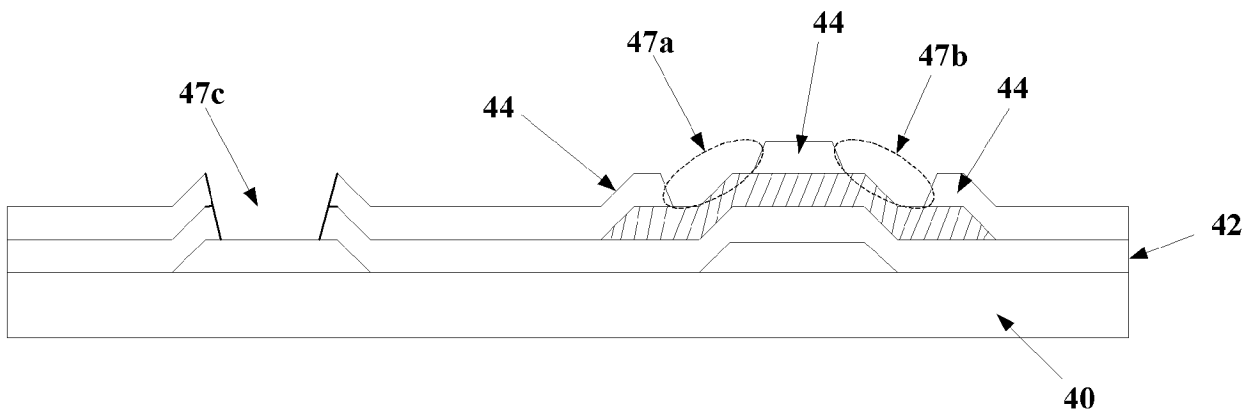


图 8C