



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl.

H04L 27/34 (2006.01)

(45) 공고일자

2007년02월20일

(11) 등록번호

10-0684213

(24) 등록일자

2007년02월12일

(21) 출원번호	10-2002-7006550	(65) 공개번호	10-2002-0068353
(22) 출원일자	2002년05월22일	(43) 공개일자	2002년08월27일
심사청구일자	2005년11월18일		
번역문 제출일자	2002년05월22일		
(86) 국제출원번호	PCT/US2000/032010	(87) 국제공개번호	WO 2001/39455
국제출원일자	2000년11월22일	국제공개일자	2001년05월31일

(81) 지정국

국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아 헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 리히텐슈타인, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬랜드, 일본, 캐냐, 키르키즈스탄, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 리비이라, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아공화국, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크멘, 터키, 트리니다드토바고, 우크라이나, 우간다, 미국, 우즈베키스탄, 베트남, 폴란드, 포르투칼, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 아랍에미리트, 안티구아바부다, 코스타리카, 도미니카, 알제리, 모로코, 탄자니아, 남아프리카, 벨리제, 모잠비크, 에콰도르, 필리핀,

AP ARIPO특허 : 캐냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 시에라리온, 가나, 감비아, 짐바브웨,

EA 유라시아특허 : 아르메니아, 아제르바이잔, 벨라루스, 키르키즈스탄, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크멘,

EP 유럽특허 : 오스트리아, 벨기에, 스위스, 리히텐슈타인, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 핀란드, 사이프러스,

OA OAPI특허 : 부르키나파소, 베닌, 중앙아프리카, 콩고, 코트디브와르, 카메룬, 가봉, 기니, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기니 비사우, 적도 기니,

(30) 우선권주장

60/167,021

1999년11월23일

미국(US)

(73) 특허권자

톰슨 라이센싱

프랑스 세데 볼로뉴 케아 르 갈로 46

(72) 발명자

세틀포리스트티모시

미국, 인디애나46278, 인디애나폴리스, 페리어드라이브7618

크라우스피터토마스

미국, 인디애나47909, 라파예트, 힐사이드드라이브4313

라마스와미쿠마르

미국, 인디애나46240, 인디애나폴리스, 컬리지드라이브수트비, 9417

(74) 대리인 문경진
김학수

심사관 : 박위규

전체 청구항 수 : 총 19 항

(54) 계층적 QAM 송신 시스템을 위한 에러 검출/정정 코딩

(57) 요약

제 1 및 제 2 에러 검출/정정 회로에 의해 사용되는 각 코드의 파워는 제 1 데이터 스트림의 코딩된 비트 에러율이 제 2 데이터 스트림의 코딩된 비트 에러율에 보다 근접하게 매치되도록 설정된다. 계층적 QAM 시스템에 의해 상대적 성균 점들을 매립(embed)시켜 서로 다른 소스의 송신을 가능하게 된다. 계층적 QAM 송신기는 제 1 검출/정정 파워를 가지는 코드를 사용하여 제 1 데이터 스트림을 인코딩하고 제 2 검출/정정 파워를 가지는 코드를 사용하여 제 2 데이터 스트림을 인코딩 한다.

대표도

도 4

특허청구의 범위

청구항 1.

계층적 QAM 송신 시스템으로서,

제 1 (데이터 1) 데이터 스트림을 나타내며, 코딩되지 않은 제 1 비트 에러율 성능을 가지는, 레벨 1 신호와, 제 2 데이터 스트림(데이터 2)을 나타내며, 상기 제 1 비트 에러율 성능보다 더 낮은 코딩되지 않은 제 2 비트 에러율 성능을 가지는, 레벨 2 신호를 포함하는 계층적 QAM 신호를 송신하기 위한, 제 1 (데이터 1) 및 제 2 (데이터 2) 데이터 스트림에 응답하는, 계층적 QAM 송신기(100)와;

상기 계층적 QAM 송신기(100)에 연결되며, 상기 계층적 QAM 신호를 수신하고 수신된 제 1 (데이터 1') 및 제 2 (데이터 2') 데이터 스트림을 생성하기 위한 계층적 QAM 수신기(300)와;

제 1 검출/정정 파워를 가지는 코드에 의해 상기 제 1 데이터 스트림(데이터 1)을 인코딩하기 위해, 상기 제 1 데이터 스트림(데이터 1)을 처리하는, 제 1 에러 검출/정정 회로(102, 304)와;

제 2 에러 검출/정정 파워를 가지는 코드에 의해 상기 제 2 데이터 스트림(데이터 2)을 인코딩하기 위해, 상기 제 2 데이터 스트림(데이터 2)을 처리하는, 제 2 에러 검출/정정 회로(108, 312)를 포함하는, 계층적 QAM 송신 시스템에 있어서,

상기 제 1 데이터 스트림의 코딩되지 않은 비트 에러율 성능이 상기 제 2 데이터 스트림의 코딩되지 않은 비트 에러율 성능에 근접한 것보다 상기 제 1 데이터 스트림의 코딩된 비트 에러율 성능이 상기 제 2 데이터 스트림의 코딩된 비트 에러율 성능에 보다 더 근접한 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 2.

제 1 항에 있어서, 상기 계층적 QAM 수신기(300)는,

상기 계층적 QAM 송신기(100)에 연결되며, 상기 계층적 QAM 신호를 수신하기 위한 입력 단자와,

수신된 제 1 데이터 스트림(데이터 1')을 생성하기 위한 제 1 출력 단자와 수신된 제 2 데이터 스트림(데이터 2')을 생성하기 위한 제 2 출력 단자를 포함하며,

여기서, 상기 제 1 에러 검출/정정 회로(102, 304)는, 인코딩된 제 1 데이터 스트림(데이터 1')을 디코딩하기 위해, 상기 계층적 QAM 수신기(300)의 제 1 출력 단자와 입력 단자 사이에 연결된, 제 1 에러 검출/정정 디코더(304)를 포함하며,

상기 제 2 에러 검출/정정 회로(108, 312)는, 인코딩된 제 2 데이터 스트림(데이터 2')을 디코딩하기 위해, 입력 단자와 제 2 출력 단자 사이에 연결된, 제 2 에러 검출/정정 디코더(312)를 포함하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 3.

제 2 항에 있어서, 상기 제 1 (데이터 1) 및 제 2 (데이터 2) 데이터 스트림은 각각 서로다른 콘볼루션 코드(convolutional codes)로 인코딩되며,

상기 제 1 및 제 2 에러 검출/정정 디코더(304, 312)는 서로다른 콘볼루션 코드로 인코딩된 데이터를 각각 디코딩하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 4.

제 3 항에 있어서, 상기 제 1 에러 검출/정정 회로(102, 304)는 1/2의 율, 제한 길이(constraint length) 7의, 7/8의 율로 평처링(punctured)된, 콘볼루션 코드로 상기 제 1 데이터 스트림을 인코딩하며,

상기 제 2 에러 검출/정정 회로(108, 312)는 1/2의 율, 제한 길이 7의, 콘볼루션 코드로 상기 제 2 데이터 스트림을 인코딩하며,

여기서, 상기 제 1 에러 검출/정정 디코더(304)는 1/2의 율, 제한 길이 7의, 7/8의 비율로 평처링된, 콘볼루션 코드로 상기 제 1 데이터 스트림을 디코딩하며,

상기 제 2 에러 검출/정정 디코더(312)는 1/2의 율, 제한길이 7의, 콘볼루션 코드로 상기 제 2 데이터 스트림을 디코딩하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 5.

제 1 항에 있어서, 상기 계층적 QAM 송신기(100)는,

상기 제 1 데이터 스트림(데이터 1)의 소스에 연결된 제 1 입력 단자와, 상기 제 2 데이터 스트림(데이터 2)의 소스에 연결된 제 2 입력 단자와,

상기 계층적 QAM 수신기(300)에 연결되며 상기 계층적 QAM 신호를 생성하기 위한 출력 단자를 포함하며,

여기서 상기 제 1 에러 검출/정정 회로(102, 304)는, 제 1 에러 검출/정정 파워를 가지는 제 1 에러 검출/정정 코드를 사용하여 상기 제 1 데이터 스트림(데이터 1)을 인코딩하기 위해, 상기 계층적 QAM 송신기(100)의 출력 단자와 제 1 입력 단자 사이에 연결된, 제 1 에러 검출/정정 인코더(102)를 포함하며,

상기 제 2 에러 검출/정정 회로(108, 312)는, 상기 제 1 에러 검출/정정 코드의 파워보다 더 큰 제 2 에러 검출/정정 파워를 가지는 제 2 에러 검출/정정 코드를 사용하여 상기 제 2 데이터 스트림(데이터 2)을 인코딩하기 위해, 상기 계층적 QAM 송신기(100)의 출력 단자와 제 2 입력 단자 사이에 연결된, 제 2 에러 검출/정정 인코더(108)를 포함하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 6.

제 5 항에 있어서, 상기 제 1 (102) 및 제 2 (108) 에러 검출/정정 인코더는 각각 서로 다른 콘볼루션 코드로 인코딩하는 콘볼루션 코드 인코더인 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 7.

제 6 항에 있어서, 상기 제 1 에러 검출/정정 인코더(102)는 1/2의 비율, 제한 길이 7의, 7/8의 비율로 평쳐링된, 콘볼루션 코드로 인코딩하며,

상기 제 2 에러 검출/정정 인코더(108)는 1/2의 비율, 제한 길이 7의, 콘볼루션 코드로 인코딩하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 8.

제 5 항에 있어서, 상기 계층적 QAM 수신기(300)는,

상기 계층적 QAM 송신기(100)에 연결되며, 상기 계층적 QAM 신호를 수신하기 위한 입력 단자와,

수신된 제 1 데이터 스트림(데이터 1')을 생성하기 위한 제 1 출력 단자와 수신된 제 2 데이터 스트림(데이터 2')을 생성하기 위한 제 2 출력 단자를 포함하며,

여기서, 상기 제 1 에러 검출/정정 회로(102, 304)는 인코딩된 제 1 데이터 스트림을 디코딩하기 위해, 상기 제 1 출력 단자(데이터 1')와 입력 단자 사이에 연결된, 제 1 에러 검출/정정 디코더(304)를 더 포함하며,

상기 제 2 에러 검출/정정 회로(108, 312)는 인코딩된 제 2 데이터 스트림을 디코딩하기 위해, 상기 제 2 출력 단자(데이터 2")와 입력 단자 사이에 연결된, 제 2 에러 검출/정정 디코더(312)를 더 포함하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 9.

제 8 항에 있어서, 상기 제 1 (102) 및 제 2 (108) 에러 검출/정정 인코더는 각각 서로 다른 콘볼루션 코드로 인코딩하는 콘볼루션 코드 인코더이며,

상기 제 1 (304) 및 제 2 (312) 에러 검출/정정 디코더는 상기 제 1 및 제 2 에러 검출/정정 인코더에 의해 각각 인코딩된 데이터를 디코딩하는 콘볼루션 디코더인 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 10.

제 9 항에 있어서, 상기 제 1 에러 검출/정정 인코더(102)는, 1/2의 비율, 제한 길이 7의, 7/8의 비율로 평쳐링된, 콘볼루션 코드로 인코딩하며, 상기 제 1 에러 검출/정정 디코더(304)는 1/2의 비율, 제한 길이 7의, 7/8의 비율로 평쳐링된, 콘볼루션 코드로 디코딩하며,

상기 제 2 에러 검출/정정 인코더(108)는 1/2의 비율, 제한 길이 7의, 콘볼루션 코드로 인코딩하며. 상기 제 2 에러 검출/정정 디코더(312)는 1/2의 비율, 제한 길이 7의, 콘볼루션 코드로 디코딩하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 11.

제 8 항에 있어서, 지상 국으로부터 신호를 수신하며 상기 신호를 수신 국으로 방송하기 위한 위성(200)을 더 포함하며, 여기서,

상기 계층적 QAM 송신기(100)는 상기 QAM 신호를 상기 위성으로 송신하기 위해, 상기 계층적 QAM 송신기의 출력 단자에 연결된 위성 지상국 송신 안테나를 더 포함하며,

상기 계층적 QAM 수신기(300)는 상기 위성으로부터 상기 QAM 신호를 수신하기 위해, 상기 계층적 QAM 수신기의 입력 단자에 연결된 위성 수신 안테나를 더 포함하는 것을 더 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 12.

계층적 QAM 송신 시스템으로서,

제 1 (데이터 1) 및 제 2 (데이터 2) 데이터 스트림의 소스와;

제 1 데이터 스트림(데이터 1)을 나타내며, 코딩되지 않은 제 1 비트 에러율 성능을 가지는, 레벨 1 신호와, 제 2 데이터 스트림(데이터 2)을 나타내며, 상기 코딩되지 않은 제 1 비트 에러율 성능보다 더 낮은 코딩되지 않은 제 2 비트 에러율 성능을 가지는, 레벨 2 신호를 포함하는 계층적 QAM 신호를 송신하기 위해, 제 1 (데이터 1) 및 제 2 (데이터 2) 데이터 스트림에 응답하는, 계층적 QAM 송신기(100)와;

제 1 검출/정정 파워를 가지는 코드에 의해 상기 제 1 데이터 스트림을 인코딩하기 위해, 상기 제 1 데이터 스트림을 처리하는, 제 1 에러 검출/정정 회로(102)와;

제 2 에러 검출/정정 파워를 가지는 코드에 의해 상기 제 2 데이터 스트림을 인코딩하기 위해, 상기 제 2 데이터 스트림을 처리하는, 제 2 에러 검출/정정 회로(108)를 포함하는, 계층적 QAM 송신 시스템에 있어서,

상기 코딩되지 않은 제 1 비트 에러율 성능이 상기 코딩되지 않은 제 2 비트율 성능에 근접한 것보다도 상기 제 1 데이터 스트림의 코딩된 비트 에러율 성능이 상기 제 2 데이터 스트림의 코딩된 비트 에러율 성능보다 근접한 것을 특징으로 하는,

계층적 QAM 송신 시스템.

청구항 13.

제 12 항에 있어서, 상기 계층적 QAM 송신기는,

상기 제 1 데이터 스트림(데이터 1)의 소스에 연결된 제 1 입력 단자와, 상기 제 2 데이터 스트림(데이터 2)의 소스에 연결된 제 2 입력 단자와,

상기 계층적 QAM 신호를 생성하기 위한 출력 단자를 포함하며,

여기서 상기 제 1 에러 검출/정정 회로(102)는, 제 1 에러 검출/정정 파워를 가지는 에러 검출/정정 코드를 사용하여 상기 제 1 데이터 스트림을 인코딩하기 위해, 상기 계층적 QAM 송신기의 출력 단자와 제 1 입력 단자 사이에 연결된, 제 1 에러 검출/정정 인코더(102)를 포함하며,

상기 제 2 에러 검출/정정 회로(108)는, 상기 제 1 에러 검출/정정 파워보다 더 큰 제 2 에러 검출/정정 파워를 가지는 에러 검출/정정 코드를 사용하여 상기 제 2 데이터 스트림을 인코딩하기 위해, 상기 계층적 QAM 송신기의 출력 단자와 제 2 입력 단자 사이에 연결된, 제 2 에러 검출/정정 인코더(108)를 포함하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 14.

제 13 항에 있어서, 상기 제 1 (102) 및 제 2 (108) 에러 검출/정정 인코더는 각각 서로 다른 콘볼루션 코드로 인코딩하는 콘볼루션 코드 인코더인 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 15.

제 14 항에 있어서, 상기 제 1 에러 검출/정정 인코더(102)는 1/2의 비율, 제한 길이 7의, 7/8의 비율로 평처링된, 콘볼루션 코드로 인코딩하며,

상기 제 2 에러 검출/정정 인코더(108)는 1/2의 비율, 제한 길이 7의, 콘볼루션 코드로 인코딩하는 것을 특징으로 하는, 계층적 QAM 송신 시스템.

청구항 16.

계층적 QAM 수신 시스템으로서,

코딩되지 않은 제 1 비트 에러율 성능을 가지며, 제 1 에러 검출/정정 파워를 가지는 제 1 코드에 의해 인코딩된, 제 1 데이터 스트림을 나타내는, 레벨 1 신호와, 상기 제 1 비트 에러율 성능보다 더 낮은 코딩되지 않은 제 2 비트 에러율 성능을 가지며, 제 2 에러 검출/정정 파워를 가지는 제 2 코드에 의해 인코딩된, 제 2 데이터 스트림을 나타내는, 레벨 2 신호를 포함하는 계층적 QAM 신호의 소스와;

상기 계층적 QAM 송신기에 연결되며, 상기 계층적 QAM 신호를 수신하고 수신된 제 1 (데이터 1') 및 제 2 (데이터 2') 데이터 스트림을 생성하기 위해, 계층적 QAM 수신기(300)를 포함하는, 계층적 QAM 수신 시스템에 있어서,

상기 코딩되지 않은 제 1 비트 에러율 성능이 상기 코딩되지 않은 제 2 비트 에러율 성능에 근접한 것보다도 상기 제 1 데이터 스트림의 코딩된 비트 에러율 성능이 상기 제 2 데이터 스트림의 코딩된 비트 에러율 성능에 더 근접한 것을 특징으로 하는, 계층적 QAM 수신 시스템.

청구항 17.

제 16 항에 있어서, 상기 계층적 QAM 수신기는,

상기 계층적 QAM 신호 소스에 연결되며, 상기 계층적 QAM 신호를 수신하기 위한 입력 단자와;

수신된 제 1 데이터 스트림을 생성하기 위한 제 1 출력 단자(데이터 1')와, 수신된 제 2 데이터 스트림을 생성하기 위한 제 2 출력 단자(데이터 2')와;

입력 단자와 제 1 출력 단자(데이터 1') 사이에 연결되며, 인코딩된 제 1 데이터 스트림을 디코딩하기 위한 제 1 에러 검출/정정 디코더(304)와;

입력 단자와 제 2 출력 단자(데이터 2') 사이에 연결되며, 인코딩된 제 2 데이터 스트림을 디코딩하기 위한 제 2 에러 검출/정정 디코더(312)를 포함하는 것을 특징으로 하는, 계층적 QAM 수신 시스템.

청구항 18.

제 17 항에 있어서, 상기 제 1 및 제 2 데이터 스트림은 각각 서로 다른 콘볼루션 코드로 인코딩되며,

상기 제 1 (304) 및 제 2 (312) 에러 검출/정정 디코더는 상기 서로 다른 콘볼루션 코드로 인코딩된 데이터를 각각 디코딩하는 것을 특징으로 하는, 계층적 QAM 수신 시스템.

청구항 19.

제 18 항에 있어서,

상기 제 1 데이터 스트림은 1/2의 비율, 제한 길이 7의, 7/8의 비율로 평처링(punctured)된, 콘볼루션 코드로 인코딩되며,

상기 제 2 데이터 스트림은 1/2의 비율, 제한 길이 7의, 콘볼루션 코드로 인코딩되며, 여기서,

상기 제 1 에러 정정/검출 디코더(304)는 1/2의 비율, 제한 길이 7의, 7/8의 비율로 평처링된, 콘볼루션 코드로 상기 제 1 데이터 스트림을 디코딩하며,

상기 제 2 에러 검출/정정 디코더(312)는 1/2의 비율, 제한길이 7의, 콘볼루션 코드로 상기 제 2 데이터 스트림을 디코딩하는 것을 특징으로 하는,

계층적 QAM 수신 시스템.

명세서

기술분야

본 발명은 계층적 직교 진폭 변조 송신 시스템에 관한 것이다.

배경기술

계층적 직교 진폭 변조(QAM : quadrature amplitude modulation) 송신 시스템은 잘 알려져 있다. 예를 들어, 1999년 10월 12일에 라마스와미(Ramaswamy)에 허여된, US 특허 5,966,412는, 보다 진보된 수신기에 의해 수신 가능하도록, 보다 고속의 데이터 속도 또는 보다 고정밀의 데이터를 제공하기 위해, 추가 데이터 스트림을 동시에 더 가능하게 하면서도 구직교 위상 이동 키(QPSK : quadrature phase shift keyed) 방식의 수신기와 구식으로 호환가능하게 유지될 수 있는 변조 시스템을 개시한다. 도 1은 이 특허에 개시된 바와 같은 계층적 QAM 송신 시스템을 도시하는 블록도이다. 도 1은 송신 채널(200)을 통해 데이터 수신기(300)에 연결된 데이터 송신기(100)를 개시한다.

도 1에서, 제 1 입력 단자(데이터 1)는 제 1 데이터 신호의 소스(도시되지 않음)에 연결되고, 제 2 입력 단자(데이터 2)는 제 2 데이터 신호의 소스(도시되지 않음)에 연결된다. 제 1 및 제 2 데이터 신호는 개별적이고 독립적인 데이터를 나타낼 수도 있고, 또는 {송신 시스템의 스루풋(throughput)을 증가시키기 위해} 동일한 데이터 신호의 각 부분 또는 (아래에 보다 자세하게 기술된 바와 같이, 혼존하는 구 수신기와 구식으로 호환 가능하게 유지하면서도 개선된 신호를 송신하기 위해) 동일한 데이터 신호의 기본 데이터 부분과 보충 데이터 부분을 운반하는 신호들과 같은 관련 데이터 신호들을 나타낼

수도 있다. 제 1 입력 단자(데이터 1)는 제 1 에러 검출/정정 인코더(102)의 입력 단자에 연결된다. 제 1 인코더(102)의 출력 단자는 레벨 1 QPSK 변조기(104)의 입력 단자에 연결된다. 레벨 1 QPSK 변조기(104)의 출력 단자는 신호 결합기(106)의 제 1 입력 단자에 연결된다.

제 2 입력 단자(데이터 2)는 제 2 에러 검출/정정 인코더(108)의 입력 단자에 연결된다. 제 2 인코더(108)의 출력 단자는 레벨 2 QPSK 변조기(110)의 입력 단자에 연결된다. 레벨 2 QPSK 변조기(110)는 G의 이득을 가지는 가변 이득 증폭기(111)의 입력 단자에 연결된다. 가변 이득 증폭기(111)의 출력 단자는 신호 결합기(106)의 제 2 입력 단자에 연결된다. 신호 결합기(106)의 출력 단자는 결합된 변조된 신호를 생성하며 송신 채널(200)에 연결된다. 도시되어 있는 실시예에서, 이 채널은 직접 위성 텔레비전 신호 송신 시스템이며, 이 송신 채널은, (점선으로 송신 안테나로 표시되어 있는) 송신기(100)에서 지상 송신 국과, 이 지상 국으로부터 데이터를 수신하며 이 데이터를 복수의 지상 수신 국으로 재방송하기 위한 통신 위성(도시되지 않음)을 포함하는데, 도 1에 이 지상 수신 국 중 하나(300)가 도시되어 있으며, 점선으로 수신 안테나로 도시되어 있는 바와 같이 재방송 데이터 신호를 수신하며 처리한다.

송신 채널(200)의 출력은 레벨 1 QPSK 복조기(302)의 입력 단자에 연결된다. 레벨 1 복조기(302)의 출력 단자는 제 1 에러 검출/정정 디코더(304)와 지역 회로(306)의 각 입력 단자에 연결된다. 제 1 디코더(304)의 출력 단자는 출력 터미널(데이터 1')에 연결되며, 재인코더(308)의 입력 단자에 연결된다. 재인코더(308)의 출력 단자는 감산기(310)의 감수(subtrahend) 입력 단자에 연결된다. 지역 회로(306)의 출력 단자는 감산기(310)의 피감수(minuend) 입력 단자에 연결된다. 감산기(310)의 차이값 출력 단자는 제 2 에러 검출/정정 디코더(312)의 입력 단자에 연결된다. 제 2 디코더(312)의 출력 단자는 제 2 데이터 출력 단자(데이터 2')에 연결된다.

동작시, 제 1 인코더(102)는 알려진 방식으로 에러 검출/정정 성능을 제공하기 위하여 제 1 데이터 신호(데이터 1)를 인코딩 한다. 알려진 에러 검출/정정 코드 중 어느 코드는 인코더/디코더의 쌍(102/304, 108/312)으로 구현될 수 있으며 이들 코드는 위에 언급된 특허에 기술된 바와 같이 연관될 수 있다. 제 1 인코더(102)는 인코딩된 제 1 데이터 신호(데이터 1)를 나타내는 인코딩된 비트 스트림을 생성한다. 레벨 1 변조기(104)는, 알려진 방식으로 4개의 사분면 중 하나에 있는 QPSK 신호를 생성하기 위하여, 두 개의 인코딩된 데이터 비트의 연속 세트를 처리하며, 각 세트는 심볼(symbol)이라 부른다. 마찬가지로, 제 2 인코더(108)는 알려진 방식으로 에러 검출/정정 능력을 제공하기 위하여 제 2 데이터 신호(데이터 2)를 인코딩 한다. 레벨 2 변조기(110)는 4개의 사분면 중 하나에 놓여 있는 QPSK 신호를 또한 생성하기 위하여 두 개의 인코딩된 데이터 비트의 세트를 처리한다. 이 기술 분야에 숙련된 사람이라면 추가 데이터 신호(데이터 3, 등)가 추가 인코더에 의해 각각 에러 검출/정정 인코딩될 수 있다는 것과 추가 QPSK 변조기(레벨 3, 등)가 추가 QPSK 신호를 생성하기 위해 두 개의 인코딩된 데이터 비트의 각각의 추가 세트에 응답할 수 있다는 것을 이해할 수 있을 것이다. 레벨 1 변조기(104)로부터 오는 QPSK 신호에는 1의 가중치가 주어지며; 레벨 2 변조기(110)로부터 오는 QPSK 신호에는 가변 이득 증폭기(111)에 의해 0.5의 가중치 즉 이득이 주어지며; 제 3에는 0.25의 가중치가 주어지고, 등등 이와 같이 계속된다. 가중된 모든 QPSK 신호는 이후 신호 결합기(106)에 의해 단일 변조된 신호로 결합되고 송신 채널(200)을 통해 송신된다.

레벨 1 QPSK 변조기(104)는 결합된 신호가 제 1 인코더(102)로부터 오는 두 개의 인코딩된 데이터 비트의 세트에 응답하여 4개의 사분면 중 하나에 놓이게 한다. 차례로 각 사분면은 4개의 부-사분면(sub-quadrants)으로 분할된 것으로 고려될 수 있다. 레벨 2 QPSK 변조기(110)는 결합된 신호가 제 2 인코더(108)로부터 오는 두 개의 입력 데이터 비트의 세트에 응답하여 레벨 1 QPSK 변조기(104)에 의해 선택된 사분면 내에 부-사분면 중 하나에 놓이게 한다. 그 부-사분면은 다시 4개의 부-부-사분면(sub-sub-quadrants)으로 분할된 것으로 더 생각할 수도 있으며, 결합된 신호는 제 3 인코더(도시되지 않음)로부터 두 개의 입력 데이터 비트의 세트에 응답하여 이를 부-부-사분면 중 하나에 놓이게 되며, 등등 이와 같이 계속된다.

(도 1에 대시 라인 300'으로 도시되어 있는) 구 수신기는 레벨 1 QPSK 복조기(302)만을 포함하며, 이 레벨 1 QPSK 복조기는 I-Q 평면에서 수신된 신호가 어디에 놓여 있는지를 검출한다. 이 정보로부터, 에러 검출/정정 디코더(304)는 수신된 제 1 데이터 스트림에서 해당 두 인코딩된 비트를 결정한다. 에러 검출/정정 디코더(304)는 원래의 제 1 데이터 신호(데이터 1)를 나타내는 수신된 데이터 신호(데이터 1')를 생성하기 위해 송신 채널에 의해 유입된 임의의 에러를 더 정정할 수 있다. 이리하여, 이러한 수신기는 추가적으로 변조된 데이터 신호{데이터 2,(데이터 3), 등..}의 존재하에서 제 1 데이터 신호(데이터 1)를 적절히 수신하고, 디코드하며 및 처리할 수 있다. 레벨 2 QPSK 변조기(및 레벨 3 QPSK 변조기, 등)에 의해 포함된 신호는 이러한 수신기에는 단순히 노이즈 같이 보인다.

한편으로, 보다 진보된 수신기(300)는 어느 사분면에 수신된 변조된 신호가 놓여 있는지를 검출할 수 있으며, 이리하여 제 1 데이터 신호(데이터 1)를 나타내는 두 데이터 비트의 연속 세트를 수신하고, 디코드하며 및 처리할 수 있다. 진보된 수신기 내의 재인코더(308)는 이후 표시된 사분면의 중간에 놓여 있는 이상적인 신호를 재생성하며, 이 신호는 수신된 변조된 신호에서 감산된다. 이 동작은 송신된 신호 사분면의 중심을 원점으로 이동(translate)시킨다. 나머지 것은 제 2 데이터 신

호(데이터 2)를 나타내는, 0.5로 가중된, QPSK 변조된 신호이다. 이 신호는, 이후 어느 부-사분면에 이 신호가 놓여 있는지를 결정하기 위해 제 2 디코더(312)에 의해 디코드되고, 그 신호에 해당하는 두 비트의 세트를 표시한다. 제 2 데이터 신호(데이터 2)를 나타내는 두 개의 수신된 데이터 비트의 연속 세트는 이리하여 수신되고 디코드되고 처리되며, 등등 이와 같이 계속된다. 이러한 송신 시스템은 허용가능한 심볼의 성군으로 보이는 것으로 반송파를 직교 변조함으로써 동작하며 직교 진폭 변조(QAM)의 형태이다. 이러한 시스템은 계층적 QAM 송신 시스템이라 부르는데, 이는 이 시스템이 구 수신기 와의 구식으로 호환성을 유지하면서도 데이터 신호들의 다른 레벨이나 단일 신호의 세부 다른 레벨을 송신하는데 사용될 수 있기 때문이다.

도 2a는 위에 언급된 특허에 도시된 바와 같이 계층적 16 QAM 송신 시스템에 대한 허용가능한 심볼의 I-Q 평면 상의 성군(constellation)을 도시하는 도면이다. 도 2a에서, 두 비트의 제 1 세트는 어느 사분면에 생성된 심볼이 놓여 있는지를 결정한다. 만약 처음 두 비트가 "00"이라면, 이 심볼은 우상쪽(upper right hand) 사분면에 놓여 있으며, 레벨 1 변조기(104)는 $I=1$ 그리고 $Q=1$ 이 되도록 I-Q 신호를 생성하며; 만약 두 처음 두 비트가 "01"이라면, 이 심볼은 좌상쪽(upper left hand) 사분면에 놓여 있으며, 레벨 1 변조기(104)는 $I=-1$ 그리고 $Q=1$ 이 되도록 I-Q 신호를 생성하며; 만약 처음 두 비트가 "10"이라면, 이 심볼은 우하쪽(lower right hand) 사분면에 놓여 있으며 레벨 1 변조기(104)는 $I=1$ 그리고 $Q=-1$ 이 되도록 I-Q 신호를 생성하며; 만약 처음 두 비트가 "11"이라면, 이 심볼은 좌하쪽(lower left hand) 사분면에 놓여 있으며 레벨 1 변조기(104)는 $I=-1$ 그리고 $Q=-1$ 이 되도록 I-Q 신호를 생성한다. 이것은 도 2a에서 이와 연관된 사분면의 중간에 적절한 비트 쌍으로 표시되어 있다.

전술한 바와 같이, 각 사분면은 그 자체로 도 2a에 우상쪽 사분면에 도시된 바와 같이, 4개의 부-사분면으로 분할된 것으로 생각될 수 있다. 제 2 세트의 두 비트는 어느 부-사분면에 이 심볼이 놓여 있는지를 결정한다. 동일한 매핑이, 사분면을 결정하는데 위에서 기술되었던 바와 같이, 부-사분면을 결정하는데에도 사용된다. 즉, 만약 제 2 두 비트가 "00"이라면, 그 심볼은 우상쪽 부-사분면에 놓여 있으며 레벨 2 변조기는 $I=1$ 그리고 $Q=1$ 이 되도록 I-Q 신호를 생성하며; 만약 제 2 두 비트가 "01"이라면, 이 심볼은 좌상쪽 부-사분면에 놓여 있으며, 레벨 2 변조기는 $I=-1$ 그리고 $Q=1$ 이 되도록 I-Q 신호를 생성하며; 만약 제 2 두 비트가 "10"이라면, 이 심볼은 우하쪽 부-사분면에 놓여 있으며 레벨 2 변조기는 $I=1$ 그리고 $Q=-1$ 이 되도록 I-Q 신호를 생성하며; 만약 제 2 두 비트가 "11"이라면, 이 심볼은 좌하쪽 부-사분면에 놓여 있으며, 레벨 2 변조기는 $I=-1$ 그리고 $Q=-1$ 이 되도록 I-Q 신호를 생성한다. (도 1의) 가변 이득 증폭기(111)는 레벨 2 변조기(110)로부터 오는 신호를 0.5의 가중치 만큼 가중시키며, 그래서 부-사분면 내의 점은 그 사분면의 중심점 주위 ± 0.5 에 놓인다. 이들 각 위치는 도 2a에 흑색 원(solid circle)으로 도시되어 있으며, 4 비트의 이진 수는 두 비트의 제 1 세트와 제 2 세트의 조합을 도시하며, 처음의 두 비트는 우측의 비트 쌍이고 뒤의 두 비트는 좌측의 쌍이다.

전술된 바와 같은 계층적 QAM 시스템의 서로다른 레벨을 통한 각 데이터 스트림의 비트 에러율 성능은 서로다르다는 것이 알려져 있다. 일반적으로, 레벨 1 데이터 스트림의 코딩되지 않은 비트 에러율은 레벨 2(및 보다 고차의) 데이터 스트림의 코딩되지 않은 비트 에러율보다 더 우수하다. 이것은 위성 방송에 사용되는 비선형 고출력 증폭기로 인해 직접 위성 텔레비전 송신 시스템에서 더 악화된다. 이러한 증폭기는 보다 고차 레벨의 변조에서 성군 점들(constellation points) 사이의 거리를 압축하는 경향이 있다. 계층적 QAM 변조의 여러 레벨의 서로 다른 특성을 처리하기 위해 시스템이 개발되어 왔다.

콤벨르(Combelles) 등에 의한 1993년 10월 20일에 발행된 유럽 특허 공보 0 594 505 A1은, 성군 점이 도 2a에서 점 1100 및 점 0011 등과 같은 두 개의 사분면 사이의 경계 주위에 있는 문제를 다룬다. 만약 너무 많은 연속 성군 점이 사분면의 경계 부근에 있으면, 레벨 1 신호를 디코딩하는 것이 더 어렵게 되고 비트 에러율이 증가할 수 있다. 이 공보의 시스템에서, 기본 데이터(primary data)를 지니는 레벨 1 데이터 스트림은, 두 개의 사분면 사이의 경계 상에 최소개의 연속 성군 점이 놓여 있도록 레벨 1 데이터 스트림을 나타내는 사분면이 충분히 변경하는 것을 보장할 수 있도록 '상이한' 코딩을 받는다. 이리하여, 이 시스템은 기본 데이터를 지니는 레벨 1 데이터 스트림의 성능을 향상시키도록 동작한다.

팝케(Papke) 등에 의해 1995년, 6월 18일에 발행된, "MR-변조에 의한 결합된 다중 레벨 터보-코드(Combined Multilevel Turbo-Code with MR-Modulation)" 논문은, 계층적 QAM 변조 구조에서 여러 신호 레벨에 대한 여러 코딩을 제공하기 위한 시스템을 개시한다. 이 논문에 기술된 시스템에서, 단일 QAM 변조된 신호는 레벨 1에서 표준 해상도(SD: standard definition) 신호와, 레벨 2에서 개선된 해상도(ED : enhanced definition) 신호와, 레벨 3에서 고 해상도(HD : high definition) 신호를 포함하는 계층적 텔레비전 신호를 지닌다. SD 신호가 "가장 염격한" 보호('ruggedest' protection)를, HD 신호는 가장 약한 보호(weakest protection)를, ED 신호는 중간 보호를 갖도록 상이한 코딩이 각 심볼 내의 각 비트에 적용된다.

전술된 바와 같이, 일반적으로, 레벨 1 데이터 스트림의 비트 에러율은 레벨 2(및 보다 고차의) 데이터 스트림의 비트 에러율보다 더 우수하다. 하지만, 계층적 QAM 송신 시스템의 전체 성능은 서로다른 레벨을 통한 각 데이터 스트림의 비트 에러율이 동일할 때 최적화된다. 그러므로, 송신 시스템의 전체 비트 에러율을 최적화시키는 것 뿐만 아니라, 그 송신 시스템에서 서로다른 레벨의 각 비트 에러율을 보다 균형하게 매치시키는 것이 바람직하다.

발명의 상세한 설명

삭제

본 발명의 원리에 따라, 계층적 QAM 송신 시스템은 제 1 및 제 2 데이터 스트림에 응답하는 계층적 QAM 송신기를 포함한다. 이 계층적 QAM 송신기는, 제 1 데이터 스트림을 나타내며 코딩되지 않은 제 1 비트 에러율 성능을 가지는, 레벨 1 신호와; 제 2 데이터 스트림을 나타내며 상기 제 1 비트 에러율 성능보다 더 낮은 코딩되지 않은 제 2 비트 에러율 성능을 가지는, 레벨 2 신호로 구성되는 계층적 QAM 신호를 송신한다. 계층적 QAM 수신기는 이 계층적 QAM 송신기에 연결된다. 이 계층적 QAM 수신기는 이 계층적 QAM 신호를 수신하며 제 1 및 제 2 수신된 데이터 스트림을 생성한다. 제 1 에러검출/정정 회로는 제 1 검출/정정 파워를 가지는 코드를 사용하여 제 1 데이터 스트림을 인코딩함으로써 제 1 데이터 스트림을 처리한다. 제 2 에러검출/정정 회로는 제 2 에러검출/정정 파워를 가지는 코드를 사용하여 제 2 데이터 스트림을 인코딩함으로써 제 2 데이터 스트림을 처리한다. 제 1 및 제 2 에러검출/정정 회로에 의해 사용되는 각 코드의 파워는, 상기 제 1 데이터 스트림의 코딩되지 않은 비트 에러율 성능이 상기 제 2 데이터 스트림의 코딩되지 않은 비트 에러율 성능에 근접한 것보다 제 1 데이터 스트림의 코딩된 비트 에러율이 제 2 데이터 스트림의 코딩된 비트 에러율 성능에 보다 근접하도록 설정된다.

실시예

도 3의 (a) 및 도 3의 (c)는 그레이 코드 매퍼(gray code mapper)를 더 포함하여 도 1에 도시된 송신 시스템의 각 부분을 보다 상세하게 도시하는 블록도이고, 도 3의 (b)는 도 3의 (a) 및 도 3의 (c)에 도시된 그레이 코드 매퍼의 동작을 도시하는 표이다. 먼저 도 2b를 참조하면, 성군이 도시되어 있는데, 이 성군에서 모든 위치에서의 인접 점은 단 하나의 비트 위치만이 다른 데이터 값을 나타낸다. 이 성군을 생성하기 위해, 인코딩된 레벨 2 데이터 신호의 두 비트의 세트를 부-사분면(sub-quadrant) 내의 위치로 매핑하는 것은 부-사분면이 어느 사분면에 놓여 있는지에 따라 다르다. 도 2b의 우상쪽 사분면(00)은 도 2a의 것과 동일하다. 하지만, 좌상쪽 사분면에서는 좌측 열(left column)과 우측 열(right column)이 서로 교환(swapped)된다. 우하쪽 사분면에서는, 상측 행(top row)과 하측 행(bottom row)이 교환되며, 좌하쪽 사분면에서는 좌측 열과 우측 열 및 상측 행과 하측 행이 교환된다. 이것은, 인코딩된 제 2 데이터 신호(데이터 2)를 변조하기 이전에 송신기(100)에서의 간단한 매핑 동작과, 이후 수신된 인코딩된 제 2 데이터 신호가 복조된 후에 수신기(300)에서의 간단한 역 매핑 동작(demapping operation)에 의해 수행될 수 있다.

도 3의 (a)에서, 송신기(100)의 일부분이 예시되어 있다. 레벨 1 심볼{도 1의 제 1 인코더(102)에서 오는 두 비트}은 레벨 1 변조기(104)와 그레이 코드 매퍼(112)의 각 입력 단자에 연결된다. 레벨 1 변조기(104)에서 오는 동위상(I) 신호는 제 1 가산기{106(I)}의 제 1 입력 단자에 연결되며, 레벨 1 변조기(104)에서 오는 직교(Q) 신호는 제 2 가산기{106(Q)}의 제 1 입력 단자에 연결된다. 제 1 가산기{106(I)}와 제 2 가산기{106(Q)}의 조합은 도 1의 신호 결합기(106)를 형성한다. 레벨 2 심볼{제 2 인코더(108)에서 오는 두 비트}은 레벨 2 변조기(110)의 입력 단자에 연결된다. 레벨 2 변조기(110)의 I 출력 단자는 그레이 코드 매퍼(112)의 I 입력 단자에 연결되고, 레벨 2 변조기(110)의 Q 출력 단자는 그레이 코드 매퍼(112)의 Q 입력 단자에 연결된다. 그레이 코드 매퍼(112)의 I 출력 단자는 제 1 가산기{106(I)}의 제 2 입력 단자에 연결되며 그레이 코드 매퍼(112)의 Q 출력 단자는 제 2 가산기{106(Q)}의 제 2 입력 단자에 연결된다. 0.5의 감쇠 계수를 가지도록 조절되며 그레이 코드 매퍼(112)와 신호 결합기(106) 사이에 연결된, 가변 이득 증폭기(111)는 도면을 간단하게 하기 위하여 도시되어 있지 않다.

동작시, 두 개의 인코딩된 데이터 비트의 세트로 표시되어 있는 레벨 1 심볼은 (도 1의) 레벨 1 인코더(102)로부터 수신된다. 레벨 1 심볼은 알려진 방식으로 변조된 신호의 사분면을 나타내는 I 성분 신호 및 Q 성분 신호의 세트를 생성하기 위하여 레벨 1 변조기(104)에 의해 QPSK 변조된다. 예를 들어, 만약 심볼이 0이라면, 즉 두 비트가 00이라면, 우상쪽 사분면이 표시되고($I=1, Q=1$); 만약 심볼이 1이라면, 즉 두 비트가 01이라면, 좌상쪽 사분면이 표시되고($I=-1, Q=1$); 만약 심볼이 2라면, 즉 두 비트가 10이라면, 우하쪽 사분면이 표시되고($I=1, Q=-1$); 그리고 만약 심볼이 3이라면, 즉 두 비트가 11이라면, 좌하쪽 사분면이 표시된다($I=-1, Q=-1$). 마찬가지 방식으로, 레벨 2 심볼은 알려진 방식으로 변조된 신호의 부-사분면을 나타내는 I 및 Q 성분 신호 세트를 생성하기 위하여 레벨 2 변조기(110)에 의해 QPSK 변조된다. 레벨 2 변조기는 레벨 1 변조기(104)와 완전히 동일한 방식으로 변조된 신호를 생성하는데, 즉 만약 두 비트가 00(0)이라면, 우상쪽 부-사분면이 표시되고 ($I=1, Q=1$); 만약 두 비트가 01(1)이라면, 좌상쪽 부-사분면이 표시되고($I=-1, Q=1$); 만약 두 비트가 10(2)이라면, 우하쪽 부-사분면이 표시되고($I=1, Q=-1$); 그리고 만약 두 비트가 11(3)이라면, 좌하쪽 부-사분면이 표시된다 ($I=-1, Q=-1$). 이 변조된 신호는 이때 0.5만큼 가중된다(도시되지 않음).

이들 두 변조된 신호들의 결합으로부터 결과적으로 생성되는 성균은 도 2a에 도시된 바와 같이 될 것이다. 그레이 코드 매퍼(112)는 도 2b에 도시된 성균을 생성하기 위하여 레벨 2 변조기(110)로부터 오는 I 및 Q 신호에 대해 동작한다. 도 3의 (b)는 그레이 코드 매퍼(112)에 의해 인가되는 매핑을 도시한다. 만약 레벨 1 심볼이 우상쪽 사분면을 나타내는 0이라면, 부-사분면은 변하지 않고, 즉 레벨 2 변조기에서 오는 I 및 Q 출력 신호는 변경되지 않고 남아 있다. 따라서, 그레이 코드 매퍼(112)로부터 오는 I 출력 신호(Iout)는 I 입력 신호(Iin)와 동일하며(Iout=Iin), 그레이 코드 매퍼(112)로부터 오는 Q 출력 신호(Qout)는 Q 입력 신호(Qin)와 동일하다(Qout=Qin). 하지만, 레벨 1 심볼이 좌상쪽 사분면을 나타내는 1이라면, 도 2를 참조할 때 그 열(column)이 교환(switch)된다. 즉, 양의 I 값은 음으로 되고 그 역도 또한 같다. 따라서, 레벨 1 심볼이 1일 때, I 출력 신호는 I 입력 신호의 음으로 되는(Iout=-Iin) 반면, Q 출력 신호는 Q 입력 신호와 동일하게 남아 있다(Qout=Qin). 만약 레벨 1 심볼이 우하쪽 사분면을 나타내는 2라면, 행(row)이 교환된다. 즉, 양의 Q 값은 음으로 되고 그 역도 또한 같다. 따라서, 레벨 1 심볼이 2일 때, I 출력 신호는 I 입력 신호와 동일하게 되는(Iout=Iin) 반면, Q 출력 신호는 Q 입력 신호의 음으로 된다(Qout=-Qin). 만약 레벨 1 심볼이 좌하쪽 사분면을 나타내는 3이라면, 열과 행 모두가 교환된다. 즉 양의 I 값은 음으로 되고, 양의 Q 값도 음으로 되며, 그 역도 또한 같다. 따라서, 레벨 1 심볼이 3일 때, I 출력 신호는 I 입력 신호의 음으로 되며(Iout=-Iin), Q 출력 신호는 Q 입력 신호의 음으로 된다(Qout=-Qin). 그레이 코드 매퍼(112)는 이 기능을 제공한다. 그레이 코드 매퍼(112)에서 나오는 결과적인 I 및 Q 값은 전술된 바와 같이 0.5의 가중치로 가중되며(간략화를 위해 도시되지 않음), 신호 결합기(106)에 의해 레벨 1 심볼을 나타내는 I 및 Q 값과 결합된다. 그 결과로 생성되는 성균은 도 2b에 도시되어 있는 것이다.

이러한 매핑은 유사한 그레이 코드 매퍼를 사용하여 수신기(300)에서 역으로 할 수 있다(reversible). 도 3의 (c)는 이러한 그레이 코드 매퍼(314)를 포함하는 수신기(300)의 일부를 도시한다. 도 3의 (c)에서, 재인코더(308)의 출력 단자는 그레이 코드 매퍼(314)의 입력 단자에 연결된다. (도 1의) 감산기(310)에서 오는 I 신호는 그레이 코드 매퍼(314)의 I 입력 단자에 연결되며, 감산기(310)에서 오는 Q 신호는 그레이 코드 매퍼(314)의 Q 입력 단자에 연결된다. 그레이 코드 매퍼(314)의 I 출력 단자는 제 2 디코더(312)의 I 입력 단자에 연결되며, 그레이 코드 매퍼(314)의 Q 출력 단자는 제 2 디코더(312)의 Q 입력 단자에 연결된다.

동작시, 재인코더(308)는 수신된 레벨 1 심볼의 이상적인 표현이 되는 신호를 생성한다. 즉, 만약 수신된 레벨 1 신호가 우상쪽 사분면의 어디엔가 있는 것으로 결정되면, 재인코더(308)는 값 0을 가지는 신호를 생성하며; 만약 좌상쪽 사분면의 어디엔가 있으면 값 1을 가지는 신호를, 만약 우하쪽 사분면의 어디엔가 있으면 값 2를 가지는 신호를, 그리고 좌하쪽 사분면의 어디엔가 있으면 값 3을 가지는 신호를 생성한다. 이 심볼은 그레이 코드 매퍼(314)에 공급된다. 감산기(310)로부터 오는 각 I 신호와 Q 신호는 전술된 방식으로 그레이 코드 매퍼(314)에 의해 처리되어 도 3의 (b)에 도시되어 있다. 이 기술 분야에 숙련된 사람이라면, 수신기(300) 내의 그레이 코드 매퍼(314)는 도 3의 (a)에 있는 그레이 코드 매퍼(112)와 동일하게 동작하는 것이며 이 수신기 내의 그레이 코드 매퍼가 송신기(100)에서 수행된 기능의 역기능을 수행할 것임을 이해할 수 있을 것이다.

송신기(100)와 수신기(300)에 그레이 코드 매퍼(112 및 314)를 사용하는 것은 도 3의 (a)에 대하여 전술한 방식으로 도 2b에 도시된 바와 같은 성균의 사용을 가능하게 한다. 인접한 성균 점이 겨우 단일 비트만큼만 다르게 되는 성균을 생성하기 위하여, 전술한 그레이 코드 매핑 기능을 사용하는 송신 시스템은 이 시스템의 비트 에러 율을 증가시킬 수 있다. 시뮬레이션을 통해 전술한 바와 같은 그레이 코딩을 사용하는 것은 레벨 2 비트 에러의 수를 절반으로 약간 줄이는 것을 보여주었다. 이것은 신호 대 노이즈 비(SNR : signal to noise ratio)에서 약 1/4dB의 여유 마진을 제공한다. 이 개선이 가장 적당하지만, 또한 다른 개선점과 함께 이 개선은 전체적으로 송신 시스템의 향상된 성능을 제공할 수 있다.

도 4는 서로다른 레벨에 대한 서로다른 에러 검출/정정 코드의 동작을 예시하는 도 1에 도시된 송신 시스템의 일부를 보다 상세하게 도시하는 블록도이다. 전술된 바와 같이, 서로다른 레벨의 QPSK 변조는 위성 방송에 사용되는 비선형 고출력 증폭기에 의한 보다 고차 레벨의 변조에서 성균 점들 사이의 거리를 압축시키는 것으로 인해 서로 다른 레벨의 성능 저하(degradation)를 받는다. 보다 구체적으로, 비트 에러는 본질적으로 계층적 변조의 저차의 레벨에서 보다는 고차의 레벨에서 더 자주 일어난다. 레벨 1 신호 및 레벨 2 신호의 비트 에러 율을 보다 근접하게 매치시키기 위해, 서로 다른 성능 특성을 가지는 에러 검출/정정 코드가 각 데이터 스트림에 사용된다. 보다 구체적으로, 보다 더 강력한 에러 검출/정정 코딩이 고차 레벨의 데이터 스트림에 사용되는 반면, 보다 덜 강력한 에러 검출/정정 코딩이 저차 레벨의 데이터 스트림에 사용된다. 이것은 송신 시스템의 정보 송신 용량과 전체 성능을 최적화시켜 준다.

도 4에서, 도 1에 도시된 것과 동일한 요소는 동일한 번호로 지정되어 있으며 아래에서 자세하게 기술되지 않는다. 도 4에서, 송신기(100) 내의 제 1 에러 검출/정정 인코더(102)는 외부 인코더{102(O)}와 내부 인코더{102(I)}의 직렬 연결로 분할된다. 마찬가지로, 제 2 에러 검출/정정 인코더(108)는 외부 인코더{108(O)}와 내부 인코더{108(I)}의 직렬 연결로 분할된다. 대응하는 방식으로, 수신기(300) 내의 제 1 에러 검출/정정 디코더(304)는 내부 디코더{304(I)}와 외부 디코

더 {304(O)}의 직렬 연결로 분할된다. 마찬가지로, 제 2 에러 검출/정정 디코더(312)는 내부 디코더{312(I)}와 외부 디코더{312(O)}의 직렬 연결로 분할된다. 위에서 언급된 특허에 개시된 바와 같이, 외부 인코더/디코더 쌍은 해밍 코드(Hamming codes), 하다마드 코드(Hadamard codes), 순환 코드(Cyclic codes), 및 리드 솔로몬 (RS : Reed-Solomon) 코드와 같은 블록 코딩 기술을 구현하는데 반해, 내부 인코더/디코더 쌍은 콘볼루션 코드(convolutional code)를 구현한다.

도 4에서, 레벨 2 데이터 스트림에 사용되는 코딩은 레벨 1 데이터 스트림에 사용되는 코딩보다 더 강력하다. 보다 구체적으로, 레벨 2 데이터 스트림에서 내부 인코더/디코더 쌍에 사용되는 콘볼루션 코드는 레벨 1 데이터 스트림에서 내부 인코더/디코더 쌍에 사용되는 콘볼루션 코드보다 더 강력하다. 예를 들어, 바람직한 실시예에서, 레벨 1 데이터 스트림을 처리하는, 제 1 내부 인코더/디코더 쌍은 1/2의 비율, 제한 길이(constraint length) 7이며, 7/8의 비율로 평처링(punctured) 된, 콘볼루션 코드를 구현한다. 레벨 2 데이터 스트림을 처리하는, 제 2 내부 인코더/디코더 쌍은 평처링 없이 1/2의 비율의 콘볼루션 코드를 구현한다. 레벨 2 데이터 스트림의 코딩은 레벨 1 데이터 스트림의 것보다 더 강력하다. 이것은 레벨 1 및 레벨 2 데이터 스트림의 비트 에러 율 성능을 보다 근접하게 매치시키며 전체적으로 송신 시스템의 성능을 최적화시킨다.

위에 기술되어 있으며 도 1에 도시된 바와 같이, 레벨 1 복조기(302)와 디코더(304)는 수신된 성군으로부터 데이터 1 신호를 검출하도록 협동(cooperate)한다. 이후, 이 검출된 데이터 1 신호를 나타내는, 재인코더(308)에서 오는, 재구성된 이상적인 신호는 수신된 성군으로부터 감산되고 그리고 그 결과 이상적으로는 이 검출된 사분면 내의 부-사분면의 다른 성군을 형성하기 위해 수신된 성군을 이동시키게 된다. 하지만, 이러한 이동 동작은 수신된 바와 같은 사분면의 실제 "중심점"(center point)과 재인코더(308)에 의해 취해진 레벨 1 성군의 원점으로부터 ± 1 만큼 변위된 이상적인 중심점 사이의 임의의 비매치(mismatch)에 매우 민감하다. 수신된 성군과 이상적인 성군 사이에 사이즈의 임의의 비매치는, 수신된 사분면의 실제 중심점이 취해진 중심점에서 변위되게 하고, 그리고 수신된 성군이 재인코더(308)와 감산기(310)에 의해 이동(translated)되는 때는 이 변위된 부-사분면의 실제 중심점이 제 2 디코더(312)에 의해 취해진 점에서부터 변위되게 하는 결과로 된다. 이리하여, 수신된 채널의 이득은 제 2 디코더(312)에 의해 정확하게 디코드되도록 적절한 위치(원점)에 부-사분면의 중심점을 두기 위하여 정확하게 적응되어야 한다.

알려진 송신 시스템에서, 이 시스템의 이득은 데이터 점들의 알려져 있는 이상적인 성군과 데이터 점들의 수신된 성군을 비교함으로써 결정된다. 하지만, 이 방식에는 이득의 정확한 유지와 연관된 몇 가지 문제가 있다. 먼저, 몇몇 송신 시스템에서, 성군 점들의 위치는 그 이상적인 위치에서 고의로 왜곡될 수 있다. 그 결과로 생성되는 성군은 도 2에 도시된 균일하게 떨어진 점(equi-spaced points)을 가지지 않는다. 둘째, 송신 채널은 일정하지(constant) 않으며, 비선형성의 가변 양으로 인해 노이즈가 있을 수 있다. 사분면의 중심점의 위치와 이에 따른 이 시스템의 이득을 결정하기 위해, 이러한 시스템에서, 사분면 내의 모든 데이터 점의 무게 중심이 결정된다.

도 7은 데이터 점들의 수신된 성군의 일 사분면의 무게 중심을 결정하기 위한 회로의 블록도이다. 도 7에서, 로테이터(321)는 (도 1의) 레벨 1 복조기(302)로부터 연속적으로 수신되는 데이터 점들의 I 및 Q 성분을 나타내는 I 값 및 Q 값을 수신한다. 로테이터(321)의 I 출력 단자는 I 저역 통과 필터(LPF : low pass filter)(320)의 입력 단자에 연결된다. 로테이터(321)의 Q 출력 단자는 Q LPF(322)의 입력 단자에 연결된다. I LPF 및 Q LPF(320 및 322)의 각 출력 단자는 크기 계산 회로(324)의 해당 입력 단자에 연결된다. 크기 계산 회로(324)의 출력 단자는 재인코더(308)에 연결된다.

동작시, 로테이터(321)는 값이 수신된 사분면이 어느 사분면이든 그 사분면으로부터 우상쪽 사분면으로 알려진 방식으로 회전시킨다. 도 5는 수신된 성군을 도시하는 도면이고 복수의 연속적으로 수신되는 변조된 데이터 점들의 위치를 도시한다. 수신된 데이터 점은 모두 4개의 사분면에서 수신된 성군 점의 취해진 치의 각 주위(neighborhoods)로 산란을 형성한다. 도 6은, 수신된 성군의 모든 데이터 점이 로테이터(321)에 의해 이러한 사분면으로 회전되어 있는, 수신된 성군의 우상쪽 사분면을 도시하는 도면이다. 도 6에 도시된 사분면은 송신된 성군 점의 의도적인 사전-왜곡(pre-distortion) 및/또는 송신 채널(200)의 동작에 의해 왜곡된 성군을 나타낸다.

로테이터(321)로부터 오는 회전된 데이터 점의 I 성분은 n개의 점의 활주 이동 평균(sliding moving average)을 갖는 LPF(320)에서 저역 통과 필터링된다. 도시된 실시예에서, 활주 이동 평균은 선행하는 500개의 데이터 점을 사용하여 계산된다. 로테이터(321)로부터 오는 회전된 데이터 점의 Q 성분도 마찬가지로 활주 이동 평균으로 저역 통과 필터링된다. 이 기술 분야에 숙련된 사람이라면, 저역 통과 필터(320, 322)는 각 IIR 디지털 필터를 사용하여 또한 구성될 수 있다는 것을 이해할 수 있을 것이다. 저역 통과 필터링 동작은 사분면 내에 수신된 데이터 점의 무게 중심의 I 성분과 Q 성분을 각각 생성한다. 무게 중심의 크기의 추정치는 크기 계산 회로(324)에서 계산된다. 예를 들어, 만약 $r_i[n]$ 이 필터링된 동위상 I 성분이고, $r_q[n]$ 이 필터링된 직교 Q 성분이라면, 무게 중심의 크기는 $M = \sqrt{r_i[n]^2 + r_q[n]^2}$ 으로 계산된다. 무게 중심의

크기(M)는 이상적으로 $\sqrt{2}=1.4$ 가 되어야 한다. 재인코더(308)로부터 오는 이상적으로 재구성된 신호의 크기는 계산된 무게 중심(M)의 크기에 응답하여 조정된다. 재인코더(308)에서 오는 재구성된 이상적인 신호의 크기를 적절히 조절함으로써, 각 수신된 사분면의 중심은 감산기(310)에 의해 원점으로 적절히 이동되며, 레벨 2 데이터 신호와 더 고차의 데이터 신호의 정확한 디코딩을 가능하게 한다.

도 7에 도시된 회로는 선형이거나 비선형이든 간에, 송신 방법에 독립적으로 동작한다. 이 회로는 또한 사전-왜곡된 송신 성균 존재하에서 또는 (아래에 보다 상세하게 기술되는) 비표준 그룹 계수(non-standard grouping factor)로 적절히 동작한다. 이 회로는 사분면의 중심의 위치의 정확한 지식과 비교할 때 선형 채널에 걸쳐 계층적 16 QAM 송신 시스템 상에 사용될 때에 측정가능한 성능저하 없이 실제로 잘 작동한다. 이 회로는 노이즈의 존재하에서 그리고 특히 직접 위성 텔레비전 신호 송신 시스템에서 발견되는 바와 같은 비선형 채널에 의해 야기된 채널 왜곡의 존재 하에서도 잘 동작한다. 이러한 회로는 더 고차 레벨의 데이터 스트림의 성능을 개선시키며, 이리하여 송신 시스템의 전체 성능을 개선시킨다.

다시 도 1을 참조하면, 알려진 계층적 QAM 송신 시스템에서, 레벨 2 변조기(110)에 의해 생성된 성균은 0.5의 계수만큼 가변 이득 증폭기(111)에서 가중된 후 레벨 1 변조기(104)에 의해 생성된 성균과 신호 결합기(106)에서 결합된다. 0.5의 웨이팅 계수는 그룹 계수(grouping factor)라고 부르며 아래에 보다 자세하게 기술된 바와 같이 레벨 1 데이터 스트림과 레벨 2 데이터 스트림의 상대적 성능을 변화시키기 위해 가변될 수 있다. 도 2a를 참조하면, 그 결과 생성되는 성균은 균일하게 떨어진 성균 점으로 구성된다. 위에서 기술된 바와 같이, 이러한 배열은 비트 에러율 측면에서 레벨 1 데이터 스트림의 성능이 레벨 2 데이터 스트림의 그것보다 더 우수한 송신 시스템이 되게 한다. 그룹 계수를 가변시킴으로써, 레벨 1 데이터 스트림과 레벨 2 데이터 스트림의 상대적 성능은 보다 근접하게 매치될 수 있다.

도 8의 (a)를 참조하면, 가변 이득 증폭기(도 1에서 111)의 이득은 0.3으로 되도록 조절된다. 그 결과로 생성되는 성균 점은 그 사분면의 중심점에서부터 0.3만큼만 떨어져 있다. 이 기술 분야에 숙련된 사람이라면, 도 8의 (a)에 도시된 성균에서, 하나의 사분면에 있는 성균 점은 도 2a에 도시된 성균 내의 성균 점에서보다 다른 사분면 내의 성균 점으로부터 더 멀리 떨어져 있다는 것을 인식할 수 있을 것이다. 역으로, 사분면 내의 성균 점은 도 2a에 도시된 것들보다 서로 더 근접해 있다. 이러한 시스템은, 사분면 내의 레벨 2 데이터 신호의 성균 점의 결정은 보다 덜 정확하게 되는 반면, 레벨 1 데이터 신호가 존재하는 사분면의 결정은 보다 더 정확하게 되게 해주는데, 이리하여 도 2a의 시스템과 비교할 때 레벨 1 데이터 스트림의 성능을 증가시키게 하며, 레벨 2 데이터 스트림의 성능을 저하시키게 한다.

도 8의 (b)를 참조하면, 가변 이득 증폭기(도 1에서 111)의 이득은 0.7이 되도록 조절된다. 그 결과 생성되는 성균 점은 사분면의 중심점으로부터 0.7 떨어져 있다. 이 기술 분야에 숙련된 사람이라면, 도 8의 (b)에 도시된 성균에서, 사분면 내의 성균 점은 도 2a에 도시된 성균에서보다 다른 사분면에 있는 성균 점에 더 근접해 있다는 것을 인식할 수 있을 것이다. 역으로, 사분면 내의 성균 점은 도 2a에 도시된 것들보다 더 멀리 떨어져 있다. 이러한 시스템은, 레벨 1 데이터 신호가 존재하는 사분면의 결정은 보다 덜 정확하게 되는 반면에 그 사분면 내 레벨 2 데이터 신호의 성균 점의 결정은 보다 더 정확하게 되게 해주는데, 이리하여 도 2a의 시스템과 비교할 때 레벨 2 데이터 스트림의 성능을 증가시키게 하며, 레벨 1 데이터 스트림의 성능을 감소시키게 한다.

가변 이득 증폭기(111)(도 1)의 이득을 적절히 설정함으로써 각 성단(cluster)으로 성균 점을 그룹화하는 것이 레벨 1 데이터 스트림과 레벨 2 데이터 스트림의 성능을 보다 근접하게 매치하도록 최적으로 놓여질 수 있다. 비선형 직접 위성 텔레비전 채널을 통해 송신된 16 QAM 송신 시스템에서 약 0.6 내지 약 0.7의 그룹 계수(grouping factor)는 레벨 1 데이터 스트림과 레벨 2 데이터 스트림의 비트 에러율 성능을 보다 근접하게 매치할 수 있는 것으로 결정되었다. 이것은 전체적으로 송신 시스템의 전체 성능을 증가시키게 한다.

산업상 이용 가능성

전술한 바와 같이, 본 발명은 계층적 직교 진폭 변조 송신 시스템에 이용가능하다.

도면의 간단한 설명

도 1은 본 발명의 원리에 따른 송신 시스템의 블록도.

도 2는 계층적 16 QAM 송신 시스템에 허용가능한 심볼의 성균을 예시하는 도면.

도 3의 (a) 및 도 3의 (c)는 그레이 코드 매퍼를 더 포함하여 도 1에 도시된 송신 시스템의 각 부분을 보다 상세하게 도시하는 블록도.

도 3의 (b)는 그레이 코드 매퍼의 동작을 제어하는 데이터를 포함하는 표.

도 4는 서로 다른 레벨에 대한 서로다른 에러 검출/정정 코드의 동작을 예시하는, 도 1에 도시된 송신 시스템의 일부를 보다 상세하게 도시하는 블록도.

도 5는 수신된 성군을 도시하는 도면.

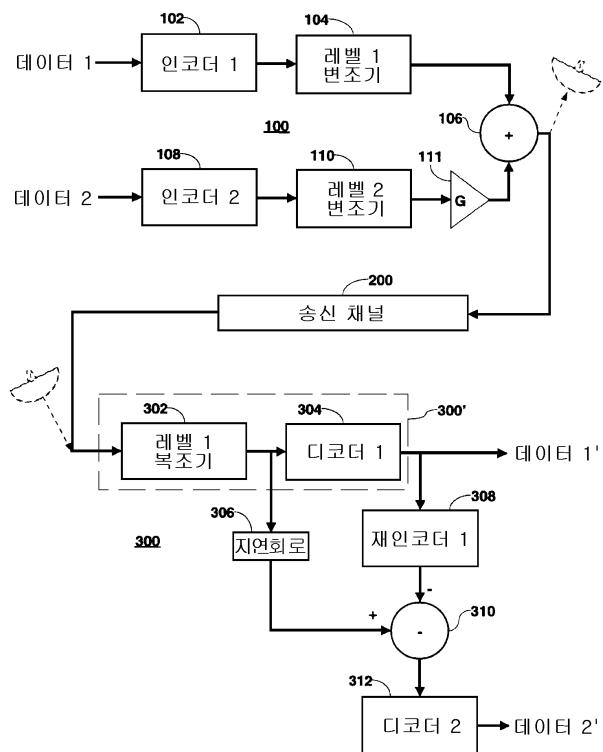
도 6는 송신 채널에 의해 왜곡되어 수신된 성군의 하나의 사분면을 도시하는 도면.

도 7은 데이터 점들의 수신된 성군의 사분면의 무게 중심을 결정하기 위한 회로 블록도.

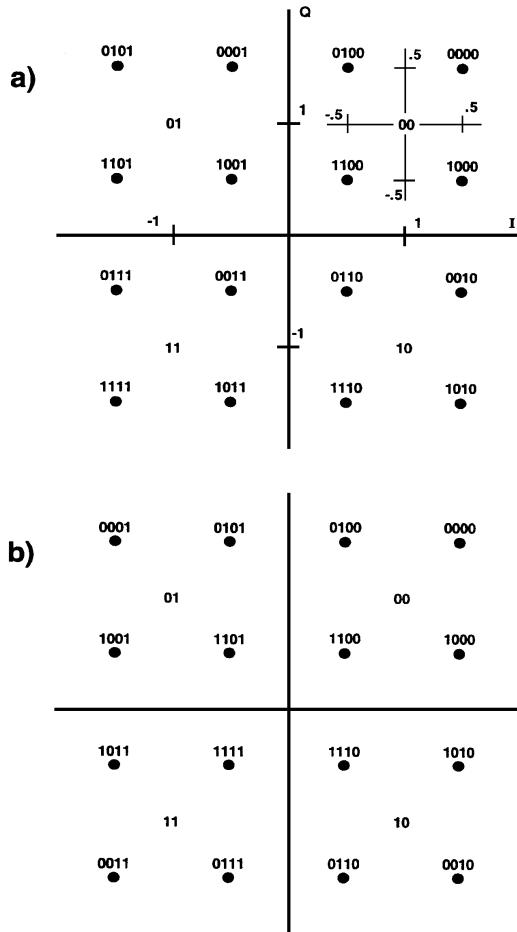
도 8은 계층적 QAM 신호에서 여러 레벨 신호의 상대적 비트 율 성능을 변화시키도록 그룹 계수의 사용을 예시하는 성균에 대한 블록도.

도면

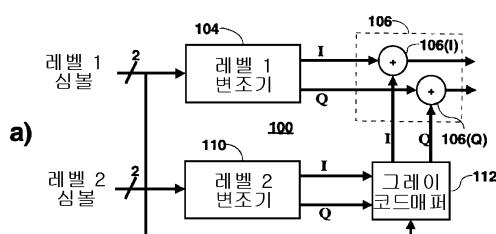
도면1



도면2

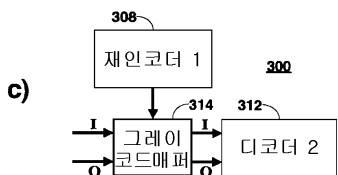


도면3

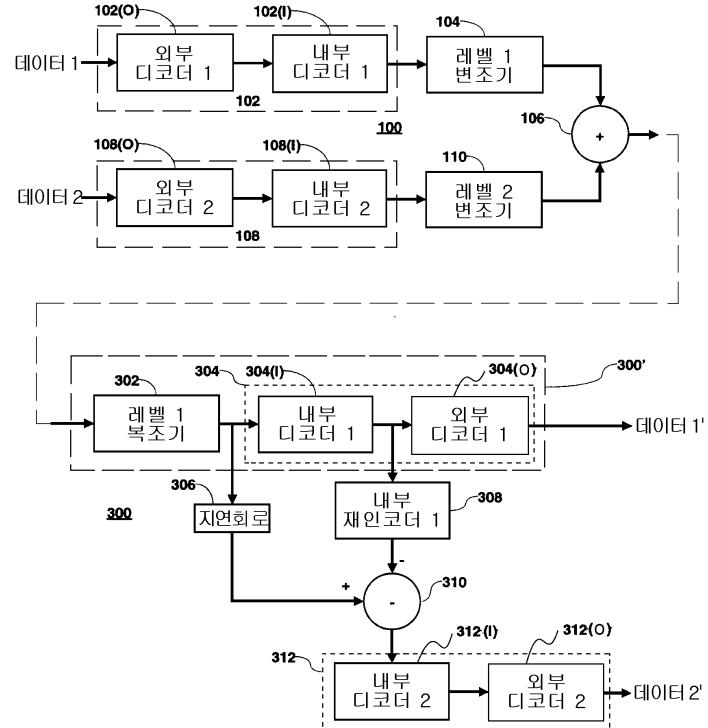


b)

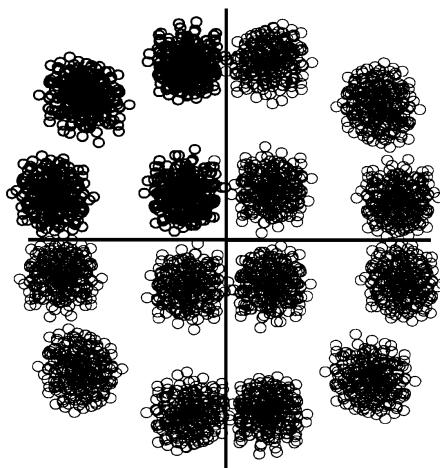
레벨 1 심볼	레벨 2 lout	레벨 2 Qout
0	lin	Qin
1	-lin	Qin
2	lin	-Qin
3	-lin	-Qin



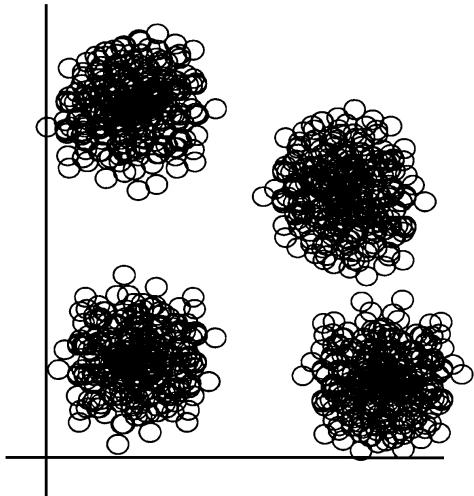
도면4



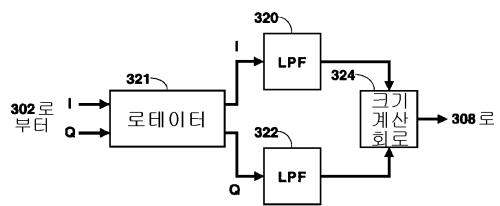
도면5



도면6



도면7



도면8

