

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4979383号

(P4979383)

(45) 発行日 平成24年7月18日(2012.7.18)

(24) 登録日 平成24年4月27日(2012.4.27)

(51) Int. Cl. F I
G 0 6 F 1 3 / 0 0 (2 0 0 6 . 0 1) G O 6 F 1 3 / 0 0 3 0 1 J

請求項の数 8 (全 12 頁)

(21) 出願番号	特願2006-530475 (P2006-530475)	(73) 特許権者	390009531
(86) (22) 出願日	平成16年5月4日(2004.5.4)		インターナショナル・ビジネス・マシー ズ・コーポレーション
(65) 公表番号	特表2007-513394 (P2007-513394A)		I N T E R N A T I O N A L B U S I N E S S M A S C H I N E S C O R P O R A T I O N
(43) 公表日	平成19年5月24日(2007.5.24)		アメリカ合衆国10504 ニューヨーク 州 アーモンク ニュー オーチャード ロード
(86) 国際出願番号	PCT/GB2004/001910		
(87) 国際公開番号	W02004/102405	(74) 代理人	100108501
(87) 国際公開日	平成16年11月25日(2004.11.25)		弁理士 上野 剛史
審査請求日	平成19年5月2日(2007.5.2)	(74) 代理人	100091568
審査番号	不服2010-332 (P2010-332/J1)		弁理士 市位 嘉宏
審査請求日	平成22年1月7日(2010.1.7)		
(31) 優先権主張番号	10/437, 554		
(32) 優先日	平成15年5月14日(2003.5.14)		
(33) 優先権主張国	米国 (US)		
早期審査対象出願			

最終頁に続く

(54) 【発明の名称】 ステータスをホスト・システムへ自動的に送信するプログラム、方法及びシステム

(57) 【特許請求の範囲】

【請求項1】

ホスト・システム及び入出力装置の間にホスト・バス・アダプタが接続されているシステムにおいて、前記入出力装置から前記ホスト・バス・アダプタを介して前記ホスト・システムへデータを伝送するときにエラーが検出されるまで前記ホスト・バス・アダプタからステータスを前記ホスト・システムへ自動的に提示する方法であって、

前記ホスト・バス・アダプタを介して前記ホスト・システムへデータを伝送するステップと、

前記ホスト・システムにおいてデータ伝送検査を行うステップと、

前記ホスト・システムにおける前記データ伝送検査においてデータのエラーを検出したかどうかを判断するステップと、

前記データ伝送検査においてデータのエラーを検出しないときにステータス情報を前記ホスト・バス・アダプタから前記ホスト・システムへ自動的に送信するステップと、

前記データ伝送検査においてデータのエラーを検出したときに前記ホスト・システムから前記ホスト・バス・アダプタへ自動ステータス禁止信号を送信するステップと、

前記自動ステータス禁止信号が送信されたときに、前記ホスト・バス・アダプタによる前記ホスト・システムへの前記自動的なステータス情報の送信を停止するステップと、

前記停止するステップに続くステップであって、どのようなステータスを前記ホスト・システムに提示するかを前記ホスト・バス・アダプタに知らせるように該ホスト・バス・アダプタから前記ホスト・システムに要求するステップとを含む、方法。

10

20

【請求項 2】

前記ホスト・システムにおいてデータ伝送検査を行うステップが、さらに、データがエラーなしで伝送されたかどうかを判断し、エラーを検出したときに前記ホスト・システムから前記ホスト・バス・アダプタへ前記自動ステータス禁止信号を送信することを含む、請求項 1 に記載の方法。

【請求項 3】

前記ホスト・システムにおいてデータ伝送検査を行うステップが、前記ホスト・システムのプロセッサの例外条件及び突発的なエラー条件をチェックし、前記例外条件及び突発的なエラー条件を検出したときに前記ホスト・システムから前記ホスト・バス・アダプタへ前記自動ステータス禁止信号を送信することを含む、請求項 1 に記載の方法。

10

【請求項 4】

前記ホスト・システムにおいてデータ伝送検査を行うステップが、さらに、データがエラーを含んで伝送されたことを示す信号及び前記ホスト・システムプロセッサの例外条件及び突発的なエラー条件を論理的に OR 処理して、前記自動ステータス禁止信号を生成することを含む、請求項 1 に記載の方法。

【請求項 5】

ホスト・システム及び入出力装置の間にホスト・バス・アダプタが接続されており、前記入出力装置から前記ホスト・バス・アダプタを介して前記ホスト・システムへデータを伝送するときにエラーが検出されるまで前記ホスト・バス・アダプタからステータスを前記ホスト・システムへ自動的に提示するシステムであって、

20

前記ホスト・バス・アダプタを介して前記ホスト・システムへデータを伝送する手段と、

前記ホスト・システムにおいてデータ伝送検査を行う手段と、

前記ホスト・システムにおける前記データ伝送検査においてデータのエラーを検出したかどうかを判断する手段と、

前記データ伝送検査においてデータのエラーを検出しないときにステータス情報を前記ホスト・バス・アダプタから前記ホスト・システムへ自動的に送信する手段と、

前記データ伝送検査においてデータのエラーを検出したときに前記ホスト・システムから前記ホスト・バス・アダプタへ自動ステータス禁止信号を送信する手段と、

前記自動ステータス禁止信号が送信されたときに、前記ホスト・バス・アダプタによる前記ホスト・システムへの前記自動的なステータス情報の送信を停止する手段と、

30

前記送信の停止に続いて、どのようなステータスを前記ホスト・システムに提示するかを前記ホスト・バス・アダプタに知らせるように該ホスト・バス・アダプタから前記ホスト・システムに要求する手段とを備える、システム。

【請求項 6】

前記ホスト・システムが前記データ伝送検査を行うために、データがエラーなしで伝送されたかどうかを判断し、エラーを検出したときに前記ホスト・バス・アダプタへ前記自動ステータス禁止信号を送信する、請求項 5 に記載のシステム。

【請求項 7】

前記ホスト・システムが前記データ伝送検査を行うために、前記ホスト・システムのプロセッサの例外条件及び突発的なエラー条件をチェックし、前記例外条件及び突発的なエラー条件を検出したときに前記ホスト・バス・アダプタへ前記自動ステータス禁止信号を送信する、請求項 5 に記載のシステム。

40

【請求項 8】

前記ホスト・システムが前記データ伝送検査を行うために、データがエラーを含んで伝送されたことを示す信号及び前記ホスト・システムのプロセッサの例外条件及び突発的なエラー条件を論理的に OR 処理して、前記自動ステータス禁止信号を生成することを含む、請求項 5 に記載のシステム。

【発明の詳細な説明】**【技術分野】**

50

【 0 0 0 1 】

本発明は、一般に、入力/出力システムに関し、より具体的には、ホスト・バス・アダプタからステータスを提示するための方法、装置、及びプログラム記憶装置に関する。

【 背景技術 】

【 0 0 0 2 】

データ処理システムにおいては、通信アダプタ及び入力/出力(I/O)コントローラが、データをホスト・システムとネットワーク又は周辺装置との間で転送するために与えられる。ホスト・システムのメモリ及びプロセッサが、システム又はI/Oバスによって、又は、ネットワークによって、アダプタ又はコントローラに結合される。

【 0 0 0 3 】

ホスト・システムにおける中央演算処理装置が高速になるに伴って、ローカル・レジスタ又はキャッシュ・メモリを含むプロセッサの操作速度と、ホスト・システムのプロセッサとメイン・メモリ又は周辺装置との間のアクセス速度との間の差が増大している。その結果、データ処理システムがより良好に高速プロセッサを使用するためには、データをホスト・システムとネットワーク又は周辺装置との間で転送するためのより効率的な方法を与える必要がある。

【 0 0 0 4 】

データは、典型的には、データ通信バス上で、ホスト・コンピュータ・システムと、ディスク・ドライブ、テープ・ドライブ、又はプリンタといった周辺装置との間で往復して伝送される。データ通信バスは、ホスト及び周辺装置を互いに結合し、システムと周辺装置との間のデータ交換を可能にする。データ通信バスの1つの種類は、小型コンピュータ・システム相互接続(SCSI)データバスである。SCSIデータバスは、様々な方法で構成することができ、幾つかの操作モードを有する。

【 0 0 0 5 】

SCSIプロトコルは、イニシエータ、すなわちSCSIコマンドを発行する装置と、SCSIコマンドを実行する装置であるターゲットとの間での通信を指定する。SCSIデータバスは、ホスト・アダプタによりイニシエータに接続しており、装置コントローラによりターゲット装置に接続されている。各々の装置コントローラは、SCSIバスに接続された特定の種類の装置と適合される。

【 0 0 0 6 】

イニシエータと、複数のターゲット装置のいずれか1つとの間で、情報が往復して転送される場合には、これらの間に接続されたデータバス上のデータ転送を制御するために、ハンドシェイク・プロトコルが用いられる。

【 0 0 0 7 】

SCSIを何らかの物理インターフェースにマップする多数の上方レベルのプロトコル(ULP)がある。FCPは、SCSIをファイバー・チャンネルにマップするプロトコルである。iSCSIはSCSIをイーサネット(商標)にマップする。FCP及びiSCSIその他のプロトコルは、イニシエータ及びターゲットによって対話する。イニシエータは、交換を開始し、SCSIコマンドをターゲットに発行するエージェントである。

【 0 0 0 8 】

データ・ブロックを記憶用周辺装置に書き込むためにオペレーティング・システムにより起動されたSCSI I/Oは、例えば、情報単位(IU)として知られるコマンド・フレームを用いて、ホストとターゲットとの間のFCP交換を開始することができる。しかし、上で提案されたように、FCPはほんの一例に過ぎない。交換セッションにおいては、1つ又はそれ以上のシーケンスで構成されるフレーム群を用いて、データをホストからターゲットまで移送する。ターゲットは、準備ができていることを応答する。イニシエータは、データ記述子情報単位を発行することにより応答する。イニシエータは、次いで、1つ又はそれ以上の要求されたデータ情報単位を送信する。ターゲットは、コマンド・ステータス情報単位を発行して送信要求の完了を示すことにより応答する。

【 0 0 0 9 】

ターゲットが応答することによるFCP交換の開始、データ記述子情報によるイニシエータの応答、及びコマンド・ステータスを発行するターゲットを様々に組み合わせ、プロトコルをより効率的なものにすることができる。ターゲットは、次いで、データを受け入れ、何らかの応答を発行しなければならない。エラーも例外も受け取られない場合には、応答は通常の状態を示す。

【0010】

典型的なターゲットは、何らかの記憶システムである。多くの場合、ターゲットは、PCのようなホスト又は特殊なハードウェア部品と通信するプロトコルを取り扱うホスト・バス・アダプタ(HBA)で構成される。HBAは、SCSIコマンドについてホストに通知し、該ホストからどこでデータを取得するか又はどこにデータを置くかを知らされる。

10

【0011】

書き込みコマンドに対しては、HBAは、イニシエータが書き込み操作を実行したいということをホストに通知せねばならない。ホストが複雑な記憶システムである場合には、書き込まれつつあるセクタがすでに書き込みキャッシュにあるかどうか、及びどこにデータが書き込まれるべきかを判断する必要がある。ホストは、データに対して何らかの付加的なフォーマットも行う必要があることがある。ホストは、どこにデータを置くかについてHBAと通信し、次いで、HBAはデータを記憶する。

【発明の開示】

【発明が解決しようとする課題】

20

【0012】

今日の環境においては、ホストはHBAに対して、操作が満足いくものであったことを通信することが必要であり、HBAがエラーを検出しなかったと仮定すれば、応答では良好なステータスを戻すようにする。ホストとHBAとの間のこの付加的な対話は、ホスト及びHBAの両方にとって大量の処理及びハンドシェーキングになる。

【0013】

エラーが検出されるまで、ホスト・バス・アダプタからステータスを自動的に提示するための方法、装置、及びプログラム記憶装置に対する必要性があることがわかる。

【課題を解決するための手段】

【0014】

30

上述の従来技術の制限を克服し、本明細書を読み、理解することにより明らかになる他の制限を克服するために、本発明は、エラーが検出されるまで、ホスト・バス・アダプタからステータスを自動的に提示するための方法、装置、及びプログラム記憶装置を開示する。

【0015】

本発明は、HBAがイニシエータに応答するようにホストが要求するのを待つことなく、該HBAが自動的にそのようにするのを可能にすることにより、上述の問題を解決する。一実施形態においては、このことは、データ及び制御論理をチェックし、HBAからホストまでのデータ伝送中にエラーが生じたかどうかを非常に迅速に判断する特殊なハードウェアを有することにより行われる。エラーが検出された場合には、その特定のポートを取り扱っているHBAに対して信号が掲げられる。HBAは直ちに、ステータスを自動的にイニシエータに送信するのを停止し、今度は、各操作について別々に通信して、どのようなステータスをイニシエータに提示するかをホスト・バス・アダプタに知らせるように、ホストに対して要求する。

40

【0016】

本発明の原理によるプログラム記憶装置は、ホスト・バス・アダプタによりデータをホストに伝送し、該ホストにおいてデータ伝送検査を実行し、該ホストにおいてデータ伝送が満足いくものであったかどうかを判断し、データ伝送が満足いくものであった場合には、該ホスト・バス・アダプタからステータス情報を自動的に送信し、そうでなかった場合には、該ホスト・バス・アダプタに、該ホストからのデータ伝送についてのステータス形

50

式の識別を待つようにさせる方法を含む。

【0017】

本発明の別の実施形態においては、別のプログラム記憶装置が提供される。このプログラム記憶装置は、ホストにおいてホスト・バス・アダプタからデータを受信し、該ホストにおいてデータ伝送検査を実行し、該ホストにおいてデータ伝送が満足いくものであったかどうかを判断し、データ伝送が満足いくものでなかった場合には、該ホスト・バス・アダプタに、該ホストからのデータ伝送についてのステータス形式の識別を待つようにさせる方法を含む。

【0018】

本発明の別の実施形態においては、別のプログラム記憶装置が提供される。このプログラム記憶装置は、ホスト・バス・アダプタによりデータをホストに伝送し、該ホスト・バス・アダプタにおいて、該ホストから、該ホスト・バス・アダプタによる自動ステータス伝送を禁止する信号を受信するまで、該ホスト・バス・アダプタからステータス情報を自動的に送信する方法を含む。

10

【0019】

本発明の別の実施形態においては、入力/出力システムが提供される。入力/出力システムは、データ伝送のためのホスト・バス・アダプタ、及びデータ伝送検査を実行し、データ伝送が満足いくものであったかどうかを判断する、該ホスト・バス・アダプタに結合されたホストを含み、該ホスト・バス・アダプタは、該ホストが、データ伝送が満足いくものではなかったと判断し、該ホスト・バス・アダプタに対して、該ホスト・バス・アダプタによる自動ステータス伝送を禁止する信号を送信するまで、ステータス情報を自動的に送信する。

20

【0020】

本発明の別の実施形態においては、ホストが提供される。ホストは、ホスト・バス・アダプタからデータを受信するためのホスト・バス・アダプタ・インターフェース、データ伝送検査を実行するための、該ホスト・バス・アダプタ・インターフェースに結合されたプロセッサ、及びデータ伝送が満足いくものではないと判断された場合に、該ホスト・バス・アダプタに、データ伝送についてのステータス形式の識別を待つようにさせる信号を伝送するための、該プロセッサに結合されたポートを含む。

【0021】

本発明の別の実施形態においては、ホスト・バス・アダプタが提供される。ホスト・バス・アダプタは、データをホストに伝送するためのプロトコル取り扱いインターフェース、及び、自動ステータス伝送を禁止する信号を受信するまで、ステータス情報を自動的に送信するための、該プロトコル取り扱いインターフェースに結合されたプロセッサを含む。

30

【0022】

本発明の別の実施形態においては、エラーが検出されるまで、ホスト・バス・アダプタからステータスを自動的に提示するための方法が提供される。この方法は、ホスト・バス・アダプタによりデータをホストに伝送するステップと、該ホストにおいて、データ伝送検査を実行するステップと、該ホストにおいて、データ伝送が満足いくものであったかどうかを判断するステップと、データ伝送が満足いくものであった場合には、該ホスト・バス・アダプタからステータス情報を自動的に送信し、そうでなかった場合には、該ホスト・バス・アダプタに、該ホストからのデータ伝送についてのステータス形式の識別を待つようにさせるステップとを含む。

40

【0023】

本発明の別の実施形態においては、入力/出力システムが提供される。入力/出力システムは、データを伝送するための手段、及びデータ伝送検査を実行し、データ伝送が満足いくものであったかどうかを判断するための、該データを伝送するための手段に結合された手段を含み、該データ伝送検査を実行するための手段が、データ伝送が満足いくものであったと判断した場合には、該データを伝送するための手段はステータス情報を送信し、

50

そうでなかった場合には、該データを伝送するための手段は、ホストからのデータ伝送についてのステータス形式の識別を待つ。

【 0 0 2 4 】

本発明の別の実施形態においては、ホストが提供される。ホストは、ホスト・バス・アダプタからデータを受信するための手段、該ホストにおいてデータ伝送検査を実行するための、該受信するための手段と結合された手段、及び、データ伝送が満足いくものでないと判断された場合に、該ホスト・バス・アダプタに、データ伝送についてのステータス形式の識別を待つようにさせる信号を伝送するための、該実行するための手段に結合された手段を含む。

【 0 0 2 5 】

本発明の別の実施形態においては、ホスト・バス・アダプタが提供される。ホスト・バス・アダプタは、データをホストに伝送するための手段、及び、自動ステータス伝送を禁止する信号を受信するまで、ステータス情報を自動的に送信するための、該伝送するための手段に結合された手段を含む。

【 0 0 2 6 】

本発明を特徴づけるこれら及び種々の他の新規な利点及び特徴は、特に、特許請求の範囲及びに指摘される。

【 発明を実施するための最良の形態 】

【 0 0 2 7 】

ここで、本発明を、単なる一例に過ぎないものとして、添付の図面に示される好ましい実施形態を参照して述べるが、全体にわたり、同じ参照番号は対応する部品を表わす。

【 0 0 2 8 】

本発明は、エラーが検出されるまで、ホスト・バス・アダプタからステータスを自動的に提示するための方法、装置、及びプログラム記憶装置を提供する。本発明は、HBAがイニシエータに応答するようにホストが要求するのを待つことなく、該HBAが自動的にそのようにすることを可能にする。ホストは、データ及び制御論理をチェックし、HBAからホストまでのデータ伝送中にエラーが生じたかどうかを非常に迅速に判断する。エラーが検出された場合には、その特定のポートを取り扱っているHBAに対して信号が掲げられる。HBAは直ちに、ステータスを自動的にイニシエータに送信するのを停止し、今度は、各操作について別々に通信して、どのようなステータスをイニシエータに提示するかをホスト・バス・アダプタに知らせるように、ホストに対して要求する。

【 0 0 2 9 】

図1は、本発明の好ましい実施形態による入力/出力(I/O)システム100を示す。図1においては、プロセッサ110はキャッシュ・メモリ120に結合される。キャッシュ・メモリ120は、改良されつつあるプロセッサ性能のために与えられた高速メモリである。キャッシュ120は、プロセッサ110とメイン・システム・メモリ150との間に常駐する。I/O装置130は、記憶、グラフィック処理、ネットワーク接続、印刷などといった種々のサービスを与えるのに用いられる。通常はローカル・バスと呼ばれるシステム・バス140は、I/O装置130とプロセッサ110とメモリ150との間の接続を与える。具体的には、ローカル・バス140は、プロセッサ110をメイン・メモリ及びキャッシュ120に接続する。I/O装置130は、ホスト・バス・アダプタ(HBA)160及びI/Oバス162を通してローカル・バス140に結合される。I/Oバス162は、HBA160により種々の周辺装置130をプロセッサ110に接続する。

【 0 0 3 0 】

オペレーティング・システム170がプロセッサ110上で稼動し、図1のI/Oシステム100における種々の構成部品を調整し、制御するのに用いられる。オペレーティング・システム170は、インターナショナル・ビジネス・マシーンズ・コーポレーションから入手可能なOS/2(IBM Corporationの商標)のような市販のオペレーティング・システムとすることができる。「OS/2」は、インターナショナル・ビ

10

20

30

40

50

ジネス・マシーンズ・コーポレーションの商標である。オペレーティング・システム 170 及びアプリケーション又はプログラム 180 の命令は、メディア装置 182、184 上に配置し、プロセッサによる実行のためにメイン・メモリ 150 にロードすることができる。

【0031】

装置 130 及びプロセッサ 110 の間の通信は、バス・プロトコル及び割り込み 142 の両方を用いる。バス・プロトコルは、バス・トランザクションの意味を定義するため、及び、バスの使用についての調停機能のために用いられる。バス・トランザクションは、少なくともアドレスを送信し、データを受信又は送信することを含む。例えば、読み込みトランザクションは、データをメモリ 150 からプロセッサ 110 又は I/O 装置 130 に転送し、書き込みトランザクションは、データをプロセッサ 110 又は I/O 装置 130 からメモリ 150 に転送する。

【0032】

ホスト・バス・アダプタ (HBA) 160 を用いて、メディア装置 182、184 といった入力/出力周辺装置をプロセッサ 110 に接続する。I/O 装置 130 は、例えば、SCSI、ファイバー・チャネル、イーサネット (商標)、又は Infiniband (商標) Trade Association (www.infinibandta.com) 準拠 I/O 装置を含むことができる。HBA 160 は、例えば、X3T9.2 米規格協会 (ANSI) により定義される小型コンピュータ・システム・インターフェース (SCSI) 高速並列インターフェースを実施するのに使用することができる。インターフェースは、プロセッサ 110 をハードディスク・ドライバ、プリンタその他の装置といったメディア装置 182、184 に接続することができる。複数のメディア装置 182、184 を I/O バス 162 により結合することができる。I/O バス 162 は、データ及び制御信号を、ホスト・バス・アダプタ 160 からメディア装置 182、184 に運ぶ並列バスである。例えば、メディア装置 182、184 は SCSI 装置とすることができ、これは、SCSI 標準を用いてプロセッサ 110 とデータ及び制御信号を交換する周辺装置である。

【0033】

データを記憶するための周辺装置の 1 つのシステムは、新磁気ディスク制御機構 (RAID) と呼ばれるものである。RAID は、データが、パリティ・ビット又はハミング・コードといったエラー修正のために用いられる情報と併せて 2 つ又はそれ以上のハードディスク・ドライブ 184 間で分散されて、性能及び/又はデータの完全性を改善する、データ記憶方法である。ハードディスク・アレイ 184 は、アレイ管理ソフトウェア及びエラー修正を取り扱うホスト・バス・アダプタ 160 により管理することができる。

【0034】

当業者であれば、図 1 のハードウェアは、実施によって異なってよいことを理解するであろう。ローカル・バス 140 に対する付加的な接続は、直接の構成部品の相互接続を通して、又は、アドイン・ボードを通して行うことができる。ネットワーク・アダプタ 186、ホスト・バス・アダプタ 160、及び拡張バス・インターフェース 188 は、直接の構成部品の接続によりローカル・バス 140 に接続することができる。対照的に、例えば、グラフィック・アダプタ 190 は、拡張スロットに挿入されたアドイン・ボードによりローカル・バス 140 に接続することができる。図示例においては、ホスト・バス・アダプタ 160 は、ハードディスク・ドライブ、テープ・ドライブ、CD-ROM ドライブ、及びデジタル・ビデオ・ディスクの読み取り専用ドライブ (DVD-ROM) といったメディア装置 182、184 に対する接続を与える。典型的なローカル・バス 140 の実施は、例えば、3 つ又は 4 つの PCI 拡張スロット又はアドイン・コネクタ 192 を支持する。それにもかかわらず、当業者は、図示例が本発明に関する体系的な制限を含むことを意味するものではないことを認識するであろう。例えば、本発明のプロセスをマルチプロセッサのデータ処理システムに適用することができる。

【0035】

図2は、本発明の好ましい実施形態による、エラーが検出されるまで、ホスト・バス・アダプタからステータスを自動的に提示するためのシステム200を示す。図2は、PCI、PCI Xなどといった標準的なバス230によりホスト220に結合されたHBA210を示す。HBA210は、プロセッサ212、メモリ214、及びホスト220とHBA210との間のデータ伝送を取り扱うためのプロトコル取り扱いインターフェース216を含む。光学のようなリンク218が与えられる。ホスト220は、プロセッサ222、及び、直接のメモリアクセス及びフォーマットを与えるためのHBAインターフェース224を含む。HBAインターフェース224は、さらに、ホスト220の他の部分に対するアクセス226を与える。ホスト220は、さらに、自動ステータス禁止信号240をHBA210に通信するためのポート228を含む。

10

【0036】

各ホスト220は、ホスト・バス・アダプタ210といったインターフェース・カードと結合される。上述のように、ホスト・バス・アダプタ210は、プロセッサ212及びRAM又はEEPROMといったメモリ214を有する。一実施形態においては、メモリ214の少なくとも一部を用いて、ホスト220からダウンロードしたアダプタ・コードを保持する。一実施形態においては、各ホスト・バス・アダプタ210は、別々の回路カード上に配置される。別の実施形態においては、1つより多いホスト・バス・アダプタ210が回路カード上に配置される。各ホスト・バス・アダプタ210は、典型的には、PCIバスといったローカル・バス230に接続される。

【0037】

20

図2においては、HBA210は、直接、プロトコルを解釈し、データを記憶し取り出すためにアプリケーション・インターフェースを与えて、リンク218上に送信する。何らかのホスト220がこのHBA210と通信する。このホスト220は、PC又はサーバであってもよいし、又は、1つ又はそれ以上のHBA210とインターフェースすることができ、さらに該ホスト内220の内部ファブリックとインターフェースすることができるマイクロプロセッサ、メモリ、及び論理をもつ一組の電子装置であってもよい。例えば、PCIカードは、HBA210に、マイクロプロセッサ212、及び、HBAデータをさらにフォーマットし、PCIバス230と通信することができるようにする他のアプリケーション特有の集積回路を備えさせるように設計することができる。このようなPCIカードは、次いで、他の構成部品（同様なカードを含む）と併せてサーバにつなげて、記憶装置、テープ、又はプリンタ・サーバとして作用することができる。

30

【0038】

このような環境においては、性能が非常に重要であり、可能性のあるどのようなオーバーヘッドも排除することは、PCIカードが実行することができる1秒当たりの操作の総数を増加させることになる。両方のホスト220及びHBA210は、典型的には、インターフェース・プロトコル並びに2つの構成部品間のプロトコルを取り扱う際に助けとなるマイクロプロセッサ222、212を含む。性能が高くなるようにするためには、並列アクティビティを行う方法を見出すこと、及び、図示のように標準的なバス230におけるトランザクションを最小にすることが重要である。

【0039】

40

本発明の好ましい実施形態によれば、HBA210は、SCSIコマンドといったコマンドを処理した後、リンク218により、ステータスを自動的に送信することができる。そうでない場合には、ホストは、情報の転送がエラーなしで行われたという事実を処理せねばならず、次いで、HBA210にコマンドを送信して、該HBA210が通常の終了ステータスを、例えばホスト220のようなイニシエータに与えるべきであることを知らせねばならない。

【0040】

図3は、本発明の好ましい実施形態によるシステムのエラー/条件検査システムを示す。本発明の好ましい実施形態は、両方のプロセッサが、或いは別の場合には実行せねばならないハンドシェーク及び処理を排除する。このシステムは、すべての良好なエラーチェ

50

ック能力がホスト上に存在することを要求する。したがって、データがHBAからホストに転送されるとき、該データは十分にチェックされる(310)。ホストは、さらに、状態マシン及び中間バッファのトラバースがデータ・メモリに至る途中で生じないことを保証するようにチェックしている(320)。これらのすべてのチェックは、プロセッサからの例外条件及びクロック・チェック、バス・ハングなどのような突発的なエラー条件330と併せてORゲート340により処理される。したがって、アサートされるこれらのチェック310ないし330のいずれも、ホストに対し、信号をHBAにアサートするように仕向け(340)、これによって自動ステータスの送信を禁止させる。次いで、上述のように、ホストはエラーの回復を実行する役割になり、各コマンドを処理し、そのコマンドについて送信するステータスを決定する。検出されるエラーに影響を受けないコマンドもあるし、不良なステータスが返されて、再試行が開始されねばならないコマンドもある。

10

【0041】

図4は、本発明の好ましい実施形態による、エラーが検出されるまで、ホスト・バス・アダプタからステータスを自動的に提示するための方法400のフローチャートを示す。第1に、コマンドの処理後、ホストは、データ伝送検査を実行する(410)。このような検査は、データのエラーをチェックし、次いで、操作ステータス及び条件インジケータのエラー条件をチェックすることを含む。エラーが検出されたかどうか、又は、条件或いはステータスが侵されたかどうかについて判断される(420)。検出されない場合には(422)、HBAは、ステータスを自動的にイニシエータに送信するように構成される(430)。検出された場合には(424)、伝送を取り扱うHBAに信号が送信されて、自動ステータスが禁止される(440)。HBAは、ステータスを自動的にイニシエータに送信することを停止する(450)。ホストは、次いで、各操作について、どのようなステータスをイニシエータに提示するかを通信するように要求される(460)。

20

【0042】

図5は、本発明の好ましい実施形態によるシステム500を示し、図1ないし図4を参照して示されるプロセスは、例えば、図5に示す固定の及び/又は取り外し可能なデータ記憶装置568、又は他のデータ記憶装置、又はデータ通信装置の1つ又はそれ以上のようなコンピュータ可読媒体又はキャリアにより実体的に具体化することができる。取り外し可能なデータ記憶装置568上で具体化されるプロセスを表わすコンピュータ・プログラム590を、メモリ592、又はシステム500に、例えば、プロセッサ596にロードして、図5のシステム500を実行のために構成することができる。コンピュータ・プログラム590は、図5のシステム500により読み込まれ実行された場合に、該システム500が本発明の好ましい実施形態のステップ又は要素を実行するのに必要なステップを実行するようにさせる命令を含む。

30

【図面の簡単な説明】**【0043】**

【図1】本発明の好ましい実施形態による入力/出力(I/O)システムを示す。

【図2】エラーが検出されるまで、ホスト・バス・アダプタからステータスを自動的に提示するためのシステムを示す。

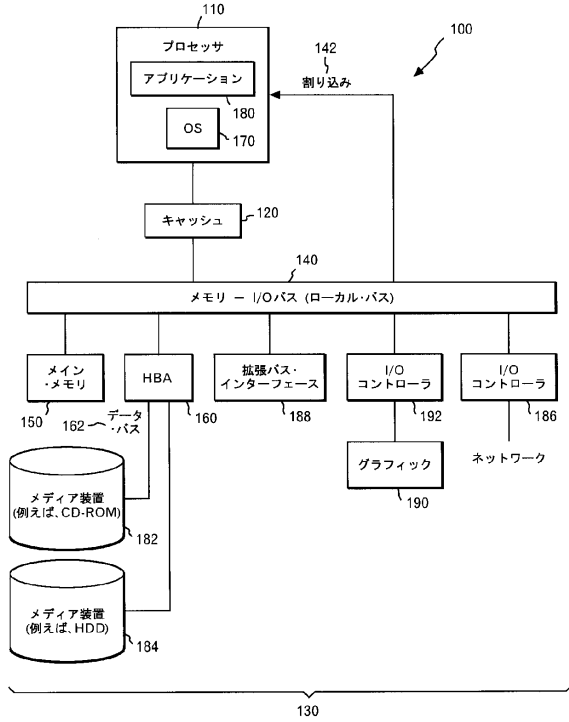
40

【図3】システムのエラー/条件検査システムを示す。

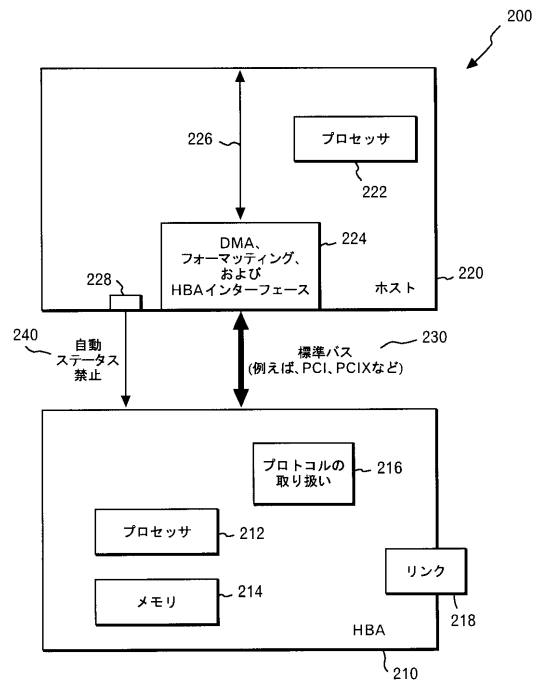
【図4】エラーが検出されるまで、ホスト・バス・アダプタからステータスを自動的に提示するための方法のフローチャートを示す。

【図5】図1ないし図4を参照して示されるプロセスをプログラム記憶装置により実体的に具体化することができるシステムを示す。

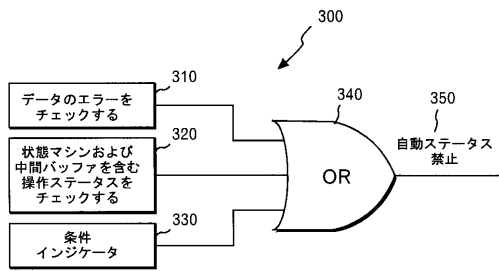
【図1】



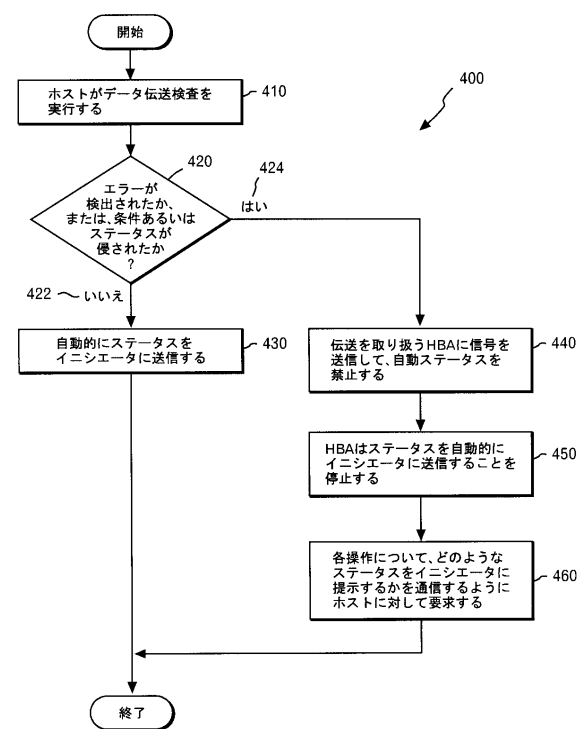
【図2】



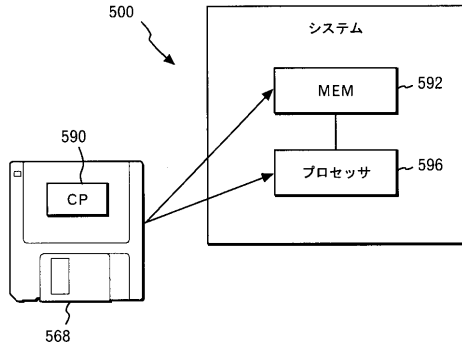
【図3】



【図4】



【図5】



フロントページの続き

- (72)発明者 チェン、ジェームズ
アメリカ合衆国 85750 アリゾナ州 ツーソン ノース・コルブ・ロード 5800 ナン
バーE11161
- (72)発明者 クオ、リー、チュン
アメリカ合衆国 95133 カリフォルニア州 サンノゼ ボンシェフ・ドライブ 2781
- (72)発明者 スパネル、キャロル
アメリカ合衆国 95119 カリフォルニア州 サンノゼ カミノ・ベルデ・ドライブ 629
0
- (72)発明者 ウォールズ、アンドリュー、デール
アメリカ合衆国 95139 カリフォルニア州 サンノゼ ピア・ベラ 7219

合議体

審判長 水野 恵雄
審判官 齊藤 健一
審判官 近藤 聡

- (56)参考文献 特開平 1-314362(JP,A)
特開平 2-056041(JP,A)

- (58)調査した分野(Int.Cl., DB名)
G06F13/00