(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012年1月12日 (12.01.2012)

PCT

(10) 国際公開番号
WO 2012/004940 A1

(51) 国際特許分類：
H01L 27/146 (2006.01) H04N 5/374 (2011.01)
H04N 5/363 (2011.01)

(21) 国際出願番号： PCT/JP2011/003490

(22) 国際出願日： 2011年6月17日 (17.06.2011)

(25) 国際出願の言語： 日本語

(26) 国際公開の言語： 日本語

(30) 優先権データ：
特願2010-157290 2010年7月9日 (09.07.2010) JP

(71) 出願人 (米国を除く全ての指定国について)：パナソニック株式会社 (PANASONIC CORPORATION) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).

(72) 発明者；および
(75) 発明者/出願人 (米国についてのみ)：山本 孝大 (YAMAMOTO, Takahiro). 鎗野 真 (YARINO, Makoto). 松長 誠之 (MATSUNAGA, Yoshiyuki).

(74) 代理人：新居 広守 (Nil, Hiromori); 〒5320011 大阪府大阪市淀川区西中島5丁目3番10号タナカ・イトーピア新大阪ビル6階新居国際特許事務所内 Osaka (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能)：AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, ML, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

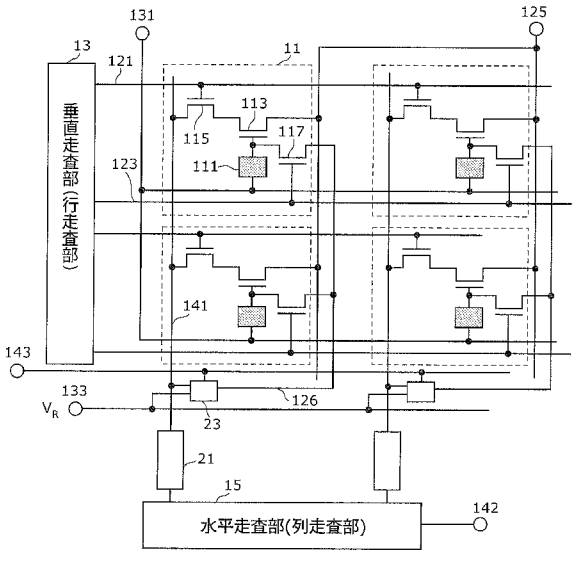
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類：
– 国際調査報告 (条約第21条(3))

(54) Title: SOLID-STATE IMAGING DEVICE, AND METHOD FOR DRIVING SAME

(54) 発明の名称：固体撮像装置およびその駆動方法

[図1]




13 Vertical scanning unit (column scanning unit)
15 Horizontal scanning unit (row scanning unit)

(57) Abstract: Disclosed is a solid-state imaging device provided with a semiconductor substrate (31), a plurality of pixels (11) arrangea'm a matrix of rows and columns on the semiconductor substrate, row signal lines (141) formed for each row, an inversion amplifier (23) connected to the row signal lines, and a feedback line (126) disposed for each row for the purpose of feeding back the output signal of the inversion amplifier (23) to the pixels (11) on the corresponding rows, wherein an amplifier transistor (113) is provided with a gate connected to a pixel electrode (46), a signal voltage is outputted to the row signal lines (141) via a selection transistor (115) in accordance with the potential of the pixel electrode (46), the source or the drain of a reset transistor (117) is connected to the pixel electrode (46), and the source or drain, whichever is not connected to the pixel electrode, is connected to the corresponding feedback line (126).

(57) 要約：本発明の固体撮像装置は、半導体基板(31)と、半導体基板に行列状に配置された複数の画素(11)と、列毎に形成された列信号線(141)と、列信号線に接続された反転増幅器(23)と、反転増幅器(23)の出力信号を対応する列の画素(11)にフィードバックするために列毎に設けられたフィードバック線(126)とを備え、増幅トランジスタ(113)は、画素電極(46)に接続されたゲートを有し、画素電極(46)の電位に応じた信号電圧を、選択トランジスタ(115)を介して列信号線(141)に出力し、リセットトランジスタ(117)のソースおよびドレインの一方は画素電極(46)に接続され、ソースおよびドレインの他方は対応するフィードバック線(126)に接続されている。

WO 2012/004940 A1

# 明　細　書

## 発明の名称　：固体撮像装置およびその駆動方法

## 技術分野

[0001] 本発明は、固体撮像装置に関し、特に積層型の固体撮像装置およびその駆動方法に関する。

## 背景技術

[0002] 一般的な固体撮像装置は、受光部として埋め込みフォトダイオード構造が用いられている。一方、埋め込みフォトダイオードを用いない構造の固体撮像装置（積層型の固体撮像装置）も知られている（例えば特許文献１）。

[0003] 例えば特許文献１には、固体増幅装置を構成する制御電極の上に光電変換層を形成し、形成した光電変換層の上に透明電極層を設けた積層型の固体撮像装置が開示されている。この積層型の固体撮像装置は、透明電極層に印加された電圧の作用を、光電変換層を介して制御電極に及ぼすことにより良好なＳＮ比で光情報を電気信号に変えることができる。

[0004] このように積層型の固体撮像装置は、画素回路が形成された半導体基板の上に絶縁膜を介して光電変換膜が形成された構成を有している。このため、光電変換膜にアモルファスシリコン等の光吸収係数が大きい材料を用いることが可能となる。例えば、アモルファスシリコンの場合、波長５５０ｎｍの緑色の光は、０．４ｎｍ程度の厚さでほとんど吸収することができる。

[0005] また、積層型の固体撮像装置は、埋め込みフォトダイオードを用いない構成であるため、光電変換部の容量を大きくすることが可能であり、飽和電荷を大きくすることができる。さらに、電荷を完全転送しないため容量を積極的に付加することも可能であり、微細化された画素においても十分な大きさの容量が実現できる。また、ダイナミックランダムアクセスメモリにおけるスタックセルのような構造で形成することも可能である。

## 先行技術文献

## 特許文献

[0006] 特許文献１:特開昭５５-１２０１８２号公報

## 発明の概要

### 発明が解決しようとする課題

[0007] しかしながら、特許文献１に開示された固体撮像装置は、一般的な埋め込みフォトダイオード型の固体撮像装置よりもランダム雑音が大きいという問題を有している。以下それについて説明する。

[0008] 一般的な埋め込みフォトダイオード型の固体撮像装置は、電荷の転送がほぼ完全にできる。すなわち、(信号レベル+固定パターンノイズ)－(黒レベル+固定パターンノイズ)=信号レベルというサンプリングをＣＤＳ(Ｃｏｒｒｅｌａｔｅｄ Ｄｏｕｂｌｅ Ｓａｍｐｌｉｎｇ)回路で行えば、固定パターンノイズのキャンセルが可能である。そのため、埋め込みフォトダイオード型の固体撮像装置では、信号をリセットする際にリセットトランジスタの強反転動作と弱反転動作とを組み合わせることにより雑音を$1/\sqrt{2}$に抑圧する方法を用いる。それに対して、積層型の固体撮像装置では、上記方法を用いることができない。

[0009] 積層型の固体撮像装置は、電荷の完全転送ができないため、ＣＤＳ回路で埋め込みフォトダイオード型の固体撮像装置のようなサンプリングを実施しても、リセット雑音のキャンセルが不完全になる。つまり、雑音が発生した状態において次の信号電荷が加算されるためにリセット雑音が重畳された信号電荷を読み出すことになるので、ランダム雑音が大きくなる。なお、リセットパルスの後縁(後ろエッジ)は、リセット信号に含まれるリセットパルスが正パルス(上向きのパルス)である場合は立ち下がりエッジであり、リセットパルスが負パルス(下向きのパルス)である場合は立ち上がりエッジである。

[0010] また、特許文献１に開示された固体撮像装置では、信号電荷をリセットするときに雑音が発生する。すなわち、リセット信号に含まれるリセットパルスの後縁(後ろエッジ)に起因して、リセット信号線と画素電極等との間の容量結合によりランダムノイズが発生してしまう。

[001 1] さらに、近年では、例えばＨＤ（Ｈｉｇｈ Ｄｅｆｉｎｉｔｉｏｎ）のように１秒間に６０枚のフレームレートを必要とする映像規格があり、動画像に関して、高フレームレートに関する要望もある。そのため、上記のランダム雑音を抑圧する処理に時間をかけて、フレームレートを遅くしてしまうような方法を用いることはできない。

[001 2] 本発明は、上記の問題点に着目したものであり、ランダム雑音を抑圧する固体撮像装置およびその駆動方法を提供することを目的とする。

## 課題を解決するための手段

[001 3] 上記課題を解決するため本発明の一形態に係る固体撮像装置は、半導体基板と、前記半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、前記列信号線に接続された反転増幅器と、前記反転増幅器の出力信号を対応する列の画素にフィードバックするために列毎に設けられたフィードバック線とを備え、前記画素は、リセットトランジスタ、選択トランジスタ及び、増幅トランジスタ、および光電変換部を有し、前記光電変換部は、光電変換する光電変換膜と、前記光電変換膜の前記半導体基板側の面に形成された画素電極と、前記光電変換膜の前記画素電極と反対側の面に形成された透明電極とを有し、前記増幅トランジスタは、前記画素電極に接続されたゲートを有し、前記画素電極の電位に応じた信号電圧を、前記選択トランジスタを介して列信号線に出力し、前記リセットトランジスタのソースおよびドレインの一方は前記画素電極に接続され、ソースおよびドレインの他方は対応する前記フィードバック線に接続される。

[0014] この構成によれば、反転増幅器の出力をフィードバックすることによって、リセットトランジスタで画素電極の信号電荷をリセットするときに発生するリセット雑音が抑圧され、次の信号電荷にリセット雑音が重畳されることを軽減するので、ランダム雑音を抑圧することができる。また、フィードバックにより回路バラツキ（例えば、列ごとの増幅トランジスタのＶｔｈムラ）によるノイズを軽減することができる。

[001 5] ここで、前記選択トランジスタのゲートには行選択信号が印加され、前記

リセットトランジスタのゲートには行リセット信号が印加され、前記行リセット信号は、前記行選択信号が有効になつてから一定時間遅れて有効になり、かつ、前記行選択信号が有効な期間内に有効である構成としてもよい。

[001 6] この構成によれば、フィードバックループを容易に形成することができる。

[001 7] ここで、前記固体撮像装置は、さらに、前記リセットトランジスタのゲートに印加すべき行リセット信号の波形を調整する波形調整部を有し、前記波形調整部は、行リセット信号に含まれるリセットパルスの後縁に傾斜を付与するよう波形を調整し、前記リセットトランジスタのゲートに供給する構成としてもよい。

[001 8] この構成によれば、リセット信号に含まれるパルスの後縁により発生するランダムノィズを抑制することができる。

[001 9] ここで、前記固体撮像装置は、第１のフレームレートでの撮像と、前記第１のフレームレートよりも高い第２のフレームレートでの撮像とを切換可能であり、前記波形調整部は、第１のフレームレートでの撮像における前記リセットパルスの後縁の立ち下がりまたは立ち上がりに要する遷移時間を、第２のフレームでの撮像における遷移時間よりも大きくするように前記リセットパルスの後縁の傾斜を調整するとしてもよい。

[0020] この構成によれば、シーンに応じたフレームレートで撮影が可能な積層型の固体撮像装置において種々のフレームレートに対応してノイズ低減を行うことができる。

[0021 ] ここで、前記波形調整部は、前記リセットトランジスタゲートに接続されたリセット制御線に挿入されたフィルタ回路であつてもよい。

[0022] ここで、前記波形調整部は、前記フィルタ回路の回路定数を変更することにより前記リセットパルスの後縁に傾斜を調整してもよい。

[0023] ここで、前記波形調整部は、前記リセットパルスの後縁に傾斜をもつアナログ信号を前記行リセット信号として出力するデジタル—アナログコンバータを含む構成としてもよい。

[0024] この構成によれば、リセット信号に含まれるパルスの後縁の傾斜を調整する精度を向上させることができる。

[0025] ここで、前記固体撮像装置は、さらに、前記リセットトランジスタのゲートに印加される行リセット信号の波形を調整する波形調整部を有し、前記波形調整部は、行リセット信号中のリセットパルスの後縁が有する周波数帯域を調整してもよい。

[0026] ここで、前記波形調整部は、さらに、電源電圧に相当する振幅を有する波形調整前の行リセット信号が入力され、当該行リセット信号の振幅を小さくするよう波形を調整してもよい。

[0027] この構成によれば、リセット信号に含まれるパルスの後縁により発生するランダムノイズを抑制することができ、高フレームレート化を容易にする。

[0028] ここで、前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、前記増幅トランジスタのドレインに印加される最大電圧より小さくすることが望ましい。

[0029] ここで、前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、前記選択トランジスタのゲートに印加される最大電圧より小さくすることが望ましい。

[0030] ここで、前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、前記反転増幅器に印加される電源電圧より小さくすることが望ましい。

[0031] ここで、前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、前記透明電極に印加される最大電圧より小さくすることが望ましい。

[0032] ここで、前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、 (a) 前記増幅トランジスタのドレインに印加される最大電圧、 (b) 前記選択トランジスタのゲートに印加される最大電圧、 (c) 前記反転増幅器に印加される電源電圧、および (d) 前記透明電極に印加される最大電圧よりも小さくしてもよい。

[0033] また、本発明の他の形態に係る固体撮像装置は、半導体基板に行列状に配置された複数の画素と、行リセットト信号を生成する行走査部と、前記リセットトトランジスタのゲートに印加すべき行リセットト信号の波形を調整する波形調整部とを備え、前記画素は、リセットトトランジスタ、選択トランジスタ及び、増幅トランジスタ、および光電変換部を有し、前記光電変換部は、光電変換する光電変換膜と、前記光電変換膜の前記半導体基板側の面に形成された画素電極と、前記光電変換膜の前記画素電極と反対側の面に形成された透明電極とを有し、前記増幅トランジスタは、前記画素電極に接続されたゲートを有し、前記画素電極の電位に応じた信号電圧を、前記選択トランジスタを介して列信号線に出力し、前記波形調整部は、行リセットト信号に含まれるリセットトパルスの後縁に傾斜を付与するよう波形を調整し、前記リセットトトランジスタのゲートに供給する。

[0034] また、本発明の他の形態に係る固体撮像装置の駆動方法において、前記固体撮像装置は、半導体基板と、前記半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、前記列信号線に接続された反転増幅器と、前記反転増幅器の出力信号を対応する列の画素にフィードバックするために列毎に設けられたフィードバック線とを備え、前記画素は、リセットトトランジスタ、選択トランジスタ及び、増幅トランジスタ、および光電変換部を有し、前記光電変換部は、光電変換する光電変換膜と、前記光電変換膜の前記半導体基板側の面に形成された画素電極と、前記光電変換膜の前記画素電極と反対側の面に形成された透明電極とを有し、前記増幅トランジスタは、前記画素電極に接続されたゲートを有し、前記画素電極の電位に応じた信号電圧を、前記選択トランジスタを介して列信号線に出力し、前記リセットトトランジスタのソースおよびドレインの一方は前記画素電極に接続され、ソースおよびドレインの他方は対応する前記フィードバック線に接続され、前記駆動方法は、前記選択トランジスタのゲートに行選択信号を有効にすることにより、前記増幅トランジスタの出力信号を列信号線に出力し、前記行選択信号が有効になってから一定時間遅れて前記行リセットト信号を有効にす

ることにより、前記反転増幅器の出力を前記リセットトランジスタを介して前記画素電極にフィードバックする。

## 発明の効果

[0035] 本発明に係る固体撮像装置によれば、ランダム雑音を抑制することができる。また、シーンに応じたフレームレートに対応してランダム雑音を抑制可能である。

## 図面の簡単な説明

[0036] [図1] 図1は、第1の実施形態に係る固体撮像装置を示す回路図である。

[図2] 図2は、第1の実施形態に係る固体撮像装置の1画素を示す断面図である。

[図3] 図3は、第1の実施形態に係る固体撮像装置の動作を示すタイムチャートである。

[図4] 図4は、第2の実施形態で、リセット周波数に対するリセット雑音を図示したものである。

[図5] 図5は、第2の実施形態に係る固体撮像装置の動作を示すタイムチャートである。

[図6] 図6は、第2の実施形態で、リセットトランジスタの抵抗によるリセット帯域とリセット雑音の関係を図示したものである。

[図7] 図7は、第2の実施形態に係る固体撮像装置を示す回路図である。

[図8A] 図8六は、リセット信号制御素子の回路例を示す図である。

[図8B] 図8Bは、リセット信号制御素子の回路例を示す図である。

[図8C] 図8Cは、リセット信号制御素子の回路例を示す図である。

[図8D] 図8Dは、リセット信号制御素子の回路例を示す図である。

[図8E] 図8Eは、リセット信号制御素子の回路例を示す図である。

[図9] 図9は、図2のI－II線に沿った部分における電位を示す図である。

[図10] 図10は、従来技術における画素のポテンシャル図である。

[図11] 図11は、第3の実施形態における画素のポテンシャル図である。

[図12] 図12は、第3の実施形態で、リセット信号振幅とリセット雑音の関

係を図示したものである。

[図13] 図１３は、第５の実施形態で、リセット帯域によるリセット雑音を図示したものである。

## 発明を実施するための形態

[0037] （第１の実施形態）

図１は、本発明の実施形態に係る固体撮像装置を示した装置概略図であり、図２は図１の画素１１の構造断面図である。

[0038] 図１に示すように、固体撮像装置は、半導体基板３１（不図示）に行列状に配置された複数の画素１１と、画素１１に種々のタイミング信号を供給する垂直走査部（行走査部とも呼ぶ）１３と、画素１１の信号を順次、水平出力端子１４２へ読み出す水平走査部（列走査部、水平信号読み出し部とも呼ぶ）１５と、列毎に形成された列信号線１４１と、列信号線に接続された反転増幅器２３と、反転増幅器２３の出力信号を対応する列の画素１１にフィードバックするために列毎に設けられたフィードバック線１２６とを備えている。なお、図１において、画素１１は「２行２列」分だけを記載しているが、行数及び列数は任意に設定してよい。図２には、シリコンからなる半導体基板３１に形成あれた増幅トランジスタ１１３、選択トランジスタ１１５及びリセットトランジスタ１１７が示されている。

[0039] また、各画素１１は、光電変換部１１１と、ゲートが光電変換部１１１と接続された増幅トランジスタ１１３と、ドレインが光電変換部１１１と接続されたリセットトランジスタ１１７と、増幅トランジスタ１１３と直列に接続された選択トランジスタ１１５とを有している。

[0040] また、図２に示すように、半導体基板３１の上には、各トランジスタを覆うように絶縁膜３５が形成されている。絶縁膜３５の上には光電変換部１１１が形成されている。光電変換部１１１は、アモルファスシリコン等からなる光電変換膜４５と光電変換膜４５の下面に形成された画素電極４６と、光電変換膜４５の上面に形成された透明電極４７とを有している。つまり、光電変換部１１１は、図２に示すように、光電変換する光電変換膜４５と、光

電変換膜の半導体基板側の面に形成された画素電極４６と、光電変換膜の画素電極と反対側の面に形成された透明電極４７とを有する。この光電変換部１１１は、増幅トランジスタ１１３のゲートおよびリセットトランジスタ１１７のドレインと、光電変換部制御線１３１との間に接続されている。

[0041] 増幅トランジスタ１１３は、図２に示すように、ゲート電極４１と、ドレインである拡散層５１およびソースである拡散層５２とを有している。また、増幅トランジスタ１１３は、画素電極４６に接続されたゲート(ゲート電極４１)を有し、画素電極４６の電位に応じた信号電圧を、選択トランジスタ１１５を介して列信号線１４１に出力する。

[0042] リセットトランジスタ１１７のソースおよびドレインの一方は、画素電極４６に接続され、ソースおよびドレインの他方は対応するフィードバック線１２６に接続されている。リセットトランジスタ１１７のゲートは、リセット制御線１２３を介して垂直走査部１３と接続されている。ここで、リセットトランジスタ１１７は、図２に示すように、ゲート電極４３と、ドレインである拡散層５４およびソースである拡散層５５とを有している。

[0043] 選択トランジスタ１１５は、図２に示すように、ゲート電極４２と、ドレインである拡散層５２およびソースである拡散層５３とを有している。なお、増幅トランジスタのソースと選択トランジスタのドレインとは、共通の拡散層５２である。拡散層５１と拡散層５４とは素子分離領域３３により分離されている。

[0044] 選択トランジスタ１１５のゲート(ゲート電極４２)は、アドレス制御線１２１を介して垂直走査部１３と接続されている。アドレス制御線１２１、リセット制御線１２３は行ごとに設けられている。

[0045] 画素電極４６は、コンタクト３６を介して増幅トランジスタ１１３のゲート電極４１およびリセットトランジスタ１１７のソースである拡散層５４と接続されている。画素電極４６と接続された拡散層５４は蓄積ダイオードとして機能する。

[0046] 以下(本実施の形態)では、リセットトランジスタ１１７がｎ型ＭＯＳト

ランジスタであり、そのゲートに入力されるリセット信号に含まれるリセットパルスが正パルス（上向きのパルス）であり、リセットパルスの後縁が立ち下がりエッジである場合を例に挙げて説明する。

[0047] 光電変換部制御線１３１は、全画素に共通となっている。列信号線１４１は、列ごとに設けられ、列信号処理部２１を介して水平信号読み出し部（水平走査部１５）と接続されている。列信号処理部２１は、相関２重サンプリングに代表される雑音抑圧信号処理及び、アナログ/デジタル変換等を行う。

[0048] また、列ごとに設けられた列信号線１４１には、反転増幅器２３がそれぞれ接続されている。反転増幅器２３には、全画素共通の基準電圧（$V_R$）１３３も入力され、反転増幅器２３の出力はリセットトランジスタ１１７のソースに接続されており、選択トランジスタ１１５とリセットトランジスタ１１７が導通状態にある時、選択トランジスタ１１５の出力を受け取り、増幅トランジスタ１１３のゲート電位が、一定になるように、フィードバック動作する。この時、反転増幅器２３の出力は、ＯＶもしくは、ＯＶ近傍の正電圧となる。

[0049] 図３は、固体撮像装置の最も基本的な撮像動作を示すフローチャートである。同図のＳＥＬ１は、１行目の行選択信号を示す。ＲＳＴ１は、１行目の行リセット信号を示す。ＳＥＬ２、ＲＳＴ２も、対応する行が異なる点以外同様である。１水平周期は、行選択信号が有効になつてから、次の行の行選択信号が有効になるまで（ＳＥＬ１に立ち上がりからＳＥＬ２の立ち上がりまで）の期間であり、１行分の画素から信号電圧を読み出すのに要する期間である。１垂直周期は、全行の画素から信号電圧を読み出すのに要する期間である。

[0050] フィードバック動作は、行選択信号と行リセット信号が同時に有効になつたときに起こる。つまり、選択トランジスタとリセットトランジスタが同時にオンのとき起こる。図３のように、垂直走査部１３は、画素からの信号読み出しの後にリセット（フィードバック動作）を行うように制御する。まず

、選択トランジスタ１１５のゲートに行選択信号を有効にすることにより、増幅トランジスタの出力信号を列信号線に出力し、次に、行選択信号が有効になってから一定時間遅れて行リセット信号を有効にすることにより、反転増幅器の出力をリセットトランジスタを介して画素電極にフィードバックする。

[0051] このフィードバック動作により、リセットトランジスタ１１７で信号電荷をリセットするときに発生するリセット雑音は抑圧され、次の信号電荷にリセット雑音が重畳されることが軽減するので、ランダム雑音を抑圧することができる。

[0052] 以上のように、本発明の実施形態に係る固体撮像装置は、光吸収係数が大きな光電変換部を用いているので、量子化効率が格段に良く、従ってランダム雑音が下がった時の効果が非常に大きい。

[0053] また、本発明の実施形態に係る固体撮像装置は、フォトダイオード面積を小さくできるので、回路的に変換ゲインを大きくできるので、ランダム雑音が下がった時の効果が格段に大きい。さらに、構造的に、本発明は半導体基板内で光電変換が行われないので、ランダム雑音が抑圧された時の効果が格段に大きい。

[0054] さらに、各列信号線上の反転増幅器を用いてフィードバック動作をさせることにより、積層型の固体撮像装置のリセット雑音を抑圧が可能となり、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。

[0055] （第２の実施形態）

以下、本発明の第２の実施形態に係る固体撮像装置について説明するが、第１の実施形態と異なる点を中心に説明する。

[0056] まず、第１の実施形態は、光電導膜積層センサにおけるリセット雑音の抑圧ができるが、さらにリセット雑音を抑圧する手段がある。

[0057] 具体的には、第１の実施形態のリセット雑音はｋＴＣ雑音と呼ばれ、その電圧 (Ｅｎ) は以下の式 (1) で表される。

[0058] $En^2 = kT/C$

$En = \sqrt{(kT/C)} = \sqrt{(4kTR\Delta f)}$ ・・・ (1)

kはボルツマン定数、Tは絶対温度 (K)、Rはリセットトランジスタ１１７の抵抗値 (Ω)、Cはリセットトランジスタ１１７の寄生容量 (F)、Δfはリセットトランジスタ１１７のリセット周波数 (Hz) で示され、 (1) 式より、リセットトランジスタ１１７で発生するリセット雑音の電圧 (En) は、４ｋＴＲを定数とすると、リセットトランジスタ１１７のリセット周波数の帯域幅 (Af) によって、限定されることがわかる (つまりΔfが小さければ、Enも小さくなる。)。ここで、リセット周波数は、主に、行リセット信号に含まれるパルスの後縁に含まれる周波数成分をいう。図４は、リセット周波数fに対するリセット雑音Enを示した図である。

[0059] ４０１がリセットトランジスタ１１７のリセット周波数を横軸に記した時のリセット雑音電圧 (En) で、４０２が第１の実施形態で示した反転増幅器２３のフィードバック周波数帯域で、４０１と４０２が交わっている領域 (リセット雑音抑圧可能領域４０３) が第１の実施形態で示した抑圧可能なリセット雑音で、４０４が第１の実施形態では抑圧しきれないリセット雑音となる。

[0060] ここで、リセットトランジスタ１１７のリセット周波数の帯域幅 (Af) は (1) 式より下記の式で表される。

[0061] $\Delta f = 1/(4CR)$ ・・・ (2)

リセットトランジスタ１１７のリセット周波数の帯域幅 (Δf) は、 (2) 式より時定数 1/CRで表現できるが、リセットトランジスタ１１７の寄生容量Cは第１の実施形態で軽減が可能であるので無視すると、リセットトランジスタ１１７のリセット周波数の帯域幅 (Af) は、リセットトランジスタ１１７の抵抗値Rによって限定される。

[0062] つまり抵抗値Rが大きいほどΔfは小さくなり、これは周波数fが遅いこと (低周波数である) を意味する。ここで、リセットトランジスタ１１７の抵抗値Rとは、リセットトランジスタ１１７の 導通のしにくさ」を表し、

これはリセットトランジスタ１１７のゲートにかかるリセット信号の帯域幅に置き換えることができる（抵抗値Ｒが大きいほど、リセットにかかる時間が長くなる。）。

[0063] 図５は、本実施の形態における固体撮像装置の基本的な撮像動作を示すフローチャートである。同図は、図３と比べて、行リセット信号のリセットパルスの立ち下がりエツジに傾斜が付与されている点が異なつている。なお、図３では、リセットパルスの立ち上がりエッジにも傾斜が付与されている。また、傾斜したエッジをもつリセットパルスの振幅が小さい点は図３と同様である。

[0064] このように、行リセット信号の立ち下がりエッジに傾斜が付与されている。言い換えれば、急峻な立ち下がりと比べて図５の立ち下がりエッジに含まれる周波数成分の帯域が狭くなつている。これにより、立ち下がりエッジに起因するランダムノイズの発生を抑制することができる。また、行リセット信号の振幅が小さく、エッジに傾斜が付与されるので、リセットトランジスタは、オンとオフの２状態を持つ単純なスィツチとして動作するのではなく、オンからとオフまで抵抗値が連続的に変化するスィツチとして動作する。

[0065] 図６にリセットトランジスタ１１７の抵抗値Ｒの帯域とリセット雑音Ｅｎの関係を図示した。横軸に時間ｔをとつた場合、リセットトランジスタ１１７の抵抗値Ｒが大きい場合（ａ）は、６０１のように、リセットトランジスタ１１７のゲートにかかるリセット信号が鈍ったようになり、リセット信号のハイ（Ａボルト）の期間はｔ１と表すことができ、逆にリセットトランジスタ１１７の抵抗値Ｒが小さい場合（ｂ）は、６０２のように、リセットトランジスタ１１７のゲートにかかるリセット信号が急峻になり、リセット信号のハイ（Ａボルト）の期間はｔ２と表すことができる。

[0066] これを図４と同じように横軸に周波数ｆをとると、リセットトランジスタ１１７の抵抗値Ｒが大きい場合（ａ）は、リセット雑音（Ｅｎ）は６０３のように反転増幅器２３のフィードバック周波数帯域（４０２）内に入る可能性が高くなり、第１の実施形態のフィードバック回路によって、リセット雑

音は抑圧されやすくなり、リセットトランジスタ１１７の抵抗値Ｒが小さい場合（ｂ）は、リセット雑音（Ｅｎ）は６０４のように反転増幅器２３のフィードバック周波数帯域（４０２）内に入らない帯域（６０６）が出てくる可能性が高くなり、リセット雑音は抑圧されにくくなる。なお、６０５はリセット雑音（Ｅｎ）が抑圧される領域で６０３と６０４の面積は同じである。

[0067] つまり、リセットトランジスタ１１７のゲートに入力するリセット信号のリセット帯域をｔ１のようにｔ２より長くすれば、リセットトランジスタ１１７で発生するリセット雑音を抑圧できることがわかる。

[0068] 次に、図７は本発明の第２の実施形態に係る固体撮像装置を示す全体構成図であり、具体的には第１の実施形態の形態図（図１）に対し、リセット信号制御素子１５１が追加された点が主に異なっている。同じ点は説明を省略し、以下異なる点を中心に説明する。

[0069] リセット信号制御素子１５１は、リセットトランジスタ１１７のゲートに印加すべき行リセット信号の波形を調整する波形調整部である。リセット信号制御素子（波形調整部）１５１は、行リセット信号に含まれるリセットパルスの立ち下がりエッジに傾斜を付与するよう波形を調整し、リセットトランジスタ１１７のゲートに供給する。言い換えれば、リセット信号制御素子（波形調整部）１５１は、行リセット信号中の立ち下がりエッジが有する周波数帯域を調整する。

[0070] また、図７に記したリセット信号制御素子１５１の回路例を図８Ａ～図８Ｅに示す。

[0071] リセット信号制御素子１５１は、図８Ａに示すリセット信号制御素子１５１ａの様に抵抗素子Ｒ（８０１）でも、図８Ｂに示すリセット信号制御素子１５１ｂの様にフィルタ回路（ＲＣのフィルタ回路、８０２と８０３）でも、一般的なテーパード回路でも良く、リセットトランジスタ１１７のゲートに入力するリセット信号を調整して、リセット信号のリセット帯域を調整出来ればよい。

[0072] つまり、垂直走査部１３から出力されるリセット信号を、リセット信号制御素子１５１を用いて、波形調整してリセット帯域を調整する。

[0073] 図８Ｃに、抵抗素子を複数用いて、抵抗値を選択可能な場合のリセット信号制御素子１５１ｃを記した。リセット信号制御素子１５１ｃ内の抵抗値はＲ３＞Ｒ２＞Ｒ１になっており、抵抗値選択信号８０４によって、セレクタ８０５で選択した抵抗値を通過してリセット帯域が調整されたリセット信号がリセットトランジスタ１１７のゲートへ入力される。

[0074] 図８Ｃの例では、Ｒ３はＲ１に比べて抵抗値が大きいので、リセット信号が鈍り、リセットに必要な時間が長くなる。撮影シーンに応じて、リセット帯域を調整することができる。図８Ｃには、抵抗値を3種類選択可能な場合を記載したが、選択可能な抵抗値数は限定しない。

[0075] また、図８Ｂには、ＲＣのフィルタ回路（８０２と８０３）を記したが、フィルタ回路構成は、垂直走査部１３から出力されるリセット信号の立ち下がり波形を調整できれば、これに限定しない。さらに、複数のフィルタ係数に変更可能な構成にして（例えば、図８Ｅに示すリセット信号制御素子１５１ｅのように８０２と８０３の値を回路的に変更可能な構成にして）、フィルタ回路を通過してリセット帯域が調整されたリセット信号がリセットトランジスタ１１７のゲートへ入力する構成も有効である。

[0076] さらに、一般的なテーパード回路を用いて、リセットトランジスタ１１７のゲートに入力するリセット信号を調整して、リセット信号のリセット帯域を調整する構成も有効である。

[0077] しかし、リセットトランジスタ１１７のゲートに入力するリセット信号帯域を単に長くすれば良いと言うことにはならない。図６のｔ１のようにリセットトランジスタ１１７のゲートに入力するリセット信号の帯域が長くなるということは各画素１１のリセット期間が長くなることになり、つまりは、出力するフレームレートが遅くなることを意味する。

[0078] よって、リセット信号制御素子１５１の時定数を所望のフレームレートで出力できるように制御する。具体的には、リセット信号制御素子を複数の抵

杭で構成した場合（図８Ｃ）は、所望のフレームレートで出力できるようにリセット帯域（ｔ１やｔ２）を求め、それに応じてリセット信号の波形の傾きを調整できるように、リセット信号制御素子１５１は、複数の異なる値の抵抗で構成し、その抵抗値（ここではリセット信号のリセット帯域幅に相当）を選択可能な選択回路で構成し、所望のシーンに応じて、フレームレートを可変できるようにする。

[0079] 同様に、リセット信号制御素子１５１をフィルタ回路で構成した場合もリセット信号のリセット帯域幅を可変および選択可能な回路構成にする。また、リセット信号制御素子１５１をテーパードリセット回路で構成し、同様にリセット信号のリセット帯域幅を可変および選択可能な回路構成にする。

[0080] また、本発明の場合は図１や図７に記したが、各列信号線１４１上の反転増幅器２３を用いていており、フィードバック帯域を広く取れるので格段にリセット雑音の抑圧効果が大きい。また、本発明は積層型の固体撮像装置にテーパードリセット回路を用いることを特徴としており、リセット雑音の抑圧効果は一般的な固体撮像装置よりも格段に大きい。

[0081] さらに、図７に示したが、リセット信号制御素子１５１をテーパード回路で構成している場合は、各列信号線１４１上の列信号処理部２１では各画素１１のアナログ出力をデジタル信号出力に変換しており、それに用いているＤＡＣ回路（Ｄ/Ａコンバーター回路）を兼用してもよい（図８Ｄのリセット信号制御素子１５１ｄ参照）。

[0082] 具体的には、ＤＡＣ回路で生成したアナログ/デジタル変換に用いている波形をテーパードリセット信号として用いても構わないし、アナログ/デジタル変換にＤＡＣ回路を使用していない時に、ＤＡＣ回路を用いてテーパードリセット信号を生成しても構わない。

[0083] この場合、垂直走査部１３からは、列信号処理部２１で生成したテーパードリセット信号を選択する信号を出力するようにして、リセット信号制御素子１５１で選択し、該当した場合はリセットトランジスタ１１７のゲートにテーパードリセット信号を印加する。

[0084] 従って、第２の実施形態の構成では、各列信号線１４１上の反転増幅器２３を用いてフィードバック動作をさせることにより、積層型の固体撮像装置のリセット雑音の抑圧が可能となり、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することが可能となり、さらに撮影シーンに応じたフレームレートでの出力ができる。

[0085] （第３の実施形態）

以下、本発明の第２の実施形態に係る固体撮像装置について説明するが、第１、第２の実施形態と異なる点を中心に説明する。

[0086] 図１や図７において、増幅トランジスタ１１３、選択トランジスタ１１５およびリセットトランジスタ１１７がｐ型の半導体基板に形成され、ｎ型の拡散層を有するｎチャンネル型のトランジスタであるとして説明を行う。図２の場合、３１がｐ型の半導体基板で、４１から４３と５１から５５がｎ型の拡散層を有するｎチャンネル型のトランジスタになる。ただし、反転増幅器２３の出力はＯＶもしくは、０Ｖ近傍の正電圧となるので、増幅トランジスタ１１３は、デプレッション型のトランジスタであることが望ましい。

[0087] 基本的な回路構成は、第１の実施形態の図１および、第２の実施形態の図７で構成可能である。

[0088] 図９は、図２のＩ—ＩＩ線に沿った部分における電位を示す図である。まず、信号がない状態（リセットされている状態）においては、蓄積ダイオードである拡散層５４の電位は、ほぼ０Ｖであり若干の逆バイアスが印加されている。逆バイアスが熱雑音によって生じる２５ｍＶ程度である場合には蓄積ダイオードの電荷の一部が基板側に抜けてしまうおそれがある。このため、信号電荷を蓄積する期間に印加する逆バイアスは、約０．１Ｖ以上とすることが好ましい。蓄積ダイオードの電位をＯＶ近傍とすることにより、蓄積ダイオードと半導体基板３１との間に流れる逆方向リーク電流（暗電流）を小さくすることができる。一方、透明電極４７には正電圧が印加されている。透明電極４７の上部から入射した光は透明電極４７を通過して光電変換膜４５に入射し、ここで電子正孔対に変換される。変換された電子正孔対のう

ちの電子は透明電極４７側に移送され透明電極４７と接続された電源（図示せず）に流れる。正孔は拡散層５４側に移送されここに蓄積される。このため、拡散層５４の電位は+方向に変化し、拡散層５４と半導体基板３１との間に電圧が加わる。これにより、拡散層５４と半導体基板３１との間に逆方向リーク電流（暗電流）が流れ雑音となる。しかし、信号がある状態では雑音は目立たないので問題とならない。

[0089] 拡散層５４に蓄積された正孔により+側に変化した電圧は増幅トランジスタ１１３のゲート電極４１に伝達され、増幅トランジスタ１１３により増幅された信号は選択トランジスタ１１５を介して列信号線１４１に出力される。

[0090] 一般的な固体撮像素子は、マイナスの電荷を持った電子を拡散層に蓄積させるために、リセットトランジスタのゲートには、振幅の高いリセット信号の印加が必要であつたが、本発明の構成にすると、プラスの電荷を持った正孔を拡散層に蓄積させるので、リセットトランジスタのゲートには小振幅のリセット信号の印加をすればよい。

[0091] 図１０に一般的な埋め込み型フォトダイオード型の固体撮像装置のポテンシャル図を、図１１に第３の実施形態の積層型固体撮像装置のポテンシャル図を示した。

[0092] 一般的な埋め込み型フォトダイオード型の固体撮像装置は、基準レベル９０３（例として３Ｖ）よりも負（マイナス側）に電荷９０２（ここでは電子）を蓄積するので、９０１のような振幅の大きなリセット信号を印加する必要がある。

[0093] それに対し、第３の実施形態の積層型固体撮像装置は、光電変換膜４５（の電位９０７）に正（プラス）の電圧を印加し、基準レベル９０６（例として０Ｖ）よりも正（プラス側）に電荷９０５（ここでは正孔）を蓄積するので、９０４のような小振幅のリセット信号を印加すればよい。

[0094] 図１２にリセットトランジスタ１１７に印加するリセット信号振幅と時間の関係を記す。図１２（ａ）は、一般的な構成のリセット信号の振幅１００

１の場合で、リセット信号の振幅１００１の８０％（Ｍボルト）の期間ｔ３をリセット帯域とし、リセット振幅は電源電圧レベルに相当する。

[0095] 図１２（ｂ）は、本発明の構成のリセット信号の振幅１００２の場合で、リセット信号の振幅１００２の８０％（Ｎボルト）の期間ｔ４をリセット帯域とし、リセット信号の振幅１００２は「増幅トランジスタ１１３のドレインに印加される最大電圧より低い」、「選択トランジスタ１１５のゲートに印加される最大電圧より低い」、「反転増幅器２３に印加する電源電圧より低い」、「透明電極４７に印加される最大電圧より低い」のいずれかでよい（M> Ｎの関係）。

[0096] 従って、図１２のｔ３とｔ４を比較するとわかるが、第３の実施形態の構成にすることによって、リセットトランジスタ１１７のゲートに印加するリセット信号の振幅１００２を小振幅にでき、さらにリセット帯域（リセット時間）を短くできるので、フレームレートの高速化ができる。

[0097] これは、第１の実施形態の形態および第２の実施形態の形態でも実現可能な構成であり、リセット雑音の抑圧が可能となり、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。さらに、シーンに応じたフレームレートの制御にも有効である。

[0098] （第４の実施形態）

以下、本発明の第４の実施形態に係る固体撮像装置について説明するが、第１～第３の実施形態と異なる点を中心に説明する。

[0099] 第２の実施形態では、積層型固体撮像装置での「フィードバック回路によるリセット雑音の抑圧」および「リセット信号のリセット帯域を制御することによるリセット雑音の抑圧」によるランダム雑音の抑圧を説明したが、これらの組合せによるはリセット雑音の抑圧は、本発明のような積層型固体撮像装置に限定した構成ではなく、一般的な固体撮像装置でも可能な技術である。

[01 00] 具体的には図７の画素１１を一般的な画素構成（埋め込み式のフォトダイオード型や裏面照射型）にして、第２の実施形態や第３の実施形態の動作を

させることによって、実現可能であり、効果的にリセット雑音を抑圧し、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。さらに、シーンに応じたフレームレートの制御にも有効であるので、一般的な固体撮像装置でも格段の効果をもたらす。

[0101] （第５の実施形態）

以下、本発明の第５の実施形態に係る固体撮像装置について説明するが、第１～第４の実施形態と異なる点を中心に説明する。

[0102] 図１２に撮影シーンに応じて、（ａ）リセット雑音抑圧優先の場合と、（ｂ）フレームレート優先の場合を記した。フレームレートを特に必要としない場合（例えば、暗くて信号成分が少ないので、より多くの信号成分を取得するために露光時間を延ばす場合など）は、リセット雑音が顕著に目立つ場合があり、リセット雑音抑圧優先にした方がよく、逆に、高速撮影の場合などは、フレームレートがどうしても優先の場合もある。

[0103] 図７のリセット信号制御素子を用いて、リセット帯域を以下のように調整する。

[0104] （ａ）リセット雑音抑圧優先の場合は、リセットトランジスタ１１７に印加するリセット信号は１１０１のように鈍らせて、リセット帯域はｔ５のように十分に長くする。この時、図７の反転増幅器２３のフィードバック帯域は１１０５として、抑圧可能なリセット雑音は１１０３のようになる。

[0105] （ｂ）フレームレート優先の場合は、リセットトランジスタ１１７に印加するリセット信号は１１０２のように急峻にして、リセット帯域はｔ６のように短くする。リセット雑音は１１０４のように高周波な領域まで延びるので、図７の反転増幅器２３のフィードバック帯域は１１０５では、完全に抑圧出来ない。反転増幅器２３のフィードバック帯域を１１０６のような帯域まで伸ばすことによって、リセット雑音１１０４は抑圧可能となる。

[0106] 図７の反転増幅器２３のフィードバック帯域を１１０２の状態から１１０６の状態のように広げるには、具体的には、反転増幅器２３のアンプ部に流す電流を増やしてフィードバック帯域を広げる方法（高速フィードバックを

する）や、反転増幅器２３に用いているトランジスタ数を増やして回路のドライブ能力を上げてフィードバック帯域を広げる方法などがあり、逆に（ａ）のようにフレームレート優先ではない場合は、反転増幅器２３を制御して、フィードバック帯域を１１０６の状態から１１０５の状態に調整可能にする。

[01 07] （ｂ）のように、フィードバック帯域が広ければ、抑圧可能なリセット雑音の帯域が広がるが、上記のように反転増幅器２３をドライブする電流を増やす必要が発生するので、消費電量が増える悪影響が発生するので、反転増幅器２３のフィードバック帯域は、リセット信号のリセット帯域と連動して、フレームレートを考慮し、ドライブに要する電流や回路のドライブ能力を制御することが望ましい。

[01 08] なお、これは第１の実施形態から第４の実施形態の構成でも実現可能である。

[01 09] 従って、第５の実施形態の構成にすることによって、リセット雑音の抑圧が可能となり、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することが可能となり、さらにリセットトランジスタ１１７のゲートに入力するリセット信号のリセット帯域と、フィードバックに用いる反転増幅器２３のフィードバック帯域を制御することにより、消費電力を考慮し、シーンに応じたフレームレートの出力ができる。

[01 10] （まとめ）

以上、図面を用いて説明したように、本発明の実施形態に係る固体撮像装置は、フィードバック回路、およびリセット信号の帯域を制御するしくみを用いて、フレームレートを考慮しながら、ランダム雑音の抑圧を可能な構成とする。

[01 11] 具体的に、固体撮像装置は、半導体基板と、半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、列信号線に接続された反転増幅器とを備え、画素は、半導体基板上に形成されたリセットトランジスタ、選択トランジスタ及び、増幅トランジスタと、光電変換部を有し、光電

変換部は、半導体基板上に形成された光電変換膜と、光電変換膜の半導体基板側の面に形成された画素電極と、光電変換膜の画素電極と反対側の面に形成された透明電極とを有し、増幅トランジスタは、ゲートが画素電極と接続され、リセットトランジスタは、ドレインが画素電極と接続され、増幅トランジスタと選択トランジスタが直列接続され、画素の出力が列信号線に接続される構成にして、選択トランジスタとリセットトランジスタが導通状態にある時、反転増幅器の出力が、リセットトランジスタのソースにフィードバックされることにより、リセットトランジスタで発生するリセット雑音が抑圧され、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。

[01 12] また、固体撮像装置は、半導体基板と、半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、列信号線に接続された反転増幅器とを備え、画素は、半導体基板上に形成されたリセットトランジスタ、選択トランジスタ及び、増幅トランジスタと、光電変換部を有し、光電変換部は、半導体基板上に形成された光電変換膜と、光電変換膜の半導体基板側の面に形成された画素電極と、光電変換膜の画素電極と反対側の面に形成された透明電極とを有し、増幅トランジスタは、ゲートが画素電極と接続され、リセットトランジスタは、ドレインが画素電極と接続され、増幅トランジスタと選択トランジスタが直列接続され、画素の出力が列信号線に接続される構成にして、選択トランジスタとリセットトランジスタが導通状態にある時、反転増幅器の出力が、リセットトランジスタのソースにフィードバックされ、リセットトランジスタを導通状態にするためにゲートに印加するリセット信号は、波形を調整して、リセット帯域を調整可能とする構成にする。

[01 13] これによつて、反転増幅器からのフィードバック動作により、リセットトランジスタで発生するリセット雑音が抑圧され、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。

[01 14] さらに、リセット信号の帯域を制御することにより、リセット雑音の軽減

ができるほか、リセット信号の帯域を制御することにより、フレームレート を考慮したリセット動作ができる。

[01 15] また、固体撮像装置は、リセットトランジスタを導通状態にするためにゲート に印加するリセット信号のラインに、抵抗を入れる構成にする。リセットトランジスタを導通状態にするためにゲート に印加するリセット信号のラインに、複数の抵抗と選択回路を入れ、抵抗値によってリセット信号の波形を調整して、選択回路によって、リセット信号のリセット帯域を選択することにより、リセット雑音が抑圧され、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。さらにリセット信号の帯域を制御することにより、フレームレート を考慮したリセット動作ができる。

[01 16] また、固体撮像装置は、リセットトランジスタを導通状態にするためにゲート に印加するリセット信号のラインに、フィルタ回路を入れる構成にする。リセットトランジスタを導通状態にするためにゲート に印加するリセット信号のラインに、フィルタ回路を入れ、フィルタ回路によってリセット信号の波形を調整して、リセット信号のリセット帯域を選択することにより、リセット雑音が抑圧され、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。さらにリセット信号の帯域を制御することにより、フレームレート を考慮したリセット動作ができる。

[01 17] また、固体撮像装置は、リセットトランジスタを導通状態にするためにゲート に印加するリセット信号のラインに、テーパード回路を入れる構成にする。リセットトランジスタを導通状態にするためにゲート に印加するリセット信号のラインに、テーパード回路を入れ、テーパード回路によってリセット信号の波形を調整して、リセット信号のリセット帯域を選択することにより、リセット雑音が抑圧され、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。さらにリセット信号の帯域を制御することにより、フレームレート を考慮したリセット

動作ができる。

[01 18] また、列信号線に、画素のアナログ出力をデジタル信号に変換する回路を設け、そのアナログ・デジタル変換回路で用いている回路をテーパー ド回路に用いることにより、回路の兼用が可能となり、回路規模の増大は防ぐことができる。

[01 19] また、固体撮像装置は、半導体基板と、半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、列信号線に接続された反転増幅器とを備え、画素は、半導体基板上に形成されたリセットトランジスタ、選択 トランジスタ及び、増幅 トランジスタと、光電変換部を有し、光電変換部は、半導体基板上に形成された光電変換膜と、光電変換膜の半導体基板側の面に形成された画素電極と、光電変換膜の画素電極と反対側の面に形成された透明電極とを有し、増幅 トランジスタは、ゲー トが画素電極と接続され、リセットトランジスタは、 ドレインが画素電極と接続され、増幅 トランジスタと選択 トランジスタが直列接続され、画素の出力が列信号線に接続される構成にして、選択 トランジスタとリセットトランジスタが導通状態にある時、反転増幅器の出力が、リセットトランジスタのソースにフィー ドバックされ、リセットトランジスタを導通状態にするためにゲー トに印加するリセット信号の振幅は、増幅 トランジスタの ドレインに印加する電圧より低い構成にする。

[01 20] また、半導体基板と、半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、列信号線に接続された反転増幅器とを備え、画素は、半導体基板上に形成されたリセットトランジスタ、選択 トランジスタ及び、増幅 トランジスタと、光電変換部を有し、光電変換部は、半導体基板上に形成された光電変換膜と、光電変換膜の半導体基板側の面に形成された画素電極と、光電変換膜の画素電極と反対側の面に形成された透明電極とを有し、増幅 トランジスタは、ゲー トが画素電極と接続され、リセットトランジスタは、 ドレインが画素電極と接続され、増幅 トランジスタと選択 トランジスタが直列接続され、画素の出力が列信号線に接続される構成にして、選

択トランジスタとリセットトランジスタが導通状態にある時、反転増幅器の出力が、リセットトランジスタのソースにフィードバックされ、リセットトランジスタを導通状態にするためにゲートに印加するリセット信号の振幅は、選択トランジスタのゲートに印加する電圧より低い構成にする。

[01 21] また、半導体基板と、半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、列信号線に接続された反転増幅器とを備え、画素は、半導体基板上に形成されたリセットトランジスタ、選択トランジスタ及び、増幅トランジスタと、光電変換部を有し、光電変換部は、半導体基板上に形成された光電変換膜と、光電変換膜の半導体基板側の面に形成された画素電極と、光電変換膜の画素電極と反対側の面に形成された透明電極とを有し、増幅トランジスタは、ゲートが画素電極と接続され、リセットトランジスタは、ドレインが画素電極と接続され、増幅トランジスタと選択トランジスタが直列接続され、画素の出力が列信号線に接続される構成にして、選択トランジスタとリセットトランジスタが導通状態にある時、反転増幅器の出力が、リセットトランジスタのソースにフィードバックされ、リセットトランジスタを導通状態にするためにゲートに印加するリセット信号の振幅は、反転増幅器に印加する電源電圧より低い構成にする。

[01 22] また、半導体基板と、半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、列信号線に接続された反転増幅器とを備え、画素は、半導体基板上に形成されたリセットトランジスタ、選択トランジスタ及び、増幅トランジスタと、光電変換部を有し、光電変換部は、半導体基板上に形成された光電変換膜と、光電変換膜の半導体基板側の面に形成された画素電極と、光電変換膜の画素電極と反対側の面に形成された透明電極とを有し、増幅トランジスタは、ゲートが画素電極と接続され、リセットトランジスタは、ドレインが画素電極と接続され、増幅トランジスタと選択トランジスタが直列接続され、画素の出力が列信号線に接続される構成にして、選択トランジスタとリセットトランジスタが導通状態にある時、反転増幅器の出力が、リセットトランジスタのソースにフィードバックされ、リセットト

ランジスタを導通状態にするためにゲートに印加するリセット信号の振幅は、透明電極に印加する電圧より低い構成にする。

[01 23] これにより、反転増幅器からのフィードバック動作により、リセットトランジスタで発生するリセット雑音が抑圧され、リセット雑音が重畳された信号電荷を読み出すことも軽減するので、ランダム雑音を抑圧することができる。

[01 24] さらに、リセット信号の振幅が 増幅トランジスタのドレインに印加される最大電圧より低い」、 選択トランジスタのゲートに印加される最大電圧より低い」、 反転増幅器に印加する電源電圧より低い」、 透明電極に印加される最大電圧より低い」のいずれかであるので、リセット動作にかかる時間を短く制御しやすくなり、フレームレートを考慮したリセット動作ができる。

[01 25] また、半導体基板と、半導体基板に行列状に配置された複数の画素と、列毎に形成された列信号線と、列信号線に接続された反転増幅器とを備え、画素は、半導体基板上に形成されたリセットトランジスタ、選択トランジスタ及び、増幅トランジスタと、光電変換部を有し、増幅トランジスタは、ゲートが画素電極と接続され、リセットトランジスタは、ドレインが画素電極と接続され、増幅トランジスタと選択トランジスタが直列接続され、画素の出力が列信号線に接続される構成にして、選択トランジスタとリセットトランジスタが導通状態にある時、反転増幅器の出力が、リセットトランジスタのソースにフィードバックされ、リセットトランジスタを導通状態にするためにゲートに印加するリセット信号のラインに、テーパード回路を入れ、リセット波形を調整して、リセット帯域を調整可能とする構成にする。

[01 26] なお、列信号線に接続された反転増幅器の周波数特性を選択および、変更が可能である構成にして、リセット信号の帯域に加えて、フィードバックにかかる帯域の制御が可能になるので、さらに消費電力とフレームレートを考慮したリセット動作ができる。

[01 27] なお、上記の実施の形態では、リセットトランジスタ１１７がｎ型ＭＯＳ

トランジスタであり、そのゲートに入力されるリセット信号に含まれるリセットパルスの後縁が立ち下がりエッジである例について説明したが、リセットトランジスタ１１７がｐ型ＭＯＳトランジスタである場合には、そのゲートに入力されるリセットパルスは負パルス（下向きのパルス）になり、リセットパルスの後縁が立ち上がりエッジになる。この場合、リセット信号制御素子（波形調整部）１５１は、行リセット信号に含まれるリセットパルスの後縁つまり立ち上がりエッジに傾斜を付与するよう波形を調整し、リセットトランジスタ１１７のゲートに供給する。言い換えれば、リセット信号制御素子（波形調整部）１５１は、行リセット信号中の後縁である立ち上がりエッジが有する周波数帯域を調整する。

[01 28] 以上説明してきたように、本発明の一形態における固体撮像装置は、半導体基板３１と、半導体基板に行列状に配置された複数の画素１１と、列毎に形成された列信号線１４１と、列信号線に接続された反転増幅器２３と、反転増幅器２３の出力信号を対応する列の画素１１にフィードバックするために列毎に設けられたフィードバック線１２６とを備える。各画素１１は、リセットトランジスタ１１７、選択トランジスタ１１５及び、増幅トランジスタ１１３、および光電変換部１１１を有する。光電変換部１１１は、光電変換する光電変換膜４５と、光電変換膜の半導体基板側の面に形成された画素電極４６と、光電変換膜４５の画素電極と反対側の面に形成された透明電極４７とを有する。増幅トランジスタ１１３は、画素電極４６に接続されたゲートを有し、画素電極４６の電位に応じた信号電圧を、選択トランジスタ１１５を介して列信号線１４１に出力し、リセットトランジスタ１１７のソースおよびドレインの一方は画素電極４６に接続され、ソースおよびドレインの他方は対応するフィードバック線１２６に接続されている。

[01 29] また、選択トランジスタ１１５のゲートには行選択信号が印加され、リセットトランジスタ１１７のゲートには行リセット信号が印加され、行リセット信号は、行選択信号が有効になつてから一定時間遅れて有効になり、かつ、行選択信号が有効な期間内に有効であることが望ましい。

[01 30] また、固体撮像装置は、さらに、リセットトランジスタのゲートに印加すべき行リセット信号の波形を調整するリセット信号制御素子（波形調整部）１５１を有し、リセット信号制御素子（波形調整部）１５１は、行リセット信号に含まれるリセットパルスの後縁に傾斜を付与するよう波形を調整し、リセットトランジスタのゲートに供給することが望ましい。

[01 31] また、固体撮像装置は、第１のフレームレートでの撮像と、第１のフレームレートよりも高い第２のフレームレートでの撮像とを切換可能であり、リセット信号制御素子（波形調整部）１５１は、第１のフレームレートでの撮像におけるリセットパルスの後縁の立ち下がりまたは立ち上がりに要する遷移時間を、第２のフレームでの撮像における遷移時間よりも大きくするようにリセットパルスの後縁の傾斜を調整するようにしてもよい。

[01 32] ここで、リセット信号制御素子（波形調整部）１５１は、リセットトランジスタのゲートに接続されたリセット制御線１２３に挿入されたフィルタ回路であってもよい。

[01 33] ここで、リセット信号制御素子（波形調整部）１５１は、フィルタ回路の回路定数を変更することによりリセットパルスの後縁の傾斜を調整するようにしてもよい。

[01 34] ここで、リセット信号制御素子（波形調整部）１５１は、リセットパルスの後縁に傾斜をもつアナログ信号を行リセット信号として出力するデジタル—アナログコンバータを含む。

[01 35] ここで、固体撮像装置は、さらに、リセットトランジスタのゲートに印加される行リセット信号の波形を調整するリセット信号制御素子（波形調整部）１５１を有し、リセット信号制御素子（波形調整部）１５１は、行リセット信号中のリセットパルスの後縁が有する周波数帯域を調整してもよい。

[01 36] ここで、リセット信号制御素子（波形調整部）１５１は、さらに、電源電圧に相当する振幅を有する波形調整前の行リセット信号が入力され、当該行リセット信号の振幅を小さくするよう波形を調整してもよい。

[01 37] ここで、リセットトランジスタのゲートに印加される行リセット信号の振

幅は、増幅 トランジスタの ドレインに印加される最大電圧より小さくてもよい。

[01 38] ここで、リセッ トトランジスタのゲー トに印加される行リセッ ト信号の振幅は、選択 トランジスタのゲー トに印加される最大電圧より小さいようにしてもよい。

[01 39] ここで、リセッ トトランジスタのゲー トに印加される行リセッ ト信号の振幅は、反転増幅器に印加される電源電圧より小さくてもよい。

[0140] ここで、リセッ トトランジスタのゲー トに印加される行リセッ ト信号の振幅は、透明電極に印加される最大電圧より小さくてもよい。

[0141 ] ここで、リセッ トトランジスタのゲー トに印加される行リセッ ト信号の振幅は、 (a ) 増幅 トランジスタの ドレインに印加される最大電圧、 (b ) 選択 トランジスタのゲー トに印加される最大電圧、 (c ) 反転増幅器に印加される電源電圧、および (d ) 透明電極に印加される最大電圧よりも小さくてもよい。

[0142] また、固体撮像装置の他の形態は、半導体基板に行列状に配置された複数の画素１１と、行リセッ ト信号を生成する垂直走査部 (行走査部 ) １３と、リセッ トトランジスタのゲー トに印加すべき行リセッ ト信号の波形を調整するリセッ ト信号制御素子 (波形調整部 ) １５１とを備える。この画素１１は、リセッ トトランジスタ１１７、選択 トランジスタ１１５及び、増幅 トランジスタ１１３、および光電変換部１１１を有する。この光電変換部１１１は、光電変換する光電変換膜４５と、光電変換膜の半導体基板側の面に形成された画素電極４６と、光電変換膜の画素電極と反対側の面に形成された透明電極４７とを有する。 増幅 トランジスタ１１３は、画素電極４６に接続されたゲー トを有し、画素電極４６の電位に応じた信号電圧を、選択 トランジスタ１１５を介して列信号線１４１に出力し、リセッ ト信号制御素子 (波形調整部 ) １５１は、行リセッ ト信号に含まれるリセッ トパルスの後縁に傾斜を付与するよう波形を調整し、リセッ トトランジスタのゲー トに供給する。

[0143] また、固体撮像装置の駆動方法の一形態は、以下である。

[0144] この固体撮像装置は、半導体基板３１と、半導体基板３１に行列状に配置された複数の画素１１と、列毎に形成された列信号線１４１と、列信号線に接続された反転増幅器２３と、反転増幅器２３の出力信号を対応する列の画素１１にフィードバックするために列毎に設けられたフィードバック線１２６とを備える。

[0145] この画素１１は、リセットトランジスタ１１７、選択トランジスタ１１５及び、増幅トランジスタ１１３、および光電変換部１１１を有する。

[0146] この光電変換部１１１は、光電変換する光電変換膜４５と、光電変換膜の半導体基板側の面に形成された画素電極４６と、光電変換膜の画素電極と反対側の面に形成された透明電極４７とを有する。

[0147] この増幅トランジスタ１１３は、画素電極４６に接続されたゲートを有し、画素電極４６の電位に応じた信号電圧を、選択トランジスタ１１５を介して列信号線１４１に出力し、リセットトランジスタ１１７のソースおよびドレインの一方は画素電極４６に接続され、ソースおよびドレインの他方は対応するフィードバック線１２６に接続される。

[0148] 上記の駆動方法は、選択トランジスタ１１５のゲートに行選択信号を有効にすることにより、増幅トランジスタの出力信号を列信号線に出力し、行選択信号が有効になってから一定時間遅れて行リセット信号を有効にすることにより、反転増幅器の出力を、リセットトランジスタを介して画素電極にフィードバックする。

## 産業上の利用可能性

[0149] 本発明に係る固体撮像素子は、リセット雑音を抑圧しながら、シーンに応じたフレームレートの出力が可能な積層型の固体撮像装置を実現でき、特に小型・薄型で動画像撮影を目的とする画像ピックアップ装置等として有効である。

## 符号の説明

[0150] １１ 画素

１３ 垂直走査部

１５　水平走査部

２１　列信号処理部

２３　反転増幅器

３１　半導体基板

３３　素子分離領域

３５　絶縁膜

３６　コンタクト

４１、４２、４３　ゲート電極

４５　光電変換膜

４６　画素電極

４７　透明電極

５１、５２、５３、５４、５５　拡散層

１１１　光電変換部

１１３　増幅トランジスタ

１１５　選択トランジスタ

１１７　リセットトランジスタ

１２１　アドレス制御線

１２３　リセット制御線

１２５、１４３　電源

１２６　フィードバック線

１３１　光電変換部制御線

１４１　列信号線

１４２　水平出力端子

１５１、１５１ａ、１５１ｂ、１５１ｃ、１５１ｄ、１５１ｅ　リセット信号制御素子

４０１、６０３、６０４、１００３、１００４、１１０３、１１０４　リセット雑音

４０２、１１０５、１１０６　フィードバック周波数帯域

４０３　リセット雑音抑圧可能領域

４０４　リセット雑音抑圧不可能領域

６０１、６０２、１１０１、１１０２　リセット信号

６０５　リセット雑音抑圧可能領域

６０６　リセット雑音抑圧不可能領域

８０２　抵抗

８０３　容量 (コンデンサ)

９０１、９０４　リセット振幅

９０２、９０５　電荷

９０３、９０６　基準レベル

９０７　電位

１００１、１００２　リセット信号の振幅

# 請求の範囲

[請求項1] 固体撮像装置であつて、

半導体基板と、

前記半導体基板に行列状に配置された複数の画素と、

列毎に形成された列信号線と、

前記列信号線に接続された反転増幅器と、

前記反転増幅器の出力信号を対応する列の画素にフィードバックするために列毎に設けられたフィードバック線とを備え、

前記画素は、

リセットトランジスタ、選択トランジスタ及び、増幅トランジスタ、および光電変換部を有し、

前記光電変換部は、

光電変換する光電変換膜と、

前記光電変換膜の前記半導体基板側の面に形成された画素電極と、

前記光電変換膜の前記画素電極と反対側の面に形成された透明電極とを有し、

前記増幅トランジスタは、前記画素電極に接続されたゲートを有し、前記画素電極の電位に応じた信号電圧を、前記選択トランジスタを介して列信号線に出力し、

前記リセットトランジスタのソースおよびドレインの一方は前記画素電極に接続され、ソースおよびドレインの他方は対応する前記フィードバック線に接続される

固体撮像装置。

[請求項2] 前記選択トランジスタのゲートには行選択信号が印加され、

前記リセットトランジスタのゲートには行リセット信号が印加され、

前記行リセット信号は、前記行選択信号が有効になってから一定時間遅れて有効になり、かつ、前記行選択信号が有効な期間内に有効で

ある

請求項1記載の固体撮像装置。

[請求項3] 前記固体撮像装置は、さらに、

前記リセットトランジスタのゲートに印加すべき行リセット信号の波形を調整する波形調整部を有し、

前記波形調整部は、行リセット信号に含まれるリセットパルスの後縁に傾斜を付与するよう波形を調整し、前記リセットトランジスタのゲートに供給する

請求項2記載の固体撮像装置。

[請求項4] 前記固体撮像装置は、第1のフレームレートでの撮像と、前記第1のフレームレートよりも高い第2のフレームレートでの撮像とを切換可能であり、

前記波形調整部は、第1のフレームレートでの撮像における前記リセットパルスの後縁の立ち下がりまたは立ち上がりに要する遷移時間を、第2のフレームでの撮像における遷移時間よりも大きくするように前記リセットパルスの後縁の傾斜を調整する

請求項3記載の固体撮像装置。

[請求項5] 前記波形調整部は、前記リセットトランジスタのゲートに接続されたリセット制御線に挿入されたフィルタ回路である

請求項3記載の固体撮像装置。

[請求項6] 前記波形調整部は、前記フィルタ回路の回路定数を変更することにより前記リセットパルスの後縁の傾斜を調整する

請求項5記載の固体撮像装置。

[請求項7] 前記波形調整部は、前記リセットパルスの後縁に傾斜をもつアナログ信号を前記行リセット信号として出力するデジタル—アナログコンバータを含む

請求項3記載の固体撮像装置。

[請求項8] 前記固体撮像装置は、さらに、

前記リセットトランジスタのゲートに印加される行リセット信号の波形を調整する波形調整部を有し、

前記波形調整部は、行リセット信号中のリセットパルスの後縁が有する周波数帯域を調整する

請求項2記載の固体撮像装置。

[請求項9] 前記波形調整部は、さらに、電源電圧に相当する振幅を有する波形調整前の行リセット信号が入力され、当該行リセット信号の振幅を小さくするよう波形を調整する

請求項3記載の固体撮像装置。

[請求項10] 前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、前記増幅トランジスタのドレインに印加される最大電圧より小さい

請求項3記載の固体撮像装置。

[請求項11] 前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、前記選択トランジスタのゲートに印加される最大電圧より小さい

請求項3記載の固体撮像装置。

[請求項12] 前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、前記反転増幅器に印加される電源電圧より小さい

請求項3記載の固体撮像装置。

[請求項13] 前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、前記透明電極に印加される最大電圧より小さい

請求項3記載の固体撮像装置。

[請求項14] 前記リセットトランジスタのゲートに印加される前記行リセット信号の振幅は、

（ａ）前記増幅トランジスタのドレインに印加される最大電圧、

（ｂ）前記選択トランジスタのゲートに印加される最大電圧、

（ｃ）前記反転増幅器に印加される電源電圧、および

（ｄ）前記透明電極に印加される最大電圧

よりも小さい

請求項３記載の固体撮像装置。

[請求項15] 固体撮像装置であつて、

半導体基板に行列状に配置された複数の画素と、

行リセット信号を生成する行走査部と、

前記リセットトランジスタのゲートに印加すべき行リセット信号の波形を調整する波形調整部とを備え、

前記画素は、

リセットトランジスタ、選択トランジスタ及び、増幅トランジスタ、および光電変換部を有し、

前記光電変換部は、

光電変換する光電変換膜と、

前記光電変換膜の前記半導体基板側の面に形成された画素電極と、

前記光電変換膜の前記画素電極と反対側の面に形成された透明電極とを有し、

前記増幅トランジスタは、前記画素電極に接続されたゲートを有し、前記画素電極の電位に応じた信号電圧を、前記選択トランジスタを介して列信号線に出力し、

前記波形調整部は、行リセット信号に含まれるリセットパルスの後縁に傾斜を付与するよう波形を調整し、調整後の行リセット信号を前記リセットトランジスタのゲートに供給する

固体撮像装置。

[請求項16] 固体撮像装置の駆動方法であつて、

前記固体撮像装置は、

半導体基板と、

前記半導体基板に行列状に配置された複数の画素と、

列毎に形成された列信号線と、

前記列信号線に接続された反転増幅器と、

前記反転増幅器の出力信号を対応する列の画素にフィードバックするために列毎に設けられたフィードバック線とを備え、

前記画素は、

リセットトランジスタ、選択トランジスタ及び、増幅トランジスタ、および光電変換部を有し、

前記光電変換部は、

光電変換する光電変換膜と、

前記光電変換膜の前記半導体基板側の面に形成された画素電極と、

前記光電変換膜の前記画素電極と反対側の面に形成された透明電極とを有し、

前記増幅トランジスタは、前記画素電極に接続されたゲートを有し、前記画素電極の電位に応じた信号電圧を、前記選択トランジスタを介して列信号線に出力し、

前記リセットトランジスタのソースおよびドレインの一方は前記画素電極に接続され、ソースおよびドレインの他方は対応する前記フィードバック線に接続され、

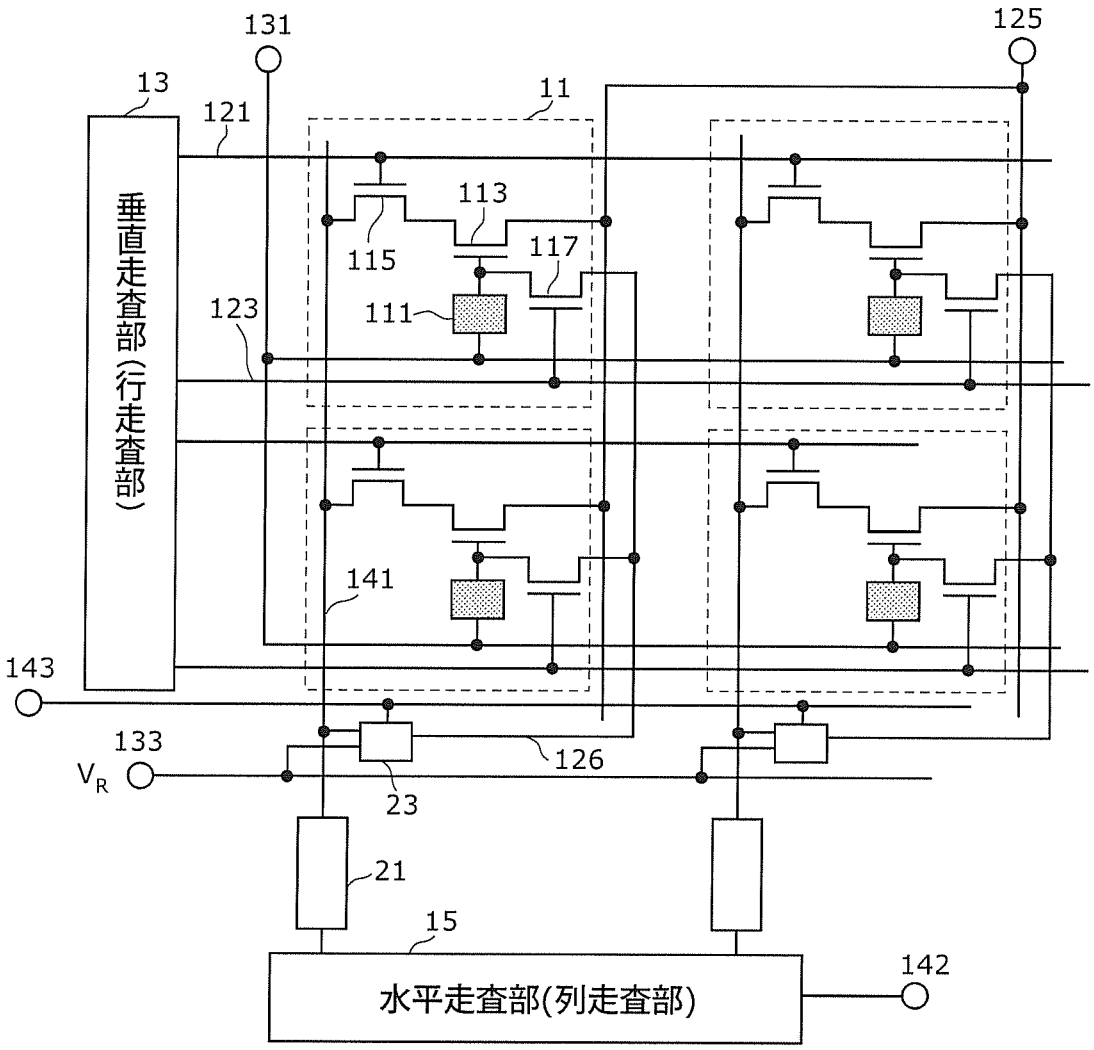
前記駆動方法は、

前記選択トランジスタのゲートに行選択信号を有効にすることにより、前記増幅トランジスタの出力信号を列信号線に出力し、

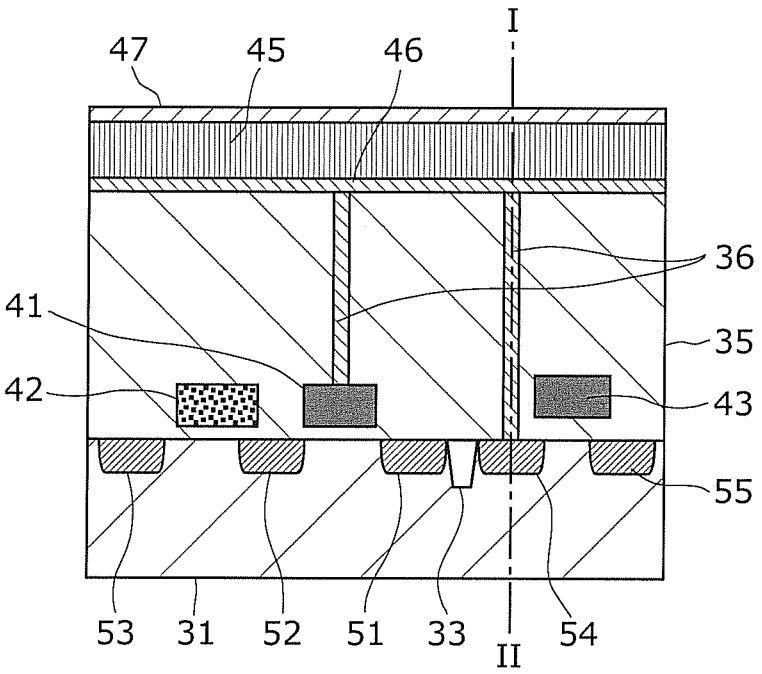
前記行選択信号が有効になってから一定時間遅れて前記行リセット信号を有効にすることにより、前記反転増幅器の出力を前記リセットトランジスタを介して前記画素電極にフィードバックする

固体撮像装置の駆動方法。

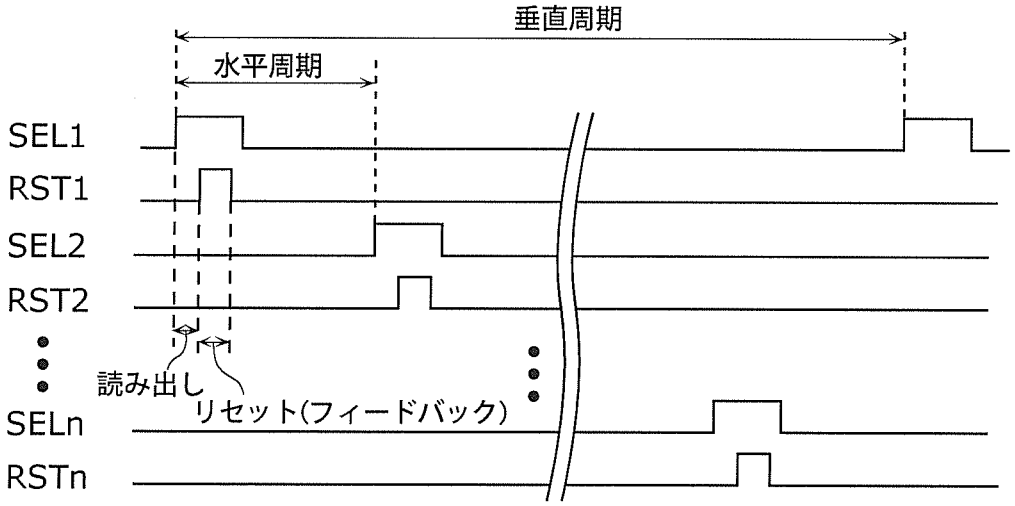
[図1]


131
125
13
121
11
113
115
117
111
123
垂直走査部(行走査部)
141
143
133
$V_R$
126
23
21
15
142
水平走査部(列走査部)

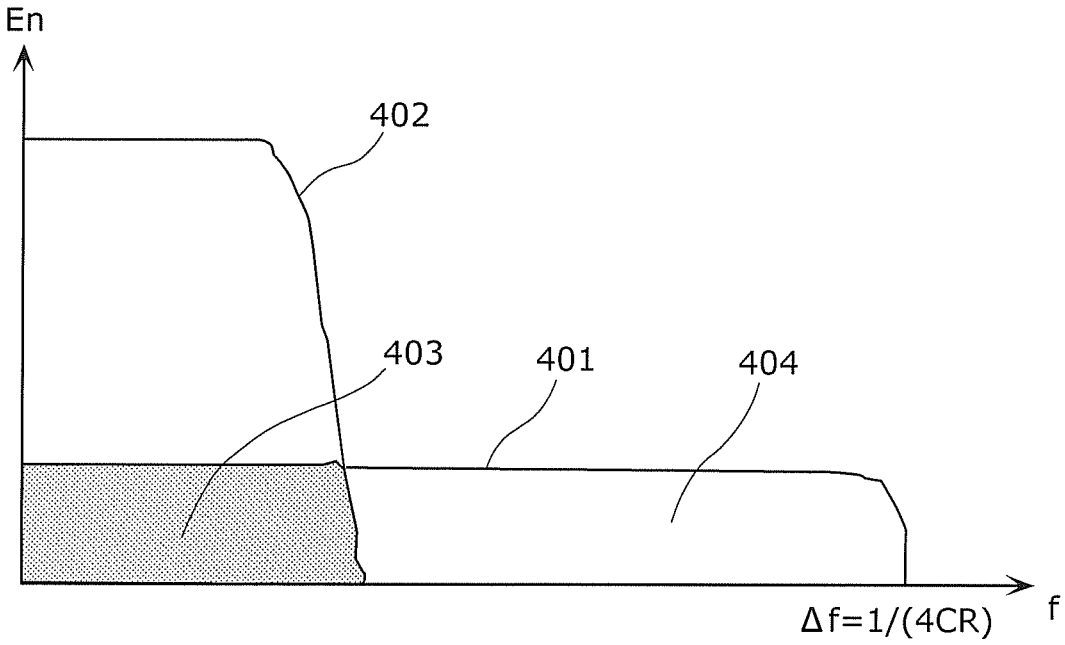
[図2]


I
47
45
46
36
41
35
42
43
55
53
31
52
51
33
54
II

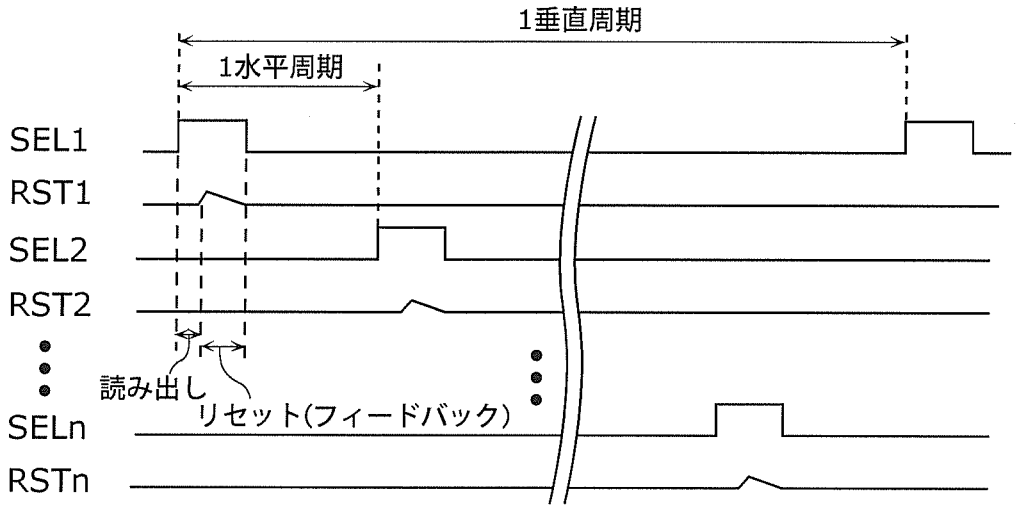
[図3]


垂直周期
水平周期
SEL1
RST1
SEL2
RST2
読み出し
リセット(フィードバック)
SELn
RSTn

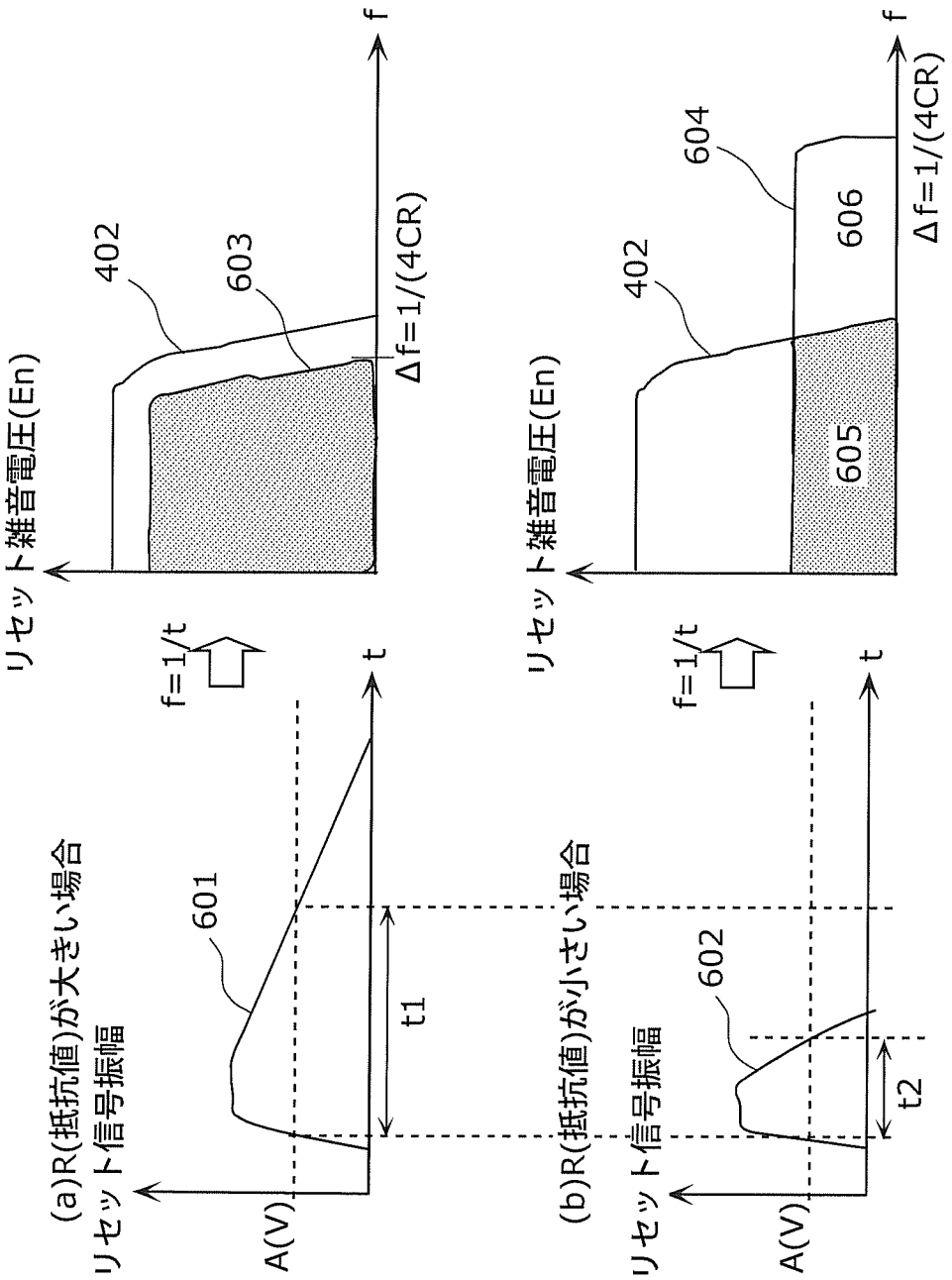
[図4]


En
402
403
401
404
Δf=1/(4CR)
f

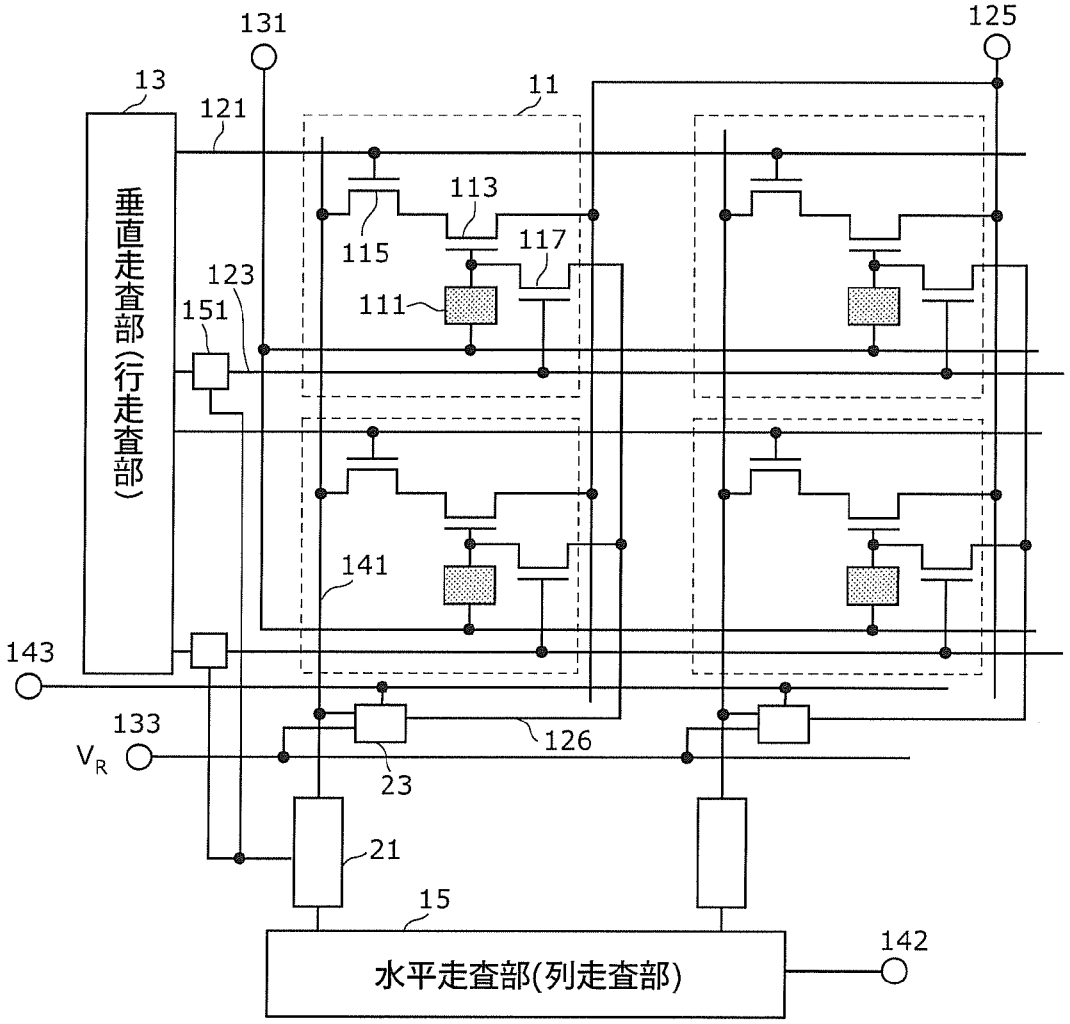
[図5]


1垂直周期
1水平周期
SEL1
RST1
SEL2
RST2
読み出し
リセット(フィードバック)
SELn
RSTn

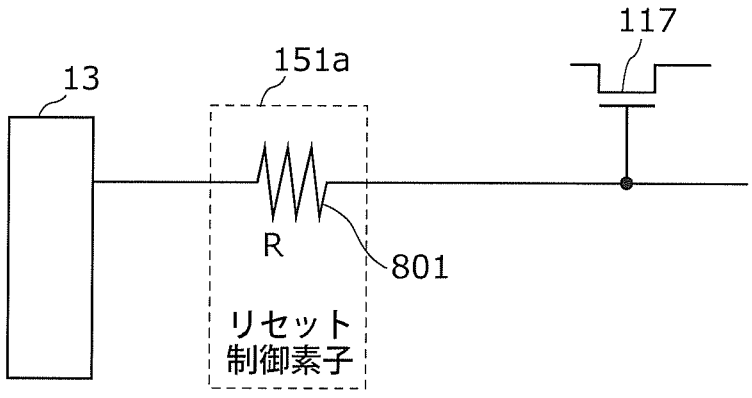
[図6]


(a)R(抵抗値)が大きい場合
リセット信号振幅
A(V)
t
601
t1
f=1/t
リセット雑音電圧(En)
f
402
603
Δf=1/(4CR)
(b)R(抵抗値)が小さい場合
リセット信号振幅
A(V)
t
602
t2
f=1/t
リセット雑音電圧(En)
f
402
604
606
605
Δf=1/(4CR)

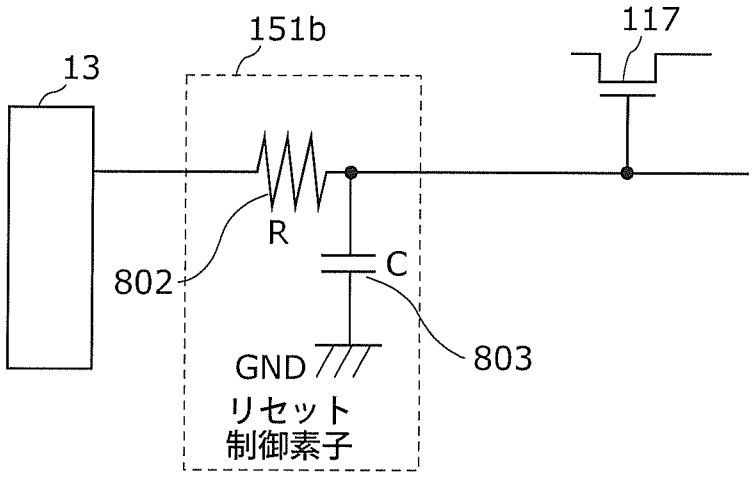
[図7]


131
125
13
121
11
垂直走査部(行走査部)
113
115
117
123
151
111
141
143
133
$V_R$
126
23
21
15
142
水平走査部(列走査部)

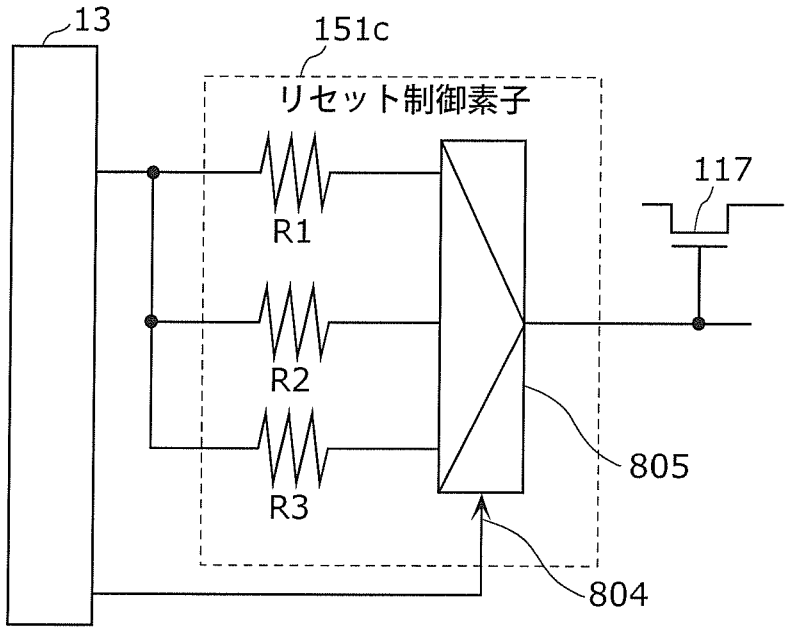
[図8A]


117
13
151a
R
801
リセット
制御素子

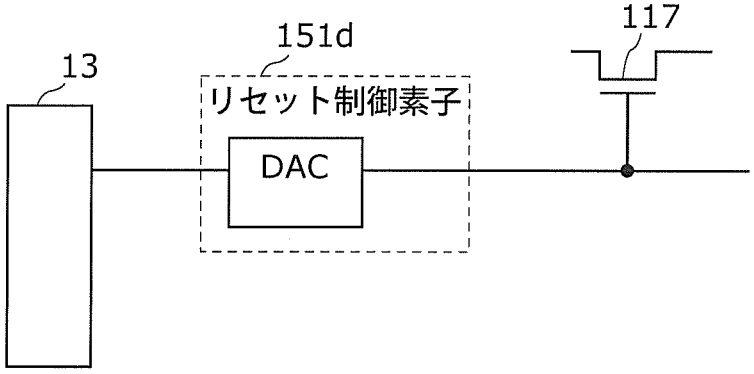
[図8B]


151b
117
13
R
802
C
803
GND
リセット
制御素子

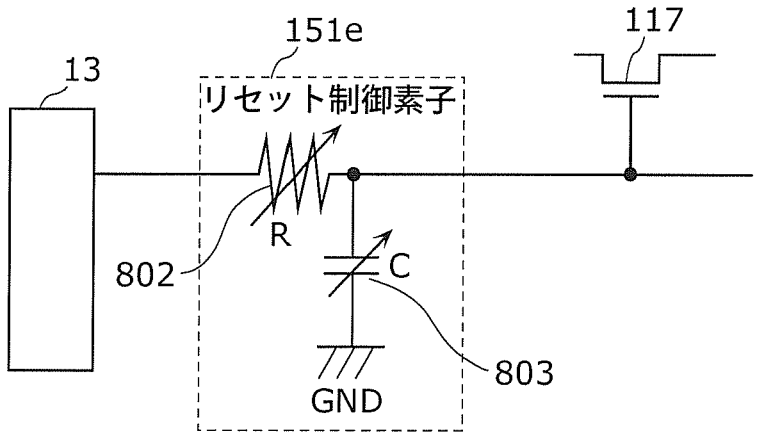
[図8C]


13
151c
リセット制御素子
117
R1
R2
R3
805
804

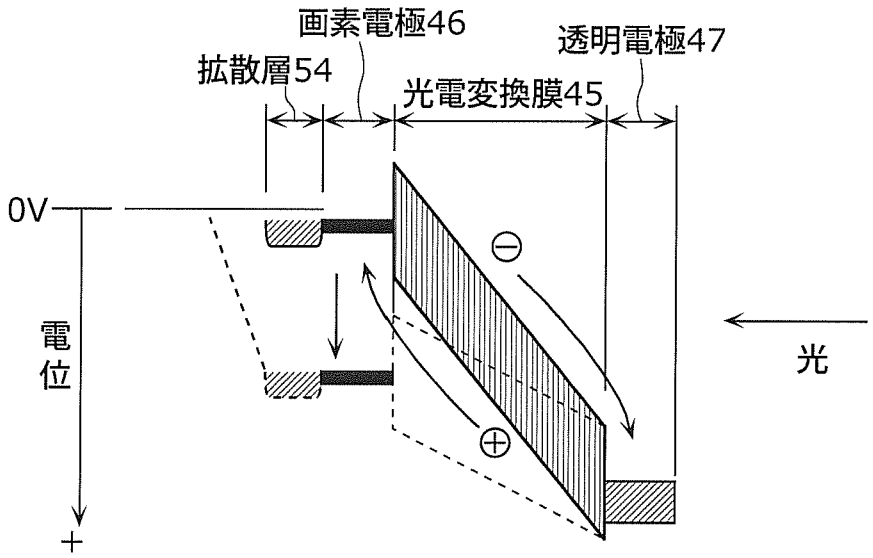
[図8D]


151d
117
13
リセット制御素子
DAC

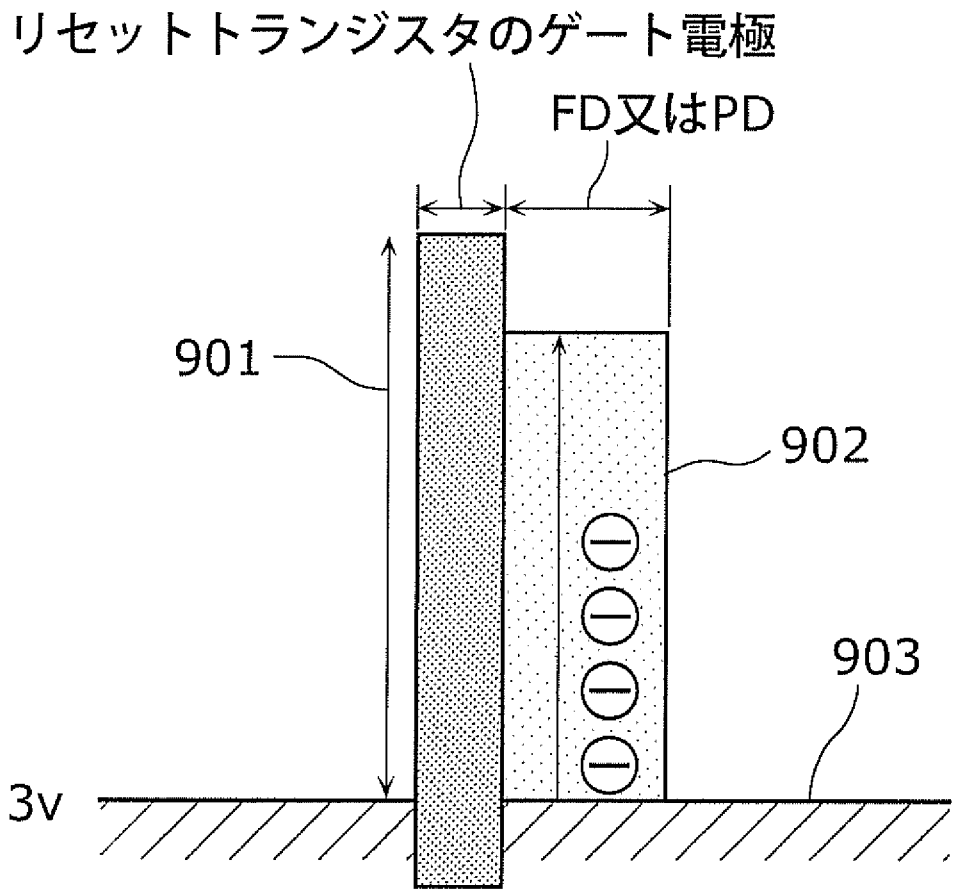
[図8E]


151e
117
13
リセット制御素子
R
802
C
803
GND

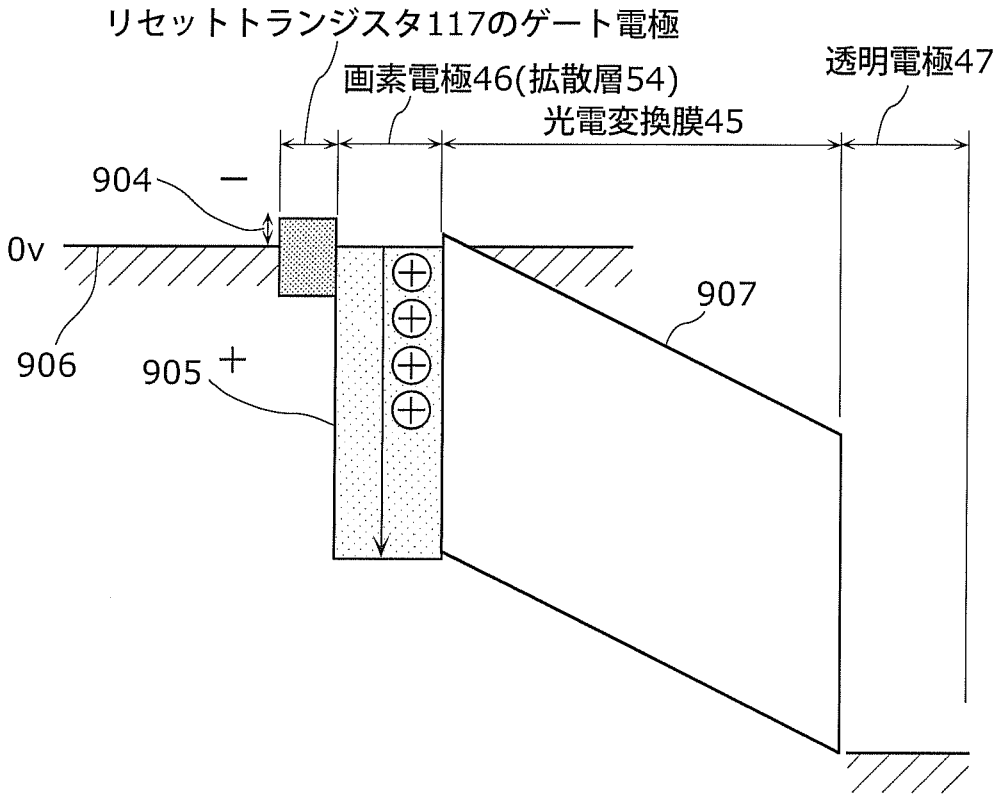
[図9]


画素電極46
透明電極47
拡散層54
光電変換膜45
0V
電位
+
光

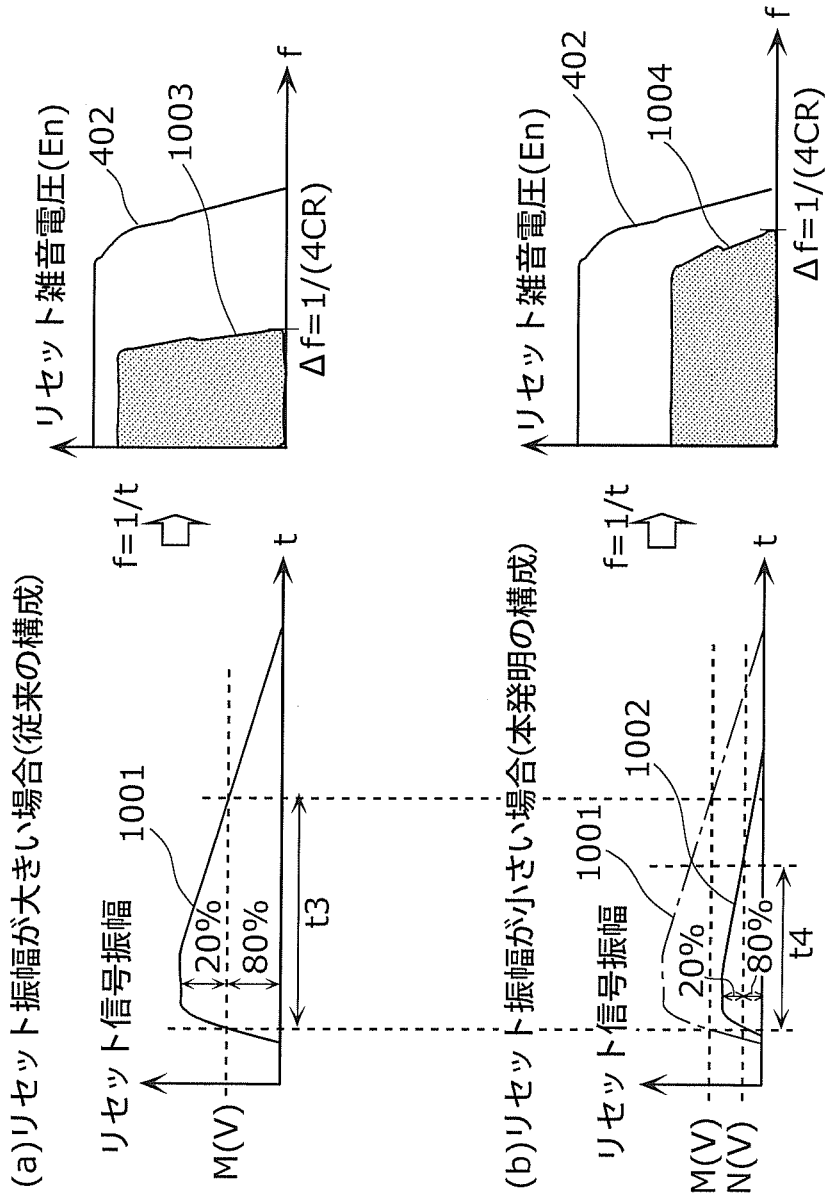
[図10]



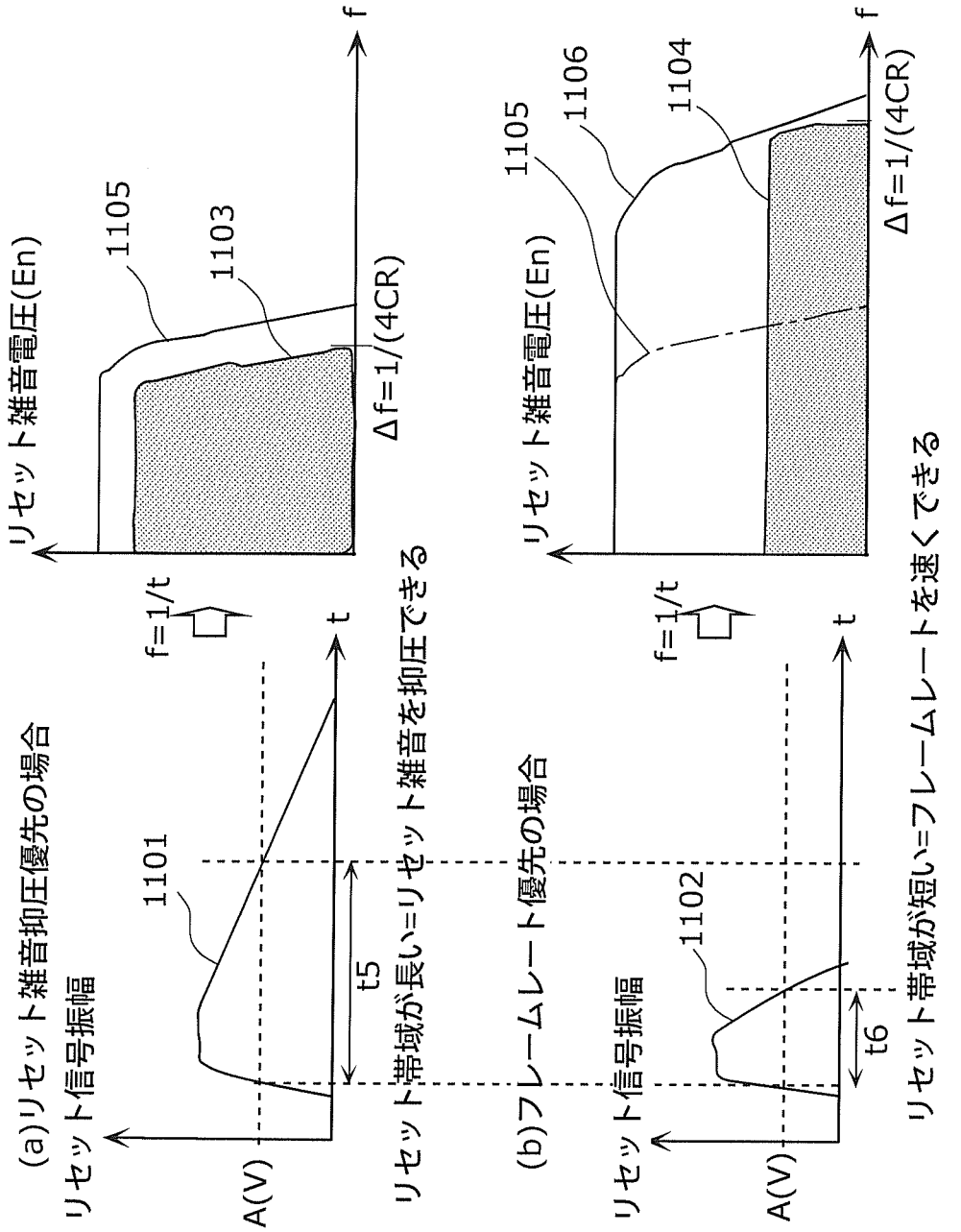
[図11]


リセットトランジスタ117のゲート電極
画素電極46(拡散層54)
光電変換膜45
透明電極47
904
0v
906
905
907

[図12]


(a)リセット振幅が大きい場合(従来の構成)
リセット信号振幅
1001
20%
80%
t3
M(V)
t
f=1/t
リセット雑音電圧(En)
402
1003
f
Δf=1/(4CR)
(b)リセット振幅が小さい場合(本発明の構成)
リセット信号振幅
1001
1002
20%
80%
t4
M(V)
N(V)
t
f=1/t
リセット雑音電圧(En)
402
1004
f
Δf=1/(4CR)

[図13]


(a)リセット雑音抑圧優先の場合
リセット信号振幅
A(V)
t
1101
t5
リセット帯域が長い=リセット雑音を抑圧できる
f=1/t
リセット雑音電圧(En)
1105
1103
f
Δf=1/(4CR)
(b)フレームレート優先の場合
リセット信号振幅
A(V)
t
1102
t6
リセット帯域が短い=フレームレートを速くできる
f=1/t
リセット雑音電圧(En)
1105
1106
1104
f
Δf=1/(4CR)

INTERNATIONAL SEARCH REPORT

International application No.
PCT / JP2 011/ 003490

A. CLASSIFICATION OF SUBJECT MATTER
H01 L27/1 46(2006.01)i, H04N5 /363(2011.01)i, H04N5/3 74(2011.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L27/146, H04N5 /363, H04N5 /374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011
Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| Y<br>A | JP 2005-065270 A (Agilent Technologies Inc.),<br>10 March 2005 (10.03.2005),<br>paragraphs [0005], [0007] to [0021]; fig. 1 to 2<br>& US 2005/0036048 A1 & EP 1507406 A1<br>& DE 602004000375 D & CN 1581929 A | 1<br>2-16 |
| Y<br>A | JP 10-281870 A (Matsushita Electronics Corp.),<br>23 October 1998 (23.10.1998),<br>paragraphs [0007], [0036] to [0055], [0071] to [0072]; fig. 1 to 3<br>& US 6469740 B1 & EP 856989 A2<br>& TW 390096 B | 1<br>2-16 |

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibnion or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying tiie invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| 18 August, 2011 (18.08.11) | 30 August, 2011 (30.08.11) |
| Name and mailing address of the ISA/<br>Japanese Patent Office<br><br>Facsimile No. | Authorized officer<br><br>Telephone No. |

Form PCT/ISA/210 (second sheet) (July 2009)

INTERNATIONAL SEARCH REPORT

International application No.
PCT / JP2 011/ 003490

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| Y | JP 55-120182 A (Nippon Hoso Kyokai ), | 1 |
| A | 16 Septembe r 1980 (16.09.1980), | 2-16 |
| | page 3, upper left column , line 19 to page 4, upper right column , line 1; fig. 3 to 14 | |
| | & US 4363963 A & GB 2044996 A | |
| | & DE 3008858 A & DE 3008858 AI | |
| | & FR 2451107 A | |

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２０１１／００３４９０

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L27/146 (2006.01)i, H04N5/363 (2011.01)i, H04N5/374 (2011.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L27/146,　H04N5/363,　H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

| | |
|---|---|
| 日本国実用新案公報 | １９２２－ |
| 日本国公開実用新案公報 | １９７１－２ |
| 日本国実用新案登録公報 | １９９６－ |
| 日本国登録実用新案公報 | １９９４－２ |

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

| 引用文献のカテゴリー* | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| Y | JP 2005-065270　A（アジレント・テクノロジーズ・インク） | 1 |
| A | 2005.03.10,　【０００５】，【０００７】－【００２１】，図１－図２ | 2-16 |
| | & US 2005/0036048　A1 & EP 1507406　A1 & DE 602004000375　D | |
| | & CN 1581929　A | |
| Y | JP 10-281870　A（松下電子工業株式会社）1998.10.23，　【０００７】， | 1 |
| A | 【００３６】－【００５５】，【００７１】－【００７２】，図１－図３ | 2-16 |
| | & US 6469740　B1 & EP 856989　A2 & TW 390096　B | |

☐ Ｃ欄の続きにも文献が列挙されている。　☐ パテントファミリーに関する別紙を参照。

*　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

| 国際調査を完了した日 | 国際調査報告の発送日 |
|---|---|
| １８．０８．２０１１ | ３０．０８．２０１１ |


国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　４Ｌ　９３５３
粟野　正明
電話番号　０３－３５８１－１１０１　内線　３４９８

C（続き）．　関連すると認められる文献

| 引用文献のカテゴリー* | 引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示 | 関連する請求項の番号 |
|---|---|---|
| Y | JP 55-120182 A（日本放送協会）1980. 09. 16，第3頁左上欄第19行－第4頁右上欄第1行，第3図－第14図 | 1 |
| A | & US 4363963 A & GB 2044996 A & DE 3008858 A & DE 3008858 AI & FR 2451107 A | 2-16 |