

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010 年 9 月 23 日(23.09.2010)

PCT

(10) 国際公開番号
WO 2010/106701 A1

- (51) 国際特許分類:
H02M 3/155 (2006.01) H02M 3/28 (2006.01)
- (21) 国際出願番号: PCT/JP2009/066905
- (22) 国際出願日: 2009 年 9 月 29 日(29.09.2009)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-065798 2009 年 3 月 18 日(18.03.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社村田製作所 (Murata Manufacturing Co., Ltd.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 鵜野良之 (UNO Yoshiyuki) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社 村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 楓国際特許事務所 (Kaede Patent Attorneys' Office); 〒5400011 大阪府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).

- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

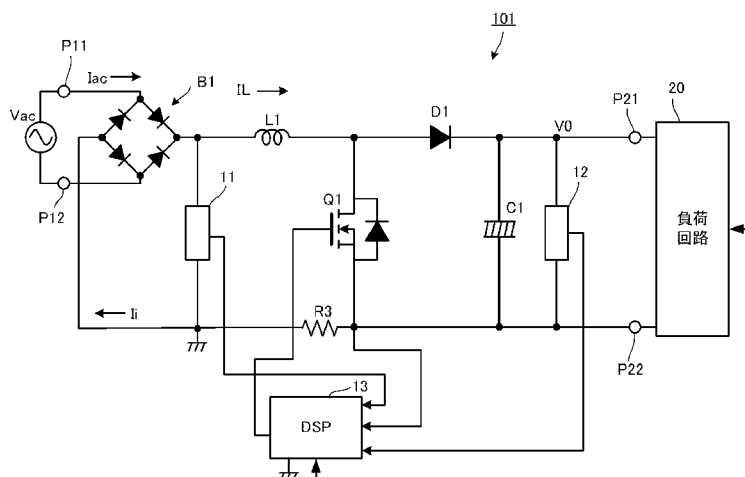
添付公開書類:

- 国際調査報告 (条約第 21 条(3))

(54) Title: PFC CONVERTER

(54) 発明の名称: PFC コンバータ

[図2]



20 LOAD CIRCUIT

(57) Abstract: A PFC converter wherein whether the operation mode is a current continuity mode or a current discontinuity mode, an optimum suppression of harmonics as well as an improvement of power factor can be achieved. There are included: a diode bridge (B1) that rectifies an AC voltage input from an AC input power supply (Vac); a series circuit that includes an inductor (L1) and a switching element (Q1); a rectifying/smoothing circuit that is connected in parallel to the switching element (Q1) and includes a diode (D1) and a smoothing capacitor (C1); and a digital signal processing circuit (13) that on/off controls the switching element (Q1) such that the input current from the AC input power supply (Vac) is similar to the AC voltage thereof. A current detection resistor (R3) is used to detect a current flowing through the inductor (L1) during the off-interval of the switching element (Q1). An operation mode is determined based on the inductor current (IL) flowing at a given timing, and the switching element (Q1) is optimally controlled in accordance with the determined operation

mode.

(57) 要約:

[続葉有]

WO 2010/106701 A1



動作モードが、電流連続モード、電流不連続モードのいずれであっても最適な高調波抑制及び力率改善を行うPFCコンバータを構成する。交流入力電源 V_{ac} から入力される交流電圧を整流するダイオードブリッジ(B1)と、インダクタ(L1)及びスイッチング素子(Q1)を含む直列回路と、スイッチング素子(Q1)に並列接続された、ダイオード(D1)及び平滑コンデンサ(C1)を含む整流平滑回路と、交流入力電源 V_{ac} から入力される入力電流が交流電圧と相似形となるようにスイッチング素子(Q1)をオン／オフ制御するデジタル信号処理回路(13)と、を備え、電流検出用抵抗(R3)によって、スイッチング素子(Q1)のオフ期間にインダクタ(L1)に流れる電流を検出し、所定タイミングにおけるインダクタ電流 I_L を基に動作モードを判定し、動作モードに応じてスイッチング素子(Q1)を最適に制御する。

明 細 書

発明の名称： P F Cコンバータ

技術分野

[0001] この発明は、交流電源電圧を入力して直流電圧を出力するA C - D Cコンバータに関し、特に力率を改善するP F Cコンバータに関するものである。

背景技術

[0002] 商用交流電源を入力電源とする一般的なスイッチング電源装置は、商用交流電源を整流平滑して直流電圧に変換した後、それをD C - D Cコンバータでスイッチングするので入力電流は不連続となり、正弦波から大きく歪む。このことが高調波電流の原因となる。

[0003] 日本や欧州などでは用途や入力電力などに応じてクラス分けされた高調波電流規制が行われている。これらに対応するため、規制に該当する一般家電製品の電源には、特許文献1、特許文献2に示されているようなP F C（力率改善回路）コンバータが設けられている。

[0004] 一般にP F Cコンバータはチョッパ回路で構成され、入力電流波形が入力電圧波形に相似形となるように、すなわち同位相の正弦波状になるように動作する。そのため高調波電流が一定レベル以下に抑えられる。

[0005] ここで特許文献1に示されているP F Cコンバータの構成例を、図1を基に説明する。

図1のP F Cコンバータにおいて、整流器ブロックRは、入力される交流電圧を整流し、入力キャパシタC_{i n}は高周波成分を除去する。スイッチ10がオンのとき、インダクタLに電磁エネルギーが蓄積される。スイッチ10がターンオフされると、インダクタLのエネルギーは整流ダイオードDを介してキャパシタC_{o u t}に移されるとともに電源電圧が負荷へ供給される。スイッチ10が再びオンされると、ダイオードDは遮断され、キャパシタC_{o u t}から電源電圧が出力される。1サイクル制御I C（O C C回路）20は、入力電流検出用抵抗R_s、出力電圧検出抵抗R₁、R₂の電圧を入力

し、AC入力電流がAC入力電圧と同相になるように、スイッチ10のデューティサイクルを制御する。

先行技術文献

特許文献

[0006] 特許文献1：特表2006-513682号公報

特許文献2：特開2006-187140号公報

発明の概要

発明が解決しようとする課題

[0007] ところが、特許文献1のPFCコンバータは電流連続モードで動作することを前提としているため、軽負荷時に電流不連続モードで動作すると、入力電流に歪みが生じる。

また、特許文献2のPFCコンバータはマルチフェーズPFCコンバータであるが、電流不連続モードで動作することを前提としていて、商用交流電源の一周期に亘ってスイッチングのオン時間が一定であれば、電流の検出・制御を行わなくても入力電流は正弦波状となる。しかし、実際には負荷が増大して電流連続モードで動作する状態になると、入力電流に歪みが生じてしまう。

[0008] そこで、この発明の目的は、動作モードが、電流連続モード、電流不連続モードのいずれであっても最適な高調波抑制及び力率改善を行うPFCコンバータを提供することにある。

課題を解決するための手段

[0009] 前記課題を解決するために、この発明は次のように構成する。

交流入力電源から入力される交流電圧を整流する整流回路と、前記整流回路の後段に接続された、インダクタ及びスイッチング素子を含む直列回路と、前記スイッチング素子に並列接続された整流平滑回路と、前記交流入力電源から入力される入力電流が前記交流電圧に対して相似形となるように前記スイッチング素子を制御するスイッチング制御手段と、前記インダクタに流

れる電流を検出する電流検出手段と、を備え、

動作モードが、電流連続モード、電流不連続モードのいずれであるかを判定する動作モード判定手段を有し、

前記スイッチング制御手段は、前記動作モードが電流連続モードである場合に、前記電流検出回路によって検出されるインダクタに流れる電流の平均値の変化が正弦波状になるように前記スイッチング素子を制御し、前記動作モードが電流不連続モードである場合に、インダクタに流れる電流のピーク値の変化が正弦波状になるように、前記交流入力電源の電圧変化周期にわたって前記スイッチング素子のオン時間を一定に制御するように構成する。

[0010] または、

出力ポートに対して並列に接続された、第1のスイッチング素子と第1の整流素子を含む第1の直列回路と、

前記第1のスイッチング素子と前記第1の整流素子との接続点と、前記交流入力電源の第1の入力端との間に接続されたインダクタと、

前記出力ポートに対して並列に接続され、第2のスイッチング素子と第2の整流素子を含み、第2のスイッチング素子と第2の整流素子との接続点が前記交流入力電源の第2の入力端に接続された第2の直列回路と、

前記出力ポートに対して並列に接続された平滑回路と、

前記交流入力電源から入力される入力電流が前記交流電圧に対して相似形となるように前記スイッチング素子を制御するスイッチング制御手段と、

前記インダクタに流れる電流を検出する電流検出手段と、を備え、

動作モードが、電流連続モード、電流不連続モードのいずれであるかを判定する動作モード判定手段を有し、

前記スイッチング制御手段は、前記動作モードが電流連続モードである場合に、前記電流検出手段によって検出されるインダクタに流れる電流の平均値の変化が正弦波状になるように前記スイッチング素子を制御し、前記動作モードが電流不連続モードである場合に、前記インダクタに流れる電流のピーク値の変化が正弦波状になるように前記交流入力電源の電圧変化周期にわ

たって前記スイッチング素子のオン時間を一定に制御するように構成する。

[0011] 前記動作モードの判定は次の (a) ~ (f) のいずれかの方法で行う。

(a) 前記動作モード判定手段は、前記インダクタのインダクタンス値を L 、前記交流電圧を V_{in} 、前記 PFC コンバータの出力電圧を V_o 、前記スイッチング素子のオン期間を T_{on} 、オフ期間を T_{off} とした場合、前記電流検出手段によって、前記スイッチング素子のオン期間の midpoint でサンプリングされた電流の検出値を I_{LaV} とすると、

$I_{LaV} - (1/2) \times \{ (V_o - V_{in}) / L \} \times T_{off}$ が実質的に正のときを電流連続モード、

$I_{LaV} - (1/2) \times \{ (V_o - V_{in}) / L \} \times T_{off}$ が実質的に負のときを電流不連続モードと見なす。

[0012] (b) 前記動作モード判定手段は、前記インダクタのインダクタンス値を L 、前記交流電圧を V_{in} 、前記 PFC コンバータの出力電圧を V_o 、前記スイッチング素子のオン期間を T_{on} 、オフ期間を T_{off} とした場合、前記電流検出手段によって、前記スイッチング素子のオン期間の終点でサンプリングされた電流の検出値を I_{Lp} とすると、

$I_{Lp} - \{ (V_o - V_{in}) / L \} \times T_{off}$ が実質的に正のときを電流連続モード、

$I_{Lp} - \{ (V_o - V_{in}) / L \} \times T_{off}$ が実質的に負のときを電流不連続モードと見なす。

[0013] (c) 前記電流検出手段によって検出された前記スイッチング素子のオフ期間の midpoint でサンプリングされた電流の検出値が、前記電流検出手段によって検出された前記スイッチング素子のオン期間の midpoint でサンプリングされた電流の検出値より小さいとき電流不連続モードと見なし、それ以外るとき電流連続モードと見なす。

[0014] (d) 前記スイッチング素子の両端間の電圧を検出するスイッチング素子電圧検出回路を設け、前記スイッチング素子のオフ期間中に前記スイッチング素子電圧検出回路で検出される電圧の変化によって判定する。すなわち、前

記スイッチング素子のオフ期間中に前記スイッチング素子の両端間の電圧が一定でなく低下すれば、電流不連続モードと見なし、一定していれば電流連続モードと見なす。

[0015] (e) 前記インダクタに結合する補助巻線を設け、前記スイッチング素子のオフ期間中に前記補助巻線に生じる電圧の電圧変化によって判定する。すなわち、前記スイッチング素子のオフ期間中に前記補助巻線に生じる電圧が一定でなく低下すれば、電流不連続モードと見なし、一定していれば電流連続モードと見なす。

[0016] (f) 前記電流検出手段によってサンプリングされた前記スイッチング素子のターンオン直前の電流値に基づいて判定する。すなわち前記スイッチング素子のターンオン直前に、前記インダクタに流れる電流が0であれば電流不連続モードと見なし、前記スイッチング素子のターンオン直前に、前記インダクタに流れる電流が0でなければ電流連続モードと見なす。

[0017] また、この発明のPFCコンバータの前記スイッチング制御手段及び前記動作モード判定手段は、典型的には前記電流検出手段により検出されたデジタル値を保持するDSP (Digital Signal Processor) で構成する。

発明の効果

[0018] この発明によれば、動作モードが、電流連続モード、電流不連続モードのいずれであるかが判定され、各モードに応じて電流波形が電圧波形に対して相似形且つ同位相となるので、負荷の軽重にかかわらず高調波及び力率が改善される。

[0019] また、スイッチング周期1回につき最大でも2回の電流値サンプリングによって、モード判定が行えるため、演算処理量が少なく、DSP等のプロセッサへの負担が少ない。そのため、比較的低速のプロセッサでも利用可能となる。

図面の簡単な説明

[0020] [図1] 特許文献1に示されているPFCコンバータの回路図である。

[図2] 本発明の第1の実施形態に係るPFCコンバータ101の回路図である

。

[図3] 第1の実施形態に係るPFCコンバータ101内のデジタル信号処理回路13による各種制御方式について示す図である。

[図4] 第1の実施形態に係るPFCコンバータ101について、電流連続モードで制御が行われている状態におけるスイッチング周期の単位でのPFCコンバータ101の電圧・電流の波形図である。

[図5] 第1の実施形態に係るPFCコンバータ101について、動作モードの判定を行う方法について示す図である。

[図6] 第2の実施形態に係るスイッチング電源装置201の回路図である。

[図7] 第2の実施形態に係るスイッチング電源装置201において、デジタル信号処理回路13による動作モードの判定方法を示す図である。

[図8] 第3の実施形態に係るスイッチング電源装置202の回路図である。

[図9] 第3の実施形態に係るスイッチング電源装置202において、デジタル信号処理回路13による動作モードの判定方法を示す図である。

[図10] 第4の実施形態に係るPFCコンバータの動作モードの判定を行う方法について示す図である。

[図11] 第5の実施形態に係るPFCコンバータの動作モードの判定を行う方法について示す図である。

[図12] 第5の実施形態に係るPFCコンバータの動作モードの判定を行う方法について示す図であり、スイッチング素子Q1のオン期間の平均電流値 I_{Lav} を基に動作モードを判定する方法を示す図である。

[図13] 第6の実施形態に係るPFCコンバータの動作モードの判定を行う方法について示す図である。

[図14] 第7の実施形態に係るスイッチング電源装置203の回路図である。

[図15] 図14中のPFCコンバータ104の4つのタイミングでの電流経路を示す図である。

発明を実施するための形態

[0021] 《第1の実施形態》

この発明の実施形態に係るPFCコンバータについて図2～図5を参照して説明する。

図2はこの発明の第1の実施形態に係るPFCコンバータ101の回路図である。図2において符号P11、P12はPFCコンバータ101の入力ポート、符号P21、P22はPFCコンバータ101の出力ポートである。入力ポートP11－P12には商用交流電源である交流入力電源Vacが入力され、出力ポートP21－P22には負荷回路20が接続される。

[0022] 負荷回路20は例えばDC－DCコンバータおよびそのDC－DCコンバータによって電源供給を受ける電子機器の回路である。

[0023] PFCコンバータ101の入力段には、交流入力電源Vacの交流電圧を全波整流する整流回路であるダイオードブリッジB1が設けられている。このダイオードブリッジB1の出力側にはインダクタL1およびスイッチング素子Q1、さらに電流検出用抵抗R3の直列回路が接続されている。スイッチング素子Q1の両端にはダイオードD1および平滑コンデンサC1で構成される整流平滑回路が並列接続されている。このインダクタL1、スイッチング素子Q1、ダイオードD1および平滑コンデンサC1によって昇圧型チョッパ回路が構成されている。

[0024] ダイオードブリッジB1の出力側の両端間には入力電圧検出回路11が設けられている。また出力ポートP21－P22間に出力電圧検出回路12が設けられている。デジタル信号処理回路13はDSPで構成されていて、デジタル信号処理によってこのPFCコンバータ101が制御される。すなわち、デジタル信号処理回路13は入力電圧検出回路11の出力信号を入力し、交流入力電源の瞬時電圧を検知する。また出力電圧検出回路12の出力信号を入力して出力電圧を検知する。さらにスイッチング素子Q1を所定のスイッチング周波数でオン／オフする。

[0025] 前記デジタル信号処理回路13の、スイッチング素子Q1に対するスイッチング制御信号に関する処理部が、この発明に係る「スイッチング制御手段」に相当する。また、前記電流検出用抵抗R3が、この発明に係る「電流

検出回路」に相当する。

[0026] デジタル信号処理回路 13 は負荷回路 20 との間で通信を行うためのポートを備えていて、たとえばデータの通信または信号の入出力を行い、負荷回路（電子機器）に対してコンバータの状態等を常に送信したり、入力電圧、出力電圧、出力電流等を送信したり、負荷回路側から負荷状態等を受信してスイッチング制御に反映したりする。

[0027] 図 3 はデジタル信号処理回路 13 による PFC コンバータ 101 の各種制御方式について示す図である。図 3 の（A）（B）は、それぞれ交流入力電源の 1 周期における電流波形である。ここで、波形 I_L は、図 2 に示した PFC コンバータ 101 におけるインダクタ L1 に流れる電流の波形である。 I_p はそのピーク値（ピーク電流）の包絡線、 I_a は平均値（平均電流）の包絡線である。但し、図示の都合上、PFC コンバータ 101 のスイッチング周波数を極端に低くした場合について、すなわちインダクタ L1 に流れる電流波形が三角波状に目に見えるような周波数で表している。

[0028] 図 3（A）は電流連続モード、図 3（B）は電流不連続モードでのそれぞれの波形図である。このように図 3（A）に示す電流連続モードでは PFC コンバータ 101 のインダクタ L1 に流れる電流は、PFC コンバータ 101 のインダクタ L1 に励磁エネルギーが蓄積・放出されるごとに電流値が 0 になる期間は生じない。また図 3（B）に示した電流不連続モードでは PFC コンバータ 101 のインダクタ L1 に励磁エネルギーが蓄積・放出されるごとに電流値が 0 になる期間が生じる。

[0029] 図 4 は、電流連続モードで制御が行われている状態におけるスイッチング周期の単位での PFC コンバータ 101 の電圧・電流の波形図である。

[0030] デジタル信号処理回路 13 は、PFC コンバータ 101 に対する入力電流、すなわちインダクタ L1 に流れる電流の平均値、が全波整流波形に対して相似形となるようにスイッチング制御を行う。このようにして入力電圧と相似形且つ同位相の入力電流が流れることにより、高調波が抑制され、力率が改善される。

[0031] 図4において(A)は商用電源周波数の半周期単位での、インダクタL₁に流れる電流の平均値I_iの電流波形、(B)はその一部の時間軸を拡大して表した、スイッチング周期の単位でのインダクタL₁に流れる電流I_Lの波形図、(C)はスイッチング素子Q₁のドレインソース間電圧V_{ds}の波形図である。

[0032] スwitchング素子Q₁のオン期間ではインダクタL₁に電流I_Lが流れ、インダクタL₁の両端間電圧およびインダクタL₁のインダクタンスに応じて定まる傾きで電流I_Lは上昇する。その後、スイッチング素子Q₁のオフ期間で、インダクタL₁の両端電圧とそのインダクタンスによって定まる傾きで電流I_Lは下降する。このように電流リップルΔI_Lの幅でインダクタL₁に流れる電流I_Lがスイッチング周期で変動する。

[0033] 図5は、動作モードの判定を行う方法について示す図である。図5(A)は電流連続モードでのインダクタ電流の波形図、図5(B)は電流不連続モードでのインダクタ電流の波形図である。

[0034] スwitchング素子Q₁のターンオフタイミングでインダクタL₁に流れる電流値(ピーク値)をI_{Lp}、スイッチング素子Q₁のターンオンタイミングでインダクタL₁に流れる電流値(最低値)をI_{Lb}で表すと、スイッチング素子Q₁のオン期間にインダクタL₁に流れる電流の平均値(平均電流)は次の関係で表される。

$$[0035] \quad I_{Lav1} = (I_{Lp} + I_{Lb}) / 2 \quad \cdots (1)$$

スイッチング素子Q₁のオフ期間にインダクタL₁に流れる電流は直線的に減少するので、電流連続モードであれば、スイッチング素子Q₁のオフ期間の中央タイミングにおけるインダクタL₁の平均電流値I_{Lav2}は上記平均電流値I_{Lav1}に等しい。一方、電流不連続モードであれば、図5(B)に示したように、I_{Lav1} > I_{Lav2} の関係となる。

[0036] そこで、デジタル信号処理回路13は、スイッチング素子Q₁のオン期間の midpoint t_{s1} でサンプリングすることによって第1の電流値I_{Lav1}を求め、スイッチング素子Q₁のオフ期間の midpoint t_{s2} でサンプリングするこ

とによって第2の電流値 I_{Lav2} を求め、 $I_{Lav1} = I_{Lav2}$ であるとき、電流連続モードであると判定し、 $I_{Lav1} > I_{Lav2}$ であるとき、電流不連続モードと判定する。

[0037] 前記スイッチング素子Q1のゲートに対して与えるスイッチング制御信号はデジタル信号処理回路13が生成するものであるので、前記オン期間の中央のタイミング t_{s1} 及び前記オフ期間の中点のタイミング t_{s2} もデジタル信号処理回路13が把握している（管理下にある）。そのため、例えば外部からタイミング信号を入力することなく、前記のタイミングで電流検出用抵抗R3の降下電圧をサンプリングすることができる。

[0038] 電流連続モードと判定されたなら、スイッチング素子Q1のオン期間の中点のタイミングでインダクタL1に流れる電流をサンプリングすることによりインダクタL1に流れる電流の平均値 I_{Lav} を求め、その値の変化が正弦波状になるようにスイッチング素子Q1のオン時間 T_{on} 及びオフ時間 T_{off} を制御する。

[0039] また、動作モードが電流不連続モードと判定されたなら、スイッチング素子Q1のオン時間 T_{on} を商用電源周期にわたって一定にする。また、このオン時間 T_{on} は出力電圧に応じてフィードバック制御する。

[0040] 電流不連続モードで、スイッチング素子Q1のオン時間 T_{on} を商用電源周期にわたって一定にするためには、例えば次のいずれかの方法で制御する。

（1）デジタル信号処理回路13が商用電源周期を検出しながら、商用電源周期単位でオン時間を変化させる。

（2）PFCコンバータ101の出力電圧を検出して、それをスイッチング素子Q1のオン時間の長さにフィードバックする制御部（回路表現の「電圧補償器」）の応答性を、商用電源周期並みに鈍くする。

[0041] 《第2の実施形態》

図6は第2の実施形態に係るスイッチング電源装置201の回路図である。

図6において、スイッチング電源装置201は、PFCコンバータ102

及びDC-DCコンバータ50を備えている。DC-DCコンバータ50の出力には負荷60が接続されている。

[0042] PFCコンバータ102の入力ポートP11-P12には商用交流電源である交流入力電源Vacが入力され、出力部にDC-DCコンバータ50が接続されている。PFCコンバータ102は、交流入力電源Vacを全波整流するダイオードブリッジB1、ダイオードブリッジB1の出力に接続されるインダクタL1、スイッチング素子Q1、ダイオードD1、平滑コンデンサC1、スイッチング素子Q1に直列接続された電流検出用抵抗R4、入力電圧検出回路11、及びスイッチング素子電圧検出回路14を備えている。インダクタL1、スイッチング素子Q1、ダイオードD1、及び平滑コンデンサC1によって、昇圧型チョッパ回路が構成されている。

[0043] DC-DCコンバータ50には、トランスT1、トランスT1の1次巻線Lpに直列接続されたスイッチング素子Q2、トランスT1の2次巻線Lsに接続された、ダイオードD2及びコンデンサC2を含む整流平滑回路が備えられている。

[0044] また、トランスT1の1次側に設けられたデジタル信号処理回路13は、PFCコンバータ102のスイッチング素子Q1に対してスイッチング制御信号を出力するだけでなく、DC-DCコンバータ50のスイッチング素子Q2に対してもスイッチング制御信号を出力する。また、出力電圧検出回路12の検出信号を絶縁回路16を介して入力することによって出力電圧を検出する。そして、スイッチング素子Q2のオンデューティ比の制御等によってDC-DCコンバータ50の出力電圧を安定化する。

[0045] さらに、デジタル信号処理回路13は、PFCコンバータ102の入力電圧検出回路11の検出電圧、出力電圧検出回路12の検出電圧、及び電流検出用抵抗R4の降下電圧を入力して、それに応じたオン期間及びオフ期間のスイッチング制御信号をスイッチング素子Q1のゲートへ与える。すなわち、PFCコンバータ102に対する入力電流が入力電圧の波形と相似形となるように、スイッチング素子Q1を制御する。また、デジタル信号処理

回路 13 は、絶縁回路 17 を介して負荷 60 との間で通信を行い、負荷 60 に対して PFC コンバータ 102 及び DC-DC コンバータ 50 の状態を送信したり、負荷 60 から負荷状態等を受信したりして、スイッチング制御に反映する。

[0046] デジタル信号処理回路 13 は、後述するように、スイッチング素子 Q1 のオフ期間中にスイッチング素子電圧検出回路 14 の検出電圧を読み取り、スイッチング素子 Q1 の両端電圧の変化によって動作モードを判定する。

[0047] 図 7 は前記デジタル信号処理回路 13 による動作モード判定の方法を示す図である。

スイッチング素子 Q1 のオン期間の midpoint で、電流検出用抵抗 R4 の電圧をサンプリングすることにより、スイッチング素子 Q1 のオン期間にインダクタ L1 に流れる電流の平均値 I_{LAV} を求める。また、スイッチング素子 Q1 のターンオフ直前にスイッチング素子電圧検出回路 14 の検出電圧をサンプリングすることによって、インダクタ L1 に流れる電流のピーク値 I_{LP} を求める。

[0048] 電流連続モードであれば、図 7 (A) に示すように、スイッチング素子 Q1 がターンオフすれば、オフ期間でダイオード D1 はオンし続けるので、スイッチング素子 Q1 両端の電圧は PFC コンバータ 102 の出力電圧 V_o となる。

[0049] 電流不連続モードであれば、図 7 (B) に示すように、スイッチング素子 Q1 のターンオンに達するまでにダイオード D1 の導通が終了するので、回路中の寄生コンデンサとトランス T1 の 1 次巻線 L_p との共振により、スイッチング素子 Q1 両端の電圧 V_{ds} は低下する。

[0050] したがって、スイッチング素子 Q1 のオフ期間の両端電圧 V_{ds} を監視し、常に V_o と等しければ電流連続モードと見なし、 V_{ds} が低下すれば電流不連続モードと見なす。

[0051] 電流連続モードと判定されたなら、スイッチング素子 Q1 のオン期間の midpoint のタイミングでインダクタ L1 に流れる電流をサンプリングすることによ

リインダクタ L_1 に流れる電流の平均値 I_{Lav} を求め、その値の変化が正弦波状になるようにスイッチング素子 Q_1 のオン時間 T_{on} 及びオフ時間 T_{off} を制御する。

[0052] また、動作モードが電流不連続モードと判定されたなら、スイッチング素子 Q_1 のオン時間 T_{on} を商用電源周期にわたって一定にする。また、このオン時間 T_{on} は出力電圧に応じてフィードバック制御する。

[0053] 電流不連続モードで、スイッチング素子 Q_1 のオン時間 T_{on} を商用電源周期にわたって一定にする制御方法は第 1 の実施形態で述べた方法と同じである。すなわち、(1) デジタル信号処理回路 13 が商用電源周期を検出しながら、商用電源周期単位でオン時間を変化させる方法、(2) PFC コンバータ 102 の出力電圧を検出し、それをスイッチング素子 Q_1 のオン時間の長さにフィードバックする制御部（電圧補償器）の応答性を、商用電源周期並みに鈍くする方法、のいずれでも可能である。(2) の方法で制御する場合、図 6 に示したデジタル信号処理回路 13 が DC-DC コンバータ 50 の出力電圧を PFC コンバータ 102 の出力電圧の比例値として用いてもよい。

[0054] 《第 3 の実施形態》

図 8 は第 3 の実施形態に係るスイッチング電源装置 202 の回路図である。

図 8 において、スイッチング電源装置 202 は、PFC コンバータ 103 及び DC-DC コンバータ 50 を備えている。DC-DC コンバータ 50 の出力には負荷 60 が接続されている。

[0055] PFC コンバータ 103 の入力ポート P11-P12 には商用交流電源である交流入力電源 V_{ac} が入力され、出力部に DC-DC コンバータ 50 が接続されている。PFC コンバータ 103 は、交流入力電源 V_{ac} を全波整流するダイオードブリッジ B1、ダイオードブリッジ B1 の出力に接続されるインダクタ L_1 、スイッチング素子 Q_1 、ダイオード D1、平滑コンデンサ C1、スイッチング素子 Q_1 に直列接続された電流検出用抵抗 R4 及び、

入力電圧検出回路 11 を備えている。インダクタ L1、スイッチング素子 Q1、ダイオード D1、及び平滑コンデンサ C1によって、昇圧型チョッパ回路が構成されている。

[0056] 図 6 に示したスイッチング電源装置 201 と異なるのは、スイッチング素子電圧検出回路 14 に代えて、補助巻線付きインダクタ L1 を設けた点である。その他の構成は図 6 に示したものと同様である。

[0057] デジタル信号処理回路 13 は、後述するように、スイッチング素子 Q1 のオフ期間中にインダクタ L1 の補助巻線の電圧を読み取り、その電圧の変化によって動作モードを判定する。

[0058] 図 9 は前記デジタル信号処理回路 13 による動作モード判定の方法を示す図である。

スイッチング素子 Q1 のオン期間の midpoint で、電流検出用抵抗 R4 の電圧をサンプリングすることにより、スイッチング素子 Q1 のオン期間にインダクタ L1 に流れる電流の平均値 $I_{L_{av}}$ を求める。

[0059] 電流連続モードであれば、図 9 (A) に示すように、スイッチング素子 Q1 がターンオフすれば、オフ期間でダイオード D1 はオンし続けるので、補助巻線の電圧 V_b は PFC コンバータ 103 の出力電圧 V_o の、主巻線と補助巻線の比に応じた電圧となる。

[0060] 電流不連続モードであれば、図 9 (B) に示すように、スイッチング素子 Q1 のターンオンに達するまでにダイオード D1 の導通が終了するので、インダクタ L1 の主巻線と回路中の寄生コンデンサの共振によりインダクタ L1 の補助巻線の電圧 V_b は低下し、0V を下回る時点 t_z が生じる。

[0061] したがって、インダクタ L1 の補助巻線の電圧 V_b を監視し、Q1 のオフ期間において常に一定であれば電流連続モードと見なし、0V になる時点があればまたは負電圧になる状態があれば電流不連続モードと見なす。

[0062] 電流連続モードと判定されたなら、スイッチング素子 Q1 のオン期間の midpoint のタイミングでインダクタ L1 に流れる電流をサンプリングすることによりインダクタ L1 に流れる電流の平均値 $I_{L_{av}}$ を求め、その値の変化が正

弦波状になるようにスイッチング素子Q 1のオン時間 T_{on} 及びオフ時間 T_{off} を制御する。

[0063] また、動作モードが電流不連続モードと判定されたなら、スイッチング素子Q 1のオン時間 T_{on} を商用電源周期にわたって一定にする。また、このオン時間 T_{on} は出力電圧に応じてフィードバック制御する。

[0064] デジタル信号処理回路13による、電流不連続モード時の制御方法は第1・第2の実施形態の場合と同様である。

[0065] 《第4の実施形態》

図10は第4の実施形態に係るPFCコンバータの動作モードの判定を行う方法について示す図である。PFCコンバータの構成は第1の実施形態で図2に示したものと同様である。デジタル信号処理回路13は、インダクタL1に流れる電流の所定タイミングでの値を基にして動作モードを判定する。

[0066] 電流連続モードであれば、図10(A)に示すように、スイッチング素子Q 1のターンオンタイミングでインダクタL1に電流 I_{Lb} が流れている。この電流値 I_{Lb} が0でなければ電流連続モードと判定する。

[0067] 一方、電流不連続モードであると、スイッチング素子Q 1のターンオンタイミングでインダクタL1に電流 I_{Lb} は0である。そのため、この電流値 I_{Lb} が0であれば電流不連続モードまたは臨界モードと判定する。

[0068] 電流連続モードと判定されたなら、スイッチング素子Q 1のオン期間の中心のタイミングでインダクタL1に流れる電流をサンプリングすることによりインダクタL1に流れる電流の平均値 $I_{L_{av}}$ を求め、その値の変化が正弦波状になるようにスイッチング素子Q 1のオン時間 T_{on} 及びオフ時間 T_{off} を制御する。

[0069] また、動作モードが電流不連続モードと判定されたなら、スイッチング素子Q 1のオン時間 T_{on} を商用電源周期にわたって一定にする。また、このオン時間 T_{on} は出力電圧に応じてフィードバック制御する。

[0070] 《第5の実施形態》

図 11 は第 5 の実施形態に係る PFC コンバータの動作モードの判定を行う方法について示す図である。PFC コンバータの構成は第 1 の実施形態で図 2 に示したものと同様である。デジタル信号処理回路 13 は、インダクタ L1 に流れる電流の変化を基にして動作モードを判定する。

[0071] インダクタ L1 のインダクタンス値を L、交流入力電源（商用電源）から入力される交流電圧を V_{in} 、PFC コンバータの出力電圧を V_o 、スイッチング素子 Q1 のオン時間を T_{on} 、オフ時間を T_{off} 、スイッチング素子 Q1 のオン期間でのインダクタ L1 に流れる電流の変化を ΔI_{Lon} 、スイッチング素子 Q1 のオフ期間でのインダクタ L1 に流れる電流の変化を ΔI_{Loff} で表すと

$$\Delta I_{Lon} = (V_{in} / L) T_{on} \quad \cdots (2)$$

$$\Delta I_{Loff} = \{ (V_o - V_{in}) / L \} T_{off} \quad \cdots (3)$$

の関係にある。

[0072] 電流連続モードであれば、図 11 (A) に示すように、 $\Delta I_{Lon} = \Delta I_{Loff}$ である。

電流不連続モードであれば、図 11 (B) に示すように、 $\Delta I_{Lon} < \Delta I_{Loff}$ である。但し、電流不連続モードではオフ時間 T_{off} の全期間に亘ってインダクタに電流が流れるわけではなく、前記 ΔI_{Loff} は仮想的な値である。

[0073] 図 12 は上述の関係を利用して、スイッチング素子 Q1 のオン期間の平均電流値 I_{Lav} との差分の極性で動作モードを判定する方法を示す図である。

[0074] 電流連続モードであれば、

$$\begin{aligned} I_{Lav} &> \Delta I_{Loff} / 2 \\ &= (1 / 2) \times \{ (V_o - V_{in}) / L \} T_{off} \quad \cdots (4) \end{aligned}$$

の関係にあり、

電流不連続モードであれば、

$$I_{Lav} < \Delta I_{Loff} / 2$$

$$= (1/2) \times \{ (V_o - V_{in}) / L \} T_{off} \quad \dots (5)$$

の関係にある。

[0075] したがって、

$$I_j = I_{Lav} - (1/2) \times \{ (V_o - V_{in}) / L \} T_{off} \quad \dots (6)$$

とおけば、

$I_j > 0$ であれば、電流連続モード、

$I_j < 0$ であれば、電流不連続モード、

として判定する。

[0076] 前記スイッチング素子 Q1 のオン期間の平均電流値 I_{Lav} はオン期間の中点のサンプリングにより求める。また、 V_o 、 V_{in} もサンプリングにより求める。前記インダクタ L1 のインダクタンスは既知であるので、これらの値を基にして評価値 I_j を算出し、その極性判定によって動作モードの判定を行う。

[0077] 《第 6 の実施形態》

図 13 は第 6 の実施形態に係る PFC コンバータの動作モードの判定を行う方法について示す図である。PFC コンバータの構成は第 1 の実施形態で図 2 に示したものと同様である。デジタル信号処理回路 13 は、インダクタ L1 に流れる電流の変化を基にして動作モードを判定する。

[0078] スwitchング素子 Q1 のターンオフ直前のピーク電流を I_{Lp} で表すと、電流連続モードであれば、

$$\begin{aligned} I_{Lp} &> \Delta I_{Loff} \\ &= \{ (V_o - V_{in}) / L \} T_{off} \quad \dots (7) \end{aligned}$$

の関係にあり、

電流不連続モードであれば、

$$\begin{aligned} I_{Lp} &< \Delta I_{Loff} \\ &= \{ (V_o - V_{in}) / L \} T_{off} \quad \dots (8) \end{aligned}$$

の関係にある。

[0079] したがって、

$$I_j = I_{Lp} - \{ (V_o - V_{in}) / L \} T_{off} \quad \dots (9)$$

とおけば、

$I_j > 0$ であれば、電流連続モード、

$I_j < 0$ であれば、電流不連続モード、

として判定する。

[0080] 前記ピーク電流 I_{Lp} はスイッチング素子 Q_1 のターンオフ直前にサンプリングすることにより求める。また、 V_o 、 V_{in} もサンプリングにより求める。前記インダクタ L_1 のインダクタンスは既知であるので、これらの値を基にして評価値 I_j を算出し、その極性判定によって動作モードの判定を行う。

[0081] 《第 7 の実施形態》

図 1 4 は第 7 の実施形態に係るスイッチング電源装置 2 0 3 の回路図である。また図 1 5 は P F C コンバータ 1 0 4 の 4 つのタイミングでの電流経路を示す図である。

[0082] 図 1 4 に示す P F C コンバータ 1 0 4 はダイオードブリッジを介さずに 2 つのインダクタと 2 つのスイッチング素子とを備えた、ダイオードブリッジレス P F C コンバータである。

[0083] 図 1 4 において、符号 P_{11} 、 P_{12} は P F C コンバータ 1 0 4 の入力端、符号 P_{21} 、 P_{22} は P F C コンバータ 1 0 4 の出力端である。入力端 $P_{11} - P_{12}$ には商用交流電源である交流入力電源 V_{ac} が入力され、出力端 $P_{21} - P_{22}$ には D C - D C コンバータ 1 0 0 が接続される。

D C - D C コンバータ 1 0 0 の出力には負荷 9 9 が接続され、D C - D C コンバータ 1 0 0 によって安定化された直流電圧が供給される。

[0084] P F C コンバータ 1 0 4 の入力段には、入力電圧検出回路 1 1 を設け、一方のラインにインダクタ L_1 を直列に接続している。インダクタ L_1 の後段には、ダイオード D_1 、 D_2 及びスイッチング素子 Q_1 、 Q_2 によるブリッジ回路を接続している。スイッチング素子 Q_1 、 Q_2 のソースとグランドとの間には電流検出用抵抗 R_{21} 、 R_{22} を接続している。ブリッジ回路の出

力には平滑コンデンサC 1 からの平滑回路を並列接続している。

[0085] 図 1 5 (A) は、交流入力電源の正の半サイクルで、スイッチング素子Q 1, Q 2 が共にオン状態であるときの電流経路、図 1 5 (B) は、交流入力電源の正の半サイクルで、スイッチング素子Q 1, Q 2 が共にオフ状態であるときの電流経路である。

[0086] また、図 1 5 (C) は、交流入力電源の負の半サイクルで、スイッチング素子Q 1, Q 2 が共にオン状態であるときの電流経路、図 1 5 (D) は、交流入力電源の負の半サイクルで、スイッチング素子Q 1, Q 2 が共にオフ状態であるときの電流経路である。

[0087] 交流入力電源の正の半サイクルで、Q 1, Q 2 がオン状態であるとき、図 1 5 (A) に示す経路で電流が流れて、インダクタL 1 に励磁エネルギーが蓄積され、Q 1, Q 2 がオフ状態であるとき、図 1 5 (B) に示す経路で電流が流れて、インダクタL 1 から励磁エネルギーが放出される。このとき、Q 2 の寄生ダイオードを介して電流が流れる。同様に、交流入力電源の負の半サイクルで、Q 1, Q 2 がオン状態であるとき、図 1 5 (C) に示す経路で電流が流れて、インダクタL 1 に励磁エネルギーが蓄積され、Q 1, Q 2 がオフ状態であるとき、図 1 5 (D) に示すタイミングで、インダクタL 1 から励磁エネルギーが放出される。このとき、Q 1 の寄生ダイオードを介して電流が流れる。

[0088] 電流検出用抵抗R 2 1 は、交流入力電源の正の半サイクルでQ 1 のオン期間において、インダクタL 1 に流れる電流を検出するために設けている。また、電流検出用抵抗R 2 2 は、交流入力電源の負の半サイクルでQ 2 のオン期間において、インダクタL 1 に流れる電流を検出するために設けている。図 1 1 に示したデジタル信号処理回路 1 3 は、スイッチング素子Q 1, Q 2 のオン期間の中央で、電流検出用抵抗R 2 1, R 2 2 の降下電圧をサンプリングすることによってインダクタL 1 に流れる電流の平均値を検出する。

このようなダイオードブリッジレスのP F Cコンバータについても本発明は同様に適用できる。

符号の説明

- [0089] B 1…ダイオードブリッジ
C 1…平滑コンデンサ
C 2…コンデンサ
D 1, D 2…ダイオード
L 1…インダクタ
Q 1, Q 2…スイッチング素子
R 3, R 4…電流検出用抵抗
T 1…トランス
T_{off}…オフ時間
T_{on}…オン時間
V_{a c}…交流入力電源
1 1…入力電圧検出回路
1 2…出力電圧検出回路
1 3…デジタル信号処理回路
1 4…スイッチング素子電圧検出回路
1 6, 1 7…絶縁回路
2 0…負荷回路
5 0…D C－D Cコンバータ
6 0…負荷
1 0 1～1 0 4…P F Cコンバータ
2 0 1～2 0 3…スイッチング電源装置

請求の範囲

[請求項1]

交流入力電源から入力される交流電圧を整流する整流回路と、
前記整流回路の後段に接続された、インダクタ及びスイッチング素子を含む直列回路と、
前記スイッチング素子に並列接続された整流平滑回路と、
前記交流入力電源から入力される入力電流が前記交流電圧に対して相似形となるように前記スイッチング素子を制御するスイッチング制御手段と、
前記インダクタに流れる電流を検出する電流検出手段と、
を備えたPFCコンバータであって、
動作モードが、電流連続モード、電流不連続モードのいずれであるかを判定する動作モード判定手段を有し、
前記スイッチング制御手段は、前記動作モードが電流連続モードである場合に、前記電流検出手段によって検出されるインダクタに流れる電流の平均値の変化が正弦波状になるように前記スイッチング素子を制御し、前記動作モードが電流不連続モードである場合に、前記インダクタに流れる電流のピーク値の変化が正弦波状になるように、前記交流入力電源の電圧変化周期にわたって前記スイッチング素子のオン時間を一定に制御する、PFCコンバータ。

[請求項2]

出力ポートに対して並列に接続された、第1のスイッチング素子と第1の整流素子を含む第1の直列回路と、
前記第1のスイッチング素子と前記第1の整流素子との接続点と、交流入力電源の第1の入力端との間に接続されたインダクタと、
前記出力ポートに対して並列に接続され、第2のスイッチング素子と第2の整流素子を含み、第2のスイッチング素子と第2の整流素子との接続点が前記交流入力電源の第2の入力端に接続された第2の直列回路と、
前記出力ポートに対して並列に接続された平滑回路と、

前記交流入力電源から入力される入力電流が前記交流入力電源電圧に対して相似形となるように前記スイッチング素子を制御するスイッチング制御手段と、

前記インダクタに流れる電流を検出する電流検出手段と、
を備えたPFCコンバータであって、

動作モードが、電流連続モード、電流不連続モードのいずれであるかを判定する動作モード判定手段を有し、

前記スイッチング制御手段は、前記動作モードが電流連続モードである場合に、前記電流検出手段によって検出されるインダクタに流れる電流の平均値の変化が正弦波状になるように前記スイッチング素子を制御し、前記動作モードが電流不連続モードである場合に、前記インダクタに流れる電流のピーク値の変化が正弦波状になるように、前記交流入力電源の電圧変化周期にわたって前記スイッチング素子のオン時間を一定に制御する、PFCコンバータ。

[請求項3]

前記動作モード判定手段は、前記インダクタのインダクタンス値を L 、前記交流電圧を V_{in} 、前記PFCコンバータの出力電圧を V_o 、前記スイッチング素子のオン期間を T_{on} 、オフ期間を T_{off} とした場合、前記電流検出手段によって、前記スイッチング素子のオン期間の midpoint でサンプリングされた電流の検出値を $I_{L_{av}}$ とすると、

$I_{L_{av}} - (1/2) \times \{ (V_o - V_{in}) / L \} \times T_{off}$ が実質的に正のときを電流連続モード、

$I_{L_{av}} - (1/2) \times \{ (V_o - V_{in}) / L \} \times T_{off}$ が実質的に負のときを電流不連続モードと判定する、請求項1または2に記載のPFCコンバータ。

[請求項4]

前記動作モード判定手段は、前記インダクタのインダクタンス値を L 、前記交流電圧を V_{in} 、前記PFCコンバータの出力電圧を V_o 、前記スイッチング素子のオン期間を T_{on} 、オフ期間を T_{off} とした場合、前記電流検出手段によって、前記スイッチング素子のオン期間

の終点でサンプリングされた電流の検出値を I_{Lp} とすると、

$I_{Lp} - \{ (V_o - V_{in}) / L \} \times T_{off}$ が実質的に正のときを電流連続モード、

$I_{Lp} - \{ (V_o - V_{in}) / L \} \times T_{off}$ が実質的に負のときを電流不連続モードと判定する、請求項 1 または 2 に記載の PFC コンバータ。

[請求項5] 前記動作モード判定手段は、前記電流検出手段によって検出された前記スイッチング素子のオフ期間の midpoint でサンプリングされた電流の検出値が、前記電流検出手段によって検出された前記スイッチング素子のオン期間の midpoint でサンプリングされた電流の検出値より小さいとき電流不連続モードと判定し、それ以外のとき電流連続モードと判定する、請求項 1 または 2 に記載の PFC コンバータ。

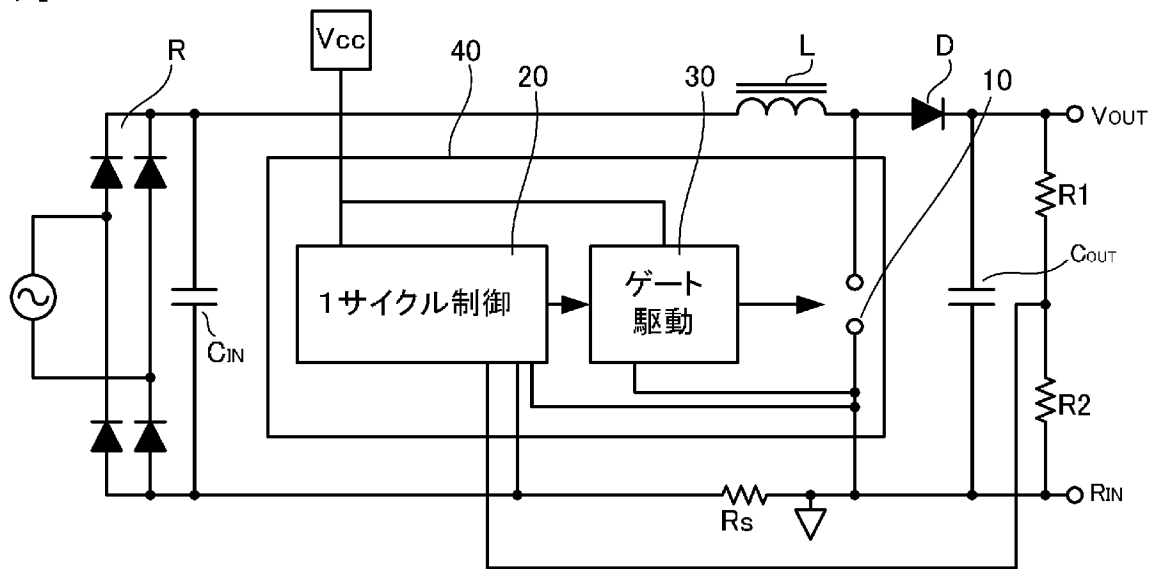
[請求項6] 前記スイッチング素子の両端間の電圧を検出するスイッチング素子電圧検出回路を備え、前記動作モード判定手段は、前記スイッチング素子のオフ期間中に前記スイッチング素子電圧検出回路で検出される電圧の変化によって判定する、請求項 1 または 2 に記載の PFC コンバータ。

[請求項7] 前記インダクタに結合する補助巻線を備え、前記動作モード判定手段は、前記スイッチング素子のオフ期間中に前記補助巻線に生じる電圧の変化によって判定する、請求項 1 または 2 に記載の PFC コンバータ。

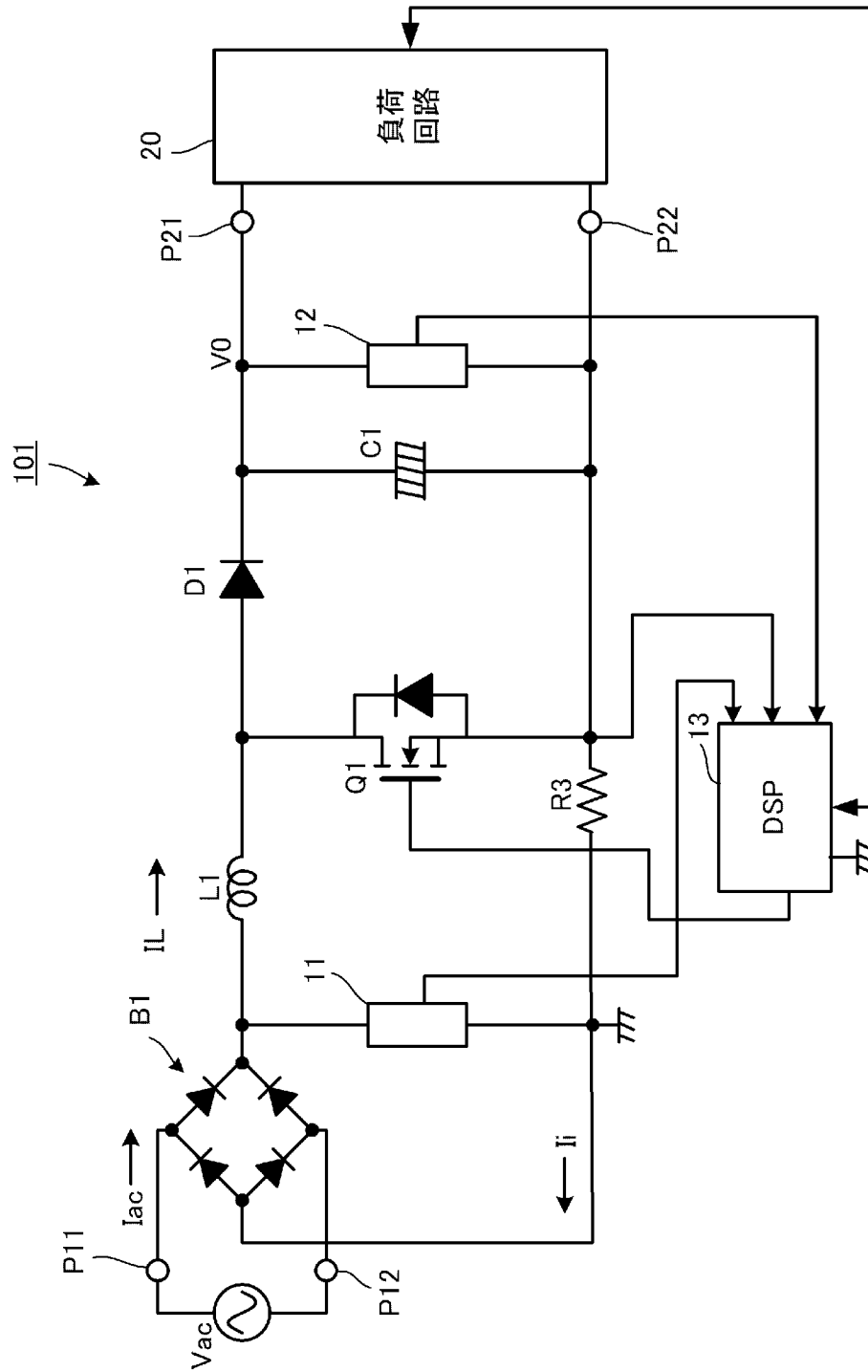
[請求項8] 前記動作モード判定手段は、前記電流検出手段によってサンプリングされた前記スイッチング素子のターンオン直前の電流値に基づいて判定する、請求項 1 または 2 に記載の PFC コンバータ。

[請求項9] 前記スイッチング制御手段及び前記動作モード判定手段は、前記電流検出手段により検出されたデジタル値を保持する DSP (Digital Signal Processor) で構成された、請求項 1 ～ 8 のいずれかに記載の PFC コンバータ。

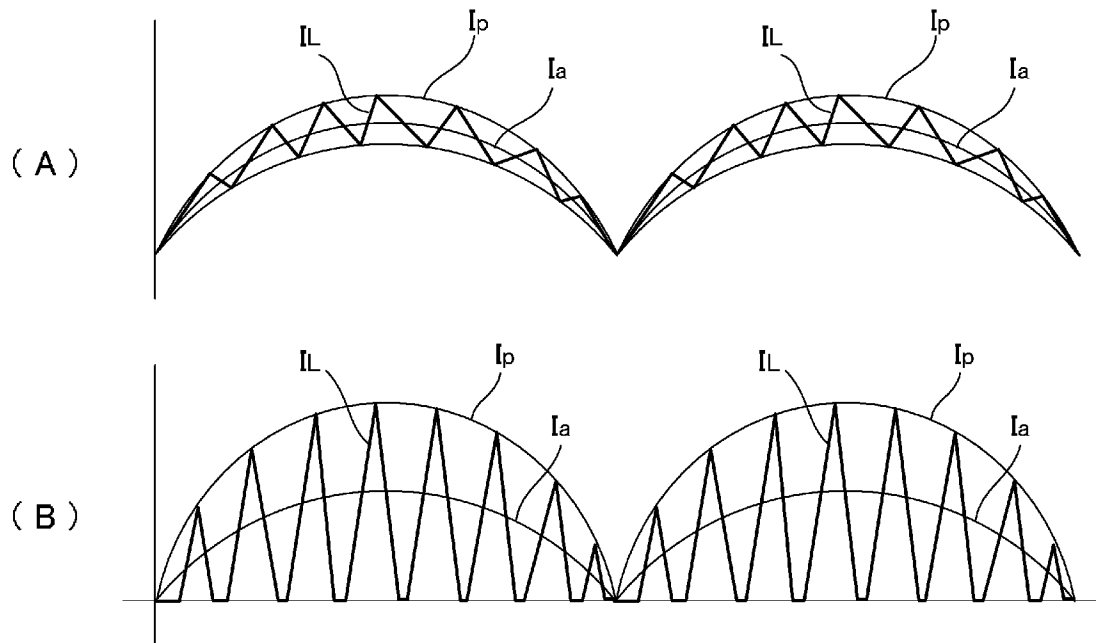
[図1]



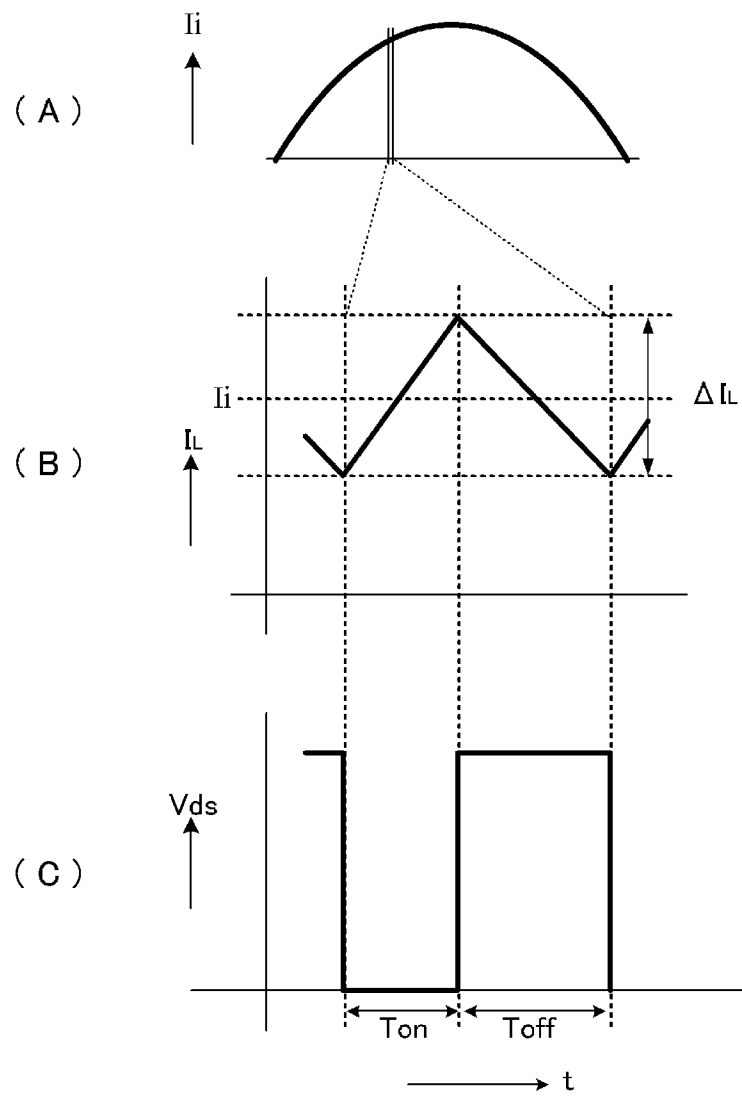
[図2]



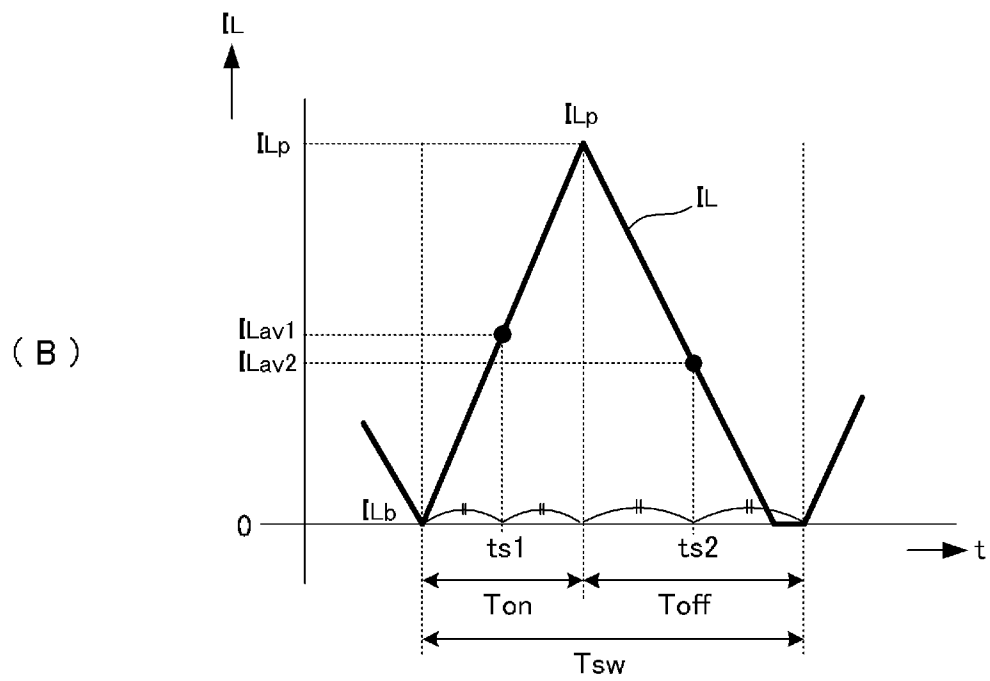
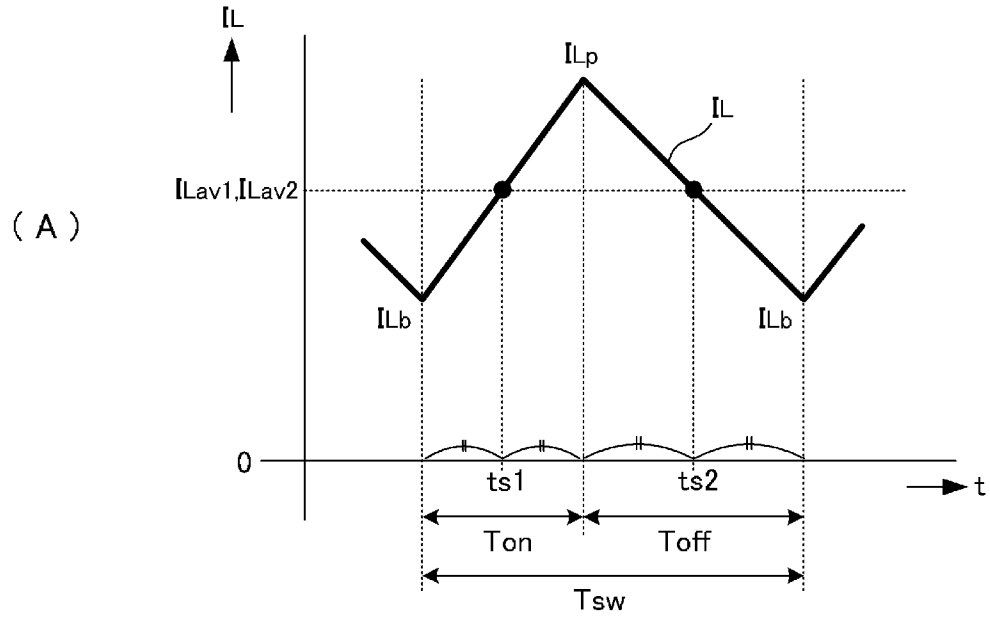
[図3]



[図4]

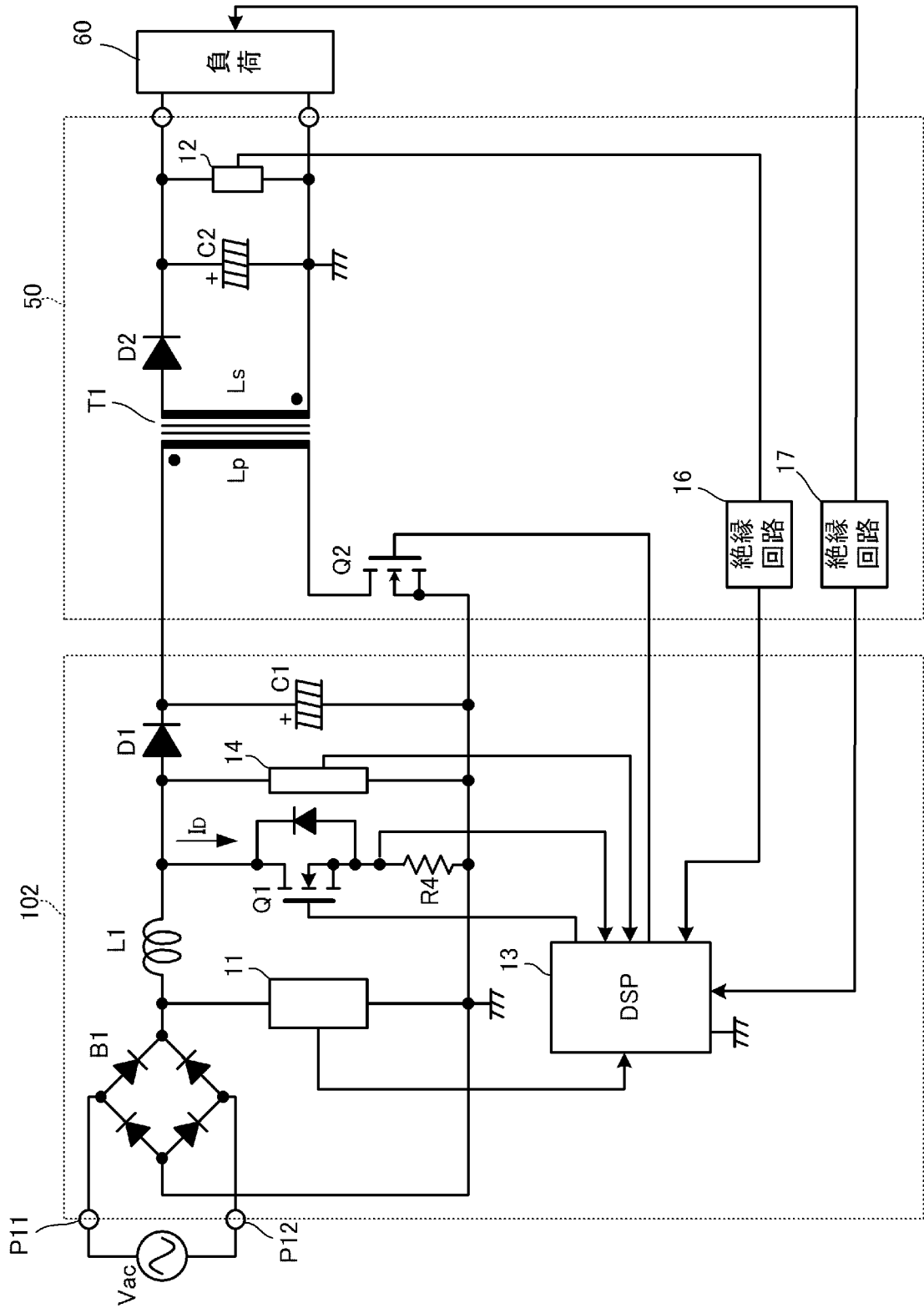


[図5]



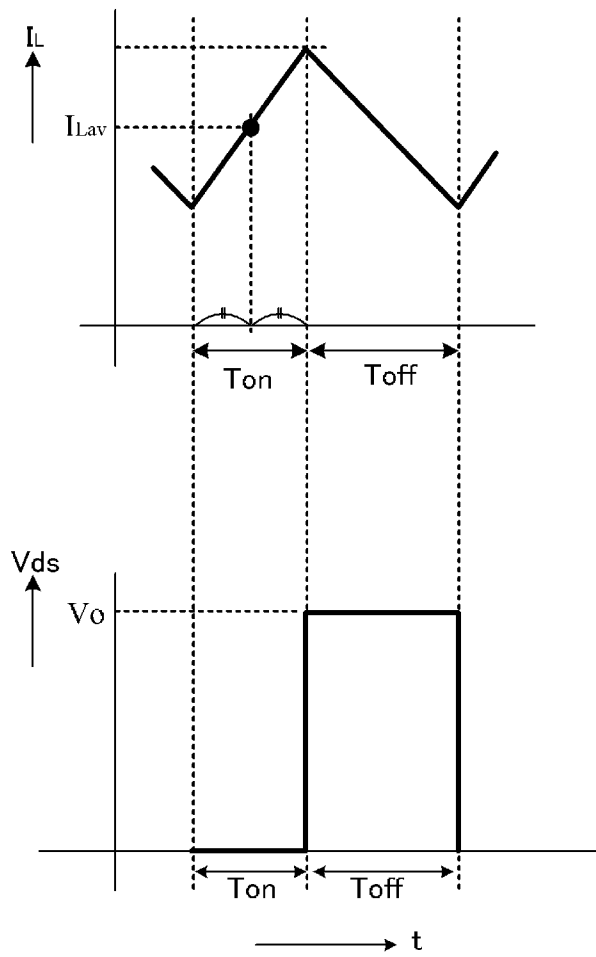
[図6]

201

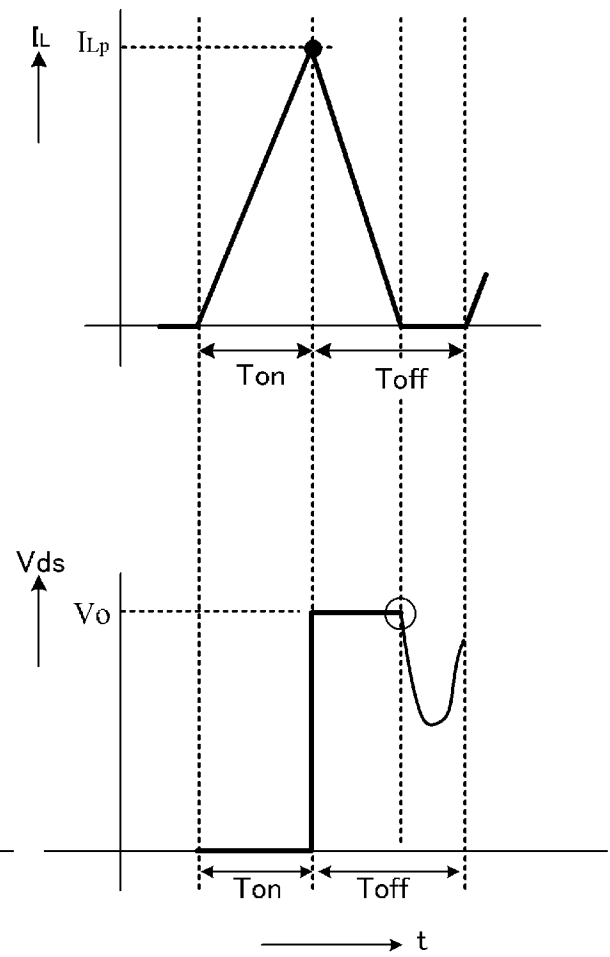


[図7]

(A)

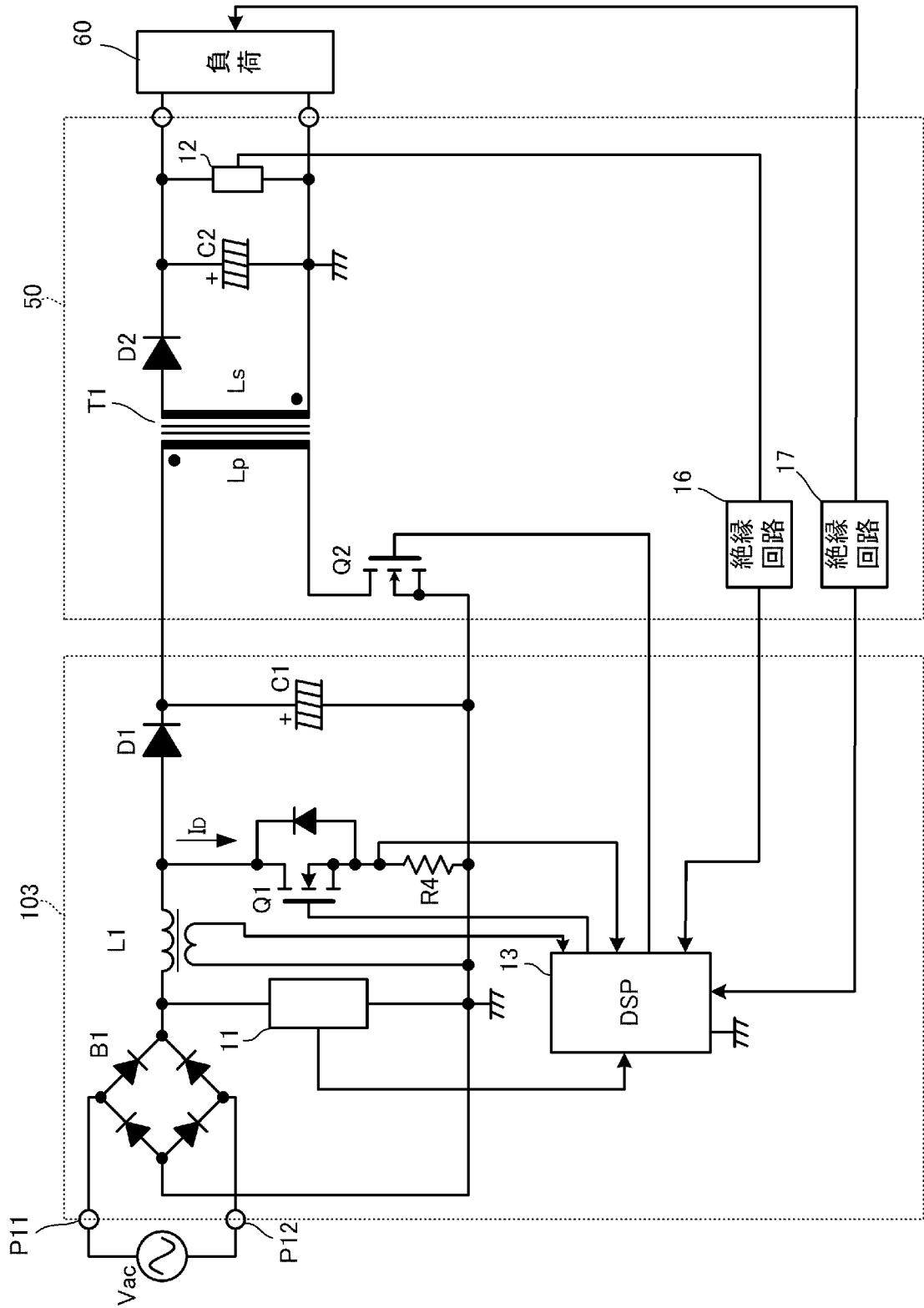


(B)

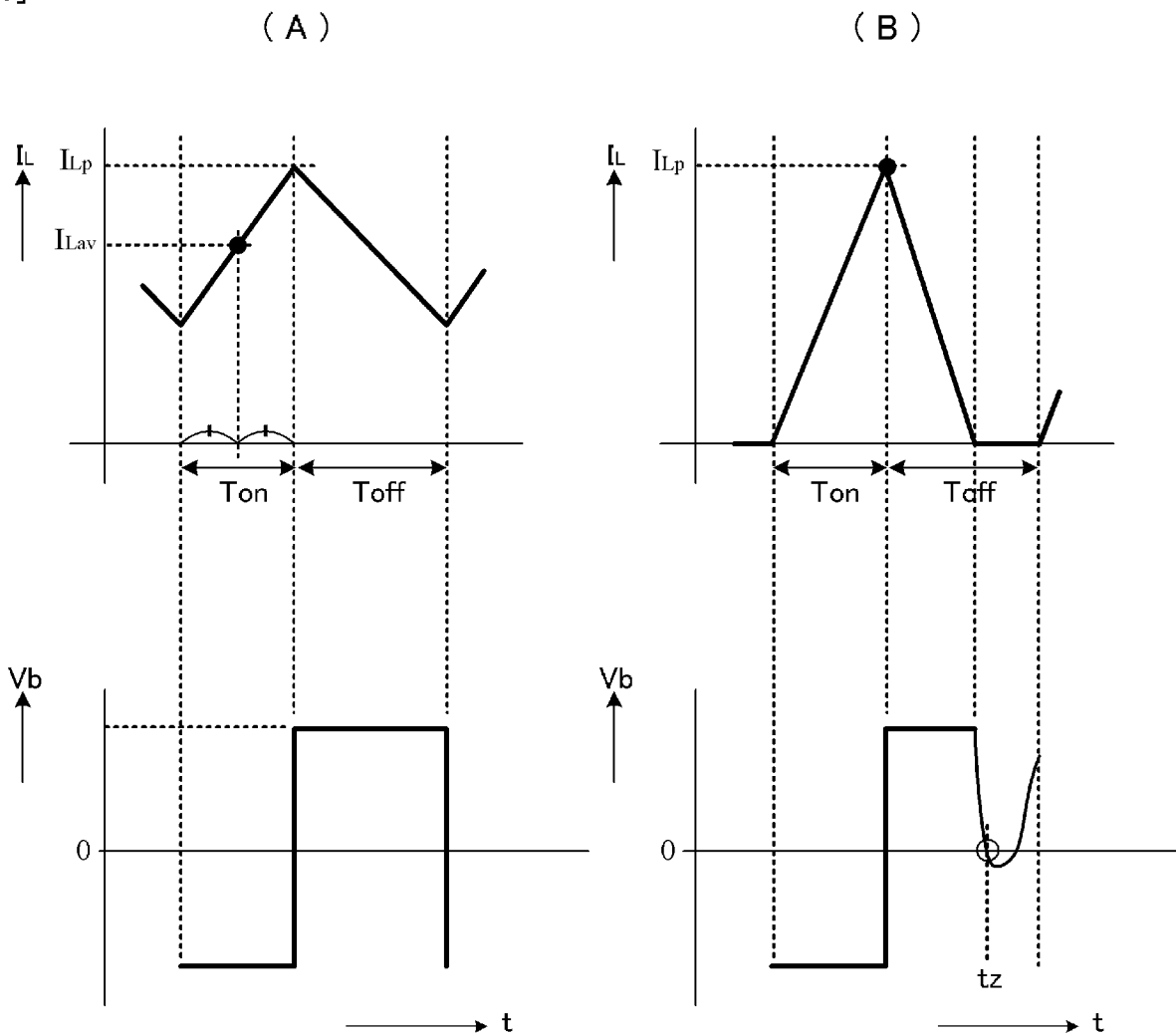


[図8]

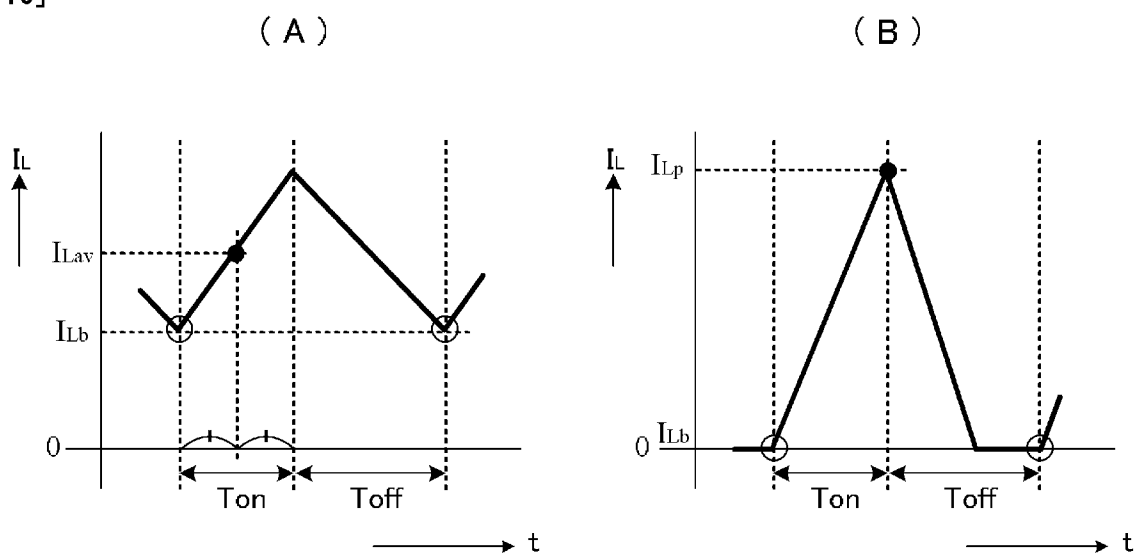
202



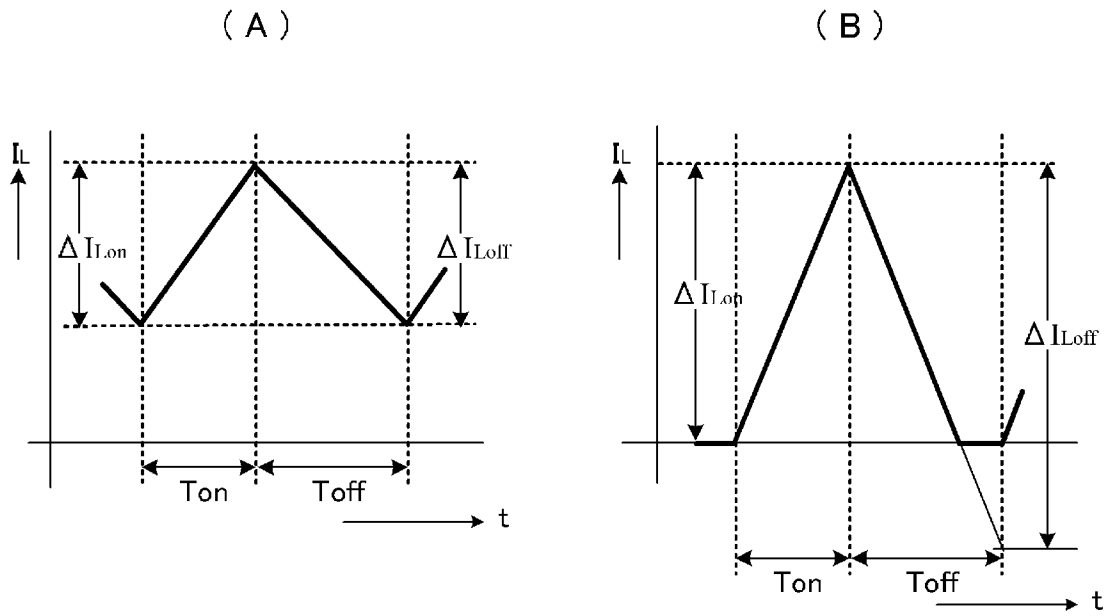
[図9]



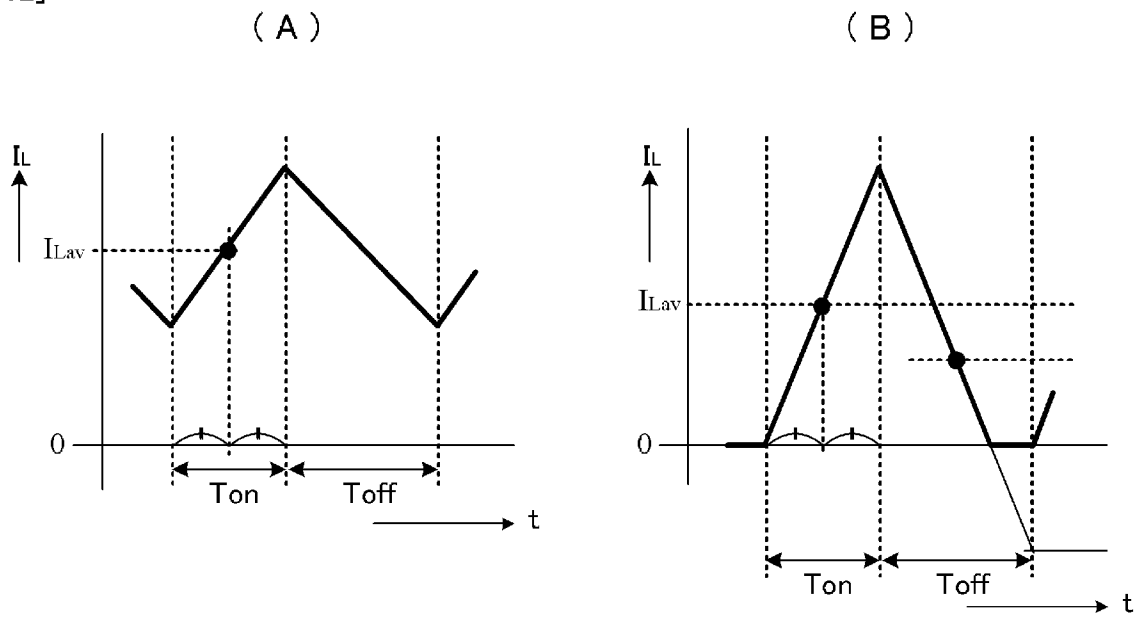
[図10]



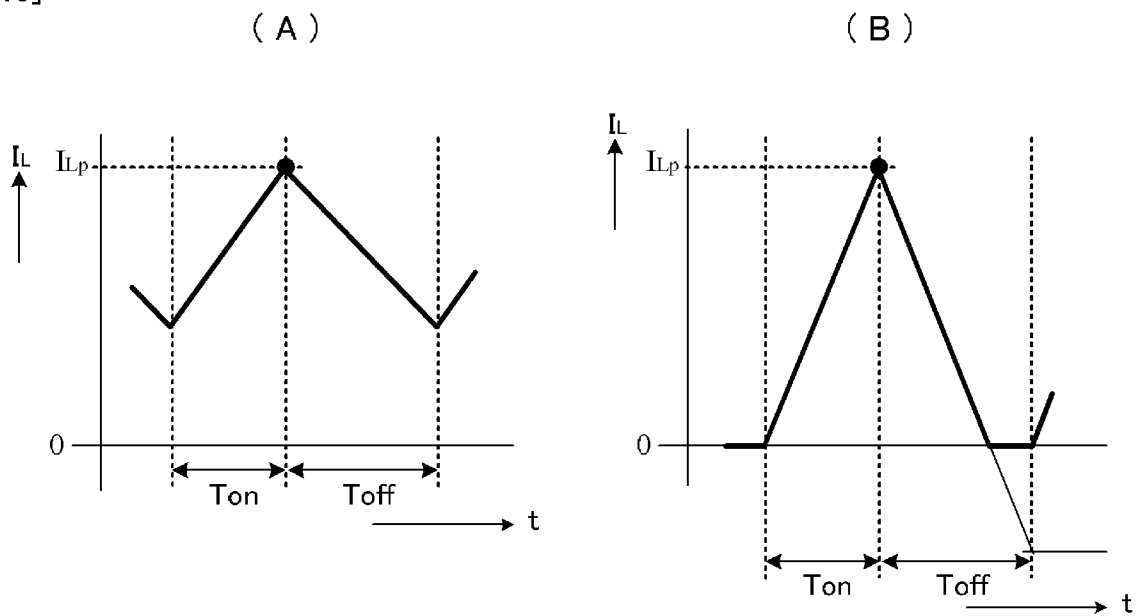
[図11]



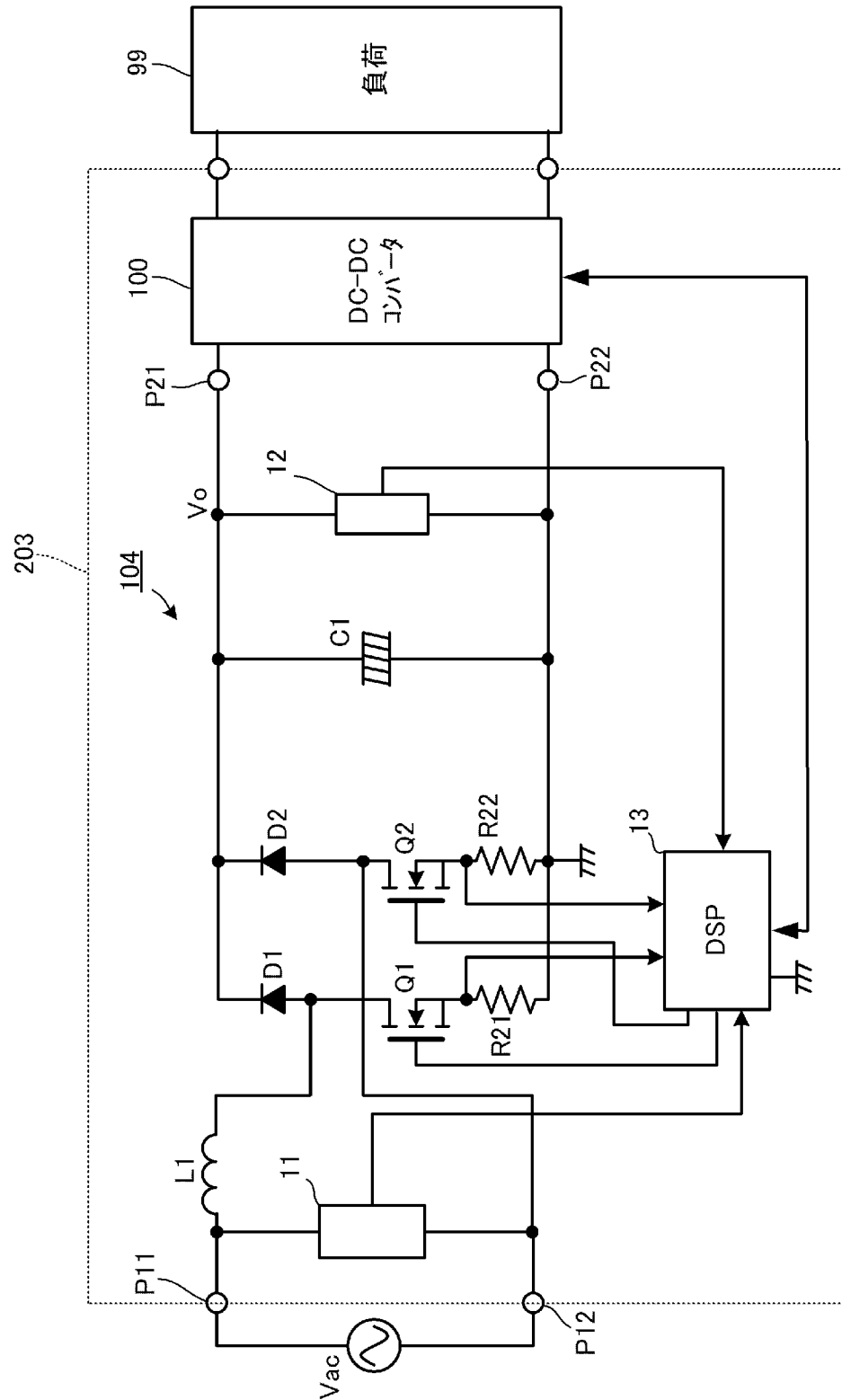
[図12]



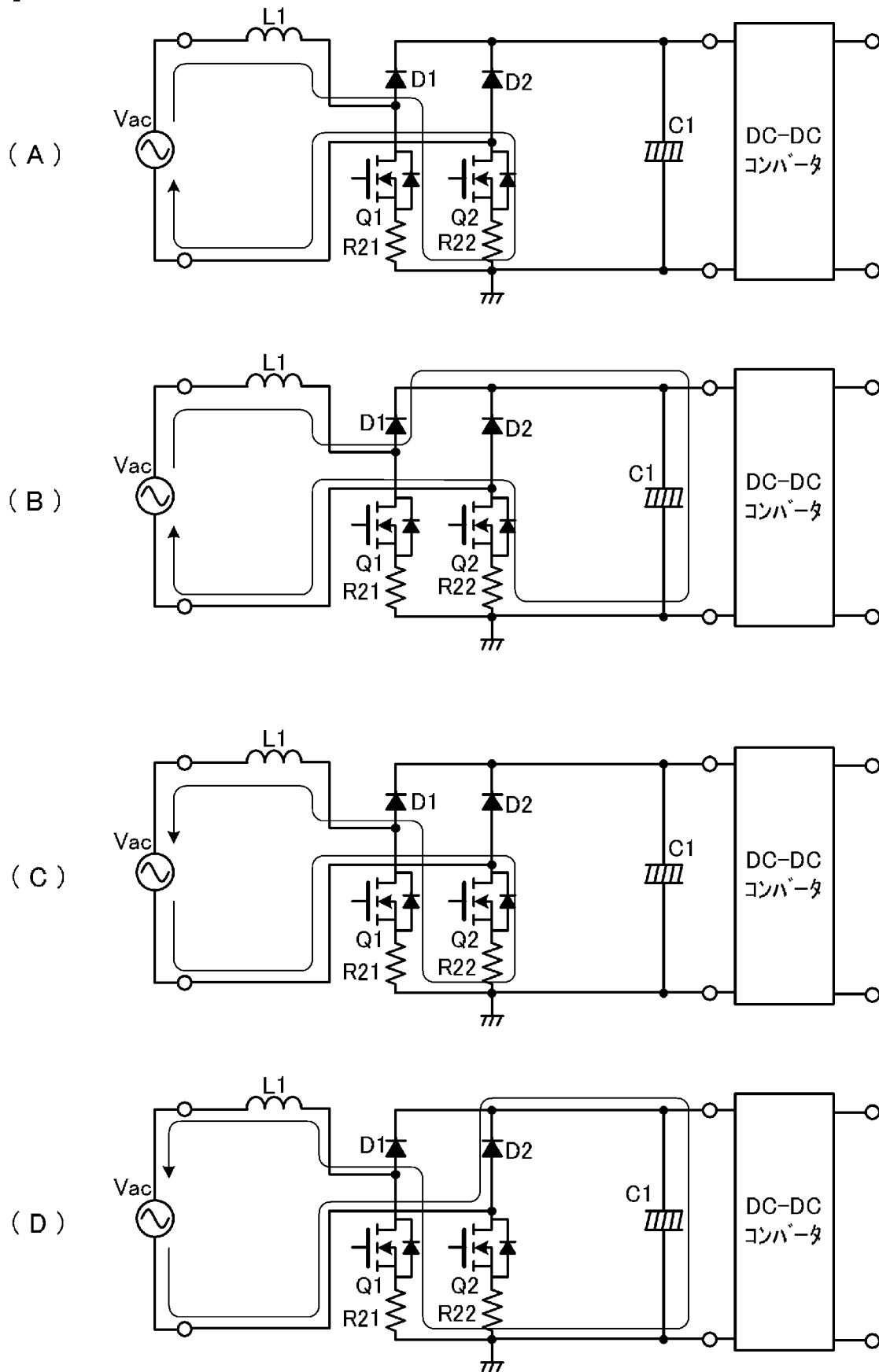
[図13]



[図14]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/066905

A. CLASSIFICATION OF SUBJECT MATTER

H02M3/155(2006.01) i, H02M3/28(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M3/155, H02M3/28

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2009

Kokai Jitsuyo Shinan Koho 1971-2009 Toroku Jitsuyo Shinan Koho 1994-2009

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2006-87192 A (Diamond Electric Mfg. Corp.), 30 March 2006 (30.03.2006), entire text; all drawings (Family: none)	1, 2, 8, 9 3-7
Y A	JP 2-84069 A (Origin Electric Co., Ltd.), 26 March 1990 (26.03.1990), entire text; all drawings (Family: none)	1, 2, 8, 9 3-7
Y A	JP 7-39162 A (Mitsubishi Electric Corp.), 07 February 1995 (07.02.1995), fig. 12 to 13 (Family: none)	1, 2, 8, 9 3-7



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

21 December, 2009 (21.12.09)

Date of mailing of the international search report

28 December, 2009 (28.12.09)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2009/066905

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2003-348849 A (Fuji Electric Co., Ltd.), 05 December 2003 (05.12.2003), fig. 1 (Family: none)	2, 8, 9 3-7

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H02M3/155 (2006.01)i, H02M3/28 (2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H02M3/155, H02M3/28

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 0 9 年
日本国実用新案登録公報	1 9 9 6 - 2 0 0 9 年
日本国登録実用新案公報	1 9 9 4 - 2 0 0 9 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2006-87192 A (ダイヤモンド電機株式会社) 2006.03.30, 全文全図 (ファミリーなし)	1, 2, 8, 9 3-7
Y A	JP 2-84069 A (オリジン電気株式会社) 1990.03.26, 全文全図 (ファミリーなし)	1, 2, 8, 9 3-7
Y A	JP 7-39162 A (三菱電機株式会社) 1995.02.07, 図12-13等 (ファミリーなし)	1, 2, 8, 9 3-7

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 1 . 1 2 . 2 0 0 9

国際調査報告の発送日

2 8 . 1 2 . 2 0 0 9

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

今井 貞雄

3 V

4 1 2 9

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 5 8

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2003-348849 A (富士電機株式会社) 2003. 12. 05, 図 1 等 (ファ ミリーなし)	2, 8, 9 3-7