

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】令和 2 年 3 月 26 日 (2020.3.26)

【公開番号】特開 2020-25115 (P2020-25115A)

【公開日】令和 2 年 2 月 13 日 (2020.2.13)

【年通号数】公開・登録公報 2020-006

【出願番号】特願 2019-192752 (P2019-192752)

【国際特許分類】

H 0 1 L 29/78 (2006.01)

H 0 1 L 29/12 (2006.01)

H 0 1 L 29/06 (2006.01)

H 0 1 L 29/417 (2006.01)

H 0 1 L 21/28 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 21/768 (2006.01)

H 0 1 L 23/522 (2006.01)

H 0 1 L 21/8234 (2006.01)

H 0 1 L 27/088 (2006.01)

H 0 1 L 21/337 (2006.01)

H 0 1 L 21/338 (2006.01)

H 0 1 L 29/808 (2006.01)

H 0 1 L 29/812 (2006.01)

H 0 1 L 29/778 (2006.01)

H 0 1 L 21/301 (2006.01)

B 2 3 K 26/00 (2014.01)

【F I】

H 0 1 L 29/78 6 5 2 L

H 0 1 L 29/78 6 5 3 C

H 0 1 L 29/78 6 5 6 A

H 0 1 L 29/78 6 5 2 T

H 0 1 L 29/78 6 5 2 Q

H 0 1 L 29/06 3 0 1 M

H 0 1 L 29/06 3 0 1 V

H 0 1 L 29/50 M

H 0 1 L 21/28 3 0 1 R

H 0 1 L 21/88 T

H 0 1 L 27/088 E

H 0 1 L 27/088 B

H 0 1 L 29/80 V

H 0 1 L 29/80 C

H 0 1 L 29/80 H

H 0 1 L 21/78 F

B 2 3 K 26/00 B

【手続補正書】

【提出日】令和 2 年 1 月 31 日 (2020.1.31)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

フェイスダウン実装が可能なチップサイズパッケージ型の半導体装置であって、
互いに背向する第 1 主面および第 2 主面を有し、シリコン、窒化ガリウムまたは炭化ケイ素からなる半導体層と、

互いに背向する第 3 主面および第 4 主面を有し、前記第 3 主面が前記第 2 主面に接触して形成され、前記半導体層よりも厚く、第 1 の金属材料からなる第 1 の金属層と、

互いに背向する第 5 主面および第 6 主面を有し、前記第 5 主面が前記第 4 主面に接触して形成され、前記第 1 の金属材料よりもヤング率の大きい第 2 の金属材料からなる第 2 の金属層と、

前記半導体層の第 1 の領域に形成された第 1 の縦型電界効果トランジスタと、

前記半導体層において、前記第 1 の領域と前記第 1 主面に沿った方向で隣接する第 2 の領域に形成された第 2 の縦型電界効果トランジスタと、を有し、

前記第 1 の縦型電界効果トランジスタは前記半導体層の前記第 1 主面側に第 1 のソース電極および第 1 のゲート電極を有し、

前記第 2 の縦型電界効果トランジスタは前記半導体層の前記第 1 主面側に第 2 のソース電極および第 2 のゲート電極を有し、

前記第 1 の金属層は、前記第 1 の縦型電界効果トランジスタおよび前記第 2 の縦型電界効果トランジスタの共通ドレイン電極として機能し、

前記第 1 のソース電極から前記共通ドレイン電極を経由した前記第 2 のソース電極までの双方向経路を主電流経路とする

半導体装置。

【請求項 2】

前記第 2 の金属層の厚さは、 $2\ \mu\text{m}$ 以上である、

請求項 1 に記載の半導体装置。

【請求項 3】

前記第 2 の金属材料の線膨張係数は、前記第 1 の金属材料の線膨張係数より小さい

請求項 1 に記載の半導体装置。

【請求項 4】

さらに、

前記第 2 の金属層を平面視した場合の前記第 2 の金属層の外周に、前記第 5 主面から前記第 6 主面に向かう方向に、前記第 6 主面から突出した第 1 突起部を有し、

前記第 1 突起部は、前記第 1 の金属材料および前記第 2 の金属材料の少なくとも一方を含む

請求項 1 に記載の半導体装置。

【請求項 5】

前記第 1 突起部は、前記平面視における前記第 2 の金属層の外周の対向する 2 辺に形成されている

請求項 4 に記載の半導体装置。

【請求項 6】

前記第 1 突起部の突出高さは、前記第 2 の金属層の厚さの $1/3$ 以上である

請求項 4 に記載の半導体装置。

【請求項 7】

前記第 1 突起部の突出幅は、 $4\ \mu\text{m}$ 以上である

請求項 4 に記載の半導体装置。

【請求項 8】

さらに、

互いに背向する第 7 主面および第 8 主面を有し、前記第 7 主面が前記第 6 主面に接触し

て形成され、セラミック材料またはプラスチック材料からなる第 1 のカバー層を有する
請求項 1 に記載の半導体装置。

【請求項 9】

さらに、

前記第 1 の金属層および前記第 2 の金属層の少なくとも一方の外周側面には、前記第 1
の金属材料と前記第 2 の金属材料との合成物が形成されている

請求項 1 に記載の半導体装置。

【請求項 10】

前記合成物は、前記第 1 の金属層および前記第 2 の金属層を平面視した場合における前
記半導体装置の全周に渡り、前記外周側面に形成されている

請求項 9 に記載の半導体装置。

【請求項 11】

前記第 3 主面から前記第 6 主面に向かう方向において、前記合成物の中心位置は、前記
第 3 主面から前記第 6 主面までの距離の半分の位置と前記第 6 主面の位置との間である

請求項 9 に記載の半導体装置。

【請求項 12】

前記半導体層を平面視した場合において、前記半導体層の外周は前記第 1 の金属層の外
周から間隔を空けて内側に形成されている

請求項 1 に記載の半導体装置。

【請求項 13】

前記平面視において、前記半導体層の外周は、全周に渡り前記第 1 の金属層の外周から
間隔を空けて内側に形成されている

請求項 12 に記載の半導体装置。

【請求項 14】

前記間隔の長さは、 $15\text{ }\mu\text{m}$ 以上である

請求項 12 に記載の半導体装置。