

發明專利說明書

TP19768

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：94133637

※申請日期：94.8.28

※IPC 分類：

H05B 33/00, G09G 3/30

一、發明名稱：(中文/英文)

顯示面板

DISPLAY PANEL

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

樫尾計算機股份有限公司(カシオ計算機株式会社)

CASIO COMPUTER CO., LTD.

代表人：(中文/英文)

樫尾和雄/KASHIO, KAZUO

住居所或營業所地址：(中文/英文)

日本國東京都渋谷區本町 1 丁目 6 番 2 號

國籍：(中文/英文)

日本/Japan

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 白寄友之/SHIRASAKI, TOMOYUKI

2. 尾崎剛/OZAKI, TSUYOSHI

3. 小倉潤/OGURA, JUN

國籍：(中文/英文)

1. ~ 3. 日本/Japan

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

日本 2004.09.29 特願 2004-283824

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬技術領域】

本發明係有關利用發光元件的顯示面板。

【先前技術】

有機電致發光顯示面板大致區分可分類為被動驅動方式者及主動矩陣驅動方式者，而主動矩陣驅動方式的有機電致發光顯示面板係在高對比、高精細這點上較被動驅動方式還優越。例如專利文獻 1 所記載之以往的主動矩陣驅動方式之有機電致發光顯示面板中，有機電致發光元件（以下，稱之為有機 EL 元件。）、閘極被施加對應畫像資料的電壓信號而使有機 EL 元件流通電流之驅動電晶體、以及用以執行對此驅動電晶體的閘極供給對應畫像資料的電壓信號之開關用的開關用電晶體，係按各畫素作設置。在此有機電致發光顯示面板中，掃描線一被選擇則開關用電晶體成為導通，此時表示亮度的位準之電壓係經由信號線對驅動電晶體的閘極作施加。依此，驅動電晶體成為導通，而因應閘極電壓的位準之大小的驅動電流從電源經由驅動電晶體的源極-汲極而在有機 EL 元件上流動，有機 EL 元件係以對應電流大小的亮度作發光。在掃描線之選擇終了一直到下一條該掃描線被選擇為止的期間，即使開關用電晶體截止，驅動電晶體的閘極電壓的位準仍持續保持，有機 EL 元件係成為以因應驅動電流的大小的亮度進行發光。

為了對有機電致發光顯示面板進行驅動，係在有機電致發光顯示面板的周邊設置驅動電路以對設置在有機電致發光

顯示面板上之掃描線、信號線、電源線等施加電壓。

又，在以往之主動矩陣驅動方式的有機電致發光顯示面板中，對如同電源線那樣的有機 EL 元件通以電流之配線係使用開關用電晶體、驅動電晶體等的薄膜電晶體之材料而與薄膜電晶體之圖案化工程同時被圖案化。亦即，在有機電致發光顯示面板之製造上，對作為薄膜電晶體的電極之導電性薄膜進行光刻法（photolithography）、蝕刻法，藉此、由其導電性薄膜進行薄膜電晶體的電極之形狀加工，同時也對電極所連接之配線進行形狀加工。因此，配線由導電性薄膜形成時，配線係成為與薄膜電晶體的電極的厚度相同。

【專利文獻 1】日本特開平 8-330600 號公報

【發明內容】

【發明所欲解決之課題】

然而，薄膜電晶體的電極係以作為電晶體的機能為前提被設計，所以、換言之、因為未以在發光元件流通電流為前提而進行設計，為名符其實的薄膜、所以欲從配線使複數個發光元件流通電流時，係因配線的電阻而發生電壓降、及通過配線後的電流流動之延遲。因而用以抑制電壓降及電流延遲之配線低電阻化係被期望著，因此、在將作為電晶體的源極、汲極電極的金屬層或作為閘極電極的金屬層加厚、及以可在此等金屬層流通充分電流的程度進行相當大幅度地圖案化而形成低電阻配線之後，經俯視可見配線與其他配線或導電體等重疊的面積增大，在其等之間產生寄生電容，而造成使電流流通緩慢的要因，或者是從電晶體陣列基板側出射

EL 光之所謂底部發光構造的情況，因為會造成配線對來自 EL 元件的發光遮光，所以造成招致發光面積之比例的開口率之降低。又、當爲了低電阻化而加厚薄膜電晶體的閘極電極時，則連用以將閘極電極之段差平坦化用的平坦化膜（例如在薄膜電晶體爲逆交錯（stagger）構造的情況，相當於閘極絕緣膜）也必需加厚，而具有造成電晶體特性變化大之虞，又、在加厚源極、汲極電極時，因係造成源極、汲極電極之蝕刻精度降低，所以還是會有對電晶體的特性造成不好的影響之虞。

於是，本發明係以可抑制電壓降、信號延遲並可良好地驅動發光元件者爲目的。

【解決課題之手段】

爲解決以上的課題，本發明之顯示面板係包含以下之構成：

在各畫素上設置具備有閘極、閘極絕緣膜、源極、及汲極的電晶體而成之電晶體陣列基板；

以突出於前述電晶體陣列基板的表面方式而形成且配置成相互平行之複數條配線；

於前述各配線之間、沿著前述各配線配置在前述電晶體陣列基板的表面且設置在各畫素上的複數個畫素電極；

成膜在前述各畫素電極上之發光層；及

疊層在前述發光層上之對向電極。

又，本發明中之其他顯示面板係包含以下之構成：

複數個畫素電極；

設置在前述複數個畫素電極之複數個發光層；

設置在前述複數個發光層之對向電極；

各自與前述複數個畫素電極連接之複數個驅動電晶體；

使前述複數個驅動電晶體的源極-汲極之間各自流通寫入電流之複數個開關電晶體；

將前述複數個驅動電晶體的源極-閘極間的電壓各自保持之複數個保持電晶體；

給電配線，係由與前述複數個驅動電晶體、前述複數個開關電晶體及前述複數個保持電晶體中之源極、汲極及閘極的層不同之導電層所形成，且與前述複數個驅動電晶體之汲極連接；

用以選擇前述開關電晶體之選擇配線；及

連接至前述對向電極之共通配線。

本發明中之其他顯示面板係包含以下之構成：

複數個畫素電極；

設置在前述複數個畫素電極之複數個發光層；

設置在前述複數個發光層之對向電極；

各自與前述複數個畫素電極連接之複數個驅動電晶體；

使各寫入電流流通於前述複數個驅動電晶體的源極-汲極間之複數個開關電晶體；

將前述複數個驅動電晶體的源極-閘極間之電壓各自保持之複數個保持電晶體；

用以選擇前述開關電晶體之選擇配線；

共通配線，係由與前述複數個驅動電晶體、前述複數個開

上以相互間隔的方式形成且一部份重疊在通道保護膜 21p 的不純物半導體膜 21a, 21b; 形成在不純物半導體膜 21a 上之汲極 21d; 以及、形成在不純物半導體膜 21b 上之源極 21s。此外, 汲極 21d 及源極 21s 可以是一層構造, 也可以是二層以上的疊層構造。

驅動電晶體 23 之構成包含有: 形成在絕緣基板 2 上之閘極 23g; 形成在閘極 23g 上之閘極絕緣膜 31; 包圍閘極絕緣膜 31 而與閘極 23g 對向之半導體膜 23c; 形成在半導體膜 23c 的中央部上之通道保護膜 23p; 在半導體膜 23c 之兩端部上以相互間隔的方式形成且一部份重疊在通道保護膜 23p 的不純物半導體膜 23a, 23b; 形成在不純物半導體膜 23a 上之汲極 23d; 以及、形成在不純物半導體膜 23b 上之源極 23s。如第 3 圖~第 5 圖所示、在俯視的情況, 藉由驅動電晶體 23 被設置成梳齒狀, 使得驅動電晶體 23 之通道寬度變廣。汲極 23d 及源極 23s 可以是一層構造, 也可以是二層以上的疊層構造。

此外, 因為保持電晶體 22 係形成與驅動電晶體 23 同樣之層構造, 所以針對保持電晶體 22 之剖面圖係省略。又、在任一子畫素 Pr、Pg、Pb 中、開關電晶體 21, 保持電晶體 22 及驅動電晶體 23 係形成同樣的層構造。

其次, 針對電容 24 之層構造作說明。電容 24 係由形成在絕緣基板 2 上之下層電極 24A、形成在下層電極 24A 上之閘極絕緣膜 31、以及包圍閘極絕緣膜 31 而與下層電極 24A 對向之上層電極 24B 所構成。在任一子畫素 Pr、Pg、Pb 中、

電容 24 係形成同樣的層構造。

其次，針對電晶體 21～23 及電容 24 之各層與信號線，和掃描線 X 及供給線 Z 之關係、茲使用第 3 圖～第 6 圖作說明。

連接線 96、所有的子畫素 Pr、Pg、Pb 之開關電晶體 21 的閘極 21g、保持電晶體 22 的閘極 22g、驅動電晶體 23 的閘極 23g 及電容 24 的下層電極 24A 以及所有的信號線 Yr、Yg、Yb，係為將絕緣基板 2 上成膜為扁平面的導電性膜，利用光刻法、蝕刻法加以圖案化而形成者。以下，將作為連接線 96、開關電晶體 21 的閘極 21g、保持電晶體 22 的閘極 22g、驅動電晶體 23 的閘極 23g 及電容 24 的電極 24A 以及信號線 Yr、Yg、Yb 之根本的導電性膜稱之為閘極層（gate layer）。

閘極絕緣膜 31 係為與所有的子畫素 Pr、Pg、Pb 之開關電晶體 21、保持電晶體 22、驅動電晶體 23 及電容 24 共通的絕緣膜，且在面內成膜為扁平面。因此，閘極絕緣膜 31 係被覆開關電晶體 21 的閘極 21g、保持電晶體 22 的閘極 22g、驅動電晶體 23 的閘極 23g 及電容 24 的下層電極 24A 以及信號線 Yr、Yg、Yb。

所有的子畫素 Pr、Pg、Pb 之開關電晶體 21 的汲極 21d、源極 21s、保持電晶體 22 的汲極 22d、源極 22s、驅動電晶體 23 的汲極 23d、源極 23s 及電容 24 的上層電極 24B 以及所有的掃描線 X 及供給線 Z，係閘極絕緣膜 31 上成膜為扁平面的導電性膜，利用光刻法、蝕刻法加以圖案化而形成者。以下，把作為開關電晶體 21 的汲極 21d、源極 21s，保持電晶體 22 的汲極 22d、源極 22s，驅動電晶體 23 的汲極

極層圖案化而形成者，且被閘極絕緣膜 31 所被覆。在閘極絕緣膜 31 之供給線 Z 與連接線 96 重疊的地方，形成有接觸孔 97，連接線 96 係透過其接觸孔 97 與供給線 Z 導通。又，於綠色子畫素 P_g，接觸孔 98 形成在閘極絕緣膜 31 之連接線 96 與驅動電晶體 23 的汲極 23d 重疊的地方，連接線 96 和驅動電晶體 23 的汲極 23d 係透過其接觸孔 98 而導通。於藍色子畫素 P_b，接觸孔 99 係形成在閘極絕緣膜 31 之連接線 96 與驅動電晶體 23 的汲極 23d 重疊的地方，連接線 96 和驅動電晶體 23 的汲極 23d 係透過其接觸孔 99 而導通。按以上那樣，於綠色子畫素 P_g 及藍色子畫素 P_b 之任一中，保持電晶體 22 的汲極 22d 及驅動電晶體 23 的汲極 23d 係透過連接線 96 而與供給線 Z 及給電配線 90 導通。

所有的子畫素 P_r、P_g、P_b 之開關電晶體 21、保持電晶體 22 及驅動電晶體 23 以及所有的掃描線 X 及供給線 Z，係被成膜為扁平面的氮化矽或氧化矽等之保護絕緣膜 32 所被覆。此外，有關詳細將會在後面述及，而保護絕緣膜 32 係在重疊於掃描線 X 及供給線 Z 的地方被分斷成矩形狀。

保護絕緣膜 32 的上面疊層有平坦化膜 33，而由開關電晶體 21、保持電晶體 22、驅動電晶體 23、掃描線 X 及供給線 Z 所造成之凹凸係被平坦化膜 33 所解消。亦即，平坦化膜 33 的表面係形成平坦。平坦化膜 33 係為使聚醯亞胺等之感光性絕緣樹脂硬化者。此外，其詳細將會在後面述及，平坦化膜 33 係在重疊於掃描線 X 及供給線 Z 的地方被分斷成矩形狀。

在將此顯示面板 1 作為底部發光型使用的情況，亦即，將絕緣基板 2 作為顯示面使用的情況，係在閘極絕緣膜 31、保護絕緣膜 32 及平坦化膜 33 上使用透明的材料。從絕緣基板 2 到平坦化膜 33 為止的疊層構造稱為電晶體陣列基板 50。

平坦化膜 33 的表面，亦即在電晶體陣列基板 50 的表面上且紅色子畫素 Pr 和綠色子畫素 Pg 之間，係形成與掃描線 X 平行的絕緣線 61。絕緣線 61 係使聚醯亞胺等之感光性絕緣樹脂硬化而成，且在其上部疊層有比絕緣線 61 還窄的共通配線 91。共通配線 91 係利用電鍍法而形成者，所以比信號線 Y，掃描線 X 及供給線 Z 還要厚很多，並形成突出於平坦化膜 33 的表面上方。共通配線 91 係以包含有銅、鋁、金或鎳當中之任一者為較佳。

共通配線 91 之表面係成膜有具撥水性、撥油性的撥液性導電層 55。撥液性導電層 55 係為，如次之化學式 (1) 所示之三吡基三硫吩的硫吩基 (—SH) 之氫原子 (H) 還元脫離，而硫原子 (S) 氧化吸附於共通配線 91 的表面者。

【化學式 1】(如附圖)

撥液性導電層 55 因為是由三吡基三硫吩分子在共通配線 91 的表面規則地排列的分子一層所構成的膜，所以撥液性導電層 55 具有非常低的電阻而有導電性。此外，為了使撥水性、撥油性顯著，也可取代三吡基三硫吩而改為三吡基三硫吩之 1 或 2 個硫吩基被置換成氟化烷基者。

在保護絕緣膜 32 及平坦化膜 33 與各供給線 Z 重疊的地方，凹設有沿著水平方向開口之長條的溝 34，而且，在保護

絕緣膜 32 及平坦化膜 33 與各掃描線 X 重疊的地方，凹設有沿著水平方向開口之長條的溝 35。保護絕緣膜 32 及平坦化膜 33 係藉由此等溝 34，35 而被分斷成矩形狀。溝 34 埋設有給電配線 90，在溝 34 內、給電配線 90 係藉由與供給線 Z 各自疊層而被電氣連接。溝 35 埋設有選擇配線 89，在溝 35 內、選擇配線 89 係藉由與掃描線 X 各自疊層而被電氣連接。

選擇配線 89 及給電配線 90 係利用電鍍法而被形成者，所以比信號線 Y，掃描線 X 及供給線 Z 還厚的多。而且，選擇配線 89 及給電配線 90 的厚度係比保護絕緣膜 32 和平坦化膜 33 的厚度之總計還厚，並形成為從平坦化膜 33 的表面朝上方突出。選擇配線 89 及給電配線 90 之任一個係以包含有銅、鋁、金或鎳當中之至少任一者為較佳。在選擇配線 89 之表面上成膜具有撥水性、撥油性的疎水絕緣膜 53，給電配線 90 之表面成膜具有撥水性、撥油性的疏水絕緣膜 54。

平坦化膜 33 的表面，也就是在電晶體陣列基板 50 之表面上，複數個子畫素電極 20a 係作矩陣狀配置。此等子畫素電極 20a 係為，利用光刻法、蝕刻法將平坦化膜 33 上成膜為扁平面的透明導電性膜予以圖案化者。

子畫素電極 20a 係作為有機 EL 元件 20 的陽極而作用的電極。亦即，子畫素電極 20a 之工作函數比較高，以能對後述的有機 EL 層 20b 有效率地注入電洞者為佳。又，子畫素電極 20a 係在底部發光之情況，相對於可視光具有透過性。在子畫素電極 20a 方面，例如有以錫摻雜氧化銦 (ITO)、鋅摻雜氧化銦、氧化銦 (In_2O_3)、氧化錫 (SnO_2)、氧化鋅 (ZnO)

開塗佈在子畫素電極 20a 之有機化合物含有液，所以塗佈在子畫素電極 20a 之有機化合物含有液相對於子畫素電極 20a 的中央，係不會在撥液性導電層 55 的端部附近、疎水絕緣膜 53 的端部附近、或疎水絕緣膜 54 的端部附近堆積非常的厚，所以可在面內將有機化合物含有液乾燥而成的有機 EL 層 20b 成膜為均一的膜厚。

此外，有機 EL 層 20b 除了二層構造以外，也可以是由子畫素電極 20a 依序為電洞輸送層、狹義的發光層、及電子輸送層的三層構造，也可以是由狹義的發光層所成的一層構造，也可以是在此等的層構造中、於適當的層間介有電子或電洞的注入層之疊層構造，也可以是其他疊層構造。

有機 EL 層 20b 上成膜著作為有機 EL 元件 20 的陰極來作用的對向電極 20c。對向電極 20c 係與所有的子畫素 Pr、Pg、Pb 共通形成之共通電極而被成膜為扁平面。藉由對向電極 20c 被成膜為扁平面，對向電極 20c 係包挾撥液性導電層 55 而被覆共通配線 91。因此，如第 2 圖之電路圖所示，對向電極 20c 係對共通配線 91 導通。一方面，選擇配線 89 被覆有疏水絕緣膜 53，給電配線 90 被覆有疎水絕緣膜 54，對向電極 20c 係對選擇配線 89 及給電配線 90 之任一絕緣。

對向電極 20c 係以包含有比子畫素電極 20a 工作函數還低的材料，例如是鎂、鈣、鋰、鋇、銦、稀土類金屬之至一種的單體或合金來形成者較佳。又、對向電極 20c 可以是疊層有上述各種材料的層之疊層構造，也可以是除了以上的各種材料層以外、再加上為降低薄片電阻而堆積有難以氧化的金

所形成的給電配線 90，90，．．．因爲是以各自與供給線 $Z_1 \sim Z_m$ 電氣連接的方式作設置，所以成爲可防止在薄膜電晶體之僅由導電層形成的供給線 $Z_1 \sim Z_m$ 上的電壓降所造成在複數個有機 EL 元件 20 上之後述的寫入電流或驅動電流達到規定的電流值之前的延遲而可良好地進行驅動。

而且，形成薄膜電晶體之際利用導電層以外的厚膜導電層所形成的選擇配線 89，89，…因爲是以各自與掃描線 $X_1 \sim X_m$ 電氣連接的方式作設置，所以成爲可防止在薄膜電晶體的僅由導電層形成的掃描線 $X_1 \sim X_m$ 之電壓降所造成之信號延遲，而可迅速切換開關電晶體 21 及保持電晶體 22 而良好地進行驅動。

〔顯示面板之驅動方法〕

此第一顯示器面板 1 以主動矩陣方式驅動係成爲如次那樣。亦即，如第 7 圖所示，利用連接在掃描線 $X_1 \sim X_m$ 的選擇驅動器，從掃描線 X_1 朝向掃描線 X_m 的順序（掃描線 X_m 的下一個爲掃描線 X_1 ）依序輸出高位準的移位脈衝，依此而依序選擇掃描線 $X_1 \sim X_m$ 。又、在選擇期間、經由各給電配線 90 對各自連接至供給線 $Z_1 \sim Z_m$ 之驅動電晶體 23 施加用以流通寫入電流之寫入給電電壓 V_L ，而用以在發光期間經由驅動電晶體 23 對有機 EL 元件 20 施加用以流通驅動電流之驅動給電電壓 V_H 的給電驅動器係被連接至各給電配線 90。利用此給電驅動器，以與選擇驅動器同步般地以從供給線 Z_1 朝向供給線 Z_m 的順序（供給線 Z_m 的下一個爲供給線 Z_1 ）依序輸出低位準（比有機 EL 元件 20 的對向電極之電壓

還低的位準)的寫入給電電壓 V_L ，依此而依序選擇供給線 $Z_1 \sim Z_m$ 。又，在選擇驅動器選擇各掃描線 $X_1 \sim X_m$ 時，資料驅動器係使寫入電流經由規定之行的驅動電晶體 23 的源極汲極間而在全信號線 $Y_1 \sim Y_n$ 流通。此時供給線 $Z_1 \sim Z_m$ 所連接之給電配線 90，藉由給電驅動器而自位在絕緣基板 2 之左右周緣的給電配線 90 之兩端部的配線端子雙方輸出低位準的寫入給電電壓 V_L 。此外，對向電極 20c 及共通配線 91 係依配線端子而與外部連接，被保持在一定的共同電位 V_{com} (例如，接地 = 0 電位)。

信號線 $Y_1 \sim Y_n$ 之延伸的方向稱之為垂直方向(列方向)，掃描線 $X_1 \sim X_m$ 之延伸的方向稱之為水平方向(行方向)。又， m, n 為 2 以上的自然數，掃描線 X 之下標數字係表示第 1 圖中由上至下之配置順序，供給線 Z 之下標數字係表示第 1 圖中從上至下的配置順序，信號線 Y 之下標數字係表示第 1 圖中由左至右的配置順序，畫素電路 P 之下標數字前側係表示由上至下的配置順序，後側為由左至右的配置順序。亦即，在 $1 \sim m$ 當中之任意的自然數設為 i ，而 1 至 n 當中之任意的自然數設為 j 的情況，掃描線 X_i 係指從上側起算之第 i 行，供給線 Z_i 係指從左側起算之第 i 行，信號線 Y_j 係指從左側起算之第 j 列，畫素電路 $P_{i,j}$ 係指從上側起算之第 i 行，且指從左側起算之第 j 列，畫素電路 $P_{i,j}$ 係與掃描線 X_i ，供給線 Z_i 及信號線 Y_j 連接。

畫素電路 $P_{i,j}$ 係具備作為畫素之有機 EL 元件 20、配置在有機 EL 元件 20 之周圍的三個 N 通道型的非晶矽薄膜電晶體

(以下僅記述為電晶體。) 21、22、23、以及電容 24。

在各選擇期間，資料驅動器側之電位係為輸出到給電配線 90，90，... 及供給線 $Z_1 \sim Z_m$ 之寫入給電電壓 V_L 以下、且此寫入給電電壓 V_L 係設定為共同電位 V_{com} 以下。因此、此時、因為沒有從有機 EL 元件 20 流通至信號線 $Y_1 \sim Y_n$ ，所以如第 2 圖所示，依資料驅動器而對應於色調的電流值之寫入電流（寫入電流）係按箭頭 A 而流通於信號線 $Y_1 \sim Y_n$ ，於畫素電路 $P_{i,j}$ 中、係流通從給電配線 90 及供給線 Z_i 經由驅動電晶體 23 的源極汲極間、及開關電晶體 21 的源極汲極間而朝向信號線 Y_j 之寫入電流（寫入電流）。如此、在驅動電晶體 23 的源極汲極間流通之電流的電流值係依資料驅動器而被控制成唯一，資料驅動器係對應從外部輸入的色調而設定寫入電流（寫入電流）的電流值。而在寫入電流（寫入電流）流通的期間，第 i 行之 $P_{i,1} \sim P_{i,n}$ 之各驅動電晶體 23 的閘極 23g－源極 23s 間的電壓係與在各個信號線 $Y_1 \sim Y_n$ 流通之寫入電流（寫入電流）的電流值，亦即無關於驅動電晶體 23 之 V_g-I_{ds} 特性的經時變化而是以與流通於驅動電晶體 23 之汲極 23d－源極 23s 間的寫入電流（寫入電流）之電流值相抵的方式被強制設定，而伴隨著此電壓位準之大小的電荷被充電至電容 24，寫入電流（寫入電流）的電流值係被變換為驅動電晶體 23 的閘極 23g-源極 23s 間之電壓的位準。在其後的發光期間，掃描線 X_1 成為低位準，開關電晶體 21 及保持電晶體 22 成為截止狀態，但是依截止狀態的保持電晶體 22，電容 24 的電極 24A 側之電荷係被閉入而成浮動狀

(2) 。

$$VX = V_{po} + V_{th} + V_m + VEL \quad \cdots \cdots (2)$$

V_{th} (在最高亮度時之情況相當於 $VP2 - VP1$) 為驅動電晶體 23 的臨限值電壓， VEL (在最高亮度時之情況相當於 VEL_{max}) 為有機 EL 元件 20 之陽極-陰極間電壓， V_m 係因應色調而變位之容許電壓。

從圖面可了解，電壓 VX 當中，亮度色調變越高，電晶體 23 的源極汲極間所需電壓 ($V_{po} + V_{th}$) 變越高，同時有機 EL 元件 20 之陽極-陰極間所要的電壓 VEL 係變高。因此，亮度色調變高，容許電壓 V_m 係變越低，最小容許電壓 V_{min} 成為 $VP3 - VP2$ 。

有機 EL 元件 20 係無關於低分子 EL 材料及高分子 EL 材料，通常會經時劣化而高電阻化。確認經過 10000 小時後陽極-陰極間電壓係成為初期時的 1.4 倍左右～數倍程度。亦即，即使是在相同的亮度色調時，電壓 VEL 係會隨著時間經過而變越高。因此，驅動初期時之容許電壓 V_m 越高，經過長期間動作係變穩定，所以電壓 VEL 為 8V 以上，最好是以能成為 13V 以上的方式來設定電壓 VX 。

此容許電壓 V_m ，不僅是有機 EL 元件 20 之高電阻化，而且也包含有依據給電配線 90 的電壓降之份量。

因給電配線 90 之配線電阻的影響而電壓降大的時候，顯示器面板 1 的消費電力顯著增大。因此，給電配線 90 之電壓降係設定在 1V 以下者特別好。

經考慮行方向之一個畫素之屬長度的畫素寬度 W_p 、行方

$\mu \Omega \text{ cm}$ 。

此外，針對 40 吋的顯示面板 1，為使在可通以最大電流方式全點亮時之給電配線 90 及共通配線 91 之各自的最大電壓降設定為 1V，係如第 12 圖所示，有必要將給電配線 90 及共通配線 91 之各個配線電阻係數 ρ /斷面積 S 設定為 $2.4 \Omega / \text{cm}$ 以下。第 13 圖係表示 40 吋的顯示面板 1 之給電配線 90 及共通配線 91 之各個斷面積和電流密度之相關關係。

依據給電配線 90 及共通配線 91 之故障而變不動作之故障壽命 MTF 係滿足下式 (3)。

$$\text{MTF} = A \exp(E_a / K_b T) / \rho J^2 \quad \dots \dots (3)$$

E_a 係致活能 (activation energy)， $K_b T = 8.617 \times 10^{-5} \text{ eV}$ ， ρ 為給電配線 90 及共通配線 91 的電阻係數， J 為電流密度。

給電配線 90 及共通配線 91 之故障壽命 MTF 係律速於電阻係數的增大或電遷徙 (electromigration)。將給電配線 90 及共通配線 91 設定為 Al 系 (Al 單體或 AlTi、AlNd 等之合金)，MTF 為 10000 小時並以 85°C 的動作溫度進行試算時，電流密度 J 必需為 $2.1 \times 10^4 \text{ A/cm}^2$ 以下。同樣地，將給電配線 90 及共通配線 91 設定為 Cu 時，則必需為 $2.8 \times 10^6 \text{ A/cm}^2$ 以下。此外，Al 合金內之 Al 以外的材料係以比 Al 還低電阻係數者為前提。

針對此等加以考慮，在 32 吋的 EL 顯示器面板 1 中，於全點亮狀態下、在 10000 小時，給電配線 90 及共通配線 91 不發生故障的 Al 系之給電配線 90 及共通配線 91 之各自的斷面積 S 係如第 11 圖所示，必需為 $57 \mu \text{ m}^2$ 以上，同樣地、Cu

之給電配線 90 及共通配線 91 之各自的斷面積 S 係如第 11 圖所示，必需為 $0.43 \mu m^2$ 以上。

接著，在 40 吋的 EL 顯示器面板 1 中，於全點亮狀態下、在 10000 小時，給電配線 90 及共通配線 91 不發生故障的 Al 系之給電配線 90 及共通配線 91 之各自的斷面積 S 係如第 13 圖所示，必需為 $92 \mu m^2$ 以上，同樣地、Cu 之給電配線 90 及共通配線 91 之各自的斷面積 S 係如第 13 圖所示，必需為 $0.69 \mu m^2$ 以上。

在 Al 系之給電配線 90 及共通配線 91 中，Al 系的電阻係數設為 $4.00 \mu \Omega cm$ 時，在 32 吋的 EL 顯示器面板 1 中，如同上述、配線電阻係數 $\rho /$ 斷面積 S 成為 $4.7 \mu \Omega cm$ 以下，所以最小斷面積 S_{min} 係成為 $85.1 \mu m^2$ 。此時，如同上述，給電配線 90 及共通配線 91 的配線寬度 WL 成為 $34 \mu m$ 以內，所以給電配線 90 及共通配線 91 之最小膜厚 H_{min} 係成為 $2.50 \mu m$ 。

又，在 Al 系之給電配線 90 及共通配線 91 之 40 吋的 EL 顯示器面板 1 中，如同上述、配線電阻係數 $\rho /$ 斷面積 S 成為 $2.4 \mu / \Omega cm$ 以下，所以最小斷面積 S_{min} 係成為 $167 \mu m^2$ 。此時如同上述、給電配線 90 及共通配線 91 之配線寬度 WL 成為 $44 \mu m$ 以內，所以給電配線 90 及共通配線 91 之最小膜厚 H_{min} 係成為 $3.80 \mu m$ 。

在 Cu 之給電配線 90 及共通配線 91 中，Cu 的電阻係數設定為 $2.10 \mu \Omega cm$ 時，32 吋的 EL 顯示器面板 1 中，如同上述、配線電阻係數 $\rho /$ 斷面積 S 成為 $4.7 \Omega /cm$ 以下，所以最小斷

面積 S_{min} 係成為 $44.7 \mu m^2$ 。此時，如上述，給電配線 90 及共通配線 91 的配線寬度 WL 成為 $34 \mu m$ 以內，所以給電配線 90 及共通配線 91 之最小膜厚 H_{min} 成為 $1.31 \mu m$ 。

又，在 Cu 之給電配線 90 及共通配線 91 之 40 吋的 EL 顯示器面板 1 中，如上述、因為配線電阻係數 ρ / 斷面積 S 為 $2.4 \Omega / cm$ 以下，所以最小斷面積 S_{min} 成為 $87.5 \mu m^2$ 。此時，如上述，給電配線 90 及共通配線 91 的配線寬度 WL 係成為 $44 \mu m$ 以內，所以給電配線 90 及共通配線 91 之最小膜厚 H_{min} 係成為 $1.99 \mu m$ 。

由以上可知，為使 EL 顯示器面板 1 可正常且以低消費電力進行動作，在給電配線 90 及共通配線 91 之電壓降係設定成 $1V$ 以下者較好，而為設定成此種條件，在給電配線 90 及共通配線 91 為 Al 系之 32 吋的面板中，膜厚度尺寸 H 為 $2.50 \mu m \sim 6 \mu m$ ，寬度尺寸 WL 為 $14.1 \mu m \sim 34.0 \mu m$ ，電阻係數為 $4.0 \mu \Omega cm \sim 9.6 \mu \Omega cm$ ，在給電配線 90 及共通配線 91 為 Al 系之 40 吋的面板中，在給電配線 90 及共通配線 91 為 Al 系的情況，膜厚度尺寸 H 為 $3.80 \mu m \sim 6 \mu m$ ，寬度尺寸 WL 為 $27.8 \mu m \sim 44.0 \mu m$ ，電阻係數為 $4.0 \mu \Omega cm \sim 9.6 \mu \Omega cm$ 。

通常在 Al 系之給電配線 90 及共通配線 91 的情況，膜厚 H 為 $2.50 \mu m \sim 6 \mu m$ ，寬 WL 為 $14.1 \mu m \sim 44 \mu m$ ，電阻係數為 $4.0 \mu \Omega cm \sim 9.6 \mu \Omega cm$ 。

同樣地，給電配線 90 及共通配線 91 為 Cu 之 32 吋的面板中，膜厚 H 為 $1.31 \mu m \sim 6 \mu m$ ，寬 WL 為 $7.45 \mu m \sim 34 \mu m$ ，

再者，經由加厚給電配線 90 而使給電配線 90 低電阻化，所以可將給電配線 90 之寬度作窄。因此，可將畫素開口率的減少抑制成最小限度。

又，因為以突出方式而形成的選擇配線 89、給電配線 90 及共通配線 91 被加厚設置，所以可利用濕式塗佈法按各色來塗抹在有機 EL 層 20b 上。因此，變得不需要額外設置用來對子畫素 P 之間作區隔的觸排，而可簡單地製造顯示面板 1。

〔變形例 1〕

此外，本發明並不受上述實施形態所限定，也可在不逸脫本發明的旨趣之範圍內進行各種改良以及設計之變更。

上述實施形態中，係電晶體 21~23 當作 N 通道型的場效電晶體進行說明。電晶體 21~23 也可以是 P 通道型的場效電晶體。在該情況，第 2 圖的電路構成中，電晶體 21~23 的源極 21s, 22s, 23s 與電晶體 21~23 的汲極 21d, 22d, 23d 之關係成為相反。例如，在驅動電晶體 23 為 P 通道型的場效電晶體之情況，驅動電晶體 23 的汲極 23d 與有機 EL 元件 20 的子畫素電極 20a 導通，源極 23s 與供給線 Z 導通。

〔變形例 2〕

又，上述實施形態中，係在每 1 點的子畫素 P 設置有 3 個電晶體 21~23，但是若為使用 1 點的子畫素 P 配 1 或者複數個電晶體而可進行主動驅動之顯示面板的話，則無電晶體數目或電流驅動、電壓驅動的限制而可適用本發明。

〔變形例 3〕

91 之各個斷面積與電流密度之相關圖表。

【第 12 圖】40 吋的顯示面板 1 之給電配線 90 及共通配線 91 之各個最大電壓降與配線電阻係數 ρ / 斷面積 S 之相關圖表。

【第 13 圖】40 吋的顯示面板 1 之給電配線 90 及共通配線 91 之各個斷面積與電流密度之相關圖表。

【符號說明】

1	顯示面板
2	絕緣基板
3	畫素
4	信號線群
Pr	紅色子畫素
Pg	綠色子畫素
Pb	藍色子畫素
X	掃描線
Z	供給線
Yr、Yg、Yb	信號線
20	有機 EL 元件
20a	子畫素電極
20b	有機 EL 層
21、22、23	電晶體
21g 22g	閘極
21c	半導體膜
21p	通道保護膜

21a, 21b	不純物半導體膜
22d, 23d, 21d	汲極
23s, 22s, 21s	源極
24	電容
24A	下層電極
24B	上層電極
31	閘極絕緣膜
32	保護絕緣膜
33	平坦化膜
34, 35	溝
50	電晶體陣列基板
55	撥液性導電層
53, 54	疎水絕緣膜
56	封止絕緣膜
61	絕緣線
88, 92, 93, 94, 97, 98, 99	接觸孔
89	選擇配線
90	給電配線
91	共通配線
96	連接線

五、中文發明摘要：

【課題】用以抑制電壓降。

【解決手段】

本發明之顯示面板係包含以下構成：

在各畫素上設置具備有閘極、閘極絕緣膜、源極、及汲極的電晶體而成之電晶體陣列基板；

以突出於前述電晶體陣列基板的表面方式而形成且配置成相互平行之複數條配線；

於前述各配線之間、沿著前述各配線配置在前述電晶體陣列基板的表面且設置在各畫素上之複數個畫素電極；

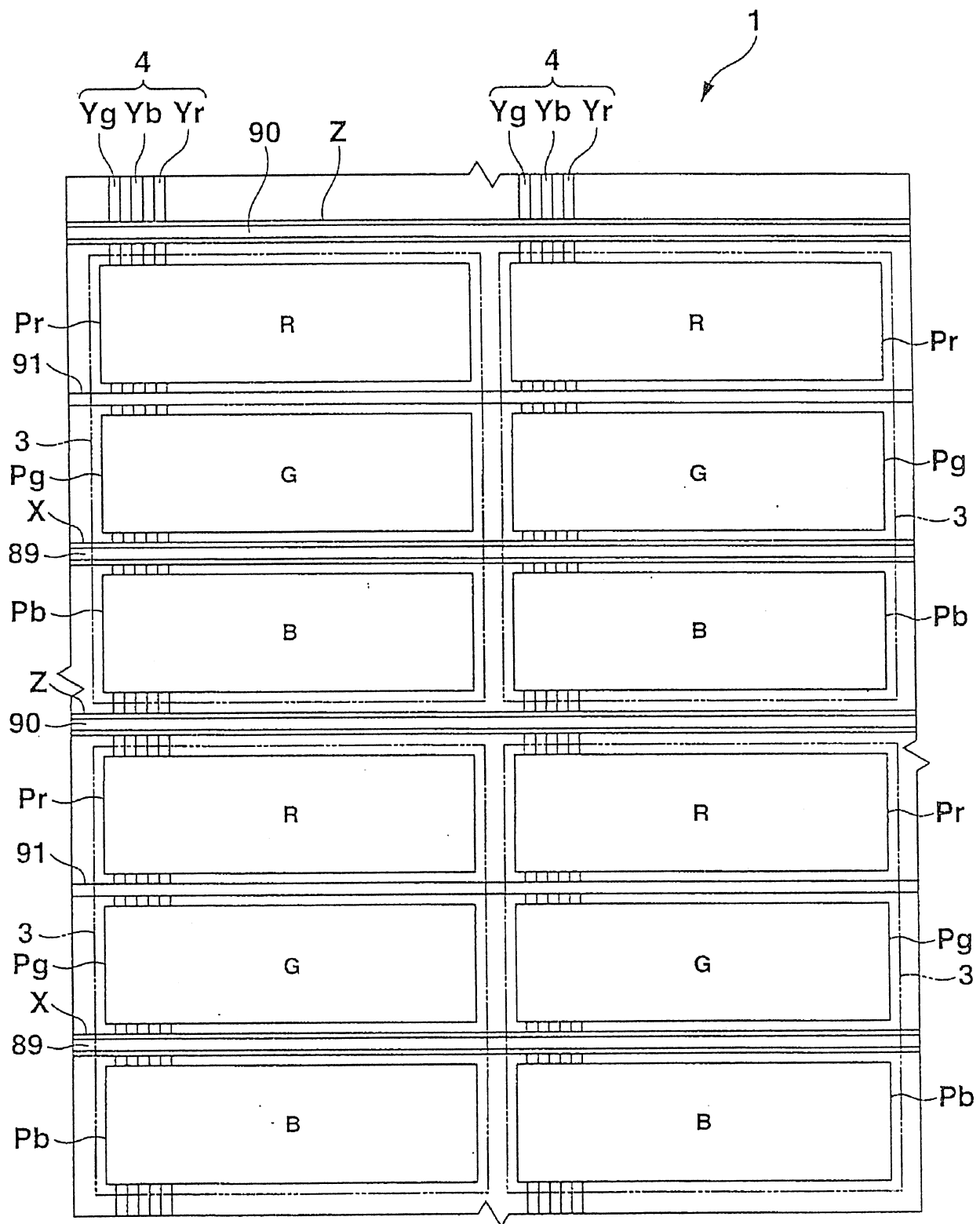
成膜在前述各畫素電極上之發光層；及

疊層在前述發光層上之對向電極。

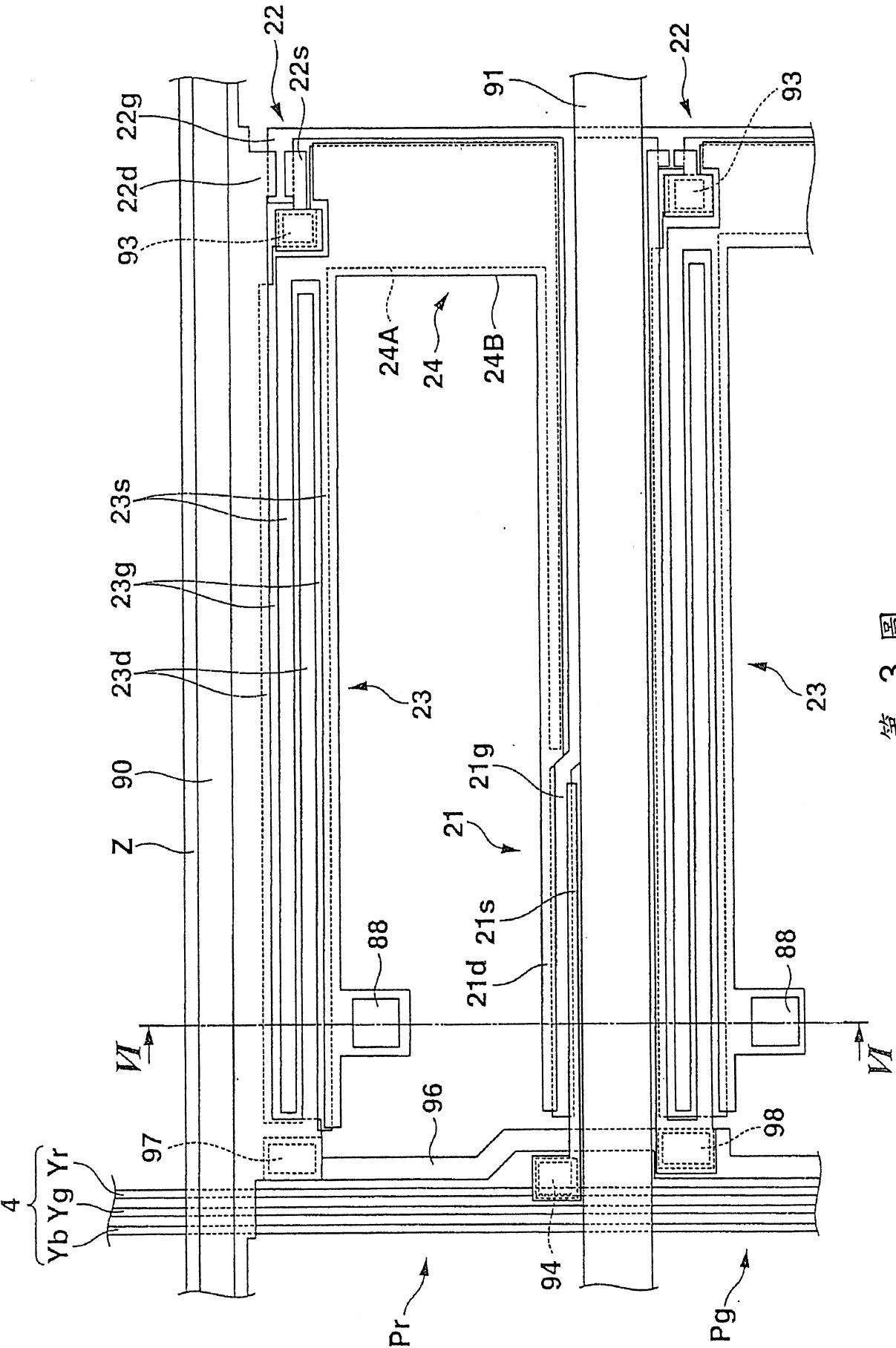
六、英文發明摘要：

A display panel includes a transistor array substrate which has a plurality of pixels and is formed by providing a plurality of transistors for each pixel, each of the transistor having a gate, a gate insulating film, a source, and a drain. A plurality of interconnections are formed to project to a surface of the transistor array substrate and arrayed in parallel to each other. A plurality of pixel electrodes are provided for each pixel and arrayed between the interconnections on the surface of the transistor array substrate along the interconnections. Each of a plurality of light-emitting layers is formed on each pixel electrode. A counter electrode is stacked on the light-emitting layer.

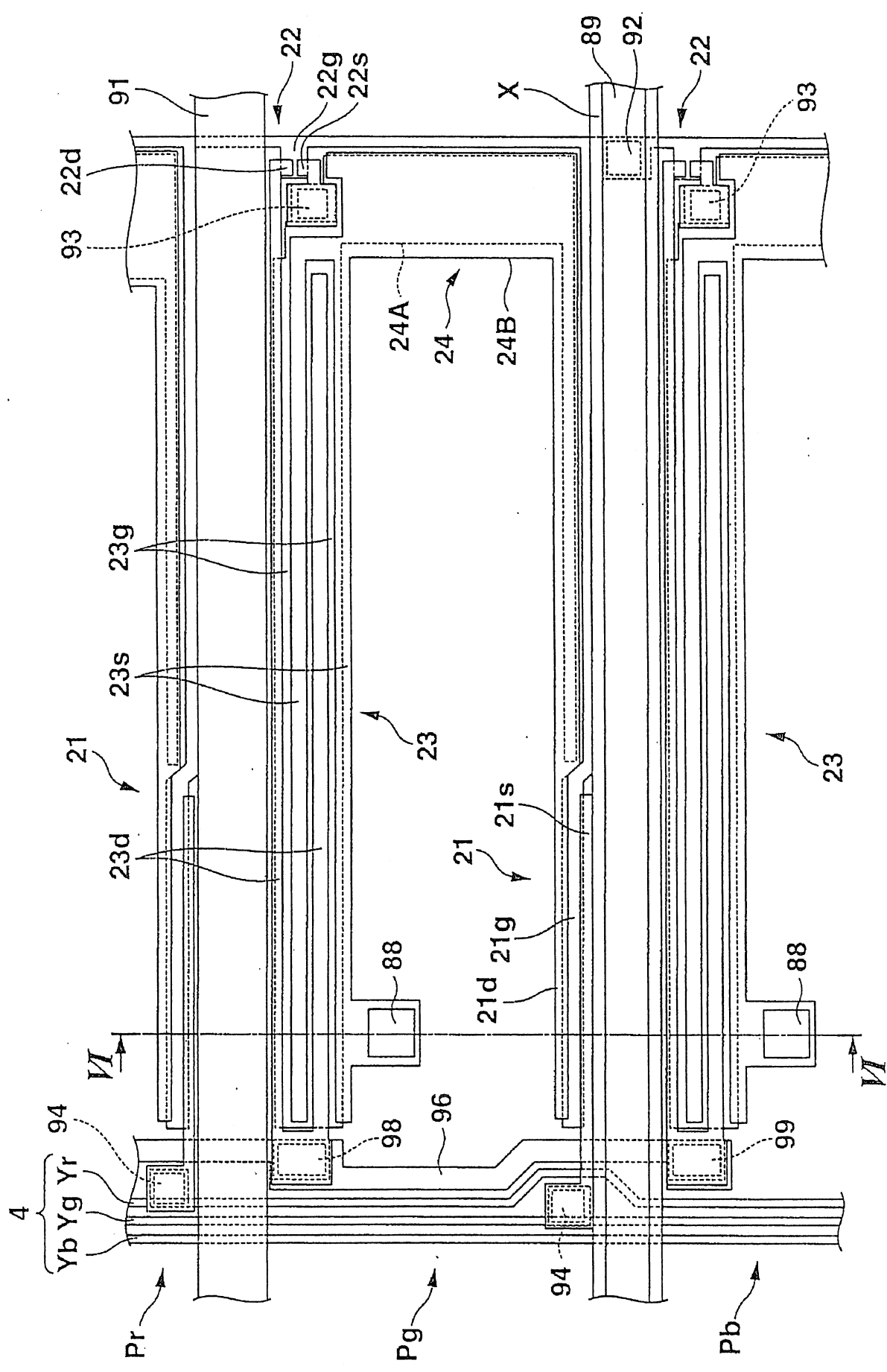
十一、圖式：



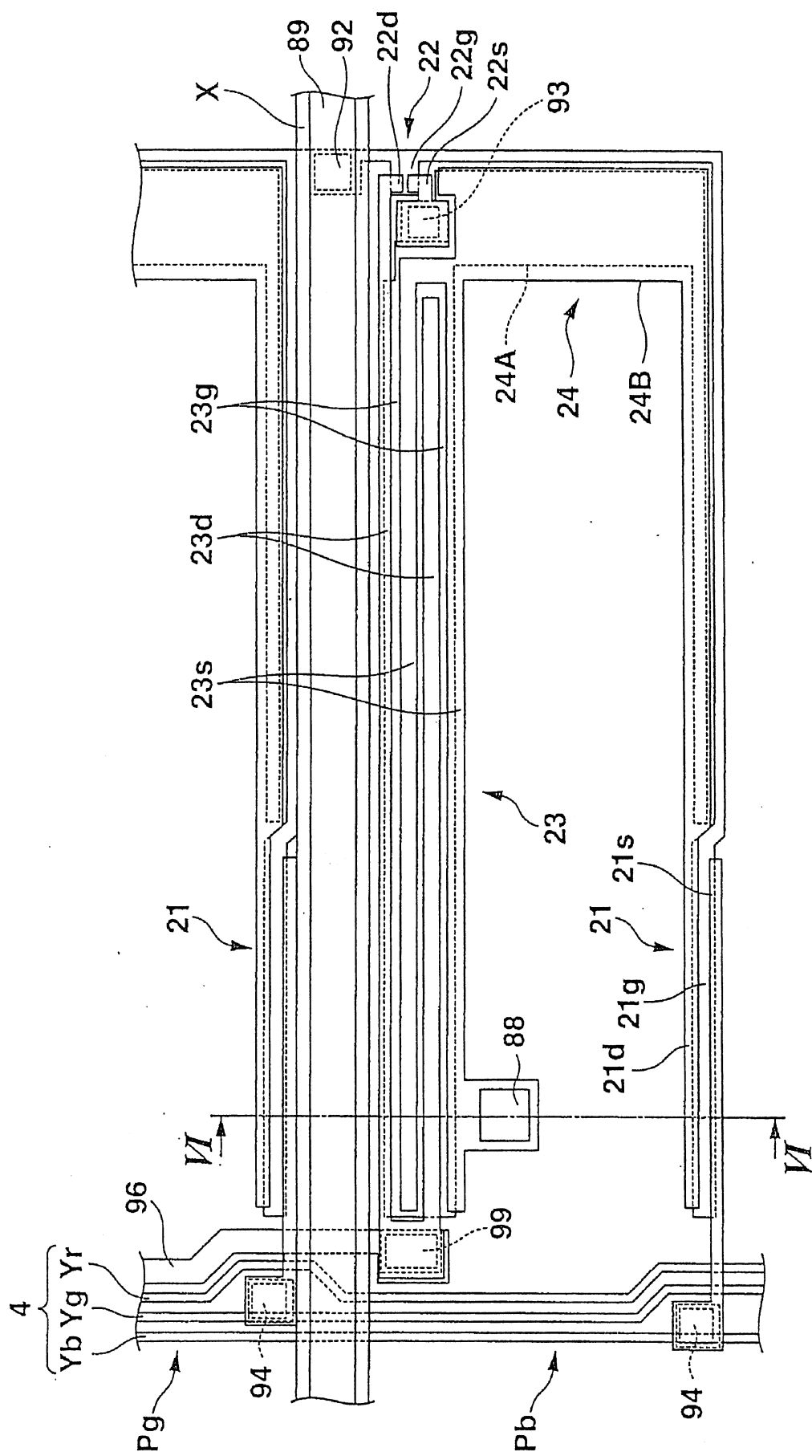
第 1 圖



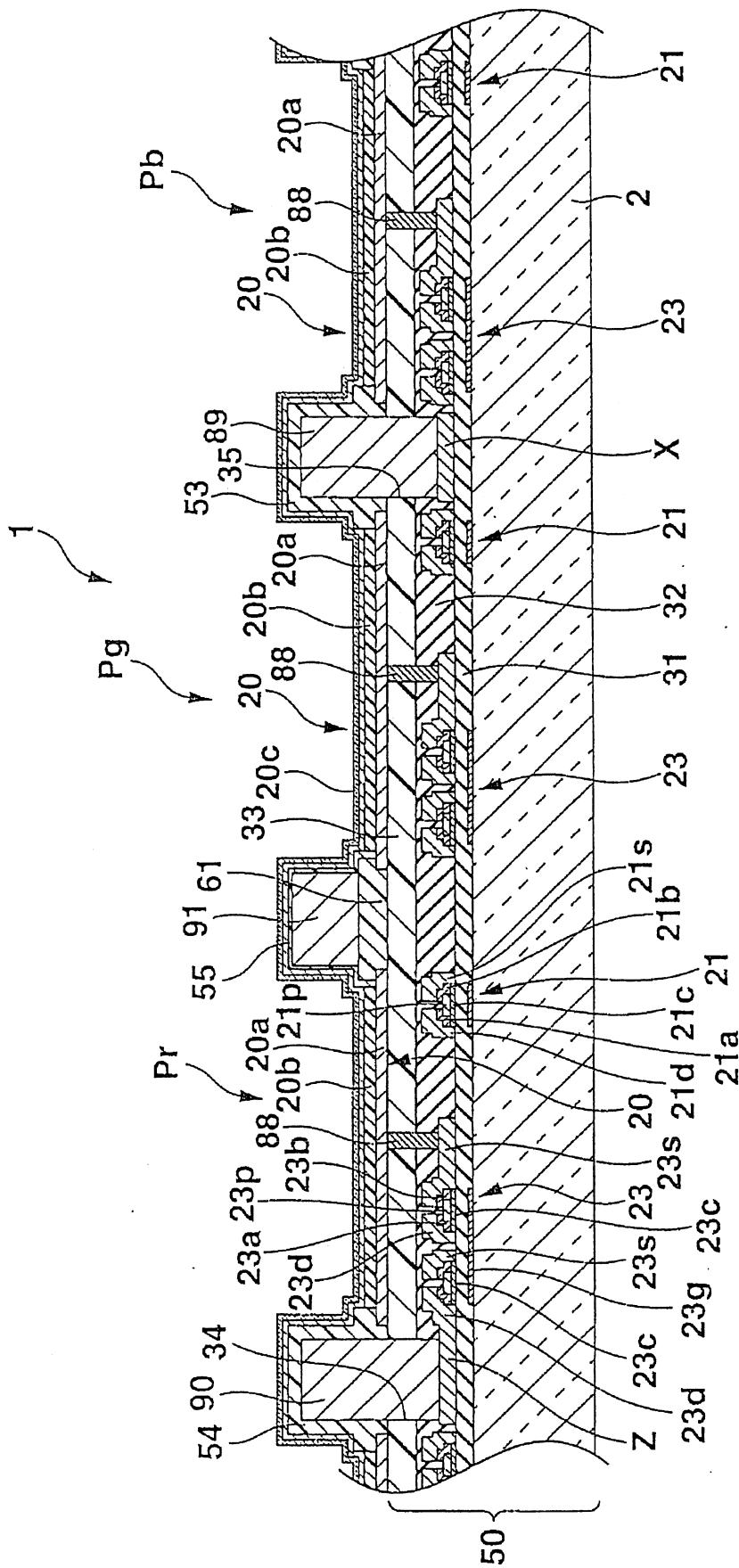
第 3 圖



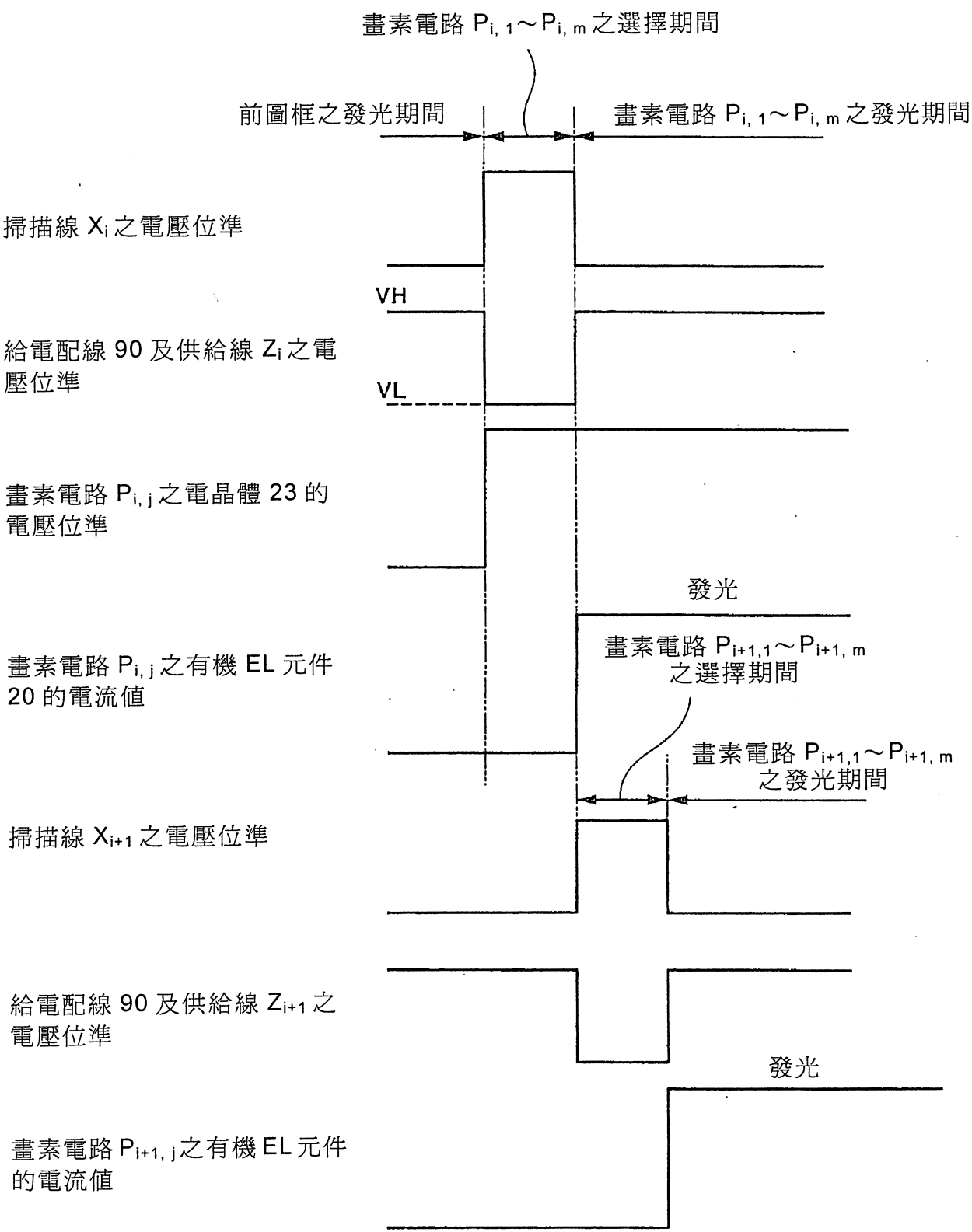
第 4 圖



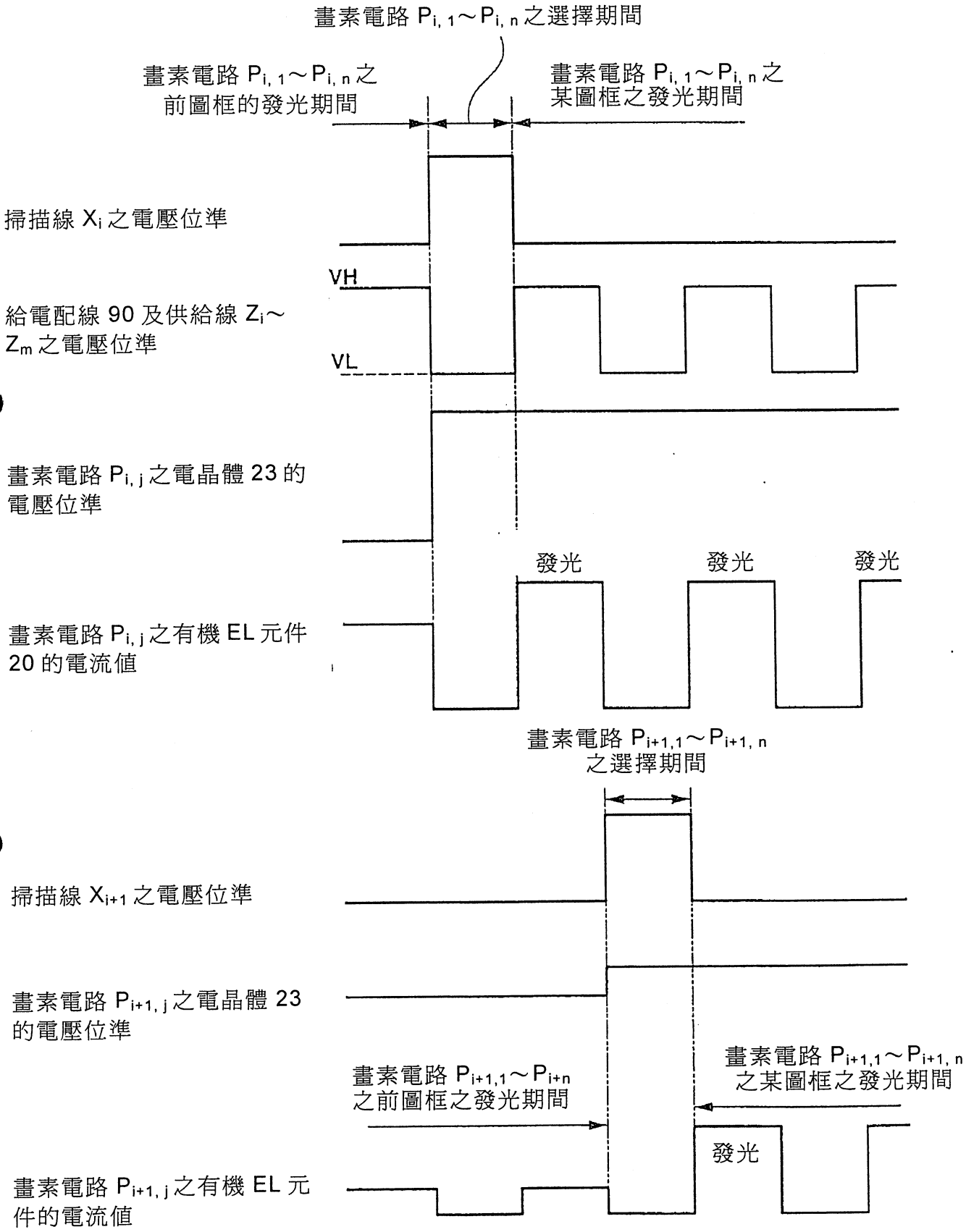
第 5 圖



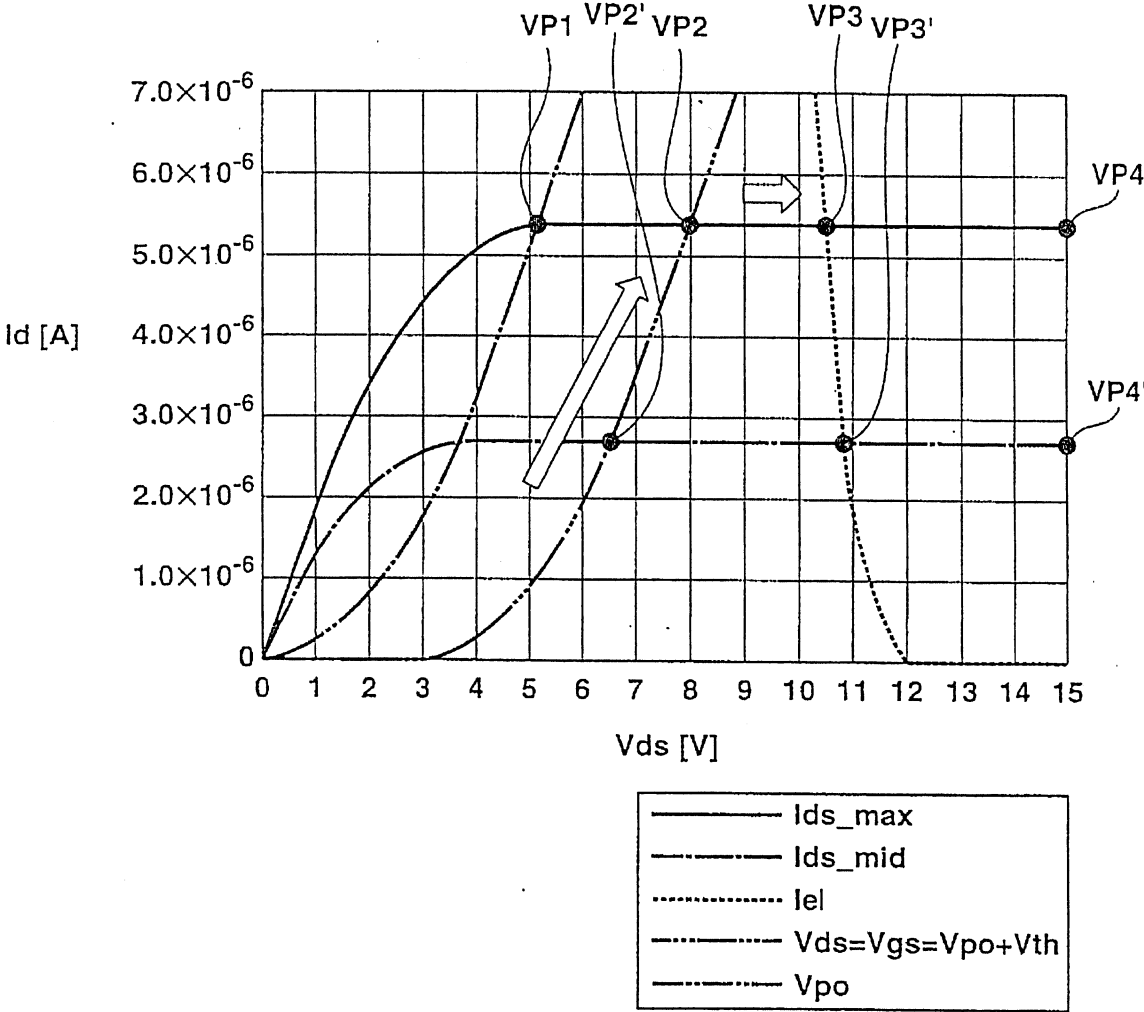
第 6 圖



第 7 圖

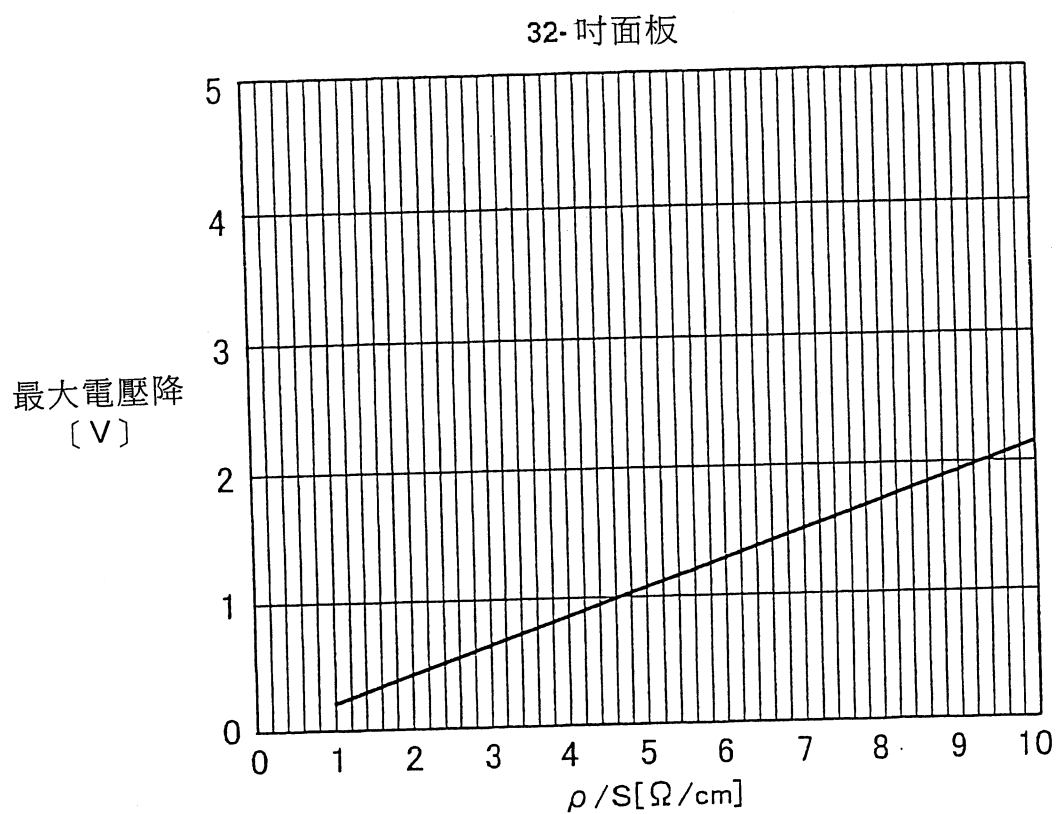


第 8 圖

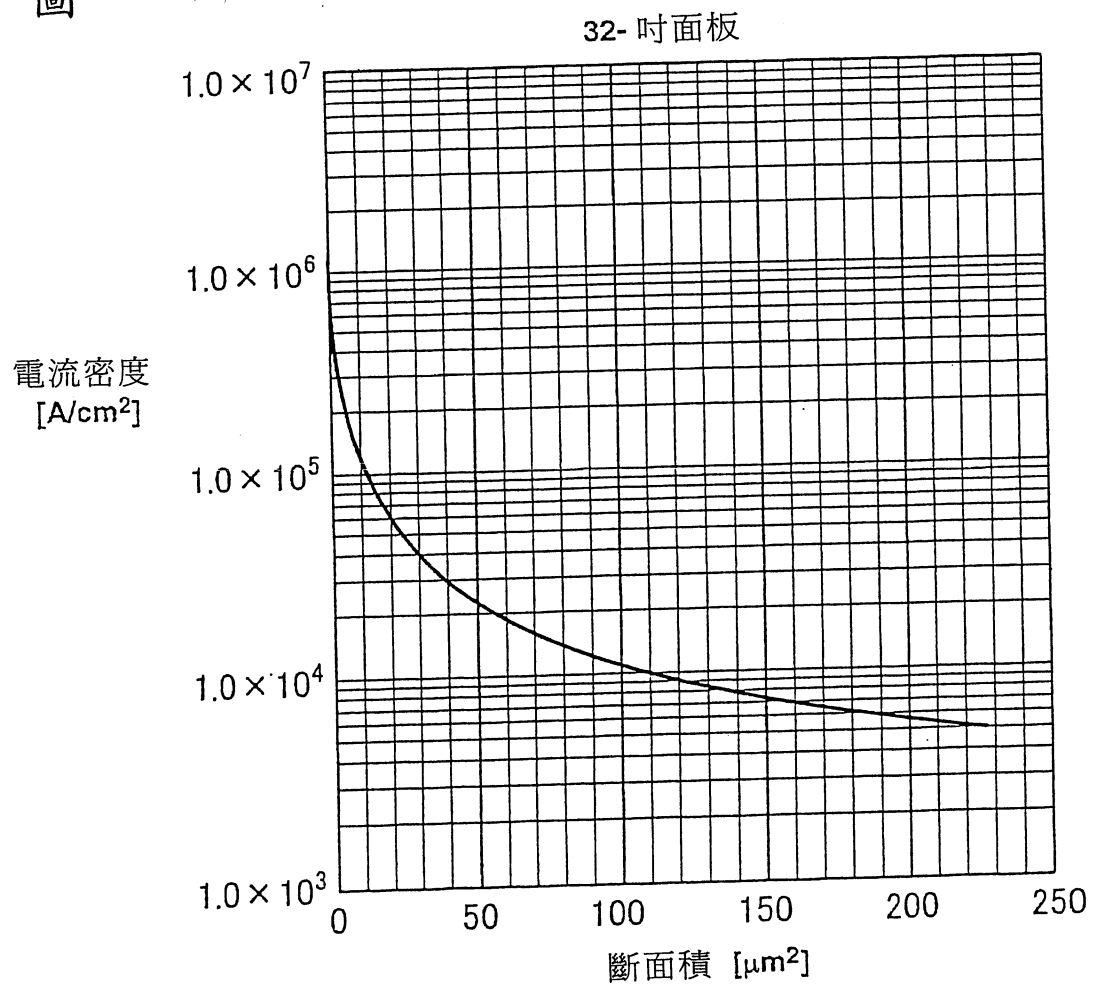


第 9 圖

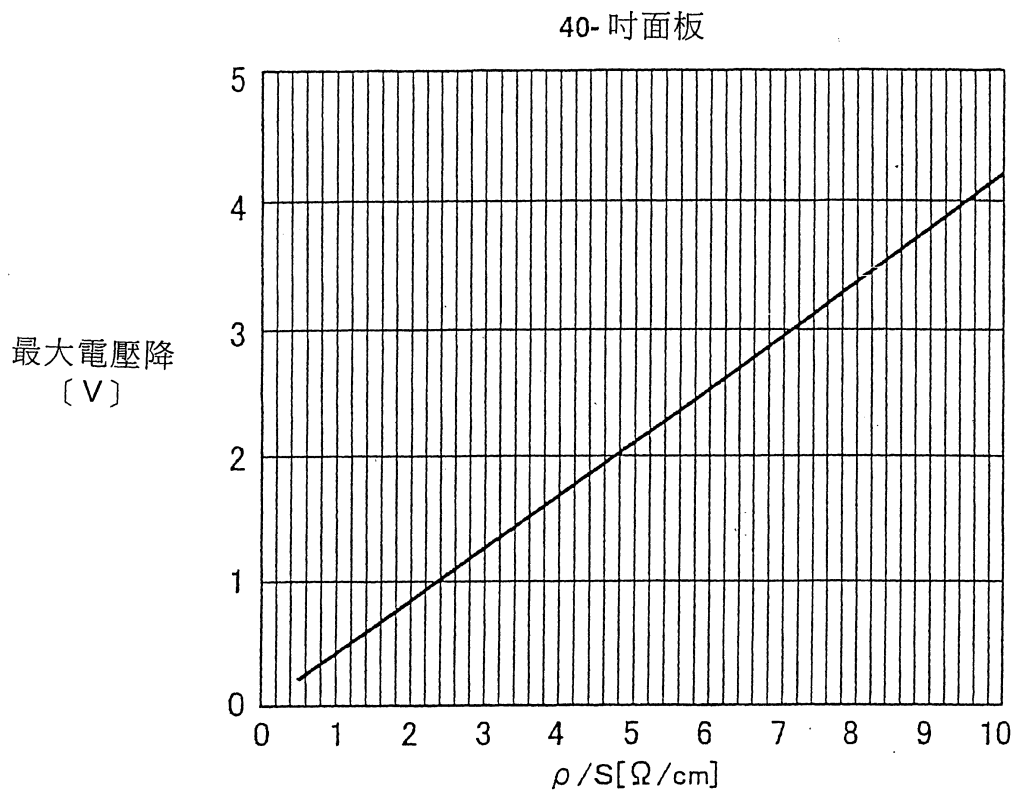
第 10 圖



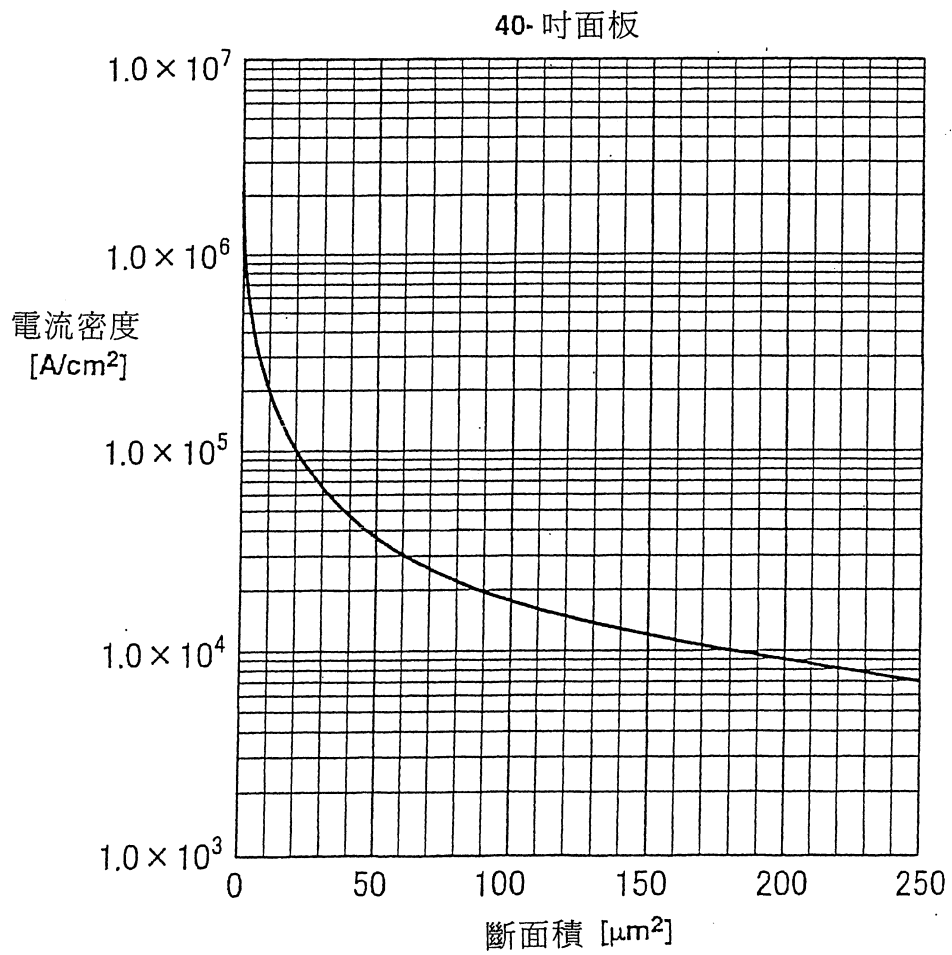
第 11 圖



第 12 圖



第 13 圖



關電晶體及前述複數個保持電晶體中之源極、汲極及閘極的層不同之導電層所形成且與前述對向電極連接；

給電配線，比前述共通配線還厚且係由與前述複數個驅動電晶體、前述複數個開關電晶體及前述複數個保持電晶體中之源極、汲極及閘極的層不同之導電層所形成並與前述複數個驅動電晶體的汲極連接。

顯示面板係包含以下之構成：

在各畫素上設置具備有閘極、閘極絕緣膜、源極、及汲極的複數個電晶體而成之電晶體陣列基板；

設置在前述電晶體陣列基板之複數個畫素電極；

設置在第 1 列之前述複數個畫素電極上而發出第 1 顏色光之第 1 發光層；

設置在第 2 列之前述複數個畫素電極上而發出第 2 顏色光之第 2 發光層；

設置在第 3 列之前述複數個畫素電極上而發出第 3 顏色光之第 3 發光層；

設置在前述第 1、第 2 及第 3 發光層上之對向電極；

選擇配線，頭頂部為比前述第 1、第 2 及第 3 發光層還高，選擇前述複數個電晶體當中之至少 1 個；

共通配線，頭頂部為比前述第 1、第 2 及第 3 發光層還高而與前述對向電極連接；

給電配線，頭頂部為比前述第 1、第 2 及第 3 發光層還高而與前述複數個電晶體當中之連接到前述複數個畫素電極的電晶體相連接。

依據本發明，因為可加厚配線，所以可使配線低電阻化。依配線之低電阻化而可抑制信號延遲及電壓降。

【實施方式】

【發明最佳實施形態】

以下，針對實施本發明之最佳的形態、係使用圖面來作說明。其中，在以下所要述及的實施形態中，係為了實施本發明而在技術上賦予較佳的各種限定，但是發明的範圍並不局限在以下的實施形態及圖示例。又，在以下的說明中，所謂的電致發光（ELectro Luminescence）之用語係以 EL 略稱。

〔顯示面板之平面佈設〕

第 1 圖係顯示以主動矩陣驅動方式進行動作之顯示面板 1 的絕緣基板 2 上所設置之複數個畫素之畫素 3 當中之鄰接的 4 個之概略俯視圖。在此顯示面板 1 中，複數個紅色子畫素 Pr 係沿著水平方向（列方向）配置，複數個綠色子畫素 Pg 係沿著水平方向配置，複數個藍色子畫素 Pb 係沿著水平方向配置。當注意到垂直方向（行方向）之配置順序時可發現，係以紅色子畫素 Pr、綠色子畫素 Pg、藍色子畫素 Pb 的順序反覆配置。而且，1 點的紅色子畫素 Pr、1 點的綠色子畫素 Pg、及 1 點的藍色子畫素 Pb 之組合係形成 1 個畫素 3，此種畫素 3 係作矩陣狀配置。此外，在以下的說明中，子畫素 P 係表示此等紅色子畫素 Pr、綠色子畫素 Pg、藍色子畫素 Pb 當中之任意的子畫素，針對子畫素 p 的說明可適用在紅色子畫素 Pr、綠色子畫素 Pg、藍色子畫素 Pb 之任一個。

又，順著垂直方向延伸的 3 條信號線 Yr、Yg、Yb 成為 1

組，把 3 條信號線 Y_r 、 Y_g 、 Y_b 的組合稱為信號線群 4。當注意到 1 群的信號線群 4 時可發現，3 條信號線 Y_r 、 Y_g 、 Y_b 相互近接，相鄰的信號線群 4 之間隔係比同一信號線群 4 內之相鄰的信號線 Y_r 、 Y_g 、 Y_b 的間隔還寬。而且，每垂直方向之畫素 3 的行一行上設置有 1 群的信號線群 4。亦即，配置在垂直方向之 1 行當中的子畫素 P_r 、 P_g 、 P_b 係各自與 1 群的信號線群 4 之信號線 Y_r 、 Y_g 、 Y_b 。

於此，信號線 Y_r 係對垂直方向之畫素 3 行當中之所有的紅色子畫素 P_r 供給信號者，信號線 Y_g 為對垂直方向之畫素 3 行當中之所有的綠色子畫素 P_g 供給信號者，信號線 Y_b 為對垂直方向之畫素 3 行當中之所有的藍色子畫素 P_b 供給信號者。

又，複數條掃描線 X 係順著水平方向延伸，相對於此等掃描線 X ，複數條供給線 Z 、複數條選擇配線 89、複數條給電配線 90 及複數條共通配線 91 係平行地設置。每水平方向之畫素 3 的行一行上設置有 1 條掃描線 X 、1 條供給線 Z 、1 條給電配線 90、1 條選擇配線 89、及 1 條共通配線 91。具體言之，共通配線 91 係配置在於垂直方向相鄰的紅色子畫素 P_r 與綠色子畫素 P_g 之間，掃描線 X 及選擇配線 89 係配置在於垂直方向相鄰的綠色子畫素 P_g 與藍色子畫素 P_b 之間，供給線 Z 及給電配線 90 係配置在藍色子畫素 P_b 與相鄰之畫素 3 的紅色子畫素 P_r 之間。選擇配線 89 及給電配線 90 係相同膜厚。

於此，掃描線 X 係對沿著水平方向配置之一列分的畫素 3

之所有子畫素 Pr、Pg、Pb 供給信號者，供給線 Z 也是對沿著水平方向配置之一列分的畫素 3 之所有子畫素 Pr、Pg、Pb 供給信號者。

又，以俯視觀察，掃描線 X 係依選擇配線 89 在延伸方向重疊而被電氣導通，供給線 Z 係依給電配線 90 在延伸方向重疊而被電氣導通。

子畫素 Pr、Pg、Pb 之顏色係依後述之有機 EL 元件 20（第 2 圖等圖示）的發光色所決定。第 1 圖中在水平方向以長條矩形狀顯示之子畫素 Pr、Pg、Pb 的位置係表示屬有機 EL 元件 20 的陽極之子畫素電極 20a（第 2 圖等圖示）的位置者。亦即，在注意俯視顯示面板 1 整體的情況，複數個子畫素電極 20a 係作矩陣狀配置，而 1 個子畫素電極 20a 決定 1 點的子畫素 P。因此，在給電配線 90 和相鄰之共通配線 91 之間，複數個子畫素電極 20a 係沿著水平方向配置，在共通配線 91 和相鄰之選擇配線 89 之間，複數個子畫素電極 20a 係沿著水平方向配置，在選擇配線 89 和相鄰之給電配線 90 之間，複數個子畫素電極 20a 係沿著水平方向配置。又，在信號線群 4 上，在與位在該信號線群 4 上方之電極或配線之間若存在有不致成為寄生電容程度之足夠厚度的絕緣膜的話，則信號線群 4 與連接到該信號線群 4 之子畫素電極 20a 經俯視可以是重疊，又，經俯視也可以是與鄰接於連接到該信號線群 4 的子畫素之一方子畫素的子畫素電極 20a 重疊。若顯示面板 1 為底部發光構造，則信號線群 4 以俯視觀察，係以不與子畫素電極 20a 重疊者為較佳。

設 m ， n 各自為 2 以上的整數，當畫素 3 配置成順著垂直方向僅為 m 畫素，順著水平方向僅為 n 畫素時，則子畫素電極 20a 係為順著垂直方向僅配置與子畫素一行份的數目同數量之 $(3 \times m)$ 個，而順著水平方向僅配置與子畫素一列份的數目同數量之 n 個。在此情況，信號線群 4 係成為 n 群，掃描線 X、供給線 Z、選擇配線 89、給電配線 90 及共通配線 91 係各自成為 m 條。後述之亦作為把形成有機 EL 元件 20 之有機 EL 層 20b 的有機化合物含有液堵住於一列份之子畫素內的隔壁來作用的選擇配線 89、給電配線 90 以及共通配線 91 的總和係成為 $(3 \times m)$ 條，但是為了將全部的列之有機化合物含有液在各列之子畫素內作區隔係需要 $(3 \times m + 1)$ 條。因此，使與共通配線 91 相同高度且相同長度之第 $(3 \times m + 1)$ 條的隔壁虛配線與選擇配線 89、給電配線 90 及共通配線 91 在列方向並列。選擇配線 89、給電配線 90 及共通配線 91 係成為隔壁，所以此等之頭頂部係比有機 EL 層 20b 還高且比其有機化合物含有液的液面還高。

〔子畫素之電路構成〕

其次，針對子畫素 P_r 、 P_g 、 P_b 的電路構成、茲使用第 2 圖的等價電路圖作說明。任一子畫素 P_r 、 P_g 、 P_b 也同樣地被構成著，每 1 點的子畫素 P 係設置有機 EL 元件 20、N 通道型的非晶矽薄膜電晶體（以下僅記述為電晶體。）21、22、23 及電容 24。以下、茲將電晶體 21 稱為開關電晶體 21，電晶體 22 稱為保持電晶體 22，電晶體 23 稱為驅動電晶體 23。此外，在第 2 圖及以下的說明中，在紅色子畫素 P_r 之情況、

信號線 Y 係表示第 1 圖的信號線 Y_r，在綠色子畫素 P_g 的情況、信號線 Y 係表示第 1 圖的信號線 Y_g，在藍色子畫素 P_b 的情況、信號線 Y 係表示第 1 圖的信號線 Y_b。

於開關電晶體 21，源極 21s 與信號線 Y 導通、汲極 21d 與有機 EL 元件 20 之子畫素電極 20a、驅動電晶體 23 的源極 23s 及電容 24 之上層電極 24B 導通、閘極 21g 與保持電晶體 22 之閘極 22g 同時與掃描線 X 及選擇配線 89 導通。

於保持電晶體 22，源極 22s 與驅動電晶體 23 的閘極 23 及電容 24 的下層電極 24A 導通，汲極 22d 與驅動電晶體 23 的汲極 23d 及供給線 Z 導通，閘極 22g 與開關電晶體 21 的閘極 21g 及掃描線 X。

驅動電晶體 23 中，源極 23s 係與有機 EL 元件 20 之子畫素電極 20a、開關電晶體 21 的汲極 21d 及電容 24 的電極 24B 導通，汲極 23d 係與保持電晶體 22 的汲極 22d 及供給線 Z 導通，閘極 23g 係與保持電晶體 22 的源極 22s 及電容 24 的下層電極 24A 導通。

有機 EL 元件 20 之成為陰極的對向電極 20c 係與共通配線 91 導通。

順著垂直方向配置成一行之任一紅色子畫素 P_r 之開關電晶體 21 的源極 21s 也與共通的信號線 Y_r 導通，順著垂直方向配置成一行之任一綠色子畫素 P_g 之開關電晶體 21 的源極 21s 也與共通的信號線 Y_g 導通，順著垂直方向配置成一行之任一藍色子畫素 P_b 之開關電晶體 21 的源極 21s 也與共通的信號線 Y_b 導通。

一方面，順著水平方向配置之一列分的畫素 3 之任一子畫素 Pr、Pg、Pb 的開關電晶體 21 的閘極 21g 也與共通的掃描線 X 導通，順著水平方向配置之一列分的畫素 3 之任一子畫素 Pr、Pg、Pb 的保持電晶體 22 的閘極 22g 也與共通的掃描線 X 導通，順著水平方向配置之一列分的畫素 3 之任一子畫素 Pr、Pg、Pb 的保持電晶體 22 的汲極 22d 也與共通的供給線 Z 導通，順著水平方向配置之一列分的畫素 3 之任一子畫素 Pr、Pg、Pb 的驅動電晶體 23 的汲極 23d 也與共通的供給線 Z 導通。

〔畫素之平面佈設〕

針對畫素 3 之平面佈設、茲使用第 3 圖～第 5 圖作說明。第 3 圖係以紅色子畫素 Pr 的電極為主的俯視圖，第 4 圖係以綠色子畫素 Pg 的電極為主的俯視圖，第 5 圖係以藍色子畫素 Pb 的電極為主的俯視圖。此外，第 3 圖～第 5 圖中，為了看圖容易，係省略有機 EL 元件 20 之子畫素電極 20a 及對向電極 20c 的圖示。

如第 3 圖所示，於紅色子畫素 Pr，以俯視觀察，驅動電晶體 23 係以沿著供給線 Z 及給電配線 90 方式作配置，開關電晶體 21 係以沿著共通配線 91 的方式作配置，保持電晶體 22 係配置在供給線 Z 之附近的紅色子畫素 Pr 之角部。

如第 4 圖所示，於綠色子畫素 Pg，以俯視觀察，驅動電晶體 23 係以沿著共通配線 91 方式作配置，開關電晶體 21 係以沿著掃描線 X 及選擇配線 89 的方式作配置，保持電晶體 22 係配置在共通配線 91 之附近的綠色子畫素 Pg 之角部。

如第 5 圖所示，於藍色子畫素 Pb，以俯視觀察，驅動電晶體 23 以沿著掃描線 X 方式作配置，開關電晶體 21 係以沿著相鄰之列的供給線 Z 及給電配線 90 的方式作配置，保持電晶體 22 係配置在掃描線 X 之附近的藍色子畫素 Pb 之角部。

如第 3 圖～第 5 圖所示，在任一個子畫素 Pr、Pg、Pb 中，電容 24 係沿著相鄰之行的信號線群 4 作配置。

此外，以俯視觀察顯示面板 1 整體，當僅注意到所有的子畫素 Pr、Pg、Pb 之開關電晶體 21 時可發現，複數個開關電晶體 21 係作矩陣狀配置，當僅注意到所有的子畫素 Pr、Pg、Pb 之保持電晶體 22 時可發現，複數個保持電晶體 22 係作矩陣狀配置，而當僅注意到所有的子畫素 Pr、Pg、Pb 之驅動電晶體 23 時可發現，複數個驅動電晶體 23 係作矩陣狀配置。

〔顯示面板之層構造〕

針對顯示面板 1 的層構造、茲使用第 6 圖作說明。於此，第 6 圖係沿著第 3 圖～第 5 圖所示虛線 VI－VI 在絕緣基板 2 的厚度方向切斷之箭頭方向剖面圖。

顯示面板 1 係對具有光透過性的絕緣基板 2 疊層有各種層者。絕緣基板 2 係設置成可撓性之薄片狀，或設置成剛性之板狀。

首先，針對電晶體 21～23 之層構造作說明。如第 6 圖所示，開關電晶體 21 之構成包含有：形成在絕緣基板 2 上之閘極 21g；形成在閘極 21g 上之閘極絕緣膜 31；包挾閘極絕緣膜 31 而與閘極 21g 對向的半導體膜 21c；形成在半導體膜 21c 的中央部上之通道保護膜 21p；在半導體膜 21c 之兩端部

23d、源極 23s 及電容 24 的上層電極 24B 以及掃描線 X 及供給線 Z 之根本的導電性膜稱之為汲極層 (drain layer)。

與 1 個畫素 3 配合的 1 個接觸孔 92 係形成在閘極絕緣膜 31 與掃描線 X 重疊的地方，子畫素 Pr、Pg、Pb 之開關電晶體 21 的閘極 21g 及保持電晶體 22 的閘極 22g 係經由接觸孔 92 而與掃描線 X 導通。與 1 點的子畫素 P 配合的 1 個接觸孔 94 係形成在閘極絕緣膜 31 與信號線 Y 重疊的地方，於任一子畫素 Pr、Pg、Pb，開關電晶體 21 的源極 21s 係經由接觸孔 94 而與信號線 Y 導通。與 1 點的子畫素 P 配合的 1 個接觸孔 93 係形成在閘極絕緣膜 31 與下層電極 24A 重疊的地方，而在任一子畫素 Pr、Pg、Pb 中、保持電晶體 22 的源極 22s 係與驅動電晶體 23 的閘極 23g 及電容 24 的下層電極 24A 導通。

於紅色子畫素 Pr，保持電晶體 22 的汲極 22d 及驅動電晶體 23 的汲極 23d 係與供給線 Z 一體設置。相對地，於綠色子畫素 Pg 及藍色子畫素 Pb，保持電晶體 22 的汲極 22d 及驅動電晶體 23 的汲極 23d 之任一係與供給線 Z 分開設置。於是，綠色子畫素 Pg 及藍色子畫素 Pb 之保持電晶體 22 的汲極 22d 及驅動電晶體 23 的汲極 23d 係如以下那樣與供給線 Z 導通。

亦即，與 1 畫素的畫素 3 配合的 1 條連接線 96 係以於垂直方向縱斷畫素 3 的方式作設置。此連接線 96 係藉由將閘

或 鋁 - 錫 氧化物 (CTO) 爲主成分者。

此外，將此顯示面板 1 作爲頂部發光型使用的情況，亦即，將絕緣基板 2 之相反側作爲顯示面使用的情況，在子畫素電極 20a 與平坦化膜 33 之間，成膜有具導電性且可視光反射性高的反射膜，或者是將子畫素電極 20a 自體設定爲反射性電極者較佳。

與 1 點的子畫素 P 配合的 1 個接觸孔 88 係形成在平坦化膜 33 及保護絕緣膜 32 與子畫素電極 20a 重疊的地方，在其接觸孔 88 埋設有導電性襯墊。於任一子畫素 Pr、Pg、Pb，子畫素電極 20a 係在電容 24 之上層電極 24B、開關電晶體 21 的汲極 21d 及驅動電晶體 23 的源極 23s 上導通。

子畫素電極 20a 上，成膜著有機 EL 元件 20 之有機 EL 層 20b。有機 EL 層 20b 係廣義的發光層，有機 EL 層 20b 包含 n 有屬有機化合物之發光材料（螢光體）。有機 EL 層 20b 係從子畫素電極 20a 依序以電洞輸送層、狹義的發光層之順序疊層的二層構造。電洞輸送層係由導電性高分子的 PEDOT（聚噻吩）及屬攪雜物的 PSS（聚苯乙烯磺酸）所構成，狹義的發光層係由聚烯系發光材料所構成。

在紅色子畫素 Pr 的情況，有機 EL 層 20b 係發紅色光，在綠色子畫素 Pg 的情況，有機 EL 層 20b 係發綠色光，在藍色子畫素 Pb 的情況，有機 EL 層 20b 係發藍色光。

有機 EL 層 20b 係按子畫素電極 20a 而被獨立設置，在俯視的情況，複數個有機 EL 層 20b 係作矩陣狀配置。其中，在給電配線 90 和共通配線 91 之間呈水平方向配置的一系列分

之子畫素全部為紅色子畫素 Pr 紅色，所以在給電配線 90 和共通配線 91 之間呈水平方向配置的複數個子畫素電極 20a 也可以沿著水平方向被帶狀之長條的共通之紅色發光之有機 EL 層 20b 所被覆。此時有機 EL 層 20b 係具有不對水平方向相鄰的有機 EL 層 20b 流通電流之程度的電阻。同樣地，在共通配線 91 和選擇配線 89 之間以水平方向作配置的複數個子畫素電極 20a 可以是由沿著水平方向呈帶狀之長條的共通之綠色發光之有機 EL 層 20b 所被覆，於規定的列，在選擇配線 89 與相鄰的列（一系列的次一系列）之給電配線 90 之間以水平方向呈一行配置之複數個子畫素電極 20a 係由水平方向帶狀之長條的共通之藍色發光之有機 EL 層 20b 所被覆也可以。

有機 EL 層 20b 係於疎水絕緣膜 53、疎水絕緣膜 54 及撥液性導電層 55 被覆之後、利用濕式塗佈法（例如 噴墨法）而成膜。在此情況，對子畫素電極 20a 塗佈含有成為有機 EL 層 20b 的有機化合物之有機化合物含有液，而此有機化合物含有液的液面係比絕緣線 61 的頭頂部還高。在垂直方向相鄰的子畫素電極 20a 間，頭頂部是比絕緣線 61 的頭頂部還高很多之厚膜的選擇配線 89、給電配線 90、共通配線 91 係以相對於電晶體陣列基板 50 的表面突出的方式被形成，所以塗佈在子畫素電極 20a 上之有機化合物含有液不會漏洩於在垂直方向相鄰的子畫素電極 20a。又，選擇配線 89、給電配線 90、及共通配線 91 係各自被覆撥水性、撥油性的疎水絕緣膜 53、疏水絕緣膜 54、及撥液性導電層 55，所以會彈

屬層之疊層構造。具體言之，可例舉、設置在與有機 EL 層 20b 相接的界面側之低工作函數的高純度鋁層和以被覆此鋁層而設置的鋁層之疊層構造，或是下層設置鋁層而上層設置鋁層之疊層構造等。又、在頂部發光構造之情況，也可將對向電極 20c 作成在上述那種低工作函數的薄膜之上疊層有 ITO 等的透明導電膜之透明電極。

對向電極 20c 上被成膜封止絕緣膜 56。封止絕緣膜 56 係被覆對向電極 20c 而用以防止對向電極 20c 之劣化而設置的無機膜或有機膜。

此外，以往頂部發光型構造之 EL 顯示面板係對向電極 20c 之至少一部份為使用如金屬氧化物電阻值高的透明電極，但是此種材料若厚度不夠厚則薄片電阻無法降的夠低，而有機 EL 元件之透過率必然會依據加大厚度而造成下降，而形成越大畫面則難以在面內成為均一的電位而造成顯示特性變低。

然而，本實施形態中，為了在水平方向有足夠厚度係設置低電阻之複數條共通配線 91，91，．．，所以配合對向電極 20c 而降低有機 EL 元件 20，20，…之陰極電極整體的薄片電阻值，成為可充分且在面內流通均一的大電流。而且在此種構造中，因為共通配線 91，91，．．．降低作為陰極電極的薄片電阻，所以將對向電極 20c 作成薄膜可提升透過率。此外、頂部發光構造中，也可將畫素電極 20a 作為反射性的材料。

此外，形成薄膜電晶體之際利用導電層以外之厚膜導電層

態，即使驅動電晶體 23 的源極 23s 之電壓在從選擇期間移行至發光期間之際發生不正常，驅動電晶體 23 的閘極 23g—源極 23s 間的電位差乃按其原樣被保持。在此發光期間，供給線 Z_i 及與其連接的給電配線 90 之電位成為驅動給電電壓 V_H 而變成高於有機 EL 元件 20 之對向電極 20c 的電位 V_{com} ，藉此、驅動電流係從供給線 Z_i 及與其連接的給電配線 90 經由驅動電晶體 23 而在有機 EL 元件 20 上以箭頭 B 的方向流通而使有機 EL 元件 20 會發光。驅動電流的電流值因為是與驅動電晶體 23 的閘極 23g—源極 23s 間之電壓相依，所以在發光期間中之驅動電流的電流值係成為與選擇期間中之寫入電流（汲入電流）的電流值相等。

顯示面板 1 之其他的主動矩陣驅動方法係如次那樣。亦即，如第 8 圖所示，利用振盪電路對給電配線 90，90，．．及供給線 $Z_1 \sim Z_m$ 輸出時脈信號。又，利用選擇驅動器以從掃描線 X_1 往掃描線 X_m 的順序（掃描線 X_m 的下一個為掃描線 X_1 ）依次輸出高位準的移位脈衝，藉此而依序選擇掃描線 $X_1 \sim X_m$ ，在選擇驅動器對掃描線 $X_1 \sim X_m$ 之任一者輸出移位脈衝時、振盪電路之時脈信號成為低位準。又，在選擇驅動器為選擇各掃描線 $X_1 \sim X_m$ 時，資料驅動器經由驅動電晶體 23 的源極-汲極間在全信號線 $Y_1 \sim Y_n$ 流通屬寫入電流的汲入電流（電流信號）。此外，被保持為對向電極 20c 及給電配線 90 之一定的共同電位 V_{com} （例如，接地 = 0 電位）。

在掃描線 X_i 之選擇期間，因為對第 i 列之掃描線 X_i 輸出

移位脈衝，所以開關電晶體 21 及保持電晶體 22 形成導通狀態。在各選擇期間，資料驅動器側之電位係為被輸出至給電配線 90，90，... 及供給線 $Z_1 \sim Z_n$ 之時脈信號的低位準以下、且此時脈信號之低位準係設定為共同電位 V_{com} 以下。因此、在此時，因為不會從有機 EL 元件 20 流動至信號線 $Y_1 \sim Y_n$ ，所以如第 2 圖所示，依資料驅動器，對應於色調的電流值之寫入電流（汲入電流）乃如同箭頭 A，在信號線 $Y_1 \sim Y_n$ 流通，在畫素電路 $P_{i,j}$ ，寫入電流（汲入電流）係從給電配線 90 及供給線 Z_i 經由驅動電晶體 23 的源極汲極間、開關電晶體 21 的源極汲極間而朝向信號線 Y_j 流通。如此、在驅動電晶體 23 的源極汲極間流通之電流的電流值係依資料驅動器而被控制成唯一，資料驅動器係對應外部所輸入的色調而設定寫入電流（汲入電流）的電流值。在寫入電流（汲入電流）流通的期間，第 i 列之 $P_{i,1} \sim P_{i,n}$ 之各驅動電晶體 23 的閘極 23g－源極 23s 間之電壓係與各自在信號線 $Y_1 \sim Y_n$ 流通的寫入電流（汲入電流）之電流值，亦即無關於驅動電晶體 23 之 $V_g - I_{ds}$ 特性的經時變化而是以與流通於驅動電晶體 23 之汲極 23d－源極 23s 間的寫入電流（汲入電流）的電流值相抵的方式作強制設定，而伴隨著此電壓位準之大小的電荷被充電於電容 24，寫入電流（汲入電流）之電流值被變換成驅動電晶體 23 的閘極 23g－源極 23s 間之電壓的位準。在其後的發光期間中，掃描線 X_i 成為低位準，開關電晶體 21 及保持電晶體 22 係成為截止狀態，但是依截止狀態的保持電晶體 22，電容 24 的電極 24A 側之電荷被閉入而成浮

動狀態，即使是驅動電晶體 23 的源極 23s 之電壓在從選擇期間移行至發光期間之際發生不正常，驅動電晶體 23 的閘極 23g－源極 23s 間的電位差仍按其原樣被保持。此發光期間中，在不是任一系列的選擇期間之期間，亦即，時脈信號為在給電配線 90 及供給線 Z_i 的電位是比有機 EL 元件 20 的對向電極 20c 及給電配線 90 的電位 V_{com} 還高的高位準之期間，驅動電流係從較高電位之給電配線 90 及供給線 Z_i 經由驅動電晶體 23 的源極汲極間而在有機 EL 元件 20 以箭頭 B 的方向流通，有機 EL 元件 20 係會發光。驅動電流之電流值因為是與驅動電晶體 23 的閘極 23g－源極 23s 間的電壓相依，所以發光期間中之驅動電流的電流值係成為與選擇期間中之寫入電流（汲入電流）的電流值成為相等。又、在發光期間，在任一系列的選擇期間的期間，亦即在時脈信號為低位準時，給電配線 90 及供給線 Z_i 的電位係為對向電極 20c 及給電配線 90 的電位 V_{com} 以下，所以有機 EL 元件 20 未流通驅動電流而不發光。

在任一驅動方法中，開關電晶體 21 係作用為在驅動電晶體 23 的源極 23s 與信號線 Y 之間執行電流之 ON（選擇期間）、OFF（發光期間）者。又、保持電晶體 22 係作用為在選擇期間設定成在驅動電晶體 23 的源極 23s－汲極 23d 間可流通電流的狀態，而在發光期間將對驅動電晶體 23 的閘極 23g－源極 23s 間的電壓予以保持者。此外，驅動電晶體 23 係作用為，於發光期間中、在供給線 Z 及給電配線 90 成為高位準時，使對應於色調大小的電流在有機 EL 元件 20 流通

而驅動有機 EL 元件 20 者。

如同以上，在給電配線 90 中流通之電流大小係成為連接在一行的供給線 Z_i 之 n 個有機 EL 元件 20 中流通之驅動電流的大小之和，而在設定成以 VGA 以上的畫素數進行動畫驅動的選擇期間之情況，係造成給電配線 90 之寄生電容增大，以像薄膜電晶體的閘極電極或源極、汲極電極的薄膜所構成的配線而言，在 n 個有機 EL 元件 20 上流通寫入電流（亦即驅動電流），電阻係過高，但在本實施形態中，因為是利用與畫素電路 $P_{1,1} \sim P_{m,n}$ 之薄膜電晶體的閘極電極或源極、汲極電極不同的導電層來構成給電配線 90，所以依據給電配線 90 的電壓降係變小，即便是短的選擇期間也可無延遲地充分流通寫入電流（汲入電流）。而且，經由加厚給電配線 90 而將給電配線 90 低電阻化，所以可將給電配線 90 的寬度作狹窄。因此，在底部發光的情況，係可將畫素開口率的減少抑制成最小限度。

同樣地，在發光期間於共通配線 91 流通的驅動電流的大小係與在選擇期間流通於給電配線 90 之寫入電流（汲入電流）的大小相同，共通配線 91 因為是使用與畫素電路 $P_{1,1} \sim P_{m,n}$ 之薄膜電晶體的閘極電極、或源極、汲極電極的導電層不同的導電層，所以可作成足夠的厚度，而能將共通配線 91 低電阻化，而且即使對向電極 20c 自體薄膜化而成為高電阻也可在面內使對向電極 20c 的電壓成為一樣。因此，假設是對所有的畫素電極 20a 施加相同電位的情況，任一個有機 EL 層 20b 的發光強度也成為略相等，可讓面內的發光

強度一樣。

又，將 EL 顯示面板 1 作為頂部發光型使用的情況，因為可使對向電極 20c 更薄膜化，所以從有機 EL 層 20b 發出的光在透過對向電極 20c 中係變得難以減衰。而且，以俯視觀察、因為在水平方向相鄰的畫素電極 20a 之間設置有共通配線 91，所以可將畫素開口率的減少抑制成最小限度。

[給電配線及共通配線之寬度，斷面積及電阻係數]

利用上述 2 種驅動方法當中之後者的驅動方法驅動顯示器面板的情況中，給電配線 90，90，… 係透過配置在絕緣基板 2 之一周緣的第一遊繞配線而相互導通，所以依來自外部的時脈信號而成為等電位，而且，第一遊繞配線係在絕緣基板 2 之兩端部與各個配線端子連接。因為從外部驅動電路施加至配線端子的電壓皆為等電位，所以可迅速地對給電配線 90，90，… 整體供給電流。

共通配線 91，91，… 係藉由配置在絕緣基板 2 之設有第一遊繞配線的周緣以外的周緣上之第二遊繞配線而被相互連接，且被施加共通電壓 V_{ss} 。第二遊繞配線和第一遊繞配線係被絕緣。

於此，在 EL 顯示器面板 1 的畫素數設定為 WXGA (768×1366) 時，定義上述的給電配線 90 及共通配線 91 之較佳寬度尺寸及斷面積。第 9 圖係表示各子畫素之驅動電晶體 23 及有機 EL 元件 20 的電流-電壓特性之圖表。

第 9 圖中，縱軸係在 1 個驅動電晶體 23 的源極 23s—汲極

23d 間流通之寫入電流的電流值或是在 1 個有機 EL 元件 20 之陽極-陰極間流通之驅動電流的電流值，橫軸係 1 個驅動電晶體 23 的源極 23s-汲極 23d 間之電壓（同時為 1 個驅動電晶體 23 的閘極 23g-汲極 23d 間之電壓）。圖中，實線 $I_{ds\ max}$ 係在最高亮度色調（最明亮顯示）時之寫入電流及驅動電流，一點鏈線 $I_{ds\ mid}$ 係在最高亮度色調和最低亮度色調之間的中間亮度色調時之寫入電流及驅動電流，二點鏈線 V_{po} 係驅動電晶體 23 的不飽和區域（線形區域）和飽和區域之臨限值亦即夾止電壓，三點鏈線 V_{ds} 係在驅動電晶體 23 的源極 23s-汲極 23d 間流通之寫入電流，破線 I_{el} 係在有機 EL 元件 20 的陽極-陰極間流通之驅動電流。

於此，電壓 V_{P1} 係為在最高亮度色調時之驅動電晶體 23 的夾止電壓，電壓 V_{P2} 係為驅動電晶體 23 流通最高亮度色調之寫入電流時的源極-汲極間電壓，電壓 $V_{EL\ max}$ （電壓 V_{P4} -電壓 V_{P3} ）係為在有機 EL 元件 20 以最高亮度色調之寫入電流和電流值相等之最高亮度色調的驅動電流進行發光時之陽極-陰極間的電壓。電壓 V_{P2}' 係為驅動電晶體 23 流通中間亮度色調的寫入電流時的源極-汲極間電壓，電壓（電壓 V_{P4}' -電壓 V_{P3}' ）係為有機 EL 元件 20 以中間亮度色調的寫入電流和電流值相等之中間亮度色調的驅動電流作發光時之陽極-陰極間電壓。

為使驅動電晶體 23 及有機 EL 元件 20 皆在飽和區域驅動，從（給電配線 90 之發光期間時的電壓 V_H ）減去（共通配線 91 之發光期間時的電壓 V_{com} ）的值 V_X 係要滿足下式

向之畫素數 (1366)、從畫素區域以外的第一遊繞配線到一方的配線端為止的延長部分、以及從畫素區域以外的第一遊繞配線到他方的配線端子為止的延長部分之後的結果，在 EL 顯示器面板 1 之面板尺寸為 32 吋，40 吋的情況，第一遊繞配線之全長係各自為 706.7mm，895.2mm。於此，給電配線 90 之線寬度 WL 及共通配線 91 之線寬度 WL 變寬時，因為在構造上、有機 EL 層 20b 的面積變小，而且與其他配線之重疊而衍生寄生電容更招致電壓降之發生，所以給電配線 90 的寬度 WL 及共通配線 91 的線寬度 WL 係各自抑制成畫素寬度 W_p 的 5 分之 1 以下者為較佳。將此種情事加以考慮之後，在 EL 顯示器面板 1 之面板尺寸為 32 吋，40 吋的情況，寬度 WL 係各自為 $34\mu m$ 以內， $44\mu m$ 以內。又、給電配線 90 及共通配線 91 之最大膜厚 H_{max} 係在考慮縱橫比之後，成為電晶體 21~23 之最小加工尺寸 $4\mu m$ 的 1.5 倍，亦即 $6\mu m$ 。因此，給電配線 90 及共通配線 91 之最大斷面積 S_{max} 在 32 吋，40 吋時係各自為 $204\mu m^2$ ， $264\mu m^2$ 。

針對此種 32 吋的顯示面板 1，為使在可通以最大電流方式全點亮時之給電配線 90 及共通配線 91 之各自的最大電壓降設定為 1V 以下，係如第 10 圖所示，有必要將給電配線 90 及共通配線 91 之各個配線電阻係數 ρ /斷面積 S 設定為 $4.7\Omega/cm$ 以下。第 11 圖係表示 32 吋的顯示面板 1 之給電配線 90 及共通配線 91 之各個斷面積和電流密度之相關關係。此外，被上述之給電配線 90 及共通配線 91 的最大斷面積 S_{max} 時所容許的電阻係數為，32 吋是 $9.6\mu\Omega/cm$ ，而 40 吋是 6.4

電阻係數為 $2.1 \mu \Omega \text{ cm} \sim 9.6 \mu \Omega \text{ cm}$ ，給電配線 90 及共通配線 91 為 Cu 之 40 吋的面板中，給電配線 90 及共通配線 91 為 Cu 系的情況，膜厚 H 為 $1.99 \mu \text{ m} \sim 6 \mu \text{ m}$ ，寬 WL 為 $14.6 \mu \text{ m} \sim 44.0 \mu \text{ m}$ ，電阻係數為 $2.1 \mu \Omega \text{ cm} \sim 9.6 \mu \Omega \text{ cm}$ 。

通常在 Cu 之給電配線 90 及共通配線 91 的情況，膜厚 H 為 $1.31 \mu \text{ m} \sim 6 \mu \text{ m}$ ，寬 WL 為 $7.45 \mu \text{ m} \sim 44 \mu \text{ m}$ ，電阻係數為 $2.1 \mu \Omega \text{ cm} \sim 9.6 \mu \Omega \text{ cm}$ 。

因此，作為給電配線 90 及共通配線 91 而使用 Al 系材料或 Cu 的情況，顯示器面板 1 之給電配線 90 及共通配線 91 係膜厚 H 為 $1.31 \mu \text{ m} \sim 6 \mu \text{ m}$ ，寬 WL 為 $7.45 \mu \text{ m} \sim 44 \mu \text{ m}$ ，電阻係數為 $2.1 \mu \Omega \text{ cm} \sim 9.6 \mu \Omega \text{ cm}$ 。

如同以上，以在水平方向之紅色子畫素 Pr 的行和綠色子畫素 Pg 的行之間突出的方式所形成的共通配線 91 係由不同於電晶體 21~23 的電極之另層所形成，所以可將共通配線 91 作成厚膜而可使共通配線 91 低電阻化。而且，因為低電阻的共通配線 91 與對向電極 20c 導通，所以對向電極 20c 自體薄膜化即使成為高電阻也可使對向電極 20c 的電壓在面內成為一樣。因此，假設即使是對所有的子畫素電極 20a 施加相同電位的情況，任一個有機 EL 層 20b 的發光強度也成為略相等，可使面內的發光強度一樣。

又，將顯示面板 1 作為頂部發光型使用的情況，因為可使對向電極 20C 更薄膜化，所以從有機 EL 層 20b 發出的光在透過對向電極 20c 中變得難以衰減。再者，以俯視觀察、在垂直方向相鄰的子畫素電極 20a 之間因為設置有共通配線

91，所以可將畫素開口率的減少抑制成最小限度。

又，以在水平方向之綠色子畫素 P_g 的行和藍色子畫素 P_b 的行之間突出的方式所形成的選擇配線 89 係由不同於電晶體 21~23 的電極之另層所形成，所以可將選擇配線 89 作成厚膜而可使選擇配線 89 低電阻化。因為低電阻的選擇配線 89 被疊層在薄膜的掃描線 X，所以可抑制掃描線 X 的電壓降，更可抑制掃描線 X 及選擇配線 89 的信號延遲。亦即，在注意到水平方向之子畫素 P 的行之情況，移位脈衝在那個子畫素 P 都不延遲同時成為高位準。

而且，因為經由加厚選擇配線 89 而使選擇配線 89 低電阻化，所以可將選擇配線 89 之寬度作狹窄。因此，可將畫素開口率的減少抑制成最小限度。

又，在水平方向之藍色子畫素 P_b 的行和紅色子畫素 P_r 的行之間突出而形成的給電配線 90 係由不同於電晶體 21~23 的電極之另層所形成，所以可將給電配線 90 作成厚膜而可使給電配線 90 低電阻化。因為低電阻的給電配線 90 被疊層於薄膜的供給線 Z，所以可抑制供給線 Z 之電壓降，更可抑制供給線 Z 及給電配線 90 的信號延遲。例如，假設在沒有給電配線 90 的情況下使顯示面板 1 大畫面化時，係有因供給線 Z 的電壓降而發生面內的發光強度不均一、及存在有不發光的有機 EL 元件 20 之虞。然而，本實施形態中，低電阻的給電配線 90 係與供給線 Z 導通，所以可抑制面內之發光強度的不均，更可消除不發光的有機 EL 元件 20。

又，上述實施形態中，在水平方向之綠色子畫素 Pg 的列與藍色子畫素 Pb 的列之間、選擇配線 89 係形成為突出，以與共通配線 91 同樣的共通配線突出的方式形成也可以。在該情況，共通配線之下未設置溝 35，共通配線係與掃描線 X 絕緣，與撥液性導電層 55 同樣的撥液性導電層被覆在其共通配線的表面，其共通配線係與對向電極 20c 導通。

[變形例 4]

又，上述實施形態中，信號線 Y 係從閘極層被圖案化者，信號線 Y 也可以是從汲極層被圖案化者。在此情況，掃描線 X 及供給線 Z 係成為從閘極層被圖案化者，信號線 Y 係成為比掃描線 X 及供給線 Z 還上層。

[變形例 5]

又，上述實施形態中，共通配線 91 係配置於在垂直方向相鄰之紅色子畫素 Pr 和綠色子畫素 Pg 之間，掃描線 X 及選擇配線 89 係配置於在垂直方向相鄰之綠色子畫素 Pg 和藍色子畫素 Pb 之間，供給線 Z 及給電配線 90 係配置在藍色子畫素 Pb 與相鄰之畫素 3 的紅色子畫素 Pr 之間，而在紅色子畫素 Pr 與綠色子畫素 Pg 之間係配置掃描線 X 及選擇配線 89，或者是配置供給線 Z 及給電配線 90 也可以，而在綠色子畫素 Pg 與藍色子畫素 Pb 之間係配置共通配線 91，或者是配置供給線 Z 及給電配線 90 也可以，而在藍色子畫素 Pb 與相鄰之畫素 3 的紅色子畫素 Pr 之間係配置共通配線 91，或者配置掃描線 X 及選擇配線 89 也可以。亦即，上述實施形態中，係以供給線 Z 及給電配線 90、掃描線 X 及選擇配線 89、掃

描線 X 及選擇配線 89 的順序作反覆配置，但非以此順序作配置亦可。

〔變形例 5〕

又，上述實施形態中，係在各列以紅色子畫素 Pr 之有機 EL 層 20b、綠色子畫素 Pg 之有機 EL 層 20b、藍色子畫素 Pb 之有機 EL 層 20b 的順序作反覆配置，但非以此順序作配置亦可。

又、將上述變形例作複數組合也可以。

【圖面之簡單說明】

【第 1 圖】顯示面板 1 之 4 畫素的畫素 3 之俯視圖。

【第 2 圖】顯示面板 1 之子畫素 P 的等價電路圖。

【第 3 圖】紅色子畫素 Pr 的電極之俯視圖。

【第 4 圖】綠色子畫素 Pg 的電極之俯視圖。

【第 5 圖】藍色子畫素 Pb 的電極之俯視圖。

【第 6 圖】第 3 圖～第 5 圖所示的面 VI－VI 之箭頭方向剖面圖。

【第 7 圖】顯示面板 1 的驅動方法說明用流程圖。

【第 8 圖】顯示面板 1 之其他的驅動方法說明用流程圖。

【第 9 圖】各子畫素之驅動電晶體 23 及有機 EL 元件 20 的電流-電壓特性之圖表。

【第 10 圖】32 吋的顯示面板 1 之給電配線 90 及共通配線 91 之各個最大電壓降與配線電阻係數 ρ /斷面積 S 之相關圖表。

【第 11 圖】32 吋的顯示面板 1 之給電配線 90 及共通配線

(2007 年 6 月 26 日修正)

十、申請專利範圍：

1. 一種顯示面板，係包含如下之構成：

在各畫素上設置具備有閘極、閘極絕緣膜、源極、及汲極的電晶體而成之電晶體陣列基板；

以突出於前述電晶體陣列基板的表面方式而形成且配置成相互平行之複數條配線；

於前述各配線之間、沿著前述各配線配置在前述電晶體陣列基板的表面且設置在各畫素上之複數個畫素電極；

成膜在前述各畫素電極上之發光層；及

疊層在前述發光層上之對向電極。

2. 如申請專利範圍第 1 項之顯示面板，其中

前述電晶體係具有：源極、汲極之一方為被連接至畫素電極的驅動電晶體；使前述驅動電晶體的源極-汲極間流通寫入電流之開關電晶體；在發光期間保持前述驅動電晶體的源極-閘極間之電壓的保持電晶體。

3. 如申請專利範圍第 2 項之顯示面板，其中

前述複數條配線係具有、連接於前述驅動電晶體的源極、汲極之他方的給電配線、用以選擇前述開關電晶體之選擇配線、及連接至前述對向電極之共通配線的至少任一者。

4. 如申請專利範圍第 3 項之顯示面板，其中

前述發光層係成膜於前述給電配線、前述選擇配線及前述共通配線當中之任意 2 個之間。

5.如申請專利範圍第3項或第4項之顯示面板，其中

前述複數條配線係為，將任意的順序並列之前述給電配線、
前述選擇配線及前述共通配線設為一組，而將此組作複數配置
而成。

6.如申請專利範圍第1項之顯示面板，其中

前述畫素係具有紅色畫素、綠色畫素及藍色畫素。

7.如申請專利範圍第6項之顯示面板，其中

前述畫素係為，將任意的順序並列之前述紅色畫素、前述綠
色畫素及前述藍色畫素設為一組，而將此組作複數配置而成。

8.如申請專利範圍第1項之顯示面板，其中

前述配線的厚度為 $1.31 \sim 6 \mu\text{m}$ 。

9.如申請專利範圍第1項之顯示面板，其中

前述配線之寬度為 $7.45 \sim 44 \mu\text{m}$ 。

10.如申請專利範圍第1項之顯示面板，其中

前述配線的電阻係數為 $2.1 \sim 9.6 \mu\Omega\text{cm}$ 。

11.如申請專利範圍第1項之顯示面板，其中

前述複數條配線係由不同於成為前述電晶體中之源極、汲極
的層及成為閘極的層之導電層所形成。

12.如申請專利範圍第1項之顯示面板，其中

前述複數條配線係由不同於成為前述畫素電極的層之導電
層所形成。

13.如申請專利範圍第1項之顯示面板，其中

前述複數條配線係比成為前述電晶體中之源極、汲極之層的
厚度還厚，比成為閘極之層的厚度還厚。

14.如申請專利範圍第1項之顯示面板，其中

前述複數條配線係比成爲前述畫素電極之層的厚度還厚。

15.一種顯示面板，係包含以下構成：

複數個畫素電極；

設置在前述複數個畫素電極之複數個發光層；

設置在前述複數個發光層之對向電極；

各自與前述複數個畫素電極連接之複數個驅動電晶體；

使前述複數個驅動電晶體的源極-汲極之間各自流通寫入電流之複數個開關電晶體；

將前述複數個驅動電晶體的源極-閘極間的電壓各自保持之複數個保持電晶體；

給電配線，係由不同於成爲前述複數個驅動電晶體、前述複數個開關電晶體及前述複數個保持電晶體中之源極、汲極及閘極的層之導電層所形成，且與前述複數個驅動電晶體之汲極連接；

用以選擇前述開關電晶體之選擇配線；及

連接至前述對向電極之共通配線。

16.如申請專利範圍第 15 項之顯示面板，其中

前述選擇配線係由不同於成爲前述複數個驅動電晶體、前述複數個開關電晶體及前述複數個保持電晶體中之源極、汲極的層及閘極的層之導電層所形成。

17.如申請專利範圍第 15 項或 16 項之顯示面板，其中

前述共通配線係由不同於成爲前述複數個驅動電晶體、前述複數個開關電晶體及前述複數個保持電晶體中之源極、汲極的層以及閘極的層之導電層所形成。

18.如申請專利範圍第 15 項之顯示面板，其中

前述給電配線、前述選擇配線及前述共通配線之至少一者比成為前述複數個驅動電晶體、前述複數個開關電晶體及前述複數個保持電晶體中之源極、汲極的層還厚、比成為閘極的層還厚。

19.如申請專利範圍第 15 項之顯示面板，其中

前述給電配線、前述選擇配線及前述共通配線之至少一者由不同於成為前述畫素電極的層之導電層所形成。

20.如申請專利範圍第 15 項之顯示面板，其中

前述給電配線、前述選擇配線及前述共通配線之至少一者比成為前述畫素電極的層之厚度還厚。

21.一種顯示面板，係包含以下構成：

複數個畫素電極；

設置在前述複數個畫素電極之複數個發光層；

設置在前述複數個發光層之對向電極；

各自與前述複數個畫素電極連接之複數個驅動電晶體；

使前述複數個驅動電晶體的源極-汲極間各自流通寫入電流之複數個開關電晶體；

各自保持前述複數個驅動電晶體的源極-閘極間之電壓的複數個保持電晶體；

選擇前述開關電晶體之選擇配線；

共通配線，係由不同於成為前述複數個驅動電晶體、前述複數個開關電晶體及前述複數個保持電晶體中之源極、汲極及閘極的層之導電層所形成且與前述對向電極連接；

給電配線，比前述共通配線還厚且係由不同於成為前述複數個驅動電晶體、前述複數個開關電晶體及前述複數個保持

電晶體中之源極、汲極及閘極的層之導電層所形成並與前述複數個驅動電晶體的汲極連接。

22.一種顯示面板，係包含以下構成：

在各畫素上設置具備有閘極、閘極絕緣膜、源極、及汲極的複數個電晶體而成之電晶體陣列基板；

設置在前述電晶體陣列基板之複數個畫素電極；

設置在第 1 列之前述複數個畫素電極上而發出第 1 顏色光之第 1 發光層；

設置在第 2 列之前述複數個畫素電極上而發出第 2 顏色光之第 2 發光層；

設置在第 3 列之前述複數個畫素電極上而發出第 3 顏色光之第 3 發光層；

設置在前述第 1、第 2 及第 3 發光層上之對向電極；

選擇配線，頭頂部為比前述第 1、第 2 及第 3 發光層還高，用以選擇前述複數個電晶體當中之至少 1 個；

共通配線，頭頂部為比前述第 1、第 2 及第 3 發光層還高而與前述對向電極連接；

給電配線，頭頂部為比前述第 1、第 2 及第 3 發光層還高而與前述複數個電晶體當中之連接到前述複數個畫素電極的電晶體相連接。

23.如申請專利範圍第 22 項之顯示面板，其中

前述第 1 發光層係由前述選擇配線、前述共通配線、前述給電配線之 2 個所包挾，

前述第 2 發光層係由與前述選擇配線、前述共通配線、前述給電配線當中之包挾有前述第 1 發光層的組合不同的 2 個

所包挾，

前述第 3 發光層係由與前述選擇配線、前述共通配線，前述給電配線當中之包挾有前述第 1 發光層的組合及包挾有前述第 2 發光層的組合不同的 2 個所包挾。

七、指定代表圖：

(一)本案指定代表圖為：第 1 圖。

(二)本代表圖之元件符號簡單說明：

1	顯示面板
3	畫素
4	信號線群
89	選擇配線
90	給電配線
91	共通配線
Pr	紅色子畫素
Pg	綠色子畫素
Pb	藍色子畫素
X	掃描線
Z	供給線
Yr、Yg、Yb	信號線

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：