



(12) 发明专利申请

(10) 申请公布号 CN 113772617 A

(43) 申请公布日 2021.12.10

(21) 申请号 202111061951.6

(22) 申请日 2021.09.10

(71) 申请人 上海无线电设备研究所  
地址 200233 上海市闵行区中春路1555号

(72) 发明人 张乐琦 马林星 周凯 卢振  
丁勇 苏坪 张翔 王继昇

(74) 专利代理机构 上海元好知识产权代理有限公司 31323  
代理人 张静洁 徐雯琼

(51) Int. Cl.  
B81B 7/00 (2006.01)  
B81B 7/02 (2006.01)

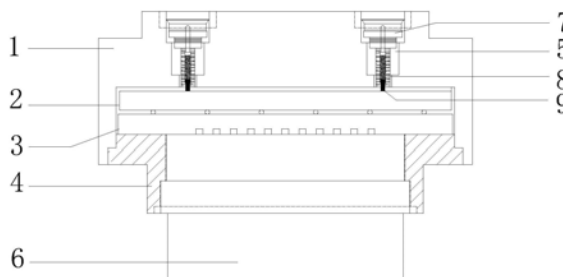
权利要求书2页 说明书6页 附图3页

(54) 发明名称

三维互联和散热一体化的微系统封装结构

(57) 摘要

本发明提供了一种三维互联和散热一体化的微系统封装结构,包括散热壳体、硅基组件、转接电路板、封装盖板和毛纽扣连接器;散热壳体与封装盖板连接形成一封闭腔体,用于容置彼此连接的硅基组件和转接电路板,硅基组件与散热壳体相连,转接电路板与封装盖板相连;毛纽扣连接器包括第一类和第二类;第一类贯穿散热壳体底壁与硅基组件相连,散热壳体内嵌有用于流通冷却液的流道;第二类贯穿封装盖板与转接电路板相连;硅基组件通过金属层、铜通孔、硅通孔和BGA焊球阵列封装实现毛纽扣连接器、转接电路板和硅基组件三者之间电学互联,毛纽扣连接器用于硅基组件与外界进行信号传输。该结构能够同时兼具高集成度、高导热效率、高实用性和高使用寿命。



1. 一种三维互联和散热一体化的微系统封装结构,其特征在于,包括散热壳体、硅基组件、转接电路板、封装盖板和毛纽扣连接器;

所述散热壳体与所述封装盖板连接形成一封闭腔体,所述封闭腔体用于容置彼此连接的所述硅基组件和所述转接电路板,其中,所述硅基组件与所述散热壳体相连,所述转接电路板与所述封装盖板相连;

所述毛纽扣连接器包括第一类毛纽扣连接器和第二类毛纽扣连接器;

所述第一类毛纽扣连接器贯穿所述散热壳体底壁与所述硅基组件相连,所述散热壳体内嵌有流道,所述流道用于流通冷却液;

所述第二类毛纽扣连接器贯穿所述封装盖板与所述转接电路板相连;

所述硅基组件通过金属层、铜通孔、硅通孔和BGA焊球阵列封装实现所述毛纽扣连接器、所述转接电路板和所述硅基组件三者之间电学互联,所述毛纽扣连接器用于所述硅基组件与外界进行信号传输。

2. 如权利要求1所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述第一类毛纽扣连接器包括第一毛纽扣射频同轴电连接器,所述第二类毛纽扣连接器包括第二毛纽扣射频同轴电连接器和毛纽扣多芯低频接插件,所述第一毛纽扣射频同轴电连接器和所述第二毛纽扣射频同轴电连接器用于外部射频微波信号传输,所述毛纽扣多芯低频接插件用于外部低频控制信号和电信号传输。

3. 如权利要求2所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述硅基组件包括相对的天线面和激励面,所述天线面上设置有射频收发口,用于与所述第一毛纽扣射频同轴电连接器连接,所述激励面通过BGA封装技术与所述转接电路板连接。

4. 如权利要求3所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述第一毛纽扣射频同轴电连接器包括彼此相连并分别位于两端的第一SMP射频连接器和第一毛纽扣端,以及内部填充介质,所述第一SMP射频连接器为外部射频微波信号接口,所述第一毛纽扣端与所述射频收发口弹性接触。

5. 如权利要求2所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述第二毛纽扣射频同轴电连接器包括彼此相连并分别位于两端的第二SMP射频连接器和第二毛纽扣端,以及内部填充介质,所述毛纽扣多芯低频接插件两端分别为低频J30J端和第三毛纽扣端,所述第二SMP射频连接器为外部射频微波信号接口,所述低频J30J端为外部低频控制信号和电信号接口,所述第二毛纽扣端和所述第三毛纽扣端与所述转接电路板上的焊盘弹性互连。

6. 如权利要求3所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述硅基组件内嵌有硅转接板,所述硅连接板包括贯穿其的硅通孔;

所述硅转接板一个端面上设置有多层介质层,所述介质层的上下表面均布置有多个铜布线金属,并且上下表面的铜布线金属通过层间的铜通孔互联,所述硅通孔一端连接上表面一铜布线金属;

所述硅转接板另一个端面作为所述硅基组件的所述天线面,所述硅通孔的另一端连接所述射频收发口。

7. 如权利要求6所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述介质层上表面布置的一个铜布线金属上的对应焊盘处通过纳米银浆粘接有功率放大器芯片,

所述功率放大器芯片还通过键合金丝与所述介质层上表面布置的铜布线金属上的其它焊盘相连。

8. 如权利要求2所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述散热壳体表面设置有呈阵列排布的多个第一射频开孔,所述流道穿过每两列所述第一射频开孔之间;

所述转接电路板包括相对的顶层金属层和底层金属层,所述顶层金属层设置有对应于所述激励面焊盘的BGA焊球,所述底层金属层上设置有与所述第二毛纽扣射频同轴电连接器和所述毛纽扣多芯低频接插件互连的焊盘;

所述封装盖板上设置有第二射频开孔和低频开孔,所述第二射频开孔用于固定所述第二毛纽扣射频同轴电连接器,所述低频开孔用于固定所述毛纽扣多芯低频接插件。

9. 如权利要求1所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述散热壳体采用热膨胀系数为 $7 \times 10^{-6}/^{\circ}\text{C}$ 的70%Si-Al高硅铝合金材料制成,所述转接电路板采用FR4印制电路板制成,所述封装盖板采用27%Si-Al高硅铝合金材料制成。

10. 如权利要求2所述的三维互联和散热一体化的微系统封装结构,其特征在于,所述硅基组件的天线面采用纳米银浆烧结在所述散热壳体上;所述硅基组件的激励面通过锡铅焊料焊接在所述转接电路板上;所述散热壳体通过激光封焊工艺与所述封装盖板气密封装。

## 三维互联和散热一体化的微系统封装结构

### 技术领域

[0001] 本发明涉及微系统三维互联与散热技术领域,具体为一种三维互联和散热一体化的微系统封装结构。

### 背景技术

[0002] 目前,武器装备电子系统的一体化、高集成化和微小型化是重要的发展趋势。在射频前端中采用微波多层板集成制造多芯片组件(MCM),或通过LTCC(Low Temperature Co-fired Ceramic)为代表的,基于传统厚、薄膜工艺的混合集成手段来实现三维互联,以及采用高温共烧陶瓷HTCC(High Temperature Co-fired Ceramic)、多层高精度BT类PCB等技术实现的射频微系统逐渐成为应用主流。

[0003] 近年来,得益于微电子工艺的发展,并随着体硅微加工工艺技术的发展,采用圆片级组装(WSA)构成超紧凑、超微型的有源子阵,在圆片工艺下实现无源片上集成(IPD)、片上高密度铜互联多层布线、TSV和圆片的键合,基于硅基MEMS(Micro-Electro-Mechanical System)的新工艺开发射频微系统成为一种新选择。

[0004] 对于射频微系统设计,散热问题一直是研究的重点,尤其在弹载相控阵雷达领域,热积聚效应严重制约了射频微系统大功率的发展,从而影响了雷达的探测距离。微系统三维集成的功率密度显著增加,系统中各类芯片、元件、互联、供电系统等紧密排列,热问题严重并与电磁问题相互耦合、相互影响,成为制约高密度集成系统工作性能的关键因素。

[0005] 射频微系统设计中,目前散热技术有以下几种,但以下几种都存在着各种各样的问题:

[0006] 1) 导热管,导热管形式多样,包括折叠式、循环式、振动式,但集成度不高。

[0007] 2) 喷淋散热,直接向热源喷雾散热,需要低压,实用性不高。

[0008] 3) 热电冷却,利用热电效应冷却,但导热效率较低。

[0009] 4) 微流道,采用气体或液体导热,效率高,但需与器件或基板制备工艺同步完成,专用性较高,工程使用性受限。

[0010] 因此,有必要提供一种射频微系统的设计,能够兼具高集成度、高导热效率、高实用性和高使用寿命。

### 发明内容

[0011] 本发明提供了一种三维互联和散热一体化的微系统封装结构,该结构能够同时兼具高集成度、高导热效率、高实用性和高使用寿命。

[0012] 为实现上述目的和其他相关目的,本发明提供了一种三维互联和散热一体化的微系统封装结构,包括散热壳体、硅基组件、转接电路板、封装盖板和毛纽扣连接器;

[0013] 所述散热壳体与所述封装盖板连接形成一封闭腔体,所述封闭腔体用于容置彼此连接的所述硅基组件和所述转接电路板,其中,所述硅基组件与所述散热壳体相连,所述转接电路板与所述封装盖板相连;

- [0014] 所述毛纽扣连接器包括第一类毛纽扣连接器和第二类毛纽扣连接器；
- [0015] 所述第一类毛纽扣连接器贯穿所述散热壳体底壁与所述硅基组件相连，所述散热壳体内嵌有流道，所述流道用于流通冷却液；
- [0016] 所述第二类毛纽扣连接器贯穿所述封装盖板与所述转接电路板相连；
- [0017] 所述硅基组件通过金属层、铜通孔、硅通孔和BGA焊球阵列封装实现所述毛纽扣连接器、所述转接电路板和所述硅基组件三者之间电学互联，所述毛纽扣连接器用于所述硅基组件与外界进行信号传输。
- [0018] 优选地，所述第一类毛纽扣连接器包括第一毛纽扣射频同轴电连接器，所述第二类毛纽扣连接器包括第二毛纽扣射频同轴电连接器和毛纽扣多芯低频接插件，所述第一毛纽扣射频同轴电连接器和所述第二毛纽扣射频同轴电连接器用于外部射频微波信号传输，所述毛纽扣多芯低频接插件用于外部低频控制信号和电信号传输。
- [0019] 优选地，所述硅基组件包括相对的天线面和激励面，所述天线面上设置有射频收发口，用于与所述第一毛纽扣射频同轴电连接器连接，所述激励面通过BGA封装技术与所述转接电路板连接。
- [0020] 优选地，所述第一毛纽扣射频同轴电连接器包括彼此相连并分别位于两端的第一SMP射频连接器和第一毛纽扣端，以及内部填充介质，所述第一SMP射频连接器为外部射频微波信号接口，所述第一毛纽扣端与所述射频收发口弹性接触。
- [0021] 优选地，所述第二毛纽扣射频同轴电连接器包括彼此相连并分别位于两端的第二SMP射频连接器和第二毛纽扣端，以及内部填充介质，所述毛纽扣多芯低频接插件两端分别为低频J30J端和第三毛纽扣端，所述第二SMP射频连接器为外部射频微波信号接口，所述低频J30J端为外部低频控制信号和电信号接口，所述第二毛纽扣端和所述第三毛纽扣端与所述转接电路板上的焊盘弹性互连。
- [0022] 优选地，所述硅基组件内嵌有硅转接板，所述硅连接板包括贯穿其的硅通孔；
- [0023] 所述硅转接板一个端面上设置有多层介质层，所述介质层的上下表面均布置有多个铜布线金属，并且上下表面的铜布线金属通过层间的铜通孔互联，所述硅通孔一端连接上表面一铜布线金属；
- [0024] 所述硅转接板另一个端面作为所述硅基组件的所述天线面，所述硅通孔的另一端连接所述射频收发口。
- [0025] 优选地，所述介质层上表面布置的一个铜布线金属上的对应焊盘处通过纳米银浆粘接有功率放大器芯片，所述功率放大器芯片还通过键合金丝与所述介质层上表面布置的铜布线金属上的其它焊盘相连。
- [0026] 优选地，所述散热壳体表面设置有呈阵列排布的多个第一射频开孔，所述流道穿过每两列所述第一射频开孔之间；
- [0027] 所述转接电路板包括相对的顶层金属层和底层金属层，所述顶层金属层设置有对应于所述激励面焊盘的BGA焊球，所述底层金属层上设置有与所述第二毛纽扣射频同轴电连接器和所述毛纽扣多芯低频接插件互连的焊盘；
- [0028] 所述封装盖板上设置有第二射频开孔和低频开孔，所述第二射频开孔用于固定所述第二毛纽扣射频同轴电连接器，所述低频开孔用于固定所述毛纽扣多芯低频接插件。
- [0029] 优选地，所述散热壳体采用热膨胀系数为 $7 \times 10^{-6}/^{\circ}\text{C}$ 的70%Si-Al高硅铝合金材

料制成,所述转接电路板采用FR4印制电路板制成,所述封装盖板采用27%Si-Al高硅铝合金材料制成。

[0030] 优选地,所述硅基组件的天线面采用纳米银浆烧结在所述散热壳体上;所述硅基组件的激励面通过锡铅焊料焊接在所述转接电路板上;所述散热壳体通过激光封焊工艺与所述封装盖板气密封装。

[0031] 综上所述,本发明作为射频微系统封装结构,采用模块式集成的方式实现,可通过扩展实现更大规模的阵列;并且,本发明可解决当前复杂组件中热膨胀系数不匹配的问题、工艺温度梯度无法满足装配要求的问题;最后,集微波组件信号三维互联传输和散热功能于一体,减小了系统体积。

## 附图说明

[0032] 图1为本发明一实施例提供的三维互联和散热一体化的微系统封装结构示意图;

[0033] 图2为本发明一实施例提供的三维互联和散热一体化的微系统封装结构中硅基组件示意图;

[0034] 图3为本发明一实施例提供的三维互联和散热一体化的微系统封装结构中硅转接板示意图;

[0035] 图4为本发明一实施例提供的三维互联和散热一体化的微系统封装结构中散热壳体示意图;

[0036] 图5为本发明一实施例提供的三维互联和散热一体化的微系统封装结构中转接电路板示意图;

[0037] 图6为本发明一实施例提供的三维互联和散热一体化的微系统封装结构中封装盖板示意图。

## 具体实施方式

[0038] 以下结合附图1-6和具体实施方式对本发明提出的三维互联和散热一体化的微系统封装结构作进一步详细说明。根据下面说明,本发明的优点和特征将更清楚。需要说明的是,附图采用非常简化的形式且均使用非精准的比例,仅用以方便、明晰地辅助说明本发明实施方式的目的。为了使本发明的目的、特征和优点能够更加明显易懂,请参阅附图。须知,本说明书所附图式所绘示的结构、比例、大小等,均仅用以配合说明书所揭示的内容,以供熟悉此技术的人士了解与阅读,并非用以限定本发明实施的限定条件,故不具技术上的实质意义,任何结构的修饰、比例关系的改变或大小的调整,在不影响本发明所能产生的功效及所能达成的目的下,均应仍落在本发明所揭示的技术内容能涵盖的范围内。

[0039] 需要说明的是,在本文中,诸如第一和第二等之类的关系术语仅仅用来将一个实体或者操作与另一个实体或操作区分开来,而不一定要求或者暗示这些实体或操作之间存在任何这种实际的关系或者顺序。而且,术语“包括”、“包含”或者其任何其他变体意在涵盖非排他性的包含,从而使得包括一系列要素的过程、方法、物品或者设备不仅包括那些要素,而且还包括没有明确列出的其他要素,或者是还包括为这种过程、方法、物品或者设备所固有的要素。在没有更多限制的情况下,由语句“包括一个……”限定的要素,并不排除在包括所述要素的过程、方法、物品或者设备中还存在另外的相同要素。

[0040] 在本发明的描述中,除非另有明确的规定和限定,术语“安装”、“相连”、“连接”、“固定”应做广义理解,例如,可以是固定连接,也可以是可拆卸连接,或成一体;可以是机械连接,也可以是电连接;可以是直接相连,也可以通过中间媒介间接相连,可以是两个元件内部的连通或两个元件的相互作用关系。对于本领域的普通技术人员而言,可以根据具体情况理解上述术语在本发明中的具体含义。

[0041] 在本发明中,除非另有明确的规定和限定,第一特征在第二特征之“上”或之“下”可以包括第一和第二特征直接接触,也可以包括第一和第二特征不是直接接触而是通过它们之间的另外的特征接触。而且,第一特征在第二特征“之上”、“上方”和“上面”包括第一特征在第二特征正上方和斜上方,或仅仅表示第一特征水平高度高于第二特征。第一特征在第二特征“之下”、“下方”和“下面”包括第一特征在第二特征正下方和斜下方,或仅仅表示第一特征水平高度小于第二特征。

[0042] 参阅图1,本发明一实施例提供了一种三维互联与散热一体化微系统封装结构,其包括如图1所示从上而下依次设置的散热壳体1、硅基组件2、转接电路板3和封装盖板4。所述散热壳体1与所述封装盖板4连接形成一封闭腔体,所述封闭腔体用于容置彼此连接的所述硅基组件2和所述转接电路板3,其中,所述硅基组件2设置于所述散热壳体1的内底面,所述转接电路板3与所述封装盖板4相连。所述散热壳体1上设置有贯穿所述散热壳体1底壁与所述硅基组件2连接的第一类毛纽扣连接器,此外,如图4所示,所述散热壳体1内嵌有流道22,所述流道22用于流通冷却液。所述封装盖板4上设置有贯穿所述封装盖板4与所述转接电路板3连接的第二类毛纽扣连接器。所述硅基组件2通过金属层、铜通孔、硅通孔(Through Silicon Via,TSV)和BGA焊球阵列封装13(Ball Grid Array)实现所述毛纽扣连接器、所述转接电路板3和所述硅基组件2三者之间电学互联,所述毛纽扣连接器用于所述硅基组件2与外界进行信号传输。该系统采用模块式集成的方式实现,可通过扩展实现更大规模的阵列,并且集微波组件信号三维互联传输和散热功能于一体。

[0043] 在本实施例中,参阅图1,设置于所述散热壳体1的所述第一类毛纽扣连接器包括第一毛纽扣射频同轴电连接器5,设置于所述封装盖板4的所述第二类毛纽扣连接器包括第二毛纽扣射频同轴电连接器和毛纽扣多芯低频接插件6。所述第一毛纽扣射频同轴电连接器5和所述第二毛纽扣射频同轴电连接器用于外部射频微波信号传输,所述毛纽扣多芯低频接插件6用于外部低频控制信号和电信号传输。毛纽扣是一种微系统常用的连接器,常被用于内导体的弹性连接,装在外导体上也可以辅助外导体连接,毛纽扣可实现多路信号同时传输,实现微系统密集化三维互联。

[0044] 在本实施例中,如图2所示,所述硅基组件2包括相对的天线面10和激励面12,所述天线面10上设置有射频收发口11,用于与所述第一毛纽扣射频同轴电连接器5连接,所述激励面12通过BGA焊球阵列封装13与所述转接电路板3连接。所述硅基组件2基于硅基MEMS工艺制备,本实施例中的所述硅基组件2的天线面10设有16个射频收发口11,其余部分为大面积金属,用于与所述散热壳体1互联接地,可通过所述散热壳体1进行散热,所述硅基组件2的激励面12为焊球阵列封装13。当然,本发明技术领域内的人员应该明白,所述射频收发口11的数量并不局限,BGA封装技术可以在有效提升集成度的同时保证满足大功耗的要求。

[0045] 在本实施例中,如图1所示,所述第一毛纽扣射频同轴电连接器5一般包括第一SMP射频连接器7、内部填充介质8和第一毛纽扣端9,所述第一SMP射频连接器7与所述第一毛纽扣

扣端9的中心接触件间弹性互连,所述第一SMP射频连接器7用于作为外部射频微波信号接口,所述第一毛纽扣端9与所述硅基组件2的天线口弹性接触。

[0046] 同理,设置于所述封装盖板4的所述第二毛纽扣射频同轴电连接器也包括第二SMP射频连接器、内部填充介质和第二毛纽扣端,所述第二SMP射频连接器用于作为外部射频微波信号接口,所述第二毛纽扣端与所述转接电路板3上的对应焊盘弹性互连。

[0047] 此外,设置于所述封装盖板4的还包括所述毛纽扣多芯低频接插件6,所述毛纽扣多芯低频接插件6的两端分别为低频J30J端和第二毛纽扣端,所述低频J30J端为外部低频控制信号和电信号接口,所述第二毛纽扣端与所述转接电路板3上的焊盘弹性互连。

[0048] 在本实施例中,所述硅基组件2内嵌有硅转接板14,如图3所示,所述硅转接板14包括贯穿所述硅转接板14的硅通孔15。所述硅转接板14的一个端面上设置有多层介质层,例如,本发明采用两层二氧化硅介质层16,每层二氧化硅介质层16上布置多个铜布线金属18,层间通过铜通孔17互联。所述硅转接板14内的硅通孔15采用盲孔的制造方式,直径为 $20\mu\text{m}$ ,孔深 $200\mu\text{m}$ ,深宽比为10:1,内部电镀实心铜,经测试,单个硅通孔15的传输损耗小于 $0.13\text{dB}@10\text{GHz}$ 。硅通孔技术是一项高密度互连封装技术,正在逐渐取代目前工艺比较成熟的引线键合技术,被认为是第四代封装技术,本发明采用硅通孔技术可以有效提成系统的集成度。

[0049] 此外,所述硅基组件2内设置有功率放大器芯片19,其采用纳米银浆粘接在所述硅转接板14上的最上层铜布线金属18上的对应焊盘处,所述功率放大器芯片19输出的射频信号经键合金丝20传输至所述铜布线金属18上的另一焊盘,经铜通孔17、硅通孔15传输至所述射频收发口11。并且,所述功率放大器芯片19产生的热量经铜通孔17阵列、硅通孔15阵列、纳米银颗粒烧结互连焊点传导至所述散热壳体1后,利用所述散热壳体1内的冷却液带走硅基组件的热量,保障所述功率放大器芯片19的正常稳定工作,该设置有效提升了本发明提供的系统的散热性能。

[0050] 在本实施例中,所述散热壳体1采用热膨胀系数为 $7\times 10^{-6}/^{\circ}\text{C}$ 左右的70%Si-Al高硅铝合金材料制备,表面设置有16个用于焊接所述第一毛纽扣射频同轴电连接器5的射频开孔21,如图4所示,所述射频开孔21孔与孔中心间距为二分之一波长,以阵列形式排布设置在所述散热壳体1上,形成 $4\times 4$ 的矩形阵列。

[0051] 此外,如图4,所述流道22与用于焊接所述第一毛纽扣射频同轴电连接器5的射频开孔21间隔设置,所述流道22两端设有冷却液入口23与冷却液出口24。为进一步提升散热效率,所述流道22设为S型,截面设为矩形,路径平行于每一列射频开孔21,沿矩阵阵列的每一列之间的间隔,延伸至最后一个射频开孔21时弯曲并进入下一列之间的间隔。

[0052] 在本实施例中,如图5所示,所述转接电路板3可采用FR4印制电路板,所述转接电路板3的顶层金属层25上设置有对应于所述硅基组件2的激励面12焊盘的BGA焊球,底层金属层27上设置有与毛纽扣多芯低频接插件6互连的焊盘。

[0053] 在本实施例中,如图6所示,所述封装盖板4可采用27%Si-Al高硅铝合金材料制备,内部设置有4个用于焊接所述第二毛纽扣射频同轴电连接器的射频开孔21和4个低频开孔28,用于实现毛纽扣射频同轴电连接器5及毛纽扣多芯低频接插件6的焊接,当然,数量并不局限。

[0054] 本发明的优点在于:

[0055] 1、本发明中采用的70%Si-Al高硅铝合金材料热膨胀系数为 $7 \times 10^{-6}/^{\circ}\text{C}$ 左右,更为贴近Si芯片(热膨胀系数为 $4.1 \times 10^{-6}/^{\circ}\text{C}$ )的热膨胀系数,采用其制备散热壳体,可以减少硅基组件与金属间的内应力,提高产品的可靠性,延长产品使用寿命。

[0056] 2、本发明中采用纳米银胶作为芯片与硅转接板、散热壳体与硅基组件之间的粘接材料,其相比其他焊料,可在较低温度条件下完成功率芯片的装配,同时其优良的导电导热性、高粘结强度、高稳定性以及低温固化高温服役的特点可解决当前复杂组件和模块类产品中多元器件烧结的难题以及工艺温度梯度无法满足装配要求的问题。

[0057] 3、本发明中采用的毛纽扣电连接器烧结在散热壳体、封装盖板内,传输冷却液流道设置于散热壳体中,集微波组件信号三维互联传输和散热功能于一体,减小了系统体积,并通过激光封焊实现了整个结构的气密性,提高产品的可靠性,延长产品使用寿命。

[0058] 4、本发明采用高深宽比硅通孔,内部电镀实心铜,在降低射频传输损耗的同时增加了硅基组件内的硅通孔密度,提高了散热效率。

[0059] 尽管本发明的内容已经通过上述优选实施例作了详细介绍,但应当认识到上述的描述不应被认为是对本发明的限制。在本领域技术人员阅读了上述内容后,对于本发明的多种修改和替代都将是显而易见的。因此,本发明的保护范围应由所附的权利要求来限定。

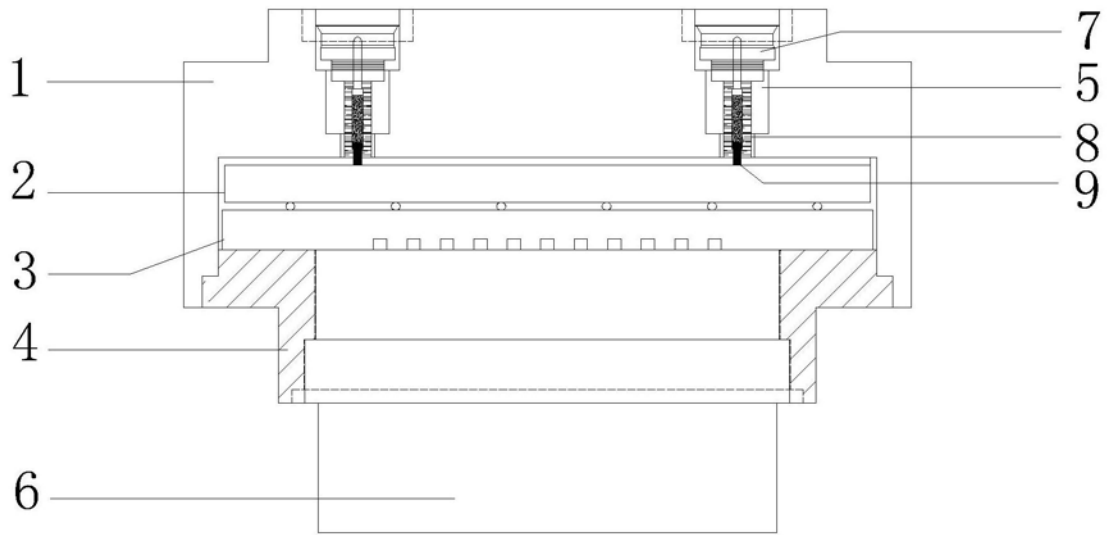


图1

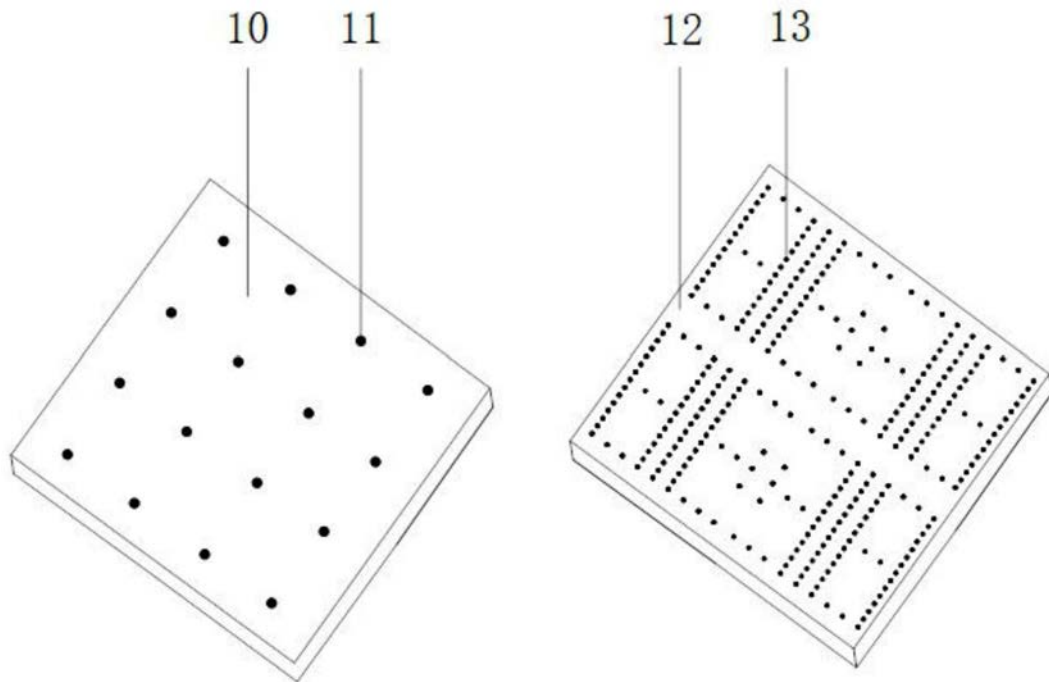


图2

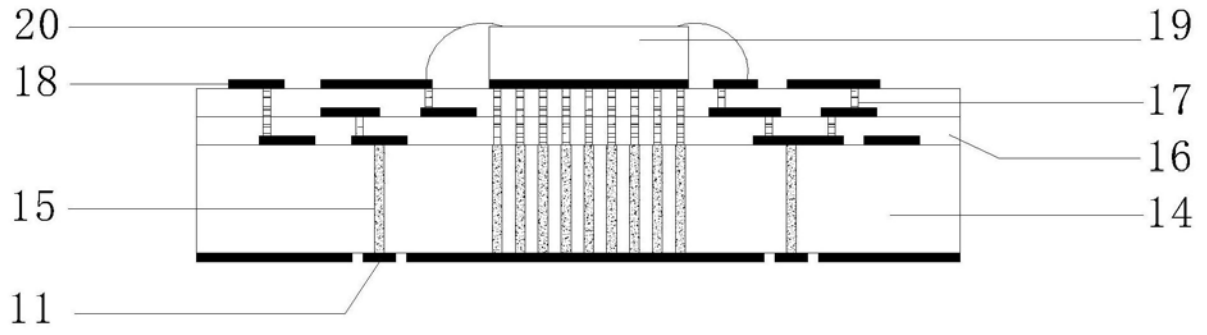


图3

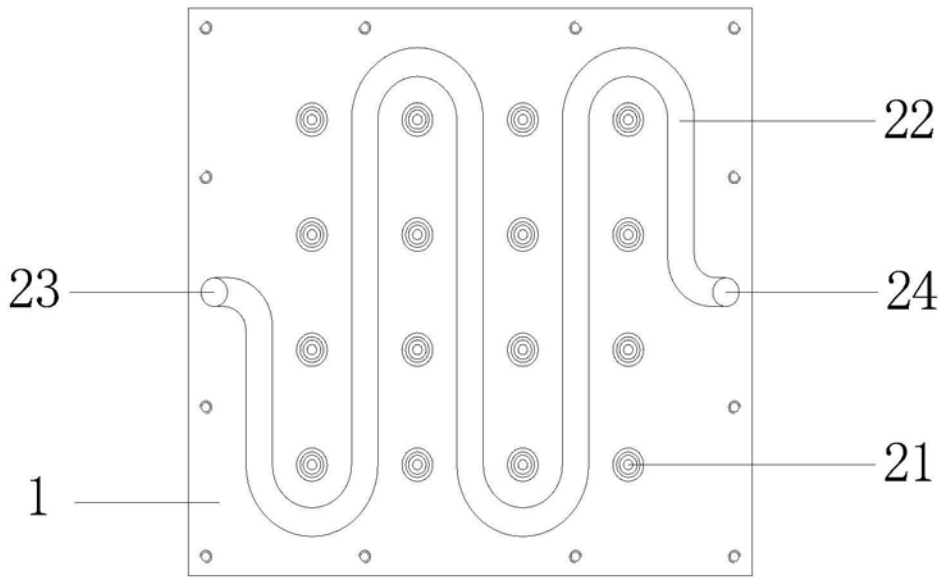


图4

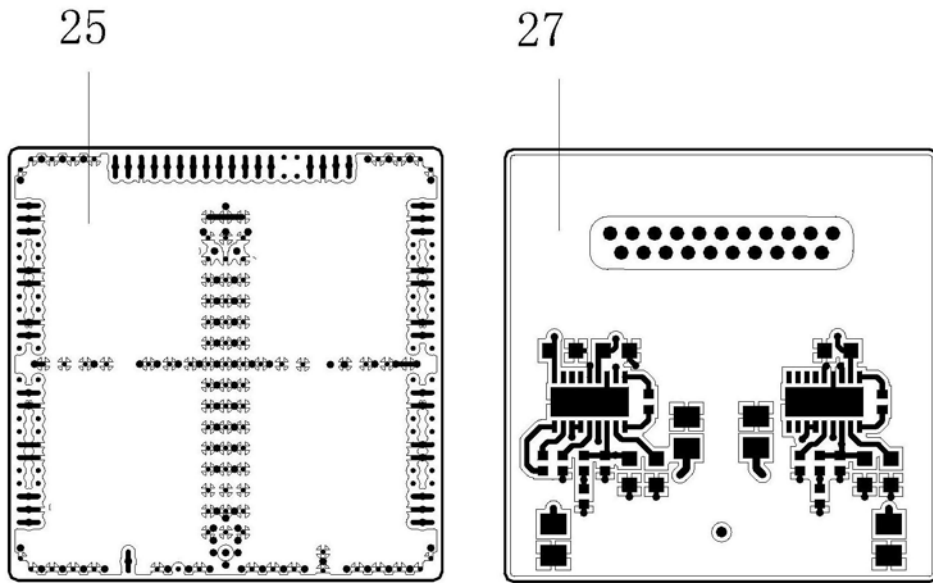


图5

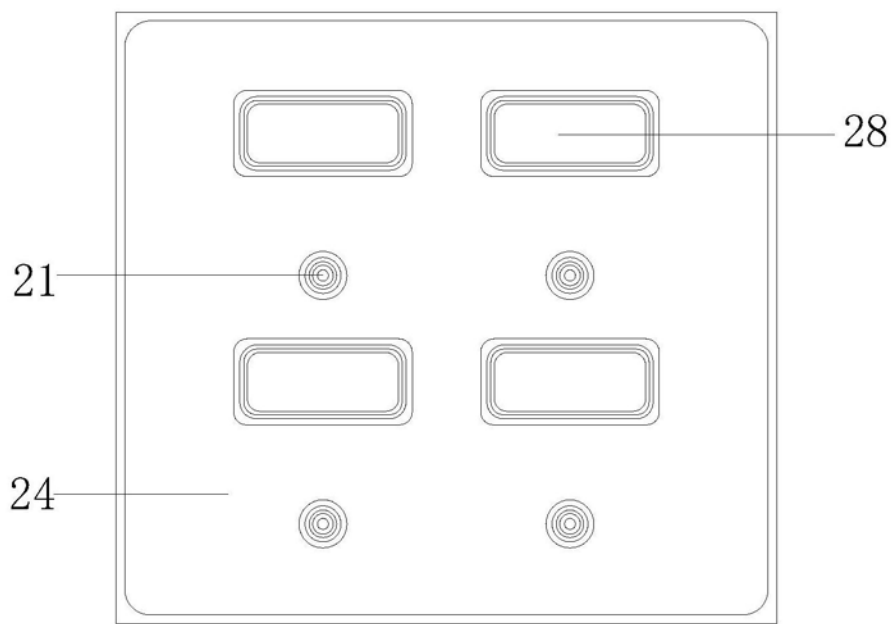


图6