



등록특허 10-2369400



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2022년03월04일  
(11) 등록번호 10-2369400  
(24) 등록일자 2022년02월25일

- (51) 국제특허분류(Int. Cl.)  
*H01L 27/146* (2006.01) *H04N 5/357* (2011.01)  
*H04N 5/369* (2011.01) *H04N 5/374* (2011.01)
- (52) CPC특허분류  
*HO1L 27/14609* (2013.01)  
*HO1L 27/14612* (2013.01)
- (21) 출원번호 10-2016-7021504
- (22) 출원일자(국제) 2015년02월17일  
심사청구일자 2020년01월09일
- (85) 번역문제출일자 2016년08월05일
- (65) 공개번호 10-2016-0125954
- (43) 공개일자 2016년11월01일
- (86) 국제출원번호 PCT/JP2015/000720
- (87) 국제공개번호 WO 2015/129197  
국제공개일자 2015년09월03일

(30) 우선권주장  
JP-P-2014-034369 2014년02월25일 일본(JP)

(56) 선행기술조사문헌  
KR1020090105871 A\*  
JP2009253559 A  
JP2007129288 A  
JP2009268083 A

\*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 17 항

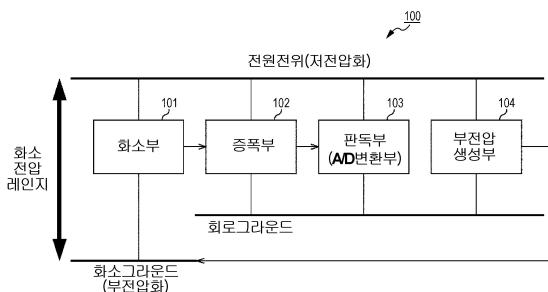
심사관 : 심병로

(54) 발명의 명칭 **활상 소자 및 활상 장치**

**(57) 요 약**

활상 소자는 화소 영역에 형성되고 광을 전하로 변환하는 광전 변환부를 구비한다. 또한, 활상 소자는 상기 화소 영역에 형성되고 상기 광전 변환부로부터 전하를 전송하는 트랜지스터를 포함한다. 상기 광전 변환부는 부전위를 갖는 상기 화소 영역의 웰에 접속될 수 있다.

**대 표 도**



(52) CPC특허분류

*H01L 27/14627* (2013.01)

*H01L 27/14643* (2013.01)

*H04N 5/357* (2013.01)

*H04N 5/3698* (2013.01)

*H04N 5/374* (2019.01)

(72) 발명자

**마츠모토 시즈노리**

일본국 카나가와현 아쓰기시 오카다 4-16-1 소니  
엘에스아이 디자인 가부시키가이샤 내

**하루타 츠토무**

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사  
내

---

**요시카와 레이**

일본국 도쿄도 미나토쿠 코난 1-7-1 소니 주식회사  
내

## 명세서

### 청구범위

#### 청구항 1

광을 전하로 변환하고 부전위를 갖는 제1 웨에 연결되는 광전 변환부와,  
상기 광전 변환부로부터 전하를 전송하는 트랜지스터를 구비하는 화소 영역을 포함하고,  
상기 화소 영역의 상기 제1 웨의 상기 부전위와 다른 전위를 갖는 제2 웨 및 상기 부전위를 제공하는 부전압  
생성부를 구비하는 주변 회로 영역을 포함하는 것을 특징으로 하는 활상 소자.

#### 청구항 2

제1항에 있어서,  
스위치를 더 구비하고,  
제1의 구성에서는, 상기 스위치는 상기 트랜지스터의 게이트를 전원에 접속시키고,  
제2의 구성에서는, 상기 스위치는 상기 트랜지스터의 상기 게이트를 상기 화소 영역의 부전위와 다른 부전위에  
접속시키는 것을 특징으로 하는 활상 소자.

#### 청구항 3

제2항에 있어서,  
상기 화소 영역의 상기 부전위는, 상기 트랜지스터의 상기 게이트의 상기 부전위와 상기 전원의 전위 사이인 것  
을 특징으로 하는 활상 소자.

#### 청구항 4

삭제

#### 청구항 5

제2항에 있어서,  
상기 부전압 생성부는, 상기 트랜지스터의 상기 게이트의 부전위 및 상기 전원의 전위와 다른 전위를 갖는 회로  
그라운드에 접속되는 것을 특징으로 하는 활상 소자.

#### 청구항 6

제2항에 있어서,  
상기 광전 변환부로부터 전송된 전하의 양에 따라 전압을 생성하는 플로팅 디퓨전 영역과,  
상기 플로팅 디퓨전 영역을 리셋하는 리셋 트랜지스터와,  
상기 플로팅 디퓨전 영역 및 화소 신호선에 접속되고, 상기 플로팅 디퓨전 영역의 전위를 증폭하는 증폭 트랜지스터를 더 구비하는 것을 특징으로 하는 활상 소자.

#### 청구항 7

제6항에 있어서,  
상기 트랜지스터, 상기 리셋 트랜지스터 및 상기 증폭 트랜지스터 중 하나 이상의 웨은, 상기 제1 웨에 접속되  
는 것을 특징으로 하는 활상 소자.

#### 청구항 8

제1항에 있어서,

상기 트랜지스터의 웰은 상기 제1 웰에 접속되는 것을 특징으로 하는 촬상 소자.

#### 청구항 9

삭제

#### 청구항 10

제1항에 있어서,

상기 화소 영역은 제1의 반도체 기판에 형성되어 있고, 상기 주변 회로 영역은 제2의 반도체 기판에 형성되어 있는 것을 특징으로 하는 촬상 소자.

#### 청구항 11

제10항에 있어서,

상기 제1항의 반도체 기판 및 상기 제2의 반도체 기판은 다층 구조를 형성하는 것을 특징으로 하는 촬상 소자.

#### 청구항 12

하나 이상의 렌즈를 갖는 광학부와,

A/D 변환부와,

화소 영역에 형성되고 2차원 매트릭스로 배열된 복수의 단위화소를 포함하는 이미지 센서부를 포함하고,

상기 복수의 단위화소의 각각의 단위화소는 광을 전하로 변환하는 광전 변환부를 구비하는 화소 영역을 포함하며,

광을 전하로 변환하고 부전위를 갖는 제1 웰에 연결되는 광전 변환부와,

상기 광전 변환부로부터 전하를 전송하는 트랜지스터를 포함하고,

상기 화소 영역의 상기 제1 웰의 상기 부전위와 다른 전위를 갖는 제2 웰 및 상기 부전위를 제공하는 부전압 생성부를 구비하는 주변 회로 영역을 포함하는 것을 특징으로 하는 전자 기기.

#### 청구항 13

제12항에 있어서,

스위치를 더 구비하고,

제1의 구성에서는, 상기 스위치는 상기 트랜지스터의 게이트를 전원에 접속시키고,

제2의 구성에서는, 상기 스위치는 상기 트랜지스터의 상기 게이트를 상기 화소 영역의 부전위와 다른 부전위에 접속시키는 것을 특징으로 하는 전자 기기.

#### 청구항 14

제13항에 있어서,

상기 화소 영역의 부전위는, 상기 트랜지스터의 상기 게이트의 상기 부전위와 상기 전원의 전위 사이인 것을 특징으로 하는 전자 기기.

#### 청구항 15

삭제

#### 청구항 16

제13항에 있어서,

상기 부전압 생성부는, 상기 트랜지스터의 상기 게이트의 부전위 및 상기 전원의 전위와 다른 전위를 갖는 회로

그라운드에 접속되는 것을 특징으로 하는 전자 기기.

### 청구항 17

제13항에 있어서,

상기 광전 변환부로부터 전송된 전하의 양에 따라 전압을 생성하는 플로팅 디퓨전 영역과,

상기 플로팅 디퓨전 영역을 리셋하는 리셋 트랜지스터와,

상기 플로팅 디퓨전 영역 및 화소 신호선에 접속되고, 상기 플로팅 디퓨전 영역의 전위를 증폭하는 증폭 트랜지스터를 더 구비하는 것을 특징으로 하는 전자 기기.

### 청구항 18

제17항에 있어서,

상기 트랜지스터, 상기 리셋 트랜지스터 및 상기 증폭 트랜지스터 중 하나 이상의 웨일은, 상기 제1 웨일에 접속되는 것을 특징으로 하는 전자 기기.

### 청구항 19

제12항에 있어서,

상기 트랜지스터의 웨일은 상기 제1 웨일에 접속되는 것을 특징으로 하는 전자 기기.

### 청구항 20

부전위를 갖는 화소 영역의 웨일에 접속되고 광을 전하로 변환하는 광전 변환부와,

상기 광전 변환부로부터 전송된 전하의 양에 따라 전압을 생성하는 플로팅 디퓨전 영역과,

상기 플로팅 디퓨전 영역에 축적된 전하의 양을 초기화하는 리셋 트랜지스터와,

전하를 상기 광전 변환부로부터 상기 플로팅 디퓨전 영역으로 전송하는 판독 트랜지스터와,

부전압 생성부 및

스위치를 구비하고,

제1의 구성에서는, 상기 스위치는 상기 판독 트랜지스터의 게이트를 공통의 전원 전위에 전기적으로 접속시키고,

제2의 구성에서는, 상기 스위치는 상기 판독 트랜지스터의 상기 게이트를 상기 공통의 전원 전위 및 상기 화소 영역의 부전압 생성부에 의해 제공되는 부전위보다 낮은 상기 부전압 생성부에 의한 부전위에 전기적으로 접속시키는 것을 특징으로 하는 활상 소자.

## 발명의 설명

### 기술 분야

[0001]

본 기술은, 활상 소자 및 활상 장치에 관한 것으로, 특히, 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있도록 한 활상 소자 및 활상 장치에 관한 것이다.

[0002]

<관련 출원의 상호 참조>

[0003]

본 출원은 2014년 2월 25일에 출원된 일본 우선권 특허출원 JP2014-034369의 이익을 주장하고, 그 전체 내용은 본원에 참고로서 인용된다.

### 배경 기술

[0004]

근래, 제조 기술의 향상과 함께, 전자 기기나 전자 회로에서, 소형화 · 저소비 전력화가 진행되고 있고, 활상 소자에서도 저소비 전력화의 요구가 높아지고 있다.

[0005]

그러나, 활상 소자인 경우, 저소비 전력화 실현을 위해, 단지 전원 전위를 저전위화하면, 화소 특성도

변화하고, 판독된 화상의 화질이 대폭적으로 저감하여 버릴 우려가 있다. 그래서, 광전 변환을 행하는 수광 소자를 부전원(負電源)에 접속함에 의해, 노이즈를 저감하고, 또한, 저전압 구동에 적합하도록 하는 것이 고려되었다(예를 들면, 특히 문헌 1 참조).

## 선행기술문헌

### 특허문헌

[0006] (특허문헌 0001) 일본 특개2009-117613호 공보

### 발명의 내용

#### 해결하려는 과제

[0007] 그러나, 특히 문헌 1에 기재된 구성에서는, 화소 내의 각 트랜지스터의 동작 특성이, 수광 소자의 그라운드 전위를 0V로 하는 경우로부터 대폭적으로 변화하여 버린다. 또한, 화소 내의 트랜지스터로서, 디플레이션형의 트랜지스터를 이용할 필요가 있다. 따라서 이 특허 문헌 1에 기재된 구성을 설계하는 경우, 수광 소자의 그라운드 전위가 0V인 경우의 트랜지스터의 동작 특성을 이용할 수가 없기 때문에, 화소 특성이 최적이 되도록 각 트랜지스터의 동작 특성을 다시 설계해야 하였다. 그 때문에, 번잡한 작업이 필요하고, 또한, 화질의 저감의 억제를 실현할 수 있는 보증이 없었다.

[0008] 본 기술은, 이와 같은 상황을 감안하여 제안된 것으로, 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있도록 하는 것을 목적으로 한다.

#### 과제의 해결 수단

[0009] 본 기술의 활상 소자는, 입사광을 광전 변환하는 광전 변환부와, 상기 광전 변환부에 축적되는 전하의 전송을 제어하는 트랜지스터가 단위화소로서 웨일(上)에 형성되는 화소 영역을 포함하고, 상기 광전 변환부는, 상기 화소 영역의 웨일 전위에 접속되고, 상기 화소 영역의 웨일 전위는, 부전위(負電位)로 설정된다.

[0010] 상기 화소 영역 외에, 상기 단위화소로부터 상기 전하가 신호로서 전송되는 회로가 형성되는 주변 회로 영역을 또한 구비하고, 상기 화소 영역의 웨일 전위는, 상기 주변 회로 영역의 웨일 전위보다도 저전위로 설정되도록 할 수 있다.

[0011] 상기 광전 변환부 및 상기 트랜지스터를 포함하는 회로의 전원 전위는, 상기 주변 회로 영역의 상기 회로의 전원 전위와 동전위로 설정되도록 할 수 있다.

[0012] 상기 회로는, 상기 단위화소로부터 전송되는 상기 신호를 A/D 변환하는 A/D 변환부를 포함할 수 있다.

[0013] 서로 중첩되는 또는 적층되는 복수의 반도체 기판을 포함하며, 상기 화소 영역과 상기 주변 회로 영역은, 서로 다른 상기 반도체 기판에 형성되도록 할 수 있다.

[0014] 상기 주변 회로 영역에, 상기 화소 영역의 웨일 전위를 생성하는 부전위 생성부를 또한 포함할 수 있다.

[0015] 상기 광전 변환부는, 상기 화소 영역의 웨일 전위에 접속되는 포토 다이오드; 상기 포토 다이오드로부터의 판독을 제어하는 판독 트랜지스터; 상기 포토 다이오드로부터 판독된 전하가 전송되는 플로팅 디퓨전을 리셋하는 리셋 트랜지스터; 상기 플로팅 디퓨전의 전위를 증폭하는 증폭 트랜지스터; 및 상기 증폭 트랜지스터로부터 출력되는 신호의 전송을 제어하는 셀렉트 트랜지스터를 포함할 수 있다.

[0016] 상기 판독 트랜지스터의 오프시에, 상기 판독 트랜지스터의 게이트 전위는, 상기 화소 영역의 웨일 전위보다도 저전위로 설정되도록 할 수 있다.

[0017] 상기 주변 회로 영역에, 상기 판독 트랜지스터의 오프시의 상기 게이트 전위를 생성하는 부전위 생성부를 또한 포함할 수 있다.

[0018] 본 기술의 활상 장치는, 입사광을 광전 변환하는 광전 변환부와, 상기 광전 변환부에 축적되는 전하의 전송을 제어하는 트랜지스터가 단위화소로서 웨일에 형성되는 화소 영역을 포함하고, 상기 광전 변환부는, 상기 화소 영역의 웨일 전위에 접속되고, 상기 화소 영역의 웨일 전위는, 부전위로 설정되는 활상 소자와, 피사체의 화상을 화

상 처리하는 화상 처리부를 포함한다.

[0019] 본 기술의 한 측면에서는, 활상 소자에서, 입사광을 광전 변환하는 광전 변환부와, 광전 변환부에 축적되는 전하의 전송을 제어하는 트랜지스터가 단위화소로서 화소 영역의 웨일상에 형성된다. 광전 변환부는, 화소 영역의 웨일 전위에 접속되고, 그 화소 영역의 웨일 전위는, 부전위로 설정된다.

[0020] 본 기술의 다른 측면에서는, 활상 장치에서, 입사광을 광전 변환하는 광전 변환부와, 광전 변환부에 축적되는 전하의 전송을 제어하는 트랜지스터가 단위화소로서 화소 영역의 웨일상에 형성된다. 광전 변환부는, 화소 영역의 웨일 전위에 접속되고, 그 화소 영역의 웨일 전위는, 부전위로 설정된다. 그 화소 영역에서 얻어진 피사체의 화상이 화상 처리된다.

[0021] 본 개시의 또 다른 측면의 활상 소자를 제공한다. 활상 소자는, 화소 영역에 형성되고 광을 전하로 변환하는 광전 변환부와, 상기 화소 영역에 형성되고 상기 광전 변환부로부터 전하를 전송하는 트랜지스터를 포함할 수 있다. 상기 광전 변환부는 부전위를 갖는 상기 화소 영역의 웨일에 접속될 수 있다.

[0022] 본 개시의 또 다른 측면의 전자 기기를 제공한다. 전자 기기는, 하나 이상의 렌즈를 갖는 광학부, A/D 변환부, 및 화소 영역에 형성되고 2차원 매트릭스로 배열된 복수의 단위화소를 포함하는 이미지 센서부를 포함할 수 있다. 상기 복수의 단위화소의 각각의 단위화소는, 상기 화소 영역에 형성되고 광을 전하로 변환하는 광전 변환부와, 상기 화소 영역에 형성되고 상기 광전 변환부로부터 전하를 전송하는 트랜지스터를 포함할 수 있다. 상기 광전 변환부는 부전위를 갖는 상기 화소 영역의 웨일에 접속될 수 있다.

[0023] 본 개시의 또 다른 측면의 활상 소자를 제공한다. 활상 소자는, 부전위를 갖는 화소 영역의 웨일에 접속되고 광을 전하로 변환하는 광전 변환부와, 상기 광전 변환부로부터 전송된 전하의 양에 따라 전압을 생성하는 플로팅 디퓨전 영역과, 상기 플로팅 디퓨전 영역에 축적된 전하의 양을 초기화하는 리셋 트랜지스터와, 전하를 상기 광전 변환부로부터 상기 플로팅 디퓨전 영역으로 전송하는 판독 트랜지스터와, 부전압 생성부, 및 스위치를 포함하고, 제1의 구성에서는, 상기 스위치는 상기 판독 트랜지스터의 게이트를 공통의 전원 전위에 전기적으로 접속시키고, 제2의 구성에서는, 상기 스위치는 상기 판독 트랜지스터의 상기 게이트를 상기 공통의 전원 전위 및 상기 화소 영역의 부전위보다 낮은 상기 부전압 생성부에 의한 부전위에 전기적으로 접속시킨다.

### 발명의 효과

[0024] 본 기술에 의하면, 신호를 처리할 수 있다. 또한 본 기술에 의하면, 고속화 또는 고분해능화 또는 그 양방을 보다 용이하게 행할 수 있다.

### 도면의 간단한 설명

[0025] 도 1은 활상 소자의 주된 구성례를 도시하는 도면.

도 2는 활상 소자의 다른 구성례를 도시하는 도면.

도 3은 각 전위의 예를 도시하는 도면.

도 4는 도 3인 경우의 포텐셜의 예를 도시하는 도면.

도 5는 각 전위의 다른 예를 도시하는 도면.

도 6은 도 5인 경우의 포텐셜의 예를 도시하는 도면.

도 7은 활상 소자의 또 다른 구성례를 도시하는 도면.

도 8은 활상 소자의 또 다른 구성례를 도시하는 도면.

도 9는 부전압 생성부의 예를 도시하는 도면.

도 10은 부전압 생성부의 다른 예를 도시하는 도면.

도 11은 각 전위의 또 다른 예를 도시하는 도면.

도 12는 도 11인 경우의 포텐셜의 예를 도시하는 도면.

도 13은 활상 소자의 또 다른 구성례를 도시하는 도면.

도 14는 도 13인 경우의 회로례를 도시하는 도면.

도 15는 활상 장치의 주된 구성례를 도시하는 도면.

### 발명을 실시하기 위한 구체적인 내용

- [0026] 이하, 본 개시를 실시하기 위한 형태(이하 실시의 형태라고 한다)에 관해 설명한다. 또한, 설명은 이하의 순서로 행한다.
- [0027] 1. 전원 전위의 저전위화(低電位化)
- [0028] 2. 제1의 실시의 형태(활상 소자)
- [0029] 3. 제2의 실시의 형태(활상 소자)
- [0030] 4. 제3의 실시의 형태(활상 소자)
- [0031] 5. 제4의 실시의 형태(활상 장치)
- [0032] <1. 전원 전위의 저전위화>
- [0033] <저전위화와 화소 특성>
- [0034] 근래, 제조 기술의 향상과 함께, 전자 기기나 정보 처리 장치 등의 소형화·저소비 전력화가 진행되고 있고, 그에 수반하여, 그 내부 등에 마련되는 전자 회로에 대해서도 소형화·저소비 전력화가 진행되고 있다. 마찬가지로, 그들에 마련되는 활상 소자에서도 저소비 전력화의 요구가 높아지고 있다.
- [0035] 도 1은, 활상 소자의 구성의 일부의 예를 도시하는 도면이다. 도 1에 도시되는 바와 같이 활상 소자(10)에서, 화소부(11)는, 입사광을 광전 변환하여 전기 신호를 증폭부(12)에 공급하고, 증폭부(12)는, 화소부(11)로부터 공급되는 전기 신호를 증폭하여 판독부(13)에 공급하고, 판독부(13)는, 증폭부(12)에서 증폭된 전기 신호를 A/D 변환하여 화상 데이터로서 판독한다. 예를 들면, 화소부(11)는, 포토 다이오드나 트랜ジ스터 등을 가지며, 증폭부(12)는, 트랜ジ스터 등을 가지며, 단위화소로서 화소 영역에 형성된다. 판독부(13)는, A/D 변환부 등을 가지며, 화소 영역의 주변 회로로서, 화소 영역 외(주변 회로 영역)에 형성된다.
- [0036] 도 1에 도시되는 바와 같이 화소부(11) 내지 판독부(13)는, 공통의 전원 전위와 그라운드 전위를 갖는다. 즉, 화소부(11)의 그라운드(이하, 화소 그라운드라고도 칭한다)의 전위와, 증폭부(12) 및 판독부(13)의 그라운드(이하, 회로 그라운드라고도 칭한다)의 전위는, 동전위이다.
- [0037] 이와 같은 구성의 활상 소자(10)에서는, 일반적으로, 증폭부(12)나 A/D 변환부 등을 갖는 판독부(13)의 소비 전력이 크다. 그래서, 이들의 소비 전력을 저감시키기 위해, 예를 들면, 전원 전위를 내리면(저전위화하면), 화소부(11)의 전원 전위도 내려가기(화소 전압 레인지가 좁아지기) 때문에, 포화 전자수( $Q_s$ )나 전하 전송 완전성 등의 화소의 특성이 대폭적으로 열화되어 버려, 활상 소자(10)에서 얻어지는 화상 데이터의 화질(畫質)이 저감할 우려가 있다.
- [0038] <게이트 전위의 부전위화>
- [0039] 그런데, 단위화소에서, 포토 다이오드로부터의 전하의 판독을 제어하는 판독 트랜ジ스터의 오프시의 게이트 전위를 부전위로 하도록 하여, 노이즈의 발생을 억제하는 방법이 있다.
- [0040] 그 경우의 활상 소자의 일부의 구성례를 도 2에 도시한다. 도 2에 도시되는 바와 같이 활상 소자(20)인 경우, 피사체로부터의 입사광은 포토 다이오드(PD)(21)에서 광전 변환되고, 전하로서 축적된다. 판독 트랜ジ스터(22)는, 그 포토 다이오드(21)로부터의 전하의 판독을 제어한다. 판독 트랜ジ스터(22)를 통하여 판독된 전하는, 플로팅 디퓨전(FD)에 공급된다. 리셋 트랜ジ스터(23)는, 그 플로팅 디퓨전을 리셋한다. 플로팅 디퓨전의 전하는, 증폭 트랜ジ스터(24)에 의해 신호로서 증폭되고, 셀렉트 트랜ジ스터(25)를 통하여 수직 신호선(VSL)에 공급된다. 수직 신호선(VSL)은, 전류원(26)을 통하여 그라운드(이하, 회로 그라운드라고도 칭한다)에 접속됨과 함께, 주변 회로인 ADC(Analog Digital Converter)(27)에 접속되어 있고, 셀렉트 트랜ジ스터(25)로부터 공급되는 전기 신호는, 수직 신호선을 통하여 ADC(27)에 공급되고, A/D 변환되어 디지털 데이터(화소 데이터)로서 활상 소자(20)의 외부에 출력된다. 판독 트랜ジ스터(22)의 게이트 전위는, 스위치(29)에 의해 전원 전위(온시) 또는 VRL(오프시)로 전환된다. 부전압 생성 회로(28)는, 그 VRL의 전위를 생성한다.
- [0041] 예를 들면, 포토 다이오드(21) 내지 판독 트랜ジ스터(25)는, 단위화소로서 화소 영역에 형성되고, 전류원(26) 내지 스위치(29)는, 주변 회로로서, 화소 영역 외(주변 회로 영역)에 형성된다.

[0042] 도 2에 도시되는 바와 같이 화소 영역 및 주변 회로 영역의 전원 전위는 공통이다. 포토 다이오드(21)가 접속되는 화소 그라운드, 전류원(26), ADC(27), 및 부전압 생성부(28)가 접속되는 회로 그라운드, 및, 화소 영역의 웰 전위(즉, 판독 트랜지스터(22)의 웰 전위(22A), 리셋 트랜지스터(23)의 웰 전위(23A), 증폭 트랜지스터(24)의 웰 전위(24A), 및 셀렉트 트랜지스터(25)의 웰 전위(25A))는, 서로 동전위이다. 또한, 판독 트랜지스터(22)가 오프의 상태일 때에, 스위치(29)가 접속하는 VRL(즉, 판독 트랜지스터(22)의 오프시의 게이트 전위)은, 이들의 전위와 독립하여 있다.

[0043] 부전압 생성부(28)는, 예를 들면 도 3과 같이, VRL의 전위를 부전위(회로 그라운드 등보다도 저전위)로 설정한다. 도 3의 예인 경우, 전원 전위는, 2.7V로 설정되고, 화소 그라운드, 회로 그라운드, 및 웰 전위는, 0V로 설정되어 있다. 이에 대해 VRL은, -1.2V로 설정되어 있다. 이와 같이 하여, 판독 트랜지스터(22)의 온시와 오프시의 게이트 전위차를 크게 함(3.9V)에 의해, 도 4에 도시되는 바와 같이 포토 다이오드(21)의 포화 전자수(Qs)를 충분히 크게 할 수 있고, 전하의 완전 전송을 실현할 수 있다. 즉, 화질의 저감을 억제할 수 있다.

[0044] 그렇지만 이 경우도, 전력 소비량이 큰 증폭 트랜지스터(24) 내지 ADC(27) 등(전력 소비부)에서의 전력 소비량을 저감시키기 위해, 전원 전위를, 예를 들면, 도 5의 예(1.8V)와 같이 내리면(저전위화한다), 판독 트랜지스터(22)의 온시와 오프시의 게이트 전위차는, 3V로 작아져 버린다. 따라서 도 6에 도시되는 바와 같이 포토 다이오드(21)의 포화 전자수(Qs)가 작아지고(포화 전자수(Qs)를 충분히 크게 하는 것이 곤란해지고), 전하의 완전 전송을 실현하는 것이 곤란해진다. 즉, 화질이 저감할 우려가 있다.

#### <수광 소자의 부전위화>

[0045] 그런데, 특히 문헌 1에는, 광전 변환을 행하는 수광 소자를 부전원에 접속함에 의해, 노이즈를 저감하고, 또한, 저전압 구동에 적합하도록 하는 것이 개시되어 있다. 그러나, 특히 문헌 1에 기재된 구성에서는, 화소 내의 각 트랜지스터의 동작 특성이, 수광 소자의 그라운드 전위를 0V로 하는 경우로부터 대폭적으로 변화하여 버린다. 또한, 화소 영역의 웰 전위가 0V이기 때문에, 화소 내의 각 트랜지스터로서, 게이트의 차단 전압이 부전압인 디플레이션형의 트랜지스터를 이용할 필요가 있다. 따라서 수광 소자의 그라운드 전위가 0V인 경우의 트랜지스터의 설계치를 이용할 수가 없기 때문에, 화소 특성이 최적이 되도록 새롭게 설계하지 않으면 안되었다. 그 때문에, 번잡한 작업이 필요하였다. 게다가, 재설계에 의해, 수광 소자의 그라운드 전위가 0V인 경우와 동등한 화소 특성을 얻을 수 있는 보증은 없고, 경우에 따라서는 화소 특성이 열회되고, 화질이 저감할 우려도 있다.

#### <2. 제1의 실시의 형태>

#### <화소 영역의 웰 전위의 부전위화>

[0049] 그래서, 활상 소자가, 입사광을 광전 변환하는 광전 변환부와, 그 광전 변환부에 축적되는 전하의 전송을 제어하는 트랜지스터가 단위화소로서 웰상에 형성되는 화소 영역을 구비하도록 하고, 광전 변환부는, 화소 영역의 웰 전위에 접속되고, 화소 영역의 웰 전위는, 부전위로 설정되도록 한다. 이와 같이 함에 의해, 화소 특성의 열화를 억제할 수 있고, 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있다.

[0050] 또한, 이와 같은 활상 소자가, 예를 들면, 화소 영역 외에, 단위화소로부터 전하가 신호로서 전송되는 회로가 형성되는 주변 회로 영역을 또한 구비하고, 화소 영역의 웰 전위는, 그 주변 회로 영역의 웰 전위보다도 저전위로 설정되도록 하여도 좋다. 활상 소자가 화소 영역의 구성 이외에 주변 회로를 갖는 경우, 각 영역의 웰 전위를 이와 같이 설정함에 의해, 주변 회로 영역의 전원 전위와 그라운드 전위의 전위차를 작게 하여도, 화소 영역의 전원 전위와 그라운드 전위의 전위차를 유지할 수 있기 때문에, 화소 특성의 열화를 억제할 수 있고, 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있다.

[0051] 또한, 이와 같은 활상 소자에서, 광전 변환부 및 트랜지스터를 포함하는 화소 영역의 회로의 전원 전위는, 주변 회로 영역의 회로의 전원 전위와 동전위로 설정되도록 하여도 좋다. 양 영역의 전원 전위를 서로 다른 전위로 하는 것은, 설계가 곤란한 경우가 있다. 또한, 도 1의 예와 같은, 수광 소자의 그라운드 전위가 0V인 경우의 구성의 설계치를 이용할 수가 없기 때문에, 새롭게 설계를 행할 필요가 있고, 번잡한 작업을 필요로 할 뿐만 아니라, 화소 특성의 유지가 보증되지 않는다. 상술한 바와 같이, 양 영역의 전원 전위를 동전위로 하고, 화소 영역의 웰 전위(그라운드 전위)를 부전위로 하여 주변 회로 영역의 웰 전위(그라운드 전위)보다도 저전위로 함에 의해, 도 1의 예와 같은, 수광 소자의 그라운드 전위가 0V인 경우의 구성의 설계치를 이용할 수 있고, 용이하게 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있다.

[0052] 또한, 이와 같은 활상 소자가, 주변 회로 영역의 회로로서, 단위화소로부터 전송되는 신호를 A/D 변환하는 A/D

변환부를 갖도록 하여도 좋다. 활상 소자가, A/D 변환부와 같이 전력 소비량이 큰 회로를 주변 회로로서 갖는 경우, 전원 전위의 저전위화는 보다 유용하게 된다. 그 때문에, 상술한 바와 같은 구성으로 하여 화질의 저감을 억제하면서 소비 전력을 저감시키는 것의 중요성도 증대한다.

[0053] 또한, 이와 같은 활상 소자가, 주변 회로 영역에, 화소 영역의 웨л 전위를 생성하는 부전위 생성부를 또한 구비하도록 하여도 좋다. 활상 소자 내부에서, 화소 영역의 웨л 전위(부전위)를 생성함에 의해, 활상 소자 외부에서 이 부전위를 생성할 필요가 없어진다. 따라서 본 기술을 적용한 활상 소자를, 도 1의 예와 같은, 수광 소자의 그라운드 전위가 0V인 경우의 구성의 활상 소자가 적용된 회로에 적용할 수 있게 되어, 활상 소자의 범용성을 향상시킬 수 있다. 또한, 그 활상 소자 주변의 회로의 설계가 용이해지고, 비용의 증대를 억제할 수 있다.

[0054] <활상 소자>

[0055] 이와 같은 본 기술을 적용한 활상 소자의 구성례를, 도 7에 도시한다. 도 7에 도시되는 활상 소자(100)는, 피사체로부터의 광을 광전 변환하여 화상 데이터로서 출력하는 디바이스이다. 도 7에 도시되는 바와 같이 활상 소자(100)는, 화소부(101), 증폭부(102), 판독부(A/D 변환부)(103), 및 부전압 생성부(104)를 갖는다.

[0056] 예를 들면, 화소부(101)는, 포토 다이오드나 트랜지스터 등을 포함하는 회로를 가지며, 단위화소로서 화소 영역에 형성된다. 증폭부(102)는, 트랜지스터나 전류원 등을 포함하는 회로를 가지며, 화소 영역부터 화소 영역 외(주변 화소 영역)에 걸쳐서 형성된다. 판독부(103)는, A/D 변환부 등을 포함하는 회로를 가지며, 화소 영역의 주변 회로로서, 화소 영역 외(주변 회로 영역)에 형성된다. 부전압 생성부(104)는, 화소 영역의 주변 회로로서, 화소 영역 외(주변 회로 영역)에 형성된다. 부전압 생성부(104)의 구성은 임의이다. 예를 들면, 후술하는 도 9나 도 10에 도시되는 바와 같은 차지 펌프 회로를 가지며, 이 차지 펌프 회로에 의해 부전위를 생성하도록 하여도 좋다.

[0057] 도 7에 도시되는 바와 같이 화소부(101) 내지 부전압 생성부(104)는, 공통의 전원 전위를 갖는다. 또한, 화소부(101)는, 화소 영역의 그라운드인 화소 그라운드에 접속되고, 증폭부(102), 판독부(A/D 변환부)(103), 및, 부전압 생성부(104)는, 화소 영역 외(주변 회로 영역)의 그라운드인 회로 그라운드에 접속된다.

[0058] 화소부(101)는, 피사체로부터의 입사광을 광전 변환하여 전하를 얻는다. 화소부(101)는, 그 전하를 판독하고, 증폭부(102)에 공급한다. 증폭부(102)는, 화소부(101)로부터 공급되는 전기 신호를 증폭하여 판독부(103)에 공급한다. 판독부(103)는, 증폭된 전기 신호를 A/D 변환하여 화상 데이터로서 판독한다.

[0059] 부전압 생성부(104)는, 부전위를 생성하고, 화소 그라운드에 공급한다. 즉, 부전압 생성부(104)는, 화소 그라운드의 전위로서 부전위를 생성한다. 부전압 생성부(104)는, 화소 그라운드 및 화소 영역의 웨일 전위(웨일 전위)를, 회로 그라운드 및 주변 회로 영역의 웨일 전위보다도 저전위의 부전위로 설정한다.

[0060] 이와 같은 구성으로 함에 의해, 활상 소자(100)는, 전원 전위를 저전위화하여도, 화소 그라운드도 마찬가지로, 회로 그라운드와는 독립하여, 저전위화할 수 있기 때문에, 화소부(101)에서의 전원 전위와 화소 그라운드와의 전위차로서 충분한 전위차(예를 들면, 도 1인 경우(전원 전위를 저전위화하지 않은 경우)와 같은 전위차)를 확보할 수 있고, 포화 전자수(Qs)나 전하 전송 완전성 등의 화소의 특성의 열화를 억제할 수 있다. 즉, 활상 소자(100)는, 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있다.

[0061] 또한, 그때, 화소 영역의 웨일 전위도 화소 그라운드와 마찬가지로 저전위화되기 때문에, 전원 전위와, 그라운드 전위나 웨일 전위와의 전위차는, 전원 전위를 저전위화하지 않은 경우와 마찬가지로 할 수 있다. 즉, 각 소자의 동작 전위를 단지 저전위측으로 시프트시킨 상태가 되기 때문에, 화소부(101)에 형성되는 트랜지스터나 포토 다이오드 등의 각 소자의 동작 특성을, 전원 전위를 저전위화하지 않은 도 1의 활상 소자(10)인 경우와 마찬가지로 할 수 있다. 즉, 도 1의 활상 소자(10)의 화소부(11)의 설계치를 활상 소자(100)의 화소부(101)에도 이용함에 의해, 화소부(101)의 화소 특성을 화소부(11)의 화소 특성과 마찬가지로 할 수 있다. 따라서 활상 소자(100)는, 설계를 위한 번잡한 작업의 증대를 억제함에 의해 개발 비용이나 개발 기간 등의 증대를 억제할 수 있다. 즉, 활상 소자(100)는, 용이하게, 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있다.

[0062] <3. 제2의 실시의 형태>

[0063] <활상 소자>

[0064] 또한, 활상 소자는, 광전 변환부가, 화소 영역의 웨일 전위에 접속되는 포토 다이오드를 가지며, 트랜지스터가, 포토 다이오드로부터의 판독을 제어하는 판독 트랜지스터와, 포토 다이오드로부터 판독된 전하가 전송되는 플로팅 디퓨전을 리셋하는 리셋 트랜지스터와, 플로팅 디퓨전의 전위를 증폭하는 증폭 트랜지스터와, 증폭 트랜지스

터로부터 출력되는 신호의 전송을 제어하는 셀렉트 트랜지스터를 갖도록 하여도 좋다.

[0065] 또한, 도 2의 예와 같이, 활상 소자의 판독 트랜지스터의 오프시의 게이트 전위가, 화소 영역의 웨爾 전위보다도 저전위로 설정되도록 하여도 좋다. 이와 같이 함에 의해, 전원 전위를 저전위화하여도, 판독 트랜지스터의 온시와 오프시의 게이트 전위차를 충분히 크게할 수 있고, 노이즈의 발생을 억제하고, 화질의 저감을 억제할 수 있다.

[0066] 도 8은, 활상 소자의 일부의 구성례를 도시한다. 도 8에 도시되는 활상 소자(200)는, 활상 소자(100)와 마찬가지로, 피사체로부터의 광을 광전 변환하여 화상 데이터로서 출력하는 디바이스이다. 도 8에 도시되는 바와 같이 활상 소자(200)는, 화소 영역에 단위화소로서, 포토 다이오드(211), 판독 트랜지스터(212), 리셋 트랜지스터(213), 증폭 트랜지스터(214), 및 셀렉트 트랜지스터(215)를 갖는다. 또한, 활상 소자(200)는, 화소 영역 외(주변 회로 영역)의 주변 회로로서, 전류원(216), ADC(217), 부전압 생성부(218), 및 스위치(219)를 갖는다.

[0067] 포토 다이오드(PD)(211)는, 수광한 광을 그 광량에 응한 전하량의 광 전하(여기에서는, 광 전자)로 광전 변환하여 그 광 전하를 축적한다. 포토 다이오드(211)의 양극 전극은 화소 영역의 그라운드(화소 그라운드)에 접속되고, 캐소드 전극은 판독 트랜지스터(212)를 이용하여 플로팅 디퓨전(FD)에 접속된다.

[0068] 판독 트랜지스터(212)는, 포토 다이오드(211)로부터의 광 전하의 판독을 제어한다. 판독 트랜지스터(212)는, 드레인 전극이 플로팅 디퓨전에 접속되고, 소스 전극이 포토 다이오드(211)의 캐소드 전극에 접속된다. 또한, 판독 트랜지스터(212)의 게이트 전극은, 스위치(219)에 접속되고, 게이트 전위는 그 스위치(219)에 의해 제어된다. 판독 트랜지스터(212)의 게이트 전위가 오프 상태일 때, 포토 다이오드(211)로부터의 광 전하의 판독이 행하여지지 않는다(포토 다이오드(211)에서 광 전하가 축적된다). 판독 트랜지스터(212)의 게이트 전위가 온 상태일 때, 포토 다이오드(211)에 축적된 광 전하가 판독되고, 플로팅 디퓨전에 공급된다.

[0069] 리셋 트랜지스터(213)는, 플로팅 디퓨전의 전위를 리셋한다. 리셋 트랜지스터(213)는, 드레인 전극이 전원 전위에 접속되고, 소스 전극이 플로팅 디퓨전에 접속된다. 또한, 리셋 트랜지스터(213)의 게이트 전극에는, 리셋 펠스(RST)가 리셋선(도시 생략)을 통하여 주어진다. 리셋 트랜지스터(213)가 오프 상태일 때, 플로팅 디퓨전은 전원 전위와 절리(切離)되어 있다. 게이트 전극에 리셋 펠스(RST)가 주어지면, 리셋 트랜지스터(213)는 온 상태가 되고, 플로팅 디퓨전의 전하를 전원 전위에 버림에 의해 플로팅 디퓨전을 리셋한다.

[0070] 증폭 트랜지스터(214)는, 플로팅 디퓨전(FD)의 전위 변화를 증폭하고, 전기 신호(아날로그 신호)로서 출력한다. 증폭 트랜지스터(214)는, 게이트 전극이 플로팅 디퓨전(FD)에 접속되고, 드레인 전극이 전원 전위에 접속되고, 소스 전극이 셀렉트 트랜지스터(215)의 드레인 전극에 접속되어 있다. 예를 들면, 증폭 트랜지스터(214)는, 리셋 트랜지스터(213)에 의해 리셋된 플로팅 디퓨전(FD)의 전위를 리셋 신호(리셋 레벨)로서 셀렉트 트랜지스터(215)에 출력한다. 또한, 증폭 트랜지스터(214)는, 판독 트랜지스터(212)에 의해 광 전하가 전송된 플로팅 디퓨전(FD)의 전위를 광 축적 신호(신호 레벨)로서 셀렉트 트랜지스터(215)에 출력한다.

[0071] 셀렉트 트랜지스터(215)는, 증폭 트랜지스터(214)로부터 공급되는 전기 신호의 수직 신호선(VSL)에의 출력을 제어한다. 셀렉트 트랜지스터(215)는, 드레인 전극이 증폭 트랜지스터(214)의 소스 전극에 접속되고, 소스 전극이 수직 신호선(VSL)에 접속되어 있다. 또한, 셀렉트 트랜지스터(215)의 게이트 전극에는, 선택 펠스(SEL)가 선택선(도시 생략)을 통하여 주어진다. 셀렉트 트랜지스터(215)가 오프 상태일 때, 증폭 트랜지스터(214)와 수직 신호선(VSL)은 전기적에 절리되어 있다. 따라서 이 상태일 때, 당해 단위화소로부터 신호가 출력되지 않는다. 게이트 전극에 선택 펠스(SEL)가 주어지면, 셀렉트 트랜지스터(215)는 온 상태가 되고, 당해 단위화소가 선택 상태가 된다. 즉, 증폭 트랜지스터(214)와 수직 신호선(VSL)이 전기적으로 접속되고, 증폭 트랜지스터(374)로부터 출력된 신호가, 당해 단위화소의 신호로서, 수직 신호선(VSL)에 공급된다.

[0072] 도 8에서는, 1단위화소분의 구성만 도시되어 있다. 그러나, 복수의 단위화소는 화소 영역에 배열될 수 있다. 복수의 단위화소는 임의의 방식으로 배열될 수 있으며, 실제로는, 복수의 단위화소는 2차원 매트릭스로 배열된다. 수직 신호선(VSL)은, 이와 같은 화소 영역의 복수의 단위화소 중, 할당된 열의 단위화소로부터 출력된 신호를 ADC(217)에 전송하기 위한 신호선이다. 수직 신호선(VSL)은, 할당된 단위화소의 셀렉트 트랜지스터(215)의 소스 전극, 전류원(216), 및 ADC(217)에 접속된다.

[0073] 전류원(216)은, 수직 신호선(VSL)에 접속되는 주변 회로의 부하를 나타내고 있다. 전류원(216)은, 수직 신호선(VSL)과 주변 회로의 그라운드(회로 그라운드)에 접속된다.

[0074] ADC(217)는, 수직 신호선(VSL)을 통하여 각 단위화소로부터 공급되는 신호를 A/D 변환하고, 디지털 데이터를 후단의 처리부(도시 생략) 또는 활상 소자(200)의 외부에 출력한다. ADC(217)는, 수직 신호선(VSL)에 접속된다.

또한, ADC(217)는, 전원 전위와 회로 그라운드에도 접속되고, 이에 의해 얻어진 전력에 의해 구동한다.

[0075] 부전압 생성부(218)는, 부전압 생성부(104)(도 7)와 마찬가지로, 화소 그라운드용의 부전위를 생성하고, 그 부전위를 화소 그라운드로서 각 단위화소에 공급한다. 또한, 부전압 생성부(218)는, 화소 그라운드와는 별도로 VRL용의 부전위를 생성하고, 그 부전위를 VRL로서, 각 단위화소의 동작을 제어하는 화소 주사부(도시 생략)에 공급한다. 부전압 생성부(218)는, 전원 전위와 회로 그라운드에 접속되고, 이에 의해 얻어진 전력에 의해 구동한다.

[0076] 부전압 생성부(218)의 구성은 임의이다. 예를 들면, 부전압 생성부(104)인 경우와 마찬가지로, 부전압 생성부(218)가 차지 펌프 회로를 가지며, 그 차지 펌프 회로에 의해 부전위를 생성하도록 하여도 좋다. 도 9에 차지 펌프 회로의 예를 도시한다. 또한, 도 9의 예에서는, 차지 펌프 회로의 단수(段數)가 1단인 경우를 나타내고 있지만, 차지 펌프 회로의 단수는 임의이다. 예를 들면, 도 10의 예와 같이 2단으로 하여도 좋고, 3단 이상으로 하여도 좋다. 차지 펌프 회로의 단수를 많게 함에 의해, 부전압 생성부(218)는, 보다 부족으로 큰 부전위를 생성할 수 있다.

[0077] 또한, 부전압 생성부(218)가, 화소 그라운드용의 부전위를 생성하기 위한 차지 펌프 회로와, VRL용의 부전위를 생성하기 위한 차지 펌프 회로를 각각 갖도록 하여도 좋다.

[0078] 화소 그라운드의 전위(화소 그라운드 전위)는, 화소 영역의 웨일의 전위(웨일 전위)와 동전위이다. 즉, 판독 트랜지스터(212)의 웨일 전위(212A), 리셋 트랜지스터(213)의 웨일 전위(213A), 증폭 트랜지스터(214)의 웨일 전위(214A), 및 셀렉트 트랜지스터(215)의 웨일 전위(215A)는, 화소 그라운드 전위와 마찬가지로, 부전압 생성부(218)에 의해 생성된 부전위로 설정된다. 환언하면, 부전압 생성부(218)는, 생성한 부전위를 화소 그라운드 전위 및 화소 영역의 웨일 전위에 공급함에 의해, 이들의 전위를 부전위로 설정한다.

[0079] 화소 주사부는, 화소 영역 외(주변 회로 영역)에 형성되고, 각 단위화소에, 예를 들면, 리셋 펄스(RST)나 선택 펄스(SEL) 등을 공급함에 의해, 각 단위화소의 동작(전하의 판독 등)을 제어한다. 또한, 화소 주사부는, 스위치(219)를 가지며, 이 스위치(219)의 접속을 전환함에 의해, 판독 트랜지스터(212)의 게이트 전극에 대해, 판독 트랜지스터(212)의 동작을 제어하는 판독 펄스를 공급한다.

[0080] 스위치(219)는, 화소 주사부로서 화소 영역 외(주변 회로 영역)에 형성되고, 판독 트랜지스터(212)의 게이트 전극의 접속처(接續先)를 전환하는(선택하는) 소자이다. 스위치(219)는, 판독 트랜지스터(212)의 게이트 전극을, 전원 전위 또는 VRL에 접속한다. VRL은, 부전압 생성부(218)에 의해 생성된 부전위로 설정된다. 스위치(219)가 판독 트랜지스터(212)의 게이트 전극을 전원 전위에 접속하면, 판독 트랜지스터(212)가 온 상태가 된다. 또한, 스위치(219)가 판독 트랜지스터(212)의 게이트 전극을 VRL에 접속하면, 판독 트랜지스터(212)가 오프 상태가 된다.

[0081] 또한, 부전압 생성부(218)는, 도 2의 부전압 생성부(28)와 마찬가지로, 이 VRL(판독 트랜지스터의 오프시의 게이트 전위)을 화소 그라운드 전위(즉, 화소 영역의 웨일 전위)보다도 저전위로 설정한다. 즉, 활상 소자(200)는, 활상 소자(20)인 경우와 마찬가지로, 판독 트랜지스터(22)의 온시와 오프시의 게이트 전위차가 커지도록 화소 그라운드 전위가 설정되기 때문에, 활상 소자(100)인 경우보다도, 포토 다이오드(211)의 포화 전자수(Qs)를 충분히 크게할 수 있고, 전하의 완전 전송을 실현할 수 있다. 즉, 화질의 저감을 억제할 수 있다.

[0082] 또한, 부전압 생성부(218)는, 전압 생성부(104)(도 7)와 마찬가지로, 화소 그라운드 전위(즉, 화소 영역의 웨일 전위)를 회로 그라운드보다도 저전위로 설정하기(부전위화하기) 때문에, VRL은, 이 화소 그라운드 전위보다도 더욱 저전위로 설정되게 된다.

[0083] 예를 들면, 전력 소비량이 큰 증폭 트랜지스터(214) 내지 ADC(217) 등(전력 소비 부)에서의 전력 소비량을 저감시키기 위해, 전원 전위를 도 11의 예(1.8V)와 같이 내린(저전위화한) 경우라도, 부전압 생성부(218)는, 화소 그라운드 전위를 -0.9V로 설정하고, VRL를 -2.1V로 설정한다(화소 그라운드 및 VRL를 전원 전위와 마찬가지로 저전위화한다). 따라서 판독 트랜지스터(212)의 온시와 오프시의 게이트 전위차는, 도 3인 경우와 마찬가지로 3.9V를 유지함(충분히 큰 전위차를 확보함) 수 있다. 즉, 활상 소자(200)는, 도 12에 도시되는 바와 같이 포토 다이오드(211)의 포화 전자수(Qs)를, 도 4인 경우와 마찬가지로 충분히 크게할 수 있고, 전하의 완전 전송을 실현할 수 있다. 따라서 활상 소자(200)는, 화질의 저감을 억제하면서, 소비 전력을 저감시킬 수 있다.

[0084] 또한, 그때, 활상 소자(100)인 경우와 마찬가지로, 화소 영역의 웨일 전위도 화소 그라운드와 마찬가지로 저전위화되기 때문에, 전원 전위와, 그라운드 전위나 웨일 전위와의 전위차는, 전원 전위를 저전위화하지 않은 경우와 마찬가지로 할 수 있다. 즉, 각 소자의 동작 전위를 단지 저전위측으로 시프트시킨 상태가 되기 때문에, 포토

다이오드(211) 내지 셀렉트 트랜지스터(215) 등의 화소 영역의 각 소자의 동작 특성을, 전원 전위를 저전위화하지 않은 도 2의 활상 소자(20)인 경우와 마찬가지로 할 수 있다. 즉, 도 2의 활상 소자(20)의 각 소자의 설계치를 활상 소자(200)의 각 소자에도 이용함에 의해, 활상 소자(200)의 화소 특성을 활상 소자(20)의 화소 특성과 마찬가지로 할 수 있다. 따라서 활상 소자(200)는, 설계를 위한 번잡한 작업의 중대를 억제함에 의해 개발 비용이나 개발 기간 등의 중대를 억제할 수 있다. 즉, 활상 소자(200)는, 용이하게, 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있다.

[0085] <4. 제3의 실시의 형태>

[0086] <활상 소자>

[0087] 또한, 본 기술을 적용하는 활상 소자가, 서로 중첩되는 또는 적층되는 복수의 반도체 기판을 가지며, 화소 영역과 주변 회로 영역이, 서로 다른 상기 반도체 기판에 형성되도록 하여도 좋다.

[0088] 도 13은, 본 기술을 적용한 활상 소자의 한 예의 주된 구성례를 도시하는 도면이다. 도 13에 도시되는 활상 소자(300)는, 활상 소자(100)나 활상 소자(200)와 마찬가지로, 피사체를 활상하고, 활상 화상의 디지털 데이터를 얻는 소자이다. 도 13에 도시되는 바와 같이 활상 소자(300)는, 서로 중첩되는 2장의 반도체 기판(적층 칩(301) 및 적층 칩(302))을 갖는다. 또한, 이 반도체 기판(적층 칩)의 수(총수)는, 복수라면 좋고, 예를 들면, 3층 이상이라도 좋다.

[0089] 적층 칩(301)(화소 칩이라고도 칭한다)에는, 입사광을 광전 변환하는 광전 변환 소자를 포함하는 단위화소가 복수 나열된 화소 영역(301A)이 형성되어 있다. 복수의 단위화소는 임의의 방식으로 배열될 수 있으며, 실제로는, 복수의 단위화소는 2차원 매트릭스로 배열된다. 또한, 적층 칩(302)에는, 화소 영역(301A)으로부터 판독된 화소 신호를 처리하는 주변 회로가 형성되는 주변 회로 영역(302A)이 형성되어 있다.

[0090] 상술한 바와 같이 적층 칩(301) 및 적층 칩(302)은, 서로 중첩되어, 다층 구조(적층 구조)를 형성한다. 적층 칩(301)에 형성되는 화소 영역(301A)의 각 화소와 적층 칩(302)에 형성되는 주변 회로 영역(302A)의 회로는, VIA(301B) 및 VIA(302B)에 형성되는 관통 비아(VIA) 등에 의해 서로 전기적으로 접속되어 있다.

[0091] 도 14는, 활상 소자(300)의 회로의 주된 구성의 예를 도시하는 도면이다. 도 14에 도시되는 바와 같이 활상 소자(300)는, 기본적으로 활상 소자(200)와 같은 구성을 갖는다. 적층 칩(화소 칩)(301)(의 화소 영역(301A))에는, 단위화소로서, 포토 다이오드(211)와 같은 포토 다이오드(311), 판독 트랜지스터(212)와 같은 판독 트랜지스터(312), 리셋 트랜지스터(213)와 같은 리셋 트랜지스터(313), 증폭 트랜지스터(214)와 같은 증폭 트랜지스터(314), 셀렉트 트랜지스터(215)와 같은 셀렉트 트랜지스터(315)가 형성된다. 도 14에서는, 1단위화소 분의 구성만이 도시되어 있다. 그러나, 복수의 단위화소는 화소 영역(301A)에서 소정의 배열로 배열된다. 예를 들면, 복수의 단위화소는 2차원 매트릭스로 배열된다.

[0092] 또한, 적층 칩(회로 칩)(302)(의 주변 화소 영역(302A))에는, 전류원(216)과 같은 전류원(316), ADC(217)와 같은 ADC(317), 부전압 생성부(218)와 같은 부전압 생성부(318)가 형성된다. 부전압 생성부(318)는, 부전위를 생성하고, 그 부전위를 화소 그라운드나 웨л 전위로서, 적층 칩(301)의 화소 영역(301A)에 공급한다.

[0093] 이와 같이 활상 소자(300)인 경우, 화소 영역(301A)(단위화소)과, 주변 회로 영역(302A)(주변 회로)이 서로 다른 적층 칩으로 형성되기 때문에, 각 적층 칩의 웨л 전위를 서로 독립 설정할 뿐으로, 상술한 활상 소자(100)나 활상 소자(200)의 구성을 용이하게 실현할 수 있다.

[0094] 예를 들면, 하나의 반도체 기판에서, 화소 영역과 화소 영역 외(주변 회로 영역 등)를 형성하고, 상술한 바와 같이, 각 영역에서 웨л 전위가 서로 다른 것으로 하는(예를 들면, 화소 그라운드 전위와 회로 그라운드 전위가 서로 다른 전위로 하는) 경우, 하나의 반도체 기판에서, 서로 웨л 전위가 다른 복수의 영역을 형성하여야 하여서, 설계나 제조의 난이도가 올라가 버릴 가능성이 있다.

[0095] 이에 대해, 활상 소자(300)와 같이, 화소 영역과 화소 영역 외(주변 회로 영역 등)를 서로 다른 적층 칩에 형성함에 의해, 화소 영역과 화소 영역 외(주변 회로 영역 등)에서 웨л 전위를 공통화하는 경우와 마찬가지로, 각 적층 칩에서 하나의 웨л 전위를 설정하면 좋다. 따라서 설계나 제조를 용이하게 할 수 있다.

[0096] 또한, 도 14의 예에서도, 부전압 생성부(318)가, 활상 소자(200)인 경우와 마찬가지로, VRL를 설정하도록 하여도 좋다. 그 경우, 스위치(219)(화소 주사부)는, 적층 칩(302)에 형성되도록 하여도 좋고, 적층 칩(301)에 형성되도록 하여도 좋고, 또 다른 적층 칩에 형성되도록 하여도 좋다.

- [0097] <5. 제4의 실시의 형태>
- [0098] <촬상 장치>
- [0099] 본 기술은, 촬상 소자 이외에도 적용할 수 있다. 예를 들면, 촬상 장치와 같은, 촬상 소자를 갖는 장치(전자 기기 등)에 본 기술을 적용하도록 하여도 좋다. 도 15는, 본 기술을 적용한 전자 기기의 한 예로서의 촬상 장치의 주된 구성례를 도시하는 블록도이다. 도 15에 도시되는 촬상 장치(600)는, 피사체를 촬상하고, 그 피사체의 화상을 전기 신호로서 출력하는 장치이다.
- [0100] 도 15에 도시되는 바와 같이 촬상 장치(600)는, 광학부(611), CMOS 센서(612), A/D 변환기(613), 조작부(614), 제어부(615), 화상 처리부(616), 표시부(617), 코덱 처리부(618), 및 기록부(619)를 갖는다.
- [0101] 광학부(611)는, 피사체까지의 초점을 조정하고, 초점이 맞는 위치로부터의 광을 집광하는 렌즈, 노출을 조정한 조리개, 및, 촬상의 타이밍을 제어하는 셔터 등으로 이루어진다. 광학부(611)는, 피사체로부터의 광(입사광)을 투과하고, CMOS 센서(612)에 공급한다.
- [0102] CMOS 센서(612)는, 입사광을 광전 변환하여 화소마다의 신호(화소 신호)를 A/D 변환기(613)에 공급한다.
- [0103] A/D 변환기(613)는, CMOS 센서(612)로부터, 소정의 타이밍에서 공급된 화소 신호를, 디지털 데이터(화상 데이터)로 변환하고, 소정의 타이밍에서 순차적으로, 화상 처리부(616)에 공급한다.
- [0104] 또한, 이 CMOS 센서(612) 및 A/D 변환기(613)는, 일체화하고(1개의 모듈로서 형성하고), 그것을 촬상 소자(621)(촬상부)로서 하여도 좋다.
- [0105] 조작부(614)는, 예를 들면, 조그다이얼(상표), 키, 버튼, 또는 터치 패널 등에 의해 구성되고, 유저에 의한 조작 입력을 받고, 그 조작 입력에 대응하는 신호를 제어부(615)에 공급한다.
- [0106] 제어부(615)는, 조작부(614)에 의해 입력된 유저의 조작 입력에 대응하는 신호에 의거하여, 광학부(611), CMOS 센서(612), A/D 변환기(613), 화상 처리부(616), 표시부(617), 코덱 처리부(618), 및 기록부(619)의 구동을 제어하고, 각 부분에 촬상에 관한 처리를 행하게 한다.
- [0107] 화상 처리부(616)는, 촬상에 의해 얻어진 화상 데이터를 화상 처리한다. 보다 구체적으로는, 화상 처리부(616)는, A/D 변환기(613)(촬상 소자(621))로부터 공급된 화상 데이터에 대해, 예를 들면, 혼색 보정이나, 흑레벨 보정, 화이트 밸런스 조정, 디모자이크 처리, 매트릭스 처리, 감마 보정, 및 YC 변환 등의 각종 화상 처리를 시행한다. 화상 처리부(616)는, 화상 처리를 시행한 화상 데이터를 표시부(817) 및 코덱 처리부(618)에 공급한다.
- [0108] 표시부(617)는, 예를 들면, 액정 디스플레이 등으로서 구성되고, 화상 처리부(616)로부터 공급된 화상 데이터에 의거하여, 피사체의 화상을 표시한다.
- [0109] 코덱 처리부(618)는, 화상 처리부(616)로부터 공급된 화상 데이터에 대해, 소정의 방식의 부호화 처리를 시행하고, 얻어진 부호화 데이터를 기록부(619)에 공급한다.
- [0110] 기록부(619)는, 코덱 처리부(618)로부터의 부호화 데이터를 기록한다. 기록부(619)에 기록된 부호화 데이터는, 필요에 응하여 화상 처리부(616)에 판독되어 복호된다. 복호 처리에 의해 얻어진 화상 데이터는, 표시부(817)에 공급되고, 대응하는 화상이 표시된다.
- [0111] 이상과 같은 촬상 장치(600)의 CMOS 센서(612) 및 A/D 변환기(613)를 포함하는 촬상 소자(621)로서, 상술한 본 기술을 적용한다. 즉, 촬상 소자(621)로서, 상술한 실시의 형태의 촬상 소자가 사용된다. 이에 의해, 촬상 소자(621)는, 화질의 저감을 억제하면서 소비 전력을 저감시킬 수 있다. 따라서 촬상 장치(600)는, 피사체를 촬상함에 의해, 소비 전력의 증대를 억제하면서, 고화질의 화상을 얻을 수 있다.
- [0112] 또한, 본 기술을 적용한 촬상 장치는, 상술한 구성으로 한하지 않고, 다른 구성이라도 좋다. 예를 들면, 디지털 스틸 카메라나 비디오 카메라뿐만 아니라, 휴대 전화기, 스마트 폰, 태블릿형 디바이스, 퍼스널 컴퓨터 등의, 촬상 기능을 갖는 정보 처리 장치라도 좋다. 또한, 다른 정보 처리 장치에 장착하여 사용되는(또는 조립 디바이스로서 탑재되는) 카메라 모듈이라도 좋다.
- [0113] 또한, 이상에서, 하나의 장치(또는 처리부)로서 설명한 구성을 분할하여, 복수의 장치(또는 처리부)로서 구성하도록 하여도 좋다. 역으로, 이상에서 복수의 장치(또는 처리부)로서 설명한 구성을 통합하여 하나의 장치(또는 처리부)로서 구성되도록 하여도 좋다. 또한, 각 장치(또는 각 처리부)의 구성에 상술한 이외의 구성을 부가하도록 하여도 물론 좋다. 또한, 시스템 전체로서의 구성이나 동작이 실질적으로 같으면, 어느 장치(또는 처리부)의

구성의 일부를 다른 장치(또는 다른 처리부)의 구성에 포함하도록 하여도 좋다.

- [0114] 이상, 첨부 도면을 참조하면서 본 개시의 알맞은 실시 형태에 관해 상세히 설명하였지만, 본 개시의 기술적 범위는 이러한 예로 한정되지 않는다. 본 개시의 기술 분야에서의 통상의 지식을 갖는 자라면, 특허청구의 범위에 기재된 기술적 사상의 범주 내에서, 각종의 변경례 또는 수정례에 상도할 수 있음을 분명하고, 이들에 대해서도, 당연히 본 개시의 기술적 범위에 속하는 것이라고 이해된다.
- [0115] 또한, 본 기술은 이하와 같은 구성도 취할 수 있다.
- [0116] (1) 화소 영역에 형성되고 광을 전하로 변환하는 광전 변환부와,
- [0117] 상기 화소 영역에 형성되고 상기 광전 변환부로부터 전하를 전송하는 트랜지스터를 구비하고,
- [0118] 상기 광전 변환부는 부전위를 갖는 상기 화소 영역의 웰에 접속되는 활상 소자.
- [0119] (2) 스위치를 더 구비하고, 제1의 구성에서는, 상기 스위치는 상기 트랜지스터의 게이트를 전원 전위에 접속시키고, 제2의 구성에서는, 상기 스위치는 상기 트랜지스터의 상기 게이트를 상기 화소 영역의 부전위와 다른 부전위에 접속시키는 상기 (1)에 기재된 활상 소자.
- [0120] (3) 상기 화소 영역의 부전위는, 상기 트랜지스터의 상기 게이트의 부전위와 상기 전원의 전위 사이인 상기 (1) 또는 (2)에 기재된 활상 소자.
- [0121] (4) 상기 화소 영역의 부전위를 제공하는 부전압 생성부를 더 구비하는 상기 (1) 내지 (3)의 어느 하나에 기재된 활상 소자.
- [0122] (5) 상기 부전압 생성부는, 상기 트랜지스터의 상기 게이트의 부전위 및 상기 전원의 전압과 다른 전위를 갖는 회로 그라운드에 접속되는 상기 (4)에 기재된 활상 소자.
- [0123] (6) 상기 광전 변환부로부터 전송된 전하의 양에 따라 전압을 생성하는 플로팅 디퓨전 영역과,
- [0124] 상기 플로팅 디퓨전 영역을 리셋하는 리셋 트랜지스터와,
- [0125] 상기 플로팅 디퓨전 영역 및 화소 신호선에 접속되고, 상기 플로팅 디퓨전 영역의 전위를 증폭하는 증폭 트랜지스터를 더 구비하는 상기 (1) 내지 (5)의 어느 하나에 기재된 활상 소자.
- [0126] (7) 상기 트랜지스터, 상기 리셋 트랜지스터 및 상기 증폭 트랜지스터 중 하나 이상의 상기 웰은, 부전위를 갖는 상기 화소 영역에 접속되는 상기 (6)에 기재된 활상 소자.
- [0127] (8) 상기 트랜지스터의 상기 웰은 부전위를 갖는 상기 화소 영역에 접속되는 상기 (1) 내지 (7)의 어느 하나에 기재된 활상 소자.
- [0128] (9) 상기 화소 영역의 상기 웰의 전위와 다른 웰 전위를 갖는 주변 회로 영역을 더 구비하고, 상기 주변 회로 영역은 상기 화소 영역의 부전위를 제공하는 부전압 생성부 포함하는 상기 (1) 내지 (8)의 어느 하나에 기재된 활상 소자.
- [0129] (10) 상기 화소 영역은 제1의 반도체 기판에 형성되어 있고, 상기 주변 회로 영역은 제2의 반도체 기판에 형성되어 있는 상기 (9)에 기재된 활상 소자.
- [0130] (11) 상기 제1항의 반도체 기판 및 상기 제2의 반도체 기판은 다층 구조를 형성하는 상기 (10)에 기재된 활상 소자.
- [0131] (12) 하나 이상의 렌즈를 갖는 광학부와,
- [0132] A/D 변환부와,
- [0133] 화소 영역에 형성되고 2차원 매트릭스로 배열된 복수의 단위화소를 포함하는 이미지 센서부를 구비하고,
- [0134] 상기 복수의 단위화소의 각각의 단위화소는,
- [0135] 화소 영역에 형성되고 광을 전하로 변환하는 광전 변환부와,
- [0136] 상기 화소 영역에 형성되고 상기 광전 변환부로부터 전하를 전송하는 트랜지스터를 포함하고,
- [0137] 상기 광전 변환부는 부전위를 갖는 상기 화소 영역의 웰에 접속되는 전자 기기.

- [0138] (13) 스위치를 더 구비하고, 제1의 구성에서는, 상기 스위치는 상기 트랜지스터의 게이트를 전원 전위에 접속시키고, 제2의 구성에서는, 상기 스위치는 상기 트랜지스터의 상기 게이트를 상기 화소 영역의 부전위와 다른 부전위에 접속시키는 상기 (12)에 기재된 전자 기기.
- [0139] (14) 상기 화소 영역의 부전위는, 상기 트랜지스터의 상기 게이트의 부전위와 상기 전원의 전위 사이인 상기 (12) 또는 (13)에 기재된 전자 기기.
- [0140] (15) 상기 화소 영역의 부전위를 제공하는 부전압 생성부를 더 구비하는 상기 (12) 내지 (14)의 어느 하나에 기재된 전자 기기.
- [0141] (16) 상기 부전압 생성부는, 상기 트랜지스터의 상기 게이트의 부전위 및 상기 전원의 전압과 다른 전위를 갖는 회로 그라운드에 접속되는 상기 (15)에 기재된 전자 기기.
- [0142] (17) 상기 광전 변환부로부터 전송된 전하의 양에 따라 전압을 생성하는 플로팅 디퓨전 영역과,
- [0143] 상기 플로팅 디퓨전 영역을 리셋하는 리셋 트랜지스터와,
- [0144] 상기 플로팅 디퓨전 영역 및 화소 신호선에 접속되고, 상기 플로팅 디퓨전 영역의 전위를 증폭하는 증폭 트랜지스터를 더 구비하는 상기 (12) 또는 (16)에 기재된 전자 기기.
- [0145] (18) 상기 트랜지스터, 상기 리셋 트랜지스터 및 상기 증폭 트랜지스터 중 하나 이상의 상기 웨일, 부전위를 갖는 상기 화소 영역에 접속되는 상기 (17)에 기재된 전자 기기.
- [0146] (19) 상기 트랜지스터의 상기 웨일 부전위를 갖는 상기 화소 영역에 접속되는 상기 (12) 또는 (18)에 기재된 전자 기기.
- [0147] (20) 부전위를 갖는 화소 영역의 웨일에 접속되고 광을 전하로 변환하는 광전 변환부와,
- [0148] 상기 광전 변환부로부터 전송된 전하의 양에 따라 전압을 생성하는 플로팅 디퓨전 영역과,
- [0149] 상기 플로팅 디퓨전 영역에 축적된 전하의 양을 초기화하는 리셋 트랜지스터와,
- [0150] 전하를 상기 광전 변환부로부터 상기 플로팅 디퓨전 영역으로 전송하는 판독 트랜지스터와,
- [0151] 부전압 생성부, 및
- [0152] 스위치를 구비하고,
- [0153] 제1의 구성에서는, 상기 스위치는 상기 판독 트랜지스터의 게이트를 공통의 전원 전위에 전기적으로 접속시키고,
- [0154] 제2의 구성에서는, 상기 스위치는 상기 판독 트랜지스터의 상기 게이트를 상기 공통의 전원 전위 및 상기 화소 영역의 부전위보다 낮은 상기 부전압 생성부에 의한 부전위에 전기적으로 접속시키는 활상 소자.

### **부호의 설명**

- 100 : 활상 소자
- 101 : 화소부
- 102 : 증폭부
- 103 : 판독부
- 104 : 부전압 생성부
- 200 : 활상 소자
- 211 : 포토 다이오드
- 212 : 판독 트랜지스터
- 213 : 리셋 트랜지스터
- 214 : 증폭 트랜지스터

215 : 셀렉트 트랜지스터

216 : 전류원

217 : ADC

218 : 부전압 생성부

219 : 스위치

300 : 콤보 소자

301 : 화소 칩

302 : 회로 칩

311 : 포토 다이오드

312 : 판독 트랜지스터

313 : 리셋 트랜지스터

314 : 증폭 트랜지스터

315 : 셀렉트 트랜지스터

316 : 전류원

317 : ADC

318 : 부전압 생성부

600 : 콤보 장치

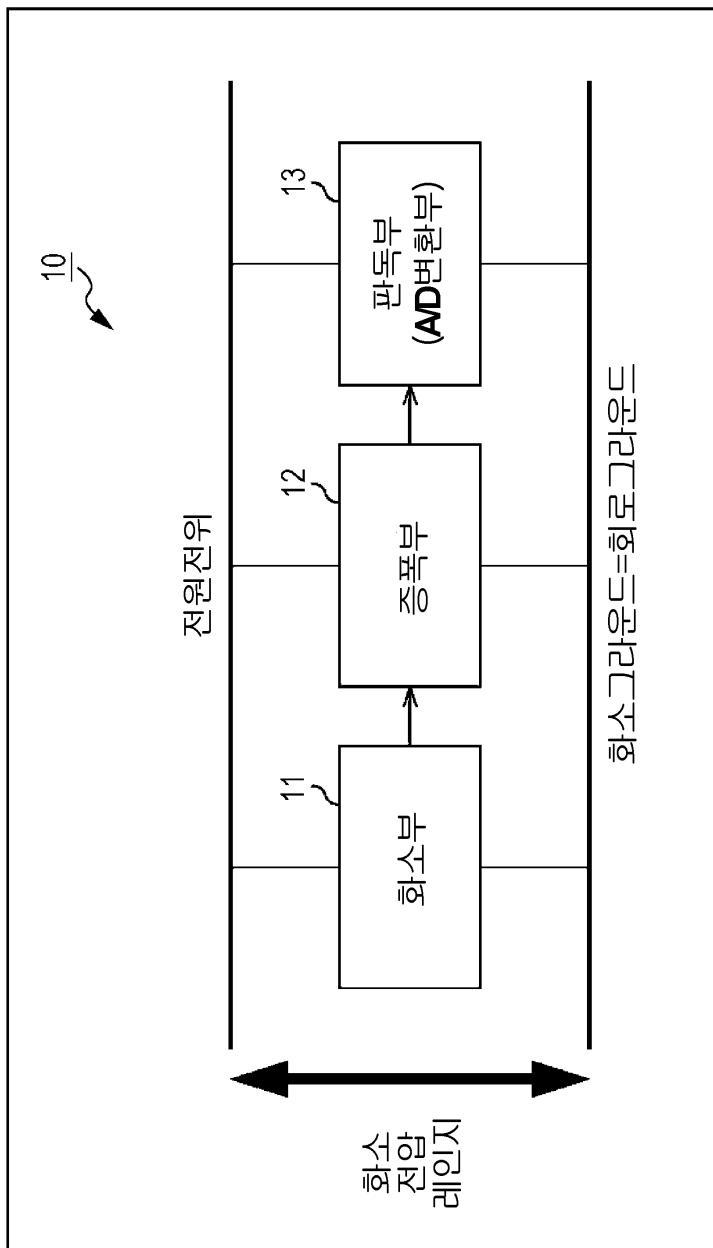
612 : CMOS 센서

613 : A/D 변환기

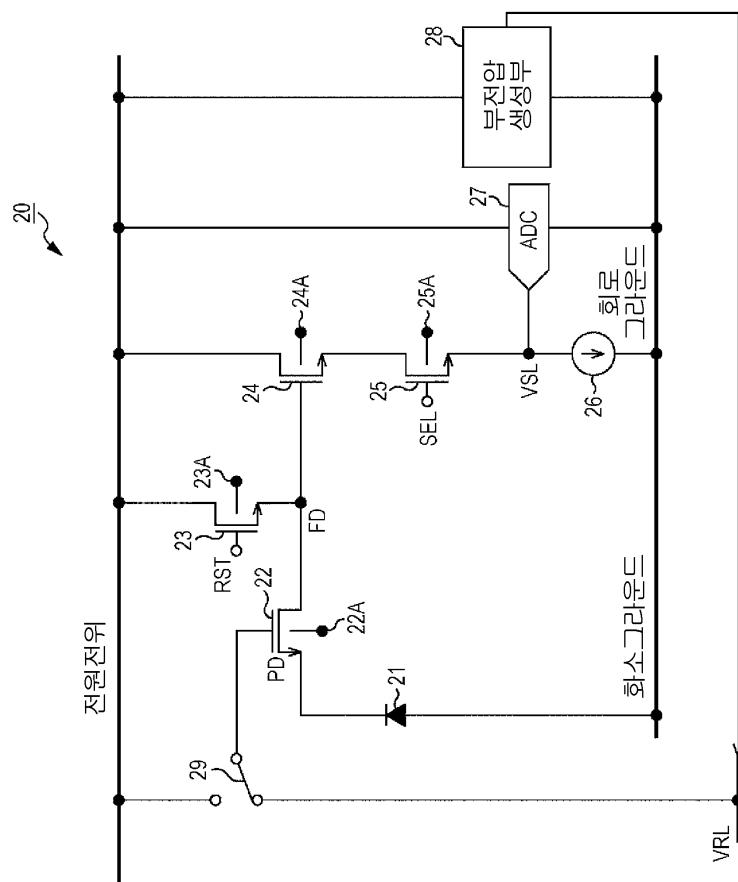
621 : 콤보 소자

도면

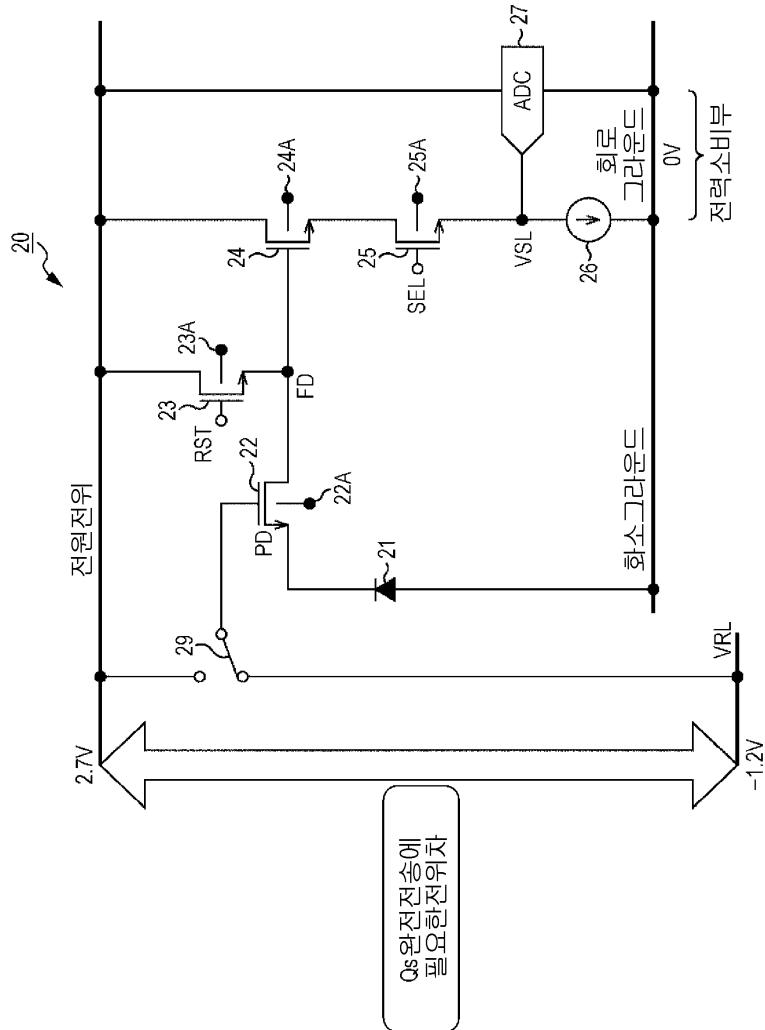
도면1



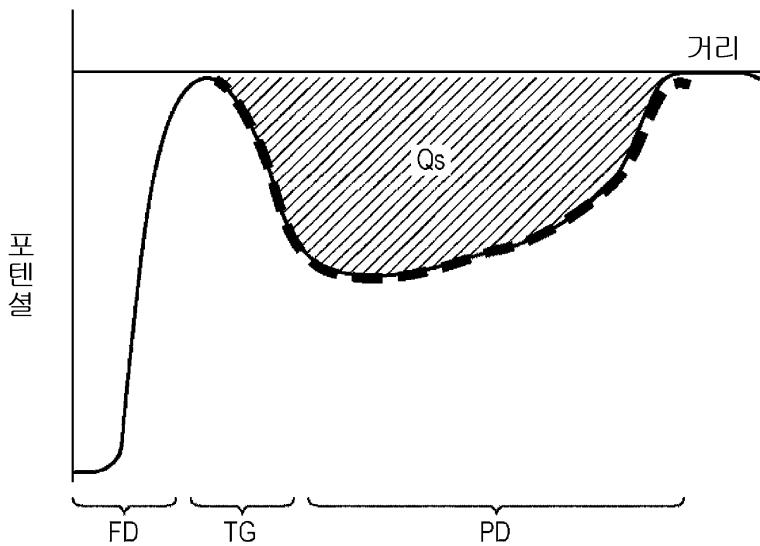
도면2



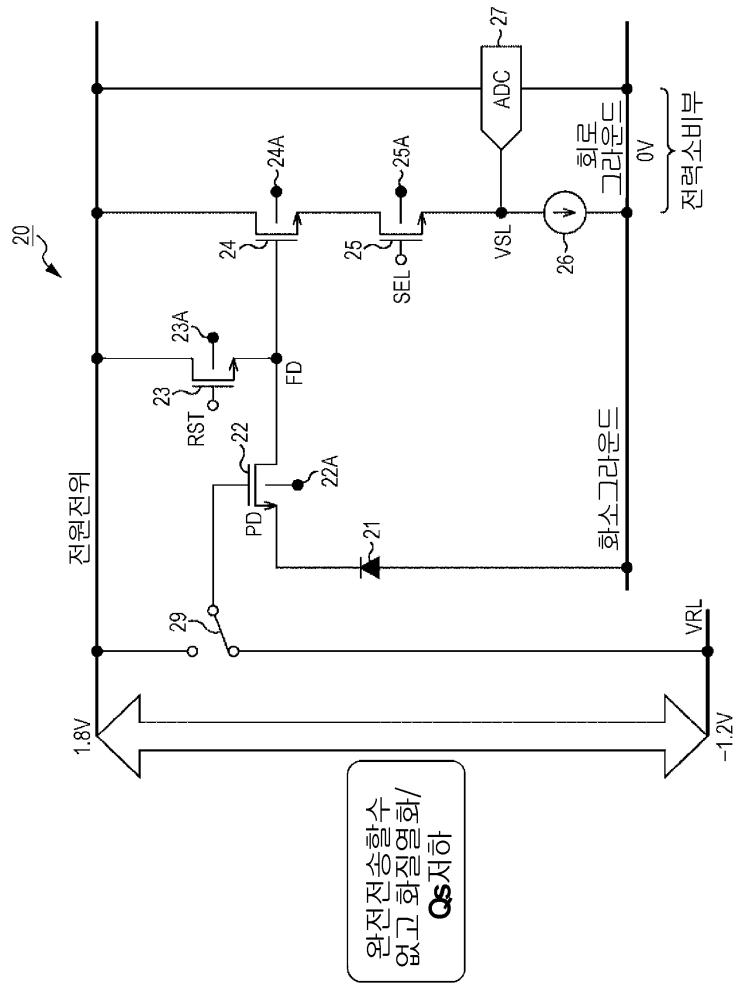
## 도면3



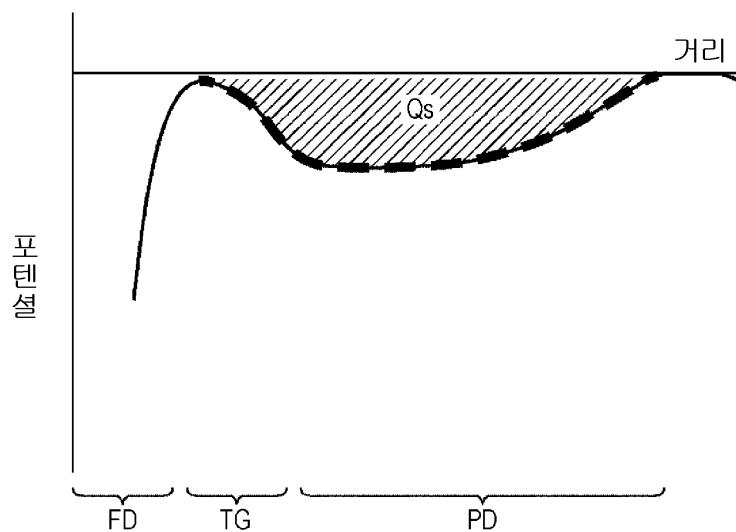
## 도면4



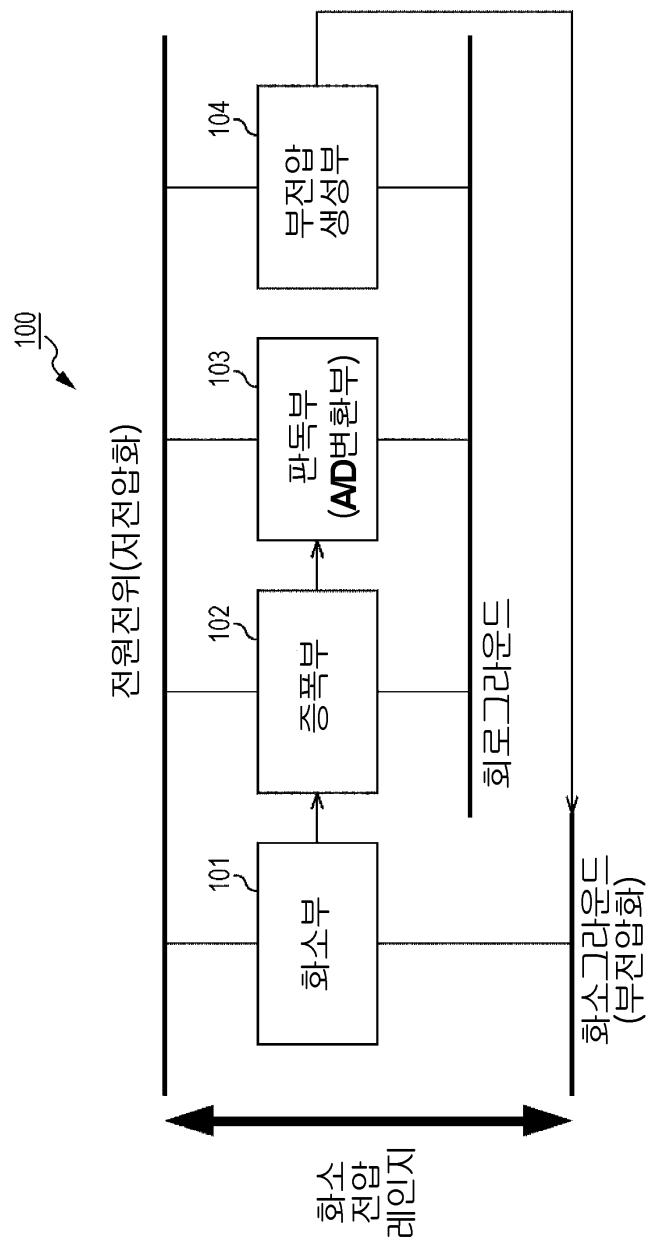
도면5



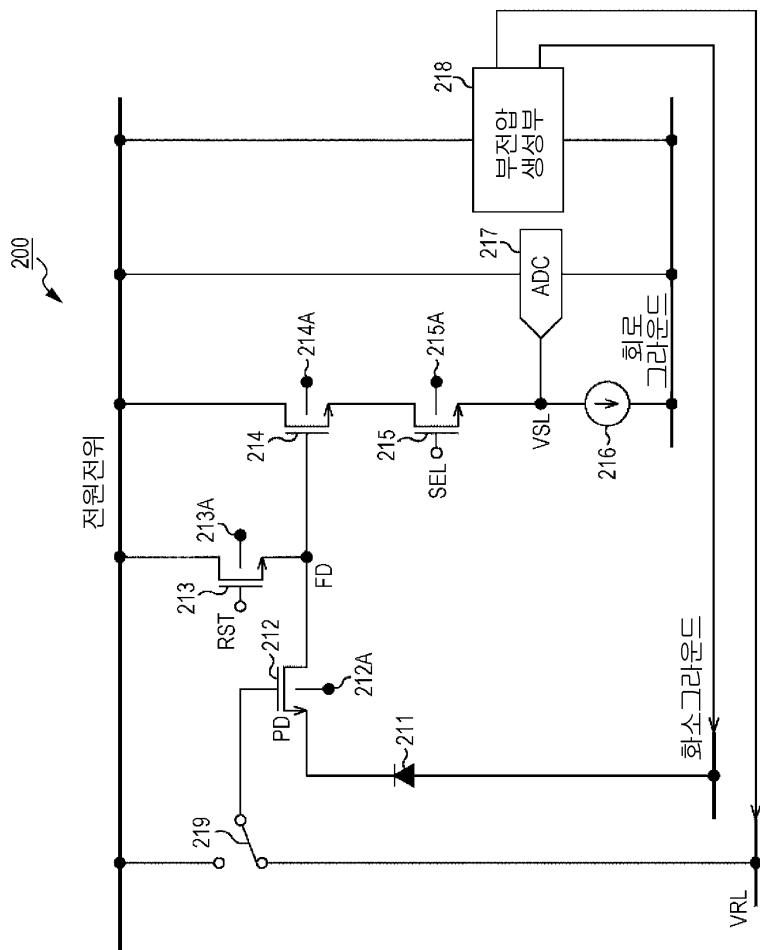
도면6



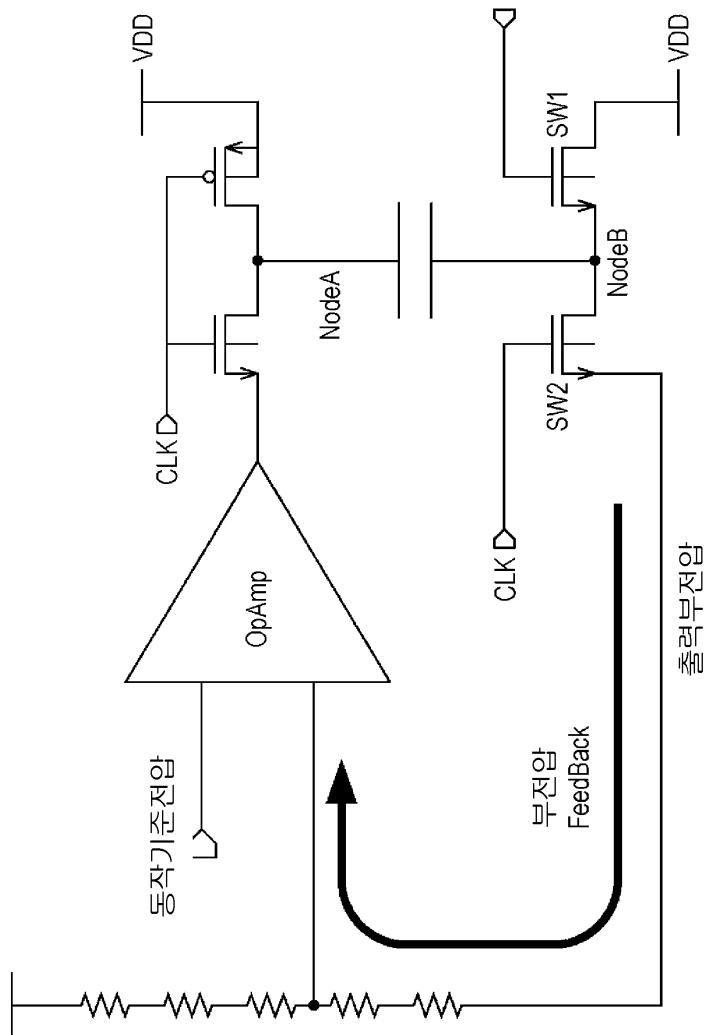
도면7



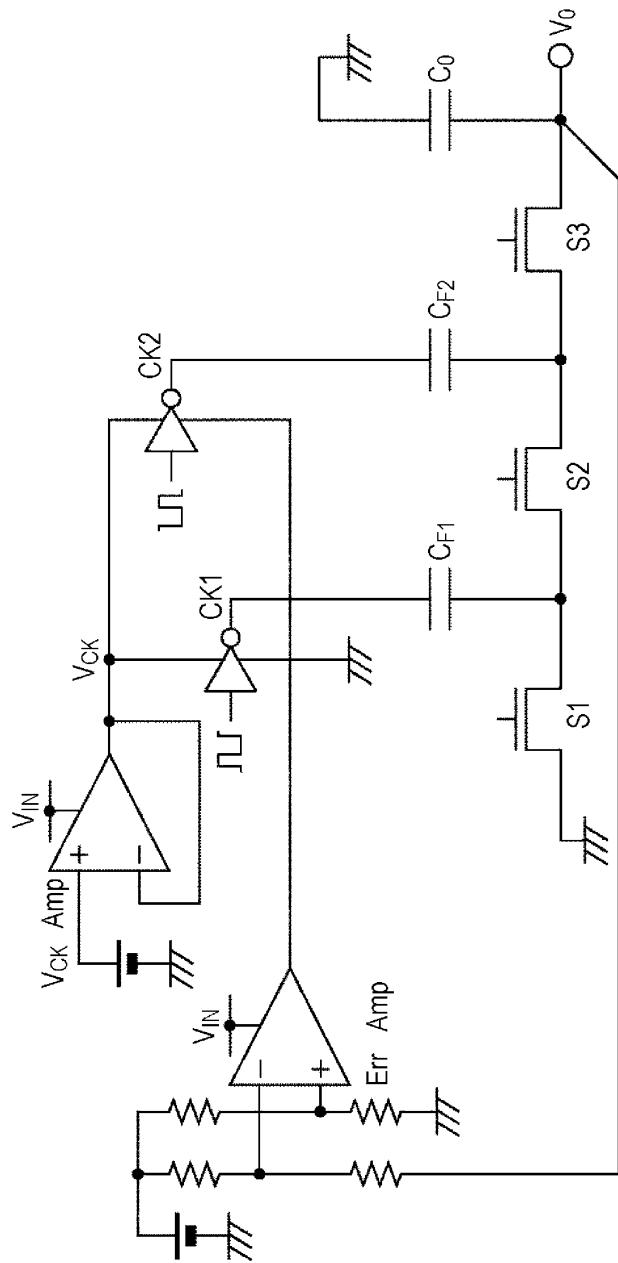
## 도면8



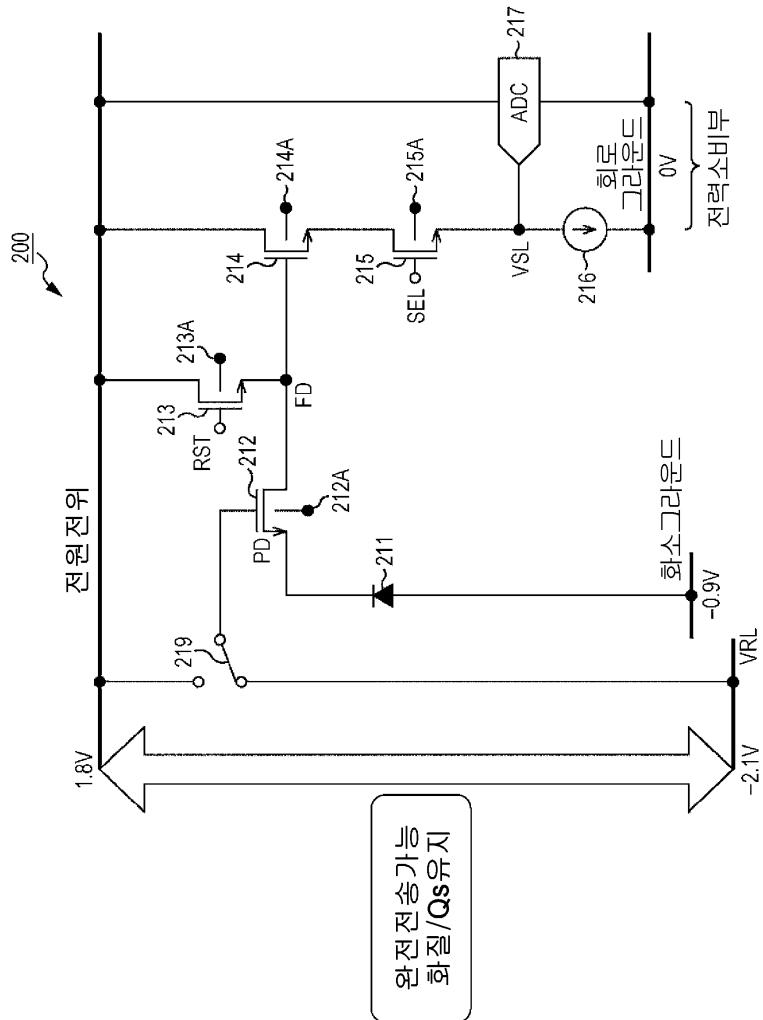
도면9



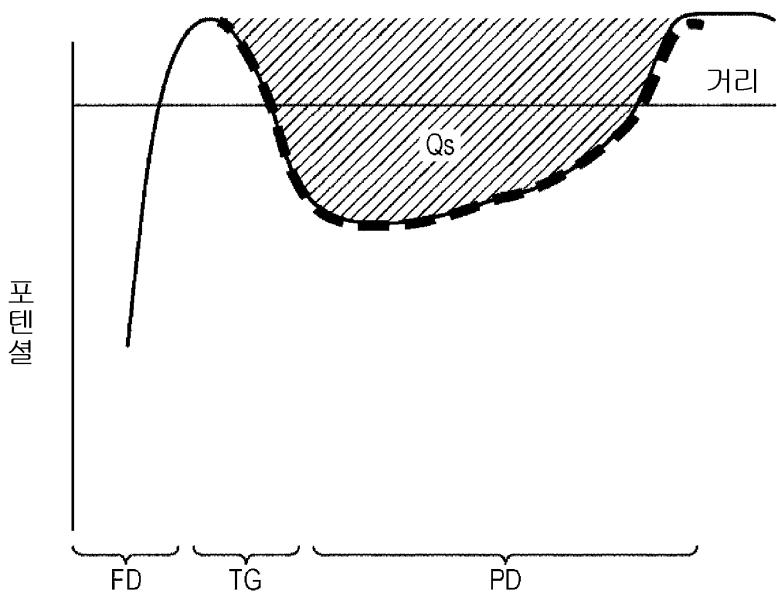
도면 10



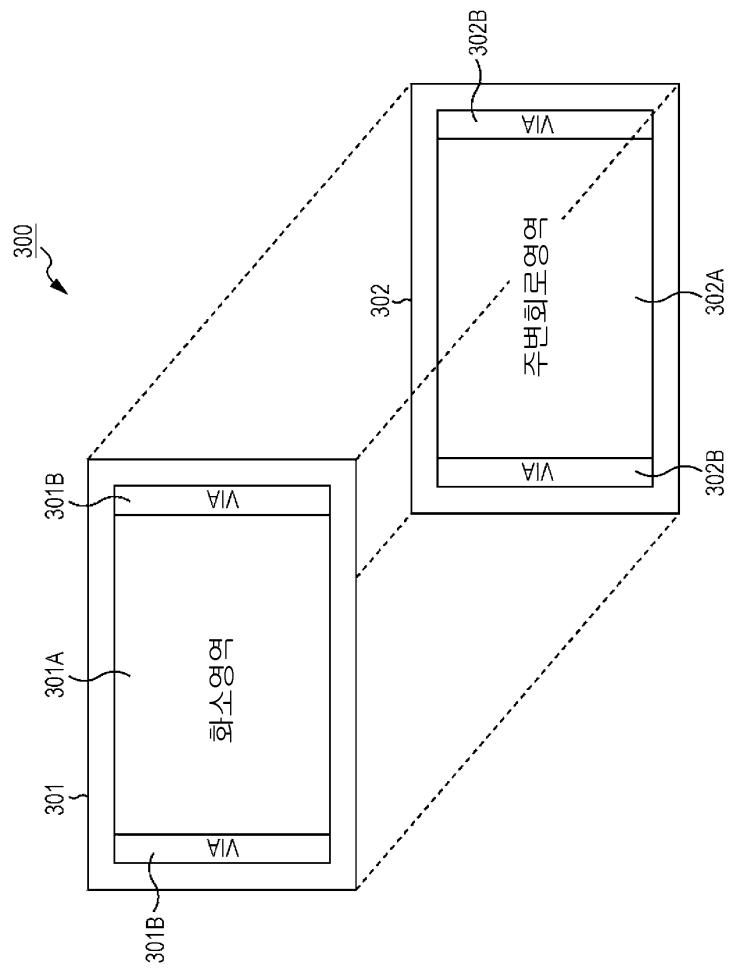
도면11



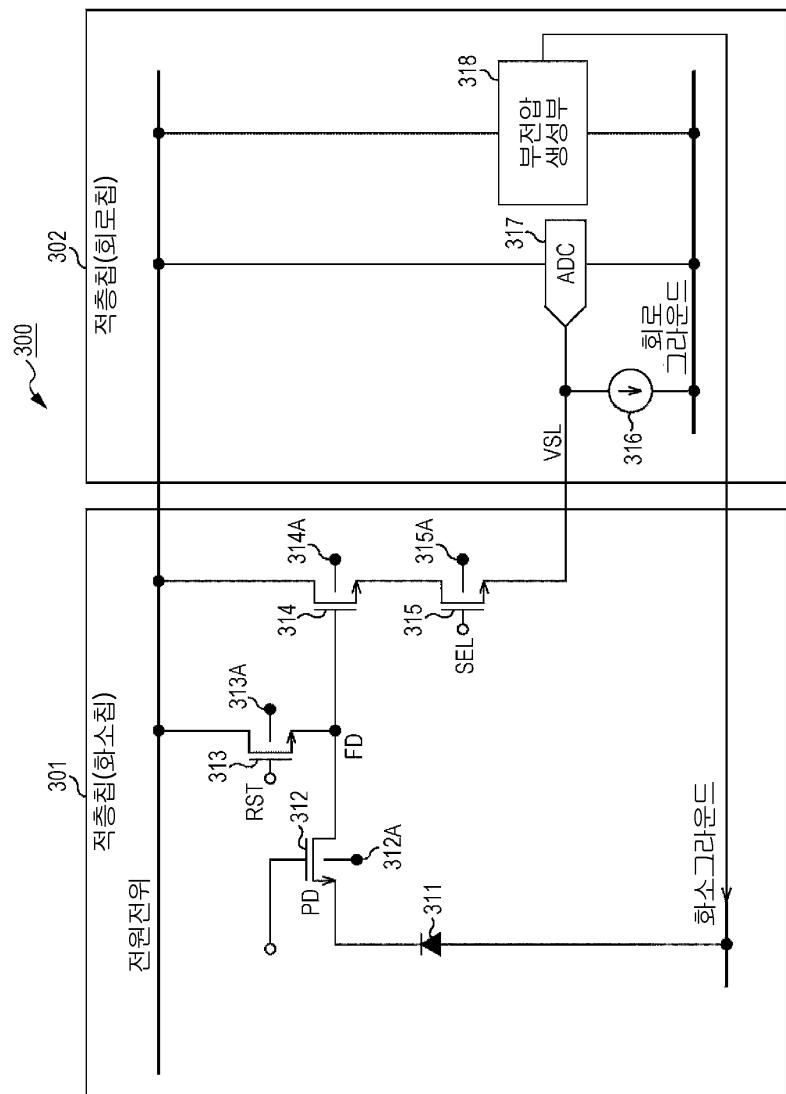
도면12



도면13



도면14



도면 15

