

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4947841号
(P4947841)

(45) 発行日 平成24年6月6日 (2012.6.6)

(24) 登録日 平成24年3月16日 (2012.3.16)

(51) Int. Cl.

F I

H O 1 L 21/027 (2006.01)

H O 1 L 21/30 5 4 1 B

G O 3 F 7/20 (2006.01)

G O 3 F 7/20 5 O 4

H O 1 J 37/12 (2006.01)

H O 1 J 37/12

H O 1 J 37/305 (2006.01)

H O 1 J 37/305 B

請求項の数 5 (全 22 頁)

(21) 出願番号 特願2001-74736 (P2001-74736)
 (22) 出願日 平成13年3月15日 (2001.3.15)
 (65) 公開番号 特開2001-345260 (P2001-345260A)
 (43) 公開日 平成13年12月14日 (2001.12.14)
 審査請求日 平成20年3月3日 (2008.3.3)
 (31) 優先権主張番号 特願2000-97067 (P2000-97067)
 (32) 優先日 平成12年3月31日 (2000.3.31)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000001007
 キヤノン株式会社
 東京都大田区下丸子3丁目30番2号
 (74) 代理人 100076428
 弁理士 大塚 康德
 (74) 代理人 100112508
 弁理士 高柳 司郎
 (74) 代理人 100115071
 弁理士 大塚 康弘
 (74) 代理人 100116894
 弁理士 木村 秀二
 (72) 発明者 小野 治人
 東京都大田区下丸子3丁目30番2号 キ
 ヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 荷電粒子線露光装置

(57) 【特許請求の範囲】

【請求項 1】

荷電粒子線源から放射された荷電粒子線を用いて露光を行う荷電粒子線露光装置であって、

前記荷電粒子線源の複数の中間像をアレイ状に形成する電子光学系アレイと、

前記電子光学系アレイによってアレイ状に形成された前記複数の中間像を被露光面上に投影する投影電子光学系と、を備え、

前記電子光学系アレイは、

複数の開口がアレイ状に配列されたメンブレン、および、前記メンブレンの周囲を支持する支持部で構成された第1の電極基板および第2の電極基板と、

前記第1の電極基板および前記第2の電極基板の支持部を支持するベース基板と、を有し、

前記第1の電極基板は、前記第2の電極基板を介することなく前記ベース基板に固定され、前記第2の電極基板は、前記第1の電極基板を介することなく前記ベース基板に固定され、

前記第1の電極基板および前記第2の電極基板は、前記第2の電極基板が前記ベース基板に固定された前記第1の電極基板の内側で前記ベース基板に固定されるような入れ子構造を形成することを特徴とする荷電粒子線露光装置。

【請求項 2】

前記第1の電極基板の支持部および前記第2の電極基板の支持部の各々が前記ベース基

板の１つの面に固定されていることを特徴とする請求項１に記載の荷電粒子線露光装置。

【請求項３】

前記電子光学系アレイは、前記第１の電極基板および前記第２の電極基板とは別の少なくとも２つの電極基板と、をさらに有し、

前記少なくとも２つの電極基板は、前記入れ子構造とは別の入れ子構造を形成することを特徴とする請求項１に記載の荷電粒子線露光装置。

【請求項４】

前記第１の電極基板の支持部および前記第２の電極基板の支持部の各々が前記ベース基板の第１の面に固定され、

前記少なくとも２つの電極基板の支持部の各々が前記ベース基板の前記第１の面とは別の第２面に固定されていることを特徴とする請求項３に記載の荷電粒子線露光装置。

【請求項５】

前記電子光学系アレイは、少なくとも１つのシールド電極基板と、をさらに有することを特徴とする請求項１～４のいずれか１項に記載の荷電粒子線露光装置。

【発明の詳細な説明】

【０００１】

【発明の属する技術分野】

本発明は、電子ビーム等の荷電粒子線を利用する荷電粒子線露光装置に関するものである。

【０００２】

【従来の技術】

半導体デバイスの生産において、電子ビーム露光技術は $0.1\mu\text{m}$ 以下の微細パターン露光を可能とするリソグラフィの有力候補として脚光を浴びており、いくつかの方式がある。例えば、いわゆる一筆書きでパターンを描画する可変矩形ビーム方式がある。しかし、これはスループットが低く量産用露光機としては課題が多い。スループットの向上を図るものとして、ステンスルマスクに形成したパターンを縮小転写する図形一括露光方式が提案されている。この方式は、繰り返しの多い単純パターンには有利であるが、ロジック配線層等のランダムパターンではスループットの点で課題が多く、実用化に際して生産性向上の妨げが大きい。

【０００３】

これに対して、マスクを用いずに複数本の電子ビームで同時にパターンを描画するマルチビームシステムの提案がなされており、物理的なマスク作製や交換を不要とするなど、実用化に向けて多くの利点を備えている。電子ビームをマルチ化する上で重要となるのが、複数の電子ビームを生成するための電子光学系アレイに配列される電子レンズの数である。電子光学系アレイに配置することができる電子レンズの数により電子ビーム数が決まり、これがスループットを決定する大きな要因となる。このため電子光学系アレイの性能を高めながら如何に小型化できるかが、マルチビーム型露光装置の性能向上のカギのひとつとなる。

【０００４】

電子レンズには電磁型と静電型があり、静電型は磁界型に比べて、コイルコア等を設ける必要がなく構成が容易であり小型化に有利となる。ここで静電型の電子レンズ（静電レンズ）の小型化に関する主な従来技術を以下に示す。

【０００５】

UnitedStatesPatent (USP) No. 4,419,580は、Si基板上に電子レンズを二次元配置した電子光学系アレイを提案するもので、V溝と円筒形のスペーサにより電極間のアライメントを行う。K.Y.Lee等 (J.Vac.Sci.Technol.B12(6)Nov/Dec 1994 pp3425-3430) は、陽極接合法を利用してSiとパイレックスガラスが複数積層に接合された構造体を開示するもので、高精度にアライメントされたマイクロカラム用電子レンズを提供する。

【０００６】

【発明が解決しようとする課題】

しかしながら、上記USP 4,419,580に開示された電子光学系アレイは、薄く加工したSi基板を積層する必要があるため、電極間隔が小さくなると作製プロセスが困難となり、また、強度的に問題がある。

【0007】

一方、上記K.Y.Lee等が開示された電子光学系アレイは、1)電極間隔が小さい場合、中間にガラスを挟む方法には限界があり、2)陽極接合の回数が多くプロセスが複雑である(2(n-1)回の接合工程が必要である)、といった数々の解決すべき課題を有する。

【0008】

本発明は、上記従来技術の課題を認識することを出発点とするもので、その改良を主目的とする。具体的な目的のひとつは、小型化、高精度化、信頼性といった各種条件を高いレベルで実現した電子光学系アレイの提供である。さらには、これを用いた高精度な露光装置、生産性に優れたデバイス製造方法、半導体デバイス生産工場などを提供することを目的とする。

【0009】

【課題を解決するための手段】

本発明は、荷電粒子線源から放射された荷電粒子線を用いて露光を行う荷電粒子線露光装置に係り、前記荷電粒子線源の複数の中間像をアレイ状に形成する電子光学系アレイと、前記電子光学系アレイによってアレイ状に形成された前記複数の中間像を被露光面上に投影する投影電子光学系と、を備え、前記電子光学系アレイは、複数の開口がアレイ状に配列されたメンブレン、および、前記メンブレンの周囲を支持する支持部で構成された第1の電極基板および第2の電極基板と、前記第1の電極基板および前記第2の電極基板の支持部を支持するベース基板と、を有し、前記第1の電極基板は、前記第2の電極基板を介することなく前記ベース基板に固定され、前記第2の電極基板は、前記第1の電極基板を介することなく前記ベース基板に固定され、前記第1の電極基板および前記第2の電極基板は、前記第2の電極基板が前記ベース基板に固定された前記第1の電極基板の内側で前記ベース基板に固定されるような入れ子構造を形成する。

その他、明細書に記載された発明の第1の側面は、複数の電子レンズを有する電子光学系アレイに係り、前記電子光学系アレイは、複数の荷電粒子線の経路に沿って配置された複数の電極を備え、前記複数の電極の各々は、該複数の荷電粒子線の経路上に複数の開口が形成されたメンブレンと、該メンブレンを支持する支持部とを有し、前記複数の電極のうち少なくとも2つの電極は、入れ子構造が形成されるように配置されている。

【0010】

本発明の好適な実施例によれば、前記電子光学系アレイはベース部材を更に備え、前記入れ子構造を形成する前記少なくとも2つの電極の支持部は、前記ベース部材によって支持されることが好ましい。ここで、前記入れ子構造を形成する前記少なくとも2つの電極の支持部は、例えば、前記ベース部材の1つの面によって支持される。

【0011】

本発明の好適な実施例によれば、例えば、前記複数の電極の全てが、入れ子構造を形成するように配置される。ここで、前記電子光学系アレイはベース部材を更に備え、例えば、前記複数の電極の全ての支持部が、前記ベース部材によって支持される。更に、前記複数の電極の全ての支持部が、前記ベース部材の1つの面によって支持されてもよい。

【0012】

本発明の好適な実施例によれば、前記複数の電極は、少なくとも2つの入れ子構造が形成されるように配置されてもよい。ここで、前記電子光学系アレイは、第1及び第2の面を有するベース部材を更に備え、前記ベース部材は、前記少なくとも2つの入れ子構造のうちの1つの入れ子構造を前記第1の面で支持し、前記少なくとも2つの入れ子構造のうちの他の1つの入れ子構造を前記第2の面で支持してもよい。或いは、前記電子光学系アレイは、前記少なくとも2つの入れ子構造を各々支持する少なくとも2つのベース部材を更に備えてもよい。或いは、前記電子光学系アレイは、前記少なくとも2つの入れ子構造を互いに連結する連結部を更に備えてもよい。

【 0 0 1 3 】

本発明の好適な実施例によれば、前記入れ子構造を形成する少なくとも2つの電極の支持部は各々孔部を有し、1つの電極の孔部の内側に他の電極が配置される。

【 0 0 1 4 】

本発明の好適な実施例によれば、前記複数の電極のうち前記入れ子構造を形成する少なくとも2つの電極以外の1つの電極は、前記入れ子構造を形成する少なくとも2つの電極のうち前記ベース部材から最も遠い位置に配置された電極に対向して配置されてもよい。ここで、前記複数の電極のうち前記入れ子構造を形成する少なくとも2つの電極以外の1つの電極の支持部の寸法は、前記入れ子構造を形成する少なくとも2つの電極のうち前記ベース部材から最も遠い位置に配置された電極の支持部よりも寸法よりも小さいことが好ましい。

10

【 0 0 1 5 】

本発明の好適な実施例によれば、前記複数の電極は、該複数の電極のメンブレンが互いに接触しないように、配置される。

【 0 0 1 6 】

本発明の好適な実施例によれば、前記複数の電極のうち少なくとも1つの電極は、その複数の開口によって形成される列を単位として分割されていることが好ましい。

【 0 0 1 7 】

本発明の好適な実施例によれば、前記入れ子構造を形成する電極の個数は、例えば、典型的には2個又は3個であるが、4個以上でもよい。

20

【 0 0 1 8 】

本発明の好適な実施例によれば、前記複数の電極のうち少なくとも1つの電極は、荷電粒子線に作用させる電界を形成する電極であり、前記複数の電極のうち他の少なくとも1つの電極は、シールド電極である。

【 0 0 1 9 】

その他、明細書に記載された発明の第2の側面は、複数の電子レンズを有する電子光学系アレイを製造する製造方法に係り、複数の開口が形成されたメンブレンと、該メンブレンを支持する支持部とを各々有する複数の電極を準備する準備工程と、ベース部材を準備する工程と、前記複数の電極の全部又は一部が入れ子構造を形成するように、前記複数の電極の支持部を前記ベース部材に固定する固定工程とを含む。前記電極の準備工程では、例えば、めっき法を利用して前記複数の電極を作製する。

30

【 0 0 2 1 】

その他、明細書に記載された発明の第4の側面は、デバイスの製造方法に係り、荷電粒子線露光装置を含む複数の半導体製造装置を工場に設置する工程と、前記複数の半導体製造装置を用いて半導体デバイスを製造する工程とを含む。前記荷電粒子線露光装置は、荷電粒子線を放射する荷電粒子線源と、複数の電子レンズを有し、該複数の電子レンズにより前記荷電粒子線源の中間像を複数形成する電子光学系アレイと、前記電子光学系アレイによって形成される複数の中間像を基板上に投影する投影電子光学系とを備える。前記電子光学系アレイは、前記複数の中間像に係る複数の荷電粒子線の経路に沿って配置された複数の電極を含み、前記複数の電極の各々は、該複数の荷電粒子線の経路上に複数の開口が形成されたメンブレンと、該メンブレンを支持する支持部とを有し、前記複数の電極のうち少なくとも2つの電極は、入れ子構造が形成されるように配置される。

40

【 0 0 2 2 】

本発明の好適な実施例によれば、この製造方法は、前記複数の半導体製造装置をローカルエリアネットワークで接続する工程と、前記ローカルエリアネットワークと前記工場外の外部ネットワークとを接続する工程と、前記ローカルエリアネットワーク及び前記外部ネットワークを利用して、前記外部ネットワーク上のデータベースから前記荷電粒子線露光装置に関する情報を取得する工程と、取得した情報に基づいて前記荷電粒子線露光装置を制御する工程とを更に含むことが好ましい。

【 0 0 2 3 】

50

その他、明細書に記載された発明の第5の側面は、半導体製造工場に係り、荷電粒子線露光装置を含む複数の半導体製造装置と、前記複数の半導体製造装置を接続するローカルエリアネットワークと、前記ローカルエリアネットワークと前記半導体製造工場外の外部ネットワークとを接続するゲートウェイとを備える。前記荷電粒子線露光装置は、荷電粒子線を放射する荷電粒子線源と、複数の電子レンズを有し、該複数の電子レンズにより前記荷電粒子線源の中間像を複数形成する電子光学系アレイと、前記電子光学系アレイによって形成される複数の中間像を基板上に投影する投影電子光学系とを備える。前記電子光学系アレイは、前記複数の中間像に係る複数の荷電粒子線の経路に沿って配置された複数の電極を含み、前記複数の電極の各々は、該複数の荷電粒子線の経路上に複数の開口が形成されたメンブレンと、該メンブレンを支持する支持部とを有し、前記複数の電極のうち少なくとも2つの電極は、入れ子構造が形成されるように配置される。

10

【0024】

その他、明細書に記載された発明の第6の側面は、荷電粒子線露光装置の保守方法に係り、荷電粒子線露光装置が設置された工場外の外部ネットワーク上に、該荷電粒子線露光装置の保守に関する情報を蓄積するデータベースを準備する工程と、前記工場内のローカルエリアネットワークに前記荷電粒子線露光装置を接続する工程と、前記外部ネットワーク及び前記ローカルエリアネットワークを利用して、前記データベースに蓄積された情報に基づいて前記荷電粒子線露光装置を保守する工程とを含む。前記荷電粒子線露光装置は、荷電粒子線を放射する荷電粒子線源と、複数の電子レンズを有し、該複数の電子レンズにより前記荷電粒子線源の中間像を複数形成する電子光学系アレイと、前記電子光学系アレイによって形成される複数の中間像を基板上に投影する投影電子光学系とを備える。前記電子光学系アレイは、前記複数の中間像に係る複数の荷電粒子線の経路に沿って配置された複数の電極を含み、前記複数の電極の各々は、該複数の荷電粒子線の経路上に複数の開口が形成されたメンブレンと、該メンブレンを支持する支持部とを有し、前記複数の電極のうち少なくとも2つの電極は、入れ子構造が形成されるように配置される。

20

【0025】

【発明の実施の形態】

以下、本発明の好適な実施例を説明する。

【0026】

<実施例1>

30

本発明の第1の実施例の電子光学系アレイを図1を用いて説明する。この電子光学系アレイは、上電極1、中間電極2、および下電極3が入れ子構造になっており、ベース基板4の同一面上に支持されている。すなわち、この電子光学系アレイは、それぞれが、複数の電子ビーム（荷電粒子線）の経路上に複数の開口が形成されたメンブレン1A、2A、3Aと、該メンブレンを支持する支持基板1B、2B、3Bを備えた第1電極1、第2電極2および第3電極3を有し、前記メンブレン同士が空間的に絶縁された構造を有する。前記第1乃至第3電極のそれぞれの支持基板は、同一のベース基板4上に保持されている。前記第2電極2の支持基板2Bは、前記第1電極1の支持基板1Bの内側に位置し、前記第3電極3の支持基板3Bが前記第2電極2の支持基板2Bの内側に位置し、3つの電極が入れ子構造になっている。なお、本実施例においては、説明を簡便にするために各電極について3×3個の開口のみを示すが、実際にはそれ以上の個数（例えば、8×8個）の開口を備えることができる。

40

【0027】

上記電子光学系アレイの作製方法を説明する。まず上電極1及び下電極3の作製方法を図2(a)～(d)に示す。なお、ここでは、説明の便宜上、上電極1及び下電極3の作製方法を図2(a)～(d)を参照して説明するが、両者は図1に示すように互いに異なる形状及び大きさを有する。

【0028】

最初に、基板101として結晶方位が<100>のシリコンウェーハを用意し、マスク層102として基板101の両面に熱酸化法によって膜厚300nmのSiO₂膜を成膜す

50

る。その後、これをレジストプロセスとエッチングプロセスによってパターニングし、後に孔部及びアライメント溝となる部分のマスク層 102 を除去する（図 2（a））。基板 101 の大きさおよび厚さは、第 1 の電極 1 及び第 3 の電極 3 の寸法に合わせて適宜選択することができる。

【0029】

次いで、基板の上面にチタン／銅をそれぞれ 5 nm / 5 μm の膜厚で連続蒸着した後、これをレジストプロセスとエッチングプロセスによりパターニングし、電子ビーム（荷電粒子線）の経路となる部分に複数の開口 105 を有する電極層 103 を形成する。蒸着方法としては、例えば、抵抗加熱若しくは電子ビームによる蒸着法、又は、スパッタ法などを用いることが出来る。電極材料としては、これに代えて、例えばチタン／金、チタン／白金などを用いてもかまわない（図 2（b））。

10

【0030】

次いで、電極層 103 をポリイミドを用いて保護し、他方の面を 22 % のテトラメチルアンモニウムヒドロキシド水溶液を用いて、90 ° でシリコン基板 101 のバックエッチングを行う。エッチングは、シリコンがエッチングによって除去され、マスク層 102 が露出するまで行い、これにより孔部 106 及びアライメント溝 104 を形成する。その後、基板を水洗し、乾燥させ、ドライエッチング装置内でテトラフルオロメタンを用いて、シリコンのドライエッチング後に露出したマスク層 102 をエッチング除去する。最後に、他方の面の保護に用いたポリイミド膜をアッシングにより除去する。これにより、電子ビームの経路となる部分に複数の開口 105 を有する上電極 1 及び下電極 3 が得られる（図 2（c））。なお、図 2（d）は、完成した図 2（c）に示す電極の上面図である。

20

【0031】

次に、中間電極 2 の作製方法を図 3（a）～（f）で説明する。最初に、基板 201 として結晶方位が <100> のシリコンウェーハを用意し、マスク層 202 として基板 101 の両面に熱酸化法によって膜厚 300 nm の SiO₂ 膜を成膜した後、これをレジストプロセスとエッチングプロセスによりパターニングし、後に孔部及びアライメント溝となる部分のマスク層 202 を除去する（図 3（a））。

【0032】

次いで、メッキ用電極 203 としてクロム／金をそれぞれ 5 nm / 100 nm の膜厚で蒸着する（図 3（b））。メッキ用電極 203 上にメッキの鑄型となるレジストよりなるパターン 204 を形成する。レジストとしては、エポキシ化ビスフェノール A オリゴマーを主成分とする SU-8（Micro Chem. co）を用いて、膜厚 60 μm に成膜する。露光は、高圧水銀ランプを用いた密着型の露光装置を用いて例えば 60 秒行う。また、露光後、ホットプレート上で 85 ° で 30 分間、露光後バーク（PEB）を行う。そして、基板を室温まで徐冷した後、プロピレングリコールモノメチルエーテルアセテートで 5 分間現像し、メッキ用の鑄型パターン 204 を形成する。レジストとしては、これに代えて、例えば、ポリビニルフェノールベースや環化ゴム系のネガ型レジストやノボラックベースのポジ型レジストを用いることもできる。また、厚い膜の形成が困難なレジスト材料の場合には複数回に分けてレジストを形成してもかまわない（図 3（c））。

30

【0033】

次いで、電気めっきにより、レジスト 204 の開口部に電極層を埋め込む。これにより、電子ビームの経路となる部分に複数の開口を有する他、アライメント溝 208 を有する電極層 205 が形成される。具体的には、例えば、酸性銅メッキ液を用いて、例えばメッキ液流速 5 L / 分、電流密度 7.5 mA / cm²、液温 28 ° で 6 時間 40 分電気めっきを行うことにより、膜厚 50 μm の銅パターンをレジストパターン 204 の間隙に埋め込むことができる。次いで、80 ° の N-メチルピロリドン（NMP）中で SU-8 レジスト 204 を剥離し、IPA で洗浄し、乾燥させ、電極層 205 としての銅パターンを得ることができる。この時、電極層を形成する金属としては、銅の他にも、例えば、金、白金などの非磁性体の材料を用いることができる（図 3（d））。

40

【0034】

50

次いで、メッキ面をポリイミドを用いて保護し（不図示）、他方の面を22%のテトラメチルアンモニウムヒドロキシド水溶液を用いて、マスク層202が露出するまで、90でシリコン基板201のバックエッチングを行う。エッチングは、シリコンがエッチングされ、マスク層202が露出するまで行い、これにより孔部206及びアライメント溝208を形成する。その後、基板を水洗し、乾燥させ、ドライエッチング装置内でテトラフルオロメタンを用いて、シリコンのドライエッチング後に露出したマスク層202およびメッキ用電極203をエッチング除去する。最後に、他方の面の保護をしたポリイミド膜をアッシングにより除去して中間電極2を完成させる（図3（e））。図3（f）は、完成した図3（e）に示す中間電極2の上面図である。この実施例では、アレイ状の開口を列ごとにグループ化する分割電極205が形成される。このようにメッキ法を用いて作製した電極は、不純物ドーピングのシリコンよりなる電極と比較して導電率が大きく、電極としての性能が高いという利点がある。

10

【0035】

次に、ベース基板4の作製方法を図4（a）～（e）に示す。基板301として結晶方位が<100>のシリコンウェーハを用意し、マスク層302として基板の両面に熱酸化法によって膜厚300nmのSiO₂膜を成膜する。その後、これをレジストプロセスとエッチングプロセスによりパターンニングし、後に貫通孔及びアライメント溝となる部分のマスク層302を除去する（図4（a））。

【0036】

次いで、22%のテトラメチルアンモニウムヒドロキシド水溶液を用いて、マスク層302が露出するまで、90でシリコン基板101のバックエッチングを行う。このとき、アライメント溝305が形成される（図4（b））。

20

【0037】

次いで、フッ化水素とフッ化アンモニウムの混合水溶液を用いて、残りのマスク層302を除去し、貫通孔303を形成する（図4（c））。最後に再び基板の全面に熱酸化法で膜厚300nmのSiO₂層304を成膜し、これを絶縁層とする（図4（d））。図4（e）は、完成した図4（d）に示すベース基板4の上面図である。

【0038】

以上のようにして作製した電極1、2、3をベース基板4に位置合わせして接合する。手順としては、最初に下電極3をベース基板4の上面に接合して固定し、次に中間電極2をベース基板4の上面に接合して固定し、最後に上電極1をベース基板4の上面に接合して固定する。接合の方法としては、接合部分にフッ酸水溶液を滴下した後、赤外線カメラを用いてアライメント溝を観察し、すべてのアライメント溝同士が重なり合うように、基板面同士のアライメントを行ってから、2つの基板を接合する。なお、さらに簡便には接着剤を用いて基板同士を接合するようにしてもよい。その場合、接着剤としては真空中での脱ガスの少ないものを選択する。

30

【0039】

以上の構造を備えた電子光学系アレイによれば、電極同士を入れ子構造とすることで、以下のような優れた作用効果を有し、小型化、高精度化、信頼性といった各種条件を高いレベルで実現することができる。

40

（1）対向する電極のメンブレンの間隔を小さくすることが容易である。この効果は、特に3層以上の電極の積層において大きい。

（2）各電極の基板部分（支持部分）を厚くできるので、高い強度を持たせることが出来、信頼性、取扱い性、組立ての容易性が向上する。

（3）1つのベース基板を位置基準として各電極のアライメントを行なうため、基板同士の位置合わせ精度が高まる。

【0040】

<実施例2>

図5は、本発明の第2の実施例の電子光学系アレイを示す図である。この電子光学系アレイは、中間電極12と下電極13をベース基板14上に固定して入れ子構造にする一方で

50

、上電極 1 1 は入れ子構造にせず、中間電極 1 2 の上に固定したものである。上電極 1 1 と中間電極 1 2 とは、ファイバー等のスペーサ 1 5 を挟んで接着剤 1 6 で固定されており、スペーサ 1 5 の外形寸法が基板間隔を決定する。図 5 において、1 1 A、1 2 A、1 3 A は、各々上電極 1 1、中間電極 1 2、下電極 1 3 のメンブレンであり、1 1 B、1 2 B、1 3 B は、各々上電極 1 1、中間電極 1 2、下電極 1 3 におけるメンブレンの支持基板である。

【0041】

上電極 1 1 ならびに下電極 1 3 の作製方法を図 6 (a) ~ 図 6 (f) に示す。なお、ここでは、説明の便宜上、上電極 1 1 及び下電極 1 3 の作製方法を図 6 (a) ~ 図 6 (f) を参照して説明するが、両者は図 5 に示すように互いに異なる形状及び大きさを有する。

10

【0042】

最初に、基板 4 0 1 として結晶方位が $\langle 100 \rangle$ のシリコンウェーハを用意し、マスク層 4 0 2 として基板 4 0 1 の両面に熱酸化法によって膜厚 3 0 0 nm の SiO_2 層を成膜する。その後、これをレジストプロセスとエッチングプロセスによってパターンニングし、後に孔部及びアライメント溝となる部分のマスク層を除去する (図 6 (a))。

【0043】

次いで、チタン / 銅をそれぞれ 5 nm / 5 μm の膜厚で連続蒸着した後、これをレジストプロセスとエッチングプロセスによりパターンニングし、アライメント溝 4 0 3 を有する電極層 4 0 4 を形成する。蒸着方法としては、例えば、抵抗加熱若しくは電子ビームによる蒸着法、又は、スパッタ法などを用いることが出来る。電極材料としては、これに代えて、例えば、チタン / 金、チタン / 白金などを用いてもかまわない (図 6 (b))。

20

【0044】

次いで、先の図 3 (c) と同様の方法を用いて、電極層 4 0 4 上にメッキの鋳型となるレジストよりなるパターン 4 0 5 を形成する。レジストとしては SU - 8 を採用し、その膜厚を 1 1 0 μm とする (図 6 (c))。

【0045】

次いで、図 3 (d) と同様の方法を用いて、銅の電気めっきにより、レジスト 4 0 5 の開口部に膜厚 1 0 0 μm のシールド電極 4 0 6 を形成する。次いで、8 0 の N - メチルピロリドン (NMP) 中で SU - 8 レジスト 4 0 5 を剥離し、IPA で洗浄し、乾燥させ、シールド電極 4 0 6 としての銅パターンを得る (図 6 (d))。

30

【0046】

次いで、メッキ面をポリイミドを用いて保護し (不図示)、他方の面を 2 2 % のテトラメチルアンモニウムヒドロキシド水溶液を用いて、9 0 でシリコン基板 4 0 1 のバックエッチングを行う。エッチングは、シリコンがエッチング除去され、マスク層 4 0 2 が露出するまで行う。これにより、孔部 4 0 9 及びアライメント溝 4 0 7 が形成される。基板を水洗し、乾燥させ、ドライエッチング装置内でテトラフルオロメタンを用いて、シリコンのドライエッチング後に露出したマスク層をエッチング除去する。最後に、他方の面の保護をしたポリイミド膜をアッシングにより除去し、電子ビームの経路となる部分に複数の開口を有する上電極 1 1 及び下電極 1 3 を完成させる (図 6 (e))。図 6 (f) は完成した図 6 (e) に示す電極の上面図である。

40

【0047】

ここで、入れ子構造の内側に位置する下電極 1 3 については、最後に図 6 (g) で示すように基板の両端部をカッティングする。これはダイシングソー、レーザーカッターなど半導体製造プロセス等で使用される装置を用いて行うことが出来る。

【0048】

図 7 (a) ~ 図 7 (e) は、ベース基板 1 4 の作製方法を示す図である。最初に、基板 5 0 1 として結晶方位が $\langle 100 \rangle$ のシリコンウェーハを用意し、マスク層 5 0 2 として基板の両面に熱酸化法によって膜厚 3 0 0 nm の SiO_2 層を成膜する。その後、これをレジストプロセスとエッチングプロセスによりパターンニングし、後に貫通孔及びアライメント溝となる部分のマスク層 5 0 2 を除去する (図 7 (a))。

50

【0049】

次いで、22%のテトラメチルアンモニウムヒドロキシド水溶液を用いて、マスク層502が露出するまで、90°でシリコン基板のバックエッチングを行う。このとき、アライメント溝503が形成される(図7(b))。

【0050】

次いで、フッ化水素とフッ化アンモニウムの混合水溶液を用いて、残りのマスク層502を除去し、貫通孔504を形成する(図7(c))。最後に、再び基板の全面に熱酸化法により膜厚300nmのSiO₂を成膜し、これを絶縁層505とする(図7(d))。図7(e)は図7(d)に示す電極の上面図である。

【0051】

以上のようにして作製した電極11、12、13、ベース基板14を位置合わせして接合する。手順としては、最初に下電極13をベース基板14の上面に接合して固定し、次に中間電極12をベース基板14の上面に接合して固定する。各接合の際には、接合部分にフッ酸水溶液を滴下した後、赤外線カメラを用いて観察しながら位置合わせして接合する。次に、上電極1を中間電極12の上面に接合して固定する。上電極11と中間電極12とを接合する際には、両基板のアライメント溝にスペーサ15が位置するように位置合わせしてから、接着剤16で固定する。接着剤としては真空中での脱ガスの少ないものを選択する。

【0052】

<実施例3>

図8は、本発明の第3の実施例の電子光学系アレイを示す図である。この電子光学系アレイは、上電極21と中間電極22との間に、シールド電極25を有する。具体的には、この電子光学系アレイは、ベース基板20に固定された入れ子構造の上電極21とシールド電極25、ならびにベース基板24に固定された下電極23と中間電極22の2つのユニットを有し、これらのユニット同士をスペーサ26を挟んで接着剤27で固定したものである。図8において、21A、22A、23A、25Bは、各々上電極21、中間電極22、下電極23、シールド電極25のメンブレンであり、21B、22B、23B、25Bは、各々上電極21、中間電極22、下電極23、シールド電極25におけるメンブレンの支持基板である。

【0053】

図9(a)~図9(f)は中間電極22の作製方法を説明する図である。最初に、結晶方位が<100>のシリコンウェーハ601を用意し、マスク層602として基板601の両面に熱酸化法により膜厚300nmのSiO₂層を成膜する。その後、これをレジストプロセスとエッチングプロセスによりパターンニングし、後に孔部及びアライメント溝となる部分のマスク層602を除去する(図9(a))。

【0054】

次いで、水酸化カリウム水溶液を用いてシリコン基板の異方性エッチングを行い、厚さ50μmのメンブレン部604と孔部606およびアライメント溝605、607を形成する(図9(b))。

【0055】

次いで、レジストを塗布し、フォトリソグラフィーを用いてこれをパターンニングした後、これをマスクとして反応性イオンエッチングによりマスク層602およびシリコン601をエッチングし、電子ビームの経路となる部分に複数の開口608を形成する(図9(c))。

【0056】

次いで、フッ酸とフッ化アンモニウムの混合水溶液を用いて両面のマスク層602を除去する(図9(d))。

【0057】

次いで、熱酸化法により基板を覆うようにシリコンSiO₂を300nm成膜し、これを絶縁層609とする(図9(e))。

10

20

30

40

50

【0058】

最後に、真空蒸着法によりTiを50nm、Auを100nm成膜し、これをフォトリソグラフィーの手法によりパターンニングし、分割配線610を形成する(図9(f))。

【0059】

図10(a)~図10(e)は、シールド電極25の作製方法を説明する図である。最初に、不純物のドーピングにより導電性を付与した結晶方位が<100>のシリコンウエハ701を用意し、マスク層702として基板701の両面に熱酸化法により膜厚300nmのSiO₂層を成膜する。その後、これをフォトリソグラフィーとエッチングプロセスによりパターンニングし、後に孔部及びアライメント溝となる部分のマスク層702を除去する(図10(a))。

10

【0060】

次に、22%のテトラメチルアンモニウムヒドロキシド水溶液を用い、90°で裏面からエッチングを行い、20μmの厚さのメンブレン部704、孔部705及びアライメント溝703、706を形成する(図10(b))。

【0061】

次いで、フォトリソグラフィーと、ドライエッチングプロセスを用いて表面のマスク層702とシリコン基板をエッチングし、複数の開口707を形成する(図10(c))。

【0062】

最後に、CF₄ガスを用いた反応性イオンエッチング法により、表面のマスク層702を除去する(図10(d))。図10(e)は、図10(d)に示すシールド電極の上面図である。

20

【0063】

上電極21、下電極23については、上記の第2の実施例に従って形成され得る。

【0064】

以上のようにして作製した電極21、22、23、シールド電極25、ベース基板20、24を位置合わせして接合する。手順としては、最初の下電極23をベース基板24の上面に接合して固定し、次に中間電極22をベース基板24の上面に接合して固定する。各接合の際には、接合部分にフッ酸水溶液を滴下した後、赤外線カメラを用いて観察しながら位置合わせして接合する。次に、上電極21をベース基板20に接合して固定し、次いでシールド電極25をベース基板20の同一面に接合して固定する。最後に、これら2つのユニット同士の間にはスペーサ26を挟んで位置合わせしてから、接着剤27で固定する。

30

【0065】

<実施例4>

図11は、本発明の第4の実施例の電子光学系アレイを示す図である。第4の実施例は、第1の実施例の電極1、2、3を2組備えた構造を有する。具体的には、この電子光学系アレイは、第1の実施例の電極1、2、3に相当する第1電極1a、第2電極2a、第3電極3aがベース基板4の一方の面によって支持され、第1の実施例の電極3、2、1に相当する第4電極3b、第5電極2b、第6電極1bがベース基板4の他方の面によって支持されている。この構成によれば、1つのベース基板を位置基準としているため、電極間の位置合わせ精度が高い電子光学系アレイを得ることができる。また、このような多段構成の電子光学系アレイは、1段の電子レンズではレンズパワーが十分でない場合に好適である。

40

【0066】

なお、この実施例では、第1の実施例の電極1、2、3を2組備えて1つの電子光学系アレイが構成されているが、3組み以上備えて1つの電子光学系アレイを構成してもよい。

【0067】

<実施例5>

図12は、本発明の第5の実施例の電子光学系アレイを示す図である。第5の実施例は、第2の実施例の電極11、12、13を2組備えた構造を有する。具体的には、この電子

50

光学系アレイは、第2の実施例の電極11、12、13に相当する第1電極11a、第2電極12a、第3電極13aがベース基板12の一方の面によって支持され、第2の実施例の電極13、12、11に相当する第4電極13b、第5電極12b、第6電極11bがベース基板12の他方の面によって支持されている。この構成によれば、1つのベース基板を位置基準としているため、2組の電子光学系アレイ間の位置合わせ精度が高い電子光学系アレイを得ることができる。また、このような多段構成の電子光学系アレイは、1段の電子レンズではレンズパワーが十分でない場合に好適である。

【0068】

なお、この実施例では、第2の実施例の電極11、12、13を2組備えて1つの電子光学系アレイが構成されているが、3組以上備えて1つの電子光学系アレイを構成してもよい。

10

【0069】

<実施例6>

図13は、本発明の第6の実施例の電子光学系アレイを示す図である。第6の実施例は、第3の実施例の電極21、22、23を2組備えた構造を有する。具体的には、この電子光学系アレイは、第3の実施例の電極21、22、23に相当する第1電極21a、第2電極22a、第3電極23aを含む組みと、第3の実施例の電極23、22、21に相当する第4電極23b、第5電極22b、第6電極21bを含む組みとを有する。この構成によれば、1つのベース基板を位置基準としているため、2組の電子光学系アレイ間の位置合わせ精度が高い電子光学系アレイを得ることができる。また、このような多段構成の電子光学系アレイは、1段の電子レンズではレンズパワーが十分でない場合に好適である。

20

【0070】

なお、この実施例では、第3の実施例の電極21、22、23を2組備えて1つの電子光学系アレイが構成されているが、3組み以上備えて1つの電子光学系アレイを構成してもよい。

【0071】

<配線例>

上記の第2実施例又は第5の実施例に好適な配線例を図14(a)及び図14(b)を参照して説明する。図14(a)は斜視組立図、図14(b)は平面図である。この例では、上電極11(11a、11b)の支持基板11Bの寸法が、それに対向する中間電極12(12a、12b)の支持基板12Bの寸法よりも小さい。なお、図14(a)に示すように、中間電極12(12a、12b)と下電極13(13a、13Bb)とは、入れ子構造を形成するようにベース基板14によって固定され、上電極11(11a、11b)は、中間電極12(12a、12b)に対向して配置されている。このような構成によれば、図14(b)で示すように、中間電極12(12a、12b)のメンブレン12Aの一部921、922、923が露出するため、ワイヤボンディングなどによる中間電極12(12a、12b)への配線が容易である。

30

【0072】

図14(a)及び図14(b)に示す配線例では、中間電極(第2電極)の複数の開口のアレイは、列単位にグループ分けされ、グループ分けされた各列には、同一電位が印加される。すなわち、第1の列には配線901により電位が印加され、第2の列には配線902により電位が印加され、第3の列には配線903により電位が印加される。

40

【0073】

<電子ビーム露光装置>

次に、上記のいくつかの実施例に代表される電子光学系アレイを用いたシステム例として、マルチビーム型の荷電粒子露光装置(電子ビーム露光装置)の実施例を説明する。図15は全体システムの概略図である。図中、荷電粒子源である電子銃501はカソード501a、グリッド501b、アノード501cから構成される。カソード501aから放射された電子はグリッド501b、アノード501cの間でクロスオーバー像を形成する(以下、このクロスオーバー像を電

50

子源ESと記す)。この電子源ESから放射される電子ビームは、コンデンサーレンズである照射電子光学系502を介して補正電子光学系503に照射される。照射電子光学系502は、それぞれが3枚の開口電極からなる電子レンズ(アインツェルレンズ)521,522で構成される。補正電子光学系503は、上記の電子光学系アレイが適用された電子光学系アレイを含み、電子源ESの中間像を複数形成する(構造の詳細は後述する)。ここで、補正電子光学系503は、投影電子光学系504の収差の影響を補正するように、複数の中間像の形成位置を調整する。補正電子光学系503で形成された各中間像は投影電子光学系504によって縮小投影され、被露光面であるウエハ505上に電子源ES像を形成する。投影電子光学系504は、第1投影レンズ541(543)と第2投影レンズ542(544)とからなる対称磁気ダブレットで構成される。506は補正電子光学系503からの複数の電子ビームを偏向させて、複数の電子源像を同時にウエハ505上でX,Y方向に変位させる偏向器である。507は偏向器506を作動させた際に発生する偏向収差による電子源像のフォーカス位置のずれを補正するダイナミックフォーカスコイルであり、508は偏向により発生する偏向収差の非点収差を補正するダイナミックスティグコイルである。509はウエハ505を載置して、光軸AX(Z軸)方向とZ軸回りの回転方向に移動可能な-Zステージであって、その上にはステージの基準板510が固設されている。511は-Zステージを載置し、光軸AX(Z軸)と直交するX,Y方向に移動可能なX,Yステージである。512は電子ビームによって基準板510上のマークが照射された際に生じる反射電子を検出する反射電子検出器である。

【0074】

図16(a)及び図16(b)は補正電子光学系503の詳細を説明する図である。補正電子光学系503は、光軸に沿ってアパーチャアレイAA、ブランカーアレイBA、要素電子光学系アレイユニットLAU、ストッパーアレイSAで構成される。図16(a)は電子銃501側から補正電子光学系503を見た図、図16(b)はAA'断面図である。アパーチャアレイAAは図16(a)に示すように基板に複数の開口が規則正しく配列(8×8)形成され、照射される電子ビームを複数(64本)の電子ビームに分割する。ブランカーアレイBAはアパーチャアレイAAで分割された複数の電子ビームを個別に偏向する偏向器を一枚の基板上に複数並べて形成したものである。要素電子光学系アレイユニットLAUは、同一平面内に複数の電子レンズを2次元配列して形成した電子レンズアレイである第1電子光学系アレイLA1、及び第2電子光学系アレイLA2で構成される。これら各電子光学系アレイLA1,LA2は上述の実施例で説明した電子光学系アレイを8×8の配列に応用した構造を備え、上述の方法で作製されたものである。要素電子光学系アレイユニットLAUは、X,Y座標が共通の第1電子レンズアレイLA1の電子レンズと第2電子レンズアレイLA2の電子レンズとで一つの要素電子光学系ELを構成する。ストッパーアレイSAは、アパーチャアレイAAと同様に基板に複数の開口が形成されている。そして、ブランカーアレイBAで偏向されたビームだけがストッパーアレイSAで遮断され、ブランカーアレイの制御によって各ビーム個別に、ウエハ505へのビーム入射のON/OFFの切り替えがなされる。

【0075】

本実施例の荷電粒子線露光装置によれば、補正電子光学系に上記説明したような優れた電子光学系アレイを用いることで、極めて露光精度の高い装置を提供することでき、これによって製造するデバイスの集積度を従来以上に向上させることができる。

【0076】

<半導体生産システムの実施例>

次に、上記露光装置を用いた半導体デバイス(ICやLSI等の半導体チップ、液晶パネル、CCD、薄膜磁気ヘッド、マイクロマシン等)の生産システムの例を説明する。これは半導体製造工場に設置された製造装置のトラブル対応や定期メンテナンス、あるいはソフトウェア提供などの保守サービスを、製造工場外のコンピュータネットワークを利用して行うものである。

【0077】

図17は全体システムをある側面から切り出して表現したものである。図中、1010は半導体デバイスの製造装置を提供するベンダー(装置供給メーカー)の事業所である。製造装

10

20

30

40

50

置の実例として、半導体製造工場で使用する各種プロセス用の半導体製造装置、例えば、前工程用機器（露光装置、レジスト処理装置、エッチング装置等のリソグラフィ装置、熱処理装置、成膜装置、平坦化装置等）や後工程用機器（組立て装置、検査装置等）を想定している。事業所101内には、製造装置の保守データベースを提供するホスト管理システム1080、複数の操作端末コンピュータ1100、これらを結んでイントラネットを構築するローカルエリアネットワーク（LAN）1090を備える。ホスト管理システム1080は、LAN 1090を事業所の外部ネットワークであるインターネット1050に接続するためのゲートウェイと、外部からのアクセスを制限するセキュリティ機能を備える。

【0078】

一方、1020～1040は、製造装置のユーザーとしての半導体製造メーカーの製造工場である。製造工場1020～1040は、互いに異なるメーカーに属する工場であっても良いし、同一のメーカーに属する工場（例えば、前工程用の工場、後工程用の工場等）であっても良い。各工場1020～1040内には、夫々、複数の製造装置1060と、それらを結んでイントラネットを構築するローカルエリアネットワーク（LAN）1110と、各製造装置1060の稼動状況を監視する監視装置としてホスト管理システム1070とが設けられている。各工場1020～1040に設けられたホスト管理システム1070は、各工場内のLAN 1110を工場の外部ネットワークであるインターネット1050に接続するためのゲートウェイを備える。これにより各工場のLAN 1110からインターネット1050を介してベンダー1010側のホスト管理システム1080にアクセスが可能となる。ここで、典型的には、ホスト管理システム1080のセキュリティ機能によって、限られたユーザーだけがホスト管理システム1080に対するアクセスが許可される。

【0079】

このシステムでは、インターネット1050を介して、各製造装置1060の稼動状況を示すステータス情報（例えば、トラブルが発生した製造装置の症状）を工場側からベンダー側に通知し、その通知に対応する応答情報（例えば、トラブルに対する対処方法を指示する情報、対処用のソフトウェアやデータ）や、最新のソフトウェア、ヘルプ情報などの保守情報をベンダー側から工場側に送信することができる。各工場1020～1040とベンダー1010との間のデータ通信および各工場内のLAN 1110でのデータ通信には、典型的には、インターネットで一般的に使用されている通信プロトコル（TCP/IP）が使用される。なお、工場外の外部ネットワークとしてインターネットを利用する代わりに、第三者がアクセスすることができない、セキュリティの高い専用線ネットワーク（ISDNなど）を利用することもできる。また、ホスト管理システムはベンダーが提供するものに限らずユーザーがデータベースを構築して外部ネットワーク上に置き、ユーザーの複数の工場から該データベースへのアクセスを許可するようにしてもよい。

【0080】

さて、図18は本実施形態の全体システムを図17とは別の側面から切り出して表現した概念図である。先の例ではそれぞれが製造装置を備えた複数のユーザー工場と、該製造装置のベンダーの管理システムとを外部ネットワークで接続して、該外部ネットワークを介して各工場の生産管理や少なくとも1台の製造装置の情報をデータ通信するものであった。これに対し本例は、複数のベンダーの複数の製造装置を備えた工場と、該複数の製造装置のそれぞれのベンダーの管理システムとを工場外の外部ネットワークで接続して、各製造装置の保守情報をデータ通信するものである。図中、2010は製造装置ユーザー（半導体デバイス製造メーカー）の製造工場であり、工場の製造ラインには各種プロセスを行う製造装置、ここでは例として露光装置2020、レジスト処理装置2030、成膜処理装置2040が導入されている。なお、図18では製造工場2010は1つだけ描いているが、実際は複数の工場が同様にネットワーク化されている。工場内の各装置はLAN 2060で接続されてイントラネットを構成し、ホスト管理システム2050で製造ラインの稼動管理がされている。一方、露光装置メーカー2100、レジスト処理装置メーカー2200、成膜装置メーカー2300などベンダー（装置供給メーカー）の各事業所には、それぞれ供給した機器の遠隔保守を行なうためのホスト管理システム2110, 2210, 2310を備え、これらは上述したように保守データベ

ースと外部ネットワークのゲートウェイを備える。ユーザーの製造工場内の各装置を管理するホスト管理システム2050と、各装置のベンダーの管理システム2110,2210,2310とは、外部ネットワーク2000であるインターネットもしくは専用線ネットワークによって接続されている。このシステムにおいて、製造ラインの一連の製造機器の中のどれかにトラブルが起きると、製造ラインの稼働が休止してしまうが、トラブルが起きた機器のベンダーからインターネット2000を介した遠隔保守を受けることで迅速な対応が可能で、製造ラインの休止を最小限に抑えることができる。

【0081】

半導体製造工場に設置された各製造装置はそれぞれ、ディスプレイと、ネットワークインターフェースと、記憶装置にストアされたネットワークアクセス用ソフトウェアならびに装置動作のソフトウェアを実行するコンピュータを備える。記憶装置としては内蔵メモリやハードディスク、あるいはネットワークファイルサーバーなどである。上記ネットワークアクセス用ソフトウェアは、専用又は汎用のウェブブラウザを含み、例えば図19に一例を示す様な画面のユーザーインターフェースをディスプレイ上に提供する。各工場では製造装置を管理するオペレータは、画面を参照しながら、製造装置の機種(4010)、シリアルナンバー(4020)、トラブルの件名(4030)、発生日(4040)、緊急度(4050)、症状(4060)、対処法(4070)、経過(4080)等の情報を画面上の入力項目に入力する。入力された情報はインターネットを介して保守データベースに送信され、その結果の適切な保守情報が保守データベースから返信されディスプレイ上に提示される。またウェブブラウザが提供するユーザーインターフェースはさらに図示のごとくハイパーリンク機能(4100~4120)を実現し、オペレータは各項目の更に詳細な情報にアクセスしたり、ベンダーが提供するソフトウェアライブラリから製造装置に使用する最新バージョンのソフトウェアを引出したり、工場のオペレータの参考にする操作ガイド(ヘルプ情報)を引出したりすることができる。

【0082】

次に上記説明した生産システムを利用した半導体デバイスの製造プロセスを説明する。図20は半導体デバイスの全体的な製造プロセスのフローを示す。ステップ1(回路設計)では半導体デバイスの回路設計を行なう。ステップ2(露光制御データ作製)では設計した回路パターンに基づいて露光装置の露光制御データを作製する。一方、ステップ3(ウエハ製造)ではシリコン等の材料を用いてウエハを製造する。ステップ4(ウエハプロセス)は前工程と呼ばれ、上記用意したマスクとウエハを用いて、リソグラフィ技術によってウエハ上に実際の回路を形成する。次のステップ5(組み立て)は後工程と呼ばれ、ステップ4によって作製されたウエハを用いて半導体チップ化する工程であり、アッセンブリ工程(ダイシング、ボンディング)、パッケージング工程(チップ封入)等の組立て工程を含む。ステップ6(検査)ではステップ5で作製された半導体デバイスの動作確認テスト、耐久性テスト等の検査を行なう。こうした工程を経て半導体デバイスが完成し、これを出荷(ステップ7)する。例えば、前工程と後工程はそれぞれ専用の別の工場で行われてもよく、この場合、これらの工場毎に上記説明した遠隔保守システムによって保守がなされる。また前工程工場と後工程工場との間でも、インターネットまたは専用線ネットワークを介して生産管理や装置保守のための情報がデータ通信されてもよい。

【0083】

図21は上記ウエハプロセスの詳細なフローを示す。ステップ11(酸化)ではウエハの表面を酸化させる。ステップ12(CVD)ではウエハ表面に絶縁膜を成膜する。ステップ13(電極形成)ではウエハ上に電極を蒸着によって形成する。ステップ14(イオン打ち込み)ではウエハにイオンを打ち込む。ステップ15(レジスト処理)ではウエハに感光剤を塗布する。ステップ16(露光)では上記説明した露光装置によって回路パターンをウエハに描画(露光)する。ステップ17(現像)では露光したウエハを現像する。ステップ18(エッチング)では現像したレジスト像以外の部分を削り取る。ステップ19(レジスト剥離)ではエッチングが済んで不要となったレジストを取り除く。これらのステップを繰り返し行なうことによって、ウエハ上に多重に回路パターンを形成する。各工程で使用する製造機

10

20

30

40

50

器は上記説明した遠隔保守システムによって保守がなされているので、トラブルを未然に防ぐと共に、もしトラブルが発生しても迅速な復旧が可能で、従来に比べて半導体デバイスの生産性を向上させることができる。

【 0 0 8 4 】

【発明の効果】

本発明によれば、小型化、高精度化、信頼性といった各種条件を高いレベルで実現した電子光学系アレイを提供することができる。そして、これを用いた高精度な露光装置、生産性に優れたデバイス製造方法、半導体デバイス生産工場などを提供することができる。

【図面の簡単な説明】

【図 1】本発明の好適な実施例の電子光学系アレイの構造を説明する図である。

10

【図 2】図 1 の上電極および下電極の作製方法を説明する図である。

【図 3】図 1 の中間電極の作製方法を説明する図である。

【図 4】図 1 のベース基板の作製方法を説明する図である。

【図 5】電子光学系アレイの別の実施例の構造を説明する図である。

【図 6】図 5 の上電極および下電極の作製方法を説明する図である。

【図 7】図 5 のベース基板の作製方法を説明する図である。

【図 8】電子光学系アレイのさらに別の実施例の構造を説明する図である。

【図 9】図 8 の中間電極の作製方法を説明する図である。

【図 10】図 8 のシールド電極の作製方法を説明する図である。

【図 11】電子光学系アレイの更に別の実施例の構造を示す図である。

20

【図 12】電子光学系アレイの更に別の実施例の構造を示す図である。

【図 13】電子光学系アレイの更に別の実施例の構造を示す図である。

【図 14】本発明の好適な実施例の配線例を説明する図である。

【図 15】マルチビーム型露光装置の全体図である。

【図 16】補正電子光学系の詳細を説明する図である。

【図 17】半導体デバイス生産システムの例をある角度から見た概念図である。

【図 18】半導体デバイス生産システムの例を別の角度から見た概念図である。

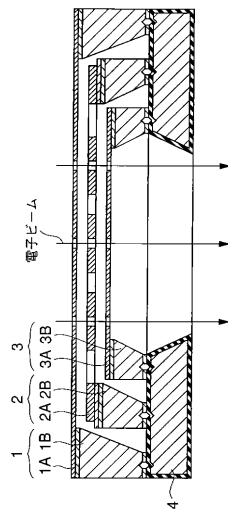
【図 19】ディスプレイ上のユーザーインターフェースを示す図である。

【図 20】半導体デバイスの製造プロセスのフローを説明する図である。

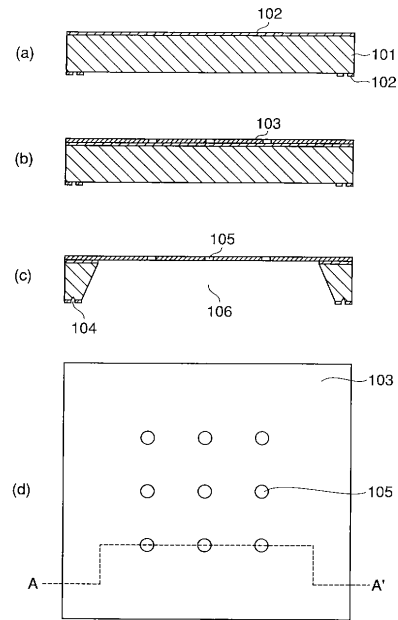
【図 21】ウエハプロセスの詳細を説明する図である。

30

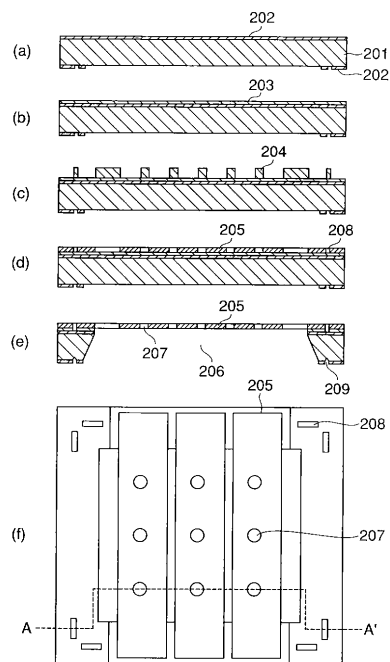
【図 1】



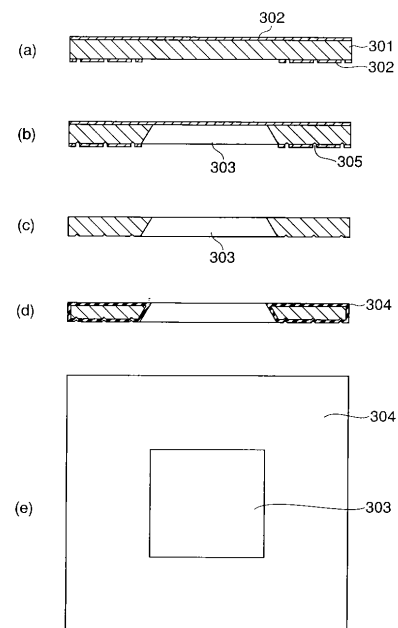
【図 2】



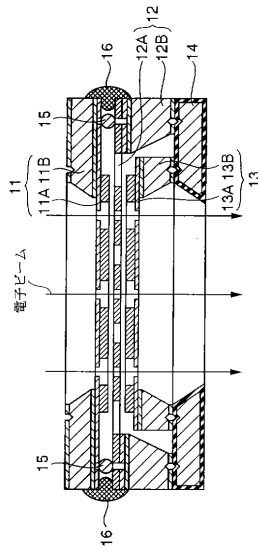
【図 3】



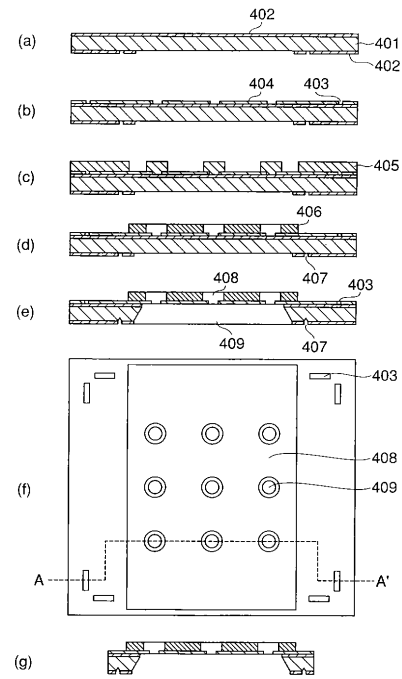
【図 4】



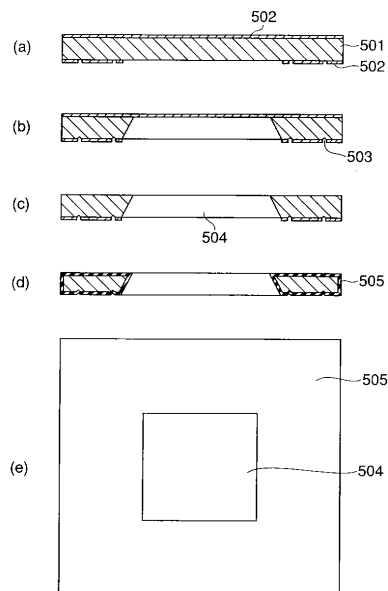
【図 5】



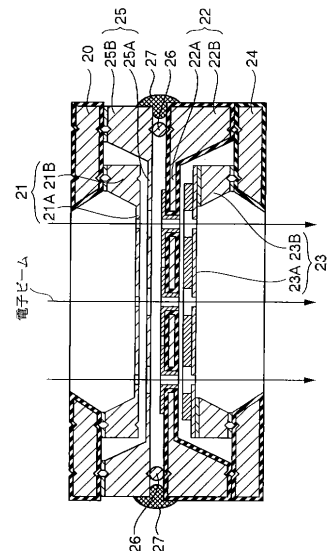
【図 6】



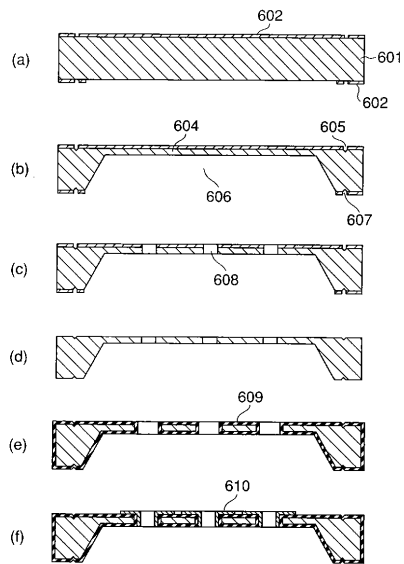
【図 7】



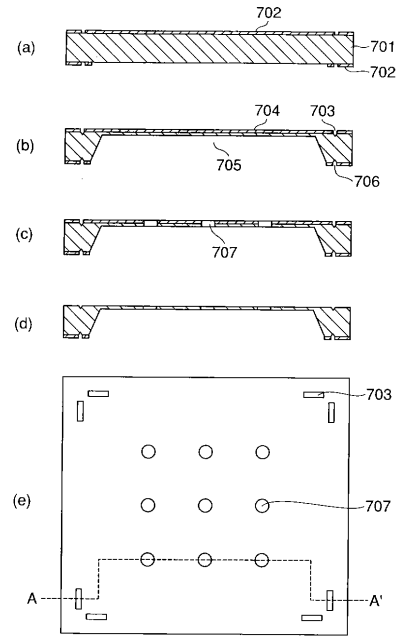
【図 8】



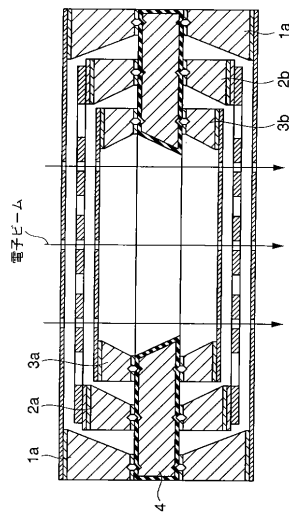
【図 9】



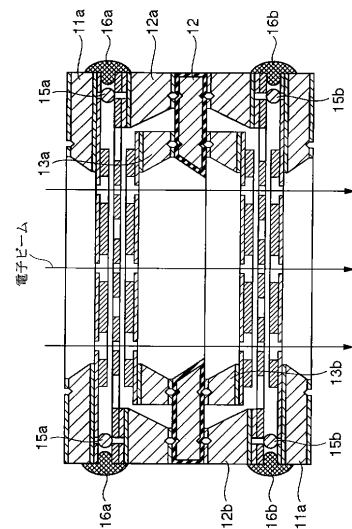
【図 10】



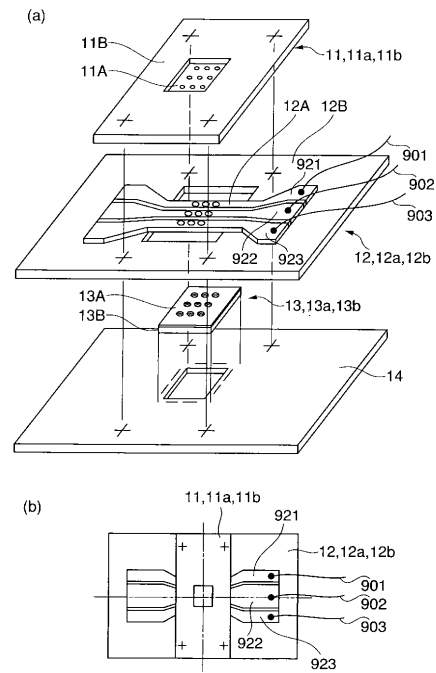
【図 11】



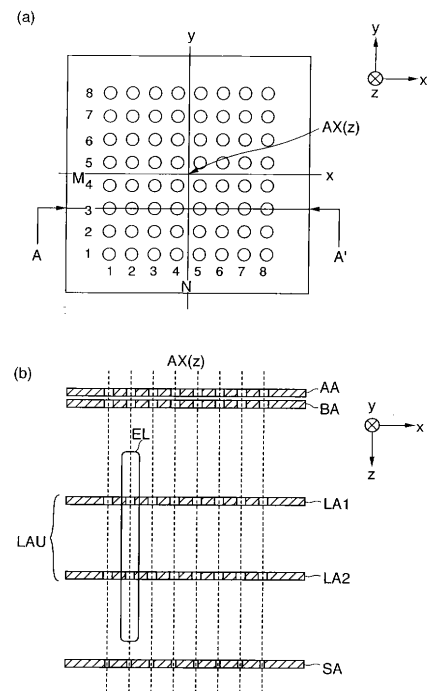
【図 12】



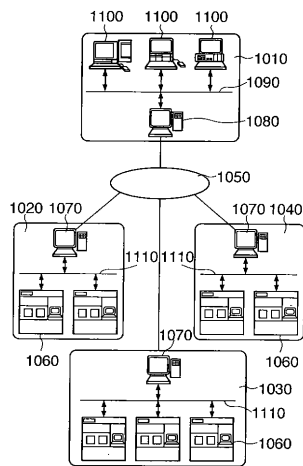
【圖 14】



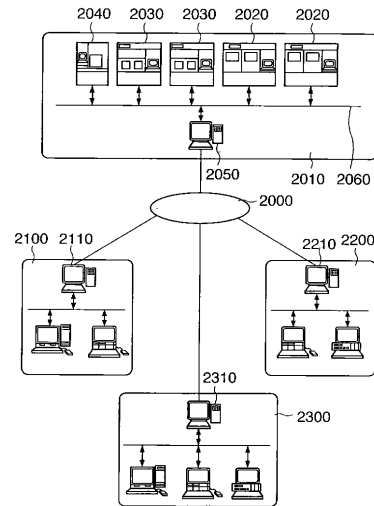
【 図 1 6 】



【図 17】



【図 18】



【図 19】

URL: <http://www.maintain.co.jp/db/input.html>

トラブルDB入力画面

発生日: 2000/3/15 ~ 4040

機種: ***** ~ 4010

件名: 動作不良(立ち上がりエラー) ~ 4030

機器S/N: 465NS4580001 ~ 4020

緊急度: D ~ 4050

症状: 電源投入後LEDが点滅し続ける ~ 4060

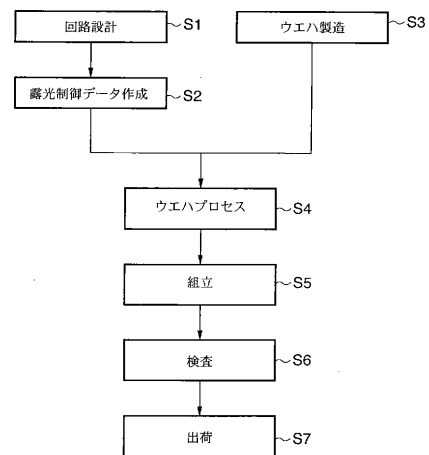
対処法: 電源再投入 (起動時に赤ボタンを押下) ~ 4070

経過: 暫定対処済み ~ 4080

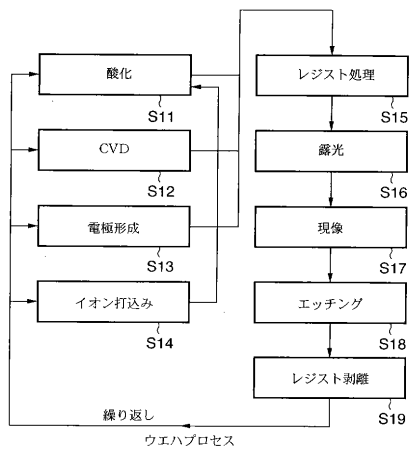
送る (リセット) 4100 4110 4120

結果一覧データベースへのリンク ソフトウェアライブラリ 操作ガイド

【図 20】



【図 21】



フロントページの続き

- (72)発明者 島田 康弘
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内
- (72)発明者 八木 隆行
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 渡戸 正義

- (56)参考文献 特開平11-087206(JP,A)
特開平09-007538(JP,A)
特開昭63-236251(JP,A)
実開昭62-051649(JP,U)
英国特許第01211616(GB,B)
米国特許第03534219(US,A)
特開平06-036730(JP,A)
特開平04-179116(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/027
G03F 7/20 - 7/24
H01J 37/10 - 37/145
H01J 37/30 - 37/317