



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0167880
(43) 공개일자 2024년11월28일

(51) 국제특허분류(Int. Cl.)
H10N 30/00 (2023.01) H01L 21/762 (2006.01)
H10N 30/073 (2023.01)
(52) CPC특허분류
H10N 30/708 (2024.05)
H01L 21/762 (2013.01)
(21) 출원번호 10-2024-7035672
(22) 출원일자(국제) 2023년03월30일
심사청구일자 없음
(85) 번역문제출일자 2024년10월25일
(86) 국제출원번호 PCT/EP2023/058244
(87) 국제공개번호 WO 2023/187030
국제공개일자 2023년10월05일
(30) 우선권주장
FR2202897 2022년03월30일 프랑스(FR)

(71) 출원인
소이텍
프랑스, 에프-38190 베른느, 슈망 데 프랑크, 뵁
떼끄놀로지끄 데 풍텐느
(72) 발명자
타벨 브리스
프랑스 38190 베른느 슈망 데 프랑크 뵁 떼끄놀로
지끄 데 풍텐느
베르트랑 이사벨
프랑스 38190 베른느 슈망 데 프랑크 뵁 떼끄놀로
지끄 데 풍텐느
베이티조우 크리스텔
프랑스 38190 베른느 슈망 데 프랑크 뵁 떼끄놀로
지끄 데 풍텐느
(74) 대리인
김태현

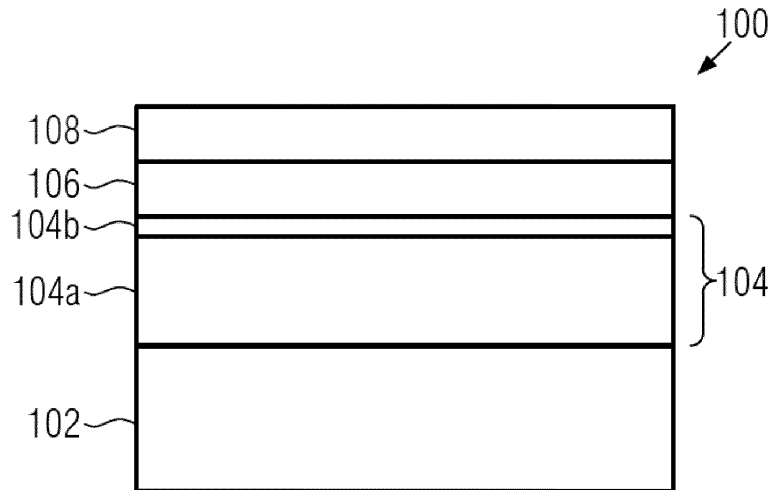
전체 청구항 수 : 총 8 항

(54) 발명의 명칭 절연체상 압전(POI) 기관 및 절연체상 압전(POI) 기관 생성 방법

(57) 요약

본 발명은, 절연체상 압전(POI) 기관(100)으로서, 지지 기관(102), 특히 실리콘 기반 기관, 압전층(108), 특히 리튬 탄탈레이트(LTO) 또는 리튬 니오베이트(LNO)층, 압전층(108)과 지지 기관(102) 사이에 개재된 유전체층(106), 특히 실리콘 산화물층, 및 유전체층(106)과 지지 기관(102) 사이에 개재된 트래핑 구조(104)를 포함하는 상기 절연체상 압전(POI) 기관(100)에 관한 것이다. 트래핑 구조(104)는 상이한 재료들을 기반으로 하는 적어도 두 개의 트래핑층들(104a, 104b)을 포함한다. 본 발명은 또한 절연체상 압전(POI) 기관의 생성 방법에 관한 것이다.

대표도 - 도1



(52) CPC특허분류

H10N 30/073 (2023.02)

명세서

청구범위

청구항 1

절연체상 압전(POI) 기관으로서,

- 지지 기관(102), 특히 실리콘 기반 기관,
- 압전층(108), 특히 리튬 탄탈레이트(LTO) 또는 리튬 니오베이트(LNO)층,
- 상기 압전층(108)과 상기 지지 기관(102) 사이에 개재된 유전체층(106), 특히 실리콘 산화물층,
- 상기 유전체층(106)과 상기 지지 기관(102) 사이에 개재되며, 다결정 또는 비정질 또는 다공성 실리콘을 기반으로 하는, 바람직하게는 다결정 실리콘을 기반으로 하는 제1 트래핑층(104a)을 포함하는 트래핑 구조(104)를 포함하고,

상기 트래핑 구조(104)는 실리콘 탄화물을 기반으로 하는 제2 트래핑층(104b)을 포함하고,

상기 제1 트래핑층(104a)은 상기 지지 기관(102)과 상기 제2 트래핑층(104b) 사이에 위치하는 것을 특징으로 하는, 절연체상 압전(POI) 기관.

청구항 2

제1항에 있어서, 상기 제2 트래핑층(104b)은 상기 제1 트래핑층(104a)보다 얇은, 절연체상 압전(POI) 기관.

청구항 3

제1항 또는 제2항에 있어서, 상기 제2 트래핑층(104b)은 500nm 이하의 두께, 특히 200nm 이하의 두께, 특히 50nm 이하의 두께를 갖는, 절연체상 압전(POI) 기관.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서, 상기 제1 트래핑층은 2 μ m 이하의 두께, 특히 1 μ m 이하 두께를 갖는, 절연체상 압전(POI) 기관.

청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서, 상기 제2 트래핑층(104b)은 상기 제1 트래핑층(104a) 바로 위에 형성되는, 절연체상 압전(POI) 기관.

청구항 6

제1항 내지 제5항 중 어느 한 항에 있어서, 상기 트래핑 구조(104)는 상기 제1 트래핑층(104a)과 상기 제2 트래핑층(104b)만을 포함하는, 절연체상 압전(POI) 기관.

청구항 7

제1항 내지 제5항 중 어느 한 항에 청구된 절연체상 압전(POI) 기관을 제조하는 공정에 있어서:

- 지지 기관, 특히 실리콘 기반 기관을 제공하는 단계,
- 압전층을 포함하는 기관, 특히 리튬 탄탈레이트(LTO) 또는 리튬 니오베이트(LNO)를 포함하는 기관을 제공하는 단계,
- 상기 지지 기관 위에 트래핑 구조를 형성하는 단계,
- 상기 압전 기관 위 및/또는 상기 트래핑 구조 위에 유전체층, 특히 실리콘 산화물층을 형성하는 단계,
- 상기 유전체층 및 상기 트래핑 구조가 상기 압전층과 상기 지지 기관 사이에 개재되도록 상기 압전층을 포함

하는 기판을 상기 지지 기판과 조립하는 단계를 포함하고,

상기 트래핑 구조 형성 단계는 상기 지지 기판 상에 다결정 또는 비정질 또는 다공성 실리콘을 기반으로 하는, 바람직하게는 다결정 실리콘을 기반으로 하는 제1 층을 형성하는 단계와, 후속적으로 실리콘 탄화물을 기반으로 하는 제2 트래핑층을 형성하는 단계를 포함하는, 절연체상 압전(POI) 기판의 제조 공정.

청구항 8

제6항에 있어서,

- 상기 압전층 내부에 약화된 구역을 형성하는 단계, 및
- 상기 조립하는 단계 후에 상기 압전층의 일부를 상기 압전층을 포함하는 상기 기판의 나머지 부분으로부터 분리하여 상기 압전층의 일부를 상기 지지 기판 상으로 이전하기 위해 상기 약화된 구역을 따라 파단하는(fracturing) 단계를 더 포함하는 절연체상 압전(POI) 기판의 제조 공정.

발명의 설명

기술 분야

[0001] 본 발명은 지지 기판, 트래핑 구조, 유전체층 및 압전층을 이 순서대로 포함하는 절연체상 압전(piezoelectric-on-insulator)(POI) 기판 및 또한 이러한 POI 기판을 제조하는 공정에 관한 것이다.

배경 기술

[0002] 이러한 기판들은 종래 기술에 알려져 있으며, 예를 들어 단결정 실리콘 기판, 다결정 실리콘 트래핑 구조, 실리콘 산화물층 및 압전층, 특히 리튬 탄탈레이트(LTO) 또는 리튬 니오베이트(LNO)층을 포함하는 POI 기판이다. 트래핑 구조는 지지 기판과 유전체층 사이의 계면에서 기생 도전 영향들(parasitic conduction effects)과 관련된 손실들을 감소시킬 수 있다. 구체적으로, 지지 기판과 유전체층 사이에 삽입되는 트래핑층은 이 영역에서 전하들의 수명을 감소시키는 역할을 한다.

[0003] 그러나 POI 기판들의 제조와 관련하여 또는 이에 후속하여 열처리하는 동안, 리튬과 같은 압전층의 금속 원소들이 유전체층과 트래핑 구조를 통해 지지 기판과의 계면까지 확산될 수 있다는 것이 관찰되었다. 이러한 금속 원소들의 축적은 트래핑 구조의 성능 품질들을 감소시키고 따라서 기생 전류들의 억제에 부정적인 영향을 미친다.

[0004] 트래핑층의 두께를 증가시켜 사용 가능한 트랩들의 수를 증가시키는 것이 가능하다. 그러나, 이 경우, 필터들, 센서들 등과 같이 POI 기판을 사용하는 장치들에서 기생 모드들이 나타난다.

발명의 내용

[0005] 따라서 본 발명의 목적은 기생 영향들의 위험을 덜어내면서 트랩들의 수를 증가시키는 것이다.

[0006] 본 발명의 목적은, 절연체상 압전(POI) 기판으로서: 지지 기판, 특히 실리콘 기반 기판, 압전층, 특히 리튬 탄탈레이트(LTO) 또는 리튬 니오베이트(LNO)층, 압전층과 지지 기판 사이에 개재된 유전체층, 특히 실리콘 산화물층, 및 유전체층과 지지 기판 사이에 개재되어, 다결정 또는 비정질 또는 다공성 실리콘을 기반으로 하는, 바람직하게는 다결정 실리콘을 기반으로 하는 제1 트래핑층을 포함하는 트래핑 구조를 포함하는 상기 절연체상 압전(POI) 기판에 의해 달성된다. 이러한 POI 기판은 트래핑 구조가 상이한 재료를 기반으로 하는 제2 트래핑층을 포함하는 것을 특징으로 한다.

[0007] 트래핑 구조에 상이한 재료를 갖는 제2 트래핑층을 추가하면, 단일 재료 트래핑 구조의 경우 필요한 것과 동일한 정도로 트래핑 구조의 전체 두께를 증가시킬 필요 없이 트랩들의 수를 증가시킬 수 있다.

[0008] 일 실시예에 따르면, 제2 트래핑층은 실리콘 탄화물을 기반으로 할 수 있다. 실리콘 탄화물을 기반으로 하는 제2 층은 기생 전류들을 효율적으로 감소시킬 수 있다.

[0009] 일 실시예에 따르면, 실리콘 탄화물을 기반으로 하는 제2 트래핑층은 제1 층보다 더 얇을 수 있다. 따라서, 더 얇은 실리콘 탄화물층을 제공하면 트랩들의 수를 증가시키는 동시에, 트래핑 구조의 존재로 인한 기생 모드들의 출현을 제한할 수 있으며, 특히 동일한 수의 트랩들을 포함하는 단일 재료 실리콘 기반 트래핑층과 비교할 때 그러하다.

- [0010] 일 실시예에 따르면, 실리콘 탄화물을 기반으로 하는 제2 트래핑층은 500nm 이하의 두께, 특히 200nm 이하, 더욱 특히 50nm 이하의 두께를 가질 수 있다. 이러한 얇은 두께에서도 트랩들의 수가 충분히 증가한다.
- [0011] 일 실시예에 따르면, 제1 실리콘 기반 트래핑층은 2 μ m 이하, 특히 1 μ m 이하의 두께를 가질 수 있다. 제2 트래핑층을 사용함으로써, 제1 트래핑층의 두께를 충분히 낮게 유지할 수 있다. 따라서, 이 층으로 인한 기생 모드들이 발달할 수 없거나, 적어도 그 기여도는 무시할 수 있는 수준으로 유지된다.
- [0012] 일 실시예에 따르면, 제2 트래핑층은 제1 트래핑층 바로 위에 형성될 수 있다. 따라서 조밀한 구조가 유지될 수 있다.
- [0013] 일 실시예에 따르면, 제1 트래핑층은 지지 기판과 제2 트래핑층 사이에 위치한다. 이것은 실리콘 탄화물층이 실리콘층보다 낮은 온도에서 증착되기 때문에 트래핑 구조의 형성을 용이하게 한다.
- [0014] 일 실시예에 따르면, 트래핑 구조는 제1 트래핑층과 제2 트래핑층만을 포함한다.
- [0015] 일 실시예에 따르면, 트래핑 구조는 기판 상에 직접 배치되고 유전체층은 트래핑 구조 상에 직접 배치된다.
- [0016] 본 발명의 목적은 또한, 상술한 절연체상 압전(POI) 기판을 제조하는 공정으로서, 지지 기판, 특히 실리콘 기반 기판을 제공하는 단계, 압전층을 포함하는 기판, 특히 리튬 탄탈레이트(LTO) 또는 리튬 니오베이트(LNO)를 포함하는 기판을 제공하는 단계, 지지 기판 위에 트래핑 구조를 형성하는 단계, 압전층을 포함하는 기판 위 및/또는 트래핑 구조 위에 유전체층, 특히 실리콘 산화물층을 형성하는 단계, 유전체층 및 트래핑 구조가 압전층과 지지 기판 사이에 개재되도록 압전 기판을 지지 기판과 조립하는 단계를 포함하는, 상기 절연체상 압전(POI) 기판의 제조 공정에 있어서: 트래핑 구조 형성 단계는 다결정 또는 비정질 또는 다공성 실리콘을 기반으로 하는, 바람직하게는 다결정 실리콘을 기반으로 하는 제1 층 형성 단계와, 상이한 재료를 기반으로 하는 제2 트래핑층 형성 단계를 포함하는 것을 특징으로 하는, 상기 절연체상 압전(POI) 기판의 제조 공정에 의해 달성된다.
- [0017] 일 실시예에 따르면, 압전 기판을 제조하는 공정은 또한: 특히 조립 단계 전에 압전층 내부에 약화된 구역을 형성하는 단계, 및 조립 단계 후에 압전층의 일부를 압전층을 포함하는 기판의 나머지 부분으로부터 분리하여 압전층의 일부를 지지 기판 상으로 이전하기 위해 약화된 구역을 따라 파단하는 단계를 포함할 수 있다. 이 공정은 본 발명에 따른 POI 기판들을 산업적으로 제조하는 것을 가능하게 한다.

도면의 간단한 설명

- [0018] 본 발명 및 그 이점들은 유리한 예시적인 실시예들을 통해, 그리고 특히 다음 첨부 도면들을 참조하여 하기에 더욱 상세히 기술될 것이며, 여기서 참조 번호들은 본 발명의 특성들을 식별한다.
- [도 1]은 본 발명의 제1 실시예에 따른 절연체상 압전(POI) 기판을 도식적으로 나타낸다.
- [도 2]는 본 발명의 제2 실시예에 따른 절연체상 압전(POI) 기판을 제조하는 공정을 도식적으로 나타낸다.

발명을 실시하기 위한 구체적인 내용

- [0019] 기술된 실시예들은 단지 가능한 구성이며, 상술한 바와 같은 개별 특징들은 서로 독립적으로 제공될 수 있거나 본 발명의 구현 동안에 완전히 생략될 수 있다는 점을 염두에 두어야 한다.
- [0020] [도 1]은 본 발명의 제1 실시예에 따른 절연체상 압전(POI) 기판(100)을 도식적으로 나타낸다.
- [0021] 절연체상 압전 기판(100)은 지지 기판(102)을 포함한다. 이 제1 실시예에서, 지지 기판(102)은 실리콘 기반 기판, 특히 단결정 실리콘 웨이퍼이다.
- [0022] 트래핑 구조(104)는 지지 기판(102) 위에 배치된다. 트래핑 구조(104)는 지지 기판(102)과 직접 접촉할 수 있다. 트래핑 구조(104)는 2 μ m 이하, 바람직하게는 1 μ m 이하, 훨씬 더 바람직하게는 600nm 이하의 두께를 갖는다.
- [0023] 제1 실시예에 따르면, 트래핑 구조(104)는 두 개의 층들을 포함한다: 제1 트래핑층(104a)과, 제1 트래핑층(104a)의 재료와 상이한 재료를 갖는 제2 트래핑층(104b).
- [0024] 일 변형예에 따르면, 트래핑 구조(104)는 제1 트래핑층(104a)과 제2 트래핑층(104b)만을 포함한다.
- [0025] 제1 트래핑층(104a)은 다결정 실리콘, 비정질 실리콘 또는 다공성 실리콘을 기반으로 한다. 제2 트래핑층(104b)은 실리콘 탄화물(SiC)을 기반으로 한다. 바람직하게는, 이러한 층들은 저압 화학 기상 증착(LPCVD), 플라즈

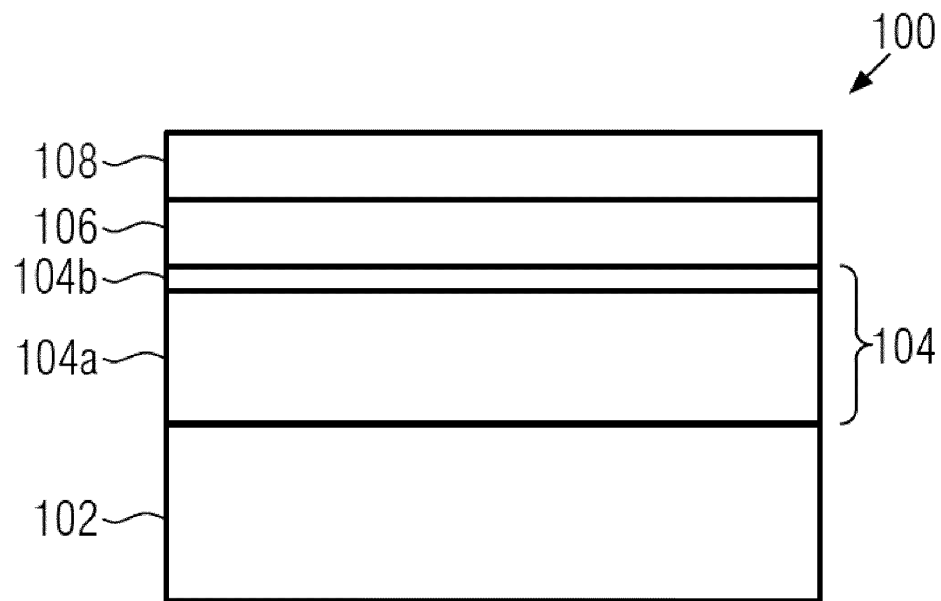
마 강화 화학 기상 증착(PECVD) 또는 고밀도 플라즈마 강화 화학 기상 증착(HDP-CVD)에 의해 증착된다.

- [0026] 이 실시예에서, 두 개의 트래핑층들(104a, 104b)은 상이한 두께들을 갖는다. 바람직하게는, 실리콘 기반 트래핑층(104a)은 $2\mu\text{m}$ 이하의 두께, 특히 $1\mu\text{m}$ 이하의 두께를 갖는다. 실리콘 탄화물을 기반으로 하는 트래핑층(104b)은 바람직하게는 500nm 이하의 두께, 특히 200nm 이하의 두께, 더욱 특히 50nm 이하의 두께를 갖는다. 본 발명의 일 예에 따르면, 제1 트래핑층(104a)은 500nm 의 두께를 갖고 제2 트래핑층(104b)은 50nm 의 두께를 갖는다.
- [0027] 유전체층(106)은 트래핑 구조(104) 위에, 특히 그 위에 직접 배치된다. 유전체층(106)은 바람직하게는 실리콘 산화물을 기반으로 하는 층이다. 유전체층(106)은 바람직하게는 100nm 와 $1\mu\text{m}$ 사이, 특히 200nm 와 700nm 사이의 두께를 갖는다. 유전체층(106)은 CVD 증착 또는 임의의 다른 적절한 증착 공정에 의해 형성될 수 있다.
- [0028] 압전층(108)은 유전체층(106) 위에, 특히 그 위에 직접 배치된다. 이것은 바람직하게는 리튬 탄탈레이트(LTO) 또는 리튬 니오베이트(LNO) 층이다. 압전층(108)은 통상적으로 200nm 와 $1\mu\text{m}$ 사이의 두께를 갖는다.
- [0029] 상이한 재료들로 된 두 개의 트래핑층들(104a, 104b)을 갖는 트래핑 구조(104)를 사용하면 트래핑 구조(104)의 두께를 지나치게 증가시키지 않고도 트랩들의 수를 증가시킬 수 있다.
- [0030] 상이한, 특히 더 얇은 재료의 제2 트래핑층(104b)을 추가함으로써, 센서들, 필터들 등과 같은 최종 장치들에서 기생 모드들의 출현을 제한할 만큼 트래핑 구조의 두께를 충분히 낮추면서 트랩들의 수를 증가시키는 것이 가능해진다.
- [0031] 일 변형예에 따르면, 제1 트래핑층(104a)과 제2 트래핑층(104b)의 순서는 역전될 수 있다. 이 경우, 실리콘 탄화물을 기반으로 하는 제2 트래핑층은 지지 기판(102)과 다결정 실리콘, 비정질 실리콘 또는 다공성 실리콘을 기반으로 하는 제1 트래핑층(104a) 사이에 위치한다.
- [0032] [도 2]는 도 1과 관련하여 상술한 바와 같이 제1 실시예에 따른 POI 기판(100)을 얻기 위해 본 발명의 제2 실시예에 따른 절연체상 압전(POI) 기판을 제조하는 공정을 도식적으로 나타낸다. POI 기판(100)의 설명과 관련하여 도 1을 참조하여 이미 사용된 참조 번호들은 제2 실시예의 공정을 기술하기 위해 재사용된다.
- [0033] 절연체상 압전(POI) 기판(100)을 제조하는 공정은 지지 기판(102), 특히 실리콘 기반 기판, 특히 단결정 실리콘 웨이퍼를 제공하는 단계 I)으로 시작한다.
- [0034] 본 발명의 제2 실시예에 따르면, 단계 II)는 지지 기판(102)의 자유 표면(120) 상에 트래핑 구조(104)를 형성하는 단계를 포함한다.
- [0035] 트래핑 구조(104)의 형성은 저압 화학 기상 증착(LPCVD)에 의해 생성된 제1 트래핑층(104a)을 형성하는 것으로 시작한다. 변형예들에 따르면, 단계 II)의 제1 트래핑층(104a)은 열 성장 기술 또는 물리적 기상 증착(PVD)에 의해 형성될 수 있다.
- [0036] 지지 기판(102) 상에 형성된 트래핑층(104a)은 다결정 실리콘, 비정질 실리콘 또는 다공성 실리콘을 기반으로 하는 층이다.
- [0037] 트래핑층(104a)의 두께는 $2\mu\text{m}$ 이하, 특히 $1\mu\text{m}$ 이하이다.
- [0038] 이어서, 제2 트래핑층(104b)이 제1 트래핑층(104a) 상에 형성된다. 이러한 제2 트래핑층(104b)은 실리콘 탄화물을 기반으로 한다. 제2 트래핑층(104b)은 제1 트래핑층보다 얇은 두께로 형성되며, 바람직하게는 500nm 이하의 두께, 특히 200nm 이하, 더욱 특히 50nm 이하의 두께로 형성된다.
- [0039] 제2 트래핑층(104b)은 저압 화학 기상 증착(LPCVD) 또는 플라즈마 강화 화학 기상 증착(PECVD) 또는 고밀도 플라즈마 강화 화학 기상 증착(HDP-CVD)에 의해 생성된다. 변형예들에 따르면, 제2 트래핑층(104b)은 단계 II) 동안 열 성장 기술 또는 물리적 기상 증착(PVD)에 의해 형성될 수 있다. 통상적으로 제2 트래핑층(104b)은 제1 트래핑층(104a)보다 낮은 온도에서 형성된다.
- [0040] 제2 트래핑층을 형성하기 전에, 제1 트래핑층(104a)의 표면에 대한 하나 이상의 처리들, 예를 들어 연마, 특히 CMP형 연마 또는 플라즈마나 오존 처리에 의한 표면 활성화가 발생할 수 있다.
- [0041] 단계 III) 동안, 제2 트래핑층(104b)의 자유 표면(122) 상에 유전체층(106a)이 형성된다. 유전체층(106a)은 바람직하게는 화학 기상 증착(CVD) 또는 물리적 기상 증착(PVD)에 의해 형성된 실리콘 산화물층이다.

- [0042] 유전체층(106a)은 바람직하게는 $1\mu\text{m}$ 이하, 특히 700nm 이하의 두께를 갖는다.
- [0043] 유전체층(106a)을 증착한 후에 열 처리를 수행하여 밀도를 높일 수 있다.
- [0044] 단계 IV) 동안, 압전층(126)을 포함하는 기관(124), 특히 리튬 탄탈레이트(LTO) 또는 리튬 니오베이트(LNO)를 포함하는 기관(124)이 제공된다. 압전층(126)은 이 구현예에서 기본 기관(128) 위에 배치된다. 대안적으로, 압전층(126)은 벌크층이며 기관(124) 전체를 형성한다.
- [0045] 단계 V) 동안, 제2 유전체층(106b), 특히 실리콘 산화물층이 압전층(126)의 자유 표면(130) 상에 생성된다. 이 층은 단계 III) 동안 형성된 유전체층(106a)과 동일한 방식으로 생성된다. 두께는 두 개의 유전체층들(106a 및 106b)의 두께들의 합이 100nm와 $1\mu\text{m}$ 사이, 특히 200nm와 700nm 사이가 되도록 선택된다.
- [0046] 일 변형예에 따르면, 압전층을 포함하는 기관(124)의 자유 표면(130)에 대한 하나 이상의 표면 처리 단계들이 유전체층(106b)의 형성 전에 수행될 수 있다. 예를 들어, 플라즈마 처리 및/또는 오존 기반 처리와 같은 표면 활성화 처리가 수행될 수 있다.
- [0047] 단계 VI) 동안, 단계 V) 후에 얻어진 기관(124)은 단계 III)에서 얻어진 지지 기관(102)과 조립되어 지지 기관 - 압전층을 포함하는 기관의 조립체(132)를 형성한다.
- [0048] 조립은 유전체층들(106a 및 106b)이 직접 접촉되도록 수행된다. 조립은 바람직하게는 분자 접착에 의해 수행된다.
- [0049] 두 기관들이 조립되면, 조립체(132)를 얇게 하는 단계 VII)가 수행되어 도 1에 도시된 바와 같이 더 얇은 압전층(108)을 갖는 POI 기관(100)을 얻는다.
- [0050] 예를 들어, 얇게 하는 단계는, 압전층(108)이 지지 기관(102) 상으로 이전되도록 한정된 다음, 파쇄하기 위해, 조립 단계 VI) 전에 압전층(126)에 약화된 구역을 형성하는 단계에 의해 또는 밀링에 의해 수행될 수 있다. 약화된 구역의 이러한 형성 단계는 압전층(126)에 원자 또는 이온 종들을 주입하여 수행된다. 원자 또는 이온 주입은 약화된 구역이 압전층(126) 내부에 위치하고 압전층(126)의 나머지 부분으로부터 이전되도록 압전층(108)을 한정하는 방식으로 수행될 수 있다. 이어서, 절연체상 압전(POI) 기관(100)을 얻기 위해 압전층(126)의 약화된 구역에 열 및/또는 기계적 에너지를 공급하여 조립체(132)를 파쇄하는 단계가 후속적으로 수행된다.
- [0051] 변형예들에 따르면, 지지 기관(102)과 기관(124) 사이의 접합은 트래핑 구조(104)와 유전체층(106b) 사이에서, 즉 단계 III)을 수행하지 않고 수행될 수도 있거나, 또는 유전체 층(106a)과 압전층(126) 사이에서 수행될 수도 있다.
- [0052] 상기 언급된 층들 중 하나 이상을 생성하기 전에, 바로 아래 표면을 세척, 솔질 또는 연마 처리하는 하나 이상의 단계들이 수행되어 입자들 및 먼지의 존재를 제거할 수 있다.

도면

도면1



도면2

