



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

219116
(11) (B1)

(51) Int. Cl.³
G 06 F 5/02

(22) Přihlášeno 14 10 81
(21) (PV 7518-81)

(40) Zveřejněno 30 07 82

(45) Vydáno 15 07 85

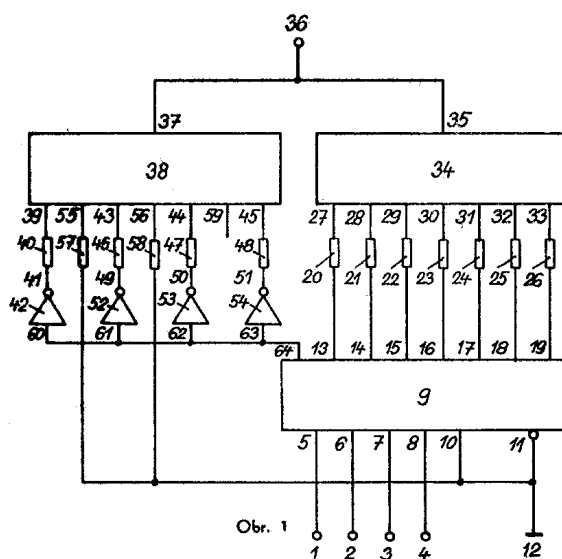
(75)
Autor vynálezu HAAS KAREL ing. CSc., PRAHA

(54) Indikační jednotka pro zobrazení binárních údajů

1

2

Vynález se týká oboru výpočetní techniky a řeší problém elektronického obvodu pro indikaci čtyřbitového binárního čísla pomocí sedmissegmentových zobrazovacích jednotek. Dekodér potřebný pro převod binárního údaje na kód pro sedmissegmentové zobrazovací jednotky je řešen pomocí programovatelné permanentní paměti, PROM, jejíž výstupy přímo ovládají segmenty zobrazovacích jednotek v obou dekadických řádech. Vynálezu může být využito v číslicových elektronických zařízeních zpracovávajících binární údaje například v číslicových počítačích, měřicích a řídicích systémech a podobně.



Obr. 1

Vynález řeší problém indikační jednotky pro zobrazení binárních údajů a týká se elektronického obvodu pro indikaci čtyřbitového binárního čísla pomocí sedmísegmentových zobrazovacích jednotek a dekodéru tvořeného programovatelnou permanentní pamětí PROM.

Dosud známé zapojení indikačních jednotek pro dekadické zobrazení čtyřbitového binárního čísla používá dekodér pro převod z binárního kódu na binárně dekadický kód, BCD, dekodér pro převod BCD kódu na kód sedmísegmentových zobrazovacích jednotek a vlastní sedmísegmentové zobrazovací jednotky. Nevýhodou uvedeného zapojení je nutnost použití dvou typů dekodérů zapojených mezi binární vstupy a zobrazovací jednotky.

Tuto nevýhodu odstraňuje indikační jednotka podle vynálezu, jehož podstatou je, že čtyři binární vstupní svorky jsou připojeny na čtyři adresovací vstupy programovatelné permanentní paměti, jejíž pátý adresovací vstup a výběrový vstup jsou připojeny na uzemňovací svorku a jejichž sedm výstupků je přes sedm odporů připojeno na sedm segmentových vstupů první sedmísegmentové zobrazovací jednotky, jejíž anodový vstup je spojen s napájecí svorkou a s anodovým vstupem druhé segmentové zobrazovací jednotky, jejíž první segmentový vstup je přes osmý odpor spojen s výstupem prvního invertoru a obdobně třetí, pátý a sedmý segmentový vstup je přes devátý, desátý a jedenáctý odpor spojen s výstupy druhého, třetího a čtvrtého invertoru, přičemž druhý segmentový vstup a čtvrtý segmentový vstup jsou přes dvanáctý odpor a třináctý odpor spojeny s uzemňovací svorkou a dále vstupy invertorů jsou navzájem propojeny a spojeny s osmým výstupem programovatelné permanentní paměti.

Použitím programovatelné permanentní paměti pro dekódování čtyřbitového binárního údaje na kód vhodný pro přímé ovládní sedmísegmentových zobrazovacích jednotek se snižuje potřebný počet integrovaných obvodů a umožní se volba tvaru zobrazovaných číslic, například u číslic 6 a 9, vhodným naprogramováním paměti. Zapojení podle vynálezu umožňuje také vytvoření až 16 libovolných symbolů složených z jednotlivých segmentů zobrazovacích jednotek a volených příslušnou kombinací vstupního binárního údaje.

Na připojených výkresech jsou znázorněny příklady zapojení indikační jednotky podle vynálezu a v připojené tabulce je uveden příklad obsahu permanentní paměti pro dekadické zobrazení binárních údajů.

Na obr. 1 je uvedeno základní zapojení indikační jednotky. Vstupní číslicový údaj připojený ke vstupním binárním svorkám 1, 2, 3 a 4 se přivádí na čtyři adresovací vstu-

py 5, 6, 7 a 8 programovatelné permanentní paměti 9. Při použití paměti s kapacitou 32 osmibitových slov se pátý adresovací vstup 10 spolu s výběrovým vstupem 11 uzemní připojením na uzemňovací svorku 12. Výstupy 13 až 19 a 64 permanentní paměti 9 ovládají buď přímo, nebo přes inventory jednotlivé segmentové vstupy obou sedmísegmentových zobrazovacích jednotek 34 a 38. Pro omezení proudu protékajícího segmenty jsou mezi výstupy paměti nebo invertorů a segmentové vstupy napojeny odpory. Jednotlivé hodnoty čtyřbitového binárního údaje je možno dekadicky vyjádřit pomocí číslic 0 až 15, k čemuž jsou zapotřebí dvě zobrazovací jednotky. První sedmísegmentová zobrazovací jednotka 34 zobrazuje číslice 0 až 9 pomocí sedmi segmentů připojených na segmentové vstupy 27, 28, 29, 30, 31, 32 a 33. Tyto segmentové vstupy jsou připojeny k sedmi výstupům 13, 14, 15, 16, 17, 18 a 19 programovatelné permanentní paměti 9 přes sedm odporů 20, 21, 22, 23, 24, 25 a 26. Anodový vstup 35 je připojen k napájecí svorce 36. Pomocí druhé sedmísegmentové zobrazovací jednotky 38, jejíž anodový vstup 37 je rovněž připojen k napájecí svorce 36 se zobrazuje pomocí číslic 0 a 1 počet dekadických desítek. Číslice 1 se zobrazuje trvale připojením druhého segmentového vstupu 55 přes dvanáctý odpor 57 a čtvrtého segmentového vstupu 56 přes třináctý odpor 58 k uzemňovací svorce 12. Číslice 0 se vytvoří doplněním číslice 1 dalšími segmenty jak je naznačeno na obr. 2. První, třetí, pátý a sedmý segmentový vstup 39, 43, 44 a 45 je připojen přes osmý, devátý, desátý a jedenáctý odpor 40, 46, 47 a 48 k výstupům 41, 49, 50 a 51 prvního až čtvrtého invertoru 42, 52, 53 a 54, jejichž vstupy 60, 61, 62 a 63 jsou navzájem spojeny a připojeny k osmému výstupu 64 programovatelné permanentní paměti 9.

Na obr. 2 je zjednodušeně naznačeno, bez odporů pro omezení proudu, rozložení jednotlivých segmentů a jejich připojení k výstupům programovatelné permanentní paměti 9.

Na obr. 3 je uvedena odlišná varianta indikace desítkové číslice dekadického vyjádření binárního údaje. V tomto případě se číslice 0 v desítkovém řádu vůbec neindikuje, čímž se neomezuje srozumitelnost indikovaného údaje, například namísto 07 jen 7. Číslice 1 v desítkovém řádu se indikuje jednoduchou třetí zobrazovací jednotkou 65 s jediným segmentem 66 připojeným k výstupu 64 programovatelné paměti 9 přes omezovací odpor 67 a výkonový budič 68 se vstupem 69 a výstupem 70.

V připojené tabulce je uveden příklad kódového přiřazení adresovacích vstupů a výstupů paměti PROM pro dekadické zobrazení čtyřbitového binárního čísla.

Tabulka

Adresovací vstupy					Výstupy							
10	8	7	6	5	64	13	14	15	16	17	18	19
0	0	0	0	0	1	0	0	0	0	0	0	1
0	0	0	0	1	1	1	0	0	1	1	1	1
0	0	0	1	0	1	0	0	1	0	0	1	0
0	0	0	1	1	1	0	0	0	0	1	1	0
0	0	1	0	0	1	1	0	0	1	1	0	0
0	0	1	0	1	1	0	1	0	0	1	0	0
0	0	1	1	0	1	0	1	0	0	0	0	0
0	0	1	1	1	1	0	0	0	1	1	1	1
0	1	0	0	0	1	0	0	0	0	0	0	0
0	1	0	0	1	1	0	0	0	0	1	0	0
0	1	0	1	0	0	0	0	0	0	0	0	1
0	1	0	1	1	0	1	0	0	1	1	1	1
0	1	1	0	0	0	0	0	1	0	0	1	0
0	1	1	0	1	0	0	0	0	0	1	1	0
0	1	1	1	0	0	1	0	0	1	1	0	0
0	1	1	1	1	0	0	1	0	0	1	0	0

PŘEDMĚT VYNÁLEZU

1. Indikační jednotka pro zobrazení binárních údajů vyznačená tím, že čtyři vstupní binární svorky (1, 2, 3, 4) jsou připojeny na čtyři adresovací vstupy (5, 6, 7, 8) programovatelné permanentní paměti (9), jejíž pátý adresovací vstup (10) a výběrový vstup (11) jsou připojeny na uzemňovací svorku (12) a jejichž sedm výstupů (13, 14, 15, 16, 17, 18, 19) je přes sedm odporů (20, 21, 22, 23, 24, 25, 26) připojeno na sedm segmentových vstupů (27, 28, 29, 30, 31, 32, 33) první sedmisegmentové zobrazovací jednotky (34), jejíž anodový vstup (35) je spojen s napájecí svorkou (36) a s anodovým vstupem (37) druhé sedmisegmentové zobrazovací jednotky (38), jejíž první segmentový vstup (39) je přes osmý odpor (40) spojen s výstupem (41) prvního invertoru (42) a obdobně třetí (43), pátý (44) a sedmý segmentový vstup

(45) je přes devátý (46), desátý (47) a jedenáctý odpor (48) spojen s výstupy (49, 50, 51) druhého (52), třetího (53) a čtvrtého invertoru (54), přičemž druhý segmentový vstup (55) a čtvrtý segmentový vstup (56) jsou přes dvanáctý odpor (57) a třináctý odpor (58) spojeny s uzemňovací svorkou (12) a dále vstupy (60, 61, 62, 63) invertorů (42, 52, 53, 54) jsou navzájem připojeny a spojeny s osmým výstupem (64) programovatelné permanentní paměti (9).

2. Indikační jednotka pro zobrazení binárních údajů podle bodu 1, vyznačená tím, že osmý výstup (64) programovatelné permanentní paměti (9) je spojen se vstupem (69) výkonového budiče (68), jehož výstup (70) je přes omezovací odpor (67).

(70) je přes omezovací odpor (67) spojen se segmentem (66) třetí zobrazovací jednotky (65).

2 listy výkresů

