

公告本

申請日期：88-07-07

案號：88111503

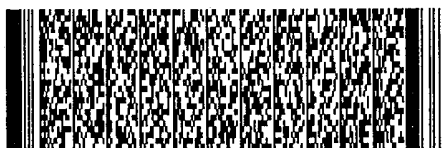
類別：G01R 31/56

(以上各欄由本局填註)

發明專利說明書

460703

一、 發明名稱	中文	應用於積體電路測試裝置之探針卡
	英文	
二、 發明人	姓名 (中文)	1. 管和成
	姓名 (英文)	1.
	國籍	1. 日本
	住、居所	1. 東京都練馬區旭町1丁目32番1號
三、 申請人	姓名 (名稱) (中文)	1. 阿德潘鐵斯特股份有限公司
	姓名 (名稱) (英文)	1.
	國籍	1. 日本
	住、居所 (事務所)	1. 東京都練馬區旭町1丁目32番1號
	代表人 姓名 (中文)	1. 大浦溥
	代表人 姓名 (英文)	1.



460703

本案已向

國(地區)申請專利

申請日期

案號

主張優先權

日本 JP

1998/07/07 10-191310

有

有關微生物已寄存於

寄存日期

寄存號碼

無



五、發明說明 (1)

【發明背景】

【發明所屬之技術領域】

本發明係有關於測試半導體積體電路元件等各種零件用(以下代表性地稱為積體電路)之積體電路測試裝置,特別係有關於為了連接測試接頭與受測試物所使用之探針卡。

【習知技術】

半導體積體電路元件係以多數量地被製造於矽晶圓上之後,再經過切割、接線、封裝等各項工程後成為電子零件。在此類積體電路中,會在出貨前進行動作測試,此項積體電路之測試可在完成品的狀態亦可在晶圓狀態下進行。

對在晶圓狀態下之受測試積體電路加以測試之積體電路測試裝置中,例如有在實開平5-15431號公報所說明之發明。前述積體電路測試裝置中,為了減輕由設置有探針(針狀接點)之探針卡的測試接頭所發生的推壓力而裝設有零插拔連接器,藉由此連接器能夠防止因探針卡的變形所導致之接觸不良。

但是,在以往的探針卡中,由於各探針與連接於此探針之零插拔連接器的各個接點之距離不均一的緣故,因其配線圖形的電阻的不同而存在有其電性會產生誤差的問題。

【發明概要】



五、發明說明 (2)

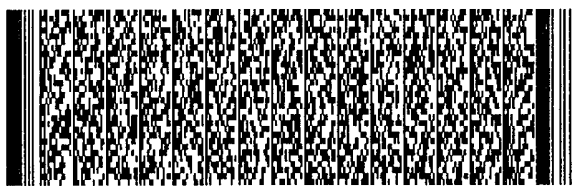
本發明係以提供電性優良之應用於積體電路測試裝置之探針卡為目的。

(1) 為了達成前述目的，本發明之應用於積體電路測試裝置之探針卡係與積體電路測試裝置之測試接頭基板作電性連接，且與受測試物作電性接觸之複數針狀接點被設置於一主要面上，其特徵在於：與前述針狀接點作電性連接之複數零插拔力連接器的一者係被設置於由前述針狀接點所被設置之位置起大體上呈放射狀之位置上。

在此場合中，雖然並未特別加以限定，但前述連接器以零插拔力連接器(zero Insertion force connector)為最佳。本發明所述之零插拔力連接器係指，在與對手側之零插拔力連接器互相插拔之際，不需要在插拔方向上施加力量型之連接器，其具體之構造並無特別限制。

在本發明所述之應用於積體電路測試裝置之探針卡中，連接器係被設置於由前述針狀接點所被設置之位置起大體上呈放射狀之位置上，所以每個針狀接點以及與此針狀接點相連接之連接器之每個接點距離能夠均一地加以設定。因此，由各針狀接點到連接每個接點為止之配線的電阻能夠均一化，藉此能夠抑制其電性上之誤差。

前述發明中所提到之「大體上呈放射狀之位置」係指以設置針狀接點之位置或是區域作為中心點，由該處呈放射狀擴散之大約等距離(由中心點算起之距離)位置或是區域，並非指在幾何學上嚴謹之放射狀。總而言之，即是涵蓋將前述針狀接點與連接器之接點相連接之配線的電阻在



五、發明說明 (3)

不影響探針卡之電性之範圍內呈現均一之所有位置。

(2) 在前述發明中，將連接器設置於由前述針狀接點所被設置之位置起大體上呈放射狀之位置上的具體裝置並無特別限定，作為其中之一種型態，能夠如圖3所示般，基板形成為圓形，前述針狀接點被設置於前述基板之大約中心處，而前述零插拔力連接器的一者係被設置於前述基板之外圍邊緣上之積體電路測試裝置用之探針卡。

在受測試物件為邏輯型積體電路等之場合時，1或是2個作有之少數個受測試物同時受測試之方式較多，特別是在此場合中，將針狀接點設置於基板之大約中心點處的同時將連接器設置於基板之外圍邊緣之方式，能夠有效率地利用基板之主要面，並且能夠容易將針狀接點與連接器之接點之距離均一地規劃。

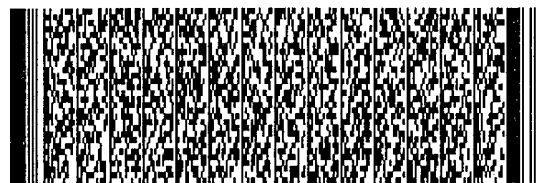
【圖式簡單說明】

為讓本發明之上述目的、特徵、和優點能更明顯易懂，下文特舉較佳實施例，並配合所附圖式，作詳細說明如下：

圖1係適用本發明所述之探針卡之積體電路測試裝置之測試接頭的重要部分立體圖。

圖2係圖1之探針卡裝設於測試接頭之狀態下的剖面圖。

圖3係圖1之探針卡之平面圖。



五、發明說明(4)

【較佳實施例的詳細說明】

如圖1所示般，受測試物晶圓積體電路係在一枚晶圓上積集了許多半導體電路之物件，在進行測試之場合中由晶圓夾盤3加以真空吸著，維持在高準確度之位置取出狀態下。

位於晶圓夾盤3的上方卡片支架4係在其中央形成有圓形狀之通孔41，此通孔41之周圍邊緣形成有維持探針卡2用之台階部42。卡片支架4係如圖2所示般由環狀托架43加以固定，對於後述上板11之位置取出則是藉由將設置於環狀托架43側之導引插銷44插入設置於上板11側之導引軸襯13內之方式加以進行。

本實施形態之探針卡2係包括有呈圓形狀之基板，其基板之主要面(圖1與圖2中之向下面)之略中央處設置有能夠同時測試2個積體電路之2對探針群21(相當於本發明之針狀接點)。此2對探針群21係根據圖3所示之積體於晶圓積體電路上之積體電路形狀(在圖示之例中其一物件為正方形)而形成的探針，以2個鋸齒型針腳狀(互相不同)加以配置。

其中之一個探針群21會設置分別接觸於在晶圓積體電路上所積體形成之1個積體電路之端子(接線前之狀態下的接點)個數的探針211，如圖2所示般這些探針211之前端在朝向晶圓積體電路的同時，其另一端則被固定於探針卡2之基板上。

並且，將2個探針群21如圖所示般以鋸齒型針腳狀加



五、發明說明 (5)

以配置乃是為了迴避此2個探針群21互相干涉。又，在本實施形態中雖然是列舉2個同時測試之例子，但本發明之探針卡2在同時測試上並未限制其個數，可以是單一個數測試或者是3個以上同時進行測試型之探針卡。

在本實施形態之探針卡2中，其基板之相反側之主要面(在圖1與圖2中之向上面)的外圍邊緣上，以大約相同之間隔實裝有零插拔力連接器的一者22a。

本發明所述之零插拔力連接器(zero Insertion force connector)係指在與設置於後述接觸環上之另一者之零插拔力連接器22b互相插拔之際，不需要在插拔方向(在本例中為垂直方向)上施加力量型之連接器，例如可以利用藉由汽缸前後驅動組裝於連接器內較長方向上之導軌，令與導軌相嵌合之凸輪上下運動，再藉由凸輪之上下運動將挾持接觸針之插座接點之間隔縮緊或放鬆之方式，或者是利用其他方式。

此外，每個探針211與零插拔力連接器22a之每個接點係藉由形成於探針卡之基板上的配線圖形或是導電孔(兩者均未圖示)作電性連接。

另一方面，在晶圓夾盤3之上部處，有積體電路測試裝置之測試接頭1位於該處，在此更設置有省略其圖示之性能基板等各種基板。在測試接頭1之最下面處，固定有如圖1以及圖2所示之上板11，而在平板11的下面固定有接觸環12。

本實施形態之接觸環12係如圖1所示般其形狀呈環



五、發明說明 (6)

狀，其外圍所形成之片段狀之扇形通孔211則固定有前述零插拔力連接器之另一者22b。圖2之剖面圖係表示前述零插拔力連接器之另一者22b的組裝形態。

又，前述探針卡2與接觸環12之位置取出則是藉由將設置於探針卡2側之導引插銷23與設置於接觸環12側之導引軸襯122相嵌合之方式加以進行。

然後，雖然省略其圖示，安裝於接觸環12側之零插拔力連接器22b與測試接頭1內之性能基板係藉由許多配線或是轉接卡作電性連接。

接下來說明本實施形態之作用。

在測試晶圓積體電路之場合中，首先將晶圓以晶圓夾盤3加以定位並維持真空吸著狀態，探針卡2之探針211與作為目標之2個積體電路之接點相接觸般，令晶圓夾盤3在X-Y平面上取出位置並進行上升。由此，最初的2個積體電路之測試受到執行，在測試結束之後，僅令晶圓夾盤3下降，探針卡2之探針211與下一次之2個積體電路之接點相接觸般，再度令晶圓夾盤3在X-Y平面上取出位置並進行上升。依序重複進行此項動作，進行所有區域中之晶圓積體電路之測試。

特別是本實施形態之探針卡2中，因為2個探針群21、21被設置於圓形狀基板之中心，零插拔力連接器的一者22a則是被設置於該圓形狀基板之外圍邊緣，所以將探針群與連接器作電性連接之配線圖樣的距離，就任何的探針211而言幾乎為均一的。因此，由各針狀接點到連接每個



五、發明說明 (7)

接點為止之配線的電阻能夠均一化，藉此能夠明顯地抑制其電性上之誤差。

又，在前述之實施形態乃是為了容易地理解本發明所加以記載之說明，並非限制本發明之記述。因此，前述實施形態所說明之各項要素，均意味著包含屬於本發明之技術範圍之所有設計變更或是同等物品。

符號說明：

2~探針卡

3~晶圓夾盤

4~支架

11~基板

12~接觸環

13、122~導引軸襯

21~探針群

23、44~導引插銷

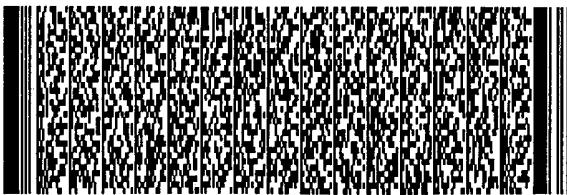
41~通孔

42~台階部

43~環狀托架

211~探針

22a、22b~連接器



四、中文發明摘要 (發明之名稱：應用於積體電路測試裝置之探針卡)

一種應用於積體電路測試裝置之探針卡係與積體電路測試裝置之測試接頭基板11作電性連接，並與受測試物作電性接觸之複數針狀接點211被設置於一主要面上，其中與前述針狀接點211作電性連接之複數零插拔力連接器的一者22a係被設置於由前述針狀接點所被設置之位置起大體上呈放射狀之位置上。

英文發明摘要 (發明之名稱：)



六、申請專利範圍

1. 一種應用於積體電路測試裝置之探針卡，與該積體電路測試裝置之測試接頭基板作電性連接，且與受測試物作電性接觸之複數針狀接點被設置於一主要面上，

其特徵在於：

與前述針狀接點作電性連接之複數零插拔力連接器的一者係被設置於由前述針狀接點所被設置之位置起大體上呈放射狀之位置上。

2. 如申請專利範圍第1項所述之應用於積體電路測試裝置之探針卡，其中前述連接器為零插拔力連接器。

3. 如申請專利範圍第1項所述之應用於積體電路測試裝置之探針卡，其中前述基板形成為圓形，且前述針狀接點被設置於前述基板之約中心處，而前述零插拔力連接器的一者係被設置於前述基板之外圍邊緣上。

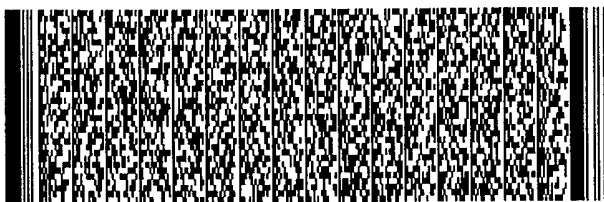
4. 如申請專利範圍第2項所述之應用於積體電路測試裝置之探針卡，其中前述基板形成為圓形，且前述針狀接點被設置於前述基板之大中心處，而前述零插拔力連接器的一者係被設置於前述基板之外圍邊緣上。

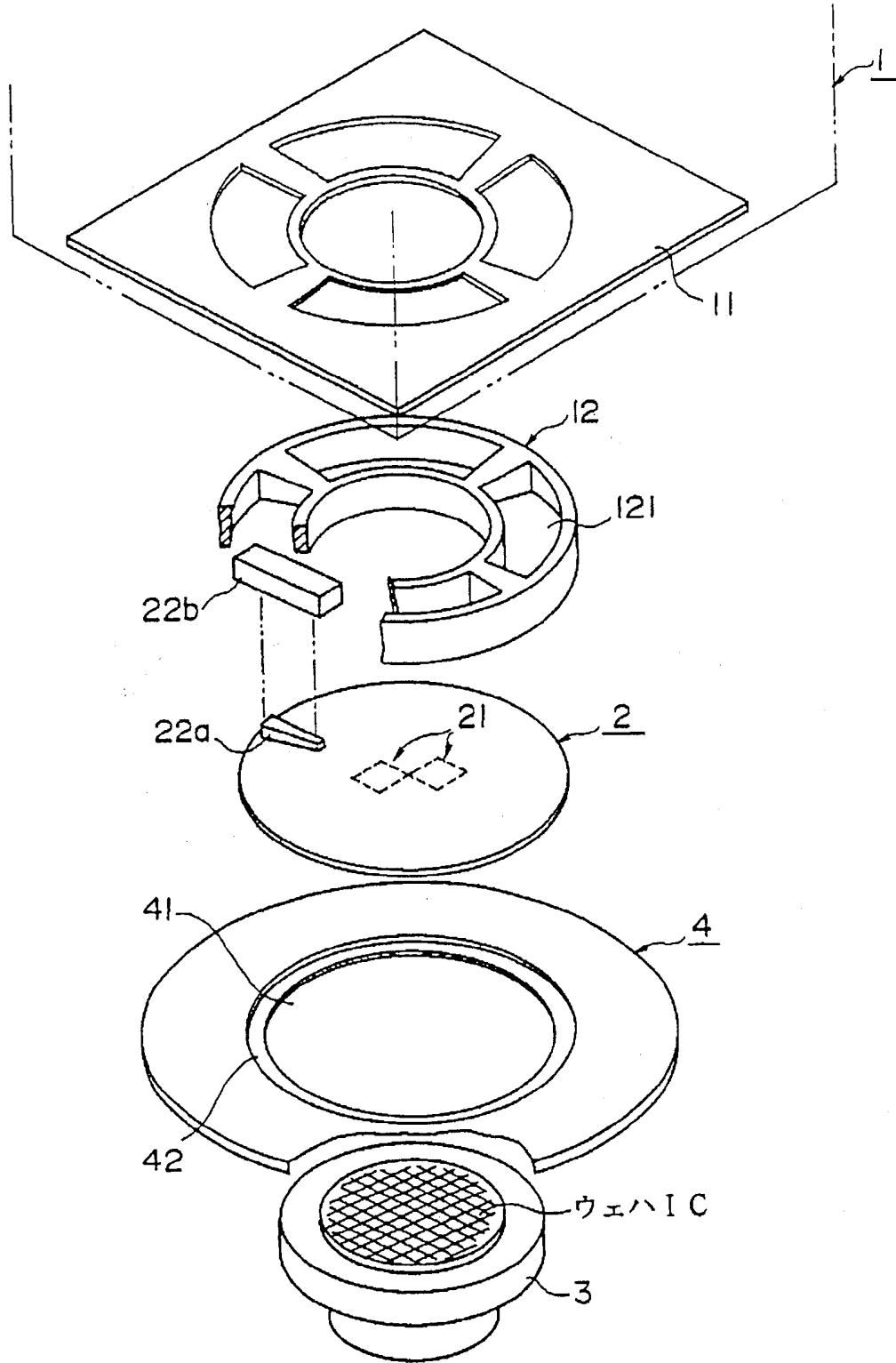
5. 一種積體電路測試裝置，包括：

探針卡，如申請專利範圍第1、2、3或4項所述者；

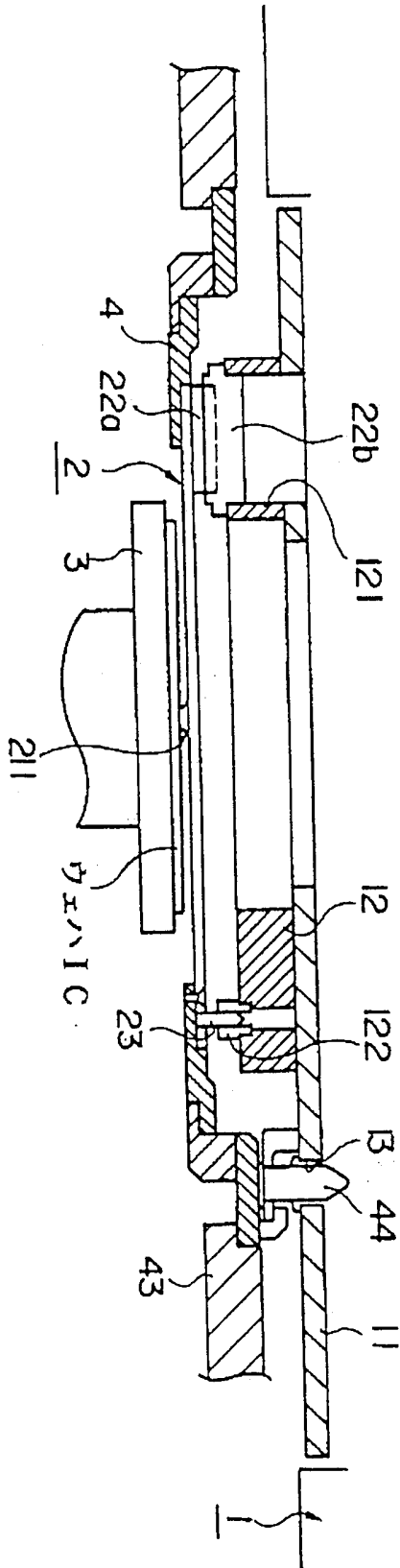
夾盤，將前述受測試物加以維持；以及

測試接頭，在前述探針卡與其作電性接觸之前述受測試物之間進行輸出輸入測試信號。

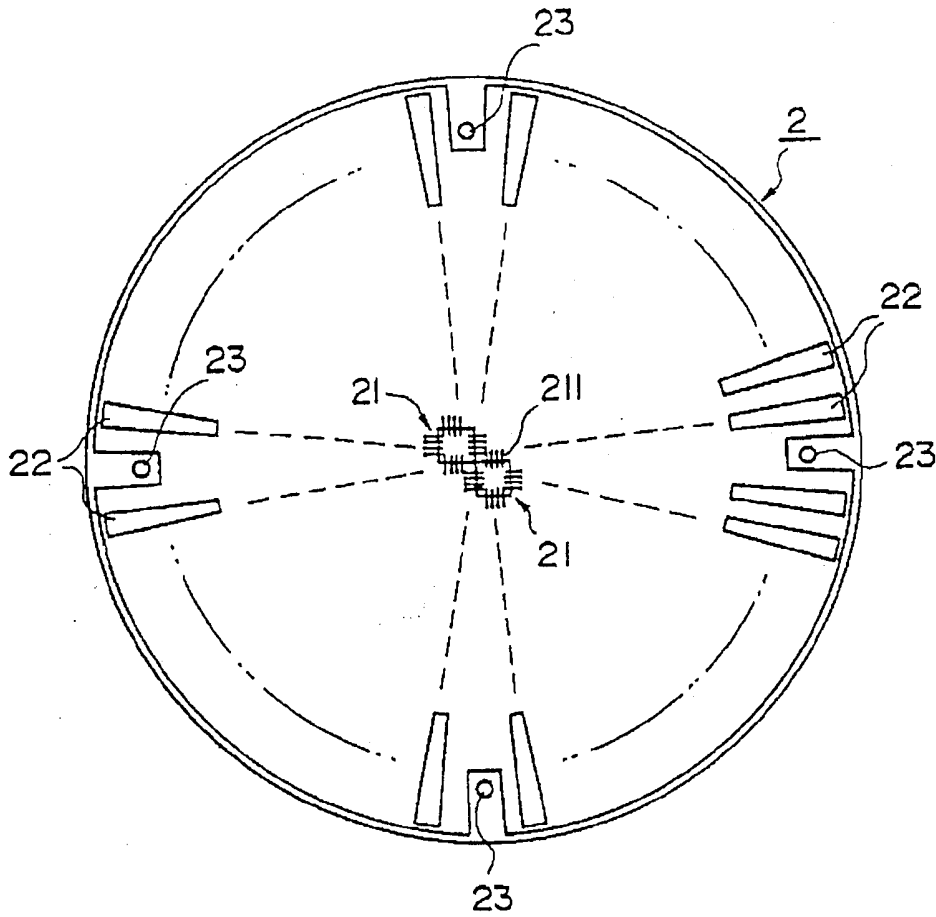




第1圖



第2圖



第3圖