(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년09월07일
(11) 등록번호 10-1181212
(24) 등록일자 2012년08월27일

(51) 국제특허분류(Int. Cl.)
G09G 3/28 (2006.01)
(21) 출원번호 10-2011-0083043
(22) 출원일자 2011년08월19일
심사청구일자 2011년08월19일
(56) 선행기술조사문헌
KR1020060081030 A
KR1020070074167 A
KR1020070087735 A
KR1020060062646 A
전체 청구항 수 : 총 4 항

(73) 특허권자
한발대학교 산학협력단
대전광역시 유성구 동서대로 125 (덕명동)
(72) 발명자
강필순
대전광역시 유성구 봉명동 도안신도시 휴먼시아 609동 904호
(74) 대리인
나동규

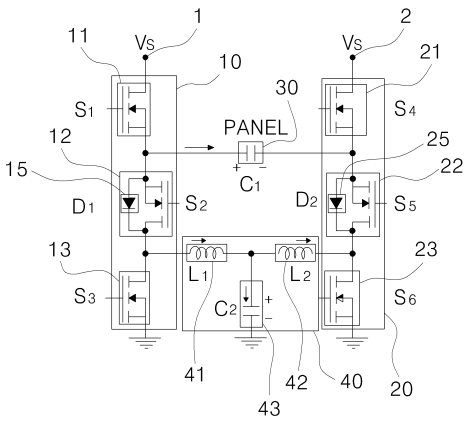
심사관 : 임동우

(54) 발명의 명칭 **플라즈마 디스플레이 패널의 서스테인 구동회로**

(57) 요 약

본 발명은 제1,2 전원과 연결되는 제1 내지 제6 스위치와 제1,2 캐패시터와, 제1,2 인덕터로 구성되어 지속적으로 패널의 공진, 유지 및 방전이 가능하도록 하여 전원소비가 감소하며, 빠른속도로 전원의 전극 변화가 가능한 플라즈마 디스플레이 패널의 서스테인 구동회로에 관한 것으로, 외부에서 인가되는 제1 전원과 연결되어 상기 제1 전원의 전원을 스위칭하는 제1 스위치와 제2 스위치 및 제3 스위치가 직렬로 연결된 제1 스위치부와, 상기 제1 전원과 대칭되도록 형성되며, 외부에서 인가되는 제2 전원과 연결되어 상기 제2 전원의 전원을 스위칭하는 제4 스위치와 제5 스위치 및 제6 스위치가 직렬로 연결된 제2 스위치부와, 상기 제1 스위치부의 제1,2 스위치 간과, 제2 스위치부의 제4,5 스위치 간에 연결되어 전압을 충방전하는 제1 캐패시터와, 상기 제1 스위치부의 제2,3 스위치 간과, 제2 스위치부의 제5,6 스위치 간에 연결되어 전압을 유도하는 인덕터부를 포함한다.

대 표 도 - 도2



특허청구의 범위

청구항 1

외부에서 인가되는 제1 전원과 연결되어 상기 제1 전원의 전원을 스위칭하는 제1 스위치와 제2 스위치 및 제3 스위치가 직렬로 연결된 제1 스위치부;

상기 제1 전원과 대칭되도록 형성되며, 외부에서 인가되는 제2 전원과 연결되어 상기 제2 전원의 전원을 스위칭하는 제4 스위치와 제5 스위치 및 제6 스위치가 직렬로 연결된 제2 스위치부;

상기 제1 스위치부의 제1스위치 및 제2 스위치 간과, 상기 제2 스위치부의 제4 스위치 및 제5 스위치 간에 연결되어 전압을 충방전하는 제1 캐패시터; 및

상기 제1 스위치부의 제2 스위치 및 제3 스위치 간과, 상기 제2 스위치부의 제5 스위치 및 제6 스위치 간에 연결되어 전압을 유도하는 인덕터부;를 포함하는 플라즈마 디스플레이 패널의 서스테인 구동회로.

청구항 2

청구항 1에 있어서,

상기 인덕터부는,

상기 제2 스위치 및 제3 스위치 간과, 상기 제5 스위치 및 제6 스위치 간에 연결되어 상기 제1 스위치부 측으로 형성된 제1 인덕터;

상기 제1 인덕터와 직렬로 연결되며, 상기 제2 스위치부 측의 상기 제5,6 스위치 간에 연결된 제2 인덕터; 및

상기 제1 인덕터와 상기 제2 인덕터 간에 일단이 연결되며, 타단이 접지와 연결되는 제1 캐패시터;를 포함하는 플라즈마 디스플레이 패널의 서스테인 구동회로.

청구항 3

청구항 1에 있어서,

상기 제2 스위치의 양단에는 전류채널 형성용 제1 다이오드가 연결되고, 상기 제4 스위치의 양단에는 전류채널 형성용 제2 다이오드가 연결되는 플라즈마 디스플레이 패널의 서스테인 구동회로.

청구항 4

청구항 1에 있어서,

상기 제1 캐패시터는 패널과 연결되어 상기 패널을 공진, 유지 및 방전을 하는 플라즈마 디스플레이 패널의 서스테인 구동회로.

명 세 서

기 술 분 야

[0001] 본 발명은 플라즈마 디스플레이 패널의 서스테인 구동회로에 관한 것으로, 더욱 상세하게는, 제1,2 전원과 연결되는 제1 내지 제6 스위치와 제1,2 캐패시터와, 제1,2 인덕터로 구성되어 지속적으로 패널의 공진, 유지 및 방전이 가능한 플라즈마 디스플레이 패널의 서스테인 구동회로에 관한 것이다.

배 경 기 술

[0002] 도 1에 도시된 바는, 종래 PDP의 서스테인 구동 회로의 에너지 회수 회로를 보인 것으로, 에너지를 회수하고 공급하기 위한 하나의 인덕터(L) 및 커패시터(Css)와, 스위칭 제어신호에 의한 온/오프를 통해 패널의 서스테인 전극으로 에너지를 공급하고 회수하기 위한 패스를 형성하는 4개의 스위칭 수단(S1 ~ S4)과, 역전류를 방지하기 위한 두 개의 다이오드(D1, D2)와, 서스테인 전압과 접지 전압에 의해 발생할 수 있는 불필요한 공진을 방지하기 위한 두 개의 클램핑 다이오드(DC1, DC2)로 구성된다.

[0003] 이러한 PDP 서스테인 구동 회로의 동작을 설명하면, 서스테인 펄스의 라이징 구간에서 LC 공진이 끝나고 서스테인 스위치인 S3이 온되면 인덕터 L 앞단의 전위가 Vs로 상승하게 된다. 상기 스위치 S3가 온되는 상태, 즉 서스테인 전압을 패널로 인가하는 sus_up 동작 상태에서는 다이오드 D1과 스위치 S2가 오프상태이고, 커패시터 Css에 Vs/2만큼 충전되어 있기 때문에 다이오드 D1과 스위치 S2에 기생하는 커패시터(미도시)를 Vs/2만큼 충전하는 전류 패스가 발생하는데, 이때 발생되는 전류가 t0 구간에 흐르는 전류이다.

[0004] 그리고, 인덕터 L에는 일정한 전류가 이미 빌드(build)된 상태이기 때문에 상기 t0 구간 동안에 흐르는 전류는 프리휠링(freewheeling)할 패스가 필요하게 되는데, 이 프리휠링 전류는 서스테인 구동 전원(Vs)과 연결된 클램핑 다이오드 DC1로 t1 구간 동안 흐르게 된다. 여기서, 상기 DC1로 흐르는 프리휠링 전류는 다른 에너지원으로 사용되거나 입력 전원으로 돌아가는 것이 아니라 자체 프리휠링하면서 열로 소비된다.

[0005] 물론, 폴링 구간이 끝나는 시점에서 인덕터의 전류의 극성이 반전되어 흐르는 프리휠링 전류 또한 클램핑 다이오드 DC2로 흐르게 되어 열로 소비된다.

[0006] 이처럼 프리휠링 전류가 열로 소비되므로 전류의 소모가 증가되는 문제점이 발생된다. 그리고, 전원의 전극이 변경될 경우 전극의 변경을 위해 전압을 승압해야 하므로 이에 따른 전압 승압 시간이 소요되는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0007] 본 발명은 제1,2 전원과 연결되는 제1 내지 제6 스위치와 제1,2 캐패시터와, 제1,2 인덕터로 구성되어 지속적으로 패널의 공진, 유지 및 방전이 가능하도록 하여 전원소비가 감소하며, 빠른속도로 전원의 전극 변화가 가능한 플라즈마 디스플레이 패널의 서스테인 구동회로를 제공하기 위한 것이다.

[0008] 본 발명이 이루고자 하는 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않는다.

과제의 해결 수단

[0009] 상기 과제를 달성하기 위한 본 발명의 플라즈마 디스플레이 패널의 서스테인 구동회로는, 외부에서 인가되는 제1 전원과 연결되어 상기 제1 전원의 전원을 스위칭하는 제1 스위치와 제2 스위치 및 제3 스위치가 직렬로 연결된 제1 스위치부와, 상기 제1 전원과 대칭되도록 형성되며, 외부에서 인가되는 제2 전원과 연결되어 상기 제2 전원의 전원을 스위칭하는 제4 스위치와 제5 스위치 및 제6 스위치가 직렬로 연결된 제2 스위치부와, 상기 제1 스위치부의 제1,2 스위치 간과, 제2 스위치부의 제4,5 스위치 간에 연결되어 전압을 충방전하는 제1 캐패시터와, 상기 제1 스위치부의 제2,3 스위치 간과, 제2 스위치부의 제5,6 스위치 간에 연결되어 전압을 유도하는 인덕터부를 포함한다.

[0010] 구체적으로, 상기 인덕터부는, 상기 제2,3 스위치 간과, 상기 제5,6 스위치 간에 연결되어 상기 제1 스위치부 측으로 형성된 제1 인덕터와, 상기 제1 인덕터와 직렬로 연결되며, 상기 제2 스위치부 측의 상기 제5,6 스위치 간에 연결된 제2 인덕터와, 상기 제1 인덕터와 상기 제2 인덕터 간에 일단이 연결되며, 타단이 접지와 연결되는 제1 캐패시터를 포함할 수 있다.

[0011] 상기 제2 스위치의 양단에는 전류채널 형성용 제1 다이오드가 연결되고, 상기 제4 스위치의 양단에는 전류채널 형성용 제2 다이오드가 연결될 수 있다.

[0012] 상기 제1 캐패시터는 패널과 연결되어 상기 패널을 공진, 유지 및 방전을 할 수 있다.

발명의 효과

[0013] 이상에서 설명한 바와 같이 본 발명은 플라즈마 디스플레이 패널의 서스테인 구동회로를 제1,2 스위치부의 스위치 6개와, 제1,2 캐패시터와, 제1,2 인덕터로 구성하여 6가지 모드로 동작시킴으로 인해 패널의 공진, 유지 및 방전시 전원의 전극 변환이 빠르게 이루어져 지속적으로 안정된 전원을 패널에 공급할 수 있으며, 전극 변환에 따른 전원의 승압이 필요치 않기 때문에 전원의 소모가 감소되는 이점이 있다.

도면의 간단한 설명

[0014] 도 1은 종래의 서스테인 구동회로를 나타낸 도면이다.

도 2는 본 발명의 실시예에 의한 플라즈마 디스플레이 패널의 서스테인 구동회로의 전체 구성을 나타낸 도면이다.

도 3은 도 2의 구성에서 모드 1의 경우 전류가 흐르는 경로를 나타낸 도면이다.

도 4는 도 2의 구성에서 모드 2의 경우 전류가 흐르는 경로를 나타낸 도면이다.

도 5는 도 2의 구성에서 모드 3의 경우 전류가 흐르는 경로를 나타낸 도면이다.

도 6은 도 2의 구성에서 모드 4의 경우 전류가 흐르는 경로를 나타낸 도면이다.

도 7은 도 2의 구성에서 모드 5의 경우 전류가 흐르는 경로를 나타낸 도면이다.

도 8은 도 2의 구성에서 모드 6의 경우 전류가 흐르는 경로를 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0015] 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명한다. 도면들 중 동일한 구성요소들은 가능한 어느 곳에서든지 동일한 부호로 표시한다. 또한 본 발명의 요지를 불필요하게 흐릴 수 있는 공지기능 및 구성에 대한 상세한 설명은 생략한다.

[0016] 도 2는 본 발명의 실시예에 의한 플라즈마 디스플레이 패널의 서스테인 구동회로를 나타낸 도면으로서, 외부에서 인가되는 제1 전원(1)과 연결되는 제1 스위치부(10)와, 외부에서 인가되는 제2 전원(2)과 연결되는 제2 스위치부(20)와, 제1 스위치부(10)와 제2 스위치부(20) 간에 연결되는 제1 캐패시터(30)와, 제1 스위치부(10)와 제2 스위치부(20) 간에 연결되는 인덕터부(40)를 포함한다.

[0017] 제1 스위치부(10)는 제1 전원(1)과 연결되는 제1 스위치(11)와, 제1 스위치(11)와 직렬로 연결되는 제2 스위치(12)와, 제2 스위치(12)와 직렬로 연결되는 제3 스위치(13)로 이루어진다.

[0018] 이러한 상기 제2 스위치(12)의 양단에는 전류채널 형성을 위한 제1 다이오드(15)가 순방향으로 연결된다.

[0019] 여기서, 상기 전류채널 형성을 위한 제1 다이오드(15)는 다이오드의 특성값 이상의 전류를 통과시키지 않는 특성을 이용하여 스위치의 단락에 의해 인가되는 전류가 외부전원에서 인가되는 전류와 차별되도록 채널을 형성한다.

[0020] 상기 제3 스위치(13)는 일단이 제2 스위치(12)와 연결되고, 타단이 접지와 연결된다.

[0021] 제2 스위치부(20)는 제2 전원(2)과 연결되는 제4 스위치(21)와, 제4 스위치(21)와 직렬로 연결되는 제5 스위치(22)와, 제5 스위치(22)와 직렬로 연결되는 제6 스위치(23)로 이루어진다.

[0022] 상기 제5 스위치(22)의 양단에는 전류채널 형성을 위한 제2 다이오드(25)가 순방향으로 연결된다.

[0023] 상기 제1,2 스위치(11,12)와 제4,5 스위치(21,22) 간에는 제1 캐패시터(30)가 연결되어 제1 스위치(11)와 제4 스위치(21)의 작동으로 인해 인가되는 제1,2 전원(1,2)으로 충방전이 이루어진다.

[0024] 이러한 상기 캐패시터는 플라즈마 디스플레이 패널(이하 패널)에 연결되어 패널을 공진, 유지 및 방전시킨다.

[0025] 상기 제2,3 스위치와 제5,6 스위치 간에는 제1,2 전원(1,2)의 전압을 유도하는 인덕터부(40)가 연결된다.

[0026] 상기 인덕터부(40)는 제2,3 스위치 간에 일단이 연결되는 제1 인덕터(41)와, 제5,6 스위치 간에 타단이 연결되는 제2 인덕터(42)와, 상기 제1,2 인덕터(41,42) 간에 연결되어 접지와 연결되는 제2 캐패시터(43)로 구성

된다.

[0027] 이러한 상기 인덕터부(40)의 제1 인덕터(41)와 제2 인덕터(42)는 직렬로 연결되어 제2,3 스위치와 제5,6 스위치 간에 연결된다.

[0028] 상기 제2 캐패시터(43)는 상기 제1,2 인덕터(41,42) 간에 일단이 연결되고, 타단이 접지에 연결된다.

[0029] 이러한 구성으로 이루어진 본 발명은 6개의 모드로 동작된다. 이에 대해 아래에서 모드 1에서 모드 6까지로 표현하여 설명한다.

[0030] 도 3에 도시된 바와 같이, 모드 1은 제1 스위치(11)가 제1 전원(1)에서 인가되는 전원을 단락시키면 제1 캐패시터(30)에서 충방전을 하게 된다. 그리고, 상기 제1 캐패시터(30)에서 인가되는 전원이 제5 스위치(22)의 양단에 연결된 제2 다이오드(25)를 통해 제6 스위치(23)로 인가된다.

[0031] 이에 따라 제1 전원(1)에서 인가되는 전원이 제2 인덕터(42)에 저장되는데, 이때, 제2 인덕터(42)에 저장된 전원은 다른 모드의 동작을 위해 전극을 전환할때 사용된다.

[0032] 그리고, 도 4에 도시된 바와 같이, 모드 2는 제1 스위치(11)가 차단되어 전원이 인가되지 않으면, 제1 캐패시터(30)에 저장된 전원이 방전되며, 이와 동시에 제2 인덕터(42)에 저장된 전원이 제1 캐패시터(30)를 통해 제1 다이오드(15)로 인가된다. 이로 인해 제2 인덕터(42)의 전원이 제1 인덕터(41)로 인가되어 저장되고, 제1 인덕터(41)로 인가된 전원이 제6 스위치(23)로 인가되어 접지로 전송된다.

[0033] 이때, 상기 제1 인덕터(41)에 저장되는 전원은 제1 캐패시터(30)를 지나는 전압을 지속적으로 유지시키도록 제1 캐패시터(30)로 제2 인덕터(42)를 통해 인가된다. 이로 인해 제1 캐패시터(30)와 연결되는 패널을 지속적으로 동작시키게 된다. 그리고, 상기 제1 인덕터(41)에 저장되는 전원은 제2 캐패시터(43)를 충전하게 된다.

[0034] 도 5에 도시된 바와 같이, 모드 3은 제1 캐패시터(30)에 저장된 전원이 방전되는 상태에서, 제4 스위치(21)가 단락되면, 제1,2 인덕터(41,42)에 저장된 전원이 제5 스위치(22)를 통해 제2 캐패시터(43)에서 방전되는 전원과 함께 제2 외부전원 측으로 인가된다. 이와 동시에 전원의 일부는 공진현상으로 인해 다시 제1 캐패시터(30) 측으로 인가되어 제1 캐패시터(30)의 충방전이 지속적으로 이루어지도록 한다.

[0035] 도 6에 도시된 바와 같이, 모드 4는 제4 스위치(21)가 단락된 상태에서 제2 전원(2)이 제1 캐패시터(30)로 인가되고, 제1 캐패시터(30)에서 인가되는 전원이 제3 스위치(13)를 통해 접지로 인가된다. 이로 인해 제1 인덕터(41)와 제2 캐패시터(43) 및 제3 스위치(13)에서 반 시계 방향으로 전류가 흐르게 된다. 그리고, 제2 캐패시터(43)와 제2 인덕터(42) 및 제6 스위치(23)에서도 반시계 방향으로 전류가 흐르게 된다. 이는 제2 캐패시터(43)의 방전으로 인해 이루어진다.

[0036] 도 7에 도시된 바와 같이, 모드 5는 제4 스위치(21)가 차단되면 제1 캐패시터(30)에 저장된 전원이 제2 다이오드(25)를 통해 제1,2 인덕터(41,42)로 인가된다. 이렇게 제1,2 인덕터(41,42)로 인가되는 전원은 제2 스위치(12)의 단락으로 제1 캐패시터(30)로 인가된다. 이로 인해 제1 캐패시터(30)가 충전과 방전을 하게 된다. 그리고, 제3 스위치(13)가 단락되어 전원이 접지로 인가된다.

[0037] 이로 인해 제2 캐패시터(43)와 제1 인덕터(41) 및 제3 스위치(13)에서 반 시계 방향으로 전류가 흐르게 된다. 그리고, 제6 스위치(23)와 제2 인덕터(42) 및 제2 캐패시터(43)에서도 반 시계 방향으로 전류가 흐르게 된다.

[0038] 도 8에 도시된 바와 같이, 모드 6은 제2 캐패시터(43)에 충전된 전원이 방전되어 제1 인덕터(41)를 통해 제2 스위치(12)로 인가되고, 제2 스위치(12)의 단락으로 전원이 제1 캐패시터(30)와 제1 스위치(11)로 인가된다. 이때 제1 스위치(11)가 단락되어 제1 전원(1)으로 전원이 인가된다. 그리고, 제1 캐패시터(30)로 인가된 전원으로 인해 제1 캐패시터(30)가 충전과 방전을 하게 되고, 제2 다이오드(25)와 제1,2 인덕터(41,42) 측으로 전류가 흐르게 된다.

[0039] 이처럼 6가지 모드의 동작으로 제1 캐패시터(30)의 충방전이 지속적으로 이루어지고, 이러한 제1 캐패시터(30)의 충방전으로 인해 제1 캐패시터(30)에 연결된 패널이 공진, 유지 및 방전을 하게 된다.

[0040] 이러한 6가지 모드처럼 회로 내에서 전원이 자연공진을 하게 되기 때문에 패널 즉 제1 캐패시터(30)를 지나는 전원의 전극이 빠른 속도로 변환될 수 있으며, 이로 인해 전원의 소모가 줄게 된다. 이때, 전원의 전극 변환이 빠른 이유는 제1,2 인덕터(41,42)에 저장되는 전원이 변환에 필요한 전압까지 승압하는 시간을 줄여주기 때문이다.

[0041] 이와 같이 구성된 본 발명은 플라즈마 디스플레이 패널의 서스테인 구동회로를 제1,2 스위치부의 스위치 6개

와, 제1,2 캐패시터와, 제1,2 인덕터로 구성하여 6가지 모드로 동작시킴으로 인해 패널의 공진, 유지 및 방전 시 전원의 전극 변환이 빠르게 이루어져 지속적으로 안정된 전원을 패널에 공급할 수 있으며, 전극 변환에 따른 전원의 승압이 필요치 않기 때문에 전원의 소모가 감소되는 이점이 있다.

[0042] 상기와 같은 플라즈마 디스플레이 패널의 서스테인 구동회로는 위에서 설명된 실시예들의 구성과 작동 방식에 한정되는 것이 아니다. 상기 실시예들은 각 실시예들의 전부 또는 일부가 선택적으로 조합되어 다양한 변형이 이루어질 수 있도록 구성될 수도 있다.

부호의 설명

[0043]

1 : 제1 전원 2 : 제2 전원

10 : 제1 스위치부 11 : 제1 스위치

12 : 제2 스위치 13 : 제3 스위치

15 : 제1 다이오드 20 : 제2 스위치부

21 : 제4 스위치 22 : 제5 스위치

23 : 제6스위치 25 : 제2 다이오드

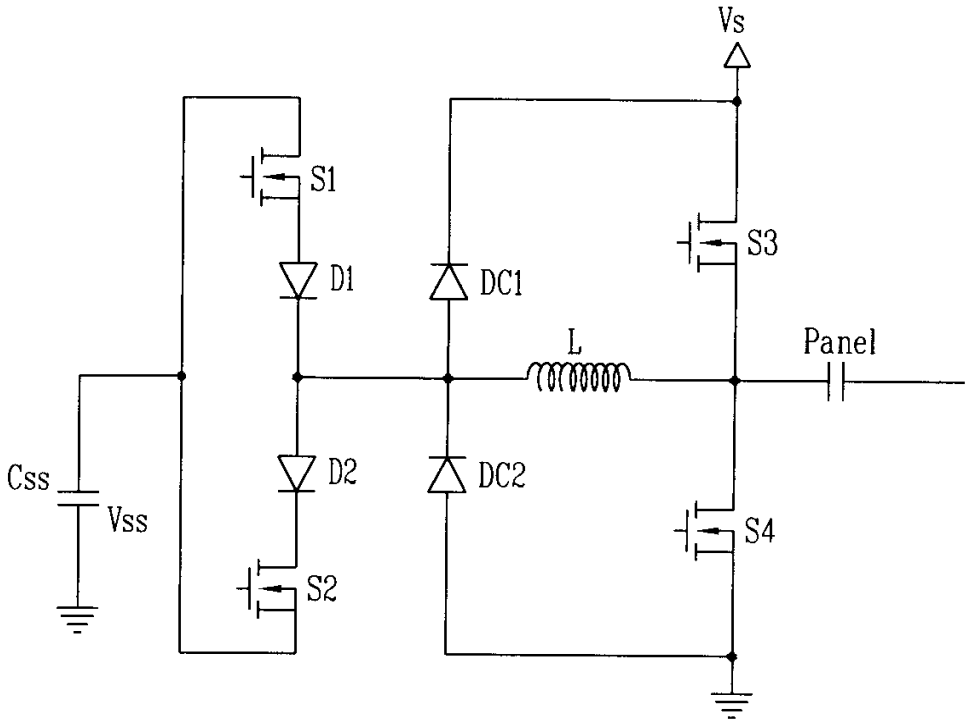
30 : 제1 캐패시터 40 : 인덕터부

41 : 제1 인덕터 42 : 제2 인덕터

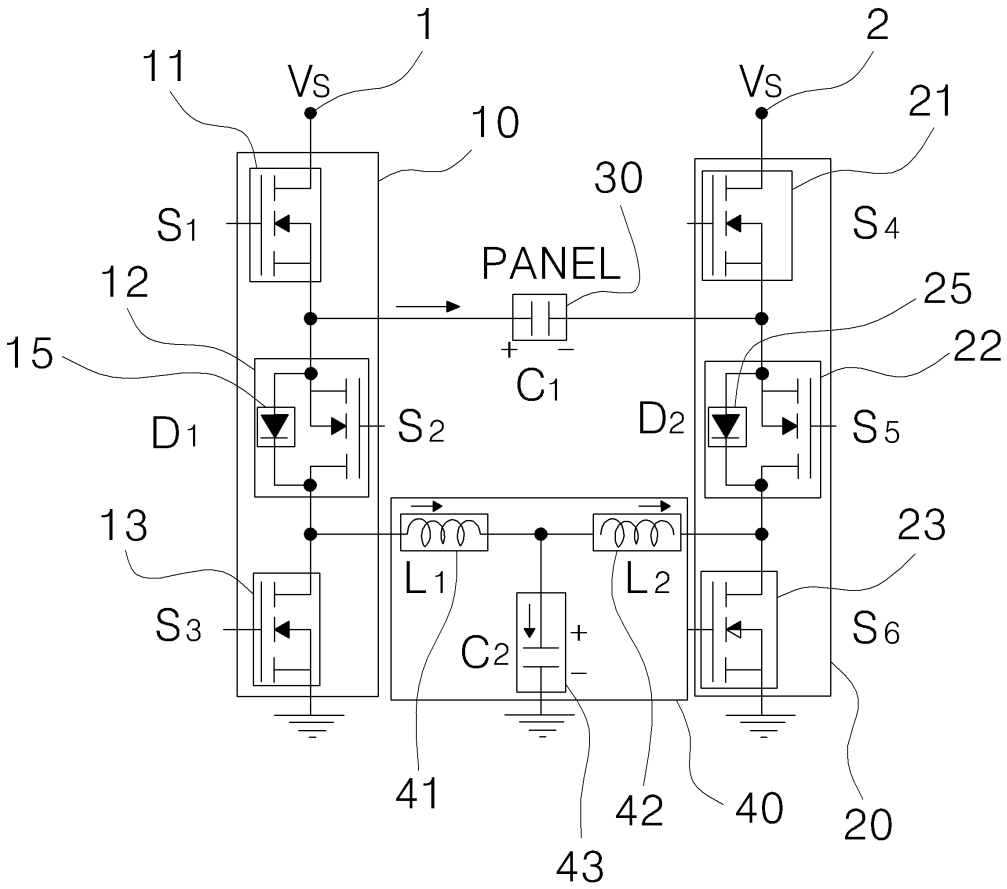
43 : 제2 캐패시터

도면

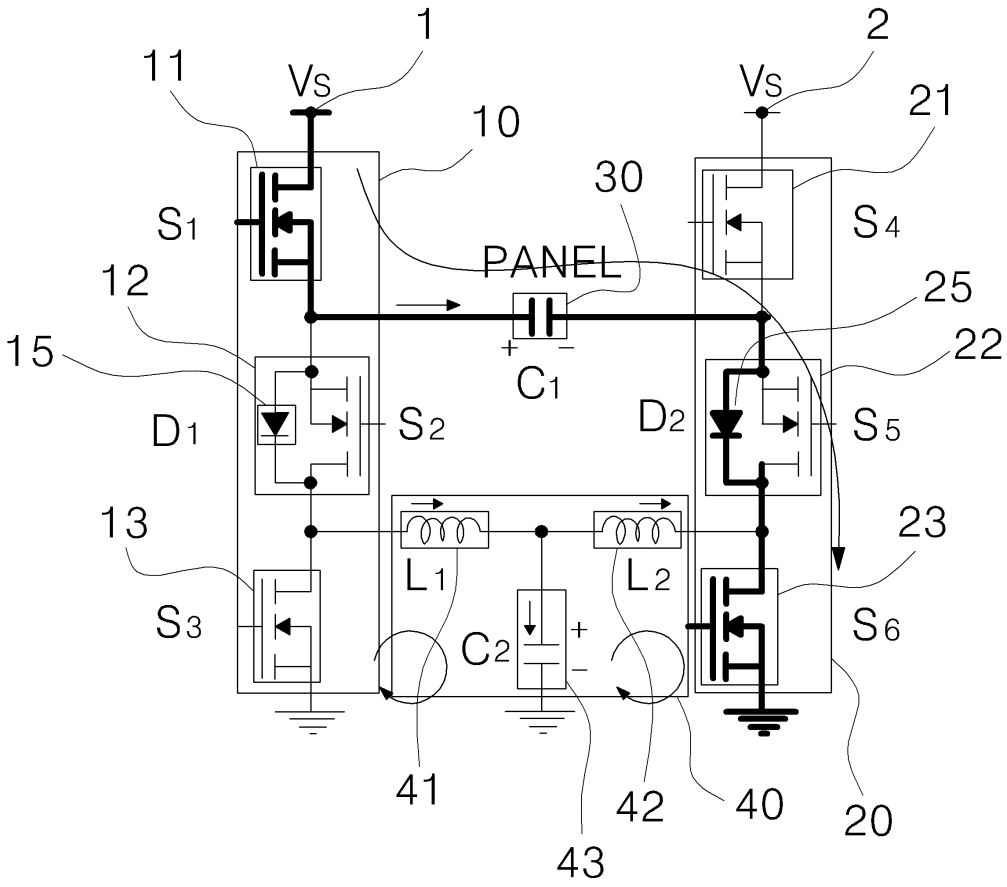
도면1



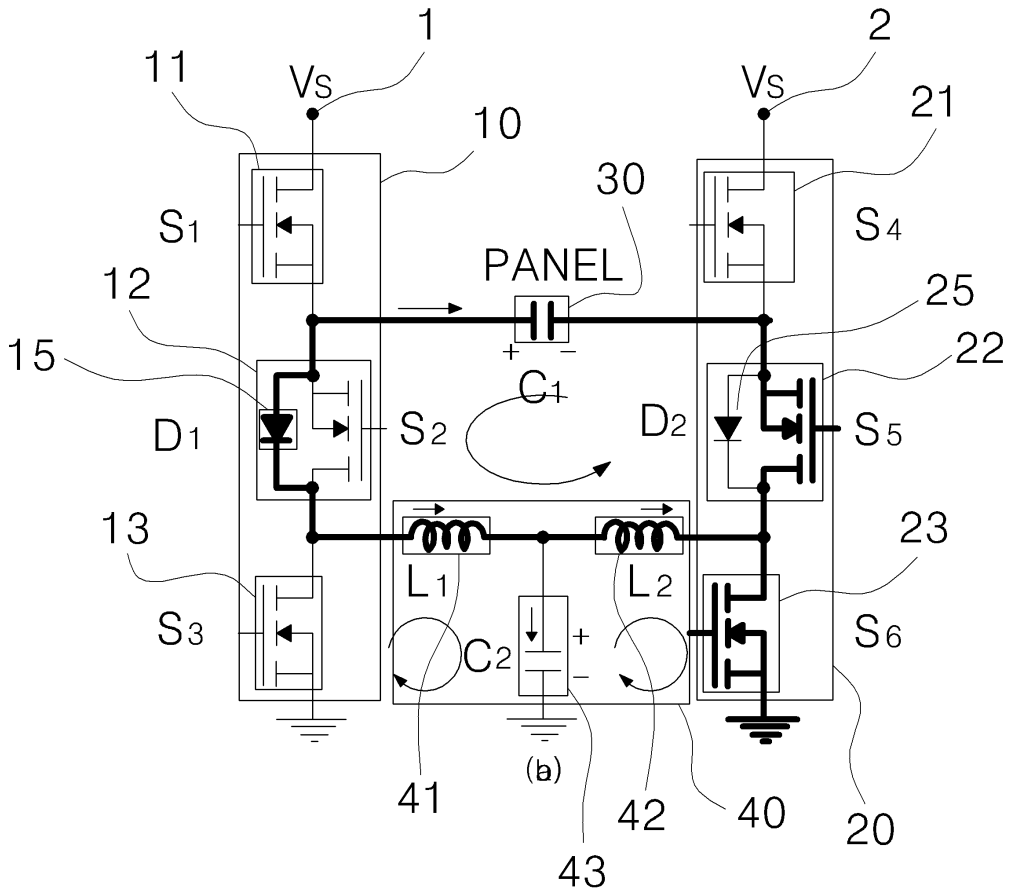
도면2


1
2
11
Vs
Vs
10
21
30
S1
S4
PANEL
12
25
15
22
C1
D1
S2
D2
S5
13
23
L1
L2
S3
C2
S6
41
42
40
20
43

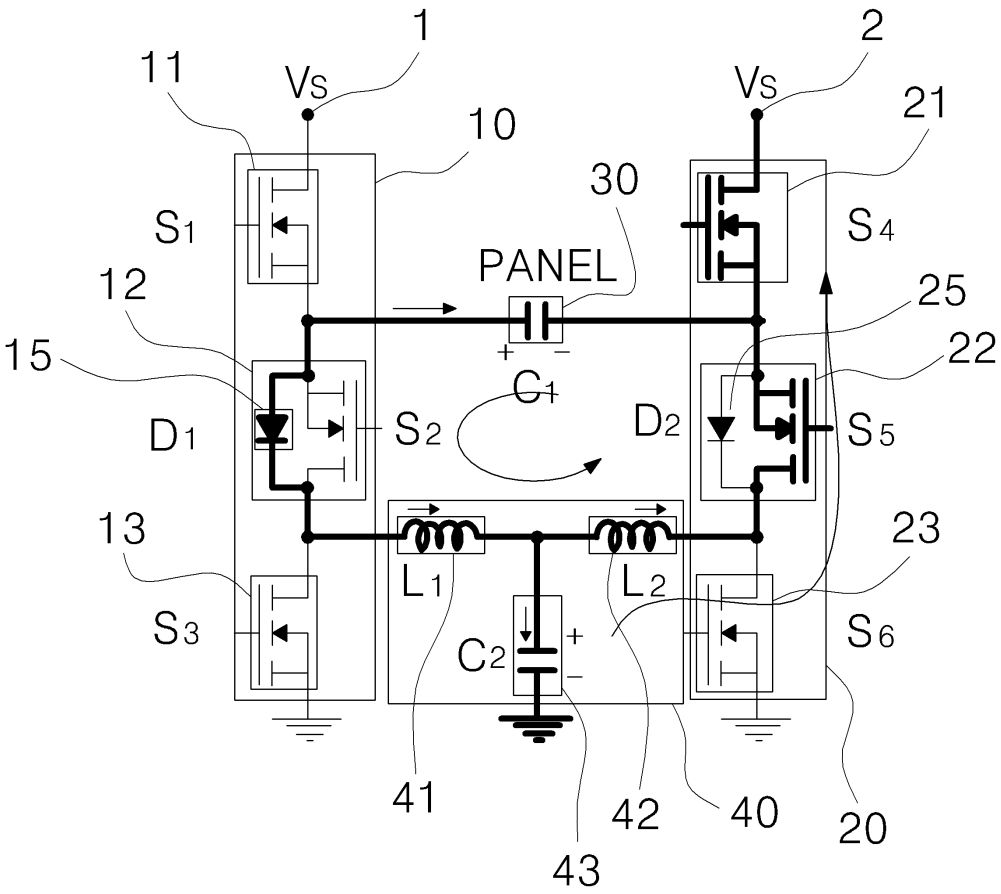
도면3


1
2
11
Vs
Vs
10
21
30
S1
S4
PANEL
12
25
15
22
C1
D1
S2
D2
S5
13
23
L1
L2
S3
S6
C2
41
42
40
20
43

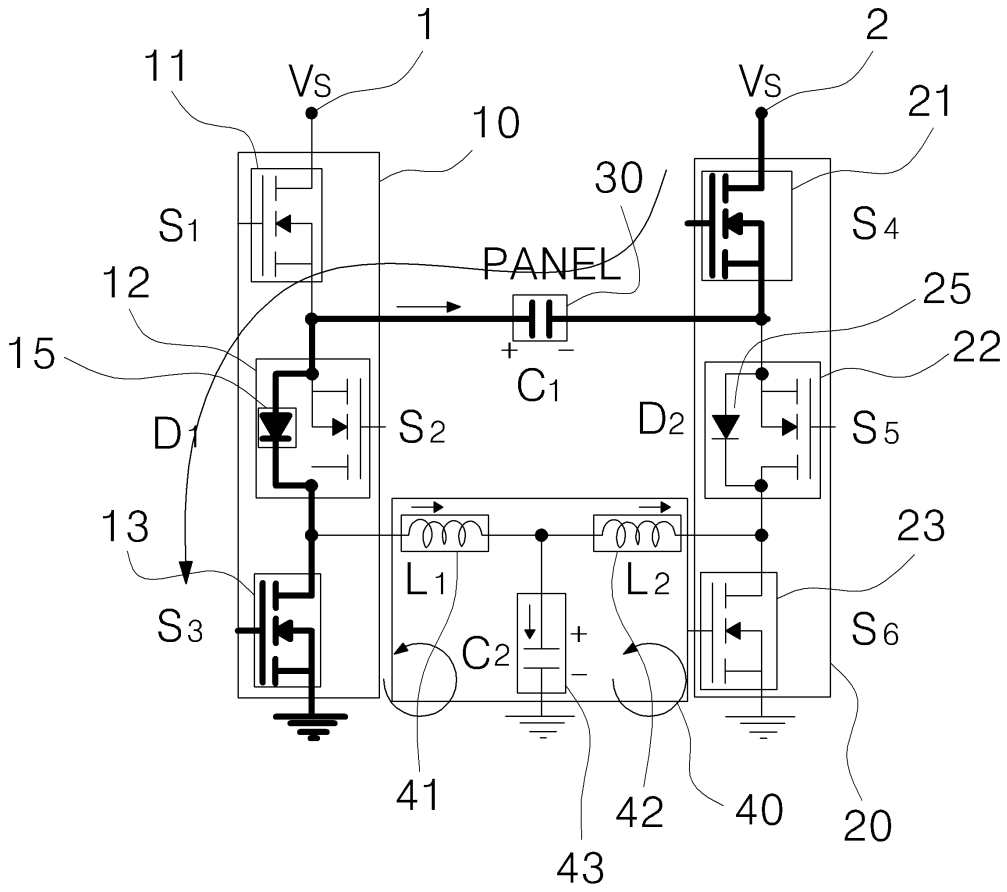
도면4


1
2
11
Vs
Vs
10
21
30
S1
S4
PANEL
12
25
15
22
C1
D1
S2
D2
S5
13
23
L1
L2
S3
C2
S6
(a)
41
42
40
20
43

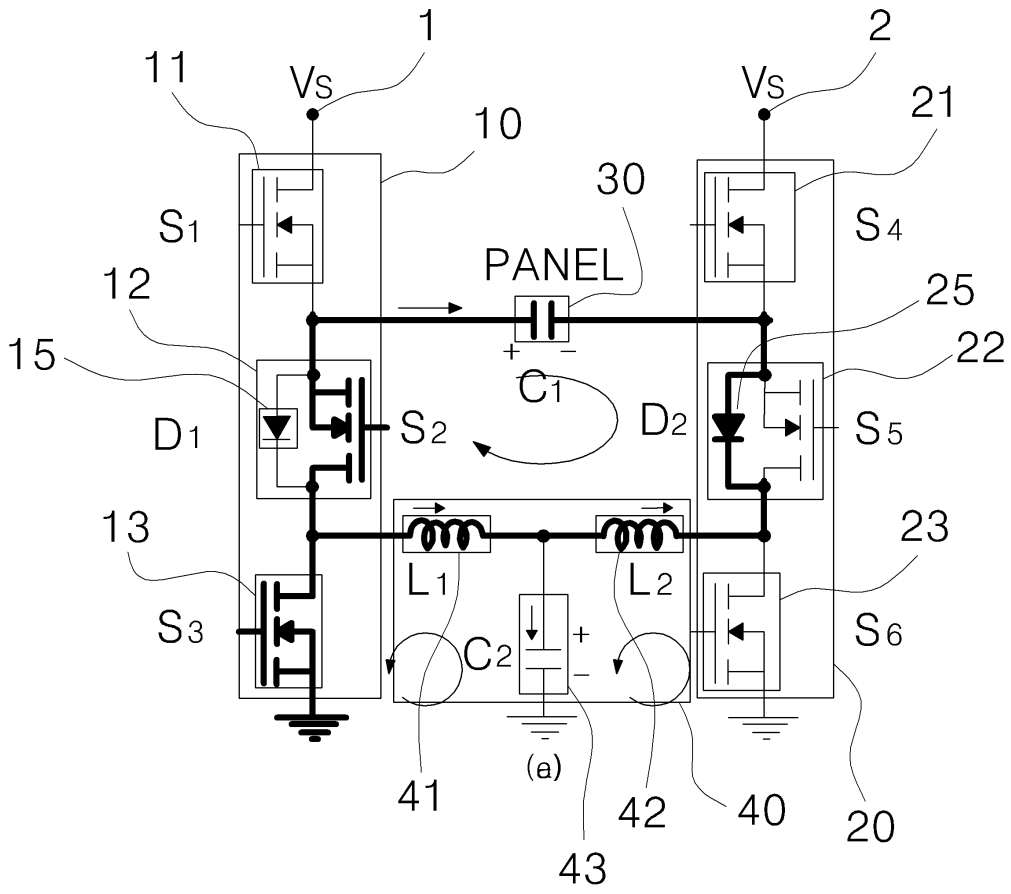
도면5


1
2
11
Vs
Vs
10
21
30
S1
S4
PANEL
12
25
15
22
C1
D1
S2
D2
S5
13
23
L1
L2
S3
C2
S6
41
42
40
20
43

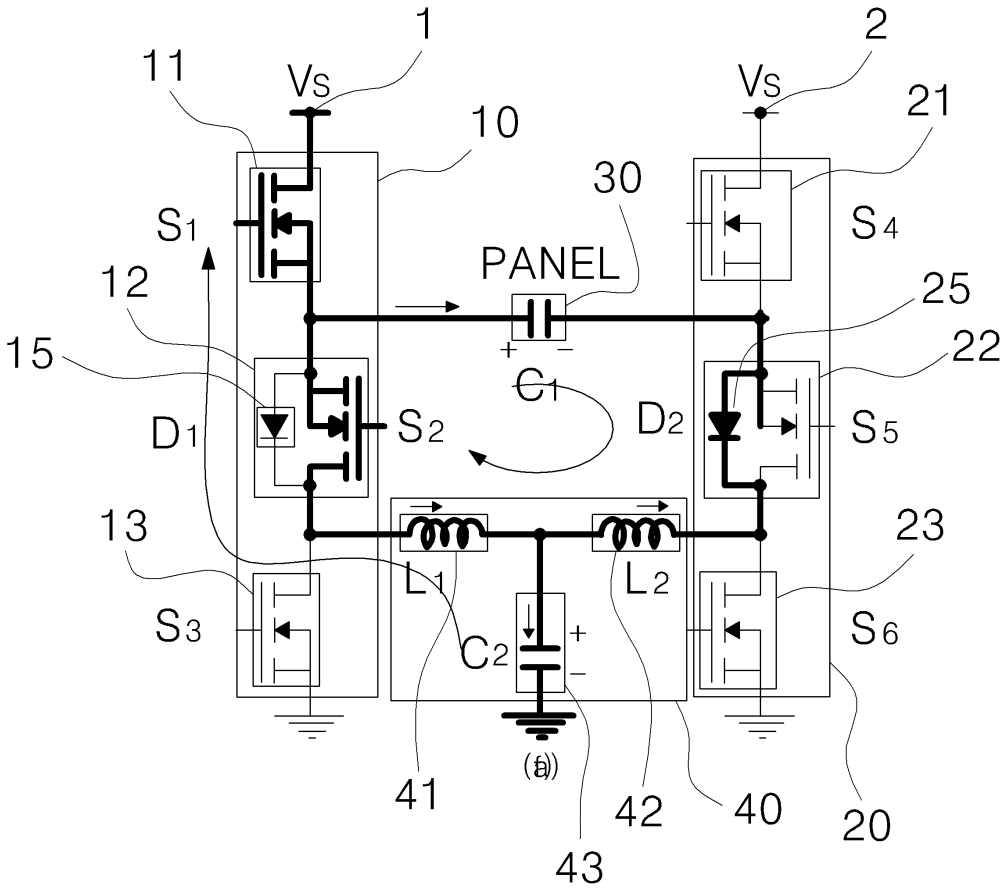
도면6


1
2
11
Vs
Vs
10
21
30
S1
S4
PANEL
12
25
15
22
C1
D1
S2
D2
S5
13
23
L1
L2
S3
C2
S6
41
42
40
20
43

도면7


1
2
11
Vs
Vs
10
21
30
S1
S4
PANEL
12
25
15
22
C1
D1
S2
D2
S5
13
23
L1
L2
S3
C2
S6
(a)
41
42
40
20
43

도면8


1
2
11
Vs
Vs
10
21
30
S1
PANEL
S4
12
25
15
22
C1
D1
S2
D2
S5
13
23
L1
L2
S3
C2
S6
(a)
41
42
40
20
43