I782756

(19)中華民國智慧財產局

(12)發明說明書公告本 **(11)證書號數：TW I782756 B**

(45)公告日： 中華民國 111 (2022) 年 11 月 01 日

(21)申請案號：110138480 (22)申請日： 中華民國 106 (2017) 年 11 月 15 日

(51)Int. Cl.： ***H01L27/146 (2006.01)***

(30)優先權：2016/11/22 日本 2016-226658

(71)申請人：日商索尼股份有限公司 (日本) SONY CORPORATION (JP)
日本

(72)發明人：古川明 FURUKAWA, AKIRA (JP) ；安藤良洋 ANDO, YOSHIHIRO (JP) ；富樫秀晃 TOGASHI, HIDEAKI (JP) ；古閑史彥 KOGA, FUMIHIKO (JP)

(74)代理人：陳長文

(56)參考文獻：

TW 201543660A CN 106057840A

JP 2007-258424A

審查人員：梁宏維

申請專利範圍項數：6 項 圖式數：60 共 168 頁

(54)名稱

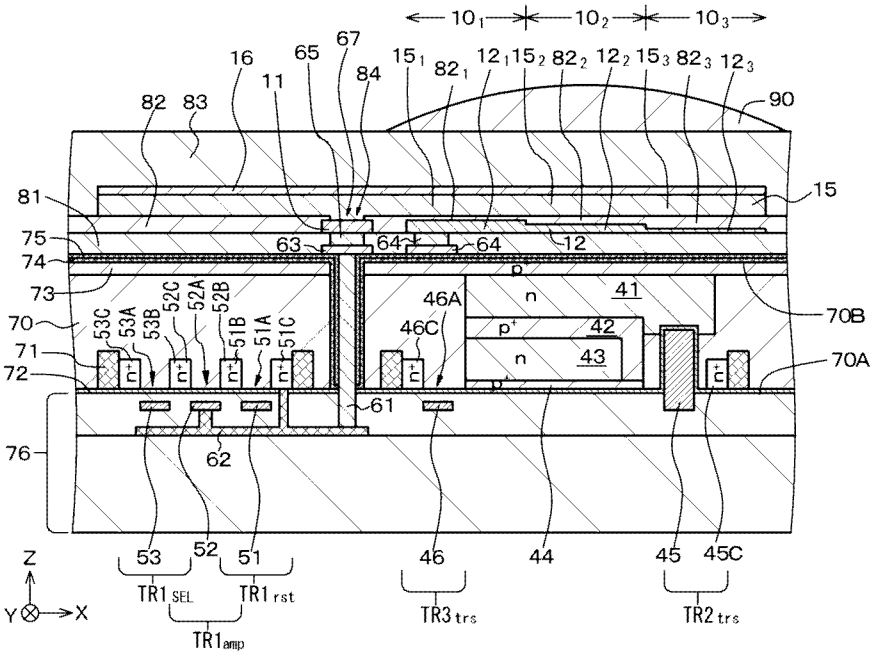
成像元件，堆疊式成像元件及固態成像裝置

(57)摘要

本發明提供一種成像元件，其包含藉由堆疊一第一電極、一光電轉換層及一第二電極所形成之一光電轉換單元。該光電轉換單元進一步包含一電荷儲存電極，其經安置成與該第一電極間隔開且經安置成經由一絕緣層與該光電轉換層對置。該光電轉換單元係由 N 個光電轉換單元段形成，且此同樣適用於該光電轉換層、該絕緣層及該電荷儲存電極。一第 n 光電轉換單元段係由一第 n 電荷儲存電極段、一第 n 絕緣層段及一第 n 光電轉換層段形成。隨著 n 增大，該第 n 光電轉換單元段定位成更遠離該第一電極。該絕緣層段之一厚度自一第一光電轉換單元段至一第 N 光電轉換單元段逐漸變化。

Provided is an imaging element including a photoelectric conversion unit formed by stacking a first electrode, a photoelectric conversion layer and a second electrode. The photoelectric conversion unit further includes a charge storage electrode which is disposed to be spaced apart from the first electrode and disposed opposite to the photoelectric conversion layer via an insulating layer. The photoelectric conversion unit is formed of N number of photoelectric conversion unit segments, and the same applies to the photoelectric conversion layer, the insulating layer and the charge storage electrode. An n^{th}photoelectric conversion unit segment is formed of an n^{th}charge storage electrode segment, an n^{th}insulating layer segment and an n^{th}photoelectric conversion layer segment. As n increases, the n^{th}photoelectric conversion unit segment is located farther from the first electrode. A thickness of the insulating layer segment gradually changes from a first to N^{th}photoelectric conversion unit segment.

指定代表圖：



【圖1】

符號簡單說明：

10_1:光電轉換單元段

10_2:光電轉換單元段

10_3:光電轉換單元段

11:第一電極

12:電荷儲存電極

12_1:電荷儲存電極段

12_2:電荷儲存電極段

12_3:電荷儲存電極段

15:光電轉換層

15_1:光電轉換層段

15_2:光電轉換層段

15_3:光電轉換層段

16:第二電極

41:n 型半導體區域

42:p^+層

43:n 型半導體區域

44:p^+層

45:閘極部分/閘極區段

45C:區域/浮動擴散層

46:閘極區段

46A:轉移通道

46C:區域/浮動擴散層

51:閘極區段

51A:通道形成區域

51B:源極/汲極區域

51C:源極/汲極區域

52:閘極區段

52A:通道形成區域

52B:源極/汲極區域

52C:源極/汲極區域

53:閘極區段

53A:通道形成區域

53B:源極/汲極區域

53C:源極/汲極區域

61:接觸孔部分

62:佈線層

63:襯墊部分

64:襯墊部分

65:連接孔

67:連接部分

70:半導體基板

70A:第一表面/前表面

70B:後表面

71:元件分離區域

72:氧化膜

73:p^+層

74:HfO_2 膜

75:絕緣膜

76:層間絕緣層

81:層間絕緣層

82:絕緣層

82_1:絕緣層段

82_2:絕緣層段

82_3:絕緣層段

83:保護層

84:開口

90:晶片上微透鏡

$TR1_{amp}$:放大電晶體

$TR1_{rst}$:重設電晶體

$TR1_{sel}$:選擇電晶體

$TR2_{trs}$:轉移電晶體

$TR3_{trs}$:轉移電晶體

專利案號：110138480
原申請案號：106139409
公告本
I782756

【發明摘要】

【中文發明名稱】

成像元件，堆疊式成像元件及固態成像裝置

【英文發明名稱】

IMAGING ELEMENT, STACKED-TYPE IMAGING ELEMENT AND SOLID-STATE IMAGING APPARATUS

【中文】

本發明提供一種成像元件，其包含藉由堆疊一第一電極、一光電轉換層及一第二電極所形成之一光電轉換單元。該光電轉換單元進一步包含一電荷儲存電極，其經安置成與該第一電極間隔開且經安置成經由一絕緣層與該光電轉換層對置。該光電轉換單元係由N個光電轉換單元段形成，且此同樣適用於該光電轉換層、該絕緣層及該電荷儲存電極。一第n光電轉換單元段係由一第n電荷儲存電極段、一第n絕緣層段及一第n光電轉換層段形成。隨著n增大，該第n光電轉換單元段定位成更遠離該第一電極。該絕緣層段之一厚度自一第一光電轉換單元段至一第N光電轉換單元段逐漸變化。

【英文】

Provided is an imaging element including a photoelectric conversion unit formed by stacking a first electrode, a photoelectric conversion layer and a second electrode. The photoelectric conversion unit further includes a charge storage electrode which is disposed to be spaced apart from the first electrode and disposed opposite to the photoelectric conversion layer via an insulating layer. The photoelectric

conversion unit is formed of N number of photoelectric conversion unit segments, and the same applies to the photoelectric conversion layer, the insulating layer and the charge storage electrode. An n^{th} photoelectric conversion unit segment is formed of an n^{th} charge storage electrode segment, an n^{th} insulating layer segment and an n^{th} photoelectric conversion layer segment. As n increases, the n^{th} photoelectric conversion unit segment is located farther from the first electrode. A thickness of the insulating layer segment gradually changes from a first to N^{th} photoelectric conversion unit segment.

【指定代表圖】

圖1

【代表圖之符號簡單說明】

10_1:光電轉換單元段

10_2:光電轉換單元段

10_3:光電轉換單元段

11:第一電極

12:電荷儲存電極

12_1:電荷儲存電極段

12_2:電荷儲存電極段

12_3:電荷儲存電極段

15:光電轉換層

15_1:光電轉換層段

15_2:光電轉換層段

15_3:光電轉換層段

16:第二電極

41:n型半導體區域

42:p^+層

43:n型半導體區域

44:p^+層

45:閘極部分/閘極區段

45C:區域/浮動擴散層

46:閘極區段

46A:轉移通道

46C:區域/浮動擴散層

51:閘極區段

51A:通道形成區域

51B:源極/汲極區域

51C:源極/汲極區域

52:閘極區段

52A:通道形成區域

52B:源極/汲極區域

52C:源極/汲極區域

53:閘極區段

53A:通道形成區域

53B:源極/汲極區域

53C:源極/汲極區域

61:接觸孔部分

62:佈線層

63:襯墊部分

64:襯墊部分

65:連接孔

67:連接部分

70:半導體基板

70A:第一表面/前表面

70B:後表面

71:元件分離區域

72:氧化膜

73:p^+層

74:HfO_2膜

75:絕緣膜

76:層間絕緣層

81:層間絕緣層

82:絕緣層

82_1:絕緣層段

82_2:絕緣層段

82_3:絕緣層段

83:保護層

84:開口

90:晶片上微透鏡

$TR1_{amp}$:放大電晶體

$TR1_{rst}$:重設電晶體

$TR1_{sel}$:選擇電晶體

$TR2_{trs}$:轉移電晶體

$TR3_{trs}$:轉移電晶體

【發明說明書】

【中文發明名稱】

成像元件，堆疊式成像元件及固態成像裝置

【英文發明名稱】

IMAGING ELEMENT, STACKED-TYPE IMAGING ELEMENT AND SOLID-STATE IMAGING APPARATUS

【技術領域】

本發明係關於一種成像元件、一種堆疊式成像元件及一種固態成像裝置。

【先前技術】

將一有機半導體材料用於一光電轉換層之一成像元件可光電轉換一特定色彩(波長帶)。此外，歸因於具有此特性，在其中將其用作一固態成像裝置中之一成像元件之一情況中，可獲得其中子像素係由一晶片上色彩濾波器(OCCF)及一成像元件之一組合形成且經二維配置(此在一習知固態成像裝置中係不可行的)的堆疊子像素之一結構(堆疊式成像元件)(例如，參閱JP 2011-138927A)。此外，由於無需一去馬賽克程序，所以具有假色不會發生之優點。此外，在下列描述中，包含設置於一半導體基板上或其上方之一光電轉換單元之一成像元件將指稱一「第一類型成像元件」(為方便起見)，形成第一類型成像元件之一光電轉換單元將指稱一「第一類型光電轉換單元」(為方便起見)，設置於半導體基板中之一成像元件將指稱一「第二類型成像元件」(為方便起見)，且形成第二類型成像元件之光電轉換單元將指稱一「第二類型光電轉換單元」(為方便起見)。

圖60展示一習知堆疊式成像元件(堆疊式固態成像裝置)之一結構實

例。在圖60所展示之實例中，堆疊且形成：一第三成像元件330，其係一第二類型成像元件；一第三光電轉換單元331，其係形成一第二成像元件320之一第二類型光電轉換單元；及一第二光電轉換單元321。此外，一第一光電轉換單元311 (其係一第一類型光電轉換單元)安置於一半導體基板370上方(具體而言，安置於第二成像元件320上方)。此處，第一光電轉換單元311包含一第一電極311、由一有機材料形成之一光電轉換層315及一第二電極316，且形成一第一成像元件310 (其係一第一類型成像元件)。例如，歸因於吸收係數之一差異，藍光及紅光分別在第二光電轉換單元321及第三光電轉換單元331中被光電轉換。此外，例如在第一光電轉換單元311中光電轉換綠光。

藉由第二光電轉換單元321及第三光電轉換單元331中之光電轉換所產生之電荷暫時儲存於第二光電轉換單元321及第三光電轉換單元331中，且接著藉由一垂直電晶體(圖中展示閘極區段322)及一轉移電晶體(圖中展示閘極區段332)轉移至一第二浮動擴散層FD_2及一第三浮動擴散層FD_3，且進一步輸出至一外部讀出電路(圖中未展示)。此等電晶體及浮動擴散層FD_2及FD_3亦形成於半導體基板370中。

藉由第一光電轉換單元311中之光電轉換所產生之電荷經由一接觸孔部分361及一佈線層362儲存於形成於一半導體基板370中之第一浮動擴散層FD_1中。此外，第一光電轉換單元311亦經由接觸孔部分361及佈線層362連接至將電荷轉換成一電壓之一放大電晶體之一閘極區段318。此外，第一浮動擴散層FD_1形成一重設電晶體之一部分(圖中展示閘極區段317)。此外，元件符號371係一元件分離區域，元件符號372係形成於半導體基板370之一表面上之氧化膜，元件符號376及381係層間絕緣層，元件符號

383係一保護層，且元件符號390係一晶片上微透鏡。

[引用列表]

[專利文獻]

[PTL 1]

JP 2011-138927A

【發明內容】

[技術問題]

藉由第二光電轉換單元321及第三光電轉換單元331中之光電轉換所產生之電荷暫時儲存於第二光電轉換單元321及第三光電轉換單元331中，且接著轉移至第二浮動擴散層FD_2及第三浮動擴散層FD_3。因此，可使完全耗乏第二光電轉換單元321及第三光電轉換單元331。然而，藉由第一光電轉換單元311中之光電轉換所產生之電荷直接儲存於第一浮動擴散層FD_1中。因此，難以完全耗乏第一光電轉換單元311。此外，由於上述原因，kTC雜訊增加，隨機雜訊惡化，且擷取影像之影像品質劣化。此外，亦迫切需要更容易且更可靠地轉移藉由第一光電轉換單元311中之光電轉換所產生之電荷。此外，亦迫切需要簡化且小型化其中配置複數個成像元件之一像素區域之組態及結構。

據此，可期望提供：一種成像元件，其中將一光電轉換單元安置於一半導體基板上或其上方且其具有可抑制影像品質降級且可更容易且更可靠地轉移藉由光電轉換所產生之電荷的一組態及結構；及一種堆疊式成像元件，其由該成像元件形成；及一種固態成像裝置，其具有該成像元件或該堆疊式成像元件。此外，可期望提供一種具有複數個成像元件之固態成像裝置，其中將一光電轉換單元安置於一半導體基板上或其上方且其可抑

制影像品質降級且能夠簡化且小型化其中配置複數個成像元件之一像素區域之一組態及一結構。

[問題之解決方案]

根據本發明之一第一態樣至一第六態樣，一種成像元件包含藉由堆疊一第一電極、一光電轉換層及一第二電極所形成之一光電轉換單元，其中該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，該光電轉換單元係由N(其中N≧2)個光電轉換單元段形成，該光電轉換層係由N個光電轉換層段形成，且該絕緣層係由N個絕緣層段形成。在根據本發明之第一態樣至第三態樣之成像元件中，該電荷儲存電極係由N個電荷儲存電極段形成。在根據本發明之第四態樣至第五態樣之成像元件中，該電荷儲存電極係由安置成彼此間隔開之N個電荷儲存電極段形成，一第n（其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、一第n絕緣層段及一第n光電轉換層段形成，且隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極。

在根據本發明之第一態樣之成像元件中，該絕緣層段之一厚度自一第一光電轉換單元段至一第N光電轉換單元段逐漸變化。

在根據本發明之第二態樣之成像元件中，該光電轉換層段之一厚度自一第一光電轉換單元段至一第N光電轉換單元段逐漸變化。

在根據本發明之第三態樣之成像元件中，形成相鄰光電轉換單元段中之絕緣層段之材料係不同的。

在根據本發明之第四態樣之成像元件中，形成該等電荷儲存電極段之材料不同於相鄰光電轉換單元段中之材料。

在根據本發明之第五態樣之成像元件中，該電荷儲存電極段之一面積自一第一光電轉換單元段至一第N光電轉換單元段逐漸減小。此外，該面積可連續或逐步減小。

根據本發明之第六態樣，一種成像元件包含藉由堆疊一第一電極、一光電轉換層及一第二電極所形成之一光電轉換單元，該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，在其中將該電荷儲存電極、該絕緣層及該光電轉換層之一堆疊方向界定為一Z方向且將遠離該第一電極之一方向界定為一X方向之一情況中，當沿一YZ虛擬平面切割其中堆疊該電荷儲存電極、該絕緣層及該光電轉換層之一堆疊部分時，該堆疊部分之一截面積依據與該第一電極之一距離而變動。此外，該截面積可連續或逐步變動。

根據本發明之一態樣之一堆疊式成像元件包含根據本發明之第一態樣至第六態樣之至少一成像元件。

根據本發明之第一態樣，一種固態成像裝置包含藉由堆疊一第一電極、一光電轉換層及一第二電極所形成之一光電轉換單元，該光電轉換單元進一步包含複數個成像元件，其各者包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，一成像元件區塊係由複數個成像元件形成，且該第一電極由形成該成像元件區塊之複數個成像元件共用。

根據第二態樣之一固態成像裝置包含根據本發明之第一態樣至第七態樣之複數個成像元件，一成像元件區塊係由複數個成像元件形成，且該第一電極由形成該成像元件區塊之複數個成像元件共用。

根據第三態樣之一固態成像裝置包含根據本發明之第一態樣至第六

態樣之複數個成像元件。另外，根據本發明之第四態樣之一固態成像裝置包含根據本發明之一態樣之複數個堆疊式成像元件。

根據本發明之實施例，一種成像元件包含一光電轉換單元。該光電轉換單元可包含：一第一電極；一光電轉換層；一第二電極；一絕緣層，其包含N個絕緣層段，其中N大於或等於2；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間。該光電轉換單元可包含N個光電轉換單元段，其中一第n (其中n=1、2、3……N)光電轉換單元段包含該電荷儲存電極、一第n絕緣層段及該光電轉換層。隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且一第一光電轉換單元段中之絕緣層段之一厚度不同於一第N光電轉換單元段中之絕緣層段之一厚度。

根據本發明之實施例，一種成像元件包含一光電轉換單元。該光電轉換單元包含：一第一電極；一光電轉換層，其包含N個光電轉換單元段，其中N大於或等於2；一第二電極；一絕緣層；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間。該光電轉換單元可包含N個光電轉換單元段，其中一第n (其中n=1、2、3……N)光電轉換單元段係由該電荷儲存電極、一第n光電轉換層段及該絕緣層形成。隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且一第一光電轉換單元段中之光電轉換層段之一厚度不同於一第N光電轉換單元段中之光電轉換層段之一厚度。

根據本發明之實施例，一種成像元件包含一光電轉換單元。該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層，其包含N個絕緣層段，其中N大於或等於2；及一電荷儲存電極，其與該第一

電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間。該光電轉換單元可包含N個光電轉換單元段，其中一第n (其中n=1、2、3……N)光電轉換單元段係由該電荷儲存電極、一第n絕緣層段及該光電轉換層段形成。隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且形成相鄰光電轉換單元段中之絕緣層段之材料係不同的。

根據本發明之實施例，一種成像元件包含一光電轉換單元。該光電轉換單元可包含：一第一電極；一光電轉換層；一第二電極；一絕緣層；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間。該電荷儲存電極可包含彼此間隔開之N個電荷儲存段，其中N大於或等於2。該光電轉換單元可包含N個光電轉換單元段，其中一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、該絕緣層及該光電轉換層段形成。隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且形成相鄰光電轉換單元段中之電荷儲存電極段之材料係不同的。

根據本發明之實施例，一種成像元件可包含一光電轉換單元。該光電轉換單元可包含：一第一電極；一光電轉換層；一第二電極；一絕緣層；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間。該電荷儲存電極可包含N個電荷儲存段，其中N大於或等於2。該光電轉換單元可包含N個光電轉換單元段。一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、該絕緣層及該光電轉換層形成。隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且一第一光電轉換單元段中之電荷儲存電極段之一面積不同於一第N光電轉換單元段中之電荷儲存電極段之一面

積。

根據本發明之實施例，一種成像元件包含一光電轉換單元。該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層通孔之間。在其中將該電荷儲存電極、該絕緣層及該光電轉換層之一堆疊方向界定為一Z方向且將遠離該第一電極之一方向界定為一X方向之一情況中，包含該電荷儲存電極、該絕緣層及該光電轉換層之一堆疊部分在一YZ虛擬平面中之一截面積基於與該第一電極之一距離而變動。

根據本發明之實施例，一種成像裝置包含一光電轉換單元。該光電轉換單元可包含：一第一電極；一光電轉換層；一第二電極；絕緣層；及複數個成像元件，其各者包含一電荷儲存電極，該電荷儲存電極與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間。一成像元件區塊可包含該複數個成像元件且該第一電極由該成像元件區塊之該複數個成像元件共用。

[本發明之有利效應]

根據本發明之第一態樣至第六態樣之成像元件、形成根據本發明之一態樣之堆疊式成像元件的根據本發明之一態樣之成像元件及形成根據本發明之第一態樣至第四態樣之固態成像裝置的成像元件包含一電荷儲存電極，其安置成與第一電極間隔開且安置成經由一絕緣層與光電轉換層對置，因此，當使用光照射光電轉換單元且光電轉換單元中發生光電轉換時，可儲存光電轉換層之電荷。因此，在開始曝光時，可完全耗乏電荷儲存部分且移除電荷。因此，可抑制其中kTC雜訊增加，隨機雜訊惡化，且

引起影像品質降級之一現象之發生。此外，在根據本發明之第一態樣至第六態樣之成像元件、該成像元件應用於其之根據本發明之一態樣之堆疊式成像元件及根據本發明之第一態樣至第四態樣之固態成像裝置中，界定絕緣層段之厚度，或界定光電轉換層段之厚度，或形成絕緣層段之材料係不同的，或形成電荷儲存電極段之材料係不同的，或界定電荷儲存電極段之面積，或界定堆疊部分之截面積，且因此形成一類型之電荷轉移梯度，且藉由光電轉換所產生之電荷可更容易且更可靠地轉移至第一電極。此外，因此可防止發生後像及轉移殘留。此外，在根據本發明之第一態樣至第二態樣之固態成像裝置中，由於第一電極由形成成像元件區塊之複數個成像元件共用，所以可簡化且小型化其中配置複數個成像元件之一像素區域之組態及結構。此外，本說明書中所描述之效應僅為實例且不受限制，而是可提供額外效應。

【圖式簡單說明】

圖1係實施例1之一成像元件及堆疊式成像元件之示意性部分截面圖。

圖2係實施例1之成像元件中之一展開部分(其中堆疊一電荷儲存電極、一光電轉換層及一第二電極)之一示意性部分截面圖。

圖3係實施例1之成像元件及堆疊式成像元件之一等效電路圖。

圖4係實施例1之成像元件及堆疊式成像元件之一等效電路圖。

圖5係形成實施例1之成像元件之一第一電極及一電荷儲存電極及形成一控制單元之一電晶體之一示意性配置圖。

圖6係示意性地展示實施例1之成像元件之操作期間之各部分中之一電位之一狀態的一視圖。

圖7係形成實施例1之成像元件之第一電極及電荷儲存電極之一示意性配置圖。

圖8係形成實施例1之成像元件之第一電極、電荷儲存電極、一第二電極及一接觸孔部分之一示意性透視圖。

圖9係實施例1之一固態成像裝置之一示意圖。

圖10係實施例1之成像元件及堆疊式成像元件之一經修改實例之一等效電路圖。

圖11係形成圖10中所展示之實施例1之成像元件之經修改實例之第一電極及電荷儲存電極及形成一控制單元之一電晶體之一示意性配置圖。

圖12係實施例2之一成像元件中之一展開部分(其中堆疊一電荷儲存電極、一光電轉換層及一第二電極)之一示意性部分截面圖。

圖13係實施例3之一成像元件及一堆疊式成像元件之一示意性部分截面圖。

圖14係實施例4及5之成像元件及堆疊式成像元件之一示意性部分截面圖。

圖15A展示實施例5中之一電荷儲存電極段之一示意性平面圖。

圖15B展示實施例5中之一電荷儲存電極段之一示意性平面圖。

圖16A展示實施例5中之一電荷儲存電極段之一示意性平面圖。

圖16B展示實施例5中之一電荷儲存電極段之一示意性平面圖。

圖17係實施例5之成像元件及堆疊式成像元件之一等效電路圖。

圖18係實施例5之成像元件及堆疊式成像元件之一等效電路圖。

圖19係形成實施例5之成像元件之一第一電極及一電荷儲存電極及形成一控制單元之一電晶體之一示意性配置圖。

圖20係示意性地展示實施例5之成像元件之操作期間之各部分中之一電位之一狀態的一視圖。

圖21係示意性地展示實施例5之成像元件之其他操作(轉移或其類似者)期間之各部分中之一電位之一狀態的一視圖。

圖22係形成實施例5之成像元件之一經修改實例之一第一電極及一電荷儲存電極之一示意性配置圖。

圖23係實施例6及5之成像元件及堆疊式成像元件之一示意性部分截面圖。

圖24A展示實施例6中之一電荷儲存電極段之一示意性平面圖。

圖24B展示實施例6中之一電荷儲存電極段之一示意性平面圖。

圖25係實施例7之一固態成像裝置中之一第一電極及一電荷儲存電極段之一示意性平面圖。

圖26係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一第一經修改實例之一示意性平面圖。

圖27係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一第二經修改實例之一示意性平面圖。

圖28係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一第三經修改實例之一示意性平面圖。

圖29係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一第四經修改實例之一示意性平面圖。

圖30係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一第五經修改實例之一示意性平面圖。

圖31係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一

第六經修改實例之一示意性平面圖。

圖32係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一第七經修改實例之一示意性平面圖。

圖33係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一第八經修改實例之一示意性平面圖。

圖34係實施例7之固態成像裝置中之第一電極及電荷儲存電極段之一第九經修改實例之一示意性平面圖。

圖35A係展示實施例7之一成像元件區塊中之一讀出驅動實例的一流程圖。

圖35B係展示實施例7之一成像元件區塊中之一讀出驅動實例的一流程圖。

圖35C係展示實施例7之一成像元件區塊中之一讀出驅動實例的一流程圖。

圖36係實施例8之一固態成像裝置中之一第一電極及一電荷儲存電極段之一示意性平面圖。

圖37係根據實施例8之一修改方案之一固態成像裝置中之一第一電極及一電荷儲存電極段之一示意性平面圖。

圖38係根據實施例8之一修改方案之一固態成像裝置中之一第一電極及一電荷儲存電極段之一示意性平面圖。

圖39係根據實施例8之一修改方案之一固態成像裝置中之一第一電極及一電荷儲存電極段之一示意性平面圖。

圖40係實施例9之一成像元件及一堆疊式成像元件之一示意性部分截面圖。

圖41係實施例10之一成像元件及一堆疊式成像元件之一示意性部分截面圖。

圖42係實施例10之一成像元件及一堆疊式成像元件之一經修改實例之一示意性部分截面圖。

圖43係實施例10之成像元件之另一經修改實例之一示意性部分截面圖。

圖44係實施例10之成像元件之又一經修改實例之一示意性部分截面圖。

圖45係實施例11之一成像元件及一堆疊式成像元件之一部分之一示意性部分截面圖。

圖46係形成實施例11之成像元件之一第一電極、一電荷儲存電極及一充放電電極之一示意性配置圖。

圖47係形成實施例11之成像元件之一第一電極、一電荷儲存電極、一充放電電極、一第二電極及一接觸孔部分之一示意性透視圖。

圖48係實施例1之成像元件及堆疊式成像元件之另一經修改實例之一示意性部分截面圖。

圖49係實施例1之成像元件及堆疊式成像元件之又一經修改實例之一示意性部分截面圖。

圖50A展示實施例1之成像元件及堆疊式成像元件之又一經修改實例之一第一電極之一展開部分或其類似者之一示意性部分截面圖。

圖50B展示實施例1之成像元件及堆疊式成像元件之又一經修改實例之一第一電極之一展開部分或其類似者之一示意性部分截面圖。

圖50C展示實施例1之成像元件及堆疊式成像元件之又一經修改實例

之一第一電極之一展開部分或其類似者之一示意性部分截面圖。

圖51展示實施例1之成像元件及堆疊式成像元件之又一經修改實例之一充放電電極之一展開部分或其類似者之一示意性部分截面圖。

圖52係實施例1之成像元件及堆疊式成像元件之又一經修改實例之一示意性部分截面圖。

圖53係實施例1之成像元件及堆疊式成像元件之又一經修改實例之一示意性部分截面圖。

圖54係實施例1之成像元件及堆疊式成像元件之又一經修改實例之一示意性部分截面圖。

圖55係實施例1之成像元件及堆疊式成像元件之又一經修改實例之一示意性部分截面圖。

圖56係實施例1之成像元件及堆疊式成像元件之又一經修改實例之一示意性部分截面圖。

圖57係實施例1之成像元件之經修改實例中之一展開部分(其中堆疊一電荷儲存電極、一光電轉換層及一第二電極)之一示意性部分截面圖。

圖58係實施例2之成像元件之經修改實例中之一展開部分(其中堆疊一電荷儲存電極、一光電轉換層及一第二電極)之一示意性部分截面圖。

圖59係其中將由根據本發明之一實施例之成像元件及堆疊式成像元件形成之一固態成像裝置用於一電子器件(攝影機) 200中之一實例之一示意圖。

圖60係一習知堆疊式成像元件(堆疊式固態成像裝置)之一示意圖。

【實施方式】

相關申請案之交叉參考

本申請案主張2016年11月22日申請之日本優先專利申請案JP 2016-226658之權利，該案之全文以引用的方式併入本文中。

在下文中，將基於參考圖式之實例描述本發明之實施例，但本發明不受限於實例，且實例中之各種數值及材料僅供說明。此外，將依下列順序給出描述。

1. 根據本發明之第一態樣至第六態樣之成像元件、根據本發明之一態樣之一堆疊式成像元件及根據本發明之第一態樣至第四態樣之固態成像裝置的總體描述

2. 實施例1 (根據本發明之第一態樣及本發明之第六態樣之成像元件、根據本發明之一態樣之一堆疊式成像元件及根據本發明之第四態樣之一固態成像裝置)

3. 實施例2 (根據本發明之第二態樣及本發明之第六態樣之成像元件)

4. 實施例3 (根據本發明之第三態樣之一成像元件)

5. 實施例4 (根據本發明之第四態樣之一成像元件)

6. 實施例5 (根據本發明之第五態樣之一成像元件)

7. 實施例6 (根據本發明之第六態樣之一成像元件)

8. 實施例7 (根據本發明之第一態樣至第二態樣之固態成像裝置)

9. 實施例8 (實施例7之修改方案)

9. 實施例9 (實施例1至6之修改方案)

10. 實施例10 (實施例1至6及9之修改方案)

11. 實施例11 (實施例1至6及9至10之修改方案)

12. 其他實施例

(根據本發明之第一態樣至第六態樣之成像元件、根據本發明之一態

樣之一堆疊式成像元件及根據本發明之第一態樣至第四態樣之固態成像裝置的總體描述)

在根據本發明之第一態樣至第二態樣之固態成像裝置中，一轉移控制電極可安置於形成一成像元件區塊之複數個成像元件之間。該轉移控制電極可形成於相同於第一電極或電荷儲存電極之層級處之一第一電極側上，或可形成於一不同層級處。替代地，該轉移控制電極可形成於相同於第二電極之層級處之第二電極側上，或可形成於一不同層級處。此外，在包含此較佳實施例之根據本發明之第一態樣至第二態樣之固態成像裝置中，一晶片上微透鏡可安置於一成像元件上方，替代地，一成像元件區塊可由兩個成像元件形成，且一晶片上微透鏡可安置於一成像元件區塊上方。

在根據本發明之第一態樣至第二態樣之固態成像裝置中，對複數個成像元件提供一個浮動擴散層。此處，提供給一個浮動擴散層之複數個成像元件可由下文將描述之複數個第一類型成像元件形成，或可由下文將描述之至少一第一類型成像元件及一或兩個或兩個以上第二類型成像元件形成。此外，複數個成像元件可藉由適當控制電荷轉移期之時序來共用一個浮動擴散層。複數個成像元件彼此關聯操作且作為一成像元件區塊連接至下文將描述之一驅動電路。即，形成一成像元件區塊之複數個成像元件連接至一個驅動電路。然而，對各成像元件執行電荷儲存電極之控制。此外，複數個成像元件可共用一個接觸孔部分。由複數個成像元件共用之一第一電極與各成像元件之電荷儲存電極之間的配置關係可使得第一電極安置成相鄰於各成像元件之電荷儲存電極。替代地，第一電極可安置成相鄰於複數個成像元件之電荷儲存電極之一部分，且不可安置成相鄰於複數個

成像元件之剩餘電荷儲存電極。在此情況中，電荷自複數個成像元件之剩餘部分至第一電極之移動係穿過複數個成像元件之一部分之一移動。因為要確保電荷自各成像元件移動至第一電極，所以形成成像元件之電荷儲存電極與形成成像元件之電荷儲存電極之間的一距離(為方便起見，指稱「距離A」)較佳地長於第一電極與相鄰於第一電極之成像元件中之電荷儲存電極之間的一距離(為方便起見，指稱「距離B」)。此外，較佳地增大距離A之值以使成像元件定位成更遠離第一電極。

在根據本發明之第一態樣至第五態樣之成像元件中，具有一較大n值之一光電轉換單元段定位成較遠離第一電極，但其是否定位成遠離第一電極係基於一X方向來判定的。此外，在根據本發明之第六態樣之成像元件中，將遠離第一電極之一方向界定為X方向。即，其中排列複數個成像元件或堆疊式成像元件之一像素區域係由規則地配置成二維陣列(即，沿X方向及一Y方向)之複數個像素形成。在其中像素之平面形狀係一矩形之一情況中，將最靠近第一電極之邊之一延伸方向界定為Y方向且將正交於Y方向之方向界定為X方向。替代地，在其中像素之平面形狀係一任意形狀之一情況中，將其中包含最靠近第一電極之線段或曲線之總體方向界定為Y方向且將正交於Y方向之方向界定為X方向。

定位於光入射側上之第二電極較佳地由複數個成像元件共用。即，第二電極可為一所謂之固體電極。光電轉換層可由複數個成像元件共用，即，光電轉換層之一個層可形成於複數個成像元件中，或光電轉換層可提供給各成像元件。

在根據本發明之第一態樣至第二態樣之成像元件中，串聯地提供N個光電轉換層段，亦串聯地提供N個絕緣層段，且亦串聯地提供N個儲存電

極段。在根據本發明之第三態樣至第五態樣之成像元件中，串聯地提供N個光電轉換層段。此外，在根據本發明之第四態樣及第五態樣之成像元件中，串聯地提供N個絕緣層段，而在根據本發明之第三態樣之成像元件中，提供對應於各光電轉換單元段之N個絕緣層段。此外，在根據本發明之第四態樣至第五態樣之成像元件中，且在一些情況中，在根據本發明之第三態樣之成像元件中，提供對應於各光電轉換單元段之N個電荷儲存電極段。此外，在根據本發明之第一態樣至第六態樣之成像元件中，將相同電位施加至所有電荷儲存電極段。替代地，在根據本發明之第四態樣至第五態樣之成像元件中，且在一些情況中，在根據本發明之第三態樣之成像元件中，可將一不同電位施加至N個電荷儲存電極段之各者。

根據本發明之第一態樣至第六態樣之成像元件或形成根據本發明之一實施例之堆疊式成像元件的根據第一態樣至第六態樣之成像元件、根據本發明之第一態樣至第二態樣之固態成像裝置(其包含上文所描述之較佳實施例)、形成根據本發明之第三態樣至第四態樣之固態成像裝置的成像元件(在下文中，此等成像元件統稱為「根據本發明之一實施例之一成像元件或其類似者」)可進一步包含一半導體基板，其中光電轉換單元可安置於該半導體基板上方。此外，第一電極、電荷儲存電極及第二電極連接至下文將描述之一驅動電路。

此外，在根據本發明之一實施例之成像元件或其類似者(其包含上文所描述之各種較佳實施例)中，第一電極可延伸於設置於絕緣層中之一開口中且可連接至光電轉換層。替代地，光電轉換層可延伸於設置於絕緣層中之開口中且可連接至第一電極，且在此情況中，第一電極之頂面之邊緣由一絕緣層覆蓋，第一電極曝露於開口之底面上，當將與第一電極之頂面

接觸之絕緣層之表面界定為第一表面且將與電荷儲存電極對置之光電轉換層之一部分接觸之絕緣層之表面界定為第二表面時，開口之側表面可具有自第一表面朝向第二表面延伸之一傾斜，此外，具有自第一表面朝向第二表面延伸之一傾斜之開口之側表面可定位於電荷儲存電極側上。此外，包含其中使另一層形成於光電轉換層與第一電極之間的一實施例(例如其中使適合於電荷儲存之一材料層形成於光電轉換層與第一電極之間的一實施例)。

此外，根據本發明之一實施例之成像元件或其類似者(其包含上文所描述之各種較佳實施例)可進一步包含設置於半導體基板上且具有一驅動電路之一驅動電路，其中第一電極及電荷儲存電極可連接至驅動電路，在一電荷儲存期中，可自驅動電路將一電位V_{11}施加至第一電極且將一電位V_{12}施加至電荷儲存電極，電荷可儲存於光電轉換層中；在一電荷轉移期中，可自驅動電路將一電位V_{21}施加至第一電極且將一電位V_{22}施加至電荷儲存電極，且儲存於光電轉換層中之電荷可由控制單元透過第一電極讀取。此處，在其中第一電極之電位高於第二電極之電位之一情況中，$V_{12} \geqq V_{11}$且$V_{22} < V_{21}$；在其中第一電極之電位低於第二電極之電位之一情況中，$V_{12} \leqq V_{11}$且$V_{22} > V_{21}$。

下文中將描述其中第一電極之電位高於第二電極之電位之一情況。此處，在其中第一電極之電位低於第二電極之電位之一情況中，僅需要使電位位準反向。

在根據本發明之第一態樣之成像元件中，絕緣層段之厚度自第一光電轉換單元段至第N光電轉換單元段逐漸變化，但絕緣層段之厚度可逐漸增大或減小，且藉此形成一類型之電荷轉移梯度。

在其中待儲存之電荷係一電子之一情況中，可採用其中絕緣層段之厚度逐漸增大之一組態，且在其中待儲存之電荷係一電洞之一情況中，可採用其中絕緣層段之厚度逐漸減小之一組態。在此情況中，在電荷儲存期中之$|V_{12}| \geqq |V_{11}|$之狀態中，第n光電轉換單元段可比第(n+1)光電轉換單元段儲存更多電荷，且可對其施加一強電場，藉此可靠地防止電荷自第一光電轉換單元段流動至第一電極。此外，在電荷轉移期中之$|V_{22}| < |V_{21}|$之狀態中，可可靠地保證電荷自第一光電轉換單元段流動至第一電極且電荷自第(n+1)光電轉換單元段流動至第n光電轉換單元段。

在根據本發明之第二態樣之成像元件中，光電轉換層段之厚度自第一光電轉換單元段至第N光電轉換單元段逐漸變化，但光電轉換層段之厚度可逐漸增大或減小，且藉此形成一類型之電荷轉移梯度。

在其中待儲存之電荷係一電子之一情況中，可採用其中光電轉換層段之厚度逐漸增大之一組態，且在其中待儲存之電荷係一電洞之一情況中，可採用其中光電轉換層段之厚度逐漸減小之一組態。此外，在其中光電轉換層段之厚度逐漸增大且在電荷儲存期中$V_{12} \geqq V_{11}$之一情況中，且在其中光電轉換層段之厚度逐漸減小且在電荷轉移期中$V_{12} \leqq V_{11}$之一情況中，對第n光電轉換單元段施加比第(n+1)光電轉換單元段強之一電場，藉此可靠地防止電荷自第一光電轉換單元段流動至第一電極。此外，在其中光電轉換層段之厚度逐漸增大且在電荷儲存期中$V_{22} < V_{21}$之一情況中，且在其中光電轉換層段之厚度逐漸減小且在電荷轉移期中$V_{22} > V_{21}$之一情況中，可可靠地保證電荷自第一光電轉換單元段流動至第一電極且電荷自第(n+1)光電轉換單元段流動至第n光電轉換單元段。

在根據本發明之第三態樣之成像元件中，形成相鄰光電轉換單元段

中之絕緣層段之材料係不同的，藉此形成一電荷轉移梯度，但形成絕緣層段之材料之相對介電常數之值較佳地自第一光電轉換單元段至第N光電轉換單元段逐漸減小。當採用此一組態時，在電荷儲存期期間之$V_{12} \geqq V_{11}$之狀態中，第n光電轉換單元段可比第(n+1)光電轉換單元段儲存更多電荷量。此外，在電荷轉移期期間之$V_{22} < V_{21}$之狀態中，可可靠地確保電荷自第一光電轉換單元段流動至第一電極且電荷自第(n+1)光電轉換單元段流動至第n光電轉換單元段。

在根據本發明之第四態樣之成像元件中，形成相鄰光電轉換單元段中之電荷儲存電極段之材料係不同的，藉此形成一電荷轉移梯度，但形成絕緣層段之材料之功函數之值較佳地自第一光電轉換單元段至第N光電轉換單元段逐漸增大。此外，當採取此一組態時，可形成不依據一電壓之一正/負極性之有利於信號電荷轉移之一電位梯度。

在根據本發明之第五態樣之成像元件中，電荷儲存電極段之一面積自第一光電轉換單元段至第N光電轉換單元段逐漸減小。因此，形成一類型之電荷轉移梯度，因此，當在電荷儲存期中$V_{12} \geqq V_{11}$時，第n光電轉換單元段比第(n+1)光電轉換單元段儲存更多電荷量。此外，當在電荷轉移期中$V_{22} < V_{21}$時，可可靠地確保電荷自第一光電轉換單元段流動至第一電極且電荷自第(n+1)光電轉換單元段流動至第n光電轉換單元段。此外，在電荷轉移期期間之$V_{22} < V_{21}$之狀態中，可可靠地確保電荷自第一光電轉換單元段流動至第一電極且電荷自第(n+1)光電轉換單元段流動至第n光電轉換單元段。

在根據本發明之第六態樣之成像元件中，堆疊部分之一截面積依據與第一電極之距離而變動，藉此形成一電荷轉移梯度。具體而言，當採用

其中堆疊部分之截面之厚度係恆定的且堆疊部分之截面之寬度隨著遠離第一電極而減小之一組態時，如根據本發明之第五態樣之成像元件中所解釋，當在電荷儲存期中$V_{12} \geqq V_{11}$時，靠近第一電極之區域中可比遠離第一電極之區域中儲存更多電荷量。據此，當在電荷轉移期中$V_{22} < V_{21}$時，可可靠地確保電荷自靠近第一電極之區域流動至第一電極且電荷自遠離第一電極之區域流動至靠近第一電極之區域。另一方面，當採用其中堆疊部分之截面之寬度係恆定的且堆疊部分之截面之厚度(具體而言，絕緣層段之厚度)逐漸增大之一組態時，如根據本發明之第一態樣之成像元件中所解釋，當在電荷儲存期中$V_{12} \geqq V_{11}$時，靠近第一電極之區域可比遠離第一電極之區域中儲存更多電荷量，且可對其施加一強電場，且因此可可靠地防止電荷自靠近第一電極之區域流動至第一電極。此外，當在電荷轉移期中$V_{22} < V_{21}$時，可可靠地確保電荷自靠近第一電極之區域流動至第一電極且電荷自遠離第一電極之區域流動至靠近第一電極之區域。此外，當採用其中光電轉換層段之厚度逐漸增大之一組態時，如根據本發明之第二態樣之成像元件中所解釋，當在電荷儲存期中$V_{12} \geqq V_{11}$時，對靠近第一電極之區域施加比遠離第一電極之區域強之一電場，且因此可可靠地防止電荷自靠近第一電極之區域流動至第一電極。此外，當在電荷轉移期中$V_{22} < V_{21}$時，可可靠地確保電荷自靠近第一電極之區域流動至第一電極且電荷自遠離第一電極之區域流動至靠近第一電極之區域。

此外，在根據本發明之第四態樣至第五態樣之成像元件中，在一些情況中，在根據本發明之第三態樣之成像元件中，在其中將一不同電位施加至N個電荷儲存電極段之各者之一情況中，在其中第一電極之電位高於第二電極之電位之一情況中，在電荷轉移期中，施加至定位成最靠近第一

電極之電荷儲存電極段(第一光電轉換單元段)之電位可高於定位成最遠離第一電極之電荷儲存電極段(第N光電轉換單元段)之電位，在其中第一電極之電位低於第二電極之電位之一情況中，在電荷轉移期中，施加至定位成最靠近第一電極之電荷儲存電極段(第一光電轉換單元段)之電位可低於定位成最遠離第一電極之電荷儲存電極段(第N光電轉換單元段)之電位。

此外，在根據本發明之一實施例之成像元件或其類似者(其包含上文所描述之各種較佳實施例及組態)中，可進一步包含連接至光電轉換層且安置成與第一電極及電荷儲存電極間隔開之一充放電電極。此外，為方便起見，根據此一實施例之本發明之成像元件或其類似者將指稱「具有一充放電電極之根據本發明之一實施例之一成像元件或其類似者」。此外，在具有一充放電電極之根據本發明之一實施例之成像元件或其類似者中，充放電電極可經安置以包圍第一電極及電荷儲存電極(即，呈一框架形式)。充放電電極可由複數個成像元件共用。此外，在此情況中，光電轉換層可延伸於設置於絕緣層中之一第二開口中且可連接至充放電電極，充放電電極之頂面之邊緣可由絕緣層覆蓋，充放電電極可曝露於第二開口之底面上，當將與充放電電極之頂面接觸之絕緣層之表面界定為一第三表面且將與電荷儲存電極對置之光電轉換層之一部分接觸之絕緣層之表面界定為一第二表面時，第二開口之側表面可具有自第三表面朝向第二表面延伸之一傾斜。

此外，具有一充放電電極之根據本發明之一實施例之成像元件或其類似者可進一步包含設置於半導體基板上且具有一驅動電路之一控制單元，其中第一電極、電荷儲存電極及充放電電極可連接至驅動電路，在一電荷儲存期中，可將一電位V_{11}施加至第一電極，可自驅動電路將一電位

V_{12}施加至電荷儲存電極且將一電位V_{14}施加至充放電電極，電荷可儲存於光電轉換層中，在一電荷轉移期中，可自驅動電路將一電位V_{21}施加至第一電極且將一電位V_{22}施加至電荷儲存電極，且可將一電位V_{24}自驅動電路施加至充放電電極，且儲存於光電轉換層中之電荷可由控制單元透過第一電極讀取。此處，在其中第一電極之電位高於第二電極之電位之一情況中，$V_{14}>V_{11}$且$V_{24}<V_{21}$；在其中第一電極之電位低於第二電極之電位之一情況中，$V_{14}<V_{11}$且$V_{24}>V_{21}$。

在根據本發明之一實施例之成像元件或其類似者(其包含上文所描述之各種較佳實施例及組態)中，形成一控制單元之至少一浮動擴散層及一放大電晶體可具有半導體基板，且第一電極可連接至浮動擴散層及放大電晶體之一閘極區段。此外，在此情況中，半導體基板可具有形成一控制單元之一重設電晶體及一選擇電晶體，浮動擴散層可連接至重設電晶體之一側之一源極/汲極區域，放大電晶體之一側之源極/汲極區域可連接至選擇電晶體之一側之源極/汲極區域，且選擇電晶體之另一側之源極/汲極區域可連接至一信號線。

此外，在根據本發明之一實施例之成像元件或其類似者(其包含上文所描述之各種較佳實施例及組態)中，電荷儲存電極之大小可大於第一電極之大小。當將電荷儲存電極之面積界定為S1'且將第一電極之面積界定為S1時，較佳地滿足$4 \leqq S1'/S1$，但本發明不受限於此。

此外，在根據本發明之一實施例之成像元件或其類似者(其包含上文所描述之各種較佳實施例及組態)中，光可自第二電極側進入且一遮光層可形成於與第二電極隔開之光入射側上。替代地，光可自第二電極側入射且無光可入射於第一電極上，且在此情況中，一遮光層可形成於第一電極

上方，其係自第二電極之一光入射側。替代地，一晶片上微透鏡可設置於電荷儲存電極及第二電極上方，入射於晶片上微透鏡上之光可被收集至電荷儲存電極。此處，遮光層可安置於第二電極之光入射側上之表面上方或可安置於第二電極之光入射側表面上。在一些情況中，遮光層可形成於第二電極上。形成遮光層之材料之實例包含鉻(Cr)、銅(Cu)、鋁(Al)、鎢(W)及不透光樹脂(例如聚醯亞胺樹脂)。

根據本發明之一實施例之成像元件之特定實例包含：一成像元件(為方便起見，指稱一「第一類型藍色成像元件」)，其具有吸收藍光(425 nm至495 nm之光)之一光電轉換層(為方便起見，指稱一「第一類型藍色光電轉換層」)且對藍色敏感；一成像元件(為方便起見，指稱一「第一類型綠色成像元件」)，其具有吸收綠光(495 nm至570 nm之光)之一光電轉換層(為方便起見，指稱一「第一類型綠色光電轉換層」)且對綠色敏感；及一成像元件(為方便起見，指稱一「第一類型紅色成像元件」)，其具有吸收紅光(620 nm至750 nm之光)之一光電轉換層(為方便起見，指稱一「第一類型紅色光電轉換層」)且對紅色敏感。此外，在無電荷儲存電極之習知成像元件中，將對藍色敏感之一成像元件指稱「第二類型藍色成像元件」(為方便起見)，且將對綠色敏感之一成像元件指稱「第二類型綠色成像元件」(為方便起見)，將對紅色敏感之一成像元件指稱「第二類型紅色成像元件」(為方便起見)，將形成第二類型藍色成像元件之一光電轉換層指稱「第二類型藍色光電轉換層」(為方便起見)，將形成第二類型綠色成像元件之一光電轉換層指稱「第二類型綠色光電轉換層」(為方便起見)，將形成第二類型紅色成像元件之一光電轉換層指稱「第二類型紅色光電轉換層」(為方便起見)。

根據本發明之一實施例之堆疊式成像元件包含根據本發明之一實施例之至少一成像元件(光電轉換元件)，且其特定實例包含：(A)其中第一類型藍色光電轉換單元、第一類型綠色光電轉換單元及第一類型紅色光電轉換單元沿垂直方向堆疊且第一類型藍色成像元件、第一類型綠色成像元件及第一類型紅色成像元件之各控制單元設置於半導體基板上之組態及結構；(B)其中第一類型藍色光電轉換單元及第一類型綠色光電轉換單元沿垂直方向堆疊，第二類型紅色光電轉換單元安置於第一類型光電轉換單元之此等兩個層下方，且第一類型藍色成像元件、第一類型綠色成像元件及第二類型紅色成像元件之各控制單元設置於半導體基板上之組態及結構；(C)其中第二類型藍色光電轉換單元及第二類型紅色光電轉換單元安置於第一類型綠色光電轉換單元下方且第一類型綠色成像元件、第二類型藍色成像元件及第二類型紅色成像元件之各控制單元設置於半導體基板上之組態及結構；及(D)其中第二類型綠色光電轉換單元及第二類型紅色光電轉換單元安置於第一類型藍色光電轉換單元下方且第一類型藍色成像元件、第二類型綠色成像元件及第二類型紅色成像元件之各控制單元設置於半導體基板上之組態及結構。此外，此等成像元件之光電轉換單元沿垂直方向之配置順序較佳為自光入射方向之藍色光電轉換單元、綠色光電轉換單元及紅色光電轉換單元之一順序或自光入射方向之綠色光電轉換單元、藍色光電轉換單元及紅色光電轉換單元之一順序。此係因為入射表面側上更高效地吸收較短波長光。由於紅色係三種色彩中之最長波長，所以如自光入射表面所觀看，較佳地將紅色光電轉換區段定位於最下層處。由此等成像元件之堆疊結構形成一像素。此外，可提供第一類型紅外線光電轉換單元。此處，較佳地，第一類型紅外線光電轉換單元之光電轉換層係由(例

如)一有機材料形成，且係第一類型成像元件之堆疊結構之最下層，且安置於第二類型成像元件上方。替代地，第二類型紅外線光電轉換單元可設置於第一類型紅外線光電轉換單元下方。

例如，在第一類型成像元件中，第一電極形成於設置於半導體基板上之層間絕緣層上。形成於半導體基板上之成像元件可為一後表面照射式或一前表面照射式。

在其中光電轉換層係由有機材料形成之一情況中，根據下列四個實施例來形成光電轉換層：光電轉換層係由(1)一p型有機半導體形成；光電轉換層係由(2)一n型有機半導體形成；光電轉換層係由(3)一p型有機半導體層/一n型有機半導體層之一堆疊結構形成，光電轉換層係由一p型有機半導體層/一p型有機半導體及一n型有機半導體之一混合層(塊狀異質結構)/一n型有機半導體層之一堆疊結構形成，光電轉換層係由一p型有機半導體層/一p型有機半導體及一n型有機半導體之一混合層(塊狀異質結構)之一堆疊結構形成，光電轉換層係由一n型有機半導體層/一p型有機半導體及一n型有機半導體之一混合層(塊狀異質結構)之一堆疊結構形成；光電轉換層係由(4)一p型有機半導體及一n型有機半導體之一混合物(塊狀異質結構)形成。然而，可任意交換堆疊順序。

p型有機半導體之實例包含萘衍生物、蒽衍生物、菲衍生物、芘衍生物、苝衍生物、并四苯衍生物、并五苯衍生物、喹吖啶酮衍生物、噻吩衍生物、噻吩并噻吩衍生物、苯并噻吩衍生物、苯并噻吩并苯并噻吩衍生物、三烯丙胺衍生物、咔唑衍生物、芘衍生物、䓛(chrysene)衍生物、熒蒽(fluoranthene)衍生物、酞菁衍生物、亞酞菁衍生物、亞四氮雜卟啉衍生物、具有雜環化合物作為配位體之金屬錯合物、聚噻吩衍生物、聚苯并

噻二唑衍生物、聚芴衍生物等等。n型有機半導體之實例包含富勒烯及富勒烯衍生物(例如諸如C_{60}、C_{70}、C_{74}富勒烯或其類似者之富勒烯(較高富勒烯)、內嵌富勒烯或其類似者、或富勒烯衍生物(例如富勒烯氟化物、PCBM富勒烯化合物、富勒烯聚合物等等))、具有比p型有機半導體大(深)之HOMO及LUMO之有機半導體及透明無機金屬氧化物。n型有機半導體之特定實例包含含有氮原子、氧原子及硫原子之雜環化合物，例如有機分子及有機金屬錯合物，其具有吡啶衍生物、吡嗪衍生物、嘧啶衍生物、三嗪衍生物、喹啉衍生物、喹噁啉衍生物、異喹啉衍生物、吖啶衍生物、吩嗪衍生物、菲咯啉衍生物、四唑衍生物、吡唑衍生物、咪唑衍生物、噻唑衍生物、噁唑衍生物、苯并咪唑衍生物、苯并三唑衍生物、苯并噁唑衍生物、咔唑衍生物、苯并呋喃衍生物、二苯并呋喃衍生物、亞四氮雜卟啉衍生物、聚伸苯基乙烯衍生物、聚苯并噻二唑衍生物、聚芴衍生物及其類似者、分子骨架之一部分及亞酞菁衍生物。包含於富勒烯衍生物中之官能基或其類似者之實例包含鹵素原子、直鏈、支鏈或環狀烷基或苯基、具有直鏈或縮合芳族化合物之官能基、具有鹵化物之官能基、偏氟烷基、全氟烷基、甲矽烷基烷基、甲矽烷基烷氧基、芳矽基、芳硫基、烷硫基、芳磺醯基、烷磺醯基、硫化磺芳基、硫化磺烷基、胺基、烷胺基、芳胺基、羥基、烷氧基、醯胺基、醯氧基、羰基、羧基、羧醯胺基、烷氧羰基、醯基、磺醯基、氰基、硝基、具有硫屬化合物之官能基、膦基、膦酸基、其衍生物。由一有機材料形成之光電轉換層(可指稱「有機光電轉換層」)之厚度可為(但不限於) 1×10^{-8} m至5×10^{-7} m，較佳為2.5×10^{-8} m至3×10^{-7} m，更佳為2.5×10^{-8} m至3×10^{-7} m，且更佳為1×10^{-7} m至1.8×10^{-7} m。此外，一有機半導體通常分類為p型或n型，但p型指示可容易地輸送電洞，

且n型指示可容易地輸送電子，且一有機半導體不限於如同無機半導體般將其解譯為具有電洞或電子作為熱激發之多數載子。

替代地，形成光電轉換綠光波長之一有機光電轉換層之材料之實例包含基於若丹明之顏料、基於黑花青之顏料、基於喹吖啶酮之衍生物、基於亞酞菁之顏料(亞酞菁衍生物)等等。形成光電轉化藍光波長之一有機光電轉換層之材料之實例包含香豆酸顏料、叁(8-羥基喹啉)鋁(Alq3)、基於黑花青之顏料等等。形成光電轉化紅光波長之一有機光電轉換層之材料之實例包含基於酞菁之顏料及基於亞酞菁之顏料(亞酞菁衍生物)。

替代地，形成光電轉換層之無機材料之實例包含結晶矽、非晶矽、微晶矽、結晶硒、非晶硒、黃銅礦化合物(諸如CIGS (CuInGaSe)、CIS ($CuInSe_2$)、$CuInS_2$、$CuAlS_2$、$CuAlSe_2$、$CuGaS_2$、$CuGaSe_2$、$AgAlS_2$、$AgAlSe_2$、$AgInS_2$、$AgInSe_2$ ($AgInSe_2$))或化合物半導體(諸如GaAs、InP、AlGaAs、InGaP、AlGaInP、InGaAsP及III至V族化合物，諸如CdSe、CdS、In_2Se_3、In_2S_3、Bi_2Se_3、Bi_2S_3、ZnSe、ZnS、PbSe、PbS等等)。另外，由此等材料形成之量子點可用於光電轉換層中。

替代地，光電轉換層可具有一下半導體層及一上光電轉換層之一堆疊結構。當如上文所描述般提供下半導體層時，可防止電荷儲存期間之重組，可提高儲存於光電轉換層中之電荷轉移至第一電極之效率，且可抑制暗電流之產生。形成上光電轉換層之材料可適當選自形成光電轉換層之各種材料。另一方面，較佳地將具有一大帶隙能量值(例如3.0 eV或更大之一帶隙能量值)且具有高於形成光電轉換層之一材料之一遷移率的一材料用作形成下半導體層之一材料。其特定實例包含有機半導體材料(諸如氧化物半導體材料，諸如IGZO)、過渡金屬二硫屬化物、碳化矽、金剛石、

石墨烯、奈米碳管、縮合多環烴化合物，縮合雜環化合物等等。替代地，在其中待儲存之電荷係一電子之一情況中，形成下層半導體層之材料之一實例可為具有大於形成光電轉換層之材料之游離電位之游離電位的一材料。在其中待儲存之電荷係一電洞之一情況中，形成下層半導體層之材料之一實例可為具有小於形成光電轉換層之材料之電子親和力之電子親和力的一材料。替代地，形成下層半導體層之材料中之雜質濃度較佳為1×10^{18} cm^{-3}或更小。下半導體層可具有一單層組態或一多層組態。此外，形成定位於電荷儲存電極上方之下半導體層之一材料及形成定位於第一電極上方之下半導體層之一材料可彼此不同。

就根據本發明之第一態樣至第四態樣之固態成像裝置而言，可形成一單板型色彩固態成像裝置。

在包含堆疊式成像元件之根據本發明之第二態樣或第四態樣之固態成像裝置中，與包含拜耳(Bayer)陣列成像元件之固態成像裝置(即，不使用一色彩濾波器來執行藍色、綠色及紅色之光譜術)不同，對複數個類型之光波長敏感之元件沿光入射方向堆疊於相同像素中以形成一像素，且因此可達成敏感度及每單位體積之像素密度之提高。此外，由於一有機材料具有一高吸收係數，所以與一基於Si之習知光電轉換層相比，一光電轉換層之一膜厚度可更薄，且可減輕來自相鄰像素之光洩漏及對光入射角之限制。此外，由於基於Si之習知成像元件藉由在三色像素中執行內插處理來產生色彩信號，所以會產生假色，但在包含堆疊式成像元件之根據本發明之第二態樣或第四態樣之固態成像裝置中，可抑制假色。此外，由於有機光電轉換層本身用作一色彩濾波器，所以可無需安置一色彩濾波器來執行色彩分離。

另一方面，在根據本發明之第一態樣、第二態樣或第三態樣之固態成像裝置中，歸因於使用一色彩濾波器，可減輕對藍色、綠色及紅色之光譜特性之要求，且批量生產率亦係較高的。根據本發明之第一態樣、第二態樣或第三態樣之固態成像裝置中之成像元件之配置之實例除包含一拜耳陣列之外，亦包含一行間配置、一G條紋-RB格紋陣列、一G條紋-RB全格紋陣列、一格紋互補彩色陣列、一條紋陣列、一對角條紋陣列、一原色差陣列、一場色差序列陣列、一框架色差序列陣列、一MOS型陣列、一經修改MOS型陣列、一框架交錯陣列及一場交錯陣列。此處，一像素(或子像素)係由一成像元件形成。

其中排列根據本發明之一實施例之複數個成像元件或根據本發明之一實施例之堆疊式成像元件的一像素區域係由依規則地配置成二維陣列之複數個像素形成。一般而言，像素區域包含：一有效像素區域，其實際上接收光，放大藉由光電轉換所產生之信號電荷，且將其讀出至驅動電路；及一黑色參考像素區域，其用於輸出用作一黑色位準之一參考的光學黑色。黑色參考像素區域一般安置於有效像素區域之外周邊部分處。

在根據本發明之一實施例之成像元件或其類似者(其包含上文所描述之各種較佳實施例及組態)中，輻射光，在光電轉換層處產生光電轉換，分離包含電洞及電子之載子。此外，自其提取電洞之一電極指稱一陽極，且自其提取電子之一電極界定為一陰極。第一電極可形成一陽極且第二電極可形成一陰極，或相反地，第一電極可形成一陰極且第二電極可形成一陽極。

在形成一堆疊式成像元件之情況中，第一電極、電荷儲存電極、轉移控制電極、電荷射出電極及第二電極可由一透明導電材料形成。此外，

第一電極、電荷儲存電極、轉移控制電極及充放電電極可統稱為一「第一電極或其類似者」。替代地，在其中將根據本發明之一實施例之影像成像元件或其類似者配置於一平面上(例如，如同一拜耳陣列)之一情況中，第二電極可由一透明導電材料形成且第一電極或其類似者可由一金屬材料形成。在此情況中，具體而言，定位於光入射側上之第二電極可由一透明導電材料形成且第一電極或其類似者可由(例如) Al-Nd (鋁及釹之合金)或ASC (鋁、釤及銅之合金)形成。此外，由一透明導電材料形成之一電極可指稱為一「透明電極」。此處，透明導電材料之帶隙能量係2.5 eV或更大且較佳為3.1 eV或更大。形成一透明電極之一透明導電材料之實例包含導電金屬氧化物，且其特定實例包含氧化銦、氧化銦錫(包含摻Sn In_2O_3之ITO、結晶ITO及非晶ITO)、氧化銦鋅(IZO)(其中銦作為一摻雜物添加至氧化鋅)、氧化銦鎵(IGO)(其中銦作為一摻雜物添加至氧化鎵)、氧化銦鎵鋅(IGZO、In-$GaZnO_4$)(其中銦及鎵作為一摻雜物添加至氧化鋅)、IFO (摻F之In_2O_3)、氧化錫(SnO_2)、ATO (摻Sb之SnO_2)、FTO (摻F之SnO_2)、氧化鋅(其包含摻雜有其他元素之ZnO)、氧化鋁鋅(AZO)(其中鋁作為一摻雜物添加至氧化鋅)、氧化鎵鋅(GZO)(其中鎵作為一摻雜物添加至氧化鋅)、氧化鈦(TiO_2)、氧化銻、尖晶石型氧化物、具有$YbFe_2O_4$結構之氧化物。替代地，可以具有氧化鎵、氧化鈦、氧化鈮、氧化鎳或其類似者之一基層之一透明電極為例。透明電極之厚度可為2×10^{-8} m至2×10^{-7} m，較佳為3×10^{-8}m至1×10^{-7}m。當第一電極需要具透明性時，自簡化製程之觀點考量，充放電電極較佳地亦由一透明導電材料形成。

替代地，在無需透明性之一情況中，形成具有一函數之一陽極(作為用於提取電洞之一電極)之一導電材料較佳為具有一高功函數之一導電材

料(例如，ϕ=4.5 eV至5.5 eV)，且其特定實例包含金(Au)、銀(Ag)、鉻(Cr)、鎳(Ni)、鈀(Pd)、鉑(Pt)、鐵(Fe)、銥(Ir)、鍺(Ge)、鋨(Os)、錸(Re)、碲(Te)。另一方面，形成具有一函數之一陰極(作為用於提取電子之一電極)之一導電材料較佳為具有一低功函數之一導電材料(例如，ϕ=3.5 eV至4.5 eV)，且其特定實例包含鹼金屬(例如Li、Na、K等等)及其氟化物或氧化物、鹼土金屬(例如Mg、Ca等等)及其氟化物或氧化物、鋁(Al)、鋅(Zn)、錫(Sn)、鉈(Tl)、鈉鉀合金、鋁鋰合金、鎂銀合金、銦及稀土金屬(諸如鐿)或其合金。替代地，形成一陽極或陰極之材料之實例包含：金屬，諸如鉑(Pt)、金(Au)、鈀(Pd)、鉻(Cr)、鎳(Ni)、鋁(Al)、銀(Ag)、鉭(Ta)、鎢(W)、銅(Au)、鈦(Ti)、銦(In)、錫(Sn)、鐵(Fe)、鈷(Co)、鉬(Mo)或其類似者；或包含此等金屬元素之合金，如由此等金屬形成之導電粒子、含有此等金屬之合金之導電粒子、含有雜質之多晶矽、碳基材料、氧化物半導體、導電材料(諸如奈米碳管、石墨烯及其類似者)及含有此等元素之一層疊結構。此外，形成一陽極或陰極之材料之實例包含諸如聚(3,4-乙二氧基噻吩)/聚苯乙烯磺酸(PEDOT/PSS)之有機材料(導電聚合物)。此外，藉由將此等導電材料混合至一黏合劑(聚合物)中所製備之一膏糊或油墨可經固化以用作一電極。

一乾式法或濕式法可用作第一電極或其類似者(陽極)及第二電極(陰極)之一膜形成法。乾式法之實例包含一物理氣相沈積法(PVD法)及一化學氣相沈積(CVD)法。使用PVD法之原理之膜形成法之實例包含使用電阻加熱或高頻加熱之一真空蒸鍍法、一電子束(EB)蒸鍍法、各種濺渡法(磁控濺渡法、RF-DC耦合偏壓濺渡法、ECR濺渡法、面向目標濺渡法及高頻濺渡法)、一離子電鍍法、一雷射燒蝕法、一分子束磊晶法及一雷射轉移

法。此外，CVD法之實例包含一電漿CVD法、一熱CVD法、一有機金屬(MO) CVD法及一光CVD法。另一方面，濕式法之實例包含一電解電鍍法及一無電電鍍法、一旋塗法、一噴墨法、一噴塗法、一壓印法、一微接觸印刷法、一柔版印刷法、一平版印刷法、一凹版印刷法、一浸漬法等等。關於圖案化，可使用諸如陰影遮罩、雷射轉移、光微影及其類似者之化學蝕刻、藉由紫外光、雷射及其類似者之物理蝕刻。用於第一電極及第二電極之一平坦化技術之實例包含一雷射平坦化法、一回焊法、一化學機械拋光(CMP)法等等。

形成絕緣層之材料之實例包含：無機絕緣材料，例如基於氧化矽之材料、氮化矽(SiN_Y)、金屬氧化物高介電常數絕緣膜(諸如氧化鋁(Al_2O_3))或其類似者；及有機絕緣材料(有機聚合物)，例如聚甲基丙烯酸甲酯(PMMA)、聚乙烯酚(PVP)、聚乙烯醇(PV_A)、聚醯亞胺、聚碳酸酯(PC)、聚對苯二甲酸乙二酯(PET)、聚苯乙烯、矽烷醇衍生物(矽烷偶聯劑)(諸如N-2(胺基乙基)3-(胺基丙基三甲氧基矽烷)(AEAPTMS)、3-巰基丙基三甲氧基矽烷)(MPTMS)、十八烷基三氯矽烷(OTS)或其類似者)、具有能夠在一端處接合至控制電極之官能基之直鏈烴(諸如十八烷硫醇、十二烷基異氰酸酯及其類似者)及其組合。另外，基於氧化矽之材料之實例包含氧化矽(SiO_X)、BPSG、PSG、BSG、AsSG、PbSG、氮氧化矽(SiON)、旋塗玻璃(SOG)及低介電常數材料(例如聚芳基醚、環全氟化碳聚合物及苯並環丁烯、環氟樹脂、聚四氟乙烯、氟芳基醚、氟化聚醯亞胺、非晶碳及有機SOG)。形成各種層間絕緣層及絕緣膜之材料可適當選自此等材料。

形成控制單元之浮動擴散層、放大電晶體、重設電晶體及選擇電晶

體之組態及結構可相同於習知浮動擴散層、放大電晶體、重設電晶體及選擇電晶體。此外，驅動電路可具有一熟知組態及結構。

第一電極連接至浮動擴散層及放大電晶體之閘極區段，且一接觸孔部分可經形成以將第一電極連接至浮動擴散層及放大電晶體之閘極區段。形成接觸孔部分之一材料之實例包含一高熔點金屬(諸如鎢、Ti、Pt、Pd、Cu、TiW、TiN、TiNW、WSi_2、$MoSi_2$或其類似者)、金屬矽化物或由此等材料形成之一堆疊結構(例如Ti/TiN/W)。

一第一載子阻擋層可設置於有機光電轉換層與第一電極之間，或一第二載子阻擋層可設置於有機光電轉換層與第二電極之間。此外，一第一電荷注入層可設置於第一載子阻擋層與第一電極之間，或一第二電荷注入層可設置於第二載子阻擋層與第二電極之間。形成電荷注入層之一材料之實例包含諸如鋰(Li)、鈉(Na)及鉀(K)之鹼金屬及其氟化物及氧化物、諸如鎂(Mg)及鈣(Ca)之鹼土金屬及其氟化物及氧化物。

可以一乾式膜形成法及一濕式膜形成法作為各種有機層之一膜形成法之實例。乾式膜形成法之實例包含使用電阻加熱、高頻或電子束加熱之一真空沈積法、一閃光沈積法、一電漿沈積法、一EB沈積法、各種濺渡法(雙極性濺渡法、直流濺渡法、DC磁控濺渡法、RF-DC耦合偏壓濺渡法、ECR濺渡法、面向目標濺渡法、高頻濺渡法及離子束濺渡法)、一DC(直流)法、一RF法、一多陰極法、一活化反應法、一電場氣相沈積法、一高頻離子電鍍法及一反應性離子電鍍法、一雷射燒蝕法、一分子束磊晶法、一雷射轉移法及一分子束磊晶(MBE)法。此外，一化學氣相沈積(CVD)法之實例包含一電漿CVD法、一熱CVD法、一MOCVD法及一光CVD法。另一方面，作為一濕式法，可使用：一旋塗法；一浸漬法；一

澆鑄法；一微接觸印刷法；一滴鑄法；各種印刷方法，諸如一絲網印刷法、一噴墨印刷法、一平版印刷法、一凹版印刷法及一柔性印刷法；一壓印法；一噴塗法；各種塗佈法，諸如一氣動刮刀塗佈機法、一刮刀塗佈機法、一棒式塗佈機法、一刀式塗佈機法、一擠壓式塗佈機法、一逆轉輥式塗佈機法、一轉移輥式塗佈機法、一凹版塗佈機法、一吻合式塗佈機法、一塗鑄機法、一噴塗機法、一狹縫孔式塗佈機法及一壓延塗佈機法。此外，塗佈法中之一溶劑之實例包含諸如甲苯、氯仿、己烷及乙醇之一非極性或低極性有機容劑。關於圖案化，可使用諸如陰影遮罩、雷射轉移、光微影及其類似者之化學蝕刻、藉由紫外光、雷射及其類似者之物理蝕刻。用於各種有機層之一平坦化技術之實例包含一雷射平坦化法、一回焊法等等。

在上文所描述之成像元件或固態成像裝置中，可視需要提供一晶片上微透鏡或一遮光層，或提供用於驅動成像元件之一驅動電路及佈線。可視需要提供用於控制光入射至成像元件之一快門，或可根據固態成像裝置之用途來提供一光學截止濾波器。

例如，在其中將固態成像裝置與一讀出積體電路(ROIC)堆疊之一情況中，可藉由重疊一驅動基板(其上形成一讀出積體電路及由銅(Cu)形成之一連接部分)及一成像元件(其上形成一連接部分)使得連接部分彼此接觸且接合連接部分來執行堆疊，且亦可使用一焊料凸塊或其類似者來接合連接部分。

(實施例1)

實施例1係關於根據本發明之第一態樣及本發明之第六態樣之成像元件、根據本發明之一態樣之堆疊式成像元件及根據本發明之第四態樣之固

態成像裝置。

圖1展示實施例1之成像元件及堆疊式成像元件之一示意性部分截面圖；圖2展示實施例1之成像元件中之一展開部分(其中堆疊電荷儲存電極、光電轉換層及第二電極)之一示意性部分截面圖；圖3及圖4展示實施例1之成像元件及堆疊式成像元件之一等效電路圖；圖5展示形成實施例1之成像元件之第一電極及電荷儲存電極及形成控制單元之電晶體之一示意性配置圖；及圖6示意性地展示實施例1之成像元件之操作期間之各部分中之一電位之一狀態。此外，圖7展示形成實施例1之成像元件之第一電極及電荷儲存電極之一示意性配置圖；圖8展示形成實施例1之成像元件之第一電極、電荷儲存電極、一第二電極及一接觸孔部分之一示意性透視圖；及圖9展示實施例1之一固態成像裝置之一示意圖。此外，為簡化圖3及圖4中之圖式，將絕緣層段之厚度繪示為一固定厚度。

實施例1之成像元件(例如下文將描述之綠色成像元件)或下文將描述之實施例2至6及9至11之成像元件包含其中堆疊一第一電極11、一光電轉換層15及一第二電極16之一光電轉換單元，且該光電轉換單元進一步包含安置成與第一電極11間隔開且安置成透過一絕緣層82面向光電轉換層15之一電荷儲存電極12。

此外，實施例1之堆疊式成像元件包含實施例1至6之成像元件之至少一者且包含實施例1至6中之實施例1之一成像元件。

此外，實施例1之固態成像裝置包含實施例1之複數個堆疊式成像元件。

此處，在實施例1之成像元件或下文將描述之實施例2至6及9至11之成像元件中，光電轉換單元係由N (其中N≧2)個光電轉換單元段(具體而

言，各實施例中之三個光電轉換單元段10_1、10_2及10_3)形成，光電轉換層15係由N個光電轉換層段(具體而言，各實施例中之三個光電轉換層段15_1、15_2及15_3)形成，絕緣層82係由N個絕緣層段(具體而言，各實施例中之三個絕緣層段82_1、82_2及82_3)形成，在實施例1至3中，電荷儲存電極12係由N個電荷儲存電極段(具體而言，各實施例中之三個電荷儲存電極段12_1、12_2及12_3)形成，在實施例4至5中，在一些情況中，在實施例3中，電荷儲存電極12係由安置成彼此間隔開之N個電荷儲存電極段(具體而言，各實施例中之三個電荷儲存電極段12_1、12_2及12_3)形成，第n (其中n=1、2、3.....N)光電轉換單元段10n係由第n電荷儲存電極段12n、第n絕緣層段82n及第n光電轉換層段15n形成，具有一較大n值之光電轉換單元段定位成較遠離第一電極11。根據本發明之實施例，第N光電轉換單元段中之一電荷儲存段可係指第N電荷儲存段。例如，第一光電轉換單元段中之一電荷儲存段可係指12_1。替代地，實施例1之成像元件或下文將描述之實施例2及5之成像元件進一步包含其中堆疊第一電極11、光電轉換層15及第二電極16之一光電轉換單元，其中該光電轉換單元進一步包含安置成與第一電極11間隔開且安置成經由一絕緣層82與光電轉換層15對置之一電荷儲存電極12，在其中將電荷儲存電極12、絕緣層82及光電轉換層15之一堆疊方向界定為一Z方向且將遠離第一電極11之一方向界定為一X方向之一情況中，當沿一YZ虛擬平面切割其中堆疊電荷儲存電極12、絕緣層82及光電轉換層15之一堆疊部分時，該堆疊部分之一截面積依據與第一電極之一距離而變動。

此外，在實施例1之成像元件中，絕緣層段之厚度自第一光電轉換單元段10_1至第N光電轉換單元段10_N逐漸變化。具體而言，絕緣層段之厚度

逐漸增大。替代地，在實施例1之成像元件中，堆疊部分之截面之寬度係恆定的且堆疊部分之截面之厚度(具體而言，絕緣層段之厚度)依據與第一電極11之距離而逐漸增大。此外，絕緣層段之厚度依一逐步方式增大。第n光電單元段10n中之絕緣層段82n之厚度係恆定的。當將第n光電轉換單元段10n中之絕緣層段82n之厚度界定為「1」時，第(n+1)光電轉換單元段$10_{(n+1)}$中之絕緣層段$82_{(n+1)}$之厚度可為(但不限於) 2至10。在實施例1中，絕緣層段82_1、82_2及82_3之厚度因電荷儲存電極段12_1、12_2及12_3之厚度逐漸減小而逐漸增大。光電轉換層段15_1、15_2及15_3之厚度係恆定的。

此外，在實施例1之成像元件中或在實施例2至6及9至11中，進一步包含半導體基板(更具體而言，矽半導體層) 70，且光電轉換單元安置於半導體基板70上方。此外，進一步包含安置於半導體基板70上且具有連接至第一電極11之一驅動電路的一控制單元。此處，將半導體基板70之光入射表面界定為一上側，且將半導體基板70之對置側界定為一下側。由複數個佈線形成之一佈線層62安置於半導體基板70下方。此外，半導體基板70進一步包含形成控制單元之至少一浮動擴散層FD_1及一放大電晶體$TR1_{amp}$，且第一電極11連接至浮動擴散層FD_1及放大電晶體$TR1_{amp}$之閘極區段。半導體基板70進一步包含形成控制單元之一重設電晶體$TR1_{rst}$及選擇電晶體$TR1_{sel}$。此外，浮動擴散層FD_1連接至重設電晶體$TR1_{rst}$之一側之一源極/汲極區域，且放大電晶體$TR1_{amp}$之一側之一源極/汲極區域連接至選擇電晶體$TR1_{sel}$之一側之一源極/汲極區域，且選擇電晶體$TR1_{sel}$之另一側之一源極/汲極區域連接至信號線VSL_1。上文所描述之放大電晶體$TR1_{amp}$、重設電晶體$TR1_{rst}$及選擇電晶體$TR1_{sel}$形成驅動電路。

具體而言，實施例1之成像元件及堆疊式成像元件係後表面照射式成

像元件及堆疊式成像元件且具有其中堆疊下列各者之一結構：實施例1之一第一類型綠色成像元件(下文中指稱「第一成像元件」)，其具有吸收綠光之一第一類型光電轉換層且對綠色敏感；一第二類型習知藍色成像元件(下文中指稱「第二成像元件」)，其具有吸收藍光之一第二類型光電轉換層且對藍色敏感；及一第二類型習知紅色成像元件(下文中指稱「第三成像元件」)，其具有吸收紅光之一第二類型光電轉換層且對紅色敏感。此處，紅色成像元件(第三成像元件)及藍色成像元件(第二成像元件)設置於半導體基板70中，且與第三成像元件相比，第二成像元件定位成更靠近光入射側。此外，綠色成像元件(第一成像元件)設置於藍色成像元件(第二成像元件)上方。由第一成像元件、第二成像元件及第三成像元件之堆疊結構形成一像素。未設置色彩濾波器。

在第一成像元件中，第一電極11及電荷儲存電極12在層間絕緣層81上形成為彼此間隔開。層間絕緣層81及電荷累積電極12由一絕緣層82覆蓋。光電轉換層15形成於絕緣層82上且第二電極16形成於光電轉換層15上。一保護層83形成於包含第二電極16之整個表面上，且一晶片上微透鏡90設置於保護層83上。第一電極11、電荷儲存電極12及第二電極16係由(例如)一透明電極形成，該透明電極由(例如)ITO (功函數：約4.4 eV)形成。光電轉換層15係由含有對綠色敏感之至少一已知有機光電轉換材料(例如有機材料，諸如基於若丹明之顏料、基於黑花青之顏料、喹吖啶酮或其類似者)之一層形成。此外，光電轉換層15可進一步包含適合於電荷儲存之一材料層。換言之，適合於電荷儲存之一材料層可形成於光電轉換層15與第一電極11之間(例如，形成於連接部分67中)。層間絕緣層81、絕緣層82及保護層83係由一已知絕緣材料(例如SiO_2或SiN)形成。光電轉換

層15及第一電極11係由設置於絕緣層82上之連接部分67連接。光電轉換層15延伸於連接部分67中。即，光電轉換層15延伸於設置於絕緣層82中之一開口84中且連接至第一電極11。

電荷儲存電極12連接至驅動電路。具體而言，電荷儲存電極12經由設置於層間絕緣層81中之一連接孔66、一襯墊部分64及一佈線V_{OA}連接至形成驅動電路之一垂直驅動電路112。

電荷儲存電極12之大小大於第一電極11之大小。當將電荷儲存電極12之一面積界定為S1'且將第一電極11之一面積界定為S1時，較佳地滿足4≦S1'/S1，但本發明不受限於此，且例如在實施例1中，S1'/S1=8，但本發明不受限於此。此外，在實施例1或下文將描述之實施例2至4中，三個光電轉換單元段10_1、10_2及10_3具有相同大小且具有相同平面結構。

一元件分離區域71形成於半導體基板70之第一表面(前表面) 70A之側上，且氧化膜72形成於半導體基板70之第一表面70A上。此外，形成第一成像元件之控制單元之一重設電晶體$TR1_{rst}$、一放大電晶體$TR1_{amp}$及選擇電晶體$TR1_{sel}$設置於半導體基板70之第一表面之側上，且進一步設置一第一浮動擴散層FD_1。

重設電晶體$TR1_{rst}$係由一閘極區段51、一通道形成區域51A及源極/汲極區域51B及51C形成。重設電晶體$TR1_{rst}$之閘極區段51連接至重設線RST_1，且重設電晶體$TR1_{rst}$之一側之源極/汲極區域51C亦用作第一浮動擴散層FD_1，且另一側之源極/汲極區域51B連接至電源供應器V_{DD}。

第一電極11經由設置於層間絕緣層81中之一連接孔65及一襯墊部分63、形成於半導體基板70及層間絕緣層76中之一接觸孔部分61及形成於層間絕緣層76中之佈線層62來連接至重設電晶體$TR1_{rst}$之一側之一源極/汲

極區域51C (第一浮動擴散層FD_1)。

放大電晶體$TR1_{amp}$係由閘極區段52、通道形成區域52A及源極/汲極區域52B及52C形成。閘極區段52透過佈線層62連接至第一電極11及重設電晶體$TR1_{rst}$之一側之源極/汲極區域51C (第一浮動擴散層FD_1)。此外，一側之源極/汲極區域52B與形成重設電晶體$TR1_{rst}$之另一側之源極/汲極區域51B共用一區域且連接至電源供應器V_{DD}。

選擇電晶體$TR1_{sel}$係由閘極區段53、通道形成區域53A及源極/汲極區域53B及53C形成。閘極區段53連接至選擇線SEL_1。此外，一側之源極/汲極區域53B與形成放大電晶體$TR1_{amp}$之另一側之源極/汲極區域52C共用一區域，且源極/汲極區域53C連接至信號線(資料輸出線) VSL_1 117。

第二成像元件包含作為一光電轉換層設置於半導體基板70中之一n型半導體區域41。由垂直電晶體形成之轉移電晶體$TR2_{trs}$之閘極部分45延伸至n型半導體區域41且連接至轉移閘極線TG_2。此外，一第二浮動擴散層FD_2設置於靠近轉移電晶體$TR2_{trs}$之閘極區段45的半導體基板70之一區域45C中。儲存於n型半導體區域41中之電荷經由沿閘極區段45所形成之一轉移通道讀出至第二浮動擴散層FD_2。

在第二成像元件中，形成第二成像元件之控制單元之重設電晶體$TR2_{trs}$、放大電晶體$TR2_{amp}$及選擇電晶體$TR2_{sel}$進一步設置於半導體基板70之第一表面側上。

重設電晶體$TR2_{trs}$係由閘極區段、通道形成區域及源極/汲極區域形成。重設電晶體$TR2_{trs}$之閘極區段連接至重設線RST_2，且重設電晶體$TR2_{trs}$之一側之一源極/汲極區域連接至電源供應器V_{DD}，且另一側之一源極/汲極區域亦用作一第二浮動擴散層FD_2。

放大電晶體$TR2_{amp}$係由閘極區段、通道形成區域及源極/汲極區域形成。閘極區段連接至重設電晶體$TR2_{trs}$之另一側之一源極/汲極區域(第二浮動擴散層FD_2)。此外，一側之一源極/汲極區域與形成重設電晶體$TR2_{trs}$之一側之一源極/汲極區域共用一區域且連接至電源供應器V_{DD}。

選擇電晶體$TR2_{sel}$係由閘極區段、通道形成區域及源極/汲極區域形成。閘極區段連接至選擇線SEL_2。此外，一側之一源極/汲極區域與形成放大電晶體$TR2_{amp}$之另一側之一源極/汲極區域共用一區域，且另一側之一源極/汲極區域連接至信號線(資料輸出線) VSL_2。

第三成像元件具有作為一光電轉換層設置於半導體基板70中之一n型半導體區域43。轉移電晶體$TR3_{trs}$之閘極區段46連接至轉移閘極線TG_3。此外，一第三浮動擴散層FD_3設置於靠近轉移電晶體$TR3_{trs}$之閘極區段46的半導體基板70之一區域46C中。儲存於n型半導體區域43中之電荷經由沿閘極區段46所形成之一轉移通道46A讀出至第三浮動擴散層FD_3。

在第三成像元件中，形成第三成像元件之控制單元之重設電晶體$TR3_{rst}$、放大電晶體$TR3_{amp}$及選擇電晶體$TR3_{SEL}$進一步設置於半導體基板70之第一表面側上。

重設電晶體$TR3_{rst}$係由閘極區段、通道形成區域及源極/汲極區域形成。重設電晶體$TR3_{rst}$之閘極區段連接至重設線RST_3，且重設電晶體$TR3_{rst}$之一側之一源極/汲極區域連接至電源供應器V_{DD}，且另一側之一源極/汲極區域亦用作第三浮動擴散層FD_3。

放大電晶體$TR3_{amp}$係由閘極區段、通道形成區域及源極/汲極區域形成。閘極區段連接至重設電晶體$TR3_{rst}$之另一側之源極/汲極區域(第三浮動擴散層FD_3)。此外，一側之一源極/汲極區域與形成重設電晶體$TR3_{rst}$之

一側之一源極/汲極區域共用一區域且連接至電源供應器V_{DD}。

選擇電晶體$TR3_{SEL}$係由閘極區段、通道形成區域及源極/汲極區域形成。閘極區段連接至選擇線SEL_3。此外，一側之一源極/汲極區域與形成放大電晶體$TR3_{amp}$之另一側之一源極/汲極區域共用一區域，且另一側之一源極/汲極區域連接至信號線(資料輸出線) VSL_3。

重設線RST_1、RST_2及RST_3、選擇線SEL_1、SEL_2及SEL_3及轉移閘極線TG_2及TG_3連接至形成驅動電路之垂直驅動電路112，且信號線(資料輸出線) VSL_1、VSL_2及VSL_3連接至形成驅動電路之一行信號處理電路113。

一p^+層44設置於n型半導體區域43與半導體基板70之表面70A之間以抑制暗電流產生。一p^+層42形成於n型半導體區域41與n型半導體區域43之間，且n型半導體區域43之側表面之一部分由p^+層42包圍。一p^+層73形成於半導體基板70之後表面70B之側上，且一HfO_2膜74及一絕緣膜75形成於半導體基板70之一部分(其中接觸孔部分61將由p^+層73形成)中。在層間絕緣層76中，佈線形成於複數個層上方，但自說明圖省略。

HfO_2膜74係具有一負固定電荷之一膜，且可藉由提供此一膜來抑制暗電流產生。此外，不是使用HfO_2膜，而是可使用氧化鋁(Al_2O_3)膜、氧化鋯(ZrO_2)膜、氧化鉭(Ta_2O_5)膜、氧化鈦(TiO_2)膜、氧化鑭(La_2O_3)膜、氧化鐠(Pr_2O_3)膜、氧化鈰(CeO_2)膜、氧化釹(Nd_2O_3)膜、氧化鉕(Pm_2O_3)膜、氧化釤(Sm_2O_3)膜、氧化銪(Eu_2O_3)膜、氧化釓(Gd_2O_3)膜、氧化鋱(Tb_2O_3)膜、氧化鏑(Dy_2O_3)膜、氧化鈥(Ho_2O_3)膜、氧化鉺(Tm_2O_3)膜、氧化鐿(Yb_2O_3)膜、氧化鑥(Lu_2O_3)膜、氧化釔(Y_2O_3)膜、氮化鉿膜、氮化鋁膜、氮氧化鉿膜及氮氧化鋁膜。此等膜之膜形成法之實例包含一CVD

法、一PVD法及一ALD法。

下文中將參考圖6描述實施例1之成像元件(第一成像元件)之操作。此處，第一電極11之電位高於第二電極之電位。即，例如，將第一電極11設定為一正電位且將第二電極設定為一負電位，且在光電轉換層15中執行光電轉換，且將電子讀出至浮動擴散層。此亦適用於其他實施例。此外，在其中將第一電極11設定為一負電位且將第二電極設定為一正電位且將基於光電轉換層15中之光電轉換所產生之電洞讀出至浮動擴散層之一態樣中，僅需要使電位之高度反向，如下文將描述。

下文將描述之實施例5中之圖6、圖20及圖21所使用之元件符號列舉如下：

PA：與電荷儲存電極12對置之光電轉換層15之區域中之點PA處之一電位或與電荷儲存電極段123對置之光電轉換層15之區域中之點PA處之一電位；

PB：與定位於電荷儲存電極12與第一電極11之間的區域對置之光電轉換層15之區域之點PB處之一電位或與電荷儲存電極段122對置之光電轉換層15之區域中之點PB處之一電位；

PC：與第一電極11對置之光電轉換層15之區域中之點PC處之一電位或與電荷儲存電極段121對置之光電轉換層15之區域中之點PC處之一電位；

PD：與定位於電荷儲存電極段123與第一電極11之間的區域對置之光電轉換層15之區域中之點PD處之一電位；

FD：第一浮動擴散層FD_1之一電位；

VOA：電荷儲存電極12之一電位；

VOA1：第一電荷儲存電極段12_1之一電位；

VOA2：第二電荷儲存電極段12_2之一電位；

VOA3：第三電荷儲存電極段12_3之一電位；

RST：重設電晶體$TR1_{rst}$之閘極區段51之一電位；

VDD：電源供應器之一電位；

VSL_1：信號線(資料輸出線) VSL_1；

TR1_rst：重設電晶體$TR1_{rst}$；

TR1_amp：放大電晶體$TR1_{amp}$；及

TR1_sel：選擇電晶體$TR1_{sel}$。

在電荷儲存期中，自驅動電路將電位V_{11}施加至第一電極11且將電位V_{12}施加至電荷儲存電極12。藉由入射於光電轉換層15上之光來使光電轉換發生於光電轉換層15中。經由佈線V_{OU}將藉由光電轉換所產生之電洞自第二電極16發送至驅動電路。另一方面，由於第一電極11之電位高於第二電極16之電位(即，例如，將一正電位施加至第一電極11且將一負電位施加至第二電極16)，所以$V_{12} \geq V_{11}$或較佳地$V_{12} > V_{11}$。因此，藉由光電轉換所產生之電子被吸引至電荷儲存電極12且停留於與電荷儲存電極12對置之光電轉換層15之區域處。即，將電荷儲存於光電轉換層15中。由於$V_{12} > V_{11}$，所以光電轉換層15中所產生之電子不朝向第一電極11移動。隨著光電轉換時間流逝，與電荷儲存電極12對置之光電轉換層15之區域中之電位變為一更負值。

在實施例1之成像元件中，由於採用其中絕緣層段之厚度逐漸增大之組態，所以當在電荷儲存期中$V_{12} \geq V_{11}$時，第n光電轉換單元段10n可比第(n+1)光電轉換單元段$10_{(n+1)}$儲存更多電荷量，且可將一強電場施加至

其，且因此可可靠地防止電荷自第一光電轉換單元段10_1流動至第一電極11。

在電荷儲存期之後一階段中執行一重設操作。因此，第一浮動擴散層FD_1之電位經重設使得第一浮動擴散層FD_1之電位變為電源供應器之電位V_{DD}。

在完成重設操作之後，讀出電荷。即，在電荷轉移期中，自驅動電路將電位V_{21}施加至第一電極11且將電位V_{22}施加至電荷儲存電極12。此處，假定$V_{22}<V_{21}$。因此，將已停留於與電荷儲存電極12對置之光電轉換層15之區域中之電子讀出至第一電極11且進一步讀出至第一浮動擴散層FD_1。即，將儲存於光電轉換層15中之電荷讀出至控制單元。

更具體而言，當在電荷轉移期中$V_{22}<V_{21}$時，可可靠地保證電荷自第一光電轉換區段段10_1流動至第一電極11且電荷自第(n+1)光電轉換區段段$10_{(n+1)}$流動至第n光電轉換單元段10_n。

因此，完成包含電荷儲存、重設操作、電荷轉移及其類似者之一系列操作。

將電子讀出至第一浮動擴散層FD_1之後之放大電晶體$TR1_{amp}$及選擇電晶體$TR1_{sel}$之操作相同於習知電晶體之操作。第二成像元件及第三成像元件之諸如電荷儲存、重設操作及電荷轉移之一系列操作相同於諸如電荷儲存、重設操作及電荷轉移之一系列習知操作。此外，可藉由如同相關技術之一相關雙重取樣(「CDS」)程序來消除第一浮動擴散層FD_1之重設雜訊。

如上文所描述，在實施例1中，或在下文將描述之實施例1至6及9至11之成像元件中，包含安置成與第一電極間隔開且安置成經由一絕緣層與

光電轉換層對置之一電荷儲存電極，因此，當使用光照射光電轉換單元使得光電轉換發生於光電轉換單元中時，由光電轉換層、絕緣層形成一類型之電容器且可儲存光電轉換層之電荷。因此，在開始曝光時，可完全耗乏電荷儲存部分且移除電荷。因此，可抑制下列現象發生：kTC雜訊變大，隨機雜訊惡化，且引起影像品質降級。此外，由於可同時重設所有像素，所以可實現一所謂之全域快門功能。

另外，在實施例1之成像元件中，由於絕緣層段之厚度自第一光電轉換單元段至第N光電轉換單元段逐漸變化或由於當沿一YZ虛擬平面切割其中堆疊電荷儲存電極、絕緣層及光電轉換層之堆疊部分時堆疊部分之截面積依據與第一電極之距離而變化，所以形成一類型之電荷轉移梯度且可更容易且更可靠地轉移藉由光電轉換所產生之電荷。

圖9展示實施例1之一固態成像裝置之一示意圖。實施例1之固態成像裝置100係由下列各者形成：一成像區域111，其中堆疊式成像元件101配置成二維陣列；一垂直驅動電路112，其作為一驅動電路(周邊電路)；一行信號處理電路113；一水平驅動電路114；一輸出電路115；一驅動控制電路116；等等。此等電路可由熟知電路形成且亦可藉由使用其他電路組態(例如用於一習知CCD式固態成像裝置或CMOS式固態成像裝置中之各種電路)來形成。此外，在圖9中，堆疊式成像元件101之元件符號「101」僅展示於一列中。

驅動控制電路116產生一時脈信號及一控制信號，其係垂直驅動電路112、行信號處理電路113及水平驅動電路114基於一垂直同步信號、一水平同步信號及一主時脈來操作之基礎。此外，將所產生之時脈信號及控制信號輸入至垂直驅動電路112、行信號處理電路113及水平驅動電路114。

垂直驅動電路112係由(例如)一移位暫存器形成且以列為單位沿垂直方向選擇性地掃描成像區域111中之各堆疊式成像元件101。此外，將基於根據由各堆疊式成像元件101接收之光量所產生之電流(信號)之一像素信號(影像信號)經由信號線(資料輸出線) 117 VSL發送至行信號處理電路113。

例如，針對堆疊式成像元件101之各行配置行信號處理電路113，且藉由來自一黑色參考像素(圖中未展示，但形成有效像素區域周圍)之一信號來對自各堆疊式成像元件101中之一列之堆疊式成像元件101輸出之影像信號執行雜訊消除及信號放大之信號處理。一水平選擇開關(圖中未展示)設置於行信號處理電路113之輸出級中以連接至水平信號線118。

水平驅動電路114係由(例如)一移位暫存器形成，且藉由循序輸出水平掃描脈衝來循序選擇行信號處理電路113之各者，且將信號自行信號處理電路113之各者輸出至水平信號線118。

藉由對自行信號處理電路113之各者經由水平信號線118循序供應之信號執行信號處理來使輸出電路115輸出。

如圖10 (其展示實施例1之成像元件及堆疊式成像元件之一經修改實例之一等效電路圖)及圖11 (其展示形成根據實施例1之成像元件之一經修改實例之形成控制單元之第一電極、電荷儲存電極及電晶體之示意性配置)中所展示，可使重設電晶體$TR1_{rst}$之另一側之源極/汲極區域51B接地而非連接至電源供應器V_{DD}。

可藉由(例如)下列方法來製造實施例1之成像元件及堆疊式成像元件。即，首先，製備一SOI基板。接著，藉由一磊晶生長方法來使一第一矽層形成於SOI基板之表面上，且使一p^+層73及一n型半導體區域41形成

於第一矽層中。接著，藉由一磊晶生長方法來使一第二矽層形成於第一矽層上，且使元件分離區域71、氧化膜72、p^+層42、n型半導體區域43及p^+層44形成於第二矽層上。此外，使形成成像元件之控制單元之各種電晶體及其類似者形成於第二矽層上，且進一步使佈線層62、一層間絕緣層76及各種佈線形成於各種電晶體上，且接著使層間絕緣層76及支撐基板(圖中未展示)彼此接合。其後，移除SOI基板以曝露第一矽層。此外，第二矽層之表面對應於半導體基板70之表面70A且第一矽層之表面對應於半導體基板70之後表面70B。此外，第一矽層及第二矽層統稱為半導體基板70。接著，使用於形成接觸孔部分61之一開口形成於半導體基板70之後表面70B之側上，且形成HfO_2膜74、絕緣膜75及接觸孔部分61，且進一步形成襯墊部分63及64、層間絕緣層81、連接孔65及66、第一電極11、電荷儲存電極12及絕緣層82。接著，使連接部分67敞開以形成光電轉換層15、第二電極16、保護層83及晶片上微透鏡90。據此，可獲得實施例1之成像元件及堆疊式成像元件。

在實施例1之成像元件中，在形成第一電極11、電荷儲存電極12及絕緣層82時，首先使用於形成電荷儲存電極123之一導電材料形成於層間絕緣層81上，且圖案化導電材料層以留下其中將形成光電轉換單元段10_1、10_2及10_3及第一電極11之區域中之導電材料層，藉此可獲得第一電極11之一部分及電荷儲存電極123。接著，使用於形成絕緣層段82_3之一絕緣層形成於整個表面上，圖案化絕緣層，且對絕緣層執行一平整處理，且藉此可獲得絕緣層段82_3。接著，使用於形成電荷儲存電極122之一導電材料層形成於整個表面上，且圖案化導電材料層以留下其中將形成光電轉換單元段10_1及10_2及第一電極11之區域中之導電材料層，且藉此可獲得第一電極11

之一部分及電荷儲存電極122。接著，使用於形成絕緣層段82_2之一絕緣層形成於整個表面上，圖案化絕緣層，且對絕緣層執行平坦化處理，且藉此可獲得絕緣層段82_2。接著，使用於形成電荷儲存電極121之一導電材料層形成於整個表面上，且圖案化導電材料層以留下其中將形成光電轉換單元段10_1及第一電極11之區域中之導電材料層，且藉此可獲得第一電極11及電荷儲存電極121。接著，使絕緣層形成於整個表面上，且對絕緣層執行平坦化處理，且藉此可獲得絕緣層段82_1 (絕緣層82)。接著，使光電轉換層15形成於絕緣層82上。因此，可獲得光電轉換層單元段10_1、10_2及10_3。

(實施例2)

實施例2之成像元件係關於根據第二態樣及第六態樣之一成像元件。如圖12 (其係實施例2之一成像元件中之一展開部分(其中堆疊一電荷儲存電極、一光電轉換層及一第二電極)之一示意性部分截面圖)中所展示，在實施例2之成像元件中，光電轉換層段之厚度自第一光電轉換單元段10_1至第N光電轉換單元段10_N逐漸變化。替代地，在實施例2之成像元件中，堆疊部分之截面之寬度係恆定的且堆疊部分之截面之厚度(具體而言，光電轉換層段之厚度)依據與第一電極11之距離而逐漸增大。更具體而言，光電轉換層段之厚度逐漸增大。此外，光電轉換層段之厚度依一逐步方式增大。第n光電轉換單元段10n中之光電轉換層段15n之厚度係恆定的。當將第n光電轉換單元段10n中之光電轉換層段15n之厚度界定為「1」時，第(n+1)光電轉換單元段$10_{(n+1)}$中之光電轉換層段$15_{(n+1)}$之厚度可例示為2至10，但其不限於為此等值。在實施例2中，光電轉換層段15_1、15_2及15_3之厚度因電荷儲存電極段12_1、12_2及12_3之厚度逐漸減小而逐漸增大。絕緣

層段82_1、82_2及82_3之厚度係恆定的。

在實施例2之成像元件中，由於光電轉換層段之厚度逐漸增大，所以當在電荷儲存期中$V_{12} \geqq V_{11}$時，第n光電轉換單元段10n被施加比第(n+1)光電轉換單元段$10_{(n+1)}$強之一電場，且藉此可可靠地防止電荷自第一光電轉換單元段10_1流動至第一電極11。此外，當在電荷轉移期中$V_{22} < V_{21}$時，可可靠地確保電荷自第一光電轉換區段段10_1流動至第一電極11且電荷自第(n+1)光電轉換單元段$10_{(n+1)}$流動至第n光電轉換單元段10_n。

因而，在實施例2之成像元件中，光電轉換層段之厚度自第一光電轉換單元段至第N光電轉換單元段逐漸變化，或當沿一YZ虛擬平面切割其中堆疊電荷儲存電極、絕緣層及光電轉換層之堆疊部分時，堆疊部分之截面積依據與第一電極之距離而變化，形成一類型之電荷轉移梯度，且可更容易且更可靠地轉移藉由光電轉換所產生之電荷。

在實施例2之成像元件中，在形成第一電極11、電荷儲存電極12及絕緣層82時，首先使用於形成電荷儲存電極123之一導電材料形成於層間絕緣層81上，且圖案化導電材料層以留下其中將形成光電轉換單元段10_1、10_2及10_3及第一電極11之區域中之導電材料層，藉此可獲得第一電極11之一部分及電荷儲存電極123。接著，使用於形成電荷儲存電極123之一導電材料層形成於整個表面上，圖案化導電材料層以留下其中將形成光電轉換單元段10_1及10_2及第一電極11之區域中之導電材料層，且藉此可獲得第一電極11之一部分及電荷儲存電極122。接著，使用於形成電荷儲存電極121之一導電材料層形成於整個表面上，圖案化導電材料層以留下其中將形成光電轉換單元段10_1及第一電極11之區域中之導電材料層，且藉此可獲得第一電極11及電荷儲存電極121。接著，將一絕緣層82保形地沈積於

整個表面上。接著，使光電轉換層15形成於絕緣層82上且使光電轉換層15經受平坦化處理。因此，可獲得光電轉換單元段10_1、10_2及10_3。

(實施例3)

實施例3係關於根據本發明之第三態樣之成像元件。圖13中展示實施例3之一成像元件及一堆疊式成像元件之一示意性部分截面圖。在實施例3之成像元件中，形成相鄰光電轉換單元段中之絕緣層段之材料係不同的。此處，形成絕緣層段之材料之相對介電常數之值自第一光電轉換單元段10_1至第N光電轉換單元段10_N逐漸減小。在實施例3之成像元件中，可將相同電位施加至所有N個電荷儲存電極段或可將不同電位施加至N個電荷儲存電極段之各者。在後一情況中，如實施例4中所描述，安置成彼此間隔開之電荷儲存電極段12_1、12_2及12_3可經由襯墊部分64_1、64_2及64_3連接至形成驅動電路之垂直驅動電路112。

此外，當採用此一組態時，形成一類型之電荷轉移梯度，因此，當在電荷儲存期中$V_{12} \geqq V_{11}$時，第n光電轉換單元段比第(n+1)光電轉換單元段儲存更更多電荷量。此外，在電荷儲存期期間之$V_{22}<V_{21}$之狀態中，可可靠地確保電荷自第一光電轉換單元段流動至第一電極且電荷自第(n+1)光電轉換單元段流動至第n光電轉換單元段。

(實施例4)

實施例4係關於根據本發明之第四態樣之成像元件。圖14中繪示實施例4之成像元件及堆疊式成像元件之一示意性部分截面圖。在實施例4之成像元件中，形成相鄰光電轉換單元段中之電荷儲存電極段之材料係不同的。此處，形成絕緣層段之材料之功函數之值自第一光電轉換單元段10_1至第N光電轉換單元段10_N逐漸增大。在實施例4之成像元件中，可將相同

電位施加至所有N個電荷儲存電極段或可將不同電位施加至N個電荷儲存電極段之各者。在後一情況中，電荷儲存電極段12_1、12_2及12_3經由襯墊部分64_1、64_2及64_3連接至形成驅動電路之垂直驅動電路112。

(實施例5)

實施例5之成像元件係關於根據本發明之第五態樣之成像元件。圖15A、圖15B、圖16A及圖16B中展示實施例5之電荷儲存電極段之示意性平面圖。此外，圖17及圖18中展示實施例5之成像元件及堆疊式成像元件之等效電路圖，且圖19中展示形成實施例5之成像元件之一第一電極、一電荷儲存電極及一控制單元之一示意性配置圖，且圖20及圖21中示意性地展示實施例5之成像元件之操作期間之各部分中之電位之狀態。實施例5之成像元件及堆疊式成像元件之示意性部分截面圖相同於圖14或圖23中所展示之示意性部分截面圖。在實施例5之成像元件中，電荷儲存電極段之面積自第一光電轉換單元段10_1至第N光電轉換單元段10_N逐漸減小。在實施例5之成像元件中，可將相同電位施加至所有N個電荷儲存電極段或可將不同電位施加至N個電荷儲存電極段之各者。在後一情況中，如實施例4中所描述，安置成彼此間隔開之電荷儲存電極段12_1、12_2及12_3可經由襯墊部分64_1、64_2及64_3連接至垂直驅動電路112。

在實施例5中，電荷儲存電極12係由複數個電荷儲存電極段12_1、12_2及12_3形成。根據本發明之實施例，第N光電轉換單元段中之一電荷儲存段可係指第N電荷儲存段。例如，第一光電轉換單元段中之一電荷儲存段可係指121。電荷儲存電極段之數目可為2或更大且在實施例5中被設定為「3」。此外，在實施例5之成像元件及堆疊式成像元件中，由於第一電極11之電位高於第二電極16之電位(即，例如，將一正電位施加至第一電極

11且將負電位施加至第二電極16)，所以在電荷轉移期中，施加至定位成最靠近第一電極11之電荷儲存電極段12_1之電位高於施加至定位成最遠離第一電極11之電荷儲存電極段12_3之電位。依此方式，已停留於與電荷儲存電極12對置之光電轉換層15之區域中之電子轉移至第一電極11且藉由對電荷儲存電極12施予一電位梯度來進一步可靠地讀出至第一浮動擴散層FD_1。即，將儲存於光電轉換層15中之電荷讀出至控制單元。

在圖20所展示之一實例中，當在電荷轉移期中電荷儲存電極段12_3之電位<電荷儲存電極段12_2之電位<電荷儲存電極段12_1之電位時，將已停留於光電轉換層15之區域中之電子同時轉移至第一浮動擴散層FD_1。另一方面，在圖21所展示之一實例中，當在電荷轉移期中逐漸改變(即，依一逐步方式或依一斜坡方式改變)電荷儲存電極段12_3之電位、電荷儲存電極段12_2之電位及電荷儲存電極段12_1之電位時，將已停留於與電荷儲存電極段12_3對置之光電轉換層15之區域中之電子移動至與電荷儲存電極段12_2對置之光電轉換層15之區域，且隨後將已停留於與電荷儲存電極段12_2對置之光電轉換層15之區域中之電子移動至與電荷儲存電極段12_1對置之光電轉換層15之區域，且隨後將已停留於與電荷儲存電極段12_1對置之光電轉換層15之區域中之電子可靠地讀出至第一浮動擴散層FD_1。

如圖22之形成實施例5之成像元件之一經修改實例之一第一電極及一電荷儲存電極及形成一控制單元之一電晶體之一示意性配置圖中所展示，可使重設電晶體$TR1_{rst}$之另一側之一源極/汲極區域51B接地而非連接至電源供應器V_{DD}。

即使在實施例5之成像元件中，亦藉由採用此一組態來形成一類型之電荷轉移梯度。即，由於電荷儲存電極段之面積自第一光電轉換區段段

10_1至第N光電轉換區段段10_N逐漸減小，所以當在電荷儲存期中$V_{12} \geqq V_{11}$時，第n光電轉換單元段可比第(n+1)光電轉換單元段儲存更多電荷量。此外，當在一電荷轉移期中$V_{22}<V_{21}$時，可可靠地確保電荷自第一光電轉換單元段流動至第一電極且電荷自第(n+1)光電轉換單元段流動至第n光電轉換單元段。

(實施例6)

實施例6係關於根據本發明之第六態樣之成像元件。圖23中展示實施例6之成像元件及堆疊式成像元件之一示意性部分截面圖。此外，圖24A及圖24B中展示實施例6之電荷儲存電極段之示意性平面圖。實施例6之成像元件包含藉由堆疊一第一電極11、一光電轉換層15及一第二電極16所形成之一光電轉換單元，且該光電轉換單元進一步包含安置成與第一電極11間隔開且安置成經由絕緣層82面向光電轉換層15之一電荷儲存電極12。此外，在其中將電荷儲存電極12、絕緣層82及光電轉換層15之一堆疊方向界定為一Z方向且將遠離第一電極11之一方向界定為一X方向之一情況中，當沿一YZ虛擬平面切割其中堆疊電荷儲存電極12、絕緣層82及光電轉換層15之堆疊部分時，該堆疊部分之截面積依據與第一電極11之距離而變化。

具體而言，在實施例6之成像元件中，堆疊部分之截面之厚度係恆定的且堆疊部分之截面之寬度隨著其遠離第一電極11而變窄。此外，寬度可連續變窄(參閱圖24A)或可依一逐步方式變窄(參閱圖24B)。根據本發明之實施例且如圖24A及圖24B中所繪示，複數個電荷儲存電極段12_1、12_2及12_3可形成有複數個電荷儲存電極段12_1、12_2及12_3之各者之一共同電荷儲存電極段。因此，一電荷儲存電極之一共同部分可由複數個電荷儲存電極

段之各者共用。由於仍會沿遠離第一電極之一方向描述光電轉換單元段(例如沿n增大之一方向之第N光電轉換單元段)，所以光電轉換單元段之各者可包含複數個電荷儲存電極部分，其中可沿垂直於n增大之一方向的一方向描述各電荷儲存電極部分。

如上文所描述，在實施例5之成像元件中，由於在沿YZ虛擬平面切割其中堆疊電荷儲存電極12、絕緣層82及光電轉換層15之堆疊部分時堆疊部分之截面積依據與第一電極之距離而變動，所以形成一類型之電荷轉移梯度且可更容易且更可靠地轉移藉由光電轉換所產生之電荷。

(實施例7)

實施例7係關於根據本發明之第一態樣及第二態樣之固態成像裝置。

實施例7之固態成像裝置包含藉由堆疊一第一電極11'、一光電轉換層15及一第二電極16所形成之一光電轉換單元，該光電轉換單元進一步包含複數個成像元件，其包含安置成與第一電極11'間隔開且安置成與經由絕緣層82面向光電轉換層15之一電荷儲存電極12'，一成像元件區塊係由複數個成像元件形成，且第一電極11'由形成該成像元件區塊之複數個成像元件共用。

替代地，實施例7之固態成像裝置包含實施例1至6中所描述之複數個成像元件。

在實施例7中，對複數個成像元件提供一個浮動擴散層。此外，複數個成像元件可藉由適當控制電荷轉移期之時序來共用一個浮動擴散層。此外，在此情況中，複數個成像元件可共用一個接觸孔部分。

此外，除第一電極11'由形成成像元件區塊之複數個成像元件共用之外，實施例7之固態成像裝置實質上具有相同於實施例1至6中所描述之固

態成像裝置之組態及結構的組態及結構。

圖25 (實施例7)、圖26 (實施例7之第一經修改實例)、圖27 (實施例7之第二經修改實例)、圖28 (實施例7之第三經修改實例)及圖29 (實施例7之第四經修改實例)中示意性地展示實施例7之固態成像裝置中之第一電極11'及電荷儲存電極12'之配置狀態。圖25、圖26、圖29及圖30中展示16個成像元件，且圖27及圖28中展示12個成像元件。此外，一成像元件區塊係由兩個成像元件形成。成像元件區塊由一虛線包圍。依附於第一電極11'及電荷儲存電極12'之後綴係用於將第一電極11'與電荷儲存電極12'區分。此亦適用於下列描述。此外，一晶片上微透鏡(圖25至圖34中未展示)安置於一成像元件上方。此外，在一成像元件區塊中，兩個電荷儲存電極12'經安置以使第一電極11'插入其間(參閱圖25及圖26)。替代地，一第一電極11'經安置以面向兩個並列電荷儲存電極12' (參閱圖29及圖30)。即，第一電極安置成相鄰於各成像元件之電荷儲存電極。替代地，第一電極安置成相鄰於複數個成像元件之電荷儲存電極之一部分且安置成不相鄰於複數個成像元件之剩餘電荷儲存電極(參閱圖27及圖28)。在此情況中，電荷自複數個成像元件之剩餘部分至第一電極之移動係穿過複數個成像元件之一部分之一移動。形成成像元件之電荷儲存電極與形成成像元件之電荷儲存電極之間的距離A較佳地短於第一電極與相鄰於第一電極之成像元件中之電荷儲存電極之間的距離B以確保電荷自各成像元件移動至第一電極。此外，定位成最遠離第一電極之成像元件較佳地具有距離A之一較大值。此外，在圖26、圖28及圖30所展示之實例中，一轉移控制電極13'安置於形成成像元件區塊之複數個成像元件之間。可藉由安置轉移控制電極13'來有效抑制成像元件區塊中之電荷跨轉移控制電極13'移動。此外，當將

施加至轉移控制電極13'之一電位設定為V_{13}時，可將其設定為$V_{12}>V_{13}$ (例如$V_{12-2}>V_{13}$)。

轉移控制電極13'可在第一電極之側上形成於相同於第一電極11'或電荷儲存電極12'之層級處或可形成於一不同層級處(具體而言，形成於低於第一電極11'或電荷儲存電極12'之一層級處)。在前一情況中，由於轉移控制電極13'與光電轉換層之間的距離可被縮短，所以可容易地控制電位。另一方面，在後一情況中，由於轉移控制電極13'與電荷儲存電極12'之間的距離可被縮短，所以其有利於小型化。

下文中將描述由第一電極$11'_2$及兩個電荷儲存電極$12'_{21}$及$12'_{22}$形成之成像元件區塊之操作。

在電荷儲存期中，自驅動電路將電位V_a施加至第一電極$11'_2$且將電位V_A施加至電荷儲存電極$12'_{21}$及$12'_{22}$。藉由入射於光電轉換層15上之光來使光電轉換發生於光電轉換層15中。將藉由光電轉換所產生之電洞經由佈線V_{OU}自第二電極16發送至驅動電路。另一方面，由於第一電極$11'_2$之電位高於第二電極16之電位(即，例如，將一正電位施加至第一電極$11'_2$且將一負電位施加至第二電極16)，所以$V_A \geqq V_a$或較佳地$V_A>V_a$。因此，藉由光電轉換所產生之電子被吸引至電荷儲存電極$12'_{21}$及$12'_{22}$且停留於與電荷儲存電極$12'_{21}$及$12'_{22}$對置之光電轉換層15之區域處。即，將電荷儲存於光電轉換層15中。由於$V_A \geqq V_a$，所以光電轉換層15中所產生之電子不朝向第一電極$11'_2$移動。隨著光電轉換時間流逝，與電荷儲存電極$12'_{21}$及$12'_{22}$對置之光電轉換層15之區域中之電位變為一更負值。

在電荷儲存期之後一階段中執行重設操作。因此，重設第一浮動擴散層之電位且第一浮動擴散層之電位變為電源供應器之電位V_{DD}。

在完成重設操作之後，讀出電荷。即，在電荷轉移期中，自驅動電路將電位V_b施加至第一電極$11'_2$，將電位V_{21-B}施加至電荷儲存電極$12'_{21}$，且將電位V_{22-B}施加至電荷儲存電極$12'_{22}$。此處，假定$V_{21-B}<V_b<V_{22-B}$。因此，將已停留於與電荷儲存電極$12'_{21}$對置之光電轉換層15之區域中之電子讀出至第一電極$11'_2$且進一步讀出至第一浮動擴散層。即，將儲存於與電荷儲存電極$12'_{21}$對置之光電轉換層15之區域中之電荷讀出至控制單元。當完成讀出時，呈現$V_{22-B}\leqq V_{21-B}<V_b$。此外，在圖29及圖30所展示之實例中，可假定$V_{22-B}<V_b<V_{21-B}$。據此，將已停留於與電荷儲存電極$12'_{22}$對置之光電轉換層15之區域中之電子讀出至第一電極$11'_2$且進一步讀出至第一浮動擴散層。即，將儲存於光電轉換層15中之電荷讀出至控制單元。此外，在圖27及圖28所展示之實例中，可將已停留於與電荷儲存電極$12'_{22}$對置之光電轉換層15之區域中之電子經由相鄰於電荷儲存電極$12'_{22}$之第一電極$11'_3$讀出至第一浮動擴散層。依此方式，將儲存於與電荷儲存電極$12'_{22}$對置之光電轉換層15之區域中之電荷讀出至控制單元。此外，當完成將儲存於與電荷儲存電極$12'_{21}$對置之光電轉換層15之區域中之電荷讀出至控制單元時，可重設第一浮動擴散層之電位。

圖35A展示實施例7之成像元件區塊中之讀出驅動實例。

(步驟A)

自動歸零信號輸入至比較器

(步驟B)

一共用浮動擴散層之重設操作

(步驟C)

對應於電荷儲存電極$12'_{21}$之成像元件中之P相讀出及至第一電極$11'_2$

之電荷移動

(步驟D)

對應於電荷儲存電極12'$_{21}$之成像元件中之D相讀出及至第一電極11'$_2$之電荷移動

(步驟E)

一共用浮動擴散層之重設操作

(步驟F)

自動歸零信號輸入至比較器

(步驟G)

對應於電荷儲存電極12'$_{22}$之成像元件中之P相讀出及至第一電極11'$_2$之電荷移動

(步驟H)

根據對應於電荷儲存電極12'$_{22}$之成像元件中之D相讀出及至第一電極11'$_2$之電荷移動之流程來讀出來自對應於電荷儲存電極12'$_{21}$及電荷儲存電極12'$_{22}$之兩個成像元件之信號。基於相關雙重取樣(CDS)處理，步驟C中之P相讀出與步驟D中之D相讀出之間的差異係來自對應於電荷儲存電極12'$_{21}$之成像元件之一信號，且步驟G中之P相讀出與步驟H中之D相讀出之間的差異係來自對應於電荷儲存電極12'$_{22}$之成像元件之一信號。

此外，可省略步驟E之操作(參閱圖35B)。此外，可省略步驟F之操作，且在此情況中，可省略步驟G (參閱圖35C)，且步驟C中之P相讀出與步驟D中之D相讀出之間的差異係來自對應於電荷儲存電極12'$_{21}$之成像元件之一信號，且步驟D中之D相讀出與步驟H中之D相讀出之間的一差異係來自對應於電荷儲存電極12'$_{22}$之成像元件之一信號。

在圖31 (實施例7之第六經修改實例)及圖32 (實施例7之第七經修改實例)所示意性展示之第一電極11'及電荷儲存電極12'之配置狀態之經修改實例中，一成像元件區塊係由4個成像元件形成。此等固態成像裝置之操作可實質上相同於圖25至圖30中所展示之固態成像裝置之操作。

在圖33及圖34所示意性展示之第一電極11'及電荷儲存電極12'之配置狀態之經修改實例8及9中，一成像元件區塊係由16個成像元件形成。如圖33及圖34中所展示，轉移控制電極13'A_1、13'A_2及13'A_3插入於電荷儲存電極12'$_{11}$與電荷儲存電極12'$_{12}$之間、電荷儲存電極12'$_{12}$與電荷儲存電極12'$_{13}$之間及電荷儲存電極12'$_{13}$與電荷儲存電極12'$_{14}$之間。此外，如圖34中所展示，轉移控制電極13'B_1、13'B_2及13'B_3插入於電荷儲存電極12'$_{21}$、12'$_{31}$、13'$_{41}$與電荷儲存電極12'$_{22}$、12'$_{32}$及13'$_{42}$之間、電荷儲存電極12'$_{22}$、12'$_{32}$及13'$_{42}$與電荷儲存電極12'$_{23}$、12'$_{33}$及13'$_{43}$之間及電荷儲存電極12'$_{23}$、12'$_{33}$及13'$_{43}$與電荷儲存電極12'$_{24}$、12'$_{34}$及13'$_{44}$之間。此外，一轉移控制電極13'C插入於成像元件區塊與成像元件區塊之間。此外，在此等固態成像裝置中，可藉由控制16個電荷儲存電極12'來自第一電極11'讀出儲存於光電轉換層15中之電荷。

(步驟10)

具體而言，首先，自第一電極11'讀出儲存於與電荷儲存電極12'$_{11}$對置之光電轉換層15之區域中之電荷。接著，經由與電荷儲存電極12'$_{11}$對置之光電轉換層15之區域自第一電極11'讀取儲存於與電荷儲存電極12'$_{12}$對置之光電轉換層15之區域中之電荷。接著，經由與電荷儲存電極12'$_{12}$及電荷儲存電極12'$_{11}$對置之光電轉換層15之區域自第一電極11'讀出儲存於與電荷儲存電極12'$_{13}$對置之光電轉換層15之區域中之電荷。

(步驟20)

其後，將儲存於與電荷儲存電極$12'_{21}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{11}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{22}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{12}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{23}$對置之光電轉換層15之區域中之電荷移動至面向電荷儲存電極$12'_{13}$之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{24}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{14}$對置之光電轉換層15之區域。

(步驟21)

將儲存於與電荷儲存電極$12'_{31}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{21}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{32}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{22}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{33}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{23}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{34}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{24}$對置之光電轉換層15之區域。

(步驟22)

將儲存於與電荷儲存電極$12'_{41}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{31}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{42}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{32}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{43}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{33}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{44}$對置之光電轉換層15之區域

中之電荷移動至與電荷儲存電極12'$_{34}$對置之光電轉換層15之區域。

(步驟30)

此外，再次執行步驟10，藉此可經由第一電極11'讀出儲存於與電荷儲存電極12'$_{21}$對置之光電轉換層15之區域中之電荷、儲存於與電荷儲存電極12'$_{22}$對置之光電轉換層15之區域中之電荷、儲存於與電荷儲存電極12'$_{23}$對置之光電轉換層15之區域中之電荷及儲存於與電荷儲存電極12'$_{24}$對置之光電轉換層15之區域中之電荷。

(步驟40)

其後，將儲存於與電荷儲存電極12'$_{21}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極12'$_{11}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極12'$_{22}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極12'$_{12}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極12'$_{23}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極12'$_{13}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極12'$_{24}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極12'$_{14}$對置之光電轉換層15之區域。

(步驟41)

將儲存於與電荷儲存電極12'$_{31}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極12'$_{21}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極12'$_{32}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極12'$_{22}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極12'$_{33}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極12'$_{23}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極12'$_{34}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極12'$_{24}$對置之光電轉換層15之區域。

(步驟50)

此外，再次執行步驟10，藉此可經由第一電極11'讀出儲存於與電荷儲存電極$12'_{31}$對置之光電轉換層15之區域中之電荷、儲存於與電荷儲存電極$12'_{32}$對置之光電轉換層15之區域中之電荷、儲存於與電荷儲存電極$12'_{33}$對置之光電轉換層15之區域中之電荷及儲存於與電荷儲存電極$12'_{34}$對置之光電轉換層15之區域中之電荷。

(步驟60)

其後，將儲存於與電荷儲存電極$12'_{21}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{11}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{22}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{12}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{23}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{13}$對置之光電轉換層15之區域。將儲存於與電荷儲存電極$12'_{24}$對置之光電轉換層15之區域中之電荷移動至與電荷儲存電極$12'_{14}$對置之光電轉換層15之區域。

(步驟70)

此外，再次執行步驟10，藉此可經由第一電極11'讀出儲存於與電荷儲存電極$12'_{41}$對置之光電轉換層15之區域中之電荷、儲存於與電荷儲存電極$12'_{42}$對置之光電轉換層15之區域中之電荷、儲存於與電荷儲存電極$12'_{43}$對置之光電轉換層15之區域中之電荷及儲存於與電荷儲存電極$12'_{44}$對置之光電轉換層15之區域中之電荷。

在實施例7之固態成像裝置中，第一電極由形成成像元件區塊之複數個成像元件共用，且因此可簡化且小型化其中配置複數個成像元件之一像素區域之組態及結構。此外，提供給一個浮動擴散層之複數個成像元件可

由複數個第一類型成像元件形成或可由至少一第一類型成像元件及一或兩個或兩個以上第二類型成像元件形成。

(實施例8)

實施例8係實施例7之修改方案。在圖36、圖37、圖38及圖39 (其示意性地展示第一電極11'及電荷儲存電極12'之配置狀態)所展示之實施例8之固態成像裝置中，一成像元件區塊係由兩個成像元件形成。此外，一晶片上微透鏡90安置於成像元件區塊上方。此外，在圖37及圖39所展示之實例中，一轉移控制電極13'插入於形成一成像元件區塊之複數個成像元件之間。

例如，對應於形成成像元件區塊之電荷儲存電極$12'_{11}$、$12'_{21}$、$12'_{31}$及$12'_{41}$之光電轉換層對自圖式中之右上方傾斜入射之光高度敏感。此外，對應於形成成像元件區塊之電荷儲存電極$12'_{12}$、$12'_{22}$、$12'_{32}$及$12'_{42}$之光電轉換層對自圖式中之左上方傾斜入射之光高度敏感。此外，對應於形成成像元件區塊之電荷儲存電極$12'_{12}$、$12'_{22}$、$12'_{32}$及$12'_{42}$之光電轉換層對自圖式中之左上方傾斜入射之光高度敏感。據此，例如，可藉由組合具有電荷儲存電極$12'_{11}$之一成像元件及具有電荷儲存電極$12'_{12}$之一成像元件來獲取一影像平面相差信號。此外，當施加來自具有電荷儲存電極$12'_{11}$之一成像元件之一信號及來自具有電荷儲存電極$12'_{12}$之一成像元件之一信號時，可由此等成像元件之一組合形成一成像元件。在圖36所展示之一實例中，第一電極$11'_1$插入於電荷儲存電極$12'_{11}$與電荷儲存電極$12'_{12}$之間，但可藉由將一個第一電極$11'_1$安置成與兩個並列電荷儲存電極$12'_{11}$及$12'_{21}$對置(如圖38中所展示之一實例)來進一步提高敏感性。

(實施例9)

實施例9係實施例1至6之修改方案。圖40中所示意性展示之實施例9之成像元件及堆疊式成像元件係前表面照射式成像元件及堆疊式成像元件且具有其中堆疊下列各者之一結構：實施例1至6之一第一類型綠色成像元件(第一成像元件)，其具有吸收綠光之一第一類型光電轉換層且對綠色敏感；一第二類型習知藍色成像元件(第二成像元件)，其具有吸收藍光之一第二類型光電轉換層且對藍色敏感；及一第二類型習知紅色成像元件(第三成像元件)，其具有吸收紅光之一第二類型光電轉換層且對紅色敏感。此處，紅色成像元件(第三成像元件)及藍色成像元件(第二成像元件)設置於半導體基板70中，且與第三成像元件相比，第二成像元件定位成更靠近光入射側。此外，綠色成像元件(第一成像元件)設置於藍色成像元件(第二成像元件)上方。

此外，在圖40、圖41、圖42、圖43、圖44、圖45、圖48、圖49、圖51、圖52、圖53、圖54、圖55及圖56中，省略光電轉換單元段之繪示且繪示電荷儲存電極12、絕緣層82及光電轉換層15以簡化圖式。

形成控制單元之各種電晶體設置於半導體基板70之表面70A上，如同實施例1。此等電晶體可具有實質上相同於實施例1中所描述之電晶體之組態及結構。此外，第二成像元件及第三成像元件設置於半導體基板70上，且此等成像元件亦可具有實質上相同於實施例1中所描述之第二成像元件及第三成像元件之組態及結構。

層間絕緣層77及78形成於半導體基板70之表面70A上，且形成實施例1至6之成像元件之光電轉換單元(第一電極11、光電轉換層15及第二電極16)、電荷儲存電極12及其類似者形成於層間絕緣層78上。

如上文所描述，除實施例9之成像元件及堆疊式成像元件係前表面照

射式成像元件及堆疊式成像元件之外，其組態及結構相同於實例1至6之成像元件及堆疊式成像元件之組態及結構，因此將省略詳細描述。

(實施例10)

實施例10係實施例1至9之修改方案。

圖41中所示意性展示之實施例10之成像元件及堆疊式成像元件係後表面照射式成像元件及堆疊式成像元件且具有其中堆疊實施例1至6之第一類型之第一成像元件及第二類型之兩個第二成像元件的一結構。此外，實施例10之成像元件及堆疊式成像元件之經修改實例(其部分截面圖展示於圖42中)係前表面照射式成像元件及堆疊式成像元件且具有其中堆疊實施例1至6之第一類型之第一成像元件及第二類型之兩個第二成像元件的一結構。此處，第一成像元件吸收原色光且第二成像元件吸收互補色光。替代地，第一成像元件吸收白光且第二成像元件吸收紅外光。

實施例10之成像元件之一經修改實例(其之一示意性部分截面圖展示於圖43中)係一後表面照射式成像元件且係由實施例1至6之第一類型之第一成像元件形成。此外，實施例10之成像元件之一經修改實例(其之一示意性部分截面圖展示於圖44中)係一前表面照射式成像元件且係由實施例1至6之第一類型之第一成像元件形成。此處，第一成像元件係由三種類型之成像元件(其包含吸收紅光之一成像元件、吸收綠光之一成像元件及吸收藍光之一成像元件)形成。此外，根據本發明之第三態樣之固態成像裝置係由複數個此等成像元件形成。複數個成像元件之配置之一實例包含一拜耳陣列。用於執行藍色、綠色及紅色之光譜劃分之色彩濾波器視需要設置於各成像元件之光入射側處。

此外，可採用其中堆疊實施例1至6之兩個第一類型成像元件之形式

(即，其中堆疊兩個光電轉換單元且將兩個成像元件之控制單元設置於半導體基板上之形式)或其中堆疊實施例1至6之三個第一類型成像元件之形式(即，其中堆疊三個光電轉換單元且將三個成像元件之控制單元設置於半導體基板上之形式)來代替設置實施例1至6之一個第一類型成像元件。下表中例示第一類型成像元件及第二類型成像元件之一堆疊結構之一實例。

[表1]

	第一類型	第二類型	參考圖
後表面照射式及前表面照射式	1 綠光	2 藍光+紅光	圖1 圖11
	1 原色	1 互補色	圖12 圖13
	1 白光	1 紅外線	
	1個 藍光或綠光或紅光	0	圖14 圖15A 圖15B
	2 綠光+紅外光	2 藍光+紅光	
	2 綠光+藍光	1 紅光	
	2 白光+紅外光	0	
	3 綠光+藍光+紅光	2 藍綠(祖母綠)光+紅外光	
	3 綠光+藍光+紅光	1 紅外光	
	3 藍光+綠光+紅光	0	

(實施例11)

實施例11係實施例1至10之修改方案且係關於根據本發明之一實施例之具有充放電電極之成像元件或其類似者。圖45中展示實施例11之成像元件及堆疊式成像元件之一部分之一示意性部分截面圖，圖46中展示形成實施例11之成像元件之第一電極、電荷儲存電極及充放電電極之一示意性配置圖，及圖47中展示形成實施例11之成像元件之第一電極、電荷儲存電極、充放電電極、第二電極及接觸孔部分。

實施例11之成像元件及堆疊式成像元件進一步包含一充放電電極14，其經由連接部分69連接至光電轉換層15且安置成與第一電極11及電荷儲存電極12間隔開。此處，充放電電極14經安置以包圍第一電極11及電荷儲存電極12 (即，呈一框架形式)。充放電電極14連接至形成一驅動電路之一像素驅動電路。光電轉換層15延伸於連接部分69中。換言之，光電轉換層15延伸於設置於一絕緣層82中之一第二開口85中且連接至充放電電極14。充放電電極14由複數個成像元件共用。

在實施例11中，在電荷儲存期中，自驅動電路將電位V_{11}施加至第一電極11，將電位V_{12}施加至電荷儲存電極12，且將電位V_{14}施加至充放電電極14，且將電荷儲存於光電轉換層15中。藉由入射於光電轉換層15上之光來使光電轉換發生於光電轉換層15中。將藉由光電轉換所產生之電洞自第二電極16經由佈線V_{OU}發送至驅動電路。另一方面，由於第一電極11之電位高於第二電極16之電位(即，例如，將一正電位施加至第一電極11且將一負電位施加至第二電極16)，所以$V_{14}>V_{11}$ (例如，$V_{12}>V_{14}>V_{11}$)。因此，藉由光電轉換所產生之電子被吸引至電荷儲存電極12且停留於與電荷儲存電極12對置之光電轉換層15之區域處，且可靠地防止其朝向第一電

極11移動。然而，未被電荷儲存電極12充分吸引或未儲存於光電轉換層15中之電子(所謂之溢流電子)經由充放電電極14發送至驅動電路。

在電荷儲存期之後一階段中執行重設操作。因此，重設第一浮動擴散層FD_1之電位，且第一浮動擴散層FD_1之電位變為電源供應器之電位V_{DD}。

在完成重設操作之後，讀出電荷。即，在電荷轉移期中，自驅動電路將電位V_{21}施加至第一電極11，將電位V_{22}施加至電荷儲存電極12，且將電位V_{24}施加至電荷儲存電極14。此處，假定$V_{24}<V_{21}$(例如，$V_{24}<V_{22}<V_{21}$)。因此，肯定將已停留於與電荷儲存電極12對置之光電轉換層15之區域中之電子讀出至第一電極11且進一步讀出至第一浮動擴散層FD_1。即，將儲存於光電轉換層15中之電荷讀出至控制單元。

因此，完成包含電荷儲存、重設操作、電荷轉移及其類似者之一系列操作。

在將電子讀出至第一浮動擴散層FD_1之後，放大電晶體$TR1_{amp}$及選擇電晶體$TR1_{sel}$之操作相同於習知電晶體之操作。此外，例如，第二成像元件及第三成像元件之諸如電荷儲存、重設操作及電荷轉移之一系列操作相同於諸如電荷儲存、重設操作及電荷轉移之一系列習知操作。

在實施例11中，將所謂之溢流電子經由充放電電極14發送至驅動電路，且因此可抑制相鄰像素至電荷儲存部分之洩漏且可抑制輝散發生。此外，可因此提高成像元件之成像效能。

雖然已基於較佳實施例描述本發明，但本發明不受限於此等實施例。實施例中所描述之成像元件、堆疊式成像元件及固態成像裝置之結構及組態、製造條件、製造方法及所用材料係繪示性的且可經適當改變。實

施例1之成像元件、實施例2之成像元件、實施例3之成像元件、實施例4之成像元件及實施例5之成像元件可經任意組合，且實施例1之成像元件、實施例2之成像元件、實施例3之成像元件、實施例4之成像元件及實施例6之成像元件可經任意組合。

在一些情況中，可共用浮動擴散層FD_1、FD_2、FD_3、51C、45C及46C。

例如，如圖48中所展示之實施例1中所描述之成像元件及堆疊式成像元件之一經修改實例，第一電極11可延伸於設置於絕緣層82中之開口84A中且可連接至光電轉換層15。

替代地，如圖49中所展示之實施例1中所描述之成像元件及堆疊式成像元件之一經修改實例及圖50A中所展示之第一電極之一部分展開部分之一示意性部分截面圖，第一電極11之頂面之邊緣由絕緣層82覆蓋，且第一電極11曝露於開口84B之底面上。當將與第一電極11之頂面接觸之絕緣層82之表面界定為第一表面82a且將與電荷儲存電極12對置之光電轉換層15之部分接觸之絕緣層82之表面界定為第二表面82b時，開口84B之側表面具有自第一表面82a朝向第二表面82b擴張之一傾斜。如上文所描述，電荷自光電轉換層15至第一電極11之移動因使開口84B之側表面傾斜而變得更順利。此外，在圖50A所展示之一實例中，開口84B之側表面圍繞開口84B之軸線旋轉對稱，但開口84C可經設置使得具有自第一表面82a朝向第二表面82b擴張之一傾斜之開口84C之側表面定位於電荷儲存電極12之側上，如圖50B中所展示。因此，難以將電荷自與電荷儲存電極12對置之側上之光電轉換層15之一部分轉移穿過開口84。此外，開口84B之側表面具有自第一表面82a朝向第二表面82b擴張之一傾斜，但第二表面82b中之開

口84B之側表面之邊緣部分可定位於第一電極11之邊緣外(如圖50A中所展示)或可定位於第一電極11之邊緣內(如圖50C中所展示)。當採用前一組態時，電荷轉移變得更容易，且當採用後一組態時，可減少形成一開口時之形狀變動。

可藉由通過回焊藉由一蝕刻方法來使一開口形成於一絕緣層中時所形成之由一光阻劑材料形成之一蝕刻遮罩來使一蝕刻遮罩之一開口側表面傾斜且使用該蝕刻遮罩蝕刻絕緣層82來形成此等開口84B及84C。

替代地，關於實施例11中所描述之充放電電極14，如圖51中所展示，光電轉換層15可延伸於設置於絕緣層82中之第二開口85A中且可連接至充放電電極14，充放電電極14之頂面之邊緣可由絕緣層82覆蓋，且充放電電極14可曝露於第二開口85A之底面上。當將與充放電電極14之頂面接觸之絕緣層82之表面界定為一第三表面82c且將與電荷儲存電極12對置之光電轉換層15之一部分接觸之絕緣層82之表面界定為一第二表面82b時，第二開口85A之側表面具有自第三表面82c朝向第二表面82b擴張之一傾斜。

此外，例如圖52中所展示之實施例1中所描述之成像元件及堆疊式成像元件之一經修改實例，光可自第二電極16之側入射且一遮光層92可形成於與第二電極16隔開之光入射側上。此外，設置成比光電轉換層更靠近光入射側之各種佈線亦可用作一遮光層。

此外，在圖52所展示之一實例中，遮光層92形成於第二電極16上方，即，遮光層92形成於與第二電極16隔開之光入射側處及第一電極11上方，但可安置於第二電極16之光入射表面側上，如圖53中所展示。此外，在一些情況中，如圖54中所展示，遮光層92可形成於第二電極16

中。

替代地，光可自第二電極16側進入且光可不進入第一電極11。具體而言，如圖52中所展示，遮光層92形成於與第二電極16隔開之光入射側上及第一電極11上方。替代地，如圖55中所展示，一晶片上微透鏡90可設置於電荷儲存電極12及第二電極16上方，且入射於晶片上微透鏡90上之光可聚焦於電荷儲存電極12上且可不到達第一電極11。替代地，入射於晶片上微透鏡90上之光可不到達第一電極11。

當採用此等組態及結構，或遮光層92經設置使得光僅進入定位於電荷儲存電極12上方之光電轉換層15，或設置晶片上微透鏡90時，定位於第一電極11上方之光電轉換層15之一部分不促成光電轉換，且因此可同時更可靠地重設所有像素，且可更容易地實現一全域快門功能。即，在包含具有此等組態及結構之複數個成像元件之一固態成像裝置之一驅動方法中，在所有成像元件中，將第一電極11中之電荷同時放電至系統外且將電荷儲存於光電轉換層15中，接著，在所有成像元件中，將儲存於光電轉換層15中之電子同時轉移至第一電極11。在完成轉移之後，在各成像元件中循序讀出轉移至第一電極11之電荷。重複各程序。

在一固態成像裝置之此一驅動方法中，各成像元件具有其中自第二電極側入射之光不進入第一電極之一結構，且在所有成像元件中，將第一電極中之電荷同時放電至系統外且將電荷儲存於光電轉換層中，且因此可在所有成像元件中同時可靠地執行第一電極之重設。此外，其後，在所有成像元件中，將儲存於光電轉換層中之電荷同時轉移至第一電極，且在完成轉移之後，循序讀出轉移至各成像元件中之第一電極之電荷。因此，可容易地實現一所謂之全域快門功能。

光電轉換層不限於為單層組態。例如圖56中所展示之實施例1中所描述之成像元件及堆疊式成像元件之一經修改實例，光電轉換層15可具有一下半導體層15A (其由(例如) IGZO形成)及一上光電轉換層15B (其由形成實施例1中所描述之一光電轉換層15之一材料形成)之一堆疊結構。當依此方式設置下半導體層15A時，可防止電荷儲存時之重組，可提高儲存於光電轉換層15中之電荷至第一電極11之轉移效率，且可抑制暗電流產生。

在圖1及圖2所展示之實施例1中，絕緣層段82_1、82_2及82_3之厚度因電荷儲存電極段12_1、12_2及12_3之厚度逐漸減小而逐漸增大。另一方面，如圖57 (其係實施例1之成像元件之經修改實例中之一展開部分(其中堆疊一電荷儲存電極、一光電轉換層及一第二電極)之一示意性部分截面圖)中所展示，電荷儲存電極段12_1、12_2及12_3之厚度可為恆定的，且絕緣層段82_1、82_2及82_3之厚度可逐漸增大。此外，光電轉換層段15_1、15_2及15_3之厚度係恆定的。

此外，在圖12所展示之實施例2中，光電轉換層段15_1、15_2及15_3之厚度因電荷儲存電極段12_1、12_2及12_3之厚度逐漸減小而逐漸增大。另一方面，如圖58 (其係實施例2之成像元件之經修改實例中之一展開部分(其中堆疊一電荷儲存電極、一光電轉換層及一第二電極)之一示意性部分截面圖)中所展示，電荷儲存電極段12_1、12_2及12_3之厚度可為恆定的，且光電轉換層段15_1、15_2及15_3之厚度可因絕緣層段82_1、82_2及82_3之厚度逐漸減小而逐漸增大。

毋庸置疑，上文所描述之各種修改實例亦可應用於其他實施例。

在實施例中，將電子用作信號電荷，且形成於半導體基板上之光電轉換層之導電類型係n型，但本發明之實施例亦可應用於將電洞用作信號

電荷之一固態成像裝置。在此情況中，各半導體區域可由相反導電類型之一半導體區域形成，且形成於半導體基板上之光電轉換層之導電類型可為p型。

此外，在實施例中，以其中將本發明之一實施例應用於一CMOS式固態成像裝置(其中將用於偵測對應於入射光量(作為一物理量)之信號電荷之單位像素配置成一矩陣)之一情況為例，但本發明不限於應用於一CMOS式固態成像裝置，而是亦可應用於一CCD式固態成像裝置。在後一情況中，信號電荷藉由一CCD式結構之一垂直轉移暫存器來沿一垂直方向轉移，藉由一水平轉移暫存器來沿一水平方向轉移，且被放大，且藉此輸出像素信號(影像信號)。此外，本發明不限於為一通用行式固態成像裝置(其中像素一般形成為二維矩陣且一般針對各像素行配置行信號處理電路)。此外，在一些情況中，可省略一選擇電晶體。

此外，根據本發明之一實施例之成像元件及堆疊式成像元件不限於應用於偵測可見光之入射光量之分佈且將其擷取為一影像之一固態成像裝置，而是亦可應用於將紅外線、X光或粒子或其類似者之入射光量之分佈擷取為一影像之一固態成像裝置。此外，廣義而言，其可應用於諸如一指紋偵測感測器之一固態成像裝置(物理量分佈偵測器件)，其偵測諸如壓力、靜電容量及其類似者之其他物理量之分佈且將其擷取為一影像。

此外，本發明不限於為逐列循序掃描一成像區域之各單位像素且自各單位像素讀出一像素信號之固態成像裝置。其亦可應用於基於一像素單元選擇任意像素且自選定像素讀出基於一像素之像素信號之一XY位址式固態成像裝置。固態成像裝置可呈一晶片之形式或具有一成像功能之一模組化形式且與一成像區域及一驅動電路或一光學系統一起封裝。

此外，本發明不僅限於應用於一固態成像裝置，而是亦可應用於一成像裝置。此處，成像裝置係指具有一成像功能之一電子器件，諸如一攝影機系統(諸如數位相機、視訊攝影機或其類似者)或一行動電話。成像裝置可呈安裝於一電子器件上之一模組(即，一攝影機模組)之形式。

圖59展示其中將由根據本發明之一實施例之成像元件及堆疊式成像元件形成之固態成像裝置201用於一電子器件(攝影機) 200中之一實例之一示意圖。電子器件200具有固態成像裝置201、一光學透鏡210、一快門器件211、一驅動電路212及一信號處理電路213。光學透鏡210使來自物件之影像光(入射光)之一影像形成於固態成像裝置201之一成像表面上。因此，在一特定時間段內將信號電荷儲存於固態成像裝置201中。快門器件211控制與固態成像裝置201相關之光照射期及光阻斷期。驅動電路212供應一驅動信號以控制固態成像裝置201之轉移操作或其類似者及快門器件211之快門操作。藉由自驅動電路212供應之一驅動信號(時序信號)來轉移固態成像裝置201之一信號。信號處理電路213執行各種信號處理。將已對其執行信號處理之一視訊信號儲存於諸如一記憶體之一儲存媒體中或輸出至一監視器。在此一電子器件200中，可達成固態成像裝置201之像素大小小型化及轉移效率提高，且因此可獲得具有改良像素特性之電子器件200。固態成像裝置201可應用於其之電子裝置200不僅限於一攝影機，而是亦可應用於一成像裝置，諸如用於一行動器件(諸如一數位相機或一行動電話)之一攝影機模組。

熟習此項技術者應瞭解，可依據設計要求及其他因數來進行各種修改、組合、子組合及變更，只要其係在隨附申請專利範圍或其等效物之範疇內。

另外，本發明亦可組態如下。

(A01)

(成像元件：第一態樣)

一種成像元件，其包含

一光電轉換單元，其藉由堆疊一第一電極、一光電轉換層及一第二電極來形成，

其中該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，

該光電轉換單元係由N (其中N≧2)個光電轉換單元段形成，

該光電轉換層係由N個光電轉換層段形成，

該絕緣層係由N個絕緣層段形成，

該電荷儲存電極係由N個電荷儲存電極段形成，

一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、一第n絕緣層段及一第n光電轉換層段形成，

隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且

該絕緣層段之一厚度自一第一光電轉換單元段至一第N光電轉換單元段逐漸變化。

(A02)

(成像元件：第二態樣)

一種成像元件，其包含

一光電轉換單元，其藉由堆疊一第一電極、一光電轉換層及一第二電極來形成，

其中該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，

該光電轉換單元係由N (其中N≧2)個光電轉換單元段形成，

該光電轉換層係由N個光電轉換層段形成，

該絕緣層係由N個絕緣層段形成，

該電荷儲存電極係由N個電荷儲存電極段形成，

一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、一第n絕緣層段及一第n光電轉換層段形成，

隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且

該光電轉換層段之一厚度自一第一光電轉換單元段至一第N光電轉換單元段逐漸變化。

(A03)

(成像元件：第三態樣)

一種成像元件，其包含

一光電轉換單元，其藉由堆疊一第一電極、一光電轉換層及一第二電極來形成，

其中該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，

該光電轉換單元係由N (其中N≧2)個光電轉換單元段形成，

該光電轉換層係由N個光電轉換層段形成，

該絕緣層係由N個絕緣層段形成，

該電荷儲存電極係由N個電荷儲存電極段形成，

一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、一第n絕緣層段及一第n光電轉換層段形成，

隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且

形成相鄰光電轉換單元段中之絕緣層段之材料係不同的。

(A04)

(成像元件：第四態樣)

一種成像元件，其包含

一光電轉換單元，其藉由堆疊一第一電極、一光電轉換層及一第二電極來形成，

其中該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，

該光電轉換單元係由N (其中N≧2)個光電轉換單元段形成，

該光電轉換層係由N個光電轉換層段形成，

該絕緣層係由N個絕緣層段形成，

該電荷儲存電極係由安置成彼此間隔開之N個電荷儲存電極段形成，

一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、一第n絕緣層段及一第n光電轉換層段形成，

隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且

形成相鄰光電轉換單元段中之電荷儲存電極段之材料係不同的。

(A05)

(成像元件：第五態樣)

一種成像元件，其包含

一光電轉換單元，其藉由堆疊一第一電極、一光電轉換層及一第二電極來形成，

其中該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，

該光電轉換單元係由N (其中N≧2)個光電轉換單元段形成，

該光電轉換層係由N個光電轉換層段形成，

該絕緣層係由N個絕緣層段形成，

該電荷儲存電極係由安置成彼此間隔開之N個電荷儲存電極段形成，

一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、一第n絕緣層段及一第n光電轉換層段形成，

隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且

該電荷儲存電極段之一面積自一第一光電轉換單元段至一第N光電轉換單元段逐漸減小。

(A06)

(成像元件：第六態樣)

一種成像元件，其包含

一光電轉換單元，其藉由堆疊一第一電極、一光電轉換層及一第二電極來形成，

其中該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，

在其中將該電荷儲存電極、該絕緣層及該光電轉換層之一堆疊方向

界定為一Z方向且將遠離該第一電極之一方向界定為一X方向之一情況中，當沿一YZ虛擬平面切割其中堆疊該電荷儲存電極、該絕緣層及該光電轉換層之該堆疊部分時，一堆疊部分之一截面積依據與該第一電極之一距離而變動。

(B01)

如(A01)至(B01)中任一項之成像元件，其進一步包含一半導體基板，

其中該光電轉換單元安置於該半導體基板上方。

(B02)

如(A01)至(B01)中任一項之成像元件，其中該第一電極延伸於設置於該絕緣層處之一開口中且連接至該光電轉換層。

(B03)

如(A01)至(B01)中任一項之成像元件，其中該光電轉換層延伸於設置於該絕緣層處之一開口中且連接至該第一電極。

(B04)

如(B03)之成像元件，其中該第一電極之頂面之邊緣由該絕緣層覆蓋，且該第一電極曝露於該開口之底面上，

當將與該第一電極之頂面接觸之該絕緣層之表面界定為一第一表面且將與該電荷儲存電極對置之該光電轉換層之部分接觸之該絕緣層之表面界定為一第二表面時，該開口之一側表面具有自該第一表面朝向該第二表面延伸之一傾斜。

(B05)

如(B04)之成像元件，其中具有自該第一表面朝向該第二表面延伸之

一傾斜之一開口之一側表面定位於該電荷儲存電極側處。

(B06)

(第一電極及電荷儲存電極之一電位之控制)

如(A01)至(B05)中任一項之成像元件，其進一步包含設置於該半導體基板上且具有一驅動電路之一控制單元，

其中該第一電極及該電荷儲存電極連接至該驅動電路，

在一電荷儲存期中，自該驅動電路將一電位V_{11}施加至該第一電極且將一電位V_{12}施加至該電荷儲存電極，將電荷儲存於該光電轉換層中，

在一電荷轉移期中，自該驅動電路將一電位V_{21}施加至該第一電極且將一電位V_{22}施加至該電荷儲存電極，且由該控制單元透過該第一電極來讀取儲存於該光電轉換層中之電荷。

此處，當該第一電極之電位高於該第二電極之電位時，$V_{12} \geqq V_{11}$且$V_{22}<V_{21}$；當該第一電極之電位低於該第二電極之電位時，$V_{12} \leqq V_{11}$且$V_{22}>V_{21}$。

(B07)

(充放電電極)

如(A01)至(B06)中任一項之成像元件，其進一步包含連接至該光電轉換層且安置成與該第一電極及該電荷儲存電極間隔開之一充放電電極。

(B08)

如(B07)之成像元件，其中該充放電電極經安置以包圍該第一電極及該電荷儲存電極。

(B09)

如(B07)或(B08)之成像元件，其中該光電轉換層延伸於設置於該絕

緣層上之第二開口中且連接至該充放電電極，該充放電電極之頂面之邊緣由該絕緣層覆蓋，且該充放電電極曝露於該第二開口之底面上，

當將與該充放電電極之頂面接觸之該絕緣層之表面界定為一第三表面且將與該電荷儲存電極對置之該光電轉換層之部分接觸之該絕緣層之表面界定為一第二表面時，該第二開口之一側表面具有自該第三表面朝向該第二表面延伸之一傾斜。

(B10)

(第一電極、電荷儲存電極及充放電電極之一電位之控制)

如(B07)至(B09)中任一項之成像元件，其進一步包含設置於該半導體基板上且具有一驅動電路之一控制單元，

其中該第一電極、該電荷儲存電極及該充放電電極連接至該驅動電路，

在一電荷儲存期中，自該驅動電路將一電位V_{21}施加至該第一電極，將一電位V_{12}施加至該電荷儲存電極，且將一電位V_{14}施加至該充放電電極，將電荷儲存於該光電轉換層中，

在一電荷轉移期中，將一電位V_{21}施加至該第一電極，將一電位V_{22}自該驅動電路施加至該電荷儲存電極，且將一電位V_{24}自該驅動電路施加至該充放電電極，且由該控制單元經由該第一電極來讀取儲存於該光電轉換層中之電荷。

此處，在其中該第一電極之電位高於該第二電極之電位之一情況中，$V_{14}>V_{11}$且$V_{24}<V_{21}$；在其中該第一電極之電位低於該第二電極之電位之一情況中，$V_{14}<V_{11}$且$V_{24}>V_{21}$。

(B11)

如(A01)至(B10)中任一項之成像元件，其中在其中該第一電極之電位高於該第二電極之電位之一情況中，在一電荷轉移期中，施加至定位成最靠近該第一電極之電荷儲存電極段之一電位高於施加至定位成最遠離該第一電極之電荷儲存電極段之一電位，且在其中該第一電極之電位低於該第二電極之電位之一情況中，在該電荷轉移期中，施加至定位成最靠近該第一電極之電荷儲存電極段之一電位低於施加至定位成最遠離該第一電極之電荷儲存電極段之一電位。

(B12)

如(A01)至(B11)中任一項之成像元件，其中形成一控制單元之至少一浮動擴散層及一放大電晶體具有該半導體基板，且該第一電極連接至該浮動擴散層及該放大電晶體之一閘極區段。

(B13)

如(B12)之成像元件，其中該半導體基板進一步具有形成一控制單元之一重設電晶體及一選擇電晶體，該浮動擴散層連接至該重設電晶體之一側之一源極/汲極區域，且該放大電晶體之一側之源極/汲極區域連接至該選擇電晶體之一側之源極/汲極區域，且該選擇電晶體之另一側之源極/汲極區域連接至一信號線。

(B14)

如(A01)至(B13)中任一項之成像元件，其中該電荷儲存電極之大小大於該第一電極之大小。

(B15)

如(A01)至(B14)中任一項之成像元件，其中光自該第二電極側進入且一遮光層形成於與該第二電極隔開之光入射側上。

(B16)

如(A01)至(B14)中任一項之成像元件，其中光自該第二電極側入射且無光入射於該第一電極上。

(B17)

如(B16)之成像元件，其中一遮光層形成於該第一電極上方，該遮光層係與該第二電極隔開之一光入射側。

(B18)

如(B16)之成像元件，其中一晶片上微透鏡設置於該電荷儲存電極及該第二電極上方，且入射於該晶片上微透鏡上之光被收集至該電荷儲存電極。

(C01)

(堆疊式成像元件)

一種堆疊式成像元件，其包含至少一個如(A01)至(B18)中任一項之成像元件。

(D01)

(固態成像裝置：第一態樣)

一種固態成像裝置，其包含

一光電轉換單元，其藉由堆疊一第一電極、一光電轉換層及一第二電極來形成，

其中該光電轉換單元進一步包含複數個成像元件，該複數個成像元件之各者包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，

一成像元件區塊係由複數個該成像元件形成，且

該第一電極由形成該成像元件區塊之複數個該成像元件共用。

(D02)

(固態成像裝置：第二態樣)

一種固態成像裝置，其包含

複數個如(A01)至(B17)中任一項之成像元件，

其中一成像元件區塊係由複數個該成像元件形成，且

該第一電極由形成該成像元件區塊之複數個該成像元件共用。

(D03)

如(D01)或(D02)之固態成像裝置，其中一轉移控制電極安置於形成該成像元件區塊之複數個該成像元件之間。

(D04)

如(D01)至(D03)中任一項之固態成像裝置，其中一個晶片上微透鏡安置於一個成像元件上方。

(D05)

如(D01)至(D04)中任一項之固態成像裝置，其中該成像元件區塊係由兩個成像元件形成，且

一晶片上微透鏡安置於該成像元件區塊上方。

(D06)

如(D01)至(D05)中任一項之固態成像裝置，其中對複數個該成像元件提供一個浮動擴散層。

(D07)

如(D01)至(D06)中任一項之固態成像裝置，其中該第一電極安置成相鄰於各成像元件之該電荷儲存電極。

(D08)

如(D01)至(D07)中任一項之固態成像裝置，其中該第一電極安置成相鄰於複數個該成像元件之該等電荷儲存電極之一部分且安置成不相鄰於複數個該成像元件之剩餘電荷儲存電極。

(D09)

如(D08)之固態成像裝置，其中形成該成像元件之電荷儲存電極與形成該成像元件之電荷儲存電極之間的一距離長於該第一電極與相鄰於該第一電極之成像元件中之電荷儲存電極之間的一距離。

(E01)

(固態成像裝置：第三態樣)

一種固態成像裝置，其包含

複數個如(A01)至(A06)中任一項之成像元件。

(E02)

(固態成像裝置：第四態樣)

一種固態成像裝置，其包含

複數個如(C01)之堆疊式成像元件。

(F01)

(驅動固態成像裝置之方法)

一種驅動一固態成像裝置之方法，該固態成像裝置包含複數個成像元件，其中該成像元件包含藉由堆疊一第一電極、一光電轉換層及一第二電極所形成之一光電轉換單元，且該光電轉換單元進一步包含安置成與該第一電極間隔開且安置成經由一絕緣層與該光電轉換層對置之一電荷儲存電極，且該成像元件具有其中光自該第二電極側進入且光不進入該第一電

極之一結構，

該方法重複以下各程序：在所有該等成像元件中，將該第一電極中之電荷放電至一系統外且同時將電荷累積於該光電轉換層中，其後，在所有該等成像元件中，將儲存於該光電轉換層中之電荷同時轉移至該第一電極，且在完成轉移之後，循序讀出轉移至各成像元件中之該第一電極之電荷。

(G01)

一種成像元件，其包含一光電轉換單元，該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層，其包含N個絕緣層段，其中N大於或等於2；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，其中該光電轉換單元包含N個光電轉換單元段，一第n (其中n=1、2、3……N)光電轉換單元段包含該電荷儲存電極、一第n絕緣層段及該光電轉換層，隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且一第一光電轉換單元段中之絕緣層段之一厚度不同於一第N光電轉換單元段中之絕緣層段之一厚度。

(G02)

一種成像裝置，其包含複數個如(G01)之成像元件。

(G03)

一種堆疊式成像元件，其包含至少一個如(G01)之成像元件。

(G04)

一種成像裝置，其包含複數個如(G03)之堆疊式成像元件。

(G05)

一種成像元件，其包含一光電轉換單元，該光電轉換單元包含：一第一電極；一光電轉換層，其包含N個光電轉換單元段，其中N大於或等於2；一第二電極；一絕緣層；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，其中該光電轉換單元包含N個光電轉換單元段，一第n (其中n=1、2、3……N)光電轉換單元段係由該電荷儲存電極、一第n光電轉換層段及該絕緣層形成，隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且一第一光電轉換單元段中之光電轉換層段之一厚度不同於一第N光電轉換單元段中之光電轉換層段之一厚度。

(G06)

一種成像元件，其包含一光電轉換單元，該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層，其包含N個絕緣層段，其中N大於或等於2；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，其中該光電轉換單元包含N個光電轉換單元段，一第n (其中n=1、2、3……N)光電轉換單元段係由該電荷儲存電極、一第n絕緣層段及該光電轉換層段形成，隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且形成相鄰光電轉換單元段中之絕緣層段之材料係不同的。

(G07)

一種成像元件，其包含一光電轉換單元，該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，其中該電荷儲存電極包含彼此間隔開之N個電荷儲存段，

N大於或等於2，該光電轉換單元包含N個光電轉換單元段，一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、該絕緣層及該光電轉換層段形成，隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且形成相鄰光電轉換單元段中之電荷儲存電極段之材料係不同的。

(G08)

一種成像元件，其包含一光電轉換單元，該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，其中該電荷儲存電極包含N個電荷儲存段，N大於或等於2，該光電轉換單元包含N個光電轉換單元段，一第n (其中n=1、2、3……N)光電轉換單元段係由一第n電荷儲存電極段、該絕緣層及該光電轉換層形成，隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且一第一光電轉換單元段中之電荷儲存電極段之一面積不同於一第N光電轉換單元段中之電荷儲存電極段之一面積。

(G09)

如(G08)之成像元件，其中在一平面圖中，該第一光電轉換單元段中之該電荷儲存電極段之該面積大於該第N光電轉換單元段中之該電荷儲存電極段之該面積。

(G10)

如(G10)之成像元件，其中在一平面圖中，該第一光電轉換單元段中之該電荷儲存電極段之沿一第一方向之一第一尺寸大於該第N光電轉換單元段中之該電荷儲存電極段之沿該第一方向之一第一尺寸，且其中在該平

面圖中，該第一光電轉換單元段中之該電荷儲存電極段之沿一第二方向之一第二尺寸小於該第N光電轉換單元段中之該電荷儲存電極段之沿該第二方向之一第二尺寸。

(G11)

如(G08)之成像元件，其中在一平面圖中，該第一光電轉換單元段中之電荷儲存段之至少三個邊緣相鄰於該第N光電轉換單元段中之電荷儲存電極段之對應邊緣。

(G12)

如(G08)之成像元件，其中該電荷儲存電極包含一共同部分，且其中至少一光電轉換單元段包含沿垂直於n增大之一方向之一方向彼此間隔開之複數個電荷儲存電極部分。

(G13)

一種成像元件，其包含一光電轉換單元，該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層通孔之間，其中在其中將該電荷儲存電極、該絕緣層及該光電轉換層之一堆疊方向界定為一Z方向且將遠離該第一電極之一方向界定為一X方向之一情況中，包含該電荷儲存電極、該絕緣層及該光電轉換層之一堆疊部分在一YZ虛擬平面中之一截面積基於與該第一電極之一距離而變動。

(G14)

一種成像裝置，其包含一光電轉換單元，該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層；及複數個成像元件，

其各者包含一電荷儲存電極，該電荷儲存電極與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，其中一成像元件區塊包含該複數個成像元件且該第一電極由該成像元件區塊之該複數個成像元件共用。

(G15)

如(G14)之成像裝置，其中該複數個成像元件之各成像元件包含一光電轉換單元，該光電轉換單元包含：一第一電極；一光電轉換層；一第二電極；一絕緣層，其包含N個絕緣層段，其中N大於或等於2；及一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，其中該光電轉換單元包含N個光電轉換單元段，一第n (其中n=1、2、3……N)光電轉換單元段包含該電荷儲存電極、一第n絕緣層段及該光電轉換層，隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，且一第一光電轉換單元段中之絕緣層段之一厚度不同於一第N光電轉換單元段中之絕緣層段之一厚度。

(G16)

如(G14)之成像裝置，其中一轉移控制電極安置於形成該成像元件區塊之該複數個成像元件之間。

(G17)

如(G01)至(G16)中任一項之成像裝置，其中一個晶片上微透鏡安置於一個成像元件上方。

(G18)

如(G14)之成像裝置，其中該成像元件區塊係由兩個成像元件形成且一個晶片上微透鏡安置於該成像元件區塊上方。

(G19)

如(G14)之成像裝置，其進一步包含複數個成像元件區塊之一第一成像元件區塊及該複數個成像元件區塊之一第二成像元件區塊，其中在一平面圖中，該第一成像元件區塊之一第一成像元件相鄰於該第二成像元件區塊之一第一成像元件。

(G20)

如(G14)之成像裝置，其進一步包含：該複數個成像元件區塊之一第一成像元件區塊；該複數個成像元件區塊之一第二成像元件區塊；及一轉移控制電極，其安置於該第一成像元件區塊與該第二成像元件區塊之間。

(G21)

如(G14)之成像裝置，其進一步包含該複數個成像元件區塊之一第一成像元件區塊及該複數個成像元件區塊之一第二成像元件區塊，其中在一平面圖中，該第一成像元件區塊之一第一成像元件相鄰於該第一成像元件區塊之一第二成像元件，在該平面圖中，該第二成像元件區塊之一第一成像元件相鄰於該第二成像元件區塊之一第二成像元件，且該第一成像元件區塊之該第二成像元件相鄰於該第二成像元件區塊之該第一成像元件。

(G22)

如(G21)之成像裝置，其中在該平面圖中，該第一電極位於該第一成像元件區塊之該第一成像元件與該第一成像元件區塊之一第三成像元件之間的對角線上。

(G23)

如(G21)之成像裝置，其進一步包含安置於該第一成像元件區塊之該第二成像元件與該第二成像元件區塊之該第一成像元件之間的一轉移控制

電極。

【符號說明】

10_1:光電轉換單元段

10_2:光電轉換單元段

10_3:光電轉換單元段

11:第一電極

11':第一電極

12:電荷儲存電極

12_1:電荷儲存電極段

12_2:電荷儲存電極段

12_3:電荷儲存電極段

12':電荷儲存電極

13':轉移控制電極

13'A_1:轉移控制電極

13'A_2:轉移控制電極

13'A_3:轉移控制電極

13'B_1:轉移控制電極

13'B_2:轉移控制電極

13'B_3:轉移控制電極

13'C:轉移控制電極

14:充放電電極

15:光電轉換層

15_1:光電轉換單元段

15_2:光電轉換單元段

15_3:光電轉換單元段

15A:下半導體層

15B:上光電轉換層

16:第二電極

41:n型半導體區域

42:p^+層

43:n型半導體區域

44:p^+層

45:閘極部分/閘極區段

45C:區域/浮動擴散層

46:閘極區段

46A:轉移通道

46C:區域/浮動擴散層

51:閘極區段

51A:通道形成區域

51B:源極/汲極區域

51C:源極/汲極區域

52:閘極區段

52A:通道形成區域

52B:源極/汲極區域

52C:源極/汲極區域

53:閘極區段

53A:通道形成區域

53B:源極/汲極區域

53C:源極/汲極區域

61:接觸孔部分

62:佈線層

63:襯墊部分

64:襯墊部分

64_1:襯墊部分

64_2:襯墊部分

64_3:襯墊部分

65:連接孔

66:連接孔

67:連接部分

69:連接部分

70:半導體基板

70A:第一表面/前表面

70B:後表面

71:元件分離區域

72:氧化膜

73:p^+層

74:HfO_2膜

75:絕緣膜

76:層間絕緣層

77:層間絕緣層

78:層間絕緣層

81:層間絕緣層

82:絕緣層

82_1:絕緣層段

82_2:絕緣層段

82_3:絕緣層段

82a:第一表面

82b:第二表面

82c:第三表面

83:保護層

84:開口

84A:開口

84B:開口

84C:開口

85:第二開口

85A:第二開口

90:晶片上微透鏡

90:晶片上微透鏡

92:遮光層

100:固態成像裝置

101:堆疊式成像元件

111:成像區域

112:垂直驅動電路

113:行信號處理電路

114:水平驅動電路

115:輸出電路

116:驅動控制電路

117:信號線

118:水平信號線

121:電荷儲存電極

122:電荷儲存電極

123:電荷儲存電極

200:電子器件

201:固態成像裝置

210:光學透鏡

211:快門器件

212:驅動電路

213:信號處理電路

310:第一成像元件

311:第一光電轉換單元/第一電極

315:光電轉換層

316:第二電極

317:閘極區段

318:閘極區段

320:第二成像元件

321:第二光電轉換單元

322:閘極區段

330:第三成像元件

331:第三光電轉換單元

332:閘極區段

361:接觸孔部分

362:佈線層

370:半導體基板

371:元件分離區域

372:氧化膜

376:層間絕緣層

381:層間絕緣層

383:保護層

390:晶片上微透鏡

FD_1:第一浮動擴散層

FD_2:第二浮動擴散層

FD_3:第三浮動擴散層

RST_1:重設線

RST_2:重設線

RST_3:重設線

SEL_1:選擇線

SEL_2:選擇線

SEL_3:選擇線

TG_2:轉移閘極線

TG_3:轉移閘極線

$TR1_{amp}$:放大電晶體

$TR1_{rst}$:重設電晶體

$TR1_{sel}$:選擇電晶體

$TR2_{amp}$:放大電晶體

$TR2_{rst}$:重設電晶體

$TR2_{sel}$:選擇電晶體

$TR2_{trs}$:轉移電晶體

$TR3_{amp}$:放大電晶體

$TR3_{rst}$:重設電晶體

$TR3_{SEL}$:選擇電晶體

$TR3_{trs}$:轉移電晶體

V_{DD}:電源供應器

V_{OA}:佈線

V_{OU}:佈線

VSL_1:信號線

VSL_2:信號線

VSL_3:信號線

【發明申請專利範圍】

【請求項1】

一種成像元件，其包括

一光電轉換單元，其包含：

一第一電極，

一光電轉換層，

一第二電極，

一絕緣層，其包含N個絕緣層段，其中N大於或等於2，及

一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，

其中

該光電轉換單元包含N個光電轉換單元段，

一第n (其中n=1、2、3……N)光電轉換單元段包含該電荷儲存電極、一第n絕緣層段及該光電轉換層，

隨著n之一值增大，該第n光電轉換單元段定位成更遠離該第一電極，

一第一光電轉換單元段中之絕緣層段之一厚度不同於一第N光電轉換單元段中之絕緣層段之一厚度，

該絕緣層之一部分在一平面圖中係介於該第一電極與該電荷儲存電極之間。

【請求項2】

一種成像裝置，其包括：

如請求項1之複數個成像元件。

【請求項3】

一種堆疊式成像元件，其包括如請求項1之至少一個成像元件。

【請求項4】

一種成像裝置，其包括：

如請求項3之複數個堆疊式成像元件。

【請求項5】

一種成像元件，其包括

一光電轉換單元，其包含：

一第一電極，

一光電轉換層，

一第二電極，

一絕緣層，及

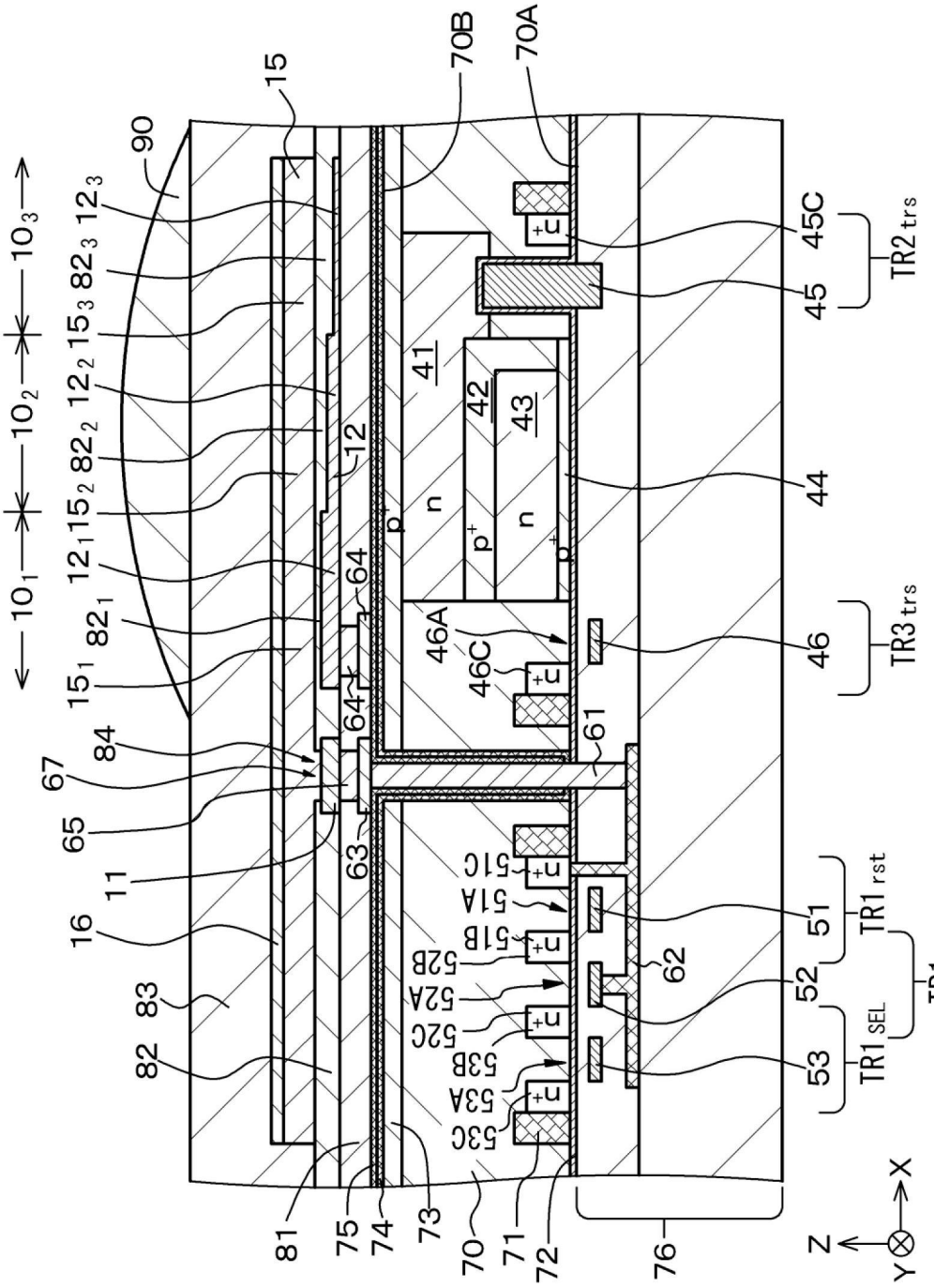
一電荷儲存電極，其與該第一電極間隔開且經安置使得該絕緣層位於該電荷儲存電極與該光電轉換層之間，其中該第一電極和該電荷儲存電極係在相同層級上，

其中在界定該電荷存儲電極、該絕緣層及該光電轉換層之一堆疊方向為一Z方向且界定遠離該第一電極之一方向為一X方向之情況下，在一YZ虛擬平面中包含該電荷存儲電極、該絕緣層及該光電轉換層之一堆疊部分之一截面積基於與該第一電極之一距離而變動。

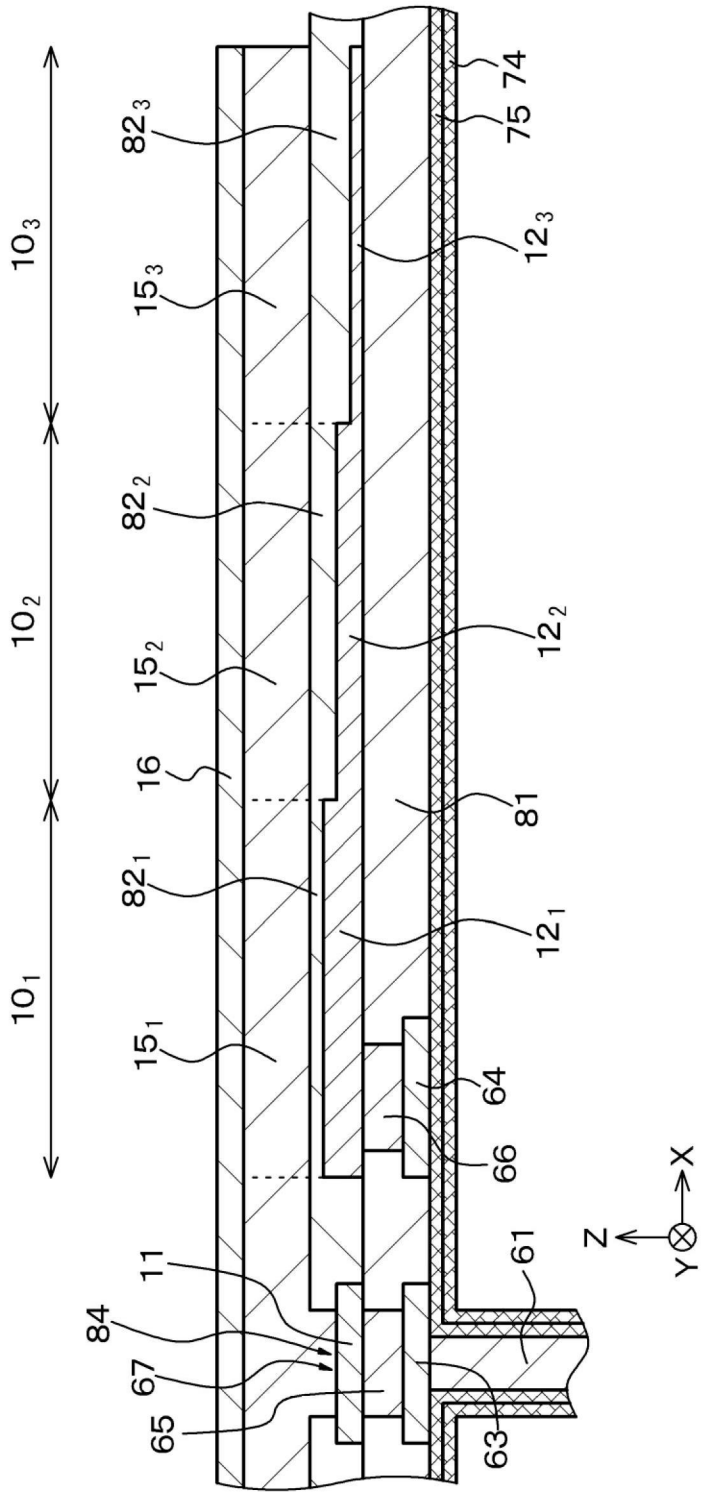
【請求項6】

如請求項5之成像元件，其中在該YZ虛擬平面中之該堆疊部分之該截面積隨著遠離該第一電極而變小。

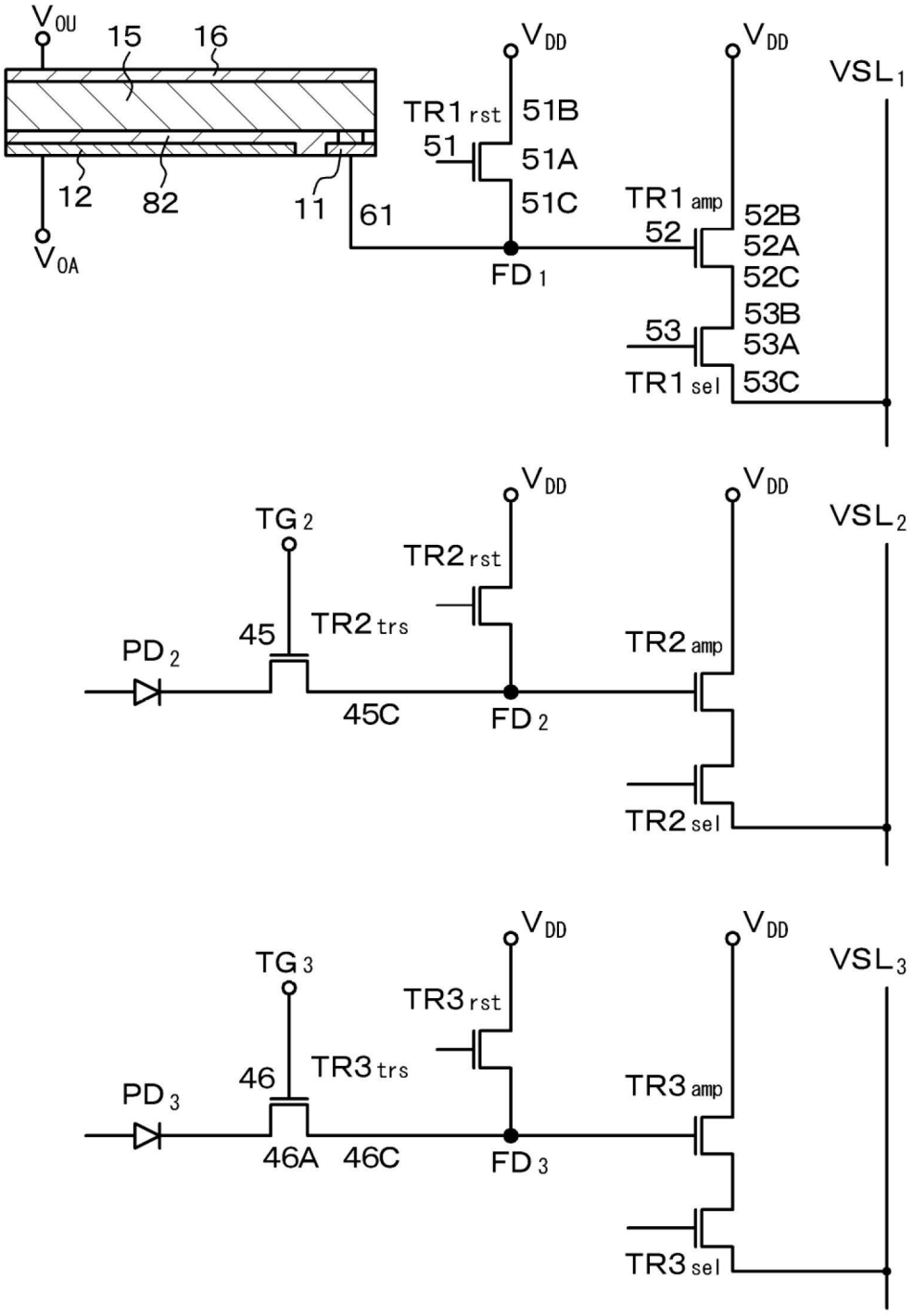
【發明圖式】


10₁
10₂
10₃
90
15
70B
70A
12₃
82₃
15₃
12₂
82₂
15₂
12₁
82₁
15₁
84
67
65
11
16
83
82
81
75
74
73
70
71
72
76
12
64
63
41
42
43
44
45
45C
46
46A
46C
61
62
51
51C
51A
51B
52
52B
52A
52C
53
53B
53A
53C
TR2trs
TR3trs
TR1rst
TR1amp
TR1SEL
Z
X
Y

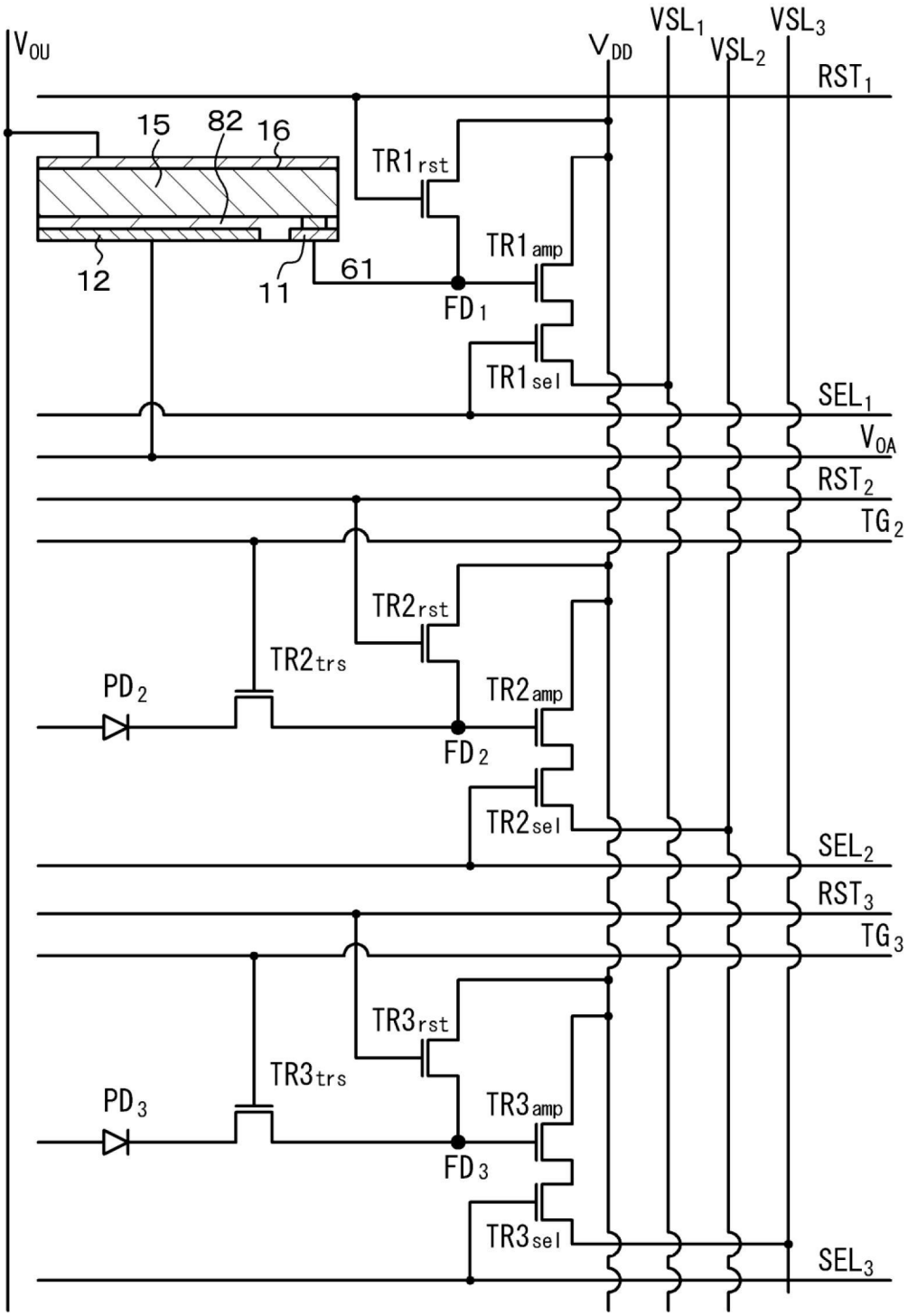
【圖1】


10 3
10 2
10 1
82 3
15 3
82 2
15 2
16
82 1
15 1
11
84
67
65
74
75
12 3
12 2
81
12 1
64
66
61
63
Z
X
Y

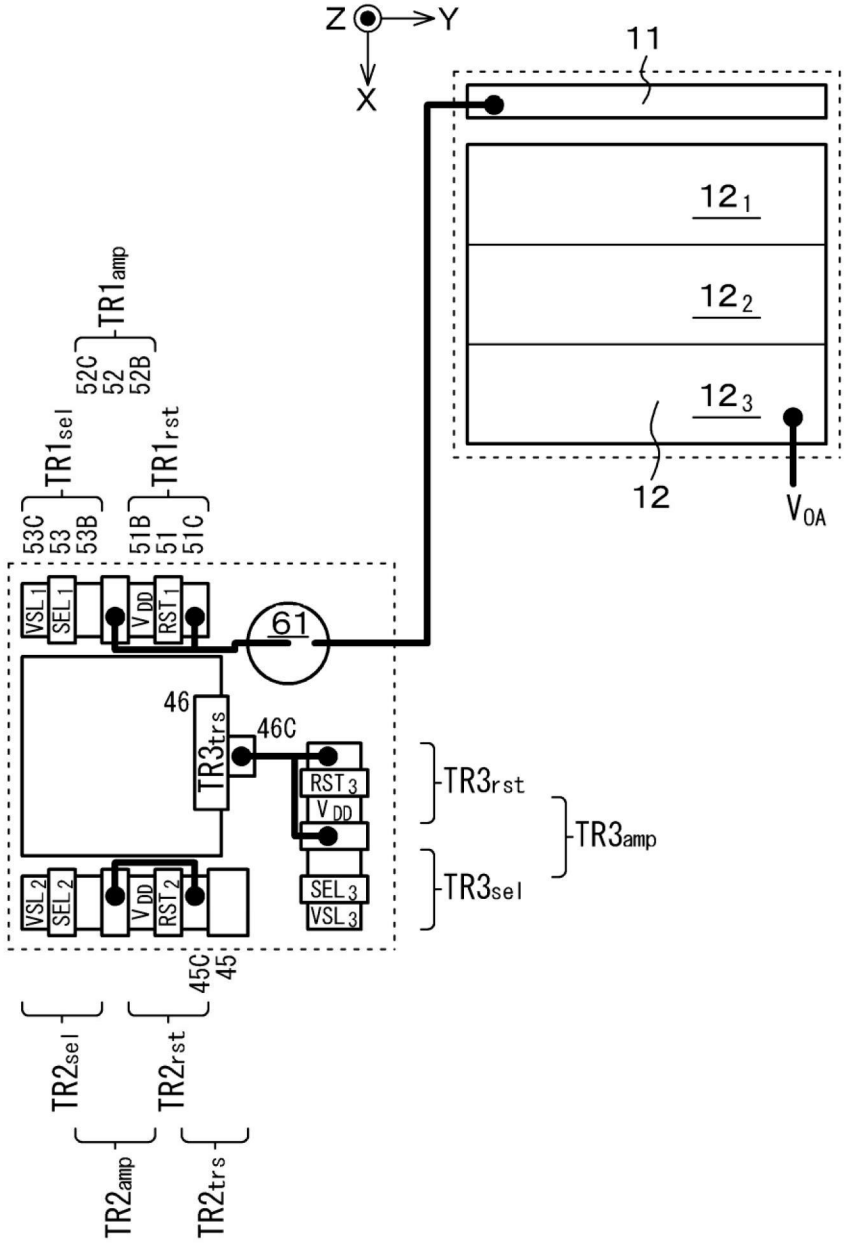
【圖2】


VOU
15
16
VDD
VDD
VSL1
TR1rst
51B
51
51A
51C
TR1amp
52B
52
52A
52C
53B
53
53A
53C
TR1sel
12
82
11
61
VOA
FD1
TG2
VDD
VDD
VSL2
TR2rst
45
TR2trs
TR2amp
PD2
45C
FD2
TR2sel
TG3
VDD
VDD
VSL3
TR3rst
46
TR3trs
TR3amp
PD3
46A
46C
FD3
TR3sel

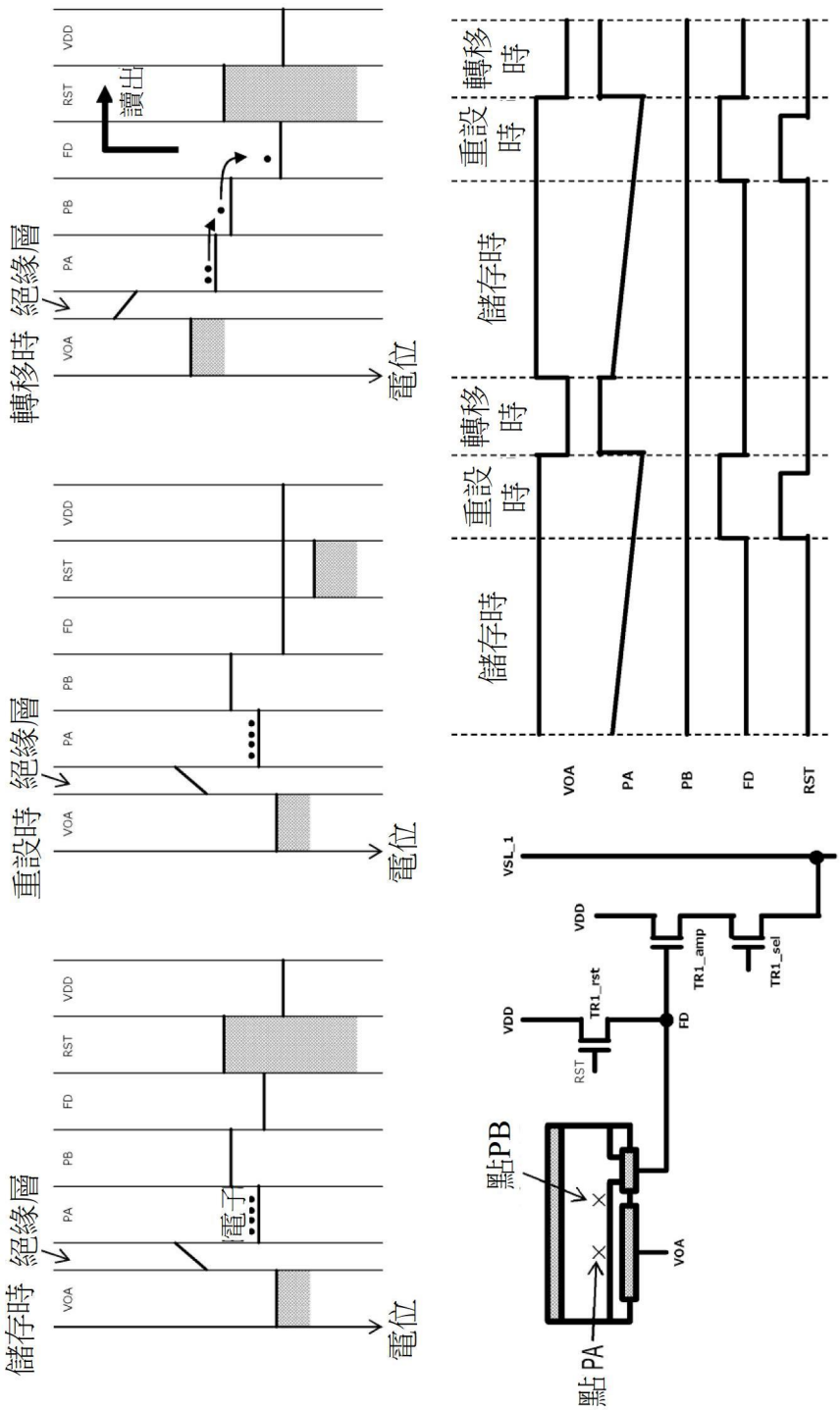
【圖3】


VOU
VDD
VSL1
VSL2
VSL3
RST1
15
82
16
TR1rst
TR1amp
12
11
61
FD1
TR1sel
SEL1
VOA
RST2
TG2
TR2rst
TR2trs
PD2
TR2amp
FD2
TR2sel
SEL2
RST3
TG3
TR3rst
TR3trs
PD3
TR3amp
FD3
TR3sel
SEL3

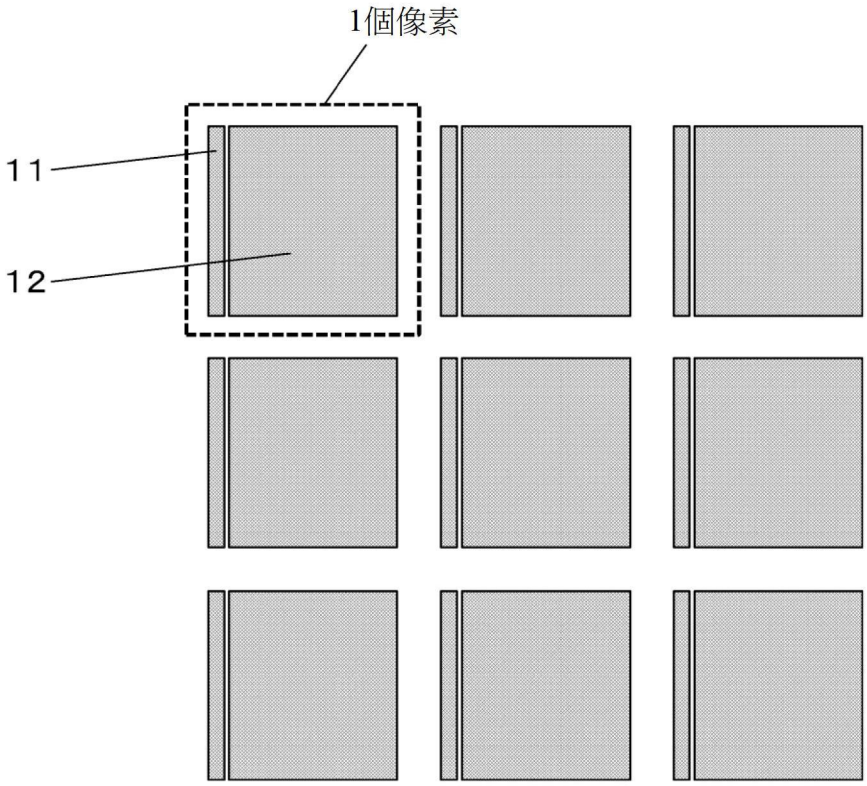
【圖4】


Z
Y
X
11
12₁
12₂
12₃
12
V_OA
TR1amp
52C
52
52B
TR1sel
TR1rst
53C
53
53B
51B
51
51C
VSL1
SEL1
VDD
RST1
61
46
TR3trs
46C
RST3
VDD
TR3rst
TR3amp
TR3sel
SEL3
VSL3
VSL2
SEL2
VDD
RST2
45C
45
TR2sel
TR2rst
TR2amp
TR2trs

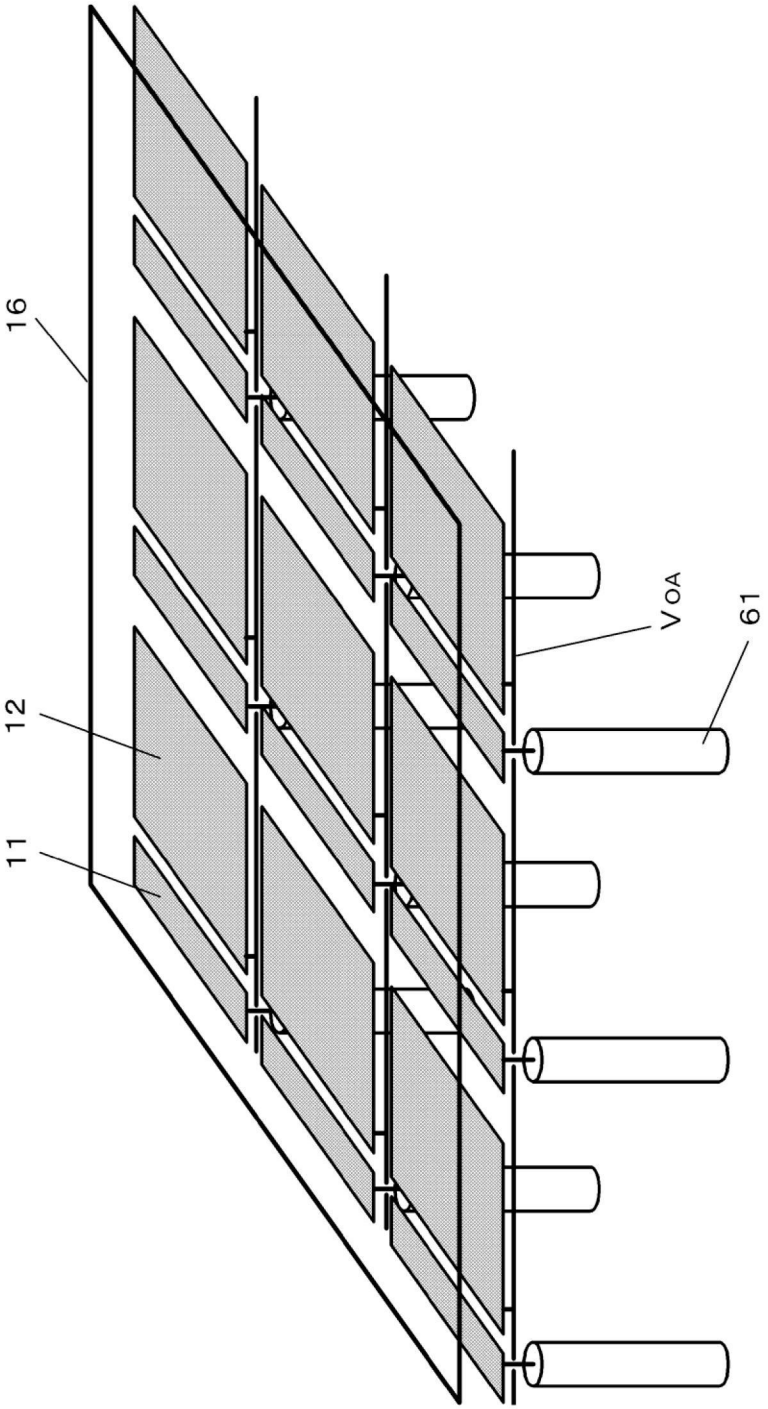
【圖5】


儲存時
絕緣層
VOA
PA
PB
FD
RST
VDD
電子
電位
重設時
絕緣層
VOA
PA
PB
FD
RST
VDD
電位
轉移時
絕緣層
VOA
PA
PB
FD
RST
VDD
讀出
電位
儲存時
重設時
轉移時
儲存時
重設時
轉移時
VOA
PA
PB
FD
RST
VSL_1
VDD
TR1_amp
TR1_sel
VDD
TR1_rst
RST
FD
點PB
VOA
點PA

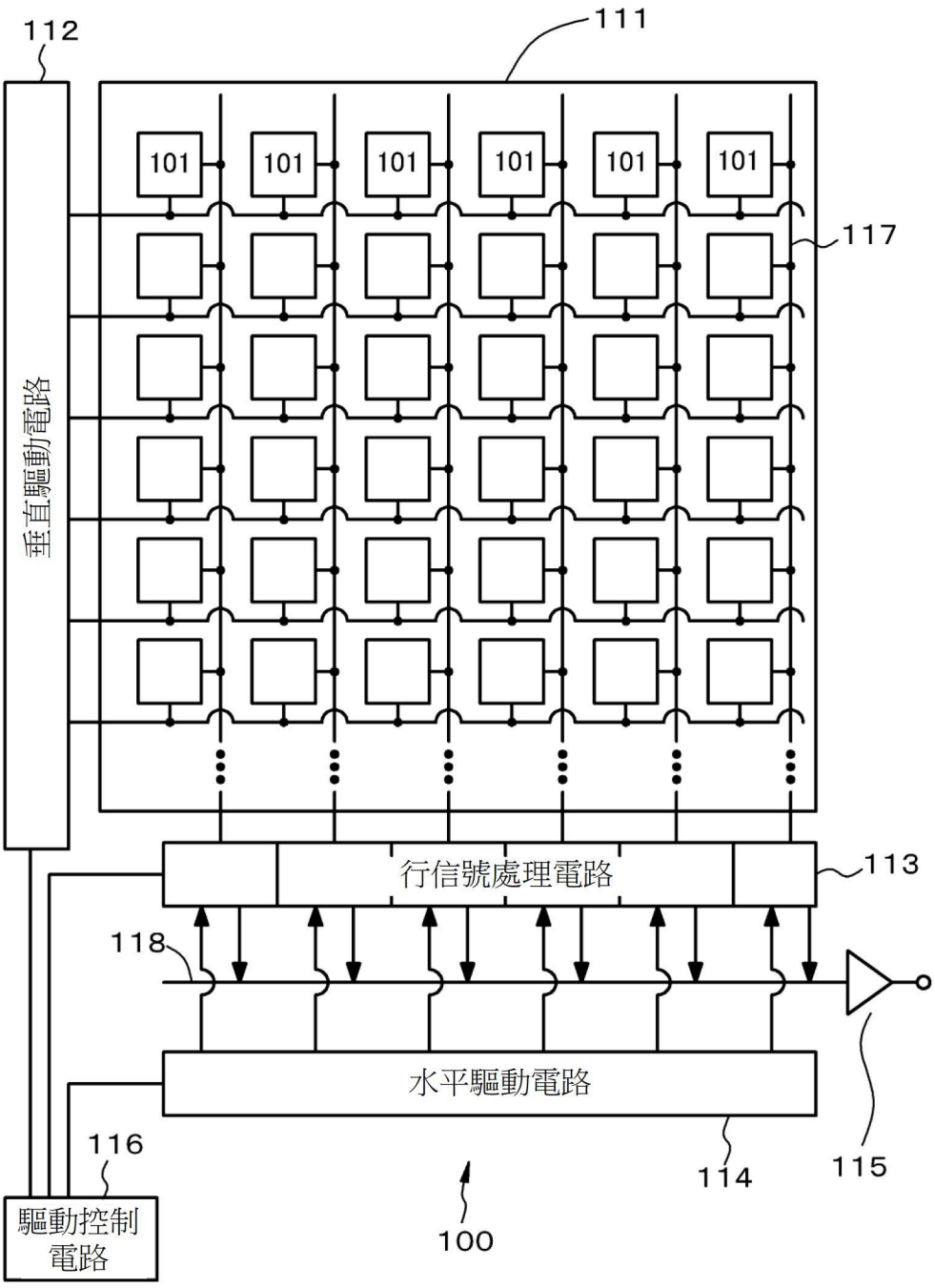
【圖6】



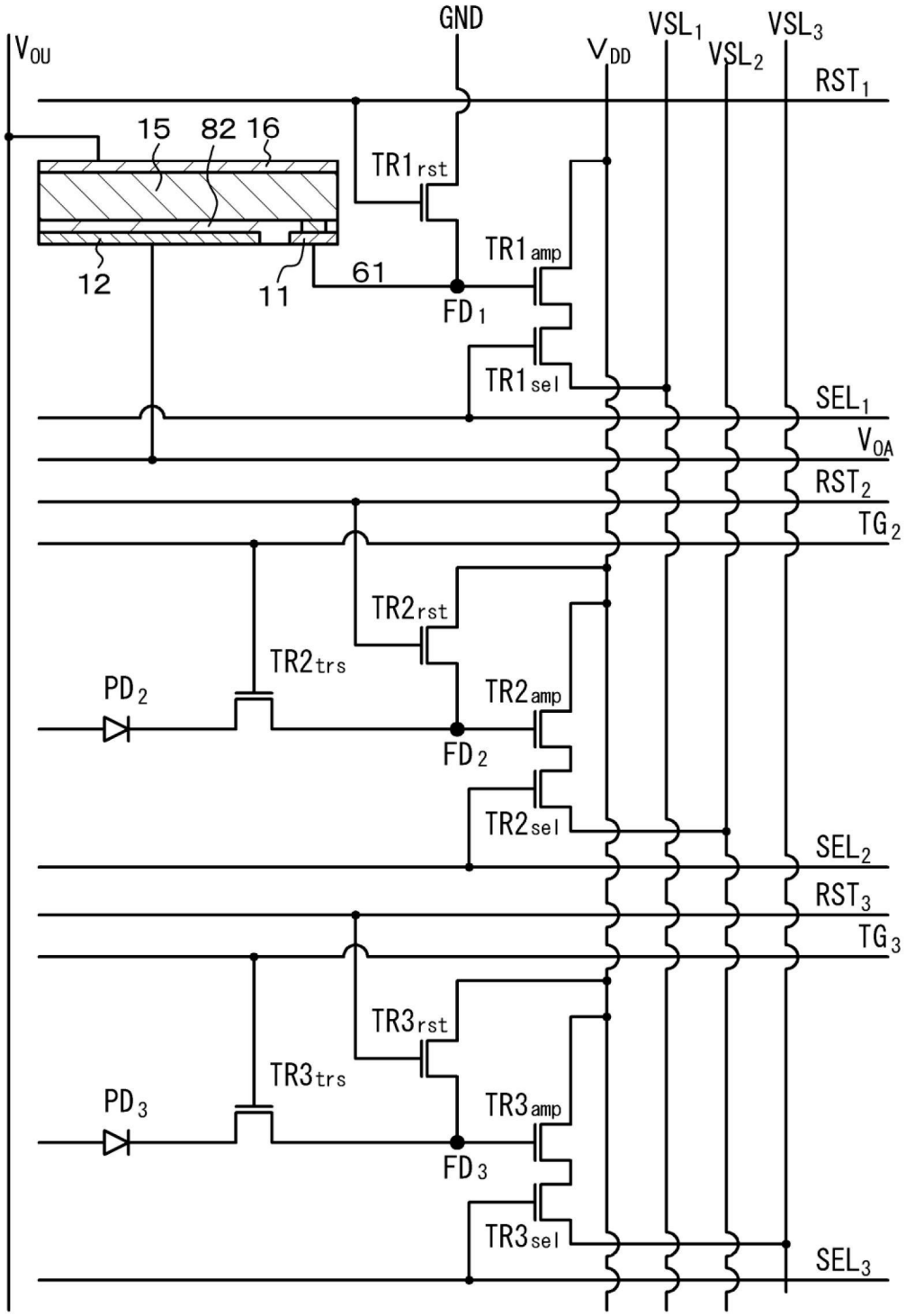
【圖7】



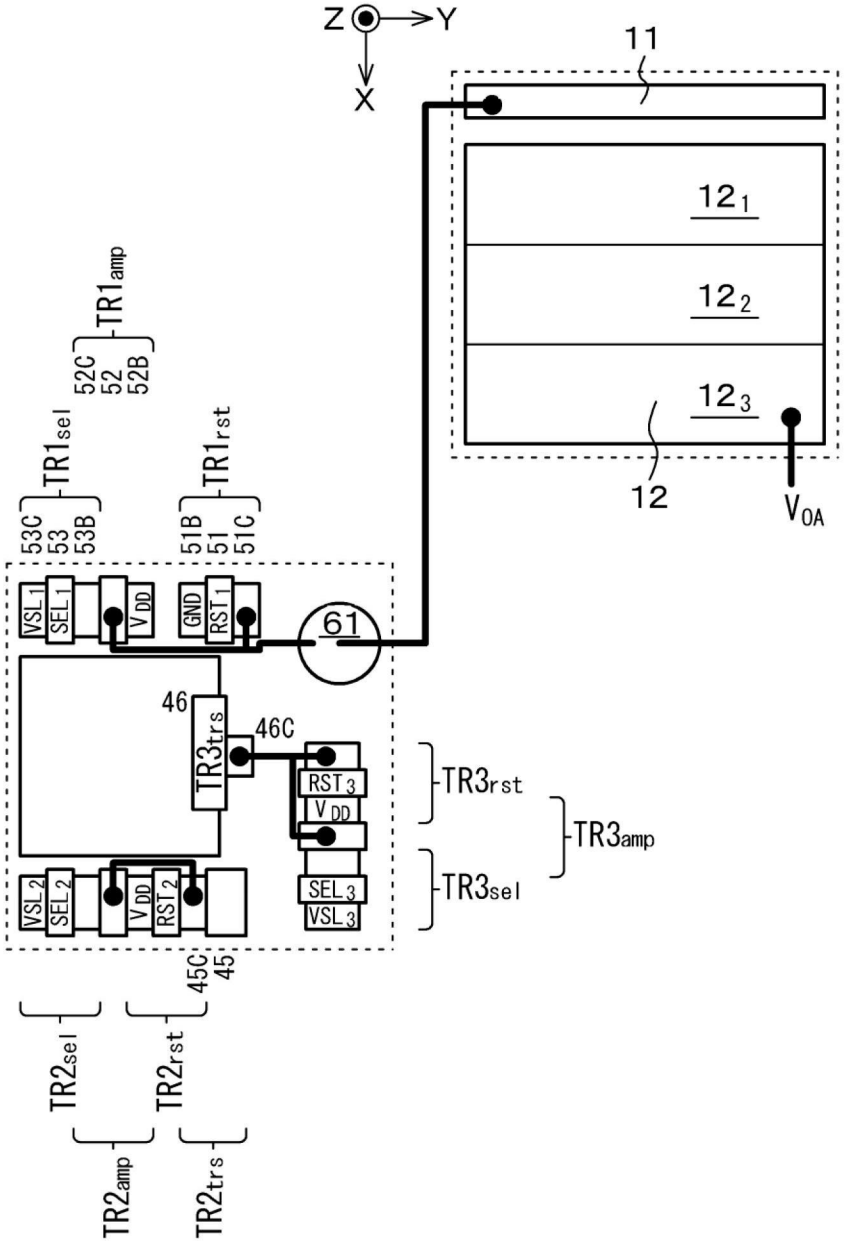
【圖8】


112
111
101
101
101
101
101
101
117
垂直驅動電路
行信號處理電路
113
118
水平驅動電路
116
114
115
驅動控制
電路
100

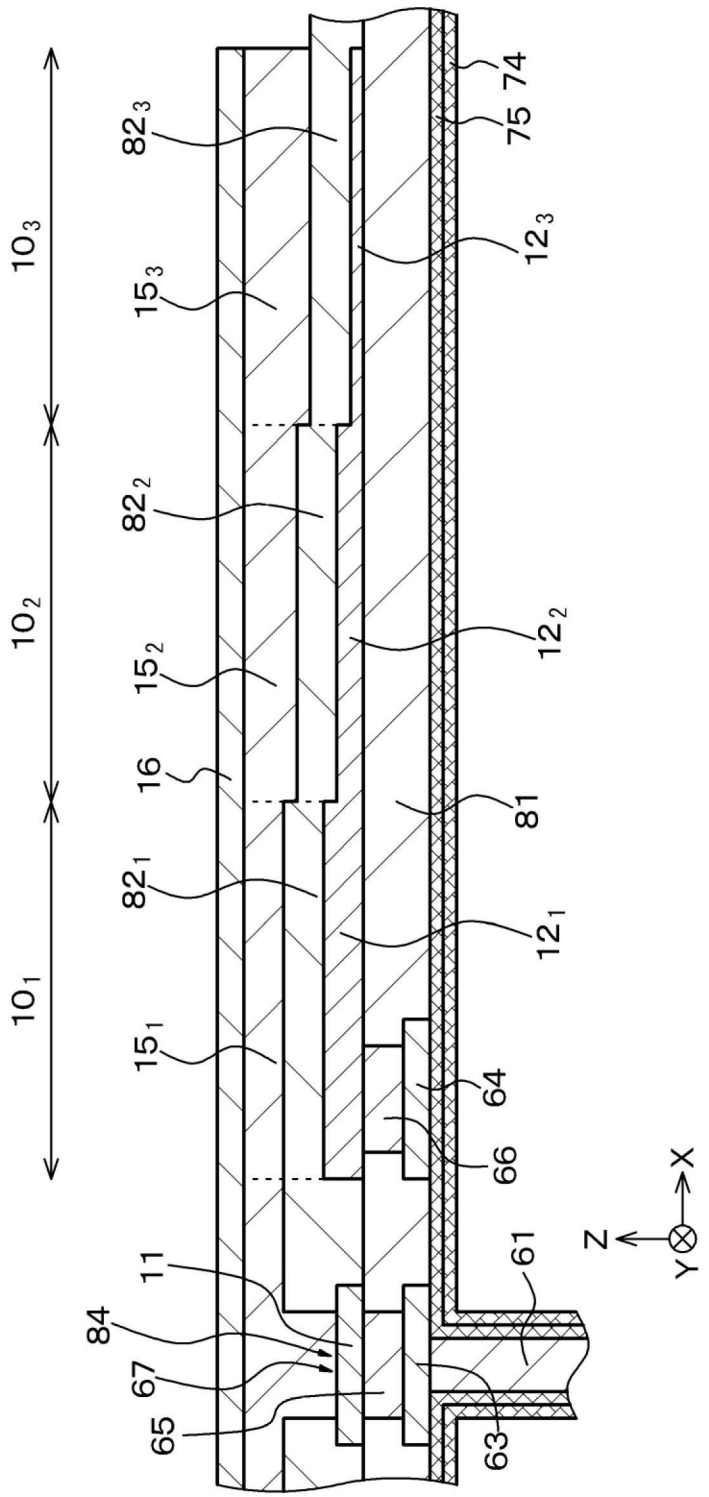
【圖9】


GND
VOU
VDD
VSL1
VSL2
VSL3
RST1
15
82
16
TR1rst
TR1amp
12
11
61
FD1
TR1sel
SEL1
VOA
RST2
TG2
TR2rst
TR2trs
PD2
TR2amp
FD2
TR2sel
SEL2
RST3
TG3
TR3rst
TR3trs
PD3
TR3amp
FD3
TR3sel
SEL3

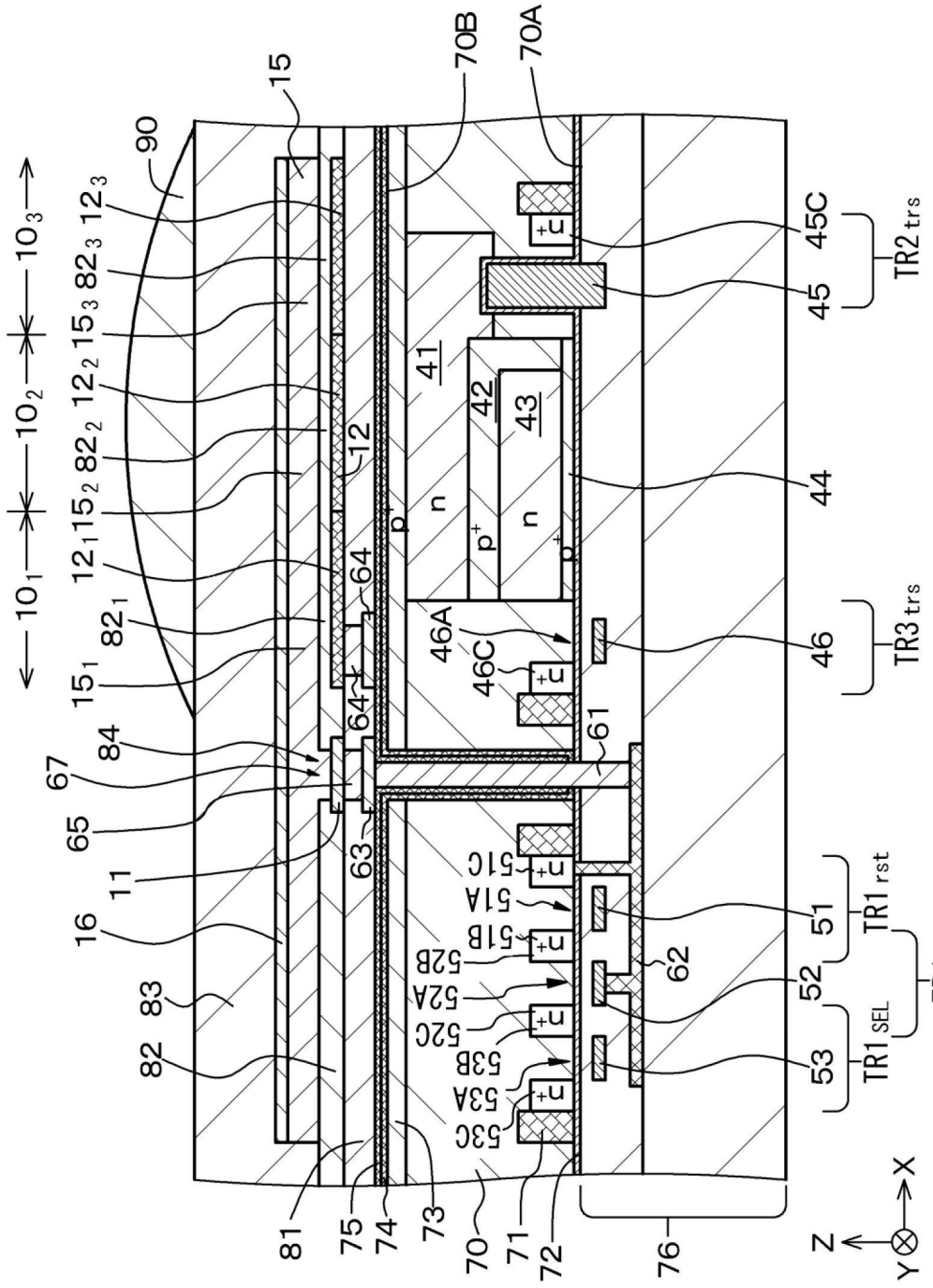
【圖10】


Z
Y
X
11
12₁
12₂
12₃
12
V_OA
TR1amp
52C
52
52B
TR1sel
TR1rst
53C
53
53B
51B
51
51C
VSL1
SEL1
VDD
GND
RST1
61
46
TR3trs
46C
RST3
VDD
TR3rst
TR3amp
TR3sel
VSL2
SEL2
VDD
RST2
SEL3
VSL3
45C
45
TR2sel
TR2rst
TR2amp
TR2trs

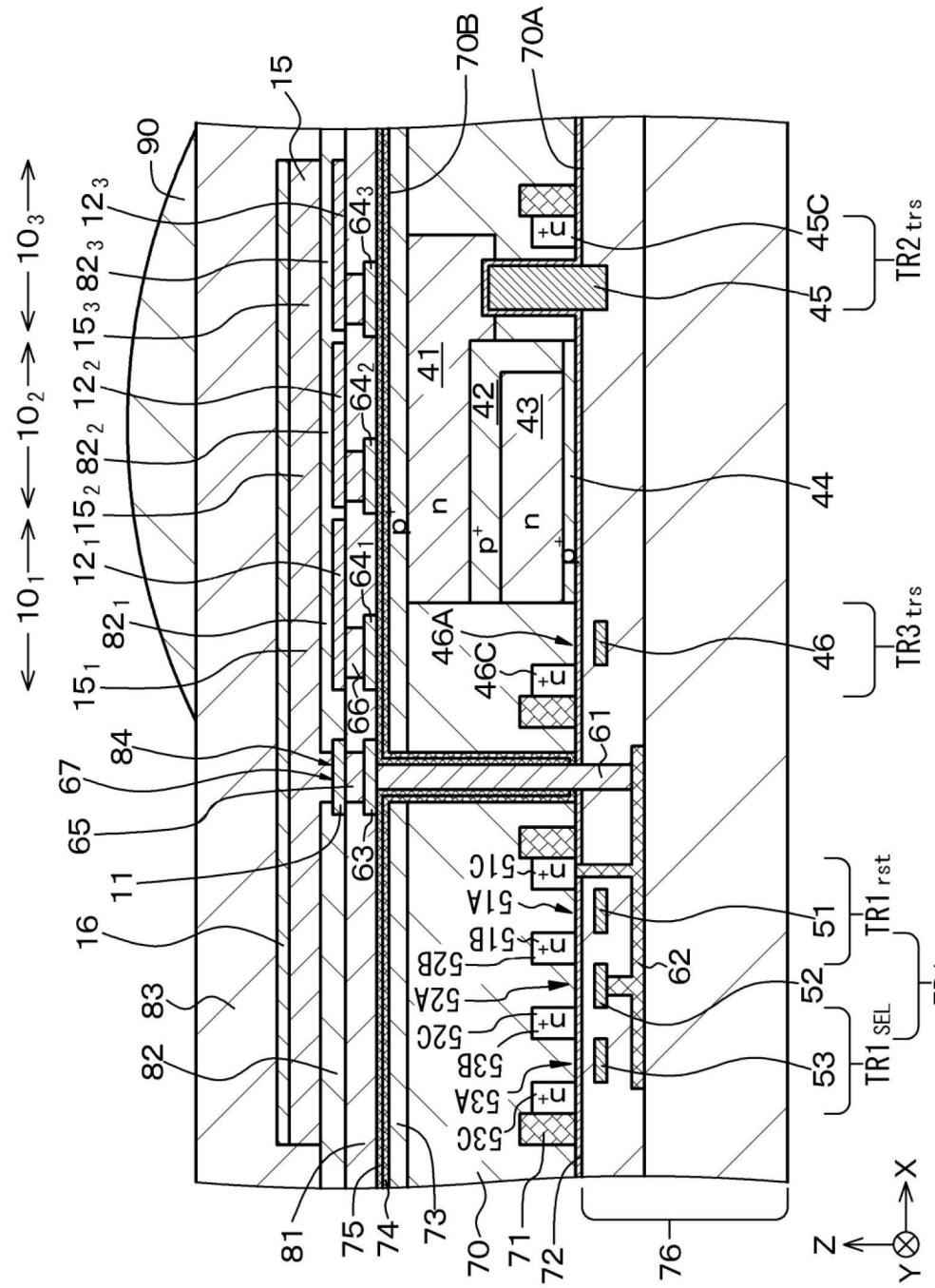
【圖11】


10_3
10_2
10_1
82_3
15_3
82_2
15_2
16
82_1
15_1
11
84
67
65
12_3
12_2
12_1
81
64
66
61
63
74
75
X
Y
Z

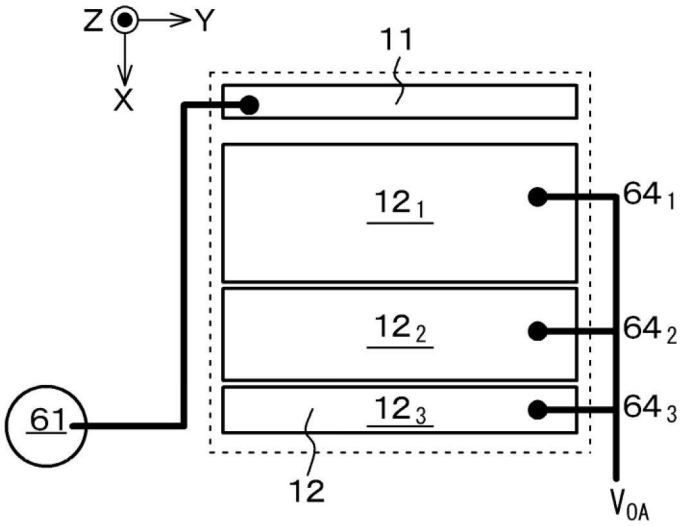
【圖12】


10₁
10₂
10₃
90
15
70B
70A
12₃
82₃
15₃
12₂
82₂
15₂
12₁
82₁
15₁
84
67
65
11
16
83
82
12
64
63
41
42
43
44
45C
45
46A
46C
46
61
51C
51A
51B
52B
52A
52C
53B
53A
53C
51
52
53
62
TR2trs
TR3trs
TR1rst
TR1amp
TR1SEL
81
75
74
73
70
71
72
76
Z
X
Y

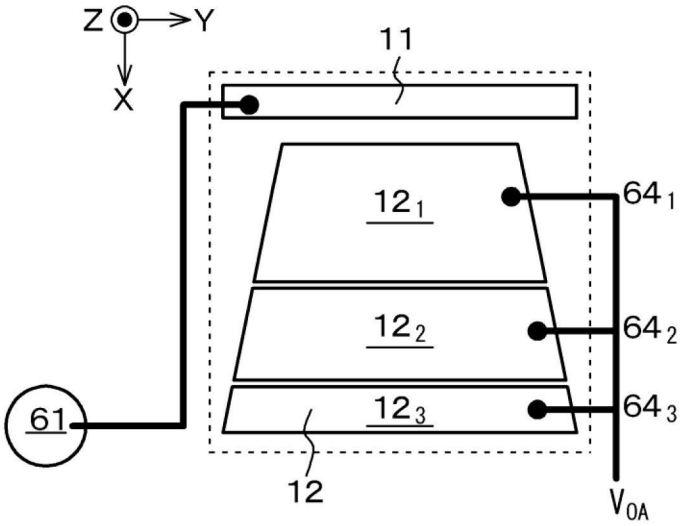
【圖13】


10₁
10₂
10₃
90
15
70B
70A
12₃
82₃
15₃
12₂
82₂
15₂
12₁
82₁
15₁
64₃
64₂
64₁
66
84
67
65
11
16
83
82
63
81
75
74
73
70
71
72
76
41
42
43
44
45
45C
46
46A
46C
61
62
51
51A
51B
51C
52
52A
52B
52C
53
53A
53B
53C
TR2trs
TR3trs
TR1rst
TR1amp
TR1SEL
n
p+
Z
X
Y

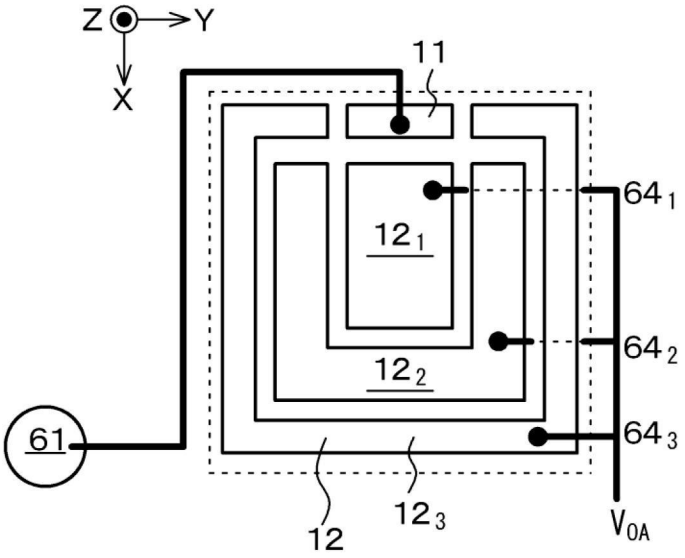
【圖14】


Z
Y
X
11
12 1
12 2
12 3
64 1
64 2
64 3
61
12
V OA

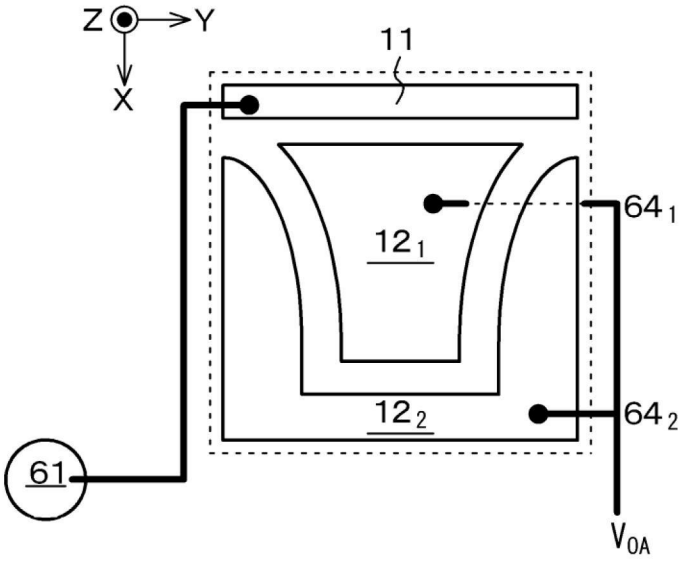
【圖15A】


Z
Y
X
11
12 1
12 2
12 3
64 1
64 2
64 3
61
12
V OA

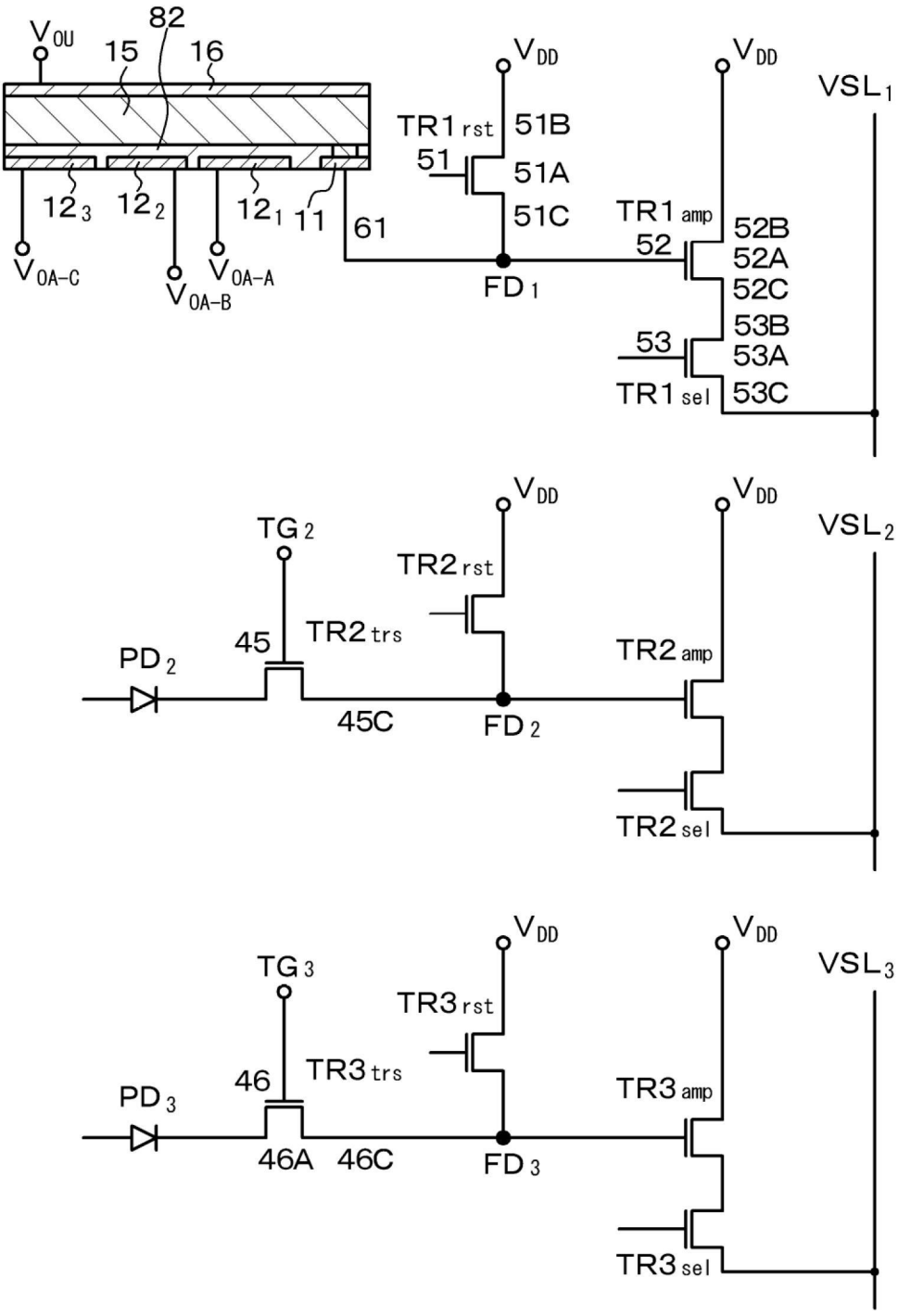
【圖15B】


Z
Y
X
11
64_1
12_1
64_2
12_2
64_3
61
12
12_3
V_{OA}

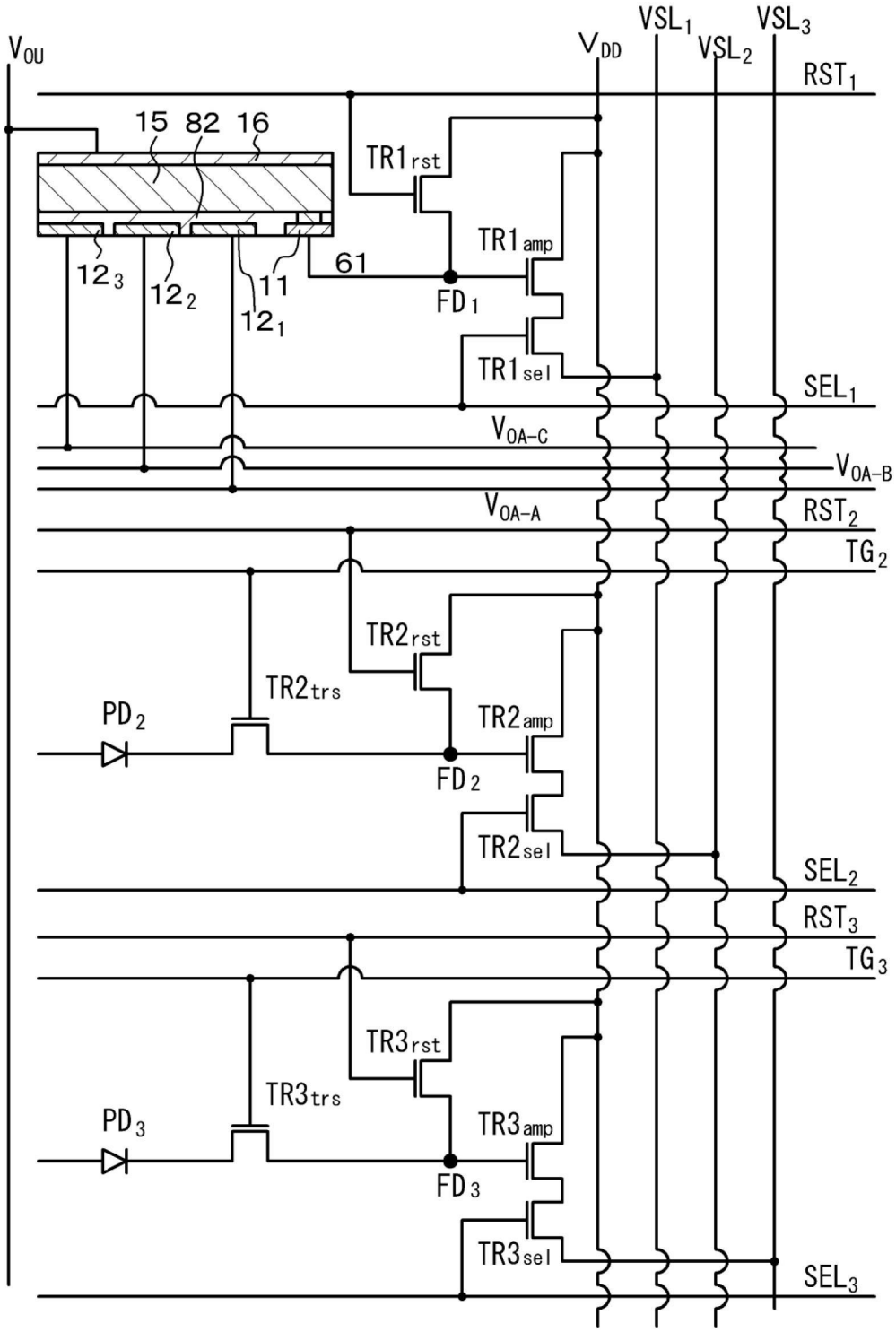
【圖16A】


Z
Y
X
11
64_1
12_1
12_2
64_2
61
V_{OA}

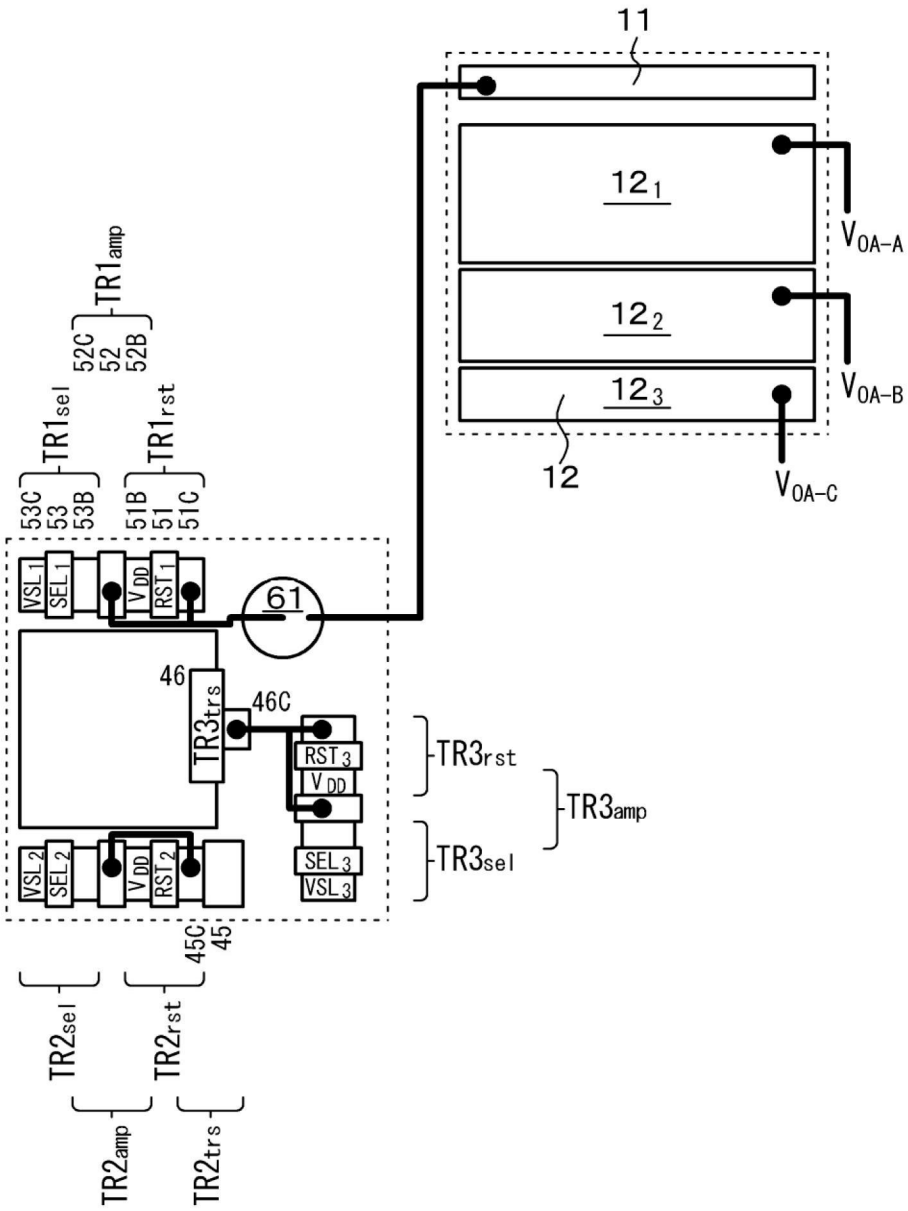
【圖16B】


V OU
82
15
16
12 3
12 2
12 1
11
61
V OA-C
V OA-B
V OA-A
V DD
TR1 rst
51B
51
51A
51C
FD 1
V DD
VSL 1
TR1 amp
52
52B
52A
52C
53
53B
53A
53C
TR1 sel
TG 2
V DD
TR2 rst
45
TR2 trs
PD 2
45C
FD 2
V DD
VSL 2
TR2 amp
TR2 sel
TG 3
V DD
TR3 rst
46
TR3 trs
PD 3
46A
46C
FD 3
V DD
VSL 3
TR3 amp
TR3 sel

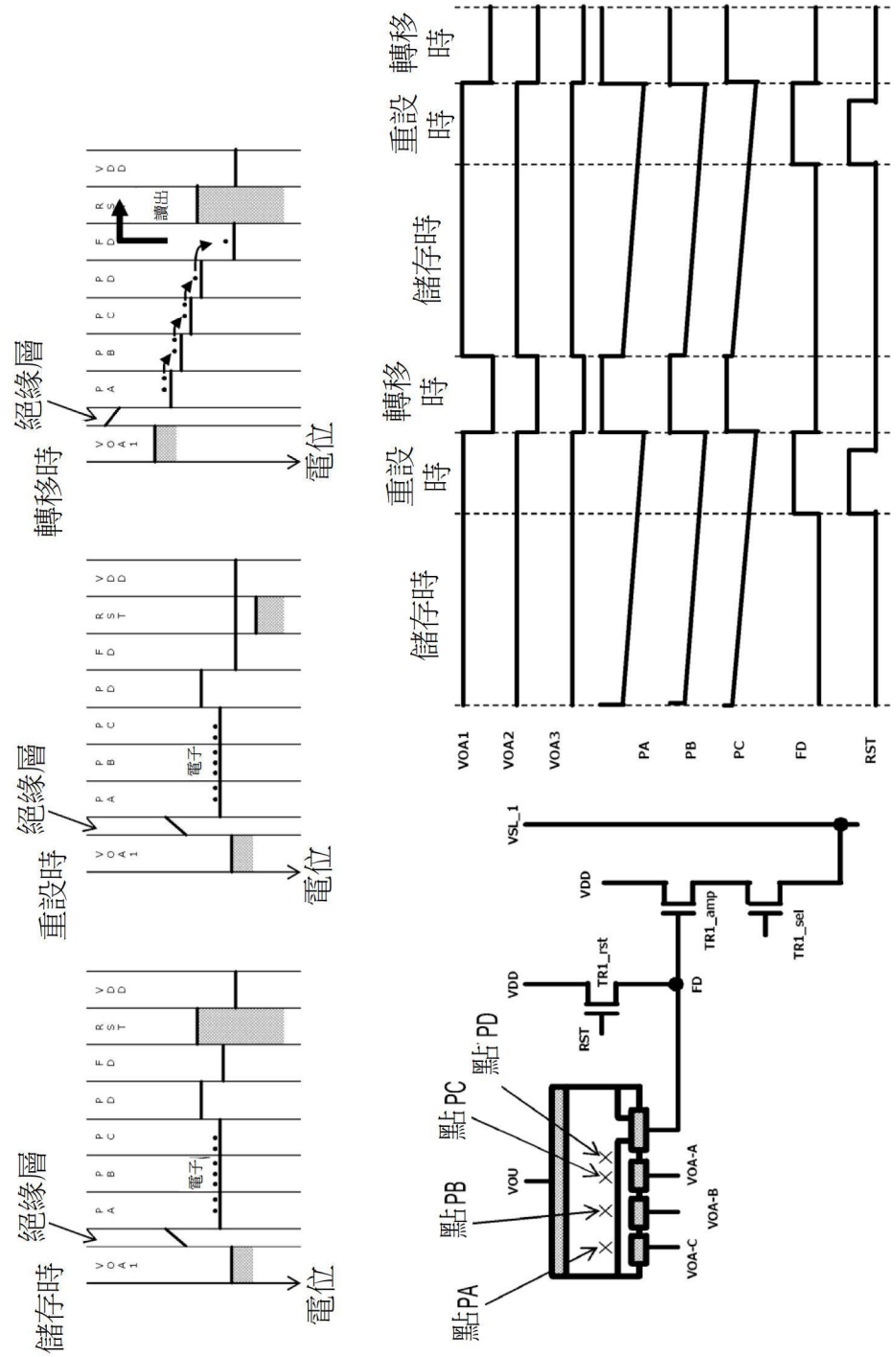
【圖17】


VOU
VDD
VSL1
VSL2
VSL3
RST1
15 82 16
TR1rst
TR1amp
61
123
122
11
121
FD1
TR1sel
SEL1
VOA-C
VOA-B
VOA-A
RST2
TG2
TR2rst
TR2trs
PD2
TR2amp
FD2
TR2sel
SEL2
RST3
TG3
TR3rst
TR3trs
PD3
TR3amp
FD3
TR3sel
SEL3

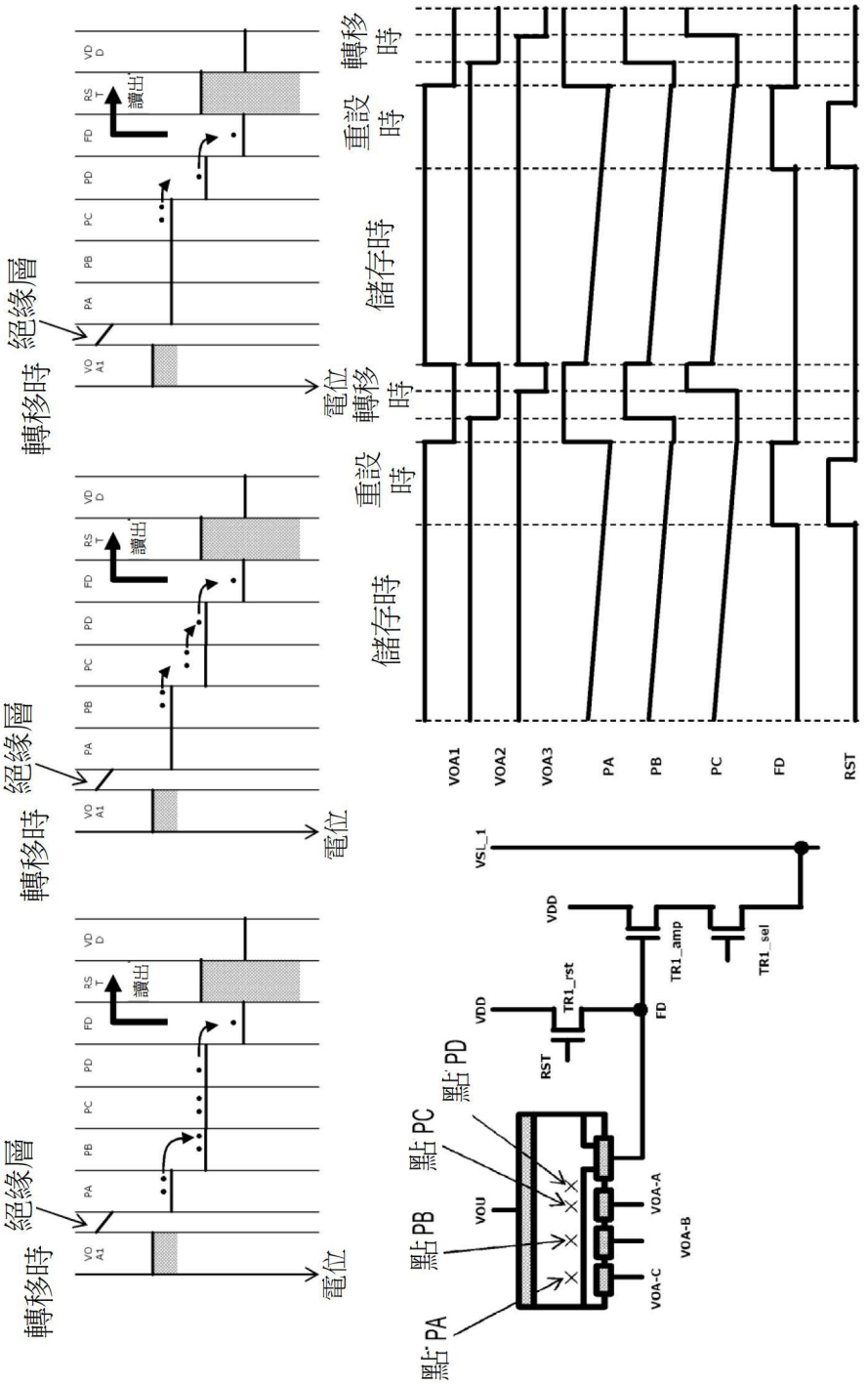
【圖18】


11
12 1
12 2
12 3
12
V OA-A
V OA-B
V OA-C
TR1amp
52C
52
52B
TR1sel
TR1rst
53C
53
53B
51B
51
51C
VSL 1
SEL 1
V DD
RST 1
61
46
TR3trs
46C
RST 3
V DD
TR3rst
TR3amp
TR3sel
SEL 3
VSL 3
VSL 2
SEL 2
V DD
RST 2
45C
45
TR2sel
TR2rst
TR2amp
TR2trs

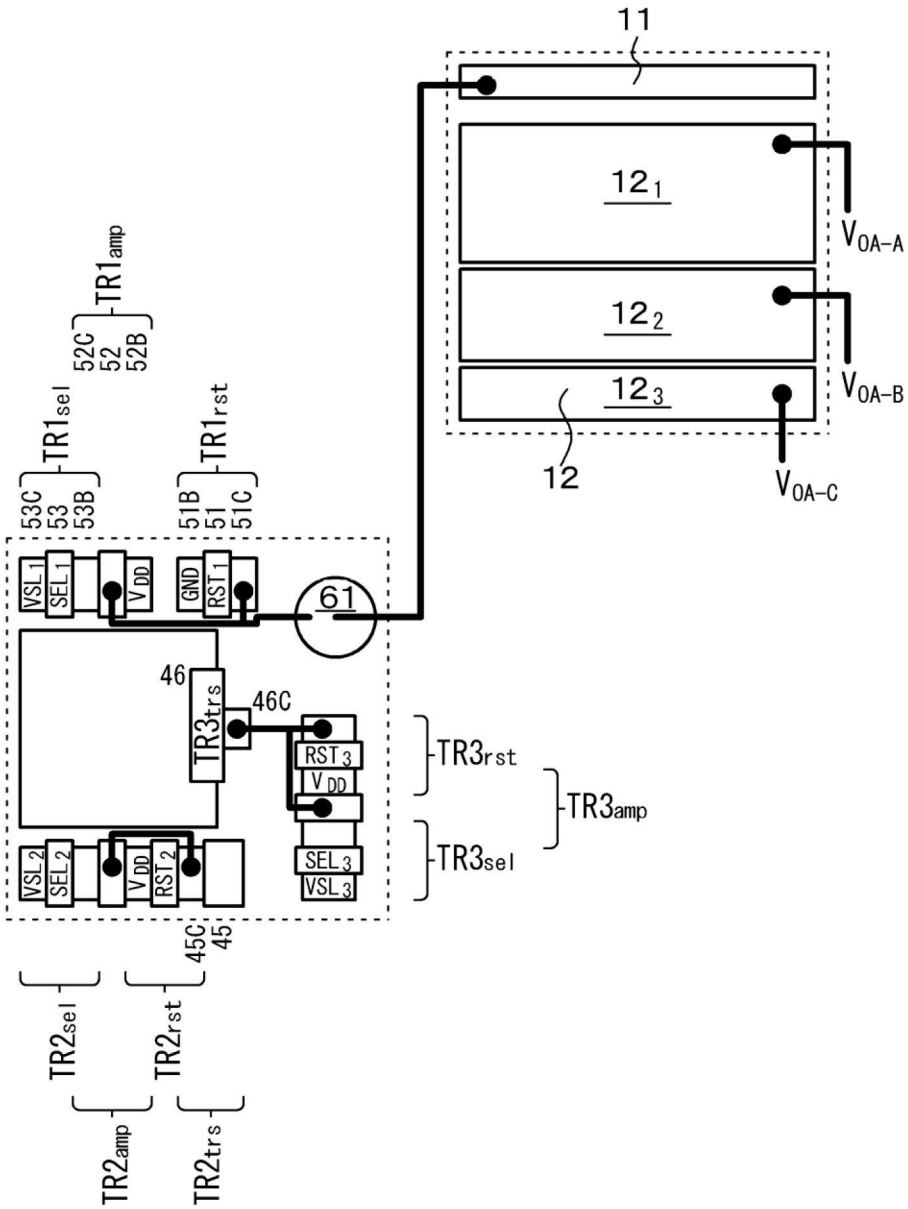
【圖19】


儲存時
絕緣層
電位
重設時
絕緣層
電位
轉移時
絕緣層
電位
讀出
電子
VOA1
VOA2
VOA3
PA
PB
PC
FD
RST
儲存時
重設時
轉移時
儲存時
重設時
轉移時
VSL_1
VDD
TR1_amp
TR1_sel
TR1_rst
RST
FD
VOU
VOA-A
VOA-B
VOA-C
點PA
點PB
點PC
點PD

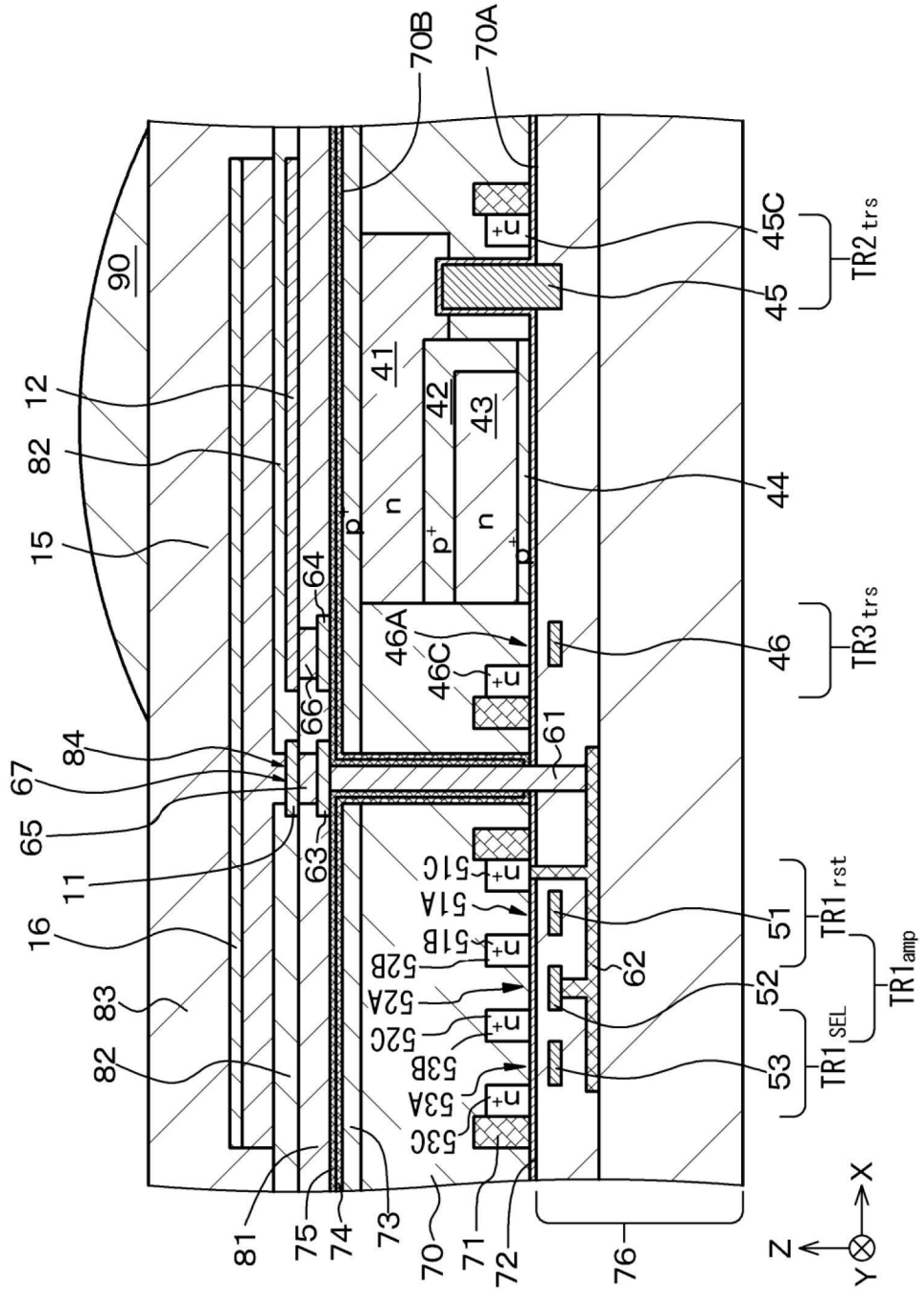
【圖20】


轉移時
絕緣層
VD
A1
PA
PB
PC
PD
FD
RS
T
VD
D
讀出
電位
轉移時
絕緣層
轉移時
絕緣層
VOA1
VOA2
VOA3
PA
PB
PC
FD
RST
儲存時
重設時
電位轉移時
儲存時
重設時
轉移時
VSL_1
VDD
TR1_amp
TR1_sel
TR1_rst
RST
FD
VOU
VOA-A
VOA-B
VOA-C
點 PD
點 PC
點 PB
點 PA

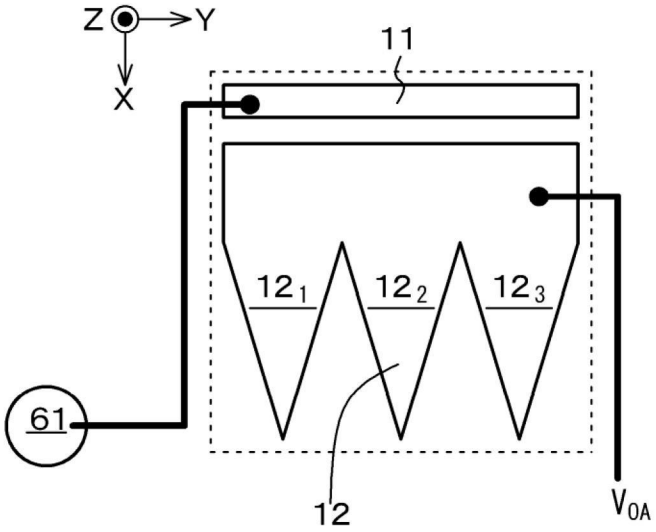
【圖21】


11
12₁
12₂
12₃
12
V_OA-A
V_OA-B
V_OA-C
TR1amp
52C
52
52B
TR1sel
TR1rst
53C
53
53B
51B
51
51C
VSL1
SEL1
VDD
GND
RST1
61
46
TR3trs
46C
RST3
VDD
TR3rst
TR3amp
TR3sel
SEL3
VSL3
VSL2
SEL2
VDD
RST2
45C
45
TR2sel
TR2rst
TR2amp
TR2trs

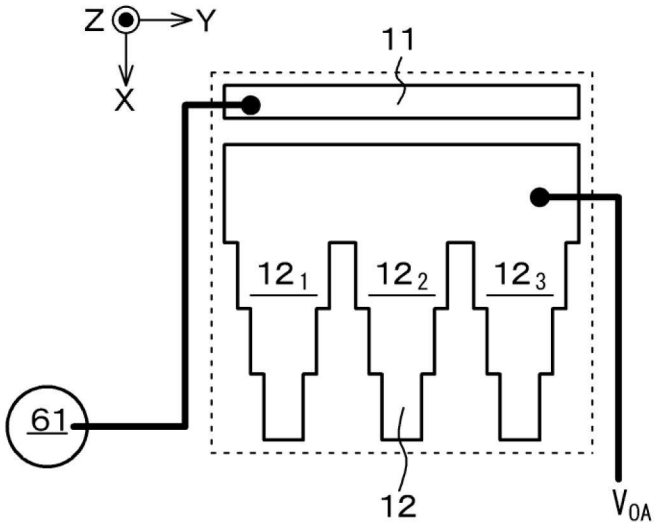
【圖22】


70B
70A
90
12
82
15
41
42
43
44
45C
45
TR2trs
64
66
46A
46C
46
TR3trs
84
67
65
11
63
61
16
83
82
51C
51A
51B
52B
52A
52C
53B
53A
53C
62
51
52
53
TR1rst
TR1amp
TR1SEL
81
75
74
73
70
71
72
76
Z
X
Y

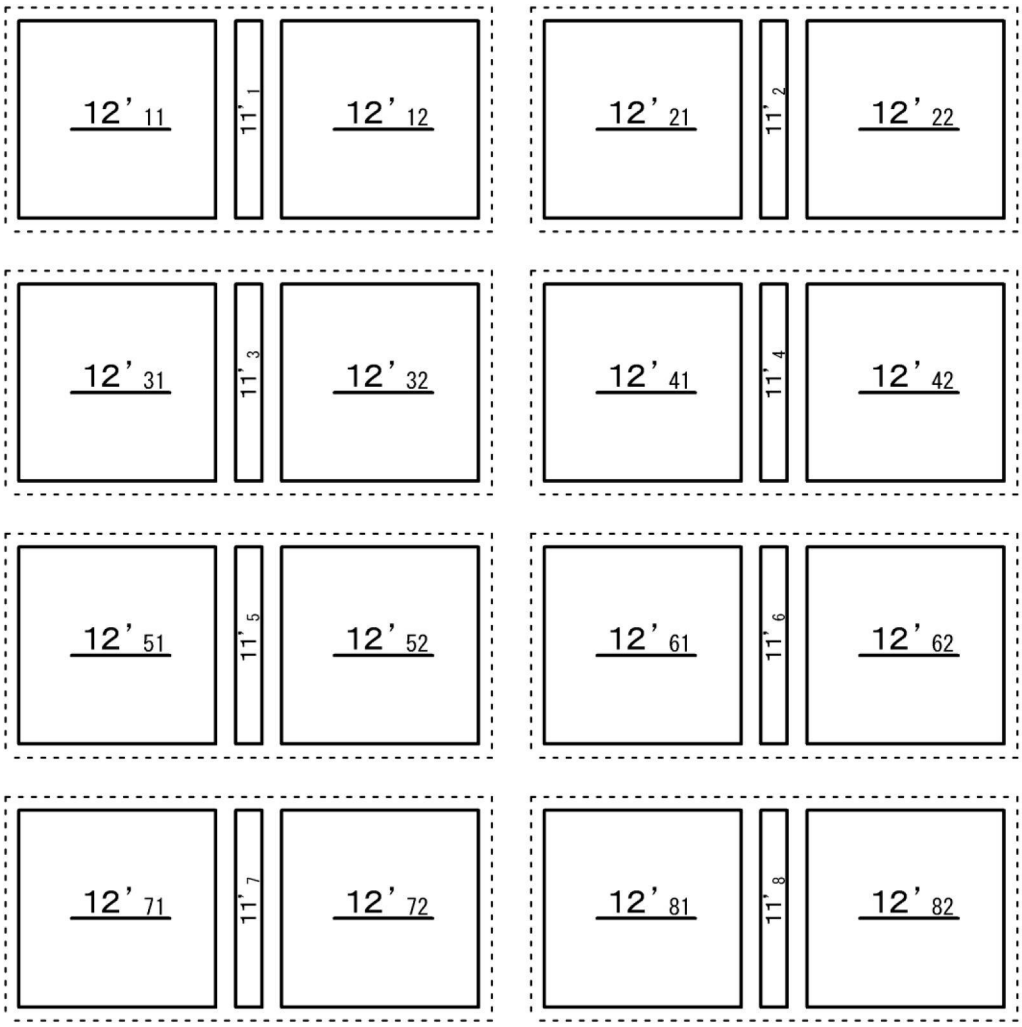
【圖23】



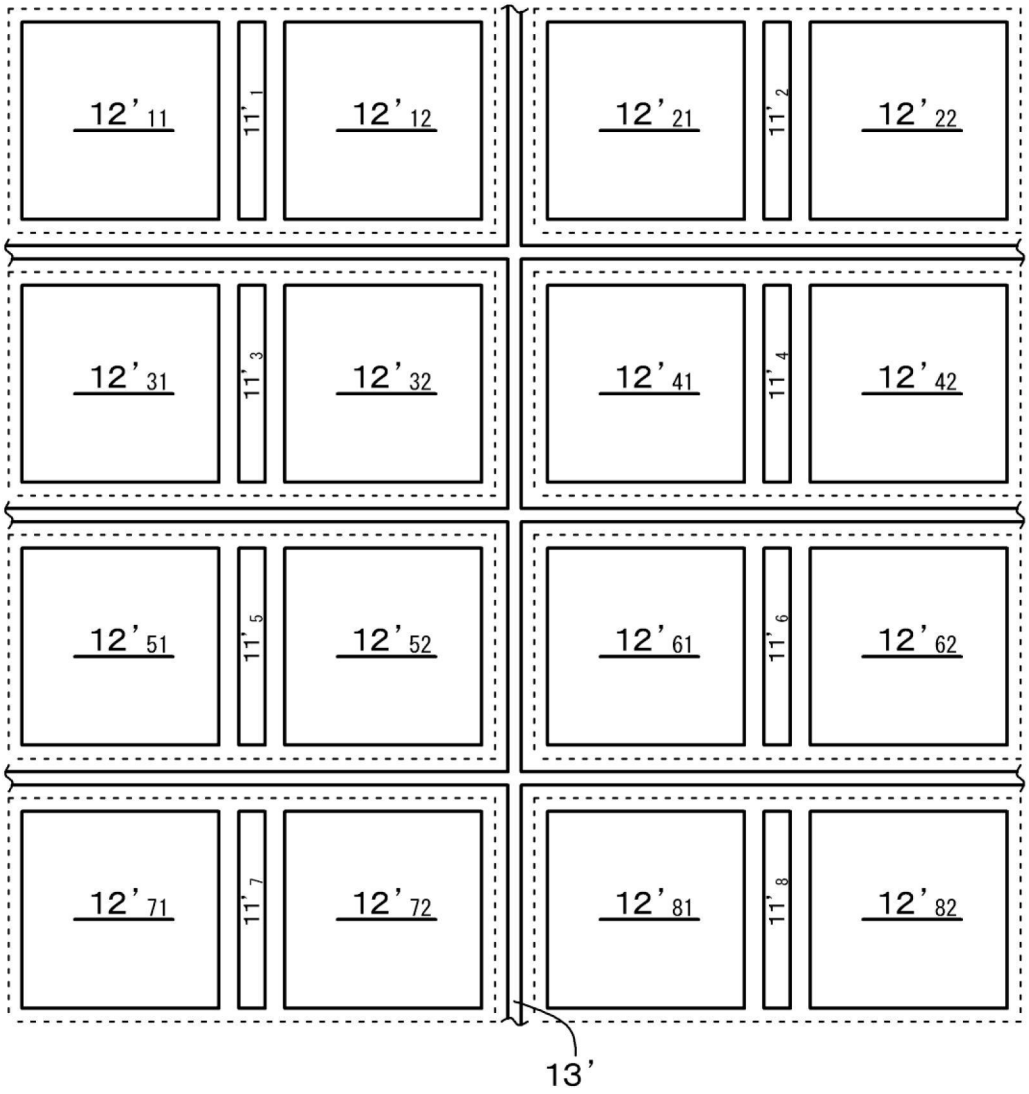
【圖24A】



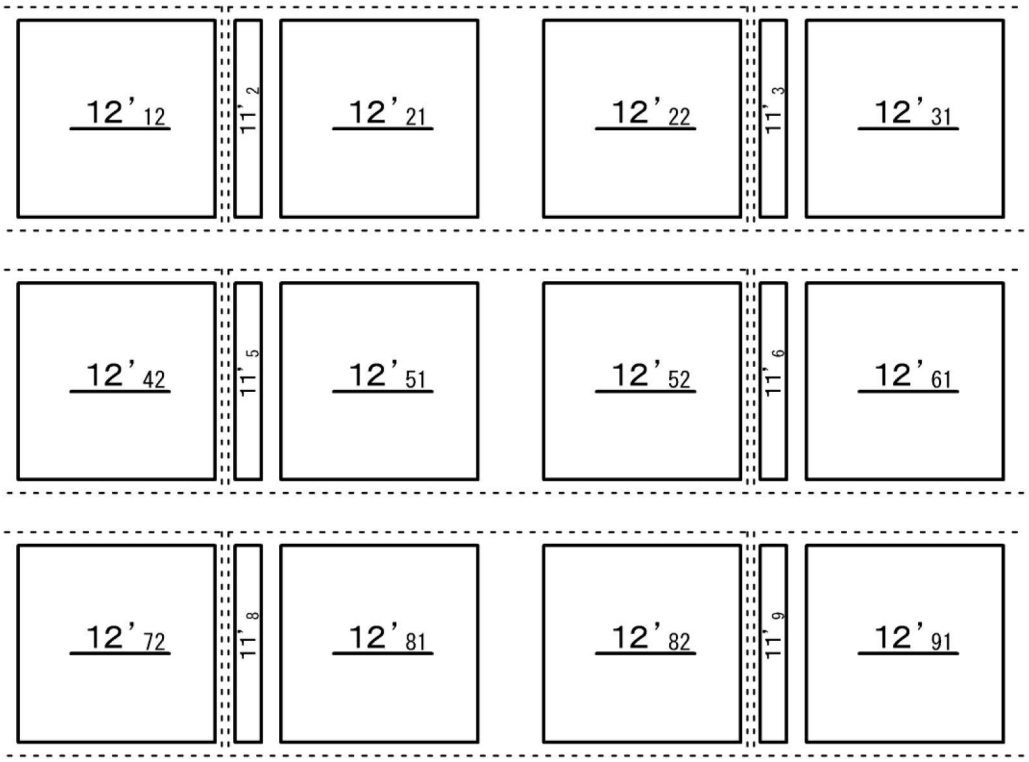
【圖24B】


12'11
11'1
12'12
12'21
11'2
12'22
12'31
11'3
12'32
12'41
11'4
12'42
12'51
11'5
12'52
12'61
11'6
12'62
12'71
11'7
12'72
12'81
11'8
12'82

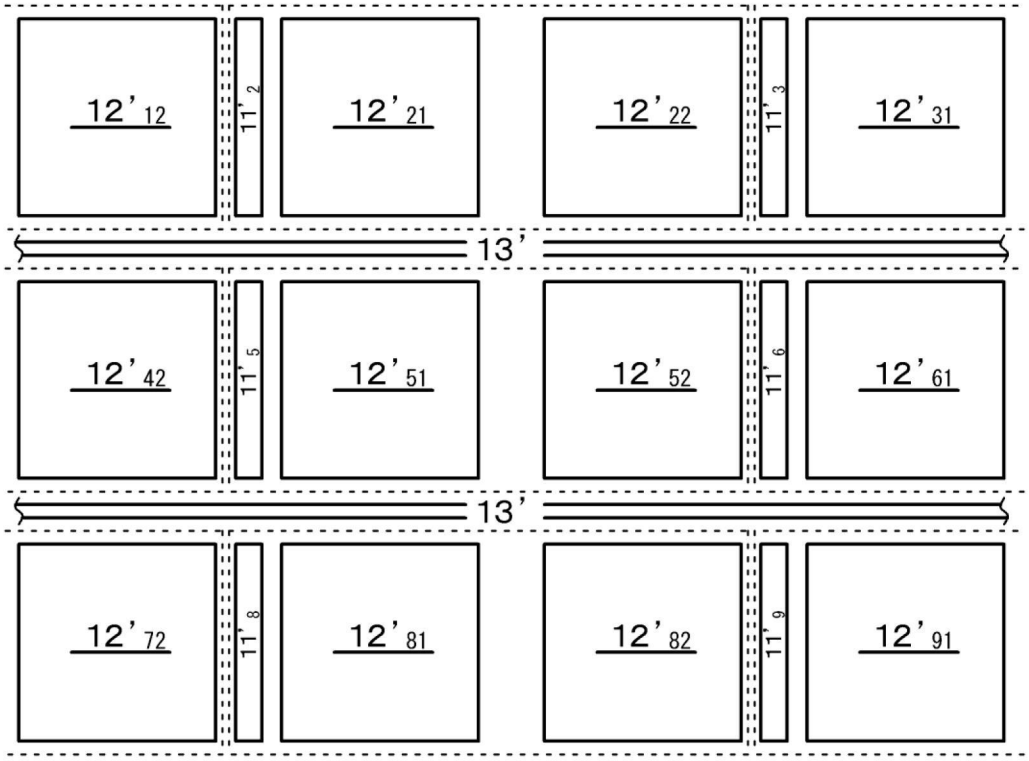
【圖25】


12'11
11'1
12'12
12'21
11'2
12'22
12'31
11'3
12'32
12'41
11'4
12'42
12'51
11'5
12'52
12'61
11'6
12'62
12'71
11'7
12'72
12'81
11'8
12'82
13'

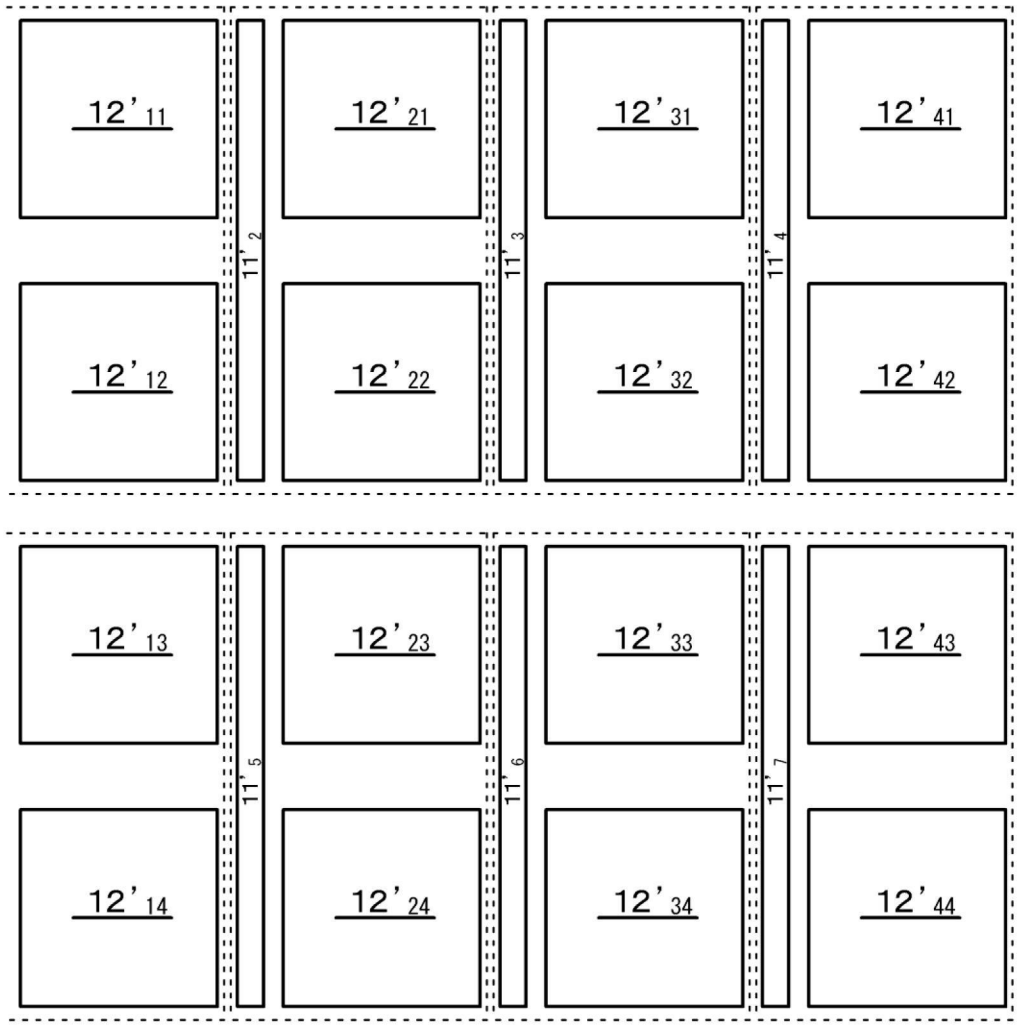
【圖26】


12'12
11'2
12'21
12'22
11'3
12'31
12'42
11'5
12'51
12'52
11'6
12'61
12'72
11'8
12'81
12'82
11'9
12'91

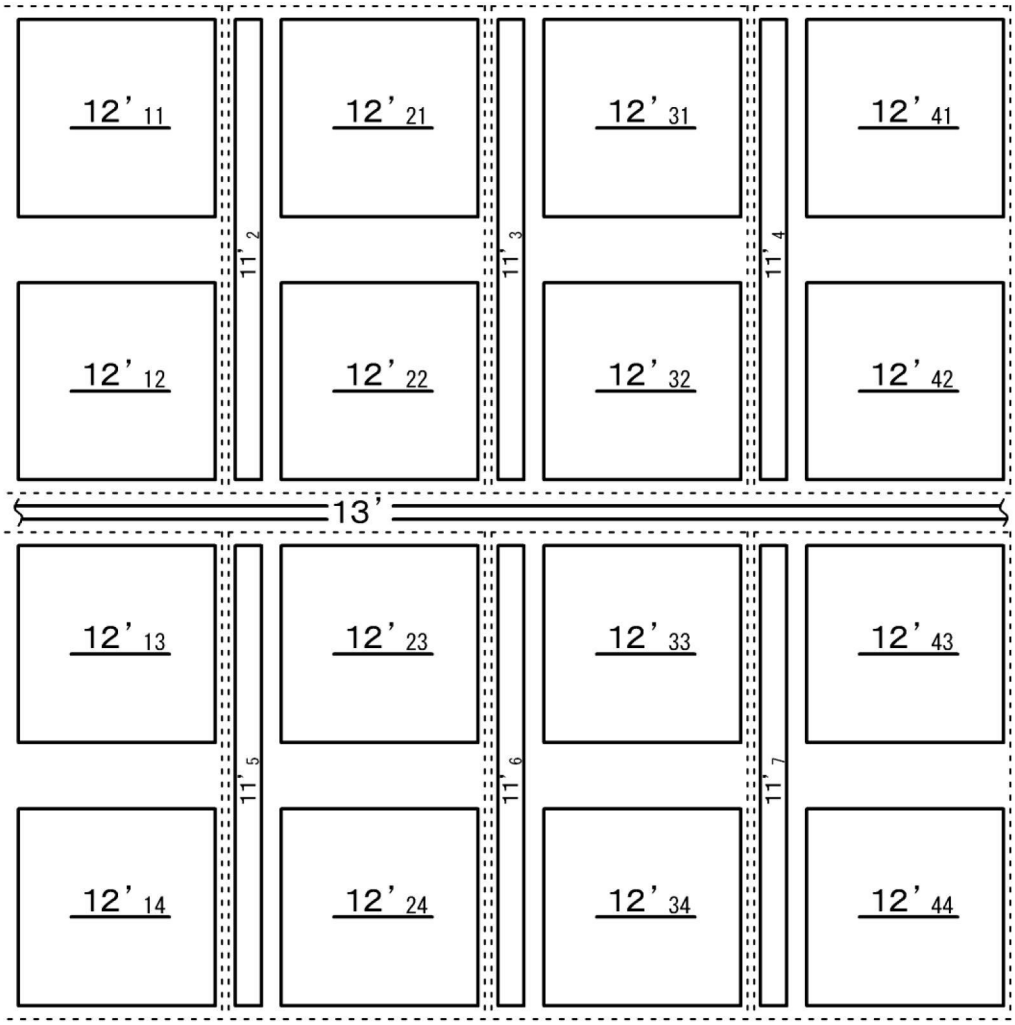
【圖27】


12'12
11'2
12'21
12'22
11'3
12'31
13'
12'42
11'5
12'51
12'52
11'6
12'61
13'
12'72
11'8
12'81
12'82
11'9
12'91

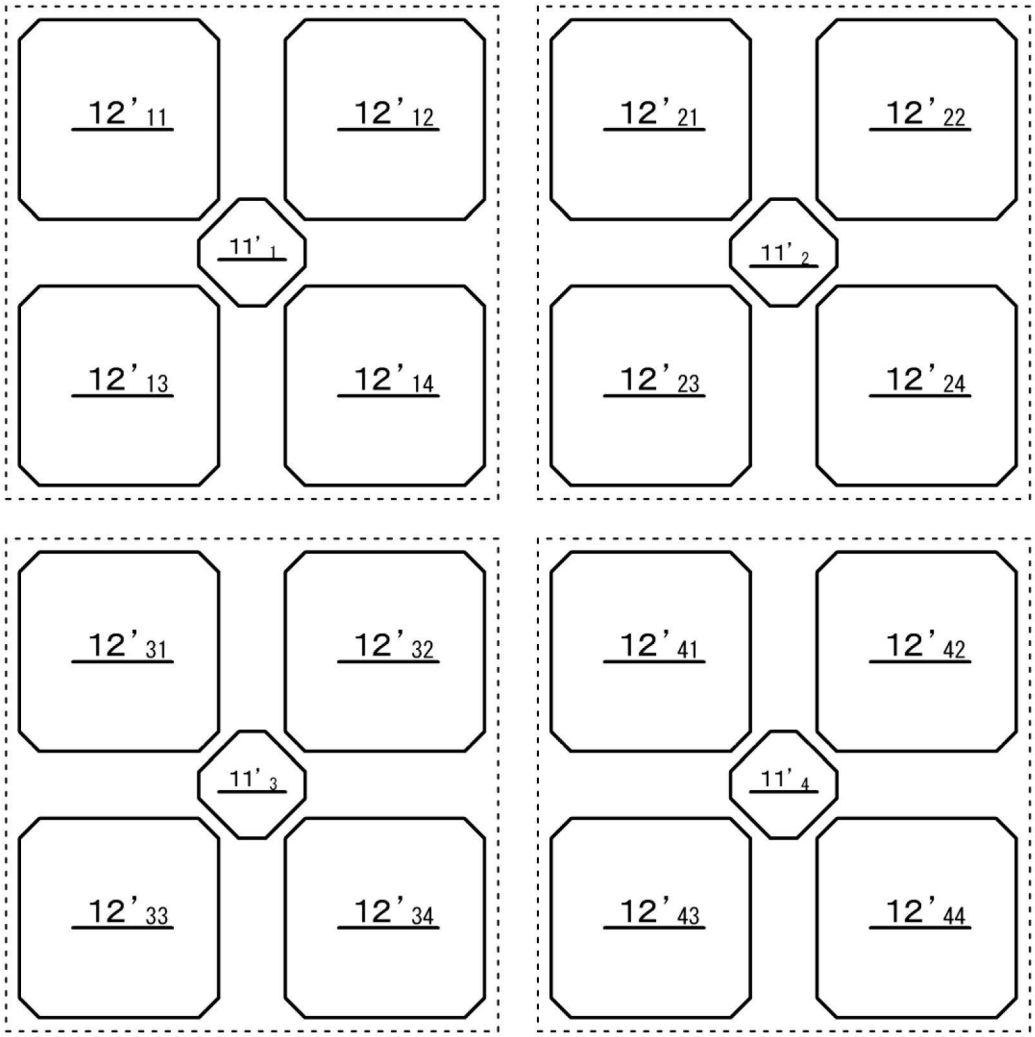
【圖28】


12'11
12'21
12'31
12'41
11'2
11'3
11'4
12'12
12'22
12'32
12'42
12'13
12'23
12'33
12'43
11'5
11'6
11'7
12'14
12'24
12'34
12'44

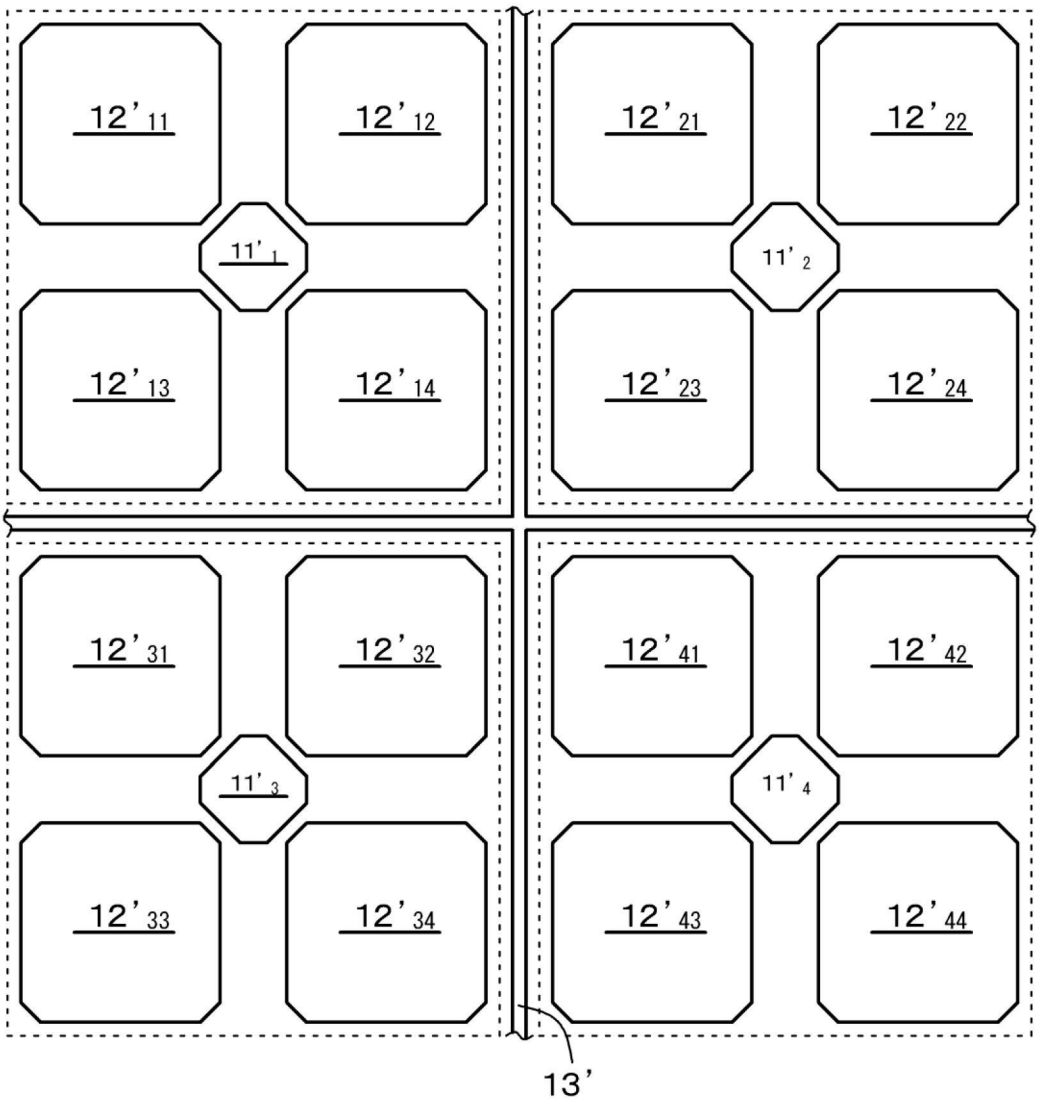
【圖29】


12’11
12’21
12’31
12’41
11’2
11’3
11’4
12’12
12’22
12’32
12’42
13’
12’13
12’23
12’33
12’43
11’5
11’6
11’7
12’14
12’24
12’34
12’44

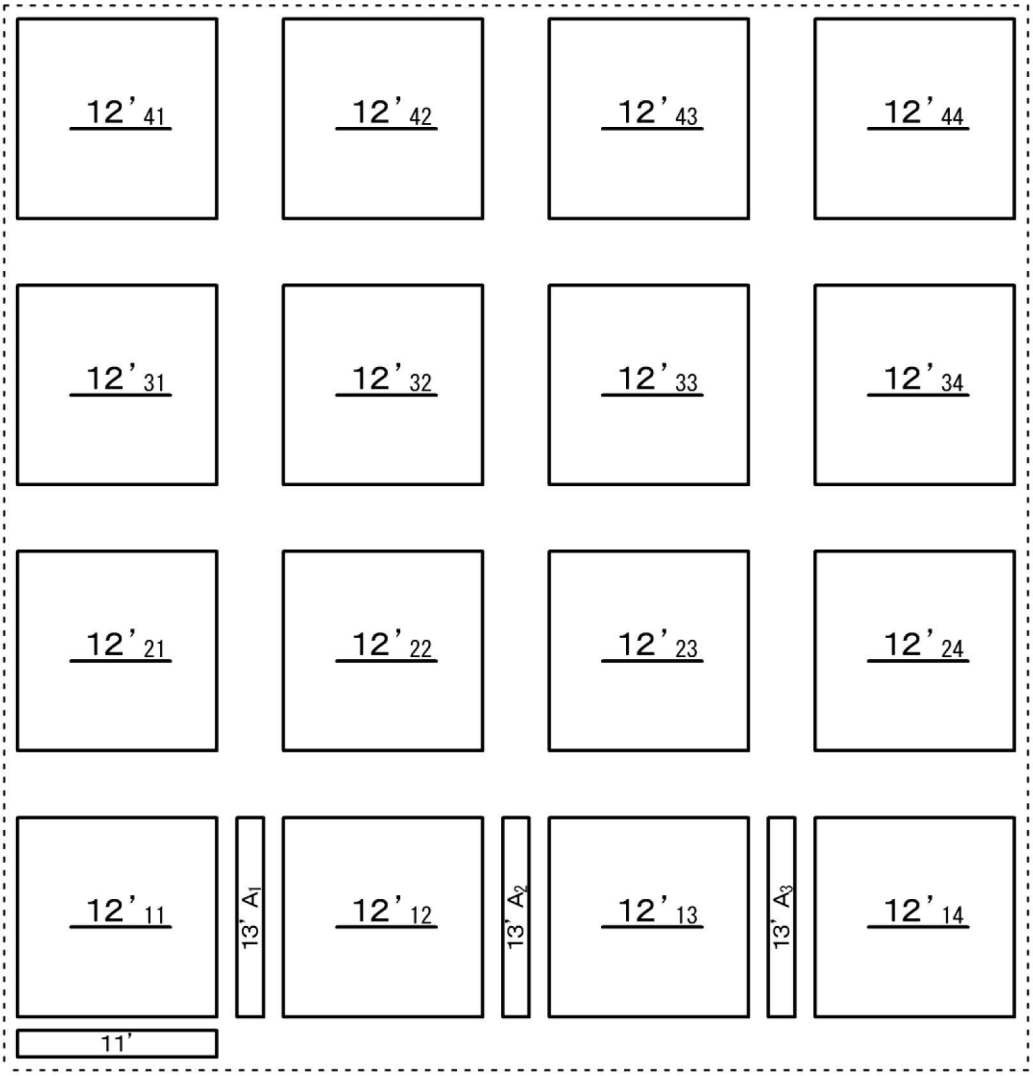
【圖30】


12'11
12'12
11'1
12'13
12'14
12'21
12'22
11'2
12'23
12'24
12'31
12'32
11'3
12'33
12'34
12'41
12'42
11'4
12'43
12'44

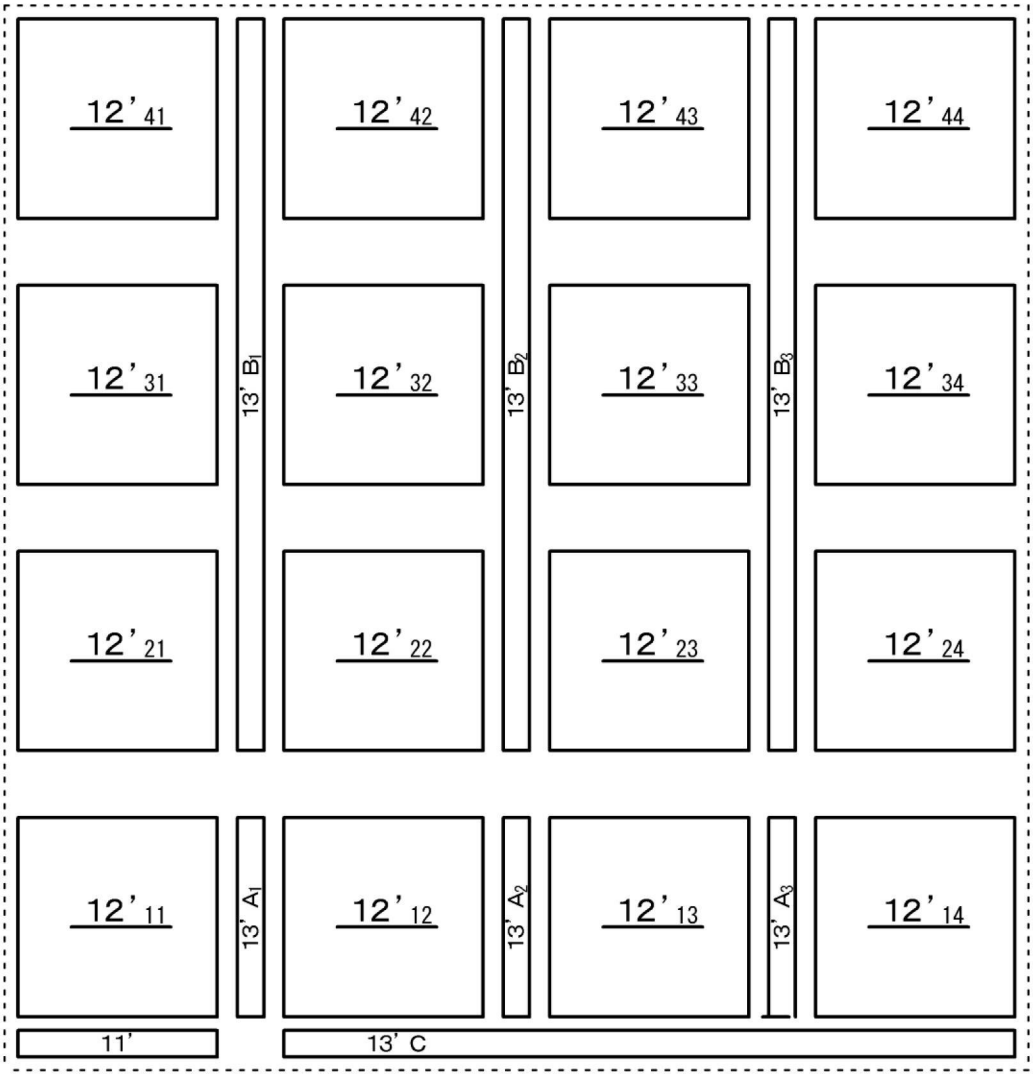
【圖31】


12'11
12'12
12'21
12'22
11'1
11'2
12'13
12'14
12'23
12'24
12'31
12'32
12'41
12'42
11'3
11'4
12'33
12'34
12'43
12'44
13'

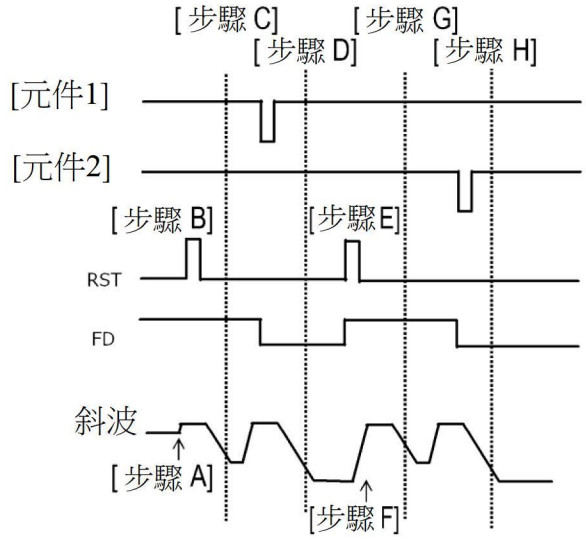
【圖32】


12'41
12'42
12'43
12'44
12'31
12'32
12'33
12'34
12'21
12'22
12'23
12'24
12'11
13'A1
12'12
13'A2
12'13
13'A3
12'14
11'

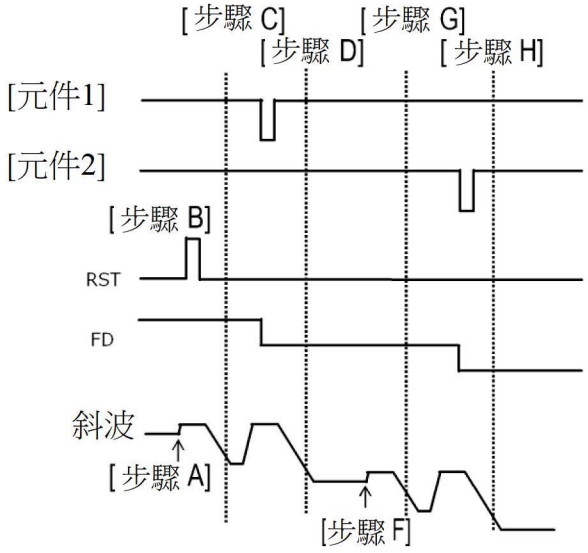
【圖33】


12'41
12'42
12'43
12'44
12'31
12'32
12'33
12'34
12'21
12'22
12'23
12'24
12'11
12'12
12'13
12'14
13' B1
13' B2
13' B3
13' A1
13' A2
13' A3
11'
13' C

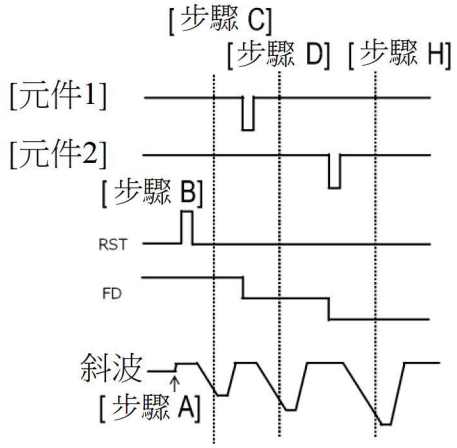
【圖34】


[步驟 C]
[步驟 G]
[步驟 D]
[步驟 H]
[元件1]
[元件2]
[步驟 B]
[步驟 E]
RST
FD
斜波
[步驟 A]
[步驟 F]

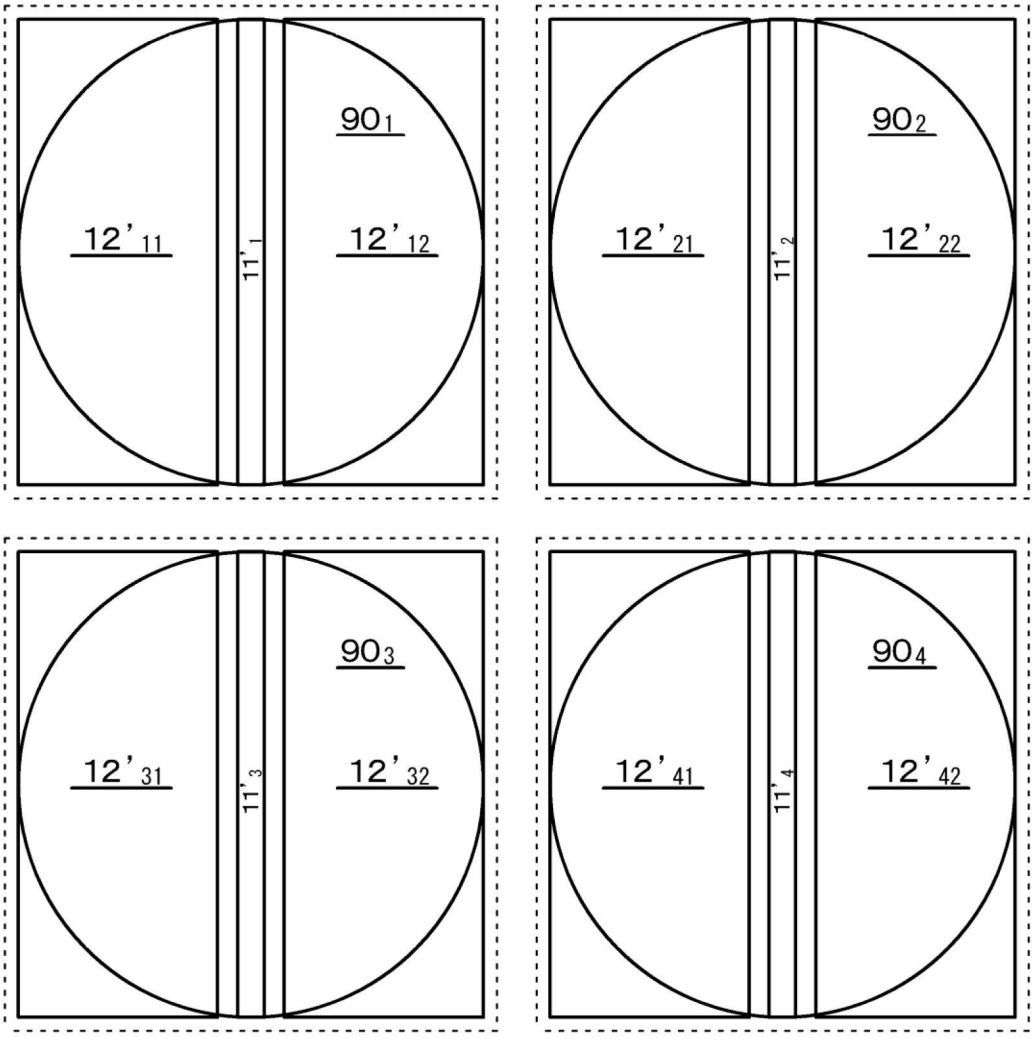
【圖35A】


[步驟 C]
[步驟 G]
[步驟 D]
[步驟 H]
[元件1]
[元件2]
[步驟 B]
RST
FD
斜波
[步驟 A]
[步驟 F]

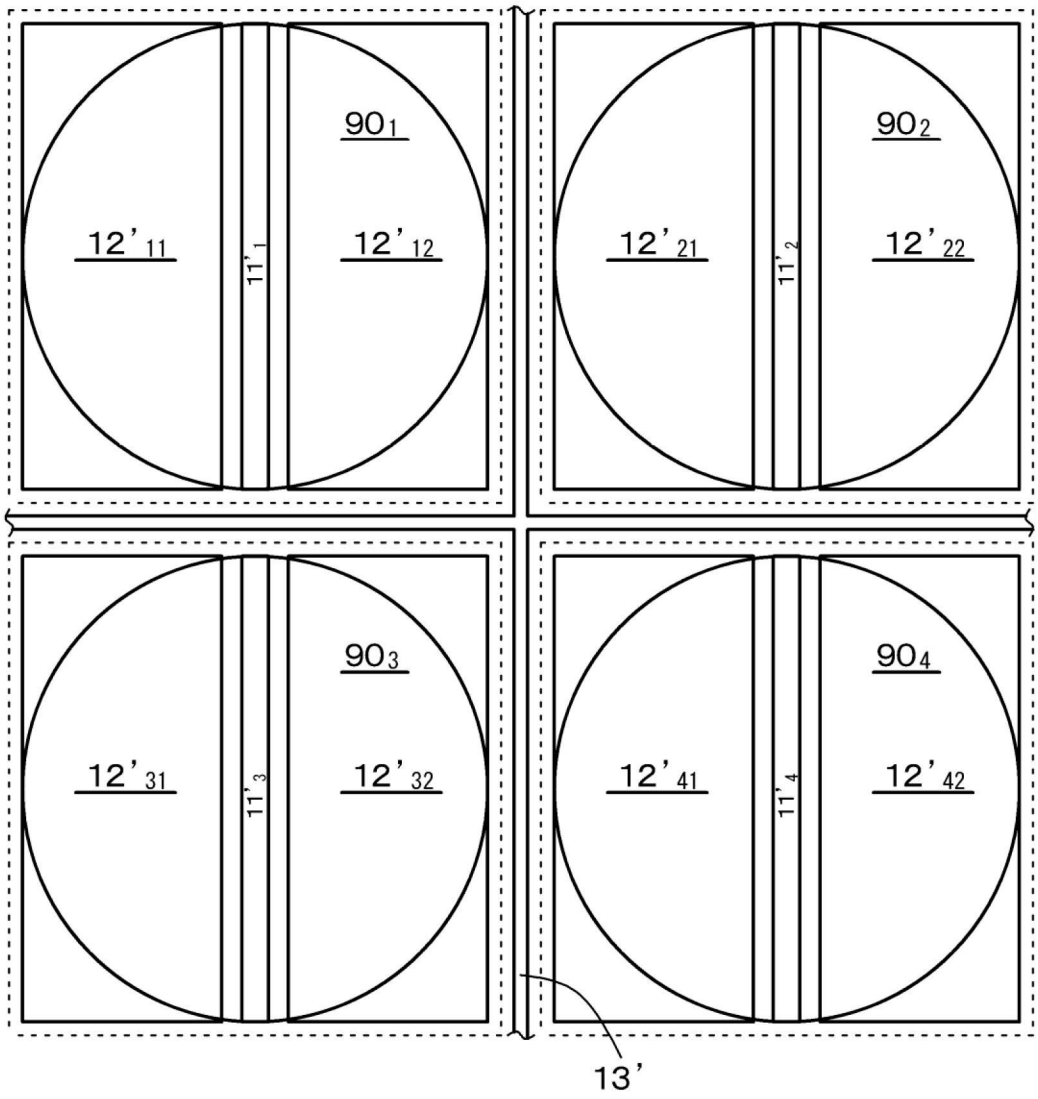
【圖35B】


[步驟 C]
[步驟 D]
[步驟 H]
[元件1]
[元件2]
[步驟 B]
RST
FD
斜波
[步驟 A]

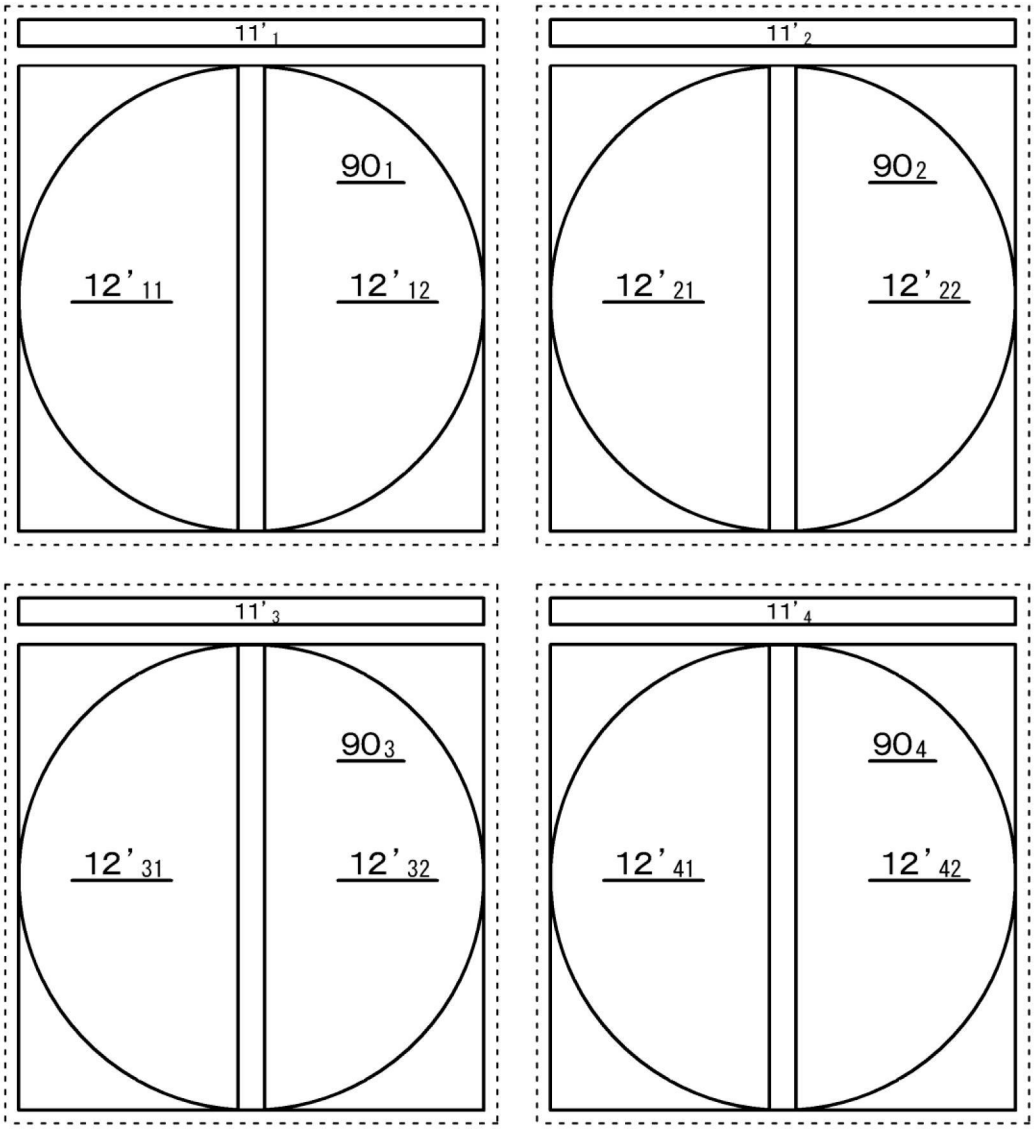
【圖35C】


90 1
12' 11
11' 1
12' 12
90 2
12' 21
11' 2
12' 22
90 3
12' 31
11' 3
12' 32
90 4
12' 41
11' 4
12' 42

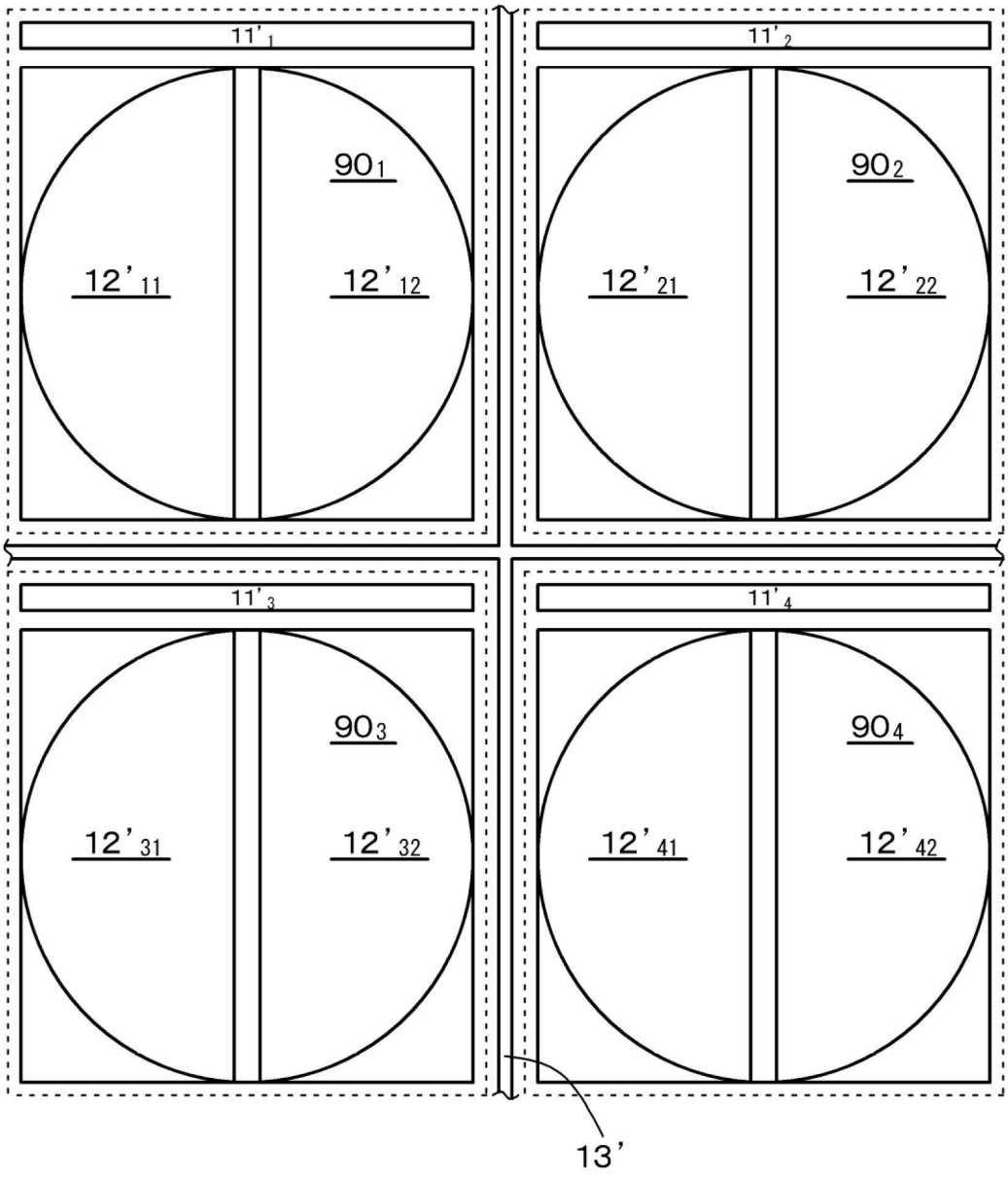
【圖36】


90₁
12'₁₁
11'₁
12'₁₂
90₂
12'₂₁
11'₂
12'₂₂
90₃
12'₃₁
11'₃
12'₃₂
90₄
12'₄₁
11'₄
12'₄₂
13'

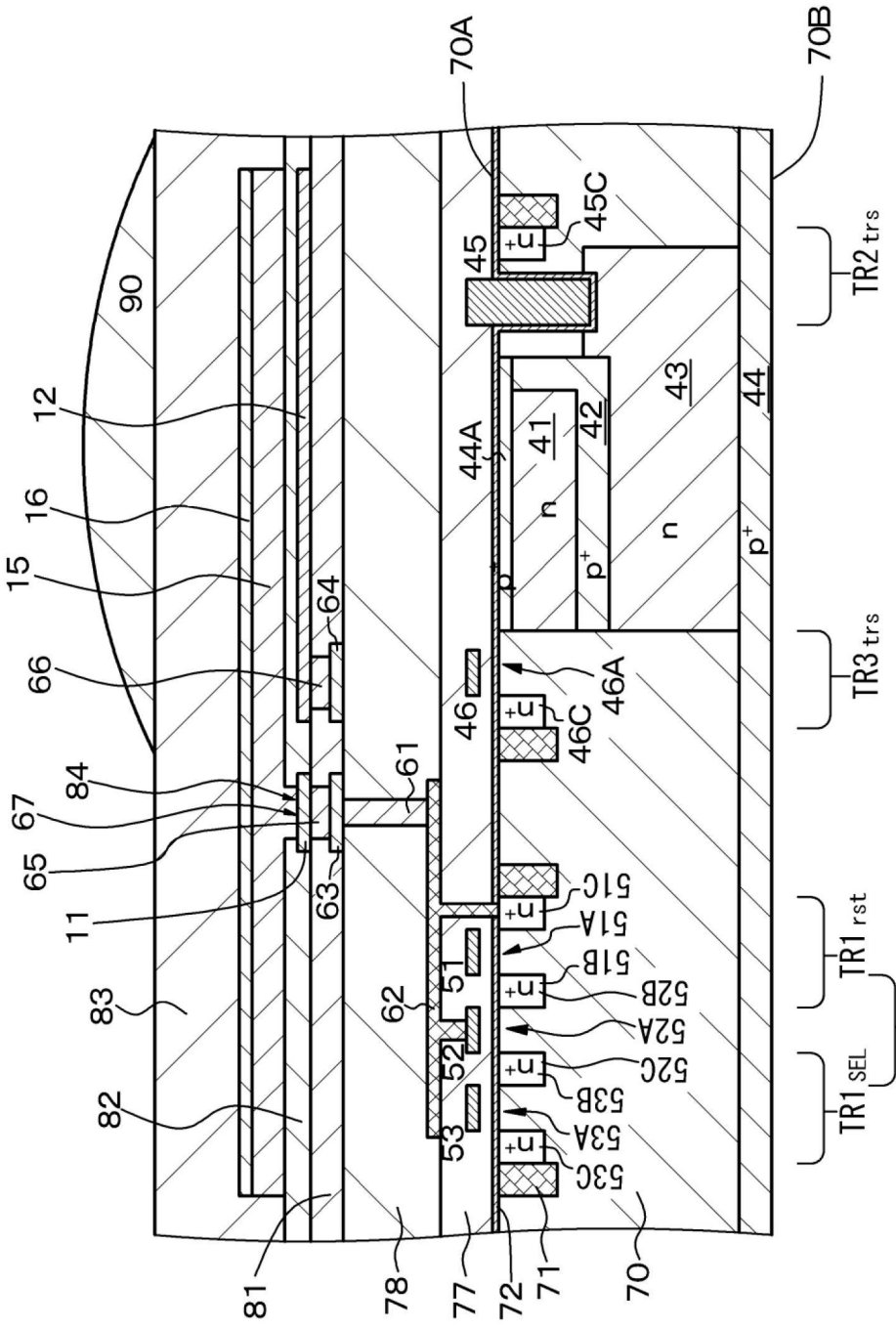
【圖37】


11'1
901
12'11
12'12
11'2
902
12'21
12'22
11'3
903
12'31
12'32
11'4
904
12'41
12'42

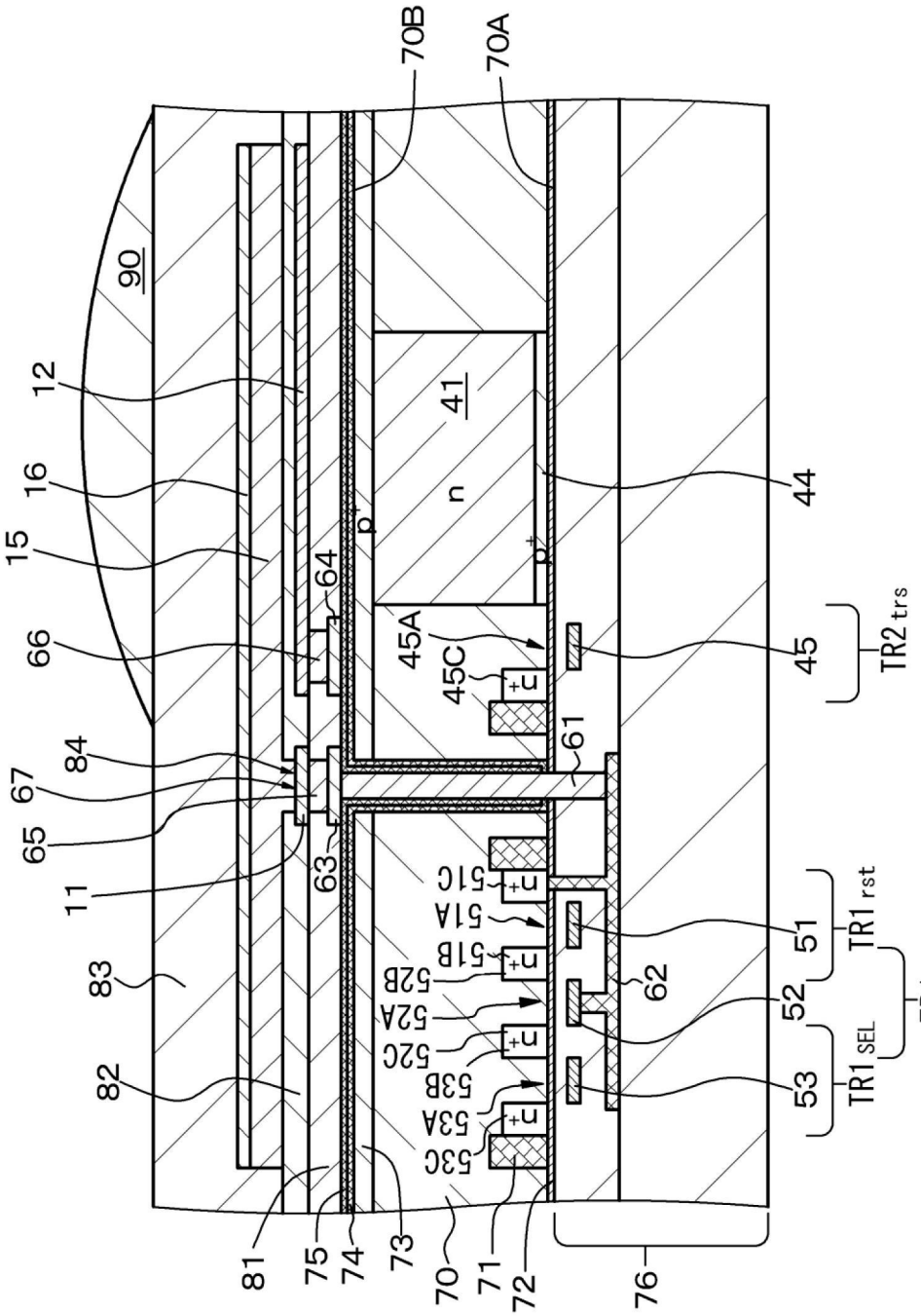
【圖38】


11'1
11'2
11'3
11'4
901
902
903
904
12'11
12'12
12'21
12'22
12'31
12'32
12'41
12'42
13'

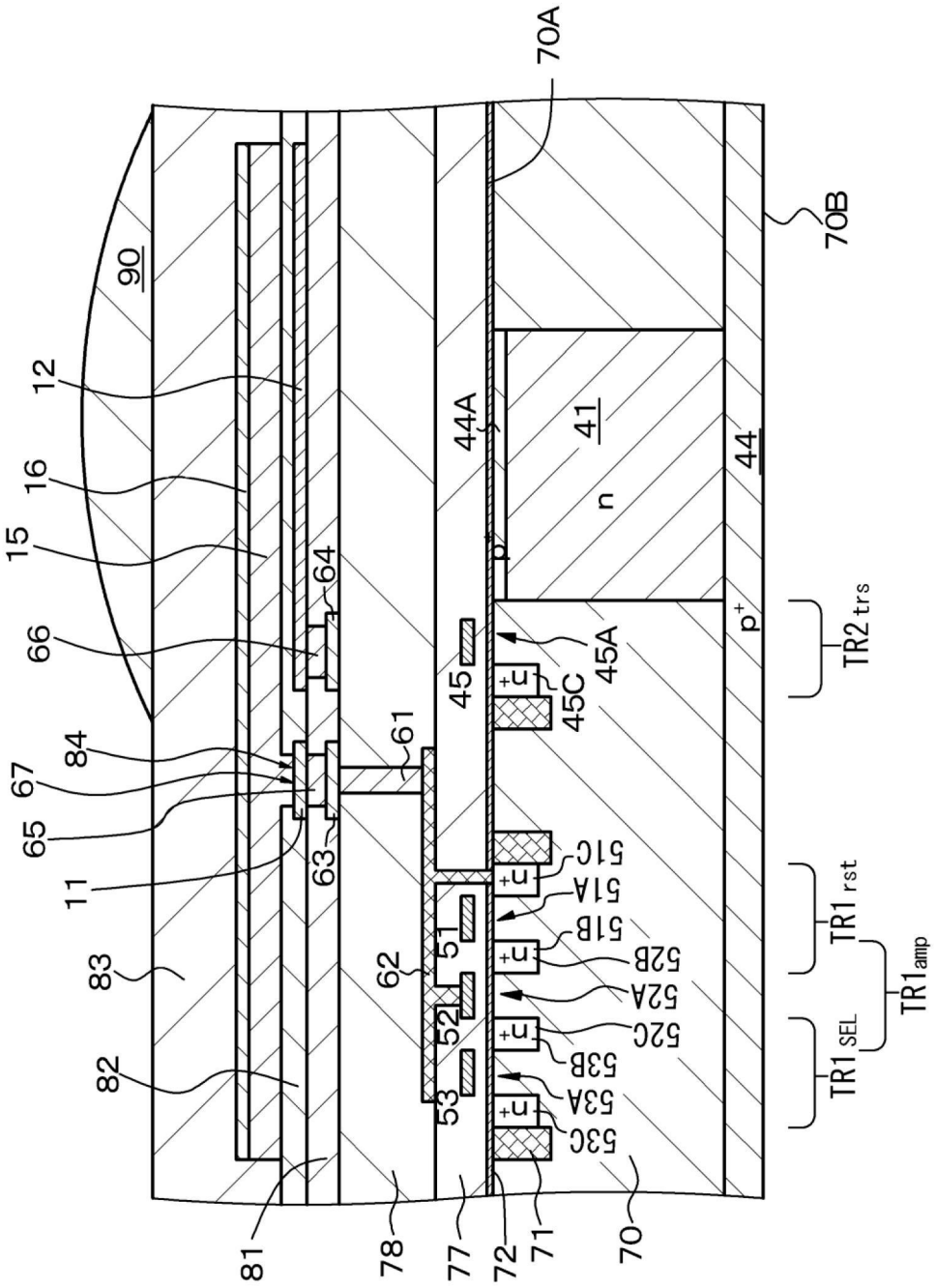
【圖39】


70A
70B
90
12
16
15
66
84
67
65
11
83
82
64
61
63
62
51
52
53
46
46A
46C
45
45C
44A
41
42
43
44
n
p+
51C
51A
51B
52B
52A
52C
53B
53A
53C
81
78
77
72
71
70
TR2 trs
TR3 trs
TR1 rst
TR1 SEL
TR1 amp

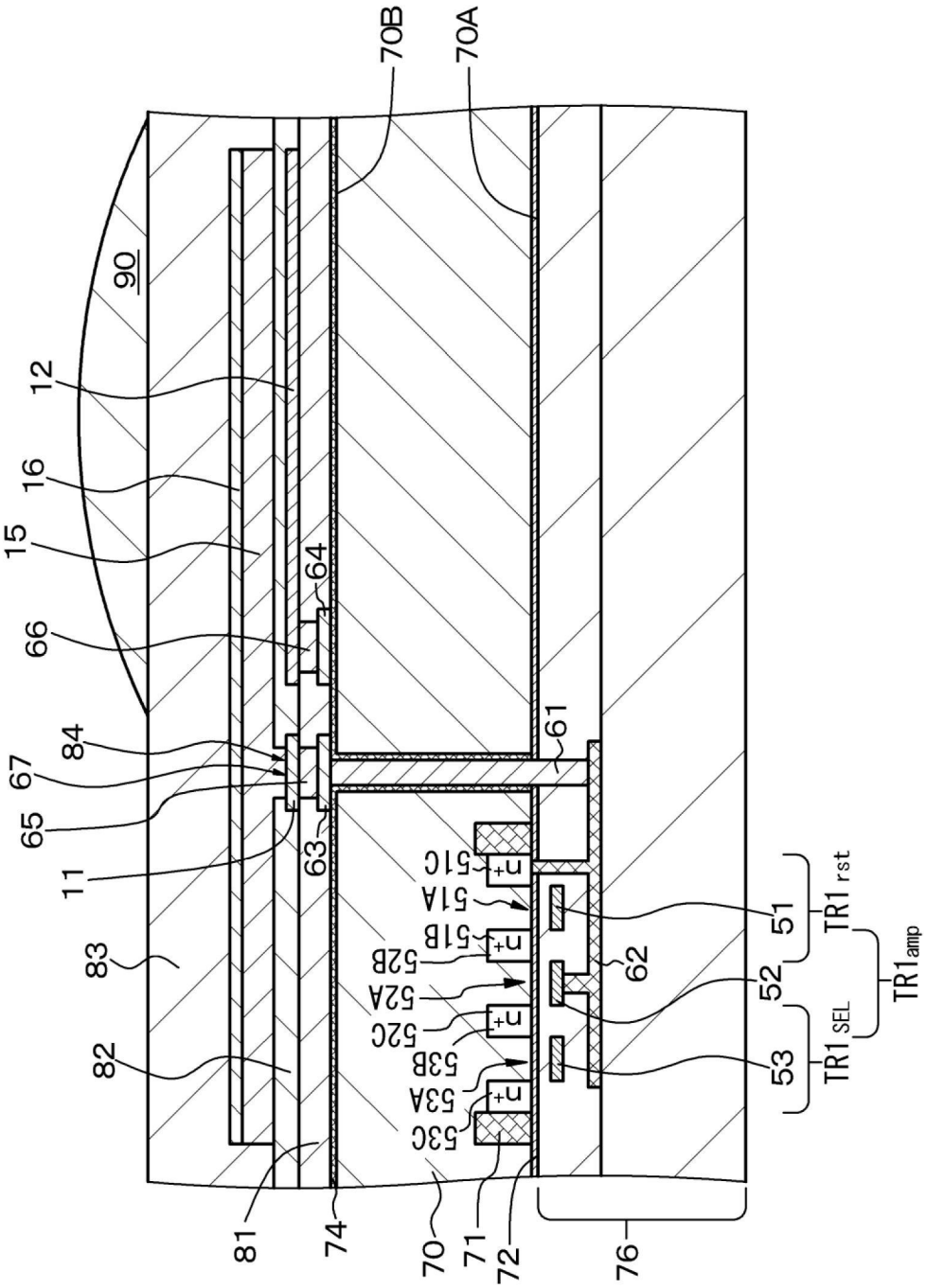
【圖40】


70B
70A
90
12
16
15
66
84
67
65
11
83
82
81
75
74
73
70
71
72
76
41
n
p+
64
63
61
62
44
45A
45C
45
TR2trs
51C
51A
51B
51
TR1rst
52B
52A
52C
52
53B
53A
53C
53
TR1SEL
TR1amp

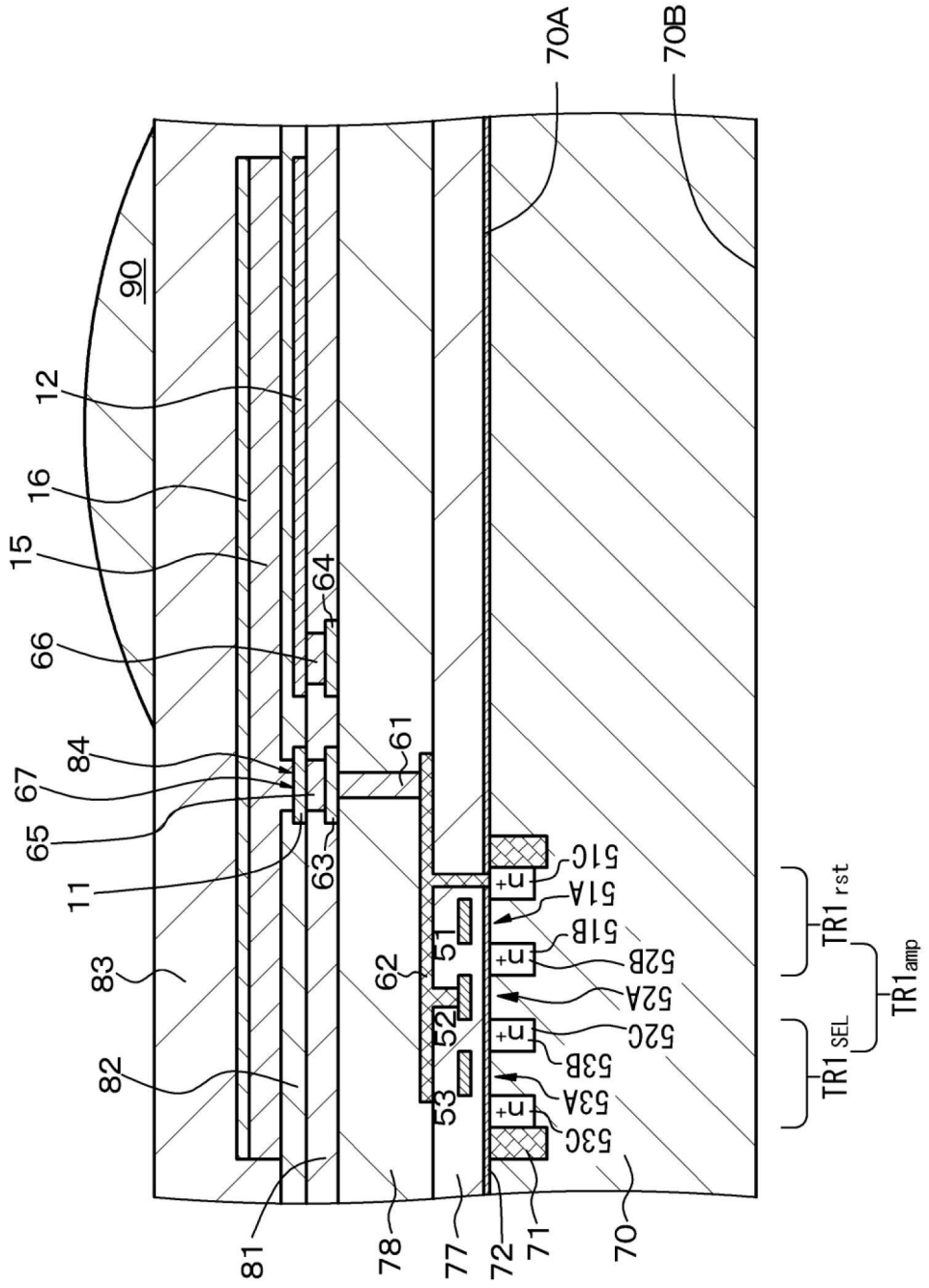
【圖41】


70A
70B
90
12
16
15
64
66
84
67
65
11
83
82
81
78
77
72
71
70
63
61
62
51
52
53
45
44A
41
n
p+
44
45C
45A
51C
51A
51B
52B
52A
52C
53B
53A
53C
TR2trs
TR1rst
TR1amp
TR1SEL

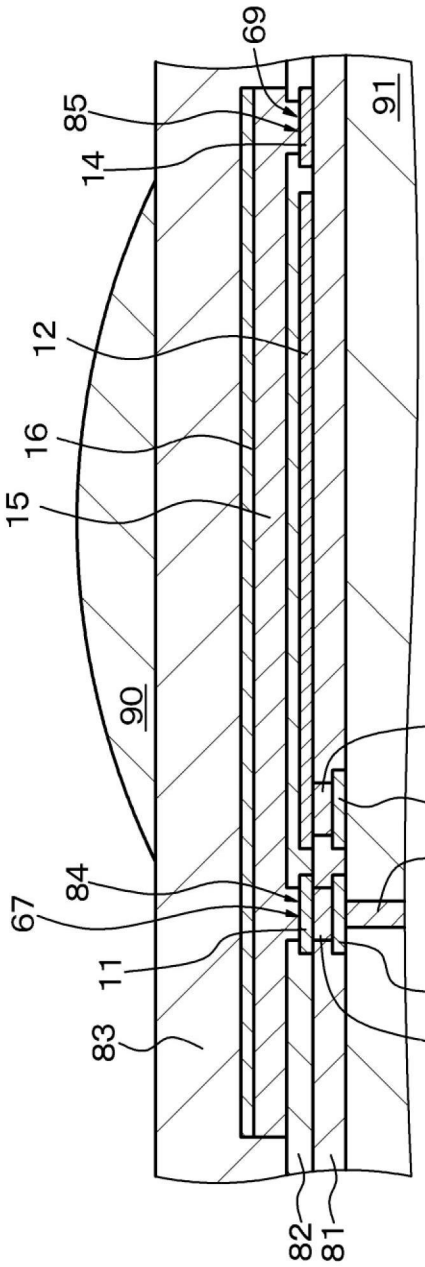
【圖42】


70B
70A
90
12
16
15
64
66
84
67
65
11
63
61
83
82
81
74
70
71
72
76
51C
51A
51B
52B
52A
52C
53B
53A
53C
62
51
52
53
TR1rst
TR1amp
TR1SEL

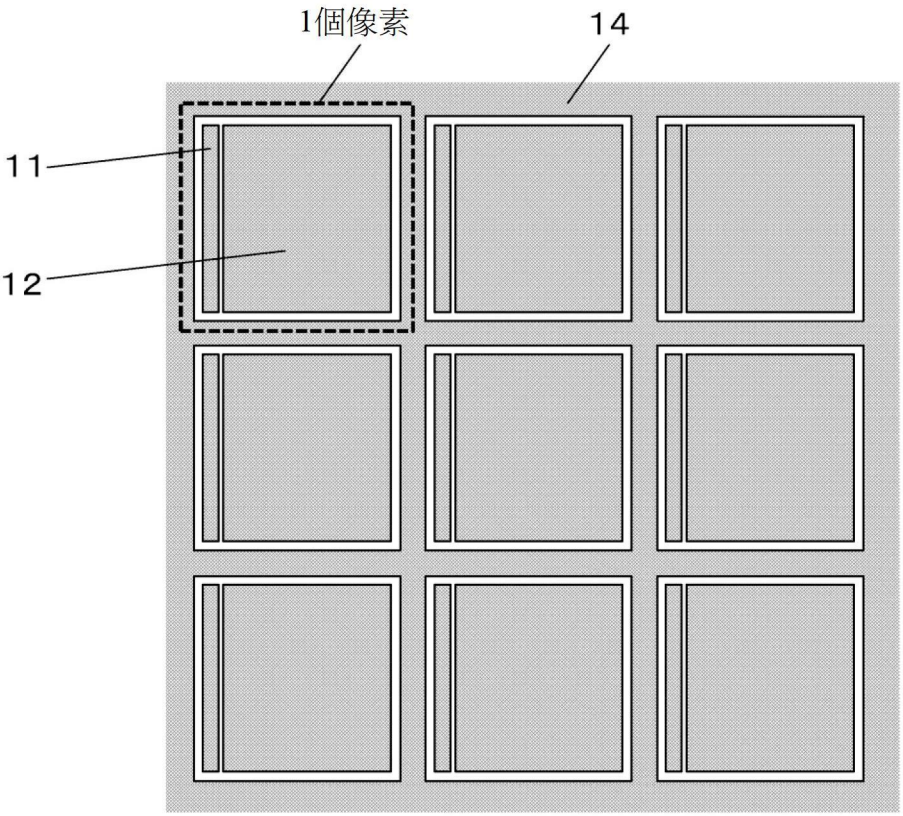
【圖43】


70A
70B
90
12
16
15
64
66
84
67
65
11
63
61
83
82
62
51
52
53
51C
51A
51B
52B
52A
52C
53B
53A
53C
n+
TR1 rst
TR1 amp
TR1 SEL
81
78
77
72
71
70

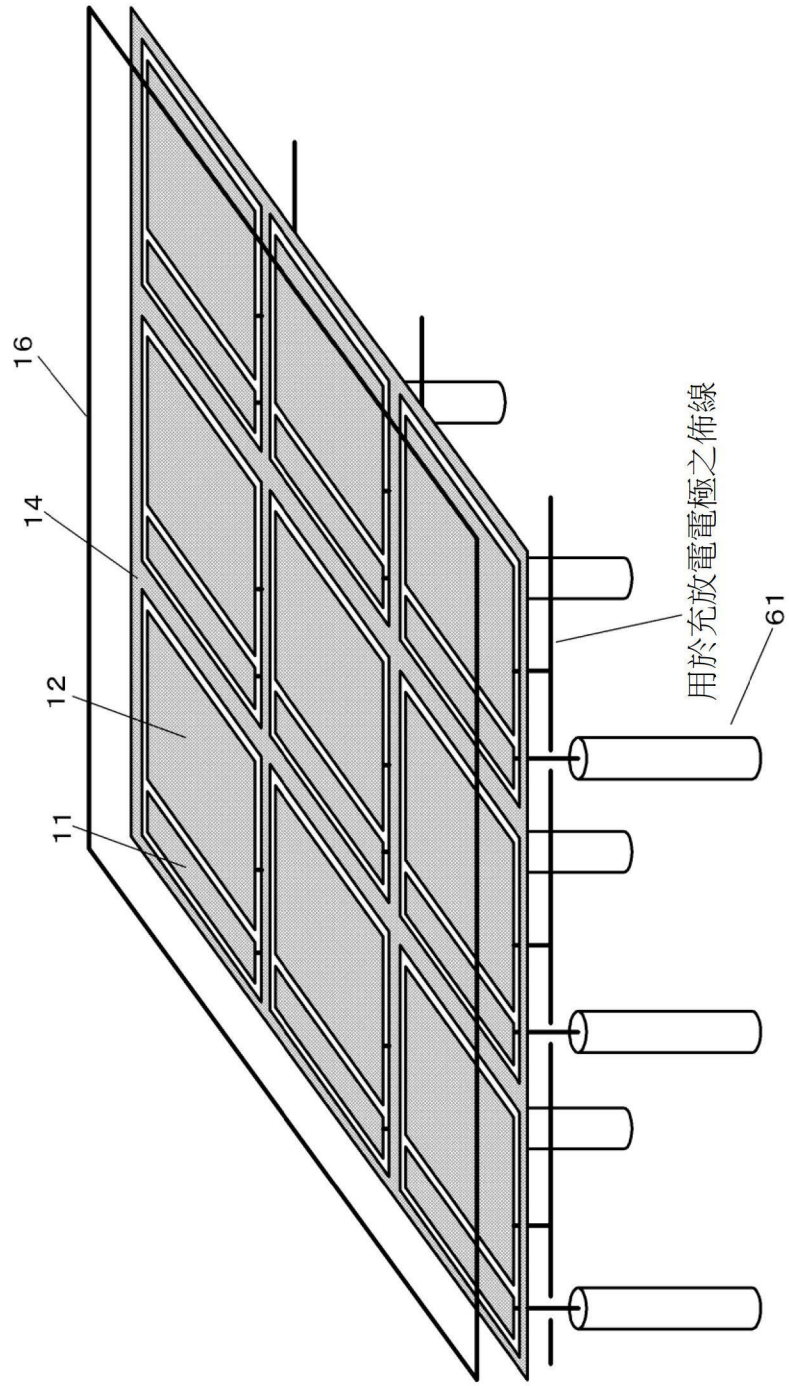
【圖44】



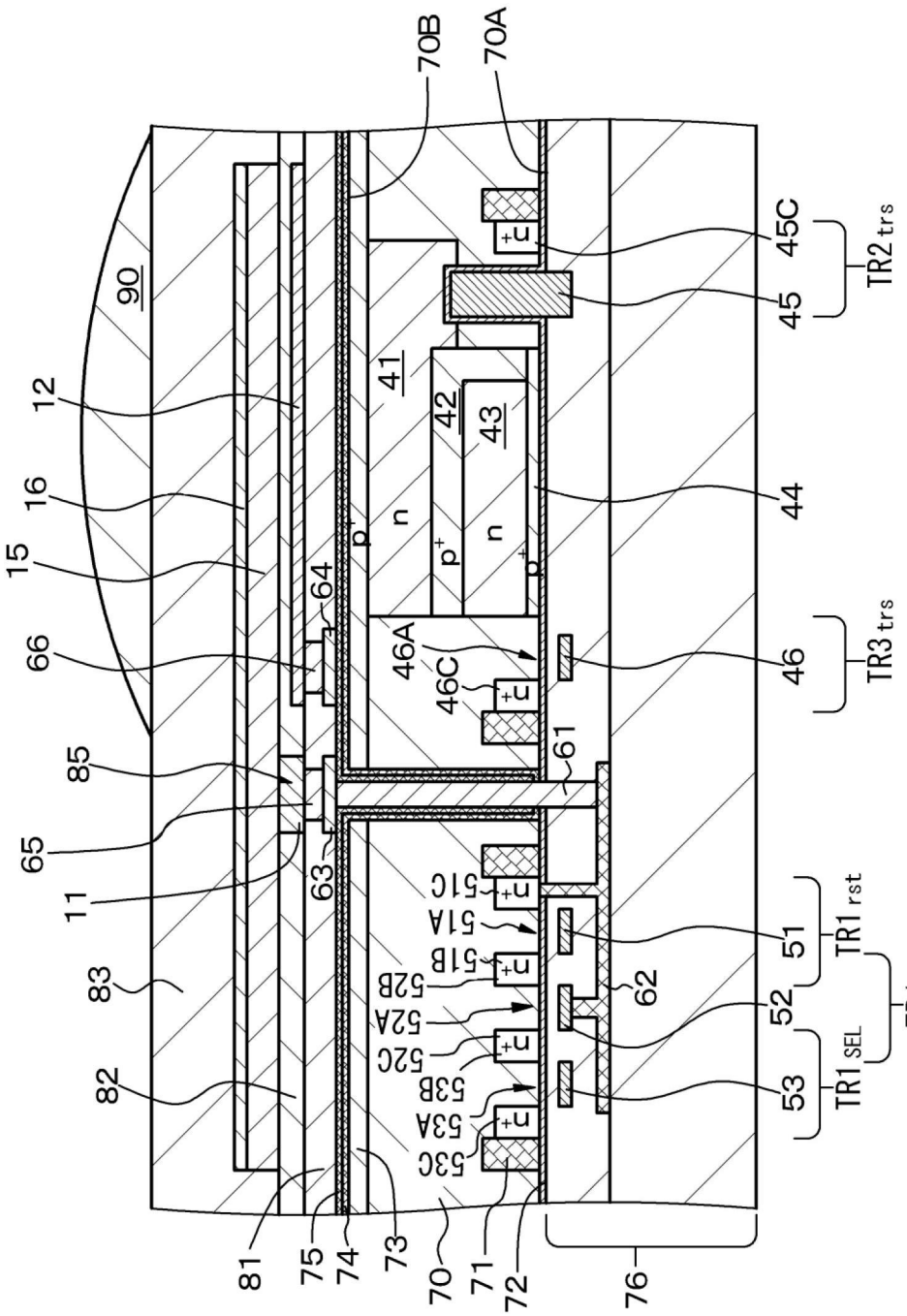
【圖45】



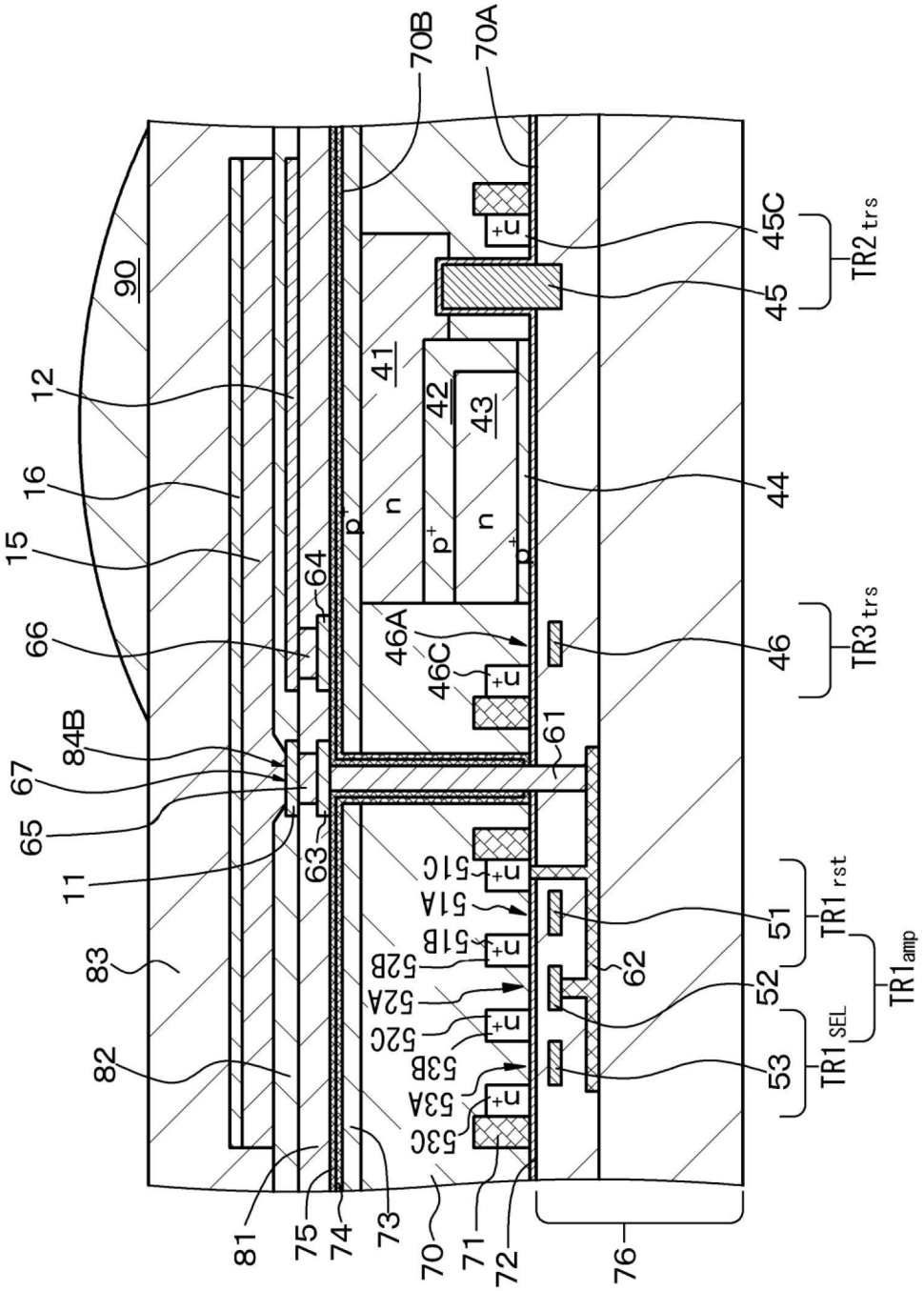
【圖46】



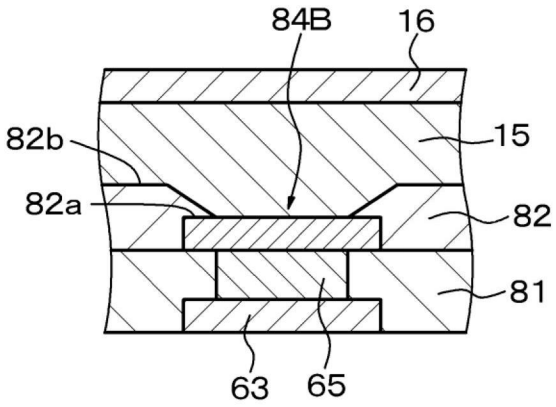
【圖47】


70B
70A
90
12
16
15
66
85
65
11
83
82
81
75
74
73
70
71
72
76
41
42
43
44
45C
45
TR2 trs
46A
46C
46
TR3 trs
64
63
61
62
51C
51A
51B
52B
52A
52C
53B
53A
53C
51
52
53
TR1 rst
TR1 amp
TR1 SEL
n+
p+
n

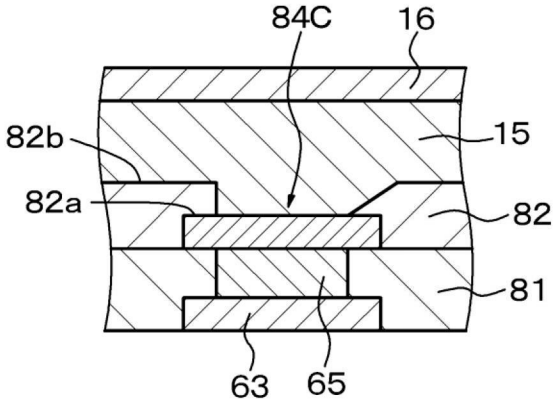
【圖48】


70B
70A
90
12
16
15
66
84B
67
65
11
83
82
81
75
74
73
70
71
72
76
64
63
41
42
43
44
45C
45
TR2trs
46A
46C
46
TR3trs
61
62
51C
51A
51B
51
TR1rst
52B
52A
52C
52
TR1amp
53B
53A
53C
53
TR1SEL
p+
n
p+
n
p+

【圖49】

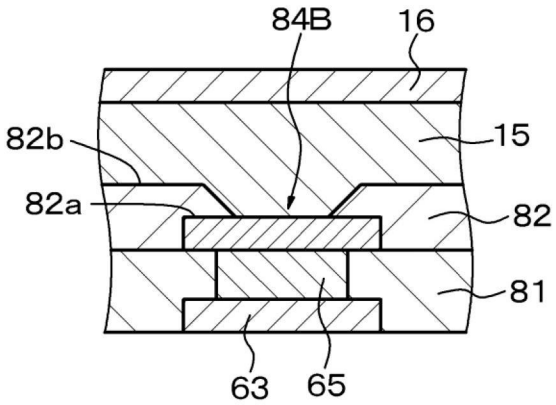


【圖50A】

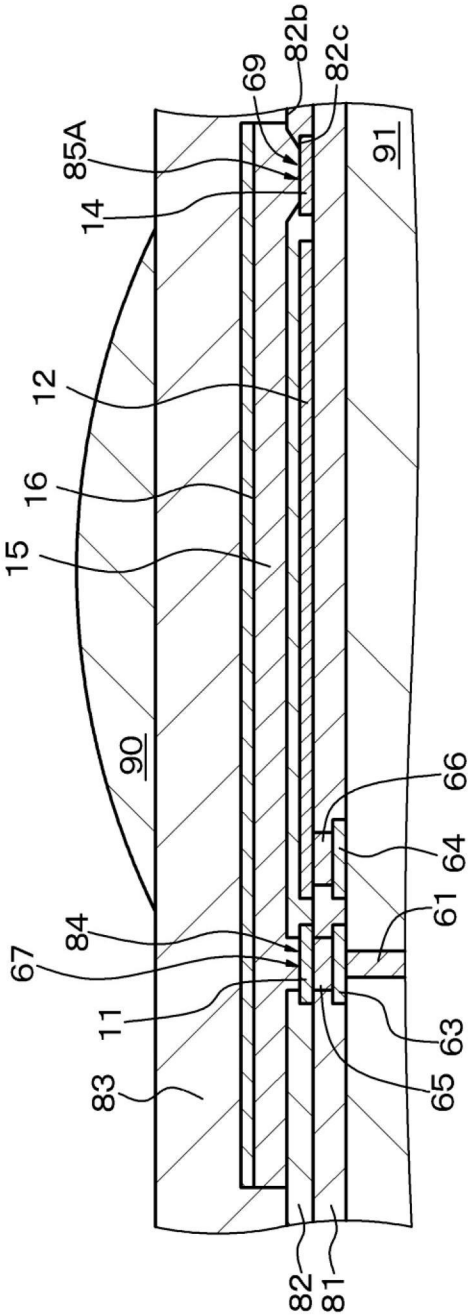


電荷儲存電極12側

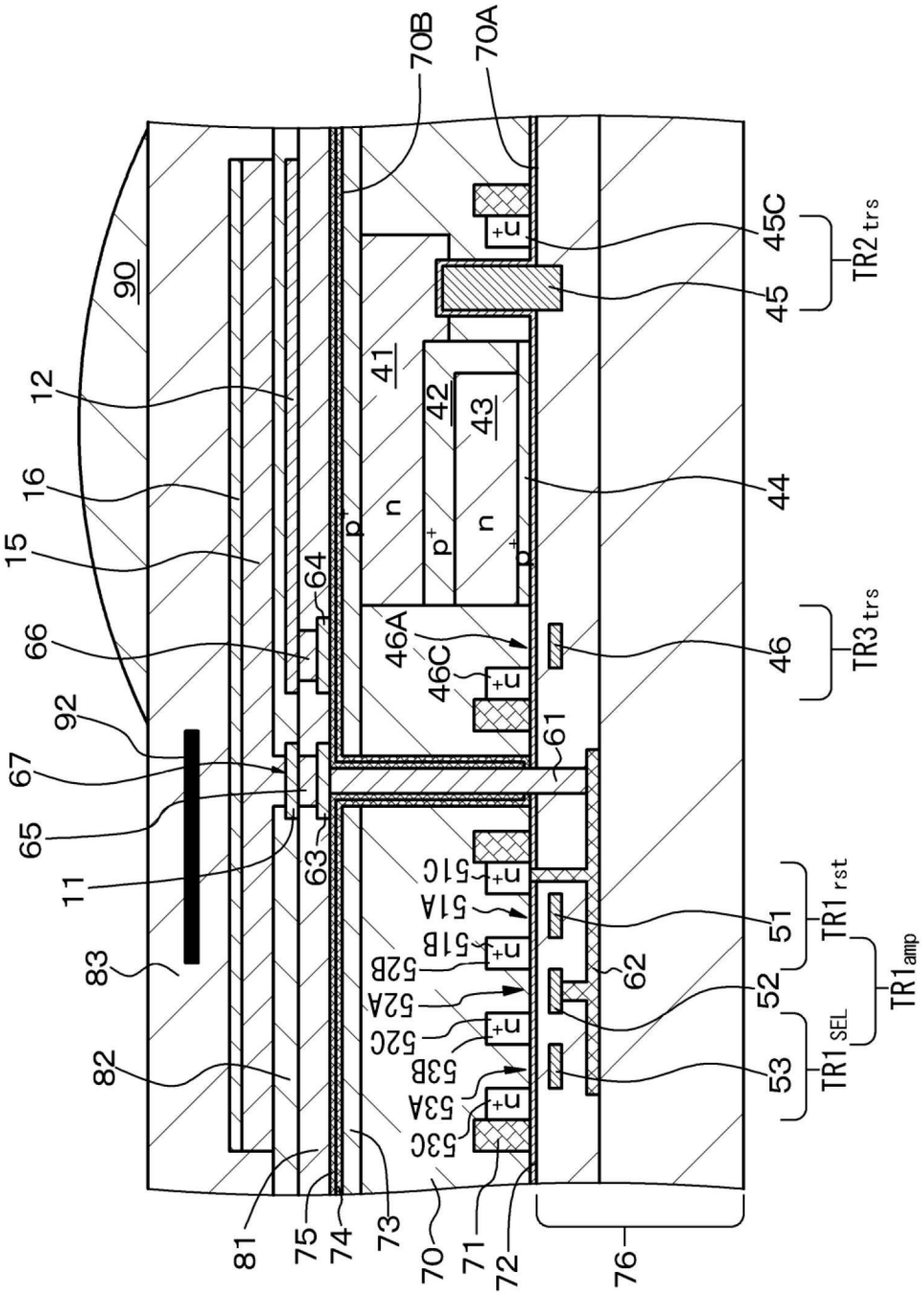
【圖50B】



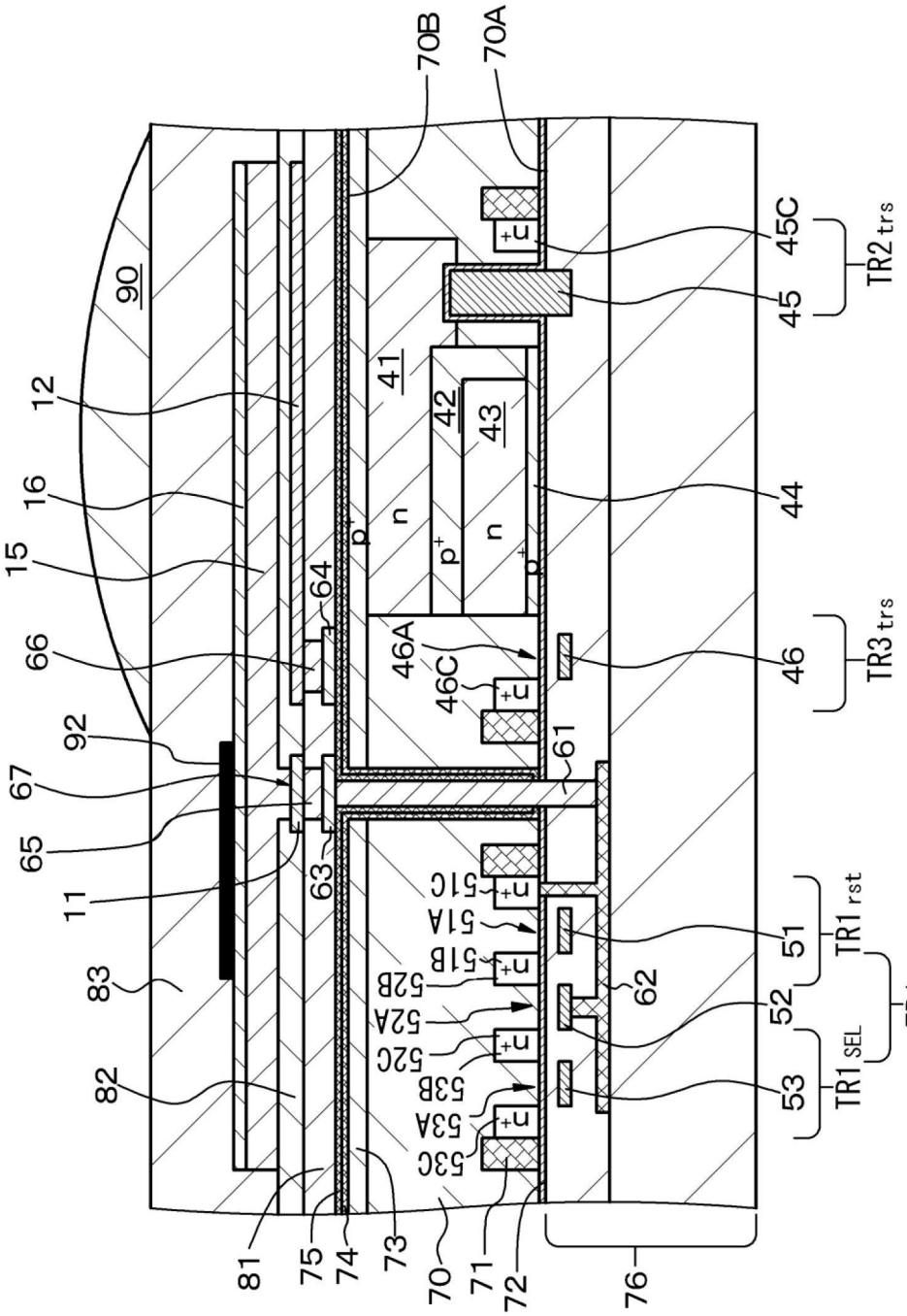
【圖50C】



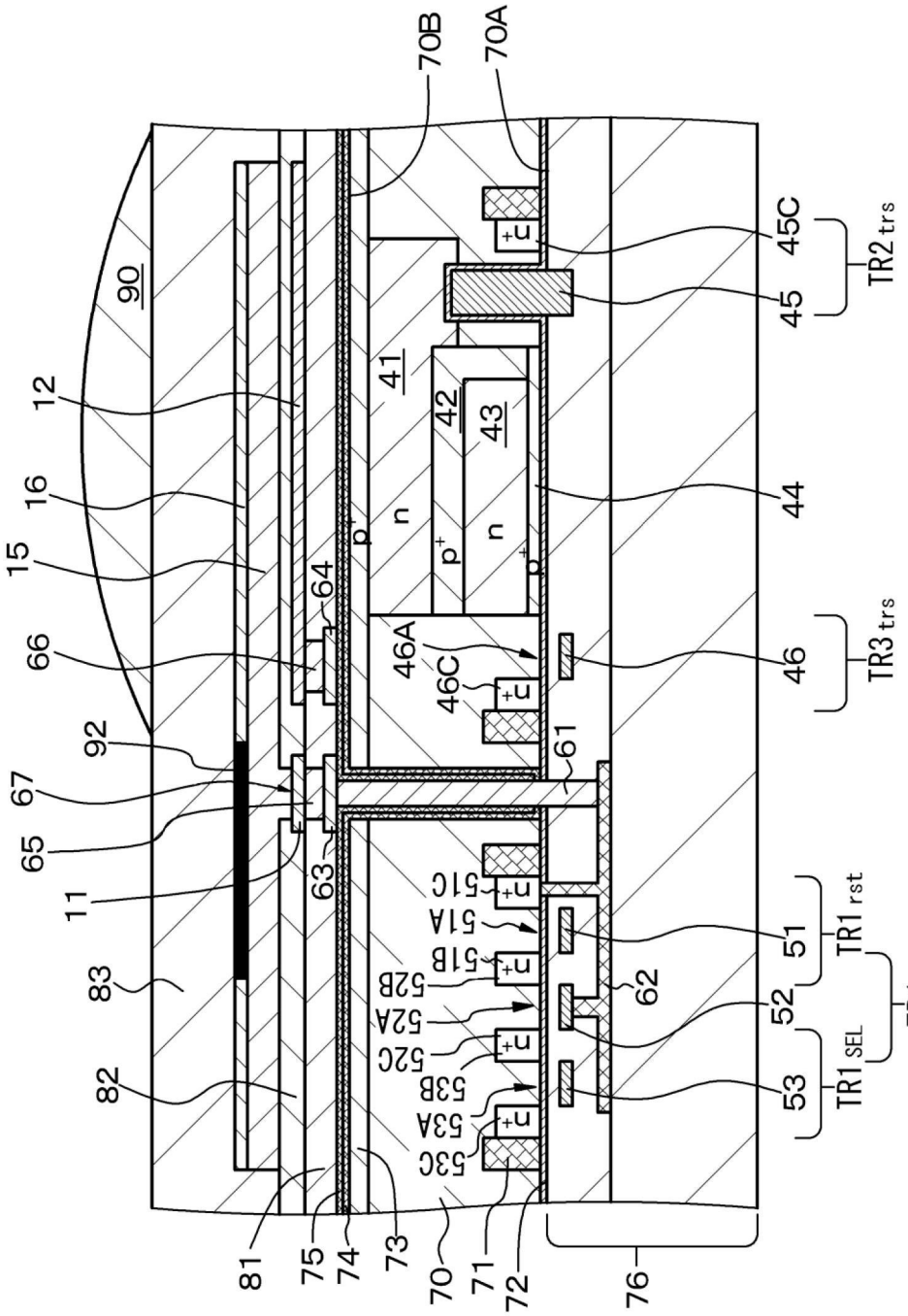
【圖51】


70B
70A
90
12
16
15
64
66
92
67
65
11
63
83
82
81
75
74
73
70
71
72
76
41
42
43
44
45C
45
TR2 trs
46A
46C
46
TR3 trs
61
51C
51A
51B
51
TR1 rst
52B
52A
52C
62
52
TR1 amp
53B
53A
53C
53
TR1 SEL
n
p+

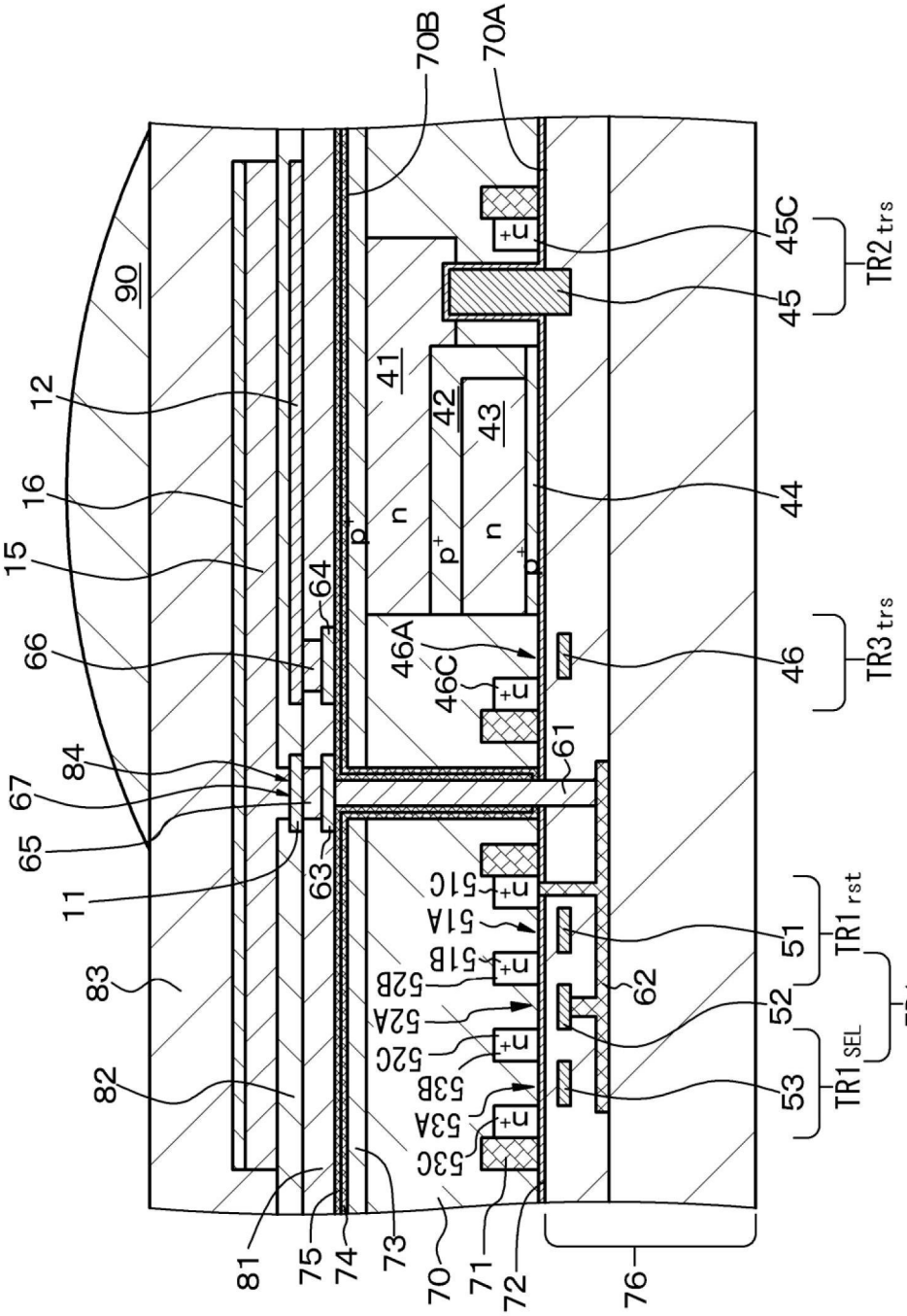
【圖52】


70B
70A
90
12
16
15
66
92
67
65
11
83
82
81
75
74
73
70
71
72
76
64
63
41
42
43
44
45C
45
46A
46C
46
61
62
51C
51A
51B
52B
52A
52C
53B
53A
53C
51
52
53
TR2trs
TR3trs
TR1rst
TR1amp
TR1SEL
n
p+

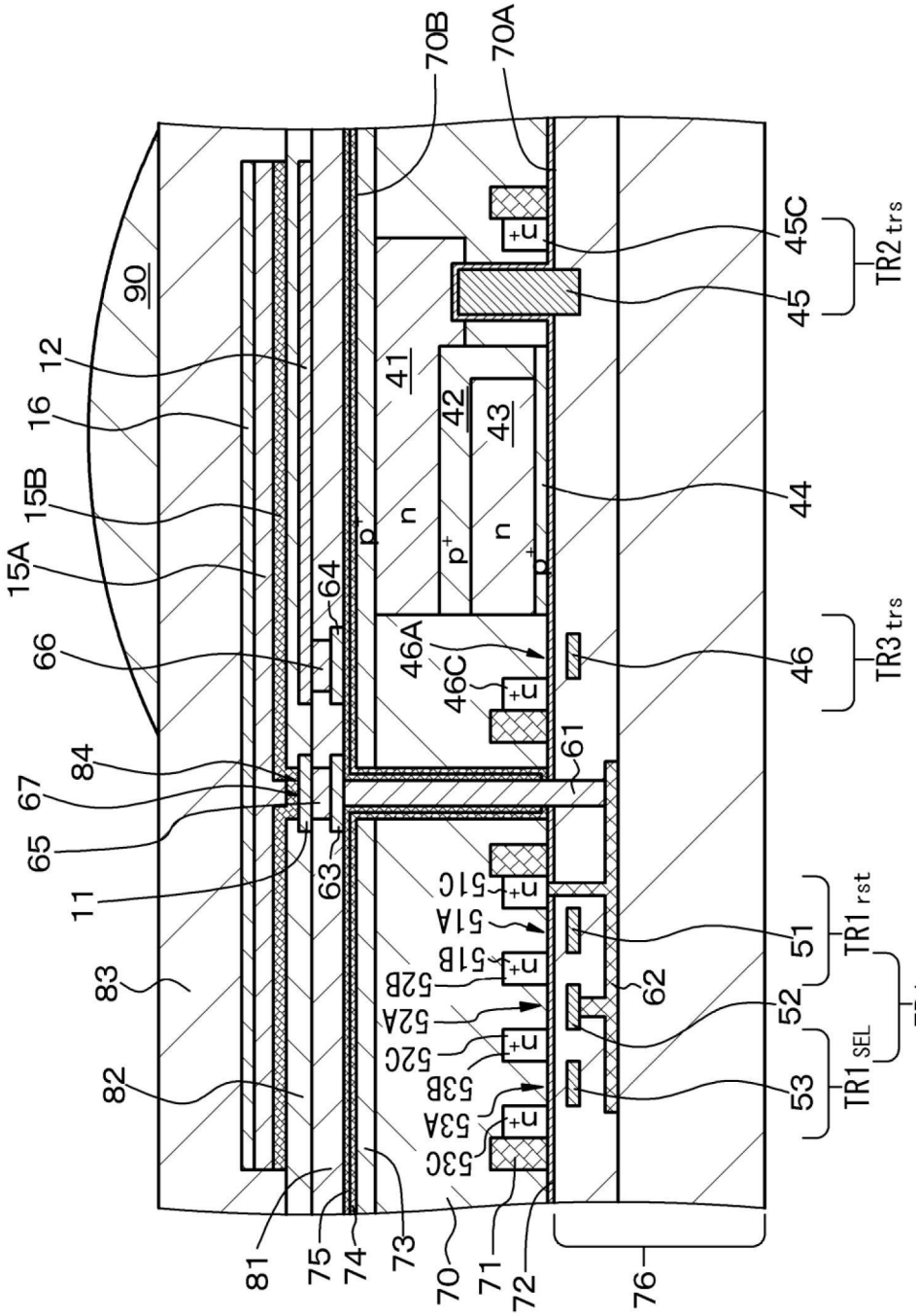
【圖53】


70B
70A
90
12
16
15
66
92
67
65
11
83
82
81
75
74
73
70
71
72
76
41
42
43
44
45C
45
TR2 trs
46A
46C
46
TR3 trs
64
63
61
62
51C
51A
51B
51
TR1 rst
52B
52A
52C
52
TR1 amp
53B
53A
53C
53
TR1 SEL
p+
n
p+
n
p+

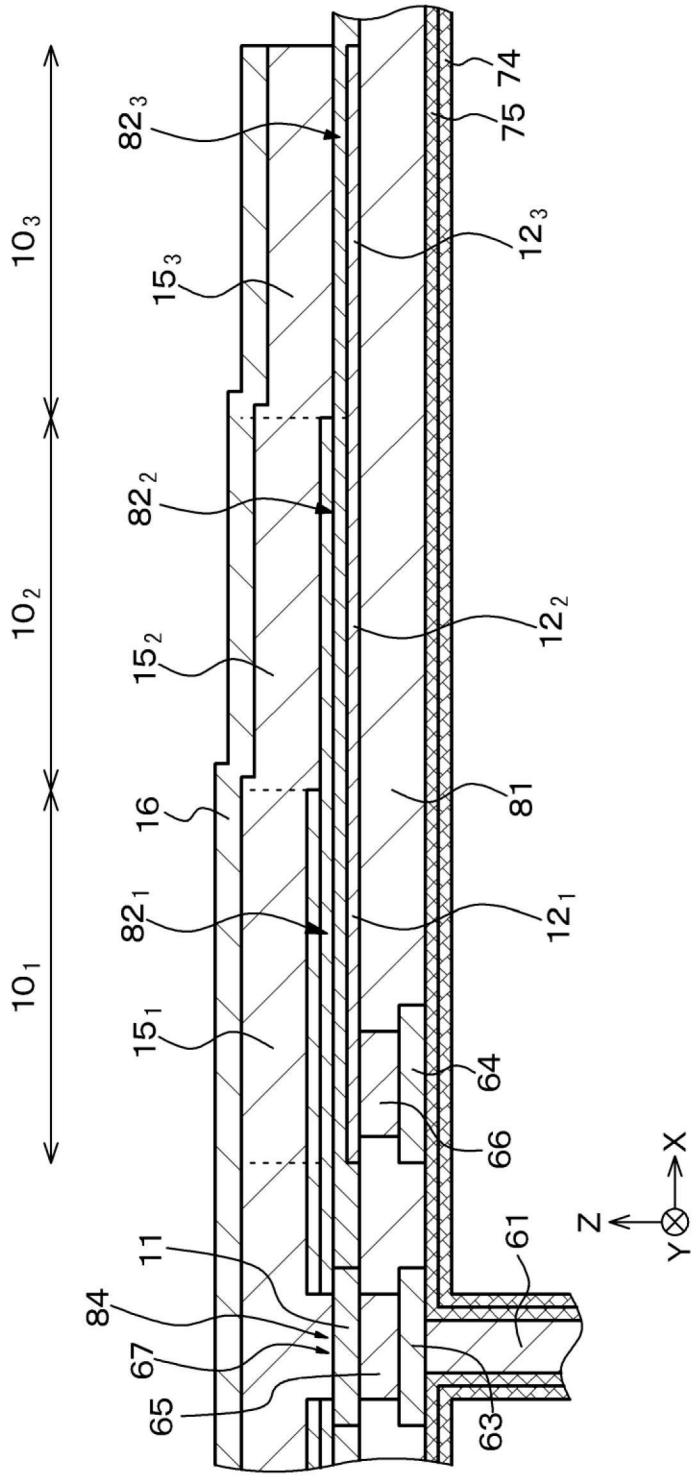
【圖54】


70B
70A
90
12
16
15
66
84
67
65
11
83
82
81
75
74
73
70
71
72
76
64
63
41
42
43
44
45C
45
46A
46C
46
61
62
51C
51A
51B
52B
52A
52C
53B
53A
53C
51
52
53
TR2trs
TR3trs
TR1rst
TR1amp
TR1SEL
n
p+

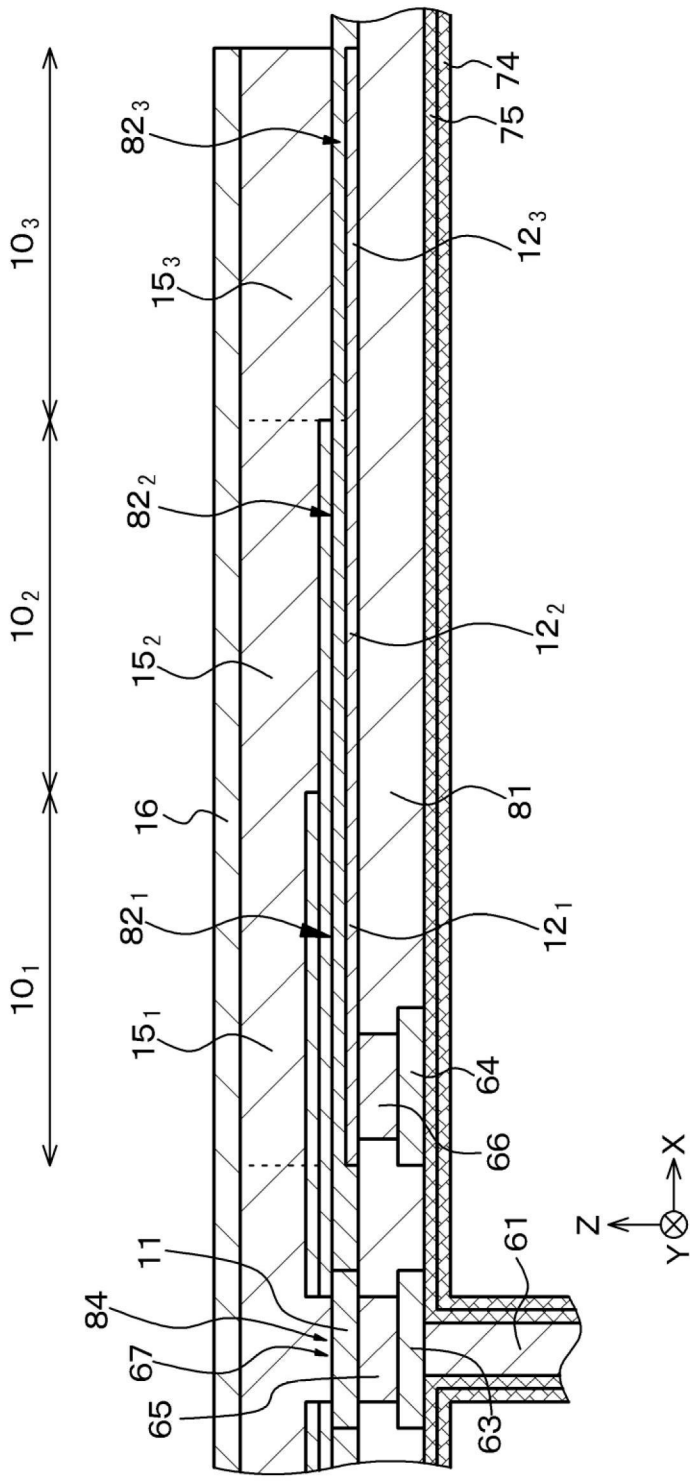
【圖55】


70B
70A
90
12
16
15B
15A
66
84
67
65
11
83
82
81
75
74
73
70
71
72
76
64
63
41
42
43
44
45C
45
TR2 trs
46A
46C
46
TR3 trs
61
62
51C
51A
51B
51
TR1 rst
52B
52A
52C
52
TR1 amp
53B
53A
53C
53
TR1 SEL
n+
p+
n
p

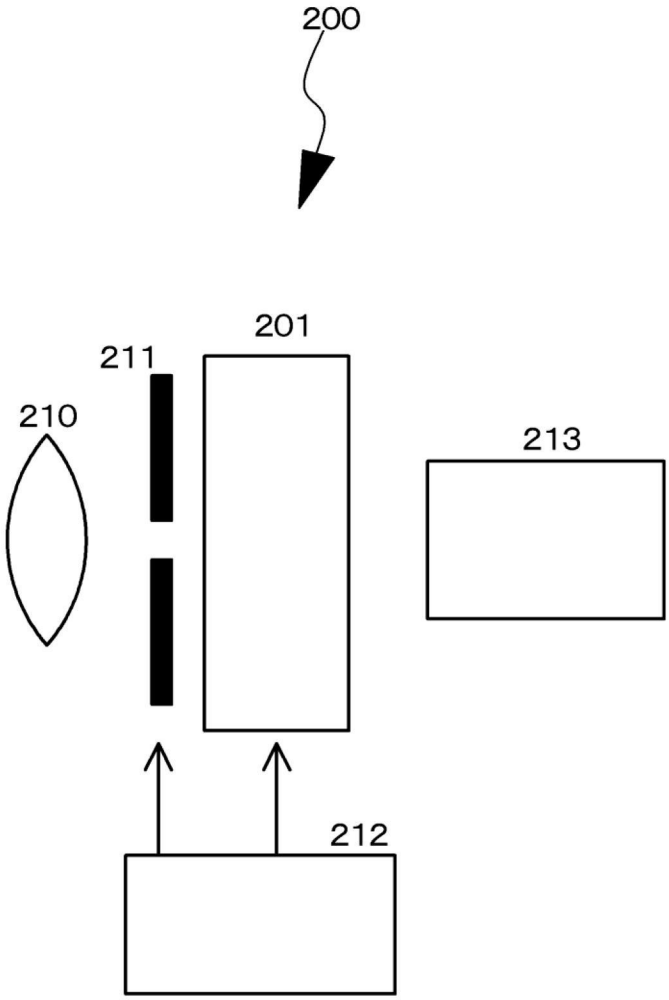
【圖56】


10_3
10_2
10_1
82_3
15_3
82_2
15_2
16
82_1
15_1
11
84
67
65
74
75
12_3
12_2
81
12_1
64
66
61
63
X
Z
Y

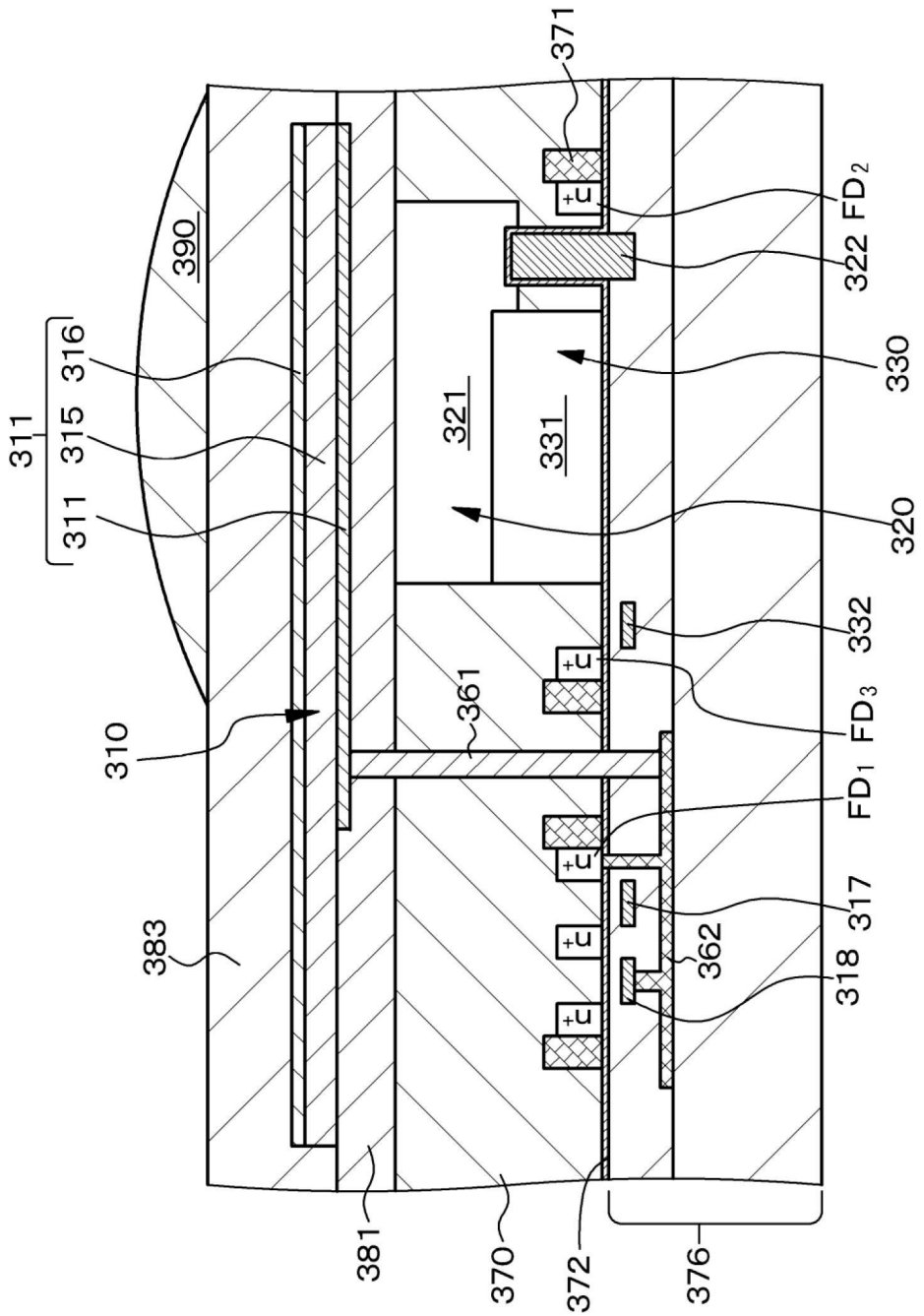
【圖57】


10_3
10_2
10_1
82_3
15_3
82_2
15_2
16
82_1
15_1
11
84
67
65
74
75
12_3
12_2
81
12_1
64
66
61
63
Z
X
Y

【圖58】



【圖59】


371
390
FD2
322
330
316
315
311
321
331
311
320
332
361
310
FD3
FD1
317
383
362
318
381
370
372
376

【圖60】