



SCHWEIZERISCHE EIDGENOSSENSCHAFT
BUNDESAMT FÜR GEISTIGES EIGENTUM

⑤ Int. Cl.³: G 04 C 3/00
G 04 C 17/00
H 02 M // 3/155

Patentgesuch für die Schweiz und Liechtenstein

Schweizerisch-liechtensteinischer Patentschutzvertrag vom 22. Dezember 1978

⑫ **AUSLEGESCHRIFT** A3

⑪

618 568 G

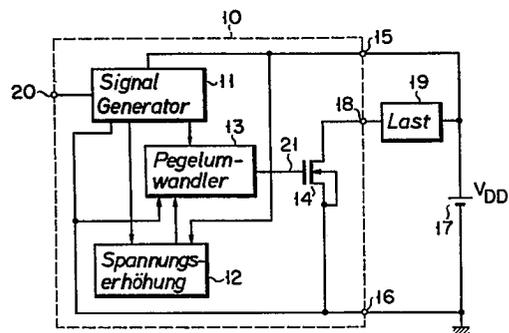
- ⑳ Gesuchsnummer: 4979/77
- ㉑ Anmeldungsdatum: 21.04.1977
- ㉓ Priorität(en): 21.04.1976 JP 51-44469
- ㉔ Gesuch bekanntgemacht: 15.08.1980
- ㉖ Auslegeschrift veröffentlicht: 15.08.1980

- ㉗ Patentbewerber:
Tokyo Shibaura Electric Company, Limited,
Kawasaki-shi/Kanagawa-ken (JP)
- ㉘ Erfinder:
Mitsuo Aihara, Tokyo (JP)
Hisaharu Ogawa, Yokohama-shi (JP)
- ㉚ Vertreter:
E. Blum & Co., Zürich
- ㉜ Recherchenbericht siehe Rückseite

⑤④ **Vorrichtung mit einer Erregerstufe.**

⑤⑦ Die Vorrichtung enthält eine Erregerstufe, welche in einer integrierten Schaltung angeordnet ist, einen Signalgenerator (11) zur Erzeugung eines Ausgangs mit mehreren Ausgangssignalen, eine Speisequelle (17) sowie ein Mittel (13) zur Pegelumwandlung. Der Pegel eines der genannten Ausgangssignale wird mit Hilfe des Mittels (13) in ein Steuersignal umgewandelt. Der Spannungspegel ist n-mal grösser als der Pegel der Speisespannung, wobei n grösser als 1 ist. Ferner ist wenigstens ein Feldeffekttransistor (14) vorgesehen, dessen Ein-Aus-Betriebsweise durch das genannte Steuersignal gesteuert wird.

Eine derart ausgeführte integrierte Schaltung weist keinen vergrösserten Leckstrom und auch keine Löcher im Isolierfilm des Tores des Feldeffekttransistors auf.





RAPPORT DE RECHERCHE RECHERCHENBERICHT

Demande de brevet No.:
Patentgesuch Nr.:

CH 4 979/77

I.I.B. Nr.: HO 12669

Documents considérés comme pertinents Einschlägige Dokumente		
Catégorie Kategorie	Citation du document avec indication, en cas de besoin, des parties pertinentes. Kennzeichnung des Dokuments, mit Angabe, soweit erforderlich, der massgeblichen Teile	Revendications con- cernées Betrifft Anspruch Nr.
X	<u>DE - A - 2 437 354</u> (K.K.SUWA SEIKOSKA) * Seite 2, letzter Abschnitt - Seite 3, letzter Abschnitt *	I, 1

	<u>CH - A - 672 471</u> (SESCOSEM) * Spalte 1, Zeilen 1-62; Figuren *	I, 1, 3

	<u>DE - A - 2 347 404</u> (CITIZEN WATCH CO Ltd.) * Figur 25 *	4

	<u>US - A - 3 934 399</u> (I.NISHIMURA et T.SANO) * Figur 7 *	2, 3, 5

I.	<u>FR - A - 2 332 646</u> (JEAN CLAUDE BERNEY S.A.) * Figuren *	

Domaines techniques recherchés
Recherchierte Sachgebiete
(INT. CL.²)

G 04 C 17/02
G 04 C 3/00
H 02 M 3/155

Catégorie des documents cités

Kategorie der genannten Dokumente:

X: particulièrement pertinent
von besonderer Bedeutung
A: arrière-plan technologique
technologischer Hintergrund
O: divulgation non-écrite
nichtschriftliche Offenbarung
P: document intercalaire
Zwischenliteratur
T: théorie ou principe à la base de
l'invention
der Erfindung zugrunde liegende
Theorien oder Grundsätze
E: demande faisant interférence
kollidierende Anmeldung
L: document cité pour d'autres raisons
aus andern Gründen angeführtes
Dokument
&: membre de la même famille, document
correspondant
Mitglied der gleichen Patentfamilie;
übereinstimmendes Dokument

Etendue de la recherche/Umfang der Recherche

Revendications ayant fait l'objet de recherches alle
Recherchierte Patentansprüche:

Revendications n'ayant pas fait l'objet de recherches
Nicht recherchierte Patentansprüche:

Raison:
Grund:

Date d'achèvement de la recherche/Abschlussdatum der Recherche

9. Juni 1978

Examinateur I.I.B./I.I.B. Prüfer

EXELMANS

PATENTANSPRÜCHE

1. Vorrichtung mit einer Erregerstufe, welche in einer integrierten Schaltung angeordnet ist, mit einem Signalgenerator (11) zur Erzeugung eines Ausgangs mit mehreren Ausgangssignalen, wenn er mit einer Spannung aus einer Speisequelle (17) versorgt wird, mit Mitteln (13) zur Pegelumwandlung, um den Pegel eines aus den genannten Ausgangssignalen in ein Steuersignal umzuwandeln, dadurch gekennzeichnet, dass der Spannungspegel n-mal grösser als der Pegel der Speisespannung ist, wobei n grösser als 1 ist, und dass wenigstens ein Feldeffekttransistor (14) vorgesehen ist, dessen Ein-Aus-Betriebsweise durch das genannte Steuersignal gesteuert wird, um eine nicht in der integrierten Schaltung angeordnete Last (19) zu erregen.

2. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die Last eine Anzeigevorrichtung ist.

3. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die Mittel zur Pegelumwandlung eine spannungsvergrössernde Schaltung (12) zur Erhöhung des Spannungspegels eines der Ausgangssignale aus dem Signalgenerator (11) bis auf das n-fache derjenigen der Speisequelle (17) enthält, und dass sie einen Pegelwandler (13) zur Erzeugung eines Steuersignals enthält, wobei dieses einen Spannungspegel aufweist, welcher jenem des Ausgangssignals aus der Spannungsverstärkungsschaltung entspricht, um den Feldeffekttransistor (14) zu steuern.

4. Vorrichtung nach Anspruch 3, dadurch gekennzeichnet, dass die spannungsvergrössernde Schaltung (12) ein Spannungsverdoppler ist und dass der Pegelwandler (13) ein Inverter ist.

5. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die integrierte Schaltung folgende Bestandteile enthält:

einen Ein-Aus-Steuerschaltungskreis (41) zur Steuerung der Leitfähigkeit und Nichtleitfähigkeit des Feldeffekttransistors (42) entsprechend der Leitfähigkeit und Nichtleitfähigkeit eines externen Schalters (SW), welcher ausserhalb der integrierten Schaltung angeordnet ist,

eine erste spannungsverstärkende Schaltung (35), zur Erhöhung des Spannungspegels eines der Ausgangssignale aus dem Signalgenerator (32),

einen ersten Pegelwandler (37), welcher, wenn er mit einem Betriebssignal aus dem Ein-Aus-Steuerschaltungskreis (41) versorgt wird, ein erstes Steuersignal aussendet, dessen Spannungspegel demjenigen entspricht, welcher ein Ausgangssignal aus der ersten spannungsverstärkenden Schaltung (35) aufweist,

eine zweite spannungsverstärkende Schaltung (36), welche, wenn mit einem Signal aus dem ersten Pegelwandler (37) versorgt wird, weiter den Spannungspegel eines Ausgangssignals aus der ersten spannungsverstärkenden Schaltung verstärkt,

einen zweiten Pegelwandler (38), welcher, falls mit einem Signal aus dem Ein-Aus-Steuerschaltungskreis (41) versorgt, ein zweites Steuersignal erzeugt, dessen Spannungspegel jenem des Ausgangssignals aus dem ersten spannungsverstärkenden Schaltungskreis (35) entspricht,

und einem dritten Pegelwandler (39), welcher, wenn er mit einem Signal aus dem zweiten Pegelwandler (38) versorgt wird, ein drittes Steuersignal erzeugt, dessen Spannungspegel jenem des Ausgangssignals aus der zweiten spannungsverstärkenden Schaltung (36) entspricht, um den Feldeffekttransistor (42) beim genannten dritten Steuersignal leitend zu machen.

6. Vorrichtung nach Anspruch 1, dadurch gekennzeichnet, dass die integrierte Schaltung folgende Bestandteile aufweist:

eine spannungsverstärkende Schaltung (59), welche, wenn ein externer Schalter (SW₁, SW₂, SW₃), der ausserhalb der integrierten Schaltung angeordnet ist, leitend gemacht wird, den

Spannungspegel eines der Ausgangssignale aus dem Signalgenerator (47) erhöht,

einen zeitzählenden Signalgenerator (56) zur Erzeugung von zeitzählenden Signalen unter Aufnahme von Ausgangssignalen aus dem Signalgenerator (47),

einen Dekoder (57) zur Dekodierung von Ausgangssignalen aus dem zeitzählenden Signalgenerator (56),

einen Schaltungskreis (58), welcher den Dekoderausgang Ein-Aus steuert, und welcher zur wahlweisen Betätigung einer Anzahl von Ausgängen aus dem Dekoder (57) entsprechend den Ausgangssignalen aus dem zeitzählenden Signalgenerator (56) bestimmt ist,

eine pegelumwandelnde Anordnung (60), welche eine Anzahl von Pegelumwandlern enthält, die an die entsprechenden Ausgangsklemmen des Dekoders (57) durch den Schaltungskreis angeschlossen sind, welcher zur Steuerung von Dekoderausgängen Ein-Aus bestimmt ist, und zwar nur an diejenigen der Umwandler, welche durch den Schaltungskreis zur Steuerung der Dekoderausgänge Ein-Aus ausgewählt sind, die dazu vorgesehen sind, um ein Steuersignal zu erzeugen, dessen Spannungspegel jenem eines der Ausgangssignale aus dem spannungsverstärkenden Schaltungskreis entspricht, und

eine Anzahl von Feldeffekttransistoren (61a bis 61h), welche an die entsprechenden Pegelumwandler angeschlossen sind.

30

Die vorliegende Erfindung betrifft eine Vorrichtung mit einer Erregerstufe, welche in einer integrierten Schaltung angeordnet ist, mit einem Signalgenerator zur Erzeugung eines Ausgangs mit mehreren Ausgangssignalen, wenn er mit einer Spannung aus einer Speisequelle versorgt wird, mit Mitteln zur Pegelumwandlung, um den Pegel eines aus den genannten Ausgangssignalen in ein Steuersignal umzuwandeln.

Eine solche Vorrichtung ist insbesondere zur Steuerung einer Anzeigevorrichtung geeignet, die z. B. in einer elektronischen Uhr oder in einer elektronischen, druckenden Rechenmaschine verwendet wird.

Falls ein Flüssigkristall als eine Anzeigevorrichtung, beispielsweise in einer elektronischen Uhr, verwendet wird, wird eine Lampe in der Nähe der Anzeigevorrichtung mit dem Flüssigkristall angeordnet. Falls es gewünscht ist, die Zeit in der Nacht abzulesen, wird die Lampe eingeschaltet, und das Licht der Lampe fällt auf die Anzeigevorrichtung mit dem Flüssigkristall, was die optische Wahrnehmung der Zeit ermöglicht.

Falls ein Feldeffekttransistor (nachstehend ein «MOS-Transistor») im Zusammenhang mit einem Schaltungskreis zum Betrieb der oben erwähnten Art von Anzeigelampen verwendet ist, um die Anzeigelampe anzutreiben, war es bisher notwendig, das Verhältnis zwischen der Länge und der Breite des Kanals des MOS-Transistors so zu wählen, dass es einen grossen Wert hatte. Wenn ein MOS-Transistor von dieser Ausführung in einer integrierten Schaltung angeordnet war, war die Herstellung der integrierten Schaltung mit einer niedrigen Ausbeute verbunden und zwar beispielsweise deswegen, weil sich ein vergrösserter Leckstrom daraus ergab und weil eine grössere Anzahl von winzigen Löchern im isolierenden Tor-Film des MOS-Transistors erschien. Ferner ergab es sich aus der unvermeidbar voluminösen Ausbildung des MOS-Transistors, dass das Plättchen mit einem integrierten Schaltungskreis grösser sein musste und infolgedessen waren auch die Herstellungskosten gross. Infolgedessen enthielt der übliche die Lampe erregende Schaltungskreis einen bipolaren Transistor, welcher einen kleinen inneren Widerstand aufwies,

und einen mechanischen Schalter, der ausserhalb der integrierten Schaltung angeordnet war. Die Lampe war mit dem bipolaren Transistor derart verbunden, dass sie erregt wurde, und zwar direkt durch Schliessung des mechanischen Schalters.

Fig. 1 zeigt eine Anordnung eines früheren Erregerschaltungskreises. Ein Inverter IN, welcher integriert ausgeführt ist, ist bei der Klemme 1 geerdet. Die stromversorgende Klemme 2 des Inverters IN ist mit dem negativen Pol einer Zelle von 1,5 Volt verbunden, deren positiver Pol geerdet ist. Ein Schalter SW ist zwischen die stromzuführende Klemme 2 und eine Eingangsklemme 4 des Inverters IN geschaltet. Dort ist ein bipolarer NPN-Transistor Tr angeordnet, welcher einen extrem kleinen Betriebswiderstand aufweist, dessen Emitter mit der stromzuführenden Klemme 2 verbunden ist, dessen Kollektor mit der Erdungsklemme 1 über eine Lampe L verbunden ist und dessen Basis mit der Ausgangsklemme 3 des Inverters IN über einen Widerstand R1 verbunden ist. Sollte es in einer elektronischen Uhr, welche den oben erwähnten Erregerkreis aufweist, gewünscht sein, die Zeit in der Nacht ablesen zu können, wird der Schalter SW geschlossen, um den Inverter IN zu erregen, und dann wird der bipolare NPN-Transistor Tr leitend, um die Lampe L leuchtend zu machen.

Nun besteht das Bedürfnis, den Erregerkreis für die Anzeigevorrichtung in eine integrierte Anordnung einzuverleiben, um die Ausführung einer elektronischen Uhr zu vereinfachen, und um die Zuverlässigkeit derselben zu vergrössern. Wenn es allerdings beabsichtigt wird, den bipolaren Transistor nach Fig. 1 in eine integrierte Schaltung einzuverleiben, dann ist es notwendig, die Lampe L mit dem Emitter zu verbinden, d. h., dass der bipolare Transistor wie ein Emitterfolger verwendet werden muss. Dort wo die Lampe L mit dem Emitterfolger verbunden ist, erhält man keine genügende Stromversorgung, um die Lampe zu speisen, und zwar deswegen, weil der Inverter IN ein kleines Ausgangssignal von 0,5 Volt erzeugt und die Basis-Emitterspannung V_{BE} des bipolaren Transistors Tr eine Grösse von etwa 0,6 Volt hat. Infolgedessen ist es extrem schwierig, zu versuchen, einen bipolaren Transistor wie ein Erregerelement 4 einer Anzeigevorrichtung in einem integrierten Schaltungskreis unterbringen zu wollen.

Ferner, wenn man bestrebt ist, aus Kostengründen einen MOS-Transistor wie ein Erregerelement für eine Anzeigevorrichtung in einem integrierten Schaltungskreis unterzubringen, dann ist es unumgänglich, die vorstehend genannten Probleme betreffend den vergrösserten Leckstrom und das Auftreten von winzigen Löchern im Isolierfilm des Tores des Transistors im voraus zu lösen.

Die Aufgabe der vorliegenden Erfindung ist, die genannten Nachteile zu beseitigen.

Diese Aufgabe wird bei der Vorrichtung der eingangs genannten Art durch eine Massnahme gelöst, die in der Kennzeichnung des Anspruches 1 definiert ist.

Da nach der vorliegenden Erfindung das Gate eines MOS-Transistors zur Steuerung einer externen Last, welche in einem integrierten Schaltungskreis angeordnet ist, mit einer Steuerungspannung versorgt wird, deren Wert n-mal grösser als der Wert derjenigen der Speisequelle ist, ist es möglich, den MOS-Transistor sehr kompakt zu machen und alle Vorteile auszunützen, welche aus der Miniaturisierung des MOS-Transistors ableitbar sind. Infolgedessen kann ein integrierter Erregerschaltungskreis, dessen Durchführung bisher als schwierig betrachtet worden ist, ohne Schwierigkeiten durchgeführt werden.

Nachfolgend werden Ausführungsbeispiele anhand der Zeichnungen näher erläutert. Es zeigen:

Fig. 1 eine typische Anordnung einer vorbekannten Vorrichtung mit einem Erregerschaltungskreis,

Fig. 2A, 2B Erregerstufen, welche zur Erläuterung der Merkmale der vorliegenden Erfindung bestimmt sind,

Fig. 3 ein Blockschema einer Vorrichtung mit einem Erregerschaltungskreis nach einer der Ausführungen der vorliegenden Erfindung,

Fig. 4 eine Schaltung entsprechend derjenigen der Fig. 3,

Fig. 5 ein Blockdiagramm einer Vorrichtung mit einer Erregerstufe nach einer anderen Ausführungsform der Erfindung, und

Fig. 6 ein Blockdiagramm einer Vorrichtung mit einer Erregerstufe nach noch einer weiteren Ausführungsform der vorliegenden Erfindung.

Fig. 2A zeigt eine Anordnung, in welcher eine Spannung V_{SS} einer Speisequelle an Drain eines MOS-Transistors 5 angelegt ist, und zwar durch eine Lampe L; Source des Transistors 5 ist geerdet und eine Spannung V_{SS} einer Speisequelle wird dem Gate des Transistors 5 zugeführt. Fig. 2B gibt eine andere Anordnung an, in welcher eine Spannung V_{SS} einer Versorgungsquelle dem Drain eines MOS-Transistors 6 durch eine Lampe L aufgedrückt wird, wobei Source des Transistors 6 geerdet ist, und wobei Gate des Transistors mit einer Spannung $n \cdot V_{SS}$ versorgt wird, welche n-mal grösser ($n > 1$) ist als die Spannung V_{SS} .

Die Erfinder haben entdeckt, dass dort, wie in Fig. 2B gezeigt, wo eine Spannung $n \cdot V_{SS}$, welche n-mal grösser als die Spannung V_{SS} der Speisequelle ist, welche dem Drain des MOS-Transistors 6 durch die Lampe L zugeführt wird, dem Gate des genannten MOS-Transistors 6 aufgedrückt wird, ist es möglich, denselben Effekt zu erreichen, wie mit dem MOS-Transistor 5, auch wenn die Abmessungen des MOS-Transistors 6 reduziert werden, und zwar bis auf $\frac{1}{n}$ des MOS-Transistors 5. Der Grund dafür ist, angenommen, dass die beiden MOS-Transistoren 5, 6 die gleiche Länge des Kanals aufweisen, dass die Kanalbreite W_2 des MOS-Transistors 6

kleiner als $\frac{1}{n}$ der Breite W_1 des MOS-Transistors 5 gemacht werden kann. Falls daher der MOS-Transistor 6 wie ein Erregerelement für eine Anzeigevorrichtung verwendet wird, unter der Bedingung, welche in Fig. 2B gezeigt ist, dann ist es möglich, das Vorkommen des Leckstromes im genannten MOS-Transistor 6 beträchtlich zu vermindern, und dass auch das Auftreten von winzigen Löchern im Isolierfilm des Gate des genannten Transistors zu reduzieren, wodurch es möglich wird, ein Erregerelement mit einer verbesserten Ausbeute herzustellen, und wie natürlich erwartet werden kann, auch das Plättchen für den integrierten Schaltungskreis zu vermindern und infolgedessen können die Schneidekosten bei der Herstellung desselben vermindert werden. Aus den vorstehend genannten Gründen ist es möglich, den MOS-Transistor 6 ohne Schwierigkeiten in einem integrierten Schaltungskreis unterzubringen, und zwar gemeinsam mit anderen Elementen. Im folgenden werden Gründe angegeben, warum der MOS-Transistor 6 kleiner als der MOS-Transistor 5 gemacht werden kann.

Durch W_1/L_1 ist Kanalbreite/Kanallänge angegeben, um die Abmessungen des MOS-Transistors 5 zu bezeichnen, und W_2/L_2 (Kanalbreite/Kanallänge) sind angegeben, um die Abmessungen des MOS-Transistors 6 zu repräsentieren. Ferner sind folgende Bezugswerte angeführt, welche die Einzelheiten im Gegensatz hierzu darstellen sollen.

60	I_{DS}	= Strom, welcher zwischen Drain und Source fliesst,
	V_{DS}	= Spannung, welche über Drain und Source angelegt wird,
	V_T	= Pinch-off-Spannung,
	ϵ_{OX}	= die dielektrische Konstante eines Oxidfilmes des Gate,
65	T_{OX}	= Dicke des Oxidfilmes im Gate,
	μ	= Beweglichkeit der Löcher,
	V_G	= Gate-Spannung.

Angenommen, dass die einzelnen Werte I_{DS} , V_{DS} , V_T , ϵ_{OX} , T_{OX} und μ der beiden MOS-Transistoren 5, 6 den gleichen

Wert aufweisen, dann ergeben sich die folgenden Gleichungen (1), (2):

$$I_{DS} = \frac{\epsilon_{OX} \cdot \mu}{T_{OX}} \cdot \frac{W_1}{L_1} \left\{ (V_G - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right\} \quad (1)$$

$$= \frac{\epsilon_{OX} \cdot \mu}{T_{OX}} \cdot \frac{W_2}{L_2} \left\{ (nV_G - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right\} \quad (2)$$

Die Gleichungen (1) und (2) können wie folgt erweitert werden:

$$\begin{aligned} & \frac{W_1}{L_1} \left\{ (V_G - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right\} \\ &= \frac{W_2}{L_2} \left\{ (nV_G - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right\} \quad (3) \end{aligned}$$

Angenommen, dass $V_G - V_T \gg \frac{1}{2} V_{DS}$ ist, dann kann die folgende Gleichung (4) aus der Gleichung (3) abgeleitet werden:

$$\begin{aligned} \frac{(W_1/L_1)}{(W_2/L_2)} &= \frac{(nV_G - V_T) V_{DS} - \frac{1}{2} V_{DS}^2}{(nV_G - V_T) V_{DS} - \frac{1}{2} V_{DS}^2} \\ &= \frac{nV_G - V_T}{V_G - V_T} \\ &= n + \frac{n-1}{(V_G/V_T) - 1} \quad (4) \end{aligned}$$

Da $n > 1$ und $(V_G/V_T) - 1 > 0$ ist, ergibt sich aus der Gleichung (4) die folgende Gleichung (5):

$$\frac{(W_1/L_1)}{(W_2/L_2)} > n \quad (5)$$

Wenn man nun annimmt, dass $L_1 = L_2$ ist, dann ergibt sich die folgende Gleichung (6):

$$W_2 < \frac{1}{n} W_1 \quad (6)$$

Wie aus Fig. 3 ersichtlich, begrenzen die strichlierten Linien eine integrierte Schaltung (1c) 10, in welcher eine Erregerstufe einverleibt ist. Die integrierte Schaltung 10 enthält einen Signalgenerator 11, eine spannungsverstärkende Schaltung 12, einen Pegelumwandler 13 und einen MOS-Transistor 14

vom N-Typ zur Steuerung einer Last 19. Eine Zelle 17, z. B. von 1,5 Volt, ist zwischen einer Stromversorgungsklemme 15 und einer Erdungsklemme 16 mit der angegebenen Polarität geschaltet. Die Last 19 ist zwischen einer Ausgangsklemme 18 und dem positiven Pol der Zelle 17 geschaltet.

Der Signalgenerator 11 enthält z. B. einen Frequenzteiler 20 und einen Taktimpulsgenerator, und sendet vier vorgeschriebene Ausgangssignale aus, falls er mit einer Spannung V_{DD} aus einer Spannungsquelle sowie mit einem geeigneten Steuersignal aus einer Eingangsklemme 20 versorgt wird.

Der Pegel eines der Ausgangssignale, welche aus dem Signalgenerator 11 austreten, ist verstärkt durch den Spannungsverstärkungsschaltungskreis 12 auf eine Spannung nV_{DD} ($n > 1$), welche n-mal grösser als die Spannung V_{DD} der Versorgungsquelle ist und der Ausgang aus dem Schaltungskreis 12 wird dem Pegelwandler 13 zugeführt, welcher ein Steuersignal erzeugt, das zur Steuerung des MOS-Transistors 14 bestimmt ist. Der Pegelwandler 13 sendet die Steuersignale 21

weiter, und zwar unter der Steuerung durch ein anderes Ausgangssignal aus dem Signalgenerator 11. Dieses Steuersignal 21 weist eine Spannung von nV_{DD} auf, um das Einschalten oder Ausschalten des MOS-Transistors 14 zu steuern.

Falls der MOS-Transistor leitend gemacht wird, so wird die Last 19, z. B. eine Lampe oder ein Flüssigkristall oder eine lichtemittierende Diode, erregt. Der Schaltungskreis 12 zur Verstärkung der Spannung und der Pegelwandler 13 können in verschiedener Weise ausgeführt werden. Die Ausführung nach Fig. 4 enthält einen Spannungsverdoppler 12a, welcher als eine Spannungsverstärkerschaltung verwendet wird, und ein Inverter 13a wird als ein Pegelwandler verwendet. Bezugnehmend auf Fig. 4 ist eine Serienschaltung, gebildet aus

45 Dioden D_1 , D_2 und einem Kondensator C_2 , zwischen die Klemme 15 zur Stromversorgung und die Erdungsklemme 16 mit der angegebenen Polarität geschaltet. Ein Ausgang aus dem Signalgenerator 11, dessen Spannungspegel verstärkt werden sollte, wird in den Verbindungspunkt der Dioden D_1 ,

50 D_2 durch einen Kondensator C_1 gespeist. Eine Spannung (welche über die beiden Klemmen eines Kondensators C_2 liegt), deren Pegel in Bezug auf die Spannung V_{DD} der Versorgungsquelle etwa zweimal verstärkt worden ist, wird über die beiden Klemmen des komplementären Inverters 13a angelegt, welcher aus einem MOS-Transistor mit P-Kanal und einem

55 MOS-Transistor mit N-Kanal gebildet ist. Die Arbeit des genannten komplementären Inverters 13a wird gesteuert durch einen anderen Ausgang aus dem Signalgenerator 11, um ein Signal 21 zur Steuerung von Gate zu erzeugen. Die vorgenannte Last 19 wird durch die Spannung V_{DD} der Versorgungsquelle nur dann betrieben, wenn der MOS-Transistor 14 leitend gemacht wird, und zwar durch das Steuersignal 21. Es liegt auf der Hand, dass da wie aus Fig. 4 ersichtlich ist, das Steuersignal 21 für Gate einen Pegel hat, welcher einer Amplitude von nV_{DD} entspricht, ist es möglich beim MOS-Transistor 14 die genannten Vorteile zu erreichen.

Fig. 5 zeigt eine Blockschaltung, eine Vorrichtung mit einer Erregerstufe, welche zur Versorgung einer Lampe L bestimmt

ist, um die Anzeigevorrichtung mit einem Flüssigkristall (nicht-dargestellt) einer elektronischen Uhr zu beleuchten. Eine integrierte Schaltung 25, welche in strichlierten Linien eingeschlossen ist, enthält ein Paar von Eingangsklemmen 26, Klemmen 27, 28 zur Stromversorgung, eine Eingangsklemme 29 und eine Schaltklemme 30. Das Paar der Eingangsklemmen ist an einen Signalgenerator 32 angeschlossen, welcher einen Oszillator und einen Frequenzteiler sowie einen externen Schaltkreis enthält, welcher aus einem oszillierenden Element 33 aus Quarz und Kondensatoren 34 besteht. Die Klemmen 27, 28 zur Speisung sind mit dem positiven Pol (Spannung V_{DD}) einer Versorgungsquelle E und dem negativen Pol (Spannung V_{SS}) derselben verbunden. Die Lampe L ist über die Zelle E zwischen die Ausgangsklemme 29 und die Klemme 27 zur Stromversorgung verbunden. Ein Schalter SW ist an eine Schaltklemme 30 angeschlossen. Die integrierte Schaltung 25 enthält nicht nur den Signalgenerator 32, sondern auch eine erste Schaltung 35 zur Erhöhung des Pegels, eine zweite Schaltung 36 zur Erhöhung des Pegels, einen ersten Pegelwandler 37, einen zweiten Pegelwandler 38, einen dritten Pegelwandler 39, einen Treiber-MOS-Transistor 42, eine Steuerschaltung 41 zur Steuerung der Arbeitsweise des genannten MOS-Transistors 42 und eine Steuerschaltung 40 für Taktimpulse. Die Spannungen V_{DD} , V_{SS} werden dem Signalgenerator 32 zugeführt. Die Spannung V_{DD} wird ebenfalls den Elementen 35, 36, 37, 38, 39, 40 zugeführt, obwohl diese in Fig. 5 nicht dargestellt sind. Die Ausführung nach Fig. 5 ist derart entworfen, dass der MOS-Transistor 42 nur dann leitend ist, wenn der Schalter SW eingeschaltet ist. Nämlich, falls der Schalter SW geschlossen ist, sendet die Schaltung 41 zur Steuerung der Arbeitsweise des treibenden MOS-Transistors 42 einen Ausgang aus, welcher seinerseits den Steuerschaltkreis 40 für die Taktimpulse erregt, welcher mit Taktsignalen aus dem Signalgenerator 32 versorgt wird, sowie einen zweiten Pegelwandler 38. Die erste Schaltung 35 zur Erhöhung des Pegels erhöht den Pegel eines Ausgangssignals aus dem Signalgenerator 32. Ein Ausgangssignal aus dem ersten Schaltkreis 35 zur Erhöhung des Pegels wird zum ersten Pegelwandler 37 geführt.

Wenn die Versorgung mit einem Steuersignal aus dem Steuerschaltkreis 40 durchgeführt wird, wandelt der erste Pegelwandler 37 einen Ausgang aus der ersten Schaltung 35 zur Erhöhung des Pegels in ein erstes Steuersignal um, welches seinerseits zur zweiten Schaltung 36 zur Erhöhung des Pegels geführt wird. Falls die Versorgung mit einem Ausgang aus der Steuerschaltung 41 durchgeführt wird, wandelt der zweite Pegelwandler 38 einen Ausgang aus der ersten Schaltung 35 zur Erhöhung des Pegels in ein zweites Steuersignal um, welches seinerseits an den dritten Pegelwandler 39 geliefert wird. Wenn die Versorgung mit dem ersten Steuersignal aus dem ersten Pegelwandler 37 durchgeführt wird, erhöht die zweite Schaltung 36 zur Erhöhung des Pegels weiter den Pegel eines Ausgangs aus der ersten Schaltung 35 zur Erhöhung des Pegels. Der Ausgang aus der zweiten Schaltung 36 zur Erhöhung des Pegels wird dem dritten Pegelwandler 39 zugeführt. Wenn die Versorgung mit einem zweiten Steuersignal aus dem zweiten Pegelwandler 38 durchgeführt wird, wandelt der dritte Pegelwandler 39 einen Ausgang aus der zweiten Schaltung 36 zur Erhöhung des Pegels in ein drittes Steuersignal um, welches seinerseits zum Gate des treibenden MOS-Transistors 42 übertragen wird. Wie ersichtlich, wird die Arbeitsweise dieses treibenden MOS-Transistors 42 durch

eine Gatespannung gesteuert, welche das n-fache der Spannung V_{DD} der Speisquelle beträgt.

Fig. 6 zeigt eine Blockschaltung eines integrierten Treiberkreises 44 (enthalten in strichlierten Linien), welche dazu bestimmt ist, eine Anzeigevorrichtung 45, enthaltend eine lichtemittierende Diode, in einer elektronischen Uhr zu erregen. Der integrierte Treiberkreis 44 enthält Eingangsklemmen 48, welche an einen Signalgenerator angeschlossen sind, welcher einen Oszillator und einen Frequenzteiler usw. enthält (diese Eingangsklemmen 48 sind ebenfalls an einen äusseren Schaltkreis angeschlossen, welcher aus einem oszillierenden Element 33 aus Quarz und einem Kondensator 34 gebildet ist, wie im Zusammenhang mit Fig. 5 dargelegt worden ist); er enthält ferner Ausgangsklemmen a bis h, welche an die Anzeigevorrichtung 45 mit der lichtemittierenden Diode anzuschliessen sind; ferner Ausgangsklemmen D_1 bis D_4 , die zur Speisung des Einganges eines Schreibverstärkers 49 bestimmt sind, wobei dieser Verstärker die jeweilige Zahl erregt, welche in der Anzeigevorrichtung 45 mit den lichtemittierenden Dioden enthalten ist, eine Klemme 50 zur Versorgung mit Strom (V_{DD}); eine Klemme 51 zur Stromversorgung (V_{SS}); eine Klemme 52 zum Anschluss eines Anzeigeschalters SW_3 und Klemmen 54, 53 für den Anschluss von zeitkorrigierenden Schaltern SW_1 , SW_2 . Die integrierte Erregerstufe 44 enthält weiter eine Schaltung 56 zur Erzeugung eines zeitzählenden Signals zur Umwandlung von Ausgangssignalen aus dem Signalgenerator 47 in zeitzählende Signale; einen Dekoder 57 zur Dekodierung der zeitzählenden Signale; eine Ein-Aus-Steuerschaltung 58 für die wahlweise Ein- oder Aus-Arbeitsweise der Ausgangsklemmen a bis h des Dekoders; eine Schaltung 59 zur Verstärkung einer Spannung; eine Anordnung 60 zum Umwandeln vom Pegel, welche eine Anzahl von Pegelumwandler zur wahlweisen Umwandlung der Ausgangsspannungssignale (die einen Pegel von nV_{DD} haben) aus dem genannten Schaltkreis 59 zur Spannungsverstärkung in Steuersignale; und eine Anzahl von MOS-Transistoren 61a bis 61h, deren Gates mit den entsprechenden Pegelwandlern verbunden sind. Die Source jedes MOS-Transistors ist geerdet und der Drain derselben kann an eine der entsprechenden Ausgangsklemmen a bis h angeschlossen sein. Ein aus den Ausgangssignalen aus dem Signalgenerator 47 wird einem Steuerschaltkreis 62 für Taktimpulse zugeführt. Der resultierende Taktimpuls am Ausgang wird verstärkt auf einen gewünschten Spannungspegel und zwar durch die Schaltung 59 zur Spannungsverstärkung, um dieses zur Anordnung 60 zur Pegelumwandlung zuführen zu können. Signale D_1 bis D_4 (welche durch dieselben Bezugsziffern bezeichnet sind, wie die Ausgangsklemmen) werden zum Schreibverstärker 49 zugeführt und zwar durch eine Ein-Aus-Steuerschaltung 63. Falls der Anzeigeschalter SW_3 geschlossen ist, so wird ein Anzeige-Befehlssignal 64 zum Steuerkreis 62 für Taktimpulse und zu Ein-Aus-Steuerschaltungen 58, 63 geführt, wodurch die Anzeige der Zeit, welche mit Hilfe der Anzeigevorrichtung 45 mit lichtemittierender Diode durchgeführt werden soll, in Gang gesetzt wird.

Gemäss Fig. 6 sind die MOS-Transistoren 61a bis 61h derart angeordnet, dass sie mit Hilfe einer Spannung von nV_{DD} betrieben werden können und sie können leicht in der integrierten Schaltung 44 untergebracht werden. Bei sämtlichen vorstehend besprochenen Ausführungsformen können die treibenden Transistoren MOS vom P- oder vom N-Typ sein.

FIG. 1

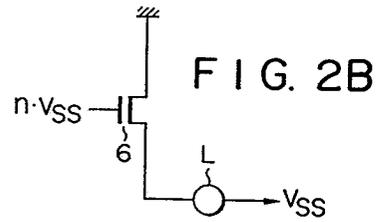
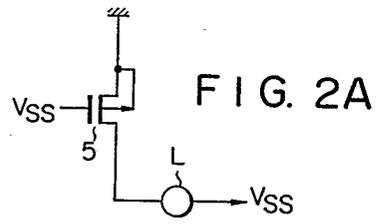
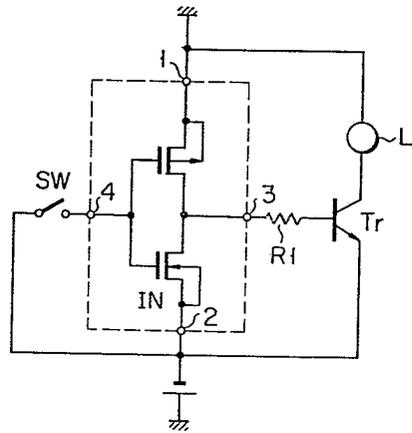


FIG. 3

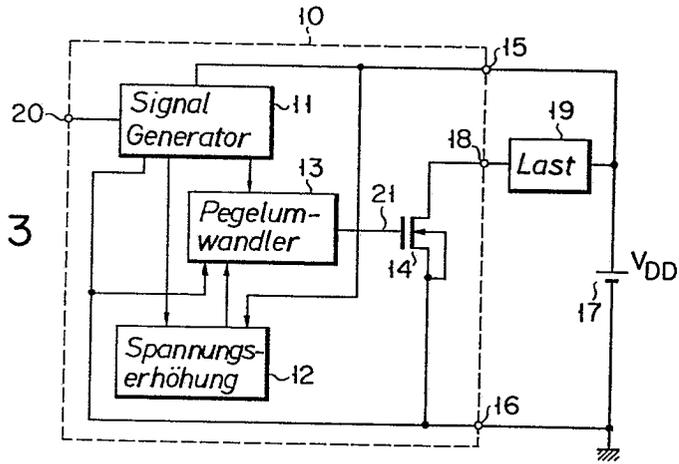


FIG. 4

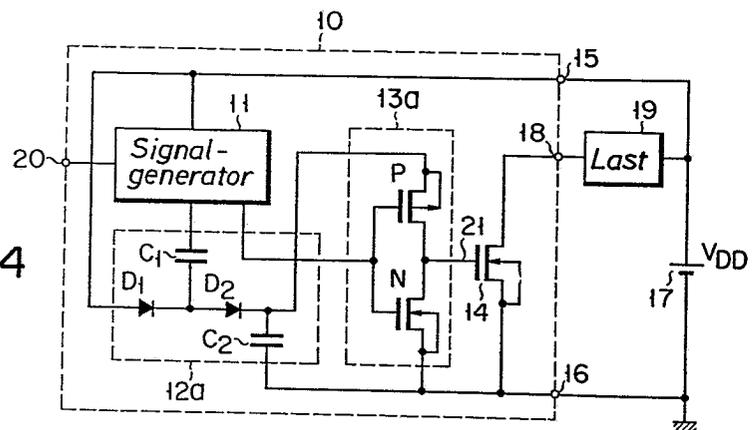


FIG. 5

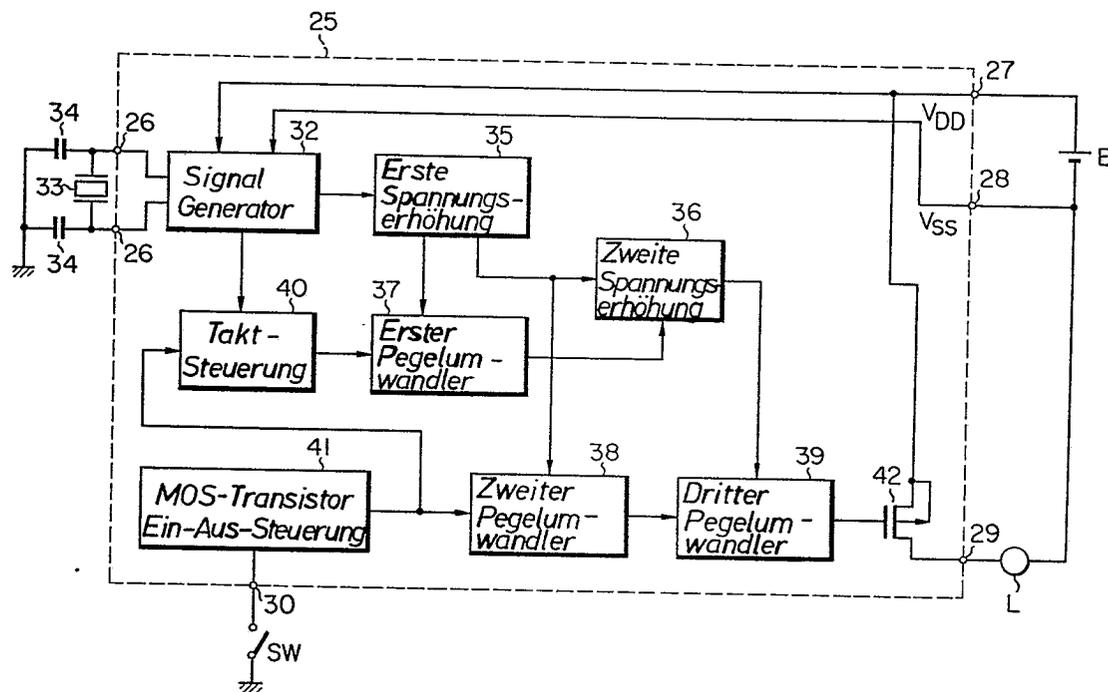


FIG. 6

