

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-293077  
(P2005-293077A)

(43) 公開日 平成17年10月20日(2005.10.20)

(51) Int. Cl.<sup>7</sup>  
G06F 11/30

F I  
G06F 11/30 310H

テーマコード(参考)  
5B042

審査請求 未請求 請求項の数 6 O L (全 6 頁)

(21) 出願番号	特願2004-105434 (P2004-105434)	(71) 出願人	000004237 日本電気株式会社 東京都港区芝五丁目7番1号
(22) 出願日	平成16年3月31日(2004.3.31)	(74) 代理人	100065385 弁理士 山下 穰平
		(74) 代理人	100122921 弁理士 志村 博
		(74) 代理人	100130029 弁理士 永井 道雄
		(74) 代理人	100065385 弁理士 山下 穰平
		(72) 発明者	藤井 了 東京都港区芝五丁目7番1号 日本電気株式会社内
		Fターム(参考)	5B042 JJ23 KK01 LA19 MB05 MC06

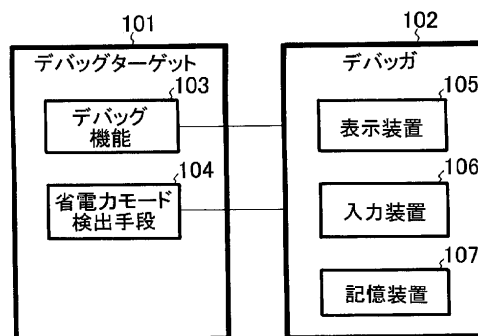
(54) 【発明の名称】 CPUの省電力機能を有する機器のデバッグシステム及び方法

(57) 【要約】

【課題】 デバッグ・ターゲットのCPUが省電力状態に移行してもデバッグを継続できるCPUの省電力機能を有する機器のデバッグシステムを提供する。

【解決手段】 デバッグ・ターゲット101は、省電力モード検出手段104を具備し、デバッガ102と接続されている。デバッグ・ターゲット101上でデバッグ機能103が動作しており、これが外部のデバッガ102と接続されている。デバッガ102とデバッグ機能103との通信は、タイムアウト時間が設けられており、デバッグ・ターゲット101が省電力状態となった際に、デバッグ機能103との通信がタイムアウトする。省電力モード検出手段104によって省電力状態を検出し、デバッガ102は暴走などによるデバッグ機能103との通信障害とは区別可能になる。デバッグ・ターゲット101にて省電力機能が働いている時はタイムアウトしないようにすることで、デバッグの継続を可能とする。

【選択図】 図1



## 【特許請求の範囲】

## 【請求項 1】

C P U の省電力機能を有するデバッグ・ターゲットにデバッグ装置を接続したデバッグシステムであって、

前記デバッグ・ターゲットは、C P U の省電力モードを検出して検出信号を出力する省電力モード検出手段を有し、

前記デバッグ装置は、デバッグ中に前記デバッグ・ターゲットから応答が返ってこないタイムアウトが発生すると、前記省電力モード検出手段の検出信号を確認して、前記デバッグ・ターゲットが省電力モードならば、前記デバッグ・ターゲットが通常モードになるまでその状態の確認を続け、前記デバッグ・ターゲットが省電力モードでなければ、エラー処理を行うことを特徴とするC P U の省電力機能を有する機器のデバッグシステム。 10

## 【請求項 2】

前記省電力モード検出手段は、前記デバッグ・ターゲットの電源回路の消費電流の減少を検出することによってC P U の省電力モードを検出することを特徴とする請求項 1 記載のC P U の省電力機能を有する機器のデバッグシステム。

## 【請求項 3】

前記省電力モード検出手段は、前記デバッグ・ターゲットのC P U の動作モードを示すモード出力を検出することによってC P U の省電力モードを検出することを特徴とする請求項 1 記載のC P U の省電力機能を有する機器のデバッグシステム。

## 【請求項 4】

C P U の省電力機能を有するデバッグ・ターゲットにデバッグ装置を接続したシステムのデバッグ方法であって、

前記デバッグ装置は、デバッグ中に前記デバッグ・ターゲットから応答が返ってこないタイムアウトが発生すると、前記デバッグ・ターゲットのC P U の省電力モード検出信号を確認して、前記デバッグ・ターゲットが省電力モードならば、前記デバッグ・ターゲットが通常モードになるまでその状態の確認を続け、前記デバッグ・ターゲットが省電力モードでなければ、エラー処理を行うことを特徴とするC P U の省電力機能を有する機器のデバッグ方法。 20

## 【請求項 5】

前記デバッグ・ターゲットの電源回路の消費電流の減少を検出することによってC P U の省電力モードを検出することを特徴とする請求項 4 記載のC P U の省電力機能を有する機器のデバッグ方法。 30

## 【請求項 6】

前記デバッグ・ターゲットのC P U の動作モードを示すモード出力を検出することによってC P U の省電力モードを検出することを特徴とする請求項 4 記載のC P U の省電力機能を有する機器のデバッグ方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、省電力機能を有する組み込み機器の開発に適用して好適なC P U の省電力機能を有する機器のデバッグシステムに関する。 40

## 【背景技術】

## 【0002】

近年、組み込み機器の開発では、省電力機能が非常に重要であり、多くの場合実装されている。また、昨今の機能の高度化、複雑化に伴いソフトウェアの規模が肥大化している。そのような状況下でC P U の省電力機能をまたいでデバッグを継続する必要があった。

## 【0003】

また、デバッグ支援装置が、メモリ内のOSの制御表等を繰り返し参照して、タスク状態や資源状態等が特定の状態（アプリケーションプログラムの異常状態）である場合に所定時間をタイマー設定し、特定の状態でなくなればタイマー解除することにより、特定の 50

状態が所定時間保たれた場合にデバッグ支援装置はタイマーのタイムアウト処理としてメッセージ表示やアプリケーションプログラム停止等のデバッグ支援用の動作を行うことが開示されている（例えば、特許文献1参照）。

【特許文献1】特開2000-215084号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、組込機器などでCPUの省電力機能が動作した場合、ターゲットのデバッグデーモンとの通信が途絶えタイムアウトするなどしてデバッグに支障をきたしていた。

10

【0005】

そこで本発明は、デバッグ・ターゲットのCPUが省電力状態に移行してもデバッグを継続できるCPUの省電力機能を有する機器のデバッグシステム及び方法を提供することを目的とする。

【課題を解決するための手段】

【0006】

上述の課題を解決するため、本発明は、ターゲットの省電力モード検出手段を設けて省電力状態を検出することにより、暴走などと明確に区別し、タイムアウトを抑制することを特徴とする。

【0007】

図1は、本発明の概念を示し、デバッグ・ターゲット101は、省電力モード検出手段104を具備し、デバッガ（デバッグ装置）102と接続されている。この通信手段は例えば、電圧のH、Lなど単純な手段が考えられる。デバッグ・ターゲット101上でデバッグのための制御・通信を司るプログラムもしくはハードウェアであるデバッグ機能103が動作しており、これが外部のデバッガ102と接続されている。デバッガ102は、表示装置105と入力装置106及び記憶装置107を具備しており、デバッグ・ターゲット101のレジスタ、変数、メモリ、実行しているプログラムのソースコードを表示し、入力装置106を介してコマンドを入力することによりデバッグ機能を提供する。

20

【0008】

デバッガ102とデバッグ機能103との通信は、デバッグ・ターゲット101が暴走したときなどのため、通信のタイムアウト時間が設けられている。よって、デバッグ・ターゲット101の省電力機能が働き省電力状態となった際に、デバッグ機能103との通信がタイムアウトする。そこで、省電力モード検出手段104によって省電力状態の検出を可能にし、デバッガ102は暴走などによるデバッグ機能103との通信障害とは区別可能になる。デバッグ・ターゲット101にて省電力機能が働いている時はタイムアウトしないようにすることで、デバッグの継続を可能とする。

30

【発明の効果】

【0009】

本発明による効果は、CPUが省電力状態に移行してもデバッグを継続できることにあり、その理由は、デバッガが省電力状態を認知し、デバッグ・ターゲットの異常か否かの判別が可能のためである。

40

【発明を実施するための最良の形態】

【0010】

次に、本発明の最良の形態について図面を参照して説明する。

【実施例1】

【0011】

図2は、本発明の第1実施例の構成を示す。デバッグ・ターゲット201は、CPU206とI/Fとして10BASE-T207を備え、電源回路204および汎用IOポートであるGPIO205、および消費電流検出手段203を具備する。パーソナルコンピュータ202は、CPU212、表示装置213、入力装置210、I/Fとして10B

50

A S E - T 2 1 1 およびパラレルポート 2 0 8 を具備し、デバッガプログラム 2 0 9 が走ることによりデバッガとして機能する。デバッグ・ターゲット 2 0 1 ではデバッグ対象プログラム 2 1 4 とデバッグ機能を提供するソフトウェアであるデバッグデーモンプログラム 2 1 5 が実行されている。

#### 【 0 0 1 2 】

次に、図 3 及び図 4 のフローチャートを参照して本実施例の動作について詳細に説明する。図 3 はデバッグ・ターゲット 2 0 1 の動作状態の遷移をあらわしたものである。通常動作モードから省電力モードに移行した際に、消費電流検出手段 2 0 3 の出力は H から L へ、省電力モードから通常動作モードへ移行した際に、消費電流検出手段 2 0 3 の出力は L から H へ変化する。本実施例では C P U 2 0 6 が、G P I O ポート 2 0 5 により、電源回路 2 0 4 を操作することにより実現している。通常は何らかの割り込みを検出し、通常動作状態へ復帰する。

10

#### 【 0 0 1 3 】

デバッガ 2 0 2 は、通常 1 0 B A S E - T 2 1 1 を通じてデバッグ・ターゲット 2 0 1 上で実行されているデバッグデーモンプログラム 2 1 5 と通信している。図 4 は、デバッガ 2 0 2 がデバッグデーモンプログラム 2 1 5 から応答が返ってこないタイムアウト時における動作を示したものである。タイムアウト発生後 ( S 4 0 1 )、パラレルポート 2 0 8 で消費電流検出手段 2 0 3 の出力を確認する ( S 4 0 2 )。もし、H であれば ( S 4 0 3 )、デーモンの異常などが考えられ、エラー処理を行う ( S 4 0 4 )。エラー処理としては、表示装置 2 1 3 にエラーメッセージを表示する等である。もし、L であれば、省電力モードと判断して、通常動作状態へ復帰するまで、つまり H になるまでポーリングし続け、状態の確認を続ける ( S 4 0 5 )。

20

#### 【 0 0 1 4 】

C P U 2 0 6 が、省電力モードに移行すると、その動作状態を出力するモード出力端子を有する場合、そのモード出力を検出して省電力モード検出手段とすることもできる。なお、省電力モードとして、以下のモードがある。

1. スタンバイ・モード：割り込み回路やタイマーなどの一部の周辺回路を除き、演算器などへのクロック供給を停止する。レジスタの内容は保持したままである。
2. サスペンド・モード：割り込み回路を除き、内部回路への動作電圧の印加も停止する。このモードに移行する前に、レジスタの内容はメモリ又はディスクへ退避する。

30

#### 【 実施例 2 】

#### 【 0 0 1 5 】

図 5 は、本発明の第 2 実施例の構成を示す。本実施例では、デバッグ・ターゲット 5 0 1 は、C P U 5 0 6 とデバッグ機能としてハードウェアである O C D ( On Chip Debug ) 5 0 7 を備え、電源回路 5 0 4 および汎用 I O ポートである G P I O 5 0 5、および消費電流検出手段 5 0 3 を具備する。パーソナルコンピュータ 5 0 2 は、C P U 5 1 2、表示装置 5 1 3、入力装置 5 1 0、I / F として I C E ( In Circuit Emulator ) 5 1 1 およびパラレルポート 5 0 8 を具備し、デバッガプログラム 5 0 9 が走ることによりデバッガとして機能する。デバッグ・ターゲット 5 0 1 ではデバッグ対象プログラム 5 1 4 が実行されている。O C D 5 0 7 と I C E 5 1 1 の接続はたとえば J T A G をあげることが出来る。また、I C E 5 1 1 とパーソナルコンピュータ 5 0 2 との接続は U S B、イーサネット ( 富士ゼロックス株式会社の登録商標 ) などをあげることが出来る。

40

#### 【 0 0 1 6 】

本実施例は、第 1 実施例と比べ、デバッグ機能を提供するものがソフトウェアか、ハードウェアかの違いだけで動作は変わらない。

#### 【 0 0 1 7 】

デバッガ 5 0 2 は、通常 I C E 5 1 1 を通じてデバッグ・ターゲット 5 0 1 上で動作している O C D 5 1 5 と通信している。図 4 を用いて、デバッガ 5 0 2 が O C D 5 1 5 から応答が返ってこないタイムアウト時における動作を説明する。タイムアウト発生後 ( S 4 0 1 )、パラレルポート 5 0 8 で消費電流検出手段 5 0 3 の出力を確認する ( S 4 0 2 )

50

。もし、Hであれば(S403)、デバッグ・ターゲット501の異常などが考えられ、エラー処理を行う(S404)。エラー処理としては、表示装置513にエラーメッセージを表示する等である。もし、Lであれば、省電力モードと判断して、通常動作状態へ復帰するまで、つまりHになるまでポーリングし続け、状態の確認を続ける(S405)。

【図面の簡単な説明】

【0018】

【図1】本発明の概念図である。

【図2】本発明の第1実施例の構成図である。

【図3】デバッグ・ターゲットの動作状態の遷移図である。

【図4】デバッグのタイムアウト発生時の動作を示すフローチャートである。

10

【図5】本発明の第2実施例の構成図である。

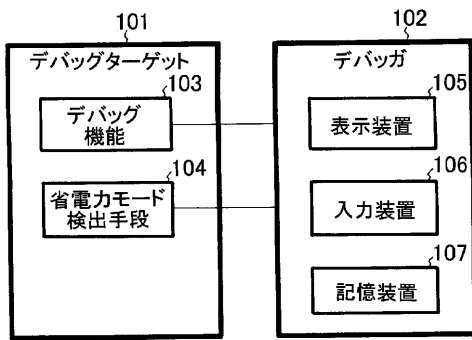
【符号の説明】

【0019】

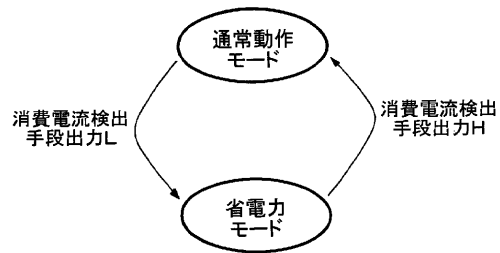
- 101 デバッグ・ターゲット
- 102 デバッガ
- 103 デバッグ機能
- 104 省電力モード検出手段
- 105 表示装置
- 106 入力装置
- 107 記憶装置

20

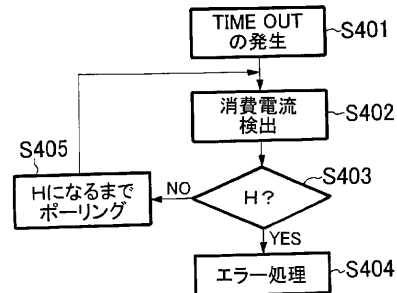
【図1】



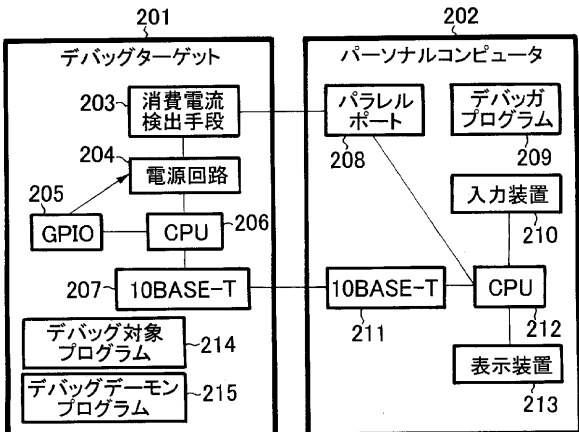
【図3】



【図4】



【図2】



【 図 5 】

