

(19) 日本国特許庁 (JP)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2018-515016

(P2018-515016A)

(43) 公表日 平成30年6月7日 (2018. 6. 7)

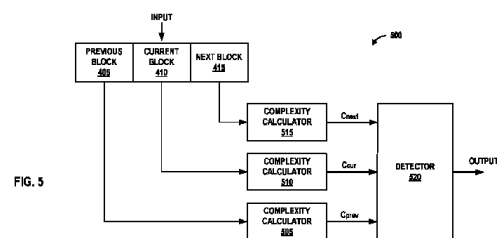
(51) Int. Cl.	F I	テーマコード (参考)
<b>HO 4 N 19/14 (2014. 01)</b>	HO 4 N 19/14	5 C 1 5 9
<b>HO 4 N 19/126 (2014. 01)</b>	HO 4 N 19/126	
<b>HO 4 N 19/176 (2014. 01)</b>	HO 4 N 19/176	
<b>HO 4 N 19/46 (2014. 01)</b>	HO 4 N 19/46	
<b>HO 4 N 19/60 (2014. 01)</b>	HO 4 N 19/60	
審査請求 未請求 予備審査請求 未請求 (全 27 頁)		

(21) 出願番号	特願2017-553264 (P2017-553264)	(71) 出願人	595020643
(86) (22) 出願日	平成28年3月24日 (2016. 3. 24)		クゥアルコム・インコーポレイテッド
(85) 翻訳文提出日	平成29年12月11日 (2017. 12. 11)		QUALCOMM INCORPORATED
(86) 国際出願番号	PCT/US2016/024016		ED
(87) 国際公開番号	W02016/167936		アメリカ合衆国、カリフォルニア州 92
(87) 国際公開日	平成28年10月20日 (2016. 10. 20)		121-1714、サン・ディエゴ、モア
(31) 優先権主張番号	62/146, 913		ハウス・ドライブ 5775
(32) 優先日	平成27年4月13日 (2015. 4. 13)	(74) 代理人	100108855
(33) 優先権主張国	米国 (US)		弁理士 蔵田 昌俊
(31) 優先権主張番号	15/078, 797	(74) 代理人	100109830
(32) 優先日	平成28年3月23日 (2016. 3. 23)		弁理士 福原 淑弘
(33) 優先権主張国	米国 (US)	(74) 代理人	100158805
			弁理士 井関 守三
		(74) 代理人	100112807
			弁理士 岡田 貴志
		最終頁に続く	

(54) 【発明の名称】 表示ストリーム圧縮のための複雑領域検出

## (57) 【要約】

画像の複雑な領域を検出するための方法及び装置が開示される。一例では、本方法は、現在ブロック、次のブロック及び前のブロックの複雑さ値を計算することを伴い得る。本方法は、( i ) 前の複雑さ値が第 1 の閾値よりも小さいことと、次の複雑さ値が第 2 の閾値よりも大きいことを検出すること、及び ( i i ) 現在ブロックへの遷移も前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定することを伴い得る。本方法は、( i ) 及び ( i i ) に応答して、次のブロックに遷移するとき、平坦 - 複雑領域遷移を検出することを伴い得る。



**【特許請求の範囲】****【請求項 1】**

画像の複雑な領域を検出するための方法であって、前記画像のスライスが、現在ブロックと、次のブロックと、前のブロックとを備え、前記方法が、

前記現在ブロックの現在複雑さ値と、前記次のブロックの次の複雑さ値と、前記前のブロックの前の複雑さ値とを計算することと、

前記前の複雑さ値が第 1 の閾値よりも小さいことと、前記次の複雑さ値が第 2 の閾値よりも大きいこととを検出することと、ここにおいて、前記第 2 の閾値が前記第 1 の閾値よりも大きい、

前記現在ブロックへの遷移も前記前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定することと、

10

( i ) 前記前の複雑さ値が前記第 1 の閾値よりも小さいことと、前記次の複雑さ値が前記第 2 の閾値よりも大きいこととを検出すること、及び ( i i ) 前記現在ブロックへの前記遷移も前記前のブロックへの前記遷移も平坦 - 複雑領域遷移ではないと決定することに応答して、前記次のブロックに遷移するときに平坦 - 複雑領域遷移を検出することとを備える、方法。

**【請求項 2】**

前記現在ブロックの前記現在複雑さ値と、前記次のブロックの前記次の複雑さ値と、前記前のブロックの前記前の複雑さ値とを計算することが、前記現在ブロック、前記次のブロック及び前記前のブロックのうちの各ブロックについて、( i ) 変換係数を決定するために変換を適用することと、( i i ) 前記変換係数の定義された絶対和を決定することとを備える、請求項 1 に記載の方法。

20

**【請求項 3】**

前記変換を適用することが、離散コサイン変換 ( D C T ) 及びアダマール変換のうちの 1 つを適用することを備える、請求項 2 に記載の方法。

**【請求項 4】**

前記 D C T 変換及び前記アダマール変換のうちの 1 つを適用する前に、前記現在ブロック、前記次のブロック及び前記前のブロックの各々に色変換を適用することを更に備える、請求項 3 に記載の方法。

**【請求項 5】**

30

前記定義された絶対和を決定することが、前記変換係数の少なくともサブセットの絶対和及び絶対 2 乗和のうちの 1 つを決定することを備える、請求項 2 に記載の方法。

**【請求項 6】**

絶対和及び絶対 2 乗和のうちの 1 つを決定することが、前記変換係数のサブセットの絶対和及び絶対 2 乗和のうちの 1 つを計算することを備え、前記サブセットが、直流 ( D C ) 係数に関する第 1 の変換係数及び低周波数係数に関する第 2 の変換係数のうちの少なくとも 1 つを含まない、請求項 5 に記載の方法。

**【請求項 7】**

平坦 - 複雑領域遷移を検出することに応答して、量子化パラメータ ( Q P ) を調整することを更に備える、請求項 1 に記載の方法。

40

**【請求項 8】**

前記 Q P を調整することが、平坦 - 複雑領域遷移を検出することに応答して、Q P 調整値だけ前記 Q P を増加させることを備える、請求項 7 に記載の方法。

**【請求項 9】**

前記現在ブロックへの前記遷移も前記前のブロックへの前記遷移も平坦 - 複雑領域遷移ではないと前記決定することが、現在ブロック時間における前記現在ブロック、前記次のブロック及び前記前のブロックの前記複雑さ値に基づく、請求項 1 に記載の方法。

**【請求項 10】**

前記現在ブロックへの前記遷移も前記前のブロックへの前記遷移も平坦 - 複雑領域遷移ではないと前記決定することが、1 つ以上前のブロック時間における前記現在ブロック、

50

前記次のブロック及び前記前のブロックの前記複雑さ値に基づく、請求項 1 に記載の方法。

【請求項 1 1】

前記次のブロックに遷移するときに平坦 - 複雑領域遷移を検出することに対応して、前記遷移の指示をコーデックのエンコーダからデコーダに信号伝達することを更に備える、請求項 1 に記載の方法。

【請求項 1 2】

固定レートコーデックのパラメータに基づいて、前記第 1 の閾値及び前記第 2 の閾値のうちの少なくとも 1 つをチューニングすることを更に備える、請求項 1 に記載の方法。

【請求項 1 3】

画像の複雑な領域を検出するための機器であって、前記機器が、  
前記画像に関係するビデオ情報を記憶するように構成されたメモリと、前記画像のスライスが、現在ブロックと、次のブロックと、前のブロックとを備える、  
前記メモリに結合された少なくとも 1 つのプロセッサ回路と  
を備え、前記少なくとも 1 つのプロセッサ回路が、

前記現在ブロックの現在複雑さ値と、前記次のブロックの次の複雑さ値と、前記前のブロックの前の複雑さ値とを計算することと、

前記前の複雑さ値が第 1 の閾値よりも小さいことと、前記次の複雑さ値が第 2 の閾値よりも大きいこととを検出することと、ここにおいて、前記第 2 の閾値が前記第 1 の閾値よりも大きい、

前記現在ブロックへの遷移も前記前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定することと、

( i ) 前記前の複雑さ値が前記第 1 の閾値よりも小さいことと、前記次の複雑さ値が前記第 2 の閾値よりも大きいこととを検出すること、及び ( i i ) 前記現在ブロックへの前記遷移も前記前のブロックへの前記遷移も平坦 - 複雑領域遷移ではないと決定することに対応して、前記次のブロックに遷移するときに平坦 - 複雑領域遷移を検出することと

を行うように構成された、  
機器。

【請求項 1 4】

前記少なくとも 1 つのプロセッサ回路が、前記現在ブロック、前記次のブロック及び前記前のブロックのうちの各ブロックについて、( i ) 変換係数を決定するために変換を適用することと、( i i ) 前記変換係数の定義された絶対和を決定することとを介してを備える、前記現在ブロックの前記現在複雑さ値と、前記次のブロックの前記次の複雑さ値と、前記前のブロックの前記前の複雑さ値とを計算するように更に構成された、請求項 1 3 に記載の機器。

【請求項 1 5】

前記少なくとも 1 つのプロセッサ回路が、離散コサイン変換 ( D C T ) 及びアダマール変換のうちの 1 つを適用することを介して、前記変換を適用するように更に構成された、請求項 1 4 に記載の機器。

【請求項 1 6】

前記少なくとも 1 つのプロセッサ回路が、前記 D C T 変換及び前記アダマール変換のうちの 1 つを適用する前に、前記現在ブロック、前記次のブロック及び前記前のブロックの各々に色変換を適用するように更に構成された、請求項 1 5 に記載の機器。

【請求項 1 7】

前記少なくとも 1 つのプロセッサ回路が、前記変換係数の少なくともサブセットの絶対和及び絶対 2 乗和のうちの 1 つを決定することを介して、前記定義された絶対和を決定するように更に構成された、請求項 1 4 に記載の機器。

【請求項 1 8】

前記少なくとも 1 つのプロセッサ回路が、前記変換係数のサブセットの絶対和及び絶対 2 乗和のうちの 1 つを計算することを介して、絶対和及び絶対 2 乗和のうちの 1 つを決定

10

20

30

40

50

するように更に構成され、前記サブセットが、直流（DC）係数に関する第1の変換係数及び低周波数係数に関する第2の変換係数のうちの少なくとも1つを含まない、請求項17に記載の機器。

【請求項19】

前記少なくとも1つのプロセッサ回路が、平坦 - 複雑領域遷移を検出することに応答して、量子化パラメータ（QP）を調整するように更に構成された、請求項13に記載の機器。

【請求項20】

前記少なくとも1つのプロセッサ回路が、平坦 - 複雑領域遷移を検出することに応答して、QP調整値だけ前記QPを増加させることを介して、前記QPを調整するように更に構成された、請求項19に記載の機器。

10

【請求項21】

前記少なくとも1つのプロセッサ回路が、現在ブロック時間における前記現在ブロック、前記次のブロック及び前記前のブロックの前記複雑さ値に基づいて、前記現在ブロックへの前記遷移も前記前のブロックへの前記遷移も平坦 - 複雑領域遷移ではないと決定するように更に構成された、請求項13に記載の機器。

【請求項22】

前記少なくとも1つのプロセッサ回路が、1つ以上前のブロック時間における前記現在ブロック、前記次のブロック及び前記前のブロックの前記複雑さ値に基づいて、前記現在ブロックへの前記遷移も前記前のブロックへの前記遷移も平坦 - 複雑領域遷移ではないと決定するように更に構成された、請求項13に記載の機器。

20

【請求項23】

画像の複雑な領域を検出するための装置であって、前記画像のスライスが、現在ブロックと、次のブロックと前のブロックとを備え、前記装置が、

前記現在ブロックの現在複雑さ値と、前記次のブロックの次の複雑さ値と、前記前のブロックの前の複雑さ値とを計算するための手段と、

前記前の複雑さ値が第1の閾値よりも小さいことと、前記次の複雑さ値が第2の閾値よりも大きいこととを検出するための手段と、ここにおいて、前記第2の閾値が前記第1の閾値よりも大きい、

前記現在ブロックへの遷移も前記前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定するための手段と、

30

（i）前記前の複雑さ値が前記第1の閾値よりも小さいことと、前記次の複雑さ値が前記第2の閾値よりも大きいこととを検出すること、及び（ii）前記現在ブロックへの前記遷移も前記前のブロックへの前記遷移も平坦 - 複雑領域遷移ではないと決定することに応答して、前記次のブロックに遷移するときに平坦 - 複雑領域遷移を検出するための手段と

を備える、装置。

【請求項24】

前記現在ブロックの前記現在複雑さ値と、前記次のブロックの前記次の複雑さ値と、前記前のブロックの前記前の複雑さ値とを計算するための前記手段が、前記現在ブロック、前記次のブロック及び前記前のブロックのうちの各ブロックについて、変換係数を決定するために変換を適用するための手段と、前記変換係数の定義された絶対和を決定するための手段とを備える、請求項23に記載の装置。

40

【請求項25】

前記変換を適用するための前記手段が、離散コサイン変換（DCT）及びアドマール変換のうちの1つを適用するための手段と、前記現在ブロック、前記次のブロック及び前記前のブロックの各々に色変換を適用するための手段とを備える、請求項24に記載の装置。

【請求項26】

平坦 - 複雑領域遷移を検出することに応答して、量子化パラメータ（QP）を調整する

50

ための手段を更に備える、請求項 2 3 に記載の装置。

【請求項 2 7】

画像に関係するビデオ情報を記憶した非一時的コンピュータ可読記憶媒体であって、ここにおいて、前記画像のスライスが、現在ブロックと、次のブロックと、前のブロックとを備え、ここにおいて、前記記憶媒体は、実行されたとき、機器のプロセッサに、

前記現在ブロックの現在複雑さ値と、前記次のブロックの次の複雑さ値と、前記前のブロックの前の複雑さ値とを計算することと、

前記前の複雑さ値が第 1 の閾値よりも小さいことと、前記次の複雑さ値が第 2 の閾値よりも大きいこととを検出することと、ここにおいて、前記第 2 の閾値が前記第 1 の閾値よりも大きい、

前記現在ブロックへの遷移も前記前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定することと、

( i ) 前記前の複雑さ値が前記第 1 の閾値よりも小さいことと、前記次の複雑さ値が前記第 2 の閾値よりも大きいこととを検出すること、及び ( i i ) 前記現在ブロックへの前記遷移も前記前のブロックへの前記遷移も平坦 - 複雑領域遷移ではないと決定することに応答して、前記次のブロックに遷移するときに平坦 - 複雑領域遷移を検出することとを行わせる命令を更に記憶した、非一時的コンピュータ可読記憶媒体。

【請求項 2 8】

実行されたとき、前記プロセッサに、前記現在ブロック、前記次のブロック、及び前記前のブロックのうちの各ブロックについて、変換係数を決定するために変換を適用することと、前記変換係数の定義された絶対和を決定することとを介して、前記現在ブロックの前記現在複雑さ値と、前記次のブロックの前記次の複雑さ値と、前記前のブロックの前記前の複雑さ値とを計算させる命令を更に記憶した、請求項 2 7 に記載の非一時的コンピュータ可読記憶媒体。

【請求項 2 9】

実行されたとき、前記プロセッサに、離散コサイン変換 ( D C T ) 及びアドマール変換のうちの 1 つを適用することと、前記現在ブロック、前記次のブロック及び前記前のブロックの各々に色変換を適用することとを介して、前記変換を適用させる命令を更に記憶した、請求項 2 8 に記載の非一時的コンピュータ可読記憶媒体。

【請求項 3 0】

実行されたとき、前記プロセッサに、平坦 - 複雑領域遷移を検出することに応答して、量子化パラメータ ( Q P ) を調整させる命令を更に記憶した、請求項 2 7 に記載の非一時的コンピュータ可読記憶媒体。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

[0001] 本開示は、ビデオコード化及び圧縮の分野に関し、詳細には、表示ストリーム圧縮 ( D S C : display stream compression ) など、表示リンクを介した送信のためのビデオ圧縮に関する。

【背景技術】

【0 0 0 2】

[0002] デジタルビデオ機能は、デジタルテレビジョン、携帯情報端末 ( P D A )、ラップトップコンピュータ、デスクトップモニタ、デジタルカメラ、デジタル記録機器、デジタルメディアプレーヤ、ビデオゲーム機器、ビデオゲームコンソール、セルラー電話又は衛星無線電話、ビデオ遠隔会議機器などを含む、広範囲にわたる表示器に組み込まれ得る。適切な発信源機器に表示器を接続するために、表示リンクが使用される。表示リンクの帯域幅要件は表示器の解像度に比例し、従って、高解像度表示器は、大きい帯域幅の表示リンクを必要とする。幾つかの表示リンクは、高解像度表示器をサポートするための帯域幅を有しない。高解像度表示器にデジタルビデオを与えるためにより低い帯域幅の表示リンクが使用され得るように帯域幅要件を低減するために、ビデオ圧縮が使用され得る。

## 【 0 0 0 3 】

[0003]他のものが、画素データに対して画像圧縮を利用することを試みた。しかしながら、そのような方式は、時々視覚的ロスレスでないか、又は従来の表示装置において実装することが困難で費用がかかることがある。

## 【 0 0 0 4 】

[0004]ビデオエレクトロニクス規格協会 ( V E S A : Video Electronics Standards Association ) は、表示リンクビデオ圧縮のための規格として、表示ストリーム圧縮 ( D S C ) を開発した。D S C など、表示リンクビデオ圧縮技法は、特に、視覚的ロスレスであるピクチャ品質 ( 即ち、圧縮がアクティブであることをユーザがわからないような品質のレベルを有するピクチャ ) を与えるべきである。表示リンクビデオ圧縮技法はまた、従来のハードウェアを用いてリアルタイムに実装することが容易で費用がかからない方式を与えるべきである。

## 【 発明の概要 】

## 【 0 0 0 5 】

[0005]本開示のシステム、方法及び機器は、それぞれ幾つかの発明的態様を有し、それらのうちの単一の態様が、本明細書で開示する望ましい属性を単独で担当するとは限らない。

## 【 0 0 0 6 】

[0006]一態様では、画像の複雑な領域を検出するための方法が提供され、ここにおいて、画像のスライスが、現在ブロックと、次のブロックと、前のブロックとを含む。本方法は、現在ブロックの現在複雑さ ( complexity ) 値と、次のブロックの次の複雑さ値と、前のブロックの前の複雑さ値とを計算することを伴い得る。本方法は、前の複雑さ値が第 1 の閾値よりも小さいことと、次の複雑さ値が第 2 の閾値よりも大きいこととを検出することと、ここにおいて、第 2 の閾値は第 1 の閾値よりも大きい、及び現在ブロックへの遷移も前のブロックへの遷移も平坦 - 複雑領域遷移 ( flat-to-complex region transition ) ではないと決定することとを伴い得る。本方法は、( i ) 前の複雑さ値が第 1 の閾値よりも小さいことと、次の複雑さ値が第 2 の閾値よりも大きいこととを検出すること、及び ( i i ) 現在ブロックへの遷移も前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定することに応答して、次のブロックに遷移するときに平坦 - 複雑領域遷移を検出することを伴い得る。

## 【 0 0 0 7 】

[0007]別の態様では、現在ブロックの現在複雑さ値と、次のブロックの次の複雑さ値と、前のブロックの前の複雑さ値とを計算することが、現在ブロック、次のブロック、及び前のブロックのうちの各ブロックについて、( i ) 変換係数を決定するために変換 ( 例えば、離散コサイン変換 ( D C T ) 又はアダマール変換 ) を適用することと、( i i ) 変換係数の定義された絶対和を決定することとを伴い得る。また別の態様では、本方法は、平坦 - 複雑領域遷移を検出することに応答して、量子化パラメータ ( Q P : quantization parameter ) を調整することを更に伴い得る。

## 【 0 0 0 8 】

[0008]更に別の態様では、画像の複雑な領域を検出するための機器が提供され、ここにおいて、画像のスライスは、現在ブロックと、次のブロックと、前のブロックとを含む。本機器は、画像に関係するビデオ情報を記憶するように構成されたメモリを含み得る。本機器は、メモリに結合され、現在ブロックの現在複雑さ値と、次のブロックの次の複雑さ値と、前のブロックの前の複雑さ値とを計算することと、前の複雑さ値が第 1 の閾値よりも小さいことと、次の複雑さ値が第 2 の閾値よりも大きいこととを検出することと、ここにおいて、第 2 の閾値が第 1 の閾値よりも大きい、現在ブロックへの遷移も前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定することと、( i ) 前の複雑さ値が第 1 の閾値よりも小さいことと、次の複雑さ値が第 2 の閾値よりも大きいこととを検出すること、及び ( i i ) 現在ブロックへの遷移も前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定することに応答して、次のブロックに遷移するときに平坦 - 複雑領域遷移を検

出することとを行うように構成された、少なくとも1つのプロセッサ（例えば、集積回路（IC）及び／又はグラフィックス処理ユニット（GPU）の部分）を含み得る。

【図面の簡単な説明】

【0009】

【図1A】[0009]本開示で説明する態様による技法を利用し得る例示的なビデオ符号化及び復号システムを示すブロック図。

【図1B】[0010]本開示で説明する態様による技法を実行し得る別の例示的なビデオ符号化及び復号システムを示すブロック図。

【図2A】[0011]本開示で説明する態様による技法を実装し得るビデオエンコーダの一例を示すブロック図。

【図2B】[0012]本開示で説明する態様による技法を実装し得るビデオデコーダの一例を示すブロック図。

【図3】[0013]（1つ又は複数の）量子化パラメータ（QP）調整値（adjustment value）を決定することへの例示的な手法を示す図。

【図4】[0014]画像内の平坦な領域から複雑な領域への例示的な遷移を示す図。

【図5】[0015]平坦 - 複雑領域遷移を検出するための例示的なシステムを示す図。

【図6】[0016]平坦 - 複雑領域検出のための記憶ユニットを示す図。

【図7】[0017]本開示で説明する態様による、画像中の複雑な領域を検出するための例示的な方法を示すフローチャート。

【発明を実施するための形態】

【0010】

[0018]概して、本開示は、表示ストリーム圧縮（DSC）などのビデオ圧縮技法を改善する技法に関する。より詳細には、本開示は、コード化されるべき画像の平坦な又は滑らかな（smooth）領域から複雑な領域への遷移を検出するためのシステム及び方法に関する。本明細書では、例えばDSCなど、ビデオ圧縮技法のコンテキストにおいて、ビデオデータ中の複雑領域検出のための技法が説明される。本開示の態様は、コード化中のレートバッファのアンダーフロー又はオーバーフローが回避されることを保証することに関する。

【0011】

[0019]幾つかの実施形態について、DSC規格のコンテキストにおいて本明細書で説明するが、本明細書で開示するシステム及び方法が任意の好適なビデオコード化規格に適用可能であり得ることを、当業者は諒解されよう。例えば、本明細書で開示する実施形態は、以下の規格、即ち、国際電気通信連合（ITU）電気通信標準化部門（ITU-T）H.261、国際標準化機構／国際電気標準会議（ISO/IEC）ムービングピクチャエキスパートグループ1（MPEG-1）Visual、ITU-T H.262又はISO/IEC MPEG-2 Visual、ITU-T H.263、ISO/IEC MPEG-4 Visual、（ISO/IEC MPEG-4 AVCとしても知られる）ITU-T H.264、高効率ビデオコード化（HEVC）のうちの1つ又は複数、及びそのような規格に対する任意の拡張に適用可能であり得る。本明細書で説明する技法は、特に、固定ビットレート（CBR：constant bit rate）バッファモデルを組み込む規格に適用可能であり得る。また、本開示で説明する技法は、将来開発される規格の一部になり得る。言い換えれば、本開示で説明する技法は、前に開発されたビデオコード化規格、現在開発中のビデオコード化規格、及び次のビデオコード化規格に適用可能であり得る。

【0012】

[0020]本開示の概念は、実質的に視覚的ロスレス性能をもつ様々なタイプのコンテンツを符号化／復号することを目的とした幾つかの要素及び／又はモードを含む、コーデック（例えば、DSC）中に組み込まれるか、又はその一部になり得る。本開示は、滑らかな／平坦な領域（例えば、コード化することが容易である領域）から、複雑な領域（例えば、コード化することが比較的困難であるか、又はコード化するためにより高い数のピッ

10

20

30

40

50

トを必要とする領域)への遷移を検出する、複雑領域検出アルゴリズムを提供する。そのような遷移が検出されたとき、コーデックにおいて使用される量子化パラメータ(QP)は、現在ブロックをコード化するために必要とされる予想レートを低減するために、高い値に増加される。このことは、複雑な領域中の視覚情報の複雑さが、滑らかな/平坦な領域の場合に生じるよりも多くアーティファクトをマスキングし得るので、望ましい。更に、低レートは、コードが複雑なブロックに対してあまりに多くのビットを(例えば、ターゲットビットレートをかなり超えて)費やすのを防ぐために望ましい。

#### ビデオコード化規格

[0021]ビデオ画像、TV画像、静止画像又はビデオレコード若しくはコンピュータによって生成された画像など、デジタル画像は、水平ライン及び垂直ラインで構成された画素又はサンプルを含み得る。単一の画像中の画素の数は一般に数万個である。各画素は、一般に、ルミナンス情報とクロミナンス情報とを含んでいる。圧縮がなければ、画像エンコードから画像デコードに搬送されるべき情報の甚だしい量は、リアルタイム画像送信を実行不可能にするであろう。送信されるべき情報の量を低減するために、JPEG、MPEG及びH.263規格など、幾つかの異なる圧縮方法が開発された。

#### 【0013】

[0022]ビデオコード化規格は、ITU-T H.261と、ISO/IEC MPEG-1 Visualと、ITU-T H.262又はISO/IEC MPEG-2 Visualと、ITU-T H.263と、ISO/IEC MPEG-4 Visualと、(ISO/IEC MPEG-4 AVCとしても知られる)ITU-T H.264と、そのような規格の拡張を含むHEVCとを含む。

#### 【0014】

[0023]更に、VESAによって、あるビデオコード化規格、即ち、DSCが開発された。DSC規格は、表示リンクを介した送信のためにビデオを圧縮することができるビデオ圧縮規格である。表示器の解像度が増加するにつれて、表示器を駆動するために必要とされるビデオデータの帯域幅は、対応して増加する。幾つかの表示リンクは、そのような解像度について表示器にビデオデータの全てを送信するための帯域幅を有しないことがある。従って、DSC規格は、表示リンクを介した相互運用可能な、視覚的ロスレス圧縮のための圧縮規格を規定する。

#### 【0015】

[0024]DSC規格は、H.264及びHEVCなど、他のビデオコード化規格とは異なる。DSCは、フレーム内圧縮を含むが、フレーム間圧縮を含まず、これは、ビデオデータをコード化する際にDSC規格によって時間的情報が使用されないことがあることを意味する。対照的に、他のビデオコード化規格は、それらのビデオコード化技法においてフレーム間圧縮を採用し得る。

#### 【0016】

#### ビデオコード化システム

[0025]添付の図面を参照しながら新規のシステム、装置及び方法の様々な態様について以下でより十分に説明する。但し、本開示は、多くの異なる形態で実施され得、本開示全体にわたって提示する任意の特定の構造又は機能に限定されるものと解釈されるべきではない。むしろ、これらの態様は、本開示が周到で完全になり、本開示の範囲を当業者に十分に伝えるために与えるものである。本明細書の教示に基づいて、本開示の範囲は、本開示の他の態様とは無関係に実装されるにせよ、本開示の他の態様と組み合わせて実装されるにせよ、本明細書で開示する新規のシステム、装置、及び方法のいかなる態様をもカバーするものであることを、当業者なら諒解されたい。例えば、本明細書に記載する態様をいくつか使用しても、装置は実装され得、又は方法は実施され得る。更に、本開示の範囲は、本明細書に記載する本開示の様々な態様に加えて又はそれらの態様以外に、他の構造、機能、又は構造及び機能を使用して実施されるそのような装置又は方法をカバーするものとする。本明細書で開示するどの態様も請求項の1つ又は複数の要素によって実施され得ることを理解されたい。



## 【 0 0 1 7 】

[0026] 本明細書では特定の態様について説明するが、これらの態様の多くの変形及び置換は本開示の範囲内に入る。好適な態様の幾つかの利益及び利点について説明するが、本開示の範囲は特定の利益、使用、又は目的に限定されるものではない。むしろ、本開示の態様は、様々なワイヤレス技術、システム構成、ネットワーク、及び伝送プロトコルに広く適用可能であるものとし、それらの幾つかを例として、図及び好適な態様について以下の説明において示す。発明を実施するための形態及び図面は、本開示を限定するものではなく説明するものにすぎず、本開示の範囲は添付の特許請求の範囲及びその均等物によって定義される。

## 【 0 0 1 8 】

[0027] 添付の図面は例を示している。添付の図面中の参照番号によって示される要素は、以下の説明における同様の参照番号によって示される要素に対応する。本開示では、序数語（例えば、「第 1 の」、「第 2 の」、「第 3 の」など）で始まる名前を有する要素は、必ずしもそれらの要素が特定の順序を有することを暗示するとは限らない。むしろ、そのような序数語は、同じ又は同様のタイプの異なる要素を指すために使用されるにすぎない。

## 【 0 0 1 9 】

[0028] 図 1 A は、本開示で説明する態様による技法を利用し得る例示的なビデオコード化システム 10 を示すブロック図である。本明細書で使用し説明する「ビデオコード」又は「コード」という用語は、ビデオエンコーダとビデオデコーダの両方を総称的に指す。本開示では、「ビデオコード化」又は「コード化」という用語は、ビデオ符号化とビデオ復号とを総称的に指すことがある。ビデオエンコーダ及びビデオデコーダに加えて、本出願で説明する態様は、トランスコード（例えば、ビットストリームを復号し、別のビットストリームを再符号化することができる機器）及びミドルボックス（例えば、ビットストリームを変更、変換及び / 又は場合によっては操作することができる機器）など、他の関係する機器に拡張され得る。

## 【 0 0 2 0 】

[0029] 図 1 A に示されているように、ビデオコード化システム 10 は、宛先機器 14 によって後で復号されるべき符号化ビデオデータを生成する発信源機器 12 を含む。図 1 A の例では、発信源機器 12 及び宛先機器 14 は、別個の機器を構成する。但し、発信源機器 12 及び宛先機器 14 は、図 1 B の例に示されているように、同じ機器上にあるか、又はその一部であり得ることに留意されたい。

## 【 0 0 2 1 】

[0030] もう一度図 1 A を参照すると、発信源機器 12 及び宛先機器 14 は、それぞれ、デスクトップコンピュータ、ノートブック（例えば、ラップトップ）コンピュータ、タブレットコンピュータ、セットトップボックス、所謂「スマート」フォンなどの電話ハンドセット、所謂「スマート」パッド、テレビジョン、カメラ、表示装置、デジタルメディアプレーヤ、ビデオゲームコンソール、車内コンピュータ、ビデオストリーミング機器、アイウェア及び / 又はウェアラブルコンピュータなど、エンティティ（例えば、人間、動物及び / 又は別の被制御機器）によって（に）装着可能な（又は着脱自在に取付け可能な）機器、エンティティ内で消費、撮取、又は配置され得る機器又は装置などを含む、広範囲にわたる機器のいずれかを備え得る。様々な実施形態では、発信源機器 12 及び宛先機器 14 は、ワイヤレス通信のために装備され得る。

## 【 0 0 2 2 】

[0031] 宛先機器 14 は、復号されるべき符号化ビデオデータをリンク 16 を介して受信し得る。リンク 16 は、発信源機器 12 から宛先機器 14 に符号化ビデオデータを移動することが可能な任意のタイプの媒体又は機器を備え得る。図 1 A の例では、リンク 16 は、発信源機器 12 が符号化ビデオデータをリアルタイムで宛先機器 14 に送信することを可能にするための通信媒体を備え得る。符号化ビデオデータは、ワイヤレス通信プロトコルなどの通信規格に従って変調され、宛先機器 14 に送信され得る。通信媒体は、無線周

10

20

30

40

50

波数（ＲＦ）スペクトル又は１つ以上の物理伝送線路など、任意のワイヤレス又はワイヤード通信媒体を備え得る。通信媒体は、ローカルエリアネットワーク、ワイドエリアネットワーク又はインターネットなどのグローバルネットワークなど、パケットベースネットワークの一部を形成し得る。通信媒体は、ルータ、スイッチ、基地局又は発信源機器１２から宛先機器１４への通信を可能にするために有用であり得る任意の他の機器を含み得る。

【００２３】

[0032] 図１Ａの例では、発信源機器１２は、ビデオ発信源１８と、ビデオエンコーダ２０と、出力インターフェース２２とを含む。場合によっては、出力インターフェース２２は、変調器／復調器（モデム）及び／又は送信機を含み得る。発信源機器１２において、ビデオ発信源１８は、撮像装置、例えばビデオカメラ、以前に撮られたビデオを含んでいるビデオアーカイブ、ビデオコンテンツプロバイダからビデオを受信するためのビデオフィードインターフェース及び／又は発信源ビデオとしてコンピュータグラフィックスデータを生成するためのコンピュータグラフィックスシステムなどの発信源、若しくはそのような発信源の組合せを含み得る。一例として、ビデオ発信源１８がビデオカメラである場合、発信源機器１２及び宛先機器１４は、図１Ｂの例に示されているように、所謂「カメラフォン」又は「ビデオフォン」を形成し得る。但し、本開示で説明する技法は、概してビデオコード化に適用可能であり得、ワイヤレス及び／又はワイヤード適用例に適用され得る。

10

【００２４】

[0033] 撮られたビデオ、以前に撮られたビデオ、又はコンピュータ生成されたビデオは、ビデオエンコーダ２０によって符号化され得る。符号化ビデオデータは、発信源機器１２の出力インターフェース２２を介して宛先機器１４に送信され得る。符号化ビデオデータは、更に（又は代替として）、復号及び／又は再生のための宛先機器１４又は他の機器による後のアクセスのために記憶装置３１上に記憶され得る。図１Ａ及び図１Ｂに示されているビデオエンコーダ２０は、図２Ａ示されているビデオエンコーダ２０、又は本明細書で説明する他のビデオエンコーダを備え得る。

20

【００２５】

[0034] 図１Ａの例では、宛先機器１４は、入力インターフェース２８と、ビデオデコーダ３０と、表示装置３２とを含む。場合によっては、入力インターフェース２８は、受信機及び／又はモデムを含み得る。宛先機器１４の入力インターフェース２８は、リンク１６を介して及び／又は記憶装置３１から符号化ビデオデータを受信し得る。リンク１６を介して通信され、又は記憶装置３１上に与えられた符号化ビデオデータは、ビデオデータを復号する際に、ビデオデコーダ３０などのビデオデコーダが使用するためのビデオエンコーダ２０によって生成される様々なシンタックス要素を含み得る。そのようなシンタックス要素は、通信媒体上で送信された、記憶媒体上に記憶された、又はファイルサーバ記憶された符号化ビデオデータに含まれ得る。図１Ａ及び図１Ｂに示されているビデオデコーダ３０は、図２Ｂに示されているビデオデコーダ３０、又は本明細書で説明する他のビデオデコーダを備え得る。

30

【００２６】

[0035] 表示装置３２は、宛先機器１４と一体化されるか、又はその外部にあり得る。幾つかの例では、宛先機器１４は、一体型表示装置を含み、また、外部表示装置とインターフェースするように構成され得る。他の例では、宛先機器１４は表示装置であり得る。概して、表示装置３２は、復号ビデオデータをユーザに対して表示し、液晶表示器（ＬＣＤ）、プラズマ表示器、有機発光ダイオード（ＯＬＥＤ）表示器、又は別のタイプの表示装置など、様々な表示装置のいずれかを備え得る。

40

【００２７】

[0036] 関係する態様では、図１Ｂは例示的なビデオコード化システム１０'を示し、ここにおいて、発信源機器１２及び宛先機器１４は機器１１上にあるか、又はその一部である。機器１１は、「スマート」フォンなどの電話ハンドセットであり得る。機器１１は

50

、発信源機器 1 2 及び宛先機器 1 4 と動作可能に通信している（随意に存在する）プロセッサ / コントローラ機器 1 3 を含み得る。図 1 B のビデオコード化システム 1 0 ' 及びその構成要素は、場合によっては図 1 A のビデオコード化システム 1 0 及びその構成要素と同様である。

#### 【 0 0 2 8 】

[0037] ビデオエンコーダ 2 0 及びビデオデコーダ 3 0 は、D S C など、ビデオ圧縮規格に従って動作し得る。代替的に、ビデオエンコーダ 2 0 及びビデオデコーダ 3 0 は、代替的に M P E G - 4 , P a r t 1 0 , A V C と呼ばれる I T U - T H . 2 6 4 規格、H E V C など、他のプロプライエタリ規格又は業界規格、あるいはそのような規格の拡張に従って動作し得る。但し、本開示の技法は、いかなる特定のコード化規格にも限定されない。ビデオ圧縮規格の他の例としては、M P E G - 2 及び I T U - T H . 2 6 3 がある。

10

#### 【 0 0 2 9 】

[0038] 図 1 A 及び図 1 B の例には示されていないが、ビデオエンコーダ 2 0 及びビデオデコーダ 3 0 は、それぞれオーディオエンコーダ及びデコーダと統合され得、共通のデータストリーム又は別個のデータストリーム中のオーディオとビデオの両方の符号化を処理するために、適切な M U X - D E M U X ユニット、又は他のハードウェア及びソフトウェアを含み得る。適用可能な場合、幾つかの例では、M U X - D E M U X ユニットは、I T U H . 2 2 3 マルチプレクサプロトコル、又はユーザデータグラムプロトコル ( U D P ) などの他のプロトコルに準拠し得る。

#### 【 0 0 3 0 】

20

[0039] ビデオエンコーダ 2 0 及びビデオデコーダ 3 0 はそれぞれ、1 つ又は複数のマイクロプロセッサ、デジタル信号プロセッサ ( D S P ) 、特定用途向け集積回路 ( A S I C ) 、フィールドプログラマブルゲートアレイ ( F P G A ) 、ディスクリート論理回路、ソフトウェア、ハードウェア、ファームウェアなど、様々な好適なエンコーダ回路のいずれか、又はそれらの任意の組合せとして実装され得る。本技法が部分的にソフトウェアで実装されるとき、機器は、ソフトウェアのための命令を好適な非一時的コンピュータ可読媒体に記憶し、本開示の技法を実行するために 1 つ又は複数のプロセッサを使用してハードウェアでその命令を実行し得る。ビデオエンコーダ 2 0 及びビデオデコーダ 3 0 の各々は 1 つ又は複数のエンコーダ又はデコーダ中に含まれ得、そのいずれも、それぞれの機器において複合エンコーダ / デコーダの一部として統合され得る。

30

#### 【 0 0 3 1 】

##### ビデオコード化プロセス

[0040] 上記で手短に述べたように、ビデオエンコーダ 2 0 はビデオデータを符号化する。ビデオデータは 1 つ又は複数のピクチャを備え得る。ピクチャの各々は、ビデオの一部を形成する静止画像である。幾つかの事例では、ピクチャはビデオ「フレーム」と呼ばれることがある。ビデオエンコーダ 2 0 がビデオデータを符号化するとき、ビデオエンコーダ 2 0 はビットストリームを生成し得る。ビットストリームは、ビデオデータのコード化表現を形成するビットのシーケンスを含み得る。ビットストリームはコード化ピクチャと関連データとを含み得る。コード化ピクチャはピクチャのコード化表現である。

#### 【 0 0 3 2 】

40

[0041] ビットストリームを生成するために、ビデオエンコーダ 2 0 は、ビデオデータ中の各ピクチャに対して符号化演算を実行し得る。ビデオエンコーダ 2 0 がピクチャに対して符号化演算を実行するとき、ビデオエンコーダ 2 0 は、一連のコード化ピクチャと関連データとを生成し得る。関連データは、Q P などのコード化パラメータのセットを含み得る。コード化ピクチャを生成するために、ビデオエンコーダ 2 0 は、ピクチャを等しいサイズのビデオブロックに区分し得る。ビデオブロックはサンプルの 2 次元アレイであり得る。コード化パラメータは、ビデオデータのあらゆるブロックについてコード化オプション（例えば、コード化モード）を定義し得る。コード化オプションは、所望のレート歪み性能を達成するために選択され得る。

#### 【 0 0 3 3 】

50

[0042] 幾つかの例では、ビデオエンコーダ 20 はピクチャを複数のスライスに区分し得る。スライスの各々は、画像又はフレーム中の領域の残りからの情報なしに独立して復号され得る、画像（例えば、フレーム）中の空間的に別個の領域を含み得る。各画像又はビデオフレームは単一のスライス中で符号化され得るか、若しくは各画像又はビデオフレームは幾つかのスライス中で符号化され得る。DSCでは、各スライスを符号化するために割り振られるターゲットビットは、実質的に一定であり得る。ピクチャに対して符号化演算を実行することの一部として、ビデオエンコーダ 20 は、ピクチャの各スライスに対して符号化演算を実行し得る。ビデオエンコーダ 20 がスライスに対して符号化演算を実行するとき、ビデオエンコーダ 20 は、スライスに関連付けられた符号化データを生成し得る。スライスに関連付けられた符号化データは「コード化スライス (coded slice)」と呼ばれることがある。

10

【0034】

DSC ビデオエンコーダ

[0043] 図 2 A は、本開示で説明する態様による技法を実装し得るビデオエンコーダ 20 の一例を示すブロック図である。ビデオエンコーダ 20 は、本開示の技法の一部又は全部を実行するように構成され得る。幾つかの例では、本開示で説明する技法は、ビデオエンコーダ 20 の様々な構成要素間で共有され得る。幾つかの例では、追加又は代替として、プロセッサ（図示せず）が、本開示で説明する技法の一部又は全部を実行するように構成され得る。

20

【0035】

[0044] 説明の目的で、本開示では、DSCコード化のコンテキストにおいてビデオエンコーダ 20 について説明する。但し、本開示の技法は、他のコード化規格又は方法に適用可能であり得る。

【0036】

[0045] 図 2 A の例では、ビデオエンコーダ 20 は複数の機能構成要素を含む。ビデオエンコーダ 20 の機能構成要素は、色空間変換器 105 と、バッファ 110 と、平坦度検出器 115 と、レートコントローラ 120 と、予測器、量子化器、及び再構成器構成要素 125 と、ラインバッファ 130 と、インデックスカラー履歴 135 と、エントロピーエンコーダ 140 と、サブストリームマルチプレクサ 145 と、レートバッファ 150 とを含む。他の例では、ビデオエンコーダ 20 は、より多数の、より少数の、又は異なる機能構成要素を含み得る。

30

【0037】

[0046] 色空間変換器 105 は、入力色空間をコード化実施形態において使用される色空間に変換し得る。例えば、例示的な一実施形態では、入力ビデオデータの色空間は、赤、緑及び青 (RGB) 色空間中にあり、コード化は、ルミナンス Y、クロミナンスグリーン C<sub>g</sub> 及びクロミナンスオレンジ C<sub>o</sub> (Y C<sub>o</sub> C<sub>g</sub>) 色空間において実装される。色空間変換は、ビデオデータへのシフト及び追加を含む (1 つ又は複数の) 方法によって実行され得る。他の色空間中の入力ビデオデータが処理され得、他の色空間への変換も実行され得ることに留意されたい。

40

【0038】

[0047] 関係する態様では、ビデオエンコーダ 20 は、バッファ 110、ラインバッファ 130 及び / 又はレートバッファ 150 を含み得る。例えば、バッファ 110 は、色空間変換されたビデオデータを、ビデオエンコーダ 20 の他の部分によるその使用に先立って保持し得る。別の例では、色空間変換されたデータはより多くのビットを必要とし得るので、ビデオデータは RGB 色空間中で記憶され得、色空間変換が必要に応じて実行され得る。

【0039】

[0048] レートバッファ 150 はビデオエンコーダ 20 においてレート制御機構の一部として機能し得、このことについて、レートコントローラ 120 に関して以下でより詳細に説明する。各ブロックを符号化することに費やされるビットは、大いに、実質的に、プロ

50

ックの性質に基づいて変動することがある。レートバッファ 150 は、圧縮されたビデオにおけるレート変動を平滑化することができる。幾つかの実施形態では、ビットが CBR でバッファから取り出される CBR バッファモデルが採用される。CBR バッファモデルでは、ビデオエンコーダ 20 がビットストリームにあまりに多くのビットを加えた場合、レートバッファ 150 はオーバーフローし得る。一方、ビデオエンコーダ 20 は、レートバッファ 150 のアンダーフローを防ぐために、十分なビットを加えなければならない。

【0040】

[0049] ビデオデコーダ側では、ビットは、固定ビットレートでビデオデコーダ 30 のレートバッファ 155 (以下で更に詳細に説明する図 2B を参照) に加えられ得、ビデオデコーダ 30 は、各ブロックについて可変数のビットを削除し得る。適切な復号を保証するために、ビデオデコーダ 30 のレートバッファ 155 は、圧縮されたビットストリームの復号中に「アンダーフロー」又は「オーバーフロー」すべきでない。

10

【0041】

[0050] 幾つかの実施形態では、バッファフルネス (BF) は、バッファに現在あるビットの数を表す値 `BufferCurrentSize` と、レートバッファ 150 のサイズ、即ち、任意の時点においてレートバッファ 150 に記憶され得るビットの最大数を表す `BufferMaxSize` とに基づいて定義され得る。BF は次のように計算され得る。

$$BF = ((BufferCurrentSize * 100) / BufferMaxSize)$$

【0042】

20

[0051] BF を計算することへの上記の手法は、例にすぎず、BF は、特定の実施形態又はコンテキストに応じて、任意の数の異なる方法で計算され得ることに留意されたい。

【0043】

[0052] 平坦度検出器 115 は、ビデオデータ中の複雑な (即ち、平坦でない) エリアからビデオデータ中の平坦な (即ち、単純な又は均一な (uniform)) エリアへの変化、及び / 又はその逆の変化を検出することができる。「複雑な」及び「平坦な」という用語は、本明細書では、概して、ビデオエンコーダ 20 がビデオデータのそれぞれの領域を符号化することの困難さを指すために使用する。従って、本明細書で使用する複雑なという用語は、概して、ビデオデータの領域が、ビデオエンコーダ 20 が符号化することが複雑であることを表し、例えば、テクスチャードビデオデータ、高い空間周波数、及び / 又は符号化することが複雑である他の特徴を含み得る。本明細書で使用する平坦なという用語は、概して、ビデオデータの領域が、ビデオエンコーダ 20 がエンコードすることが単純であることを表し、例えば、ビデオデータ中の滑らかな勾配、低い空間周波数、及び / 又は符号化することが単純である他の特徴を含み得る。複雑な領域から平坦な領域への遷移が、符号化ビデオデータ中の量子化アーティファクトを低減するために、ビデオエンコーダ 20 によって使用され得る。詳細には、レートコントローラ 120、並びに予測器、量子化器、及び再構成器構成要素 125 は、複雑な領域から平坦な領域への遷移が識別されたとき、そのような量子化アーティファクトを低減することができる。同様に、平坦な領域から複雑な領域への遷移が、現在ブロックをコード化するために必要とされる予想レートを低減するために QP を増加させるために、ビデオエンコーダ 20 によって使用され得る。

30

40

【0044】

[0053] レートコントローラ 120 は、コード化パラメータのセット、例えば、QP を決定する。QP は、レートバッファ 150 がオーバーフロー又はアンダーフローしないことを保証するターゲットビットレートについてピクチャ品質を最大にするために、レートバッファ 150 のバッファフルネスとビデオデータの画像アクティビティ (例えば、複雑な領域から平坦な領域への遷移又はその逆の遷移) とに基づいて、レートコントローラ 120 によって調整され得る。レートコントローラ 120 はまた、最適レート歪み性能を達成するために、ビデオデータの各ブロックについて特定のコード化オプション (例えば、特定のモード) を選択する。レートコントローラ 120 は、再構成された画像の歪みを、そ

50

れがビットレート制約を満たすように、即ち、全体的実コード化レートがターゲットビットレート内に収まるように最小限に抑える。従って、レートコントローラ 120 の 1 つの目的は、レート歪み性能を最大にしながらレートに対する瞬間的及び平均的な制約を満たすように、(1 つ又は複数の) QP、(1 つ又は複数の) コード化モードなど、コード化パラメータのセットを決定することである。

#### 【0045】

[0054] 予測器、量子化器、及び再構成器構成要素 125 は、ビデオエンコーダ 20 の少なくとも 3 つの符号化演算を実行し得る。予測器、量子化器、及び再構成器構成要素 125 は、幾つかの異なるモードで予測を実行し得る。1 つの例示的なプレディケーションモードは、メディアン適応予測の変更バージョンである。メディアン適応予測はロスレス J P E G 規格 ( J P E G - L S ) によって実装され得る。予測器、量子化器、及び再構成器構成要素 125 によって実行され得るメディアン適応予測の変更バージョンは、3 つの連続するサンプル値の並列予測を可能にし得る。別の例示的な予測モードはブロック予測である。ブロック予測では、サンプルは、上のライン中の、又は同じライン中の左側の前に再構成された画素からに予測される。幾つかの実施形態では、ビデオエンコーダ 20 及びビデオデコーダ 30 は、両方とも、ブロック予測使用を決定するために、再構成された画素に対して同じ探索を実行し得、従って、ビットはブロック予測モードで送られる必要がない。他の実施形態では、ビデオエンコーダ 20 は、探索を実行し、ビットストリームでブロック予測ベクトルを信号伝達 (signal) し得、従って、ビデオデコーダ 30 は、別個の探索を実行する必要がない。成分範囲の中点を使用してサンプルが予測される中点予測モードも実装され得る。中点予測モードは、ワーストケースサンプルにおいてさえも、圧縮されたビデオに必要なビットの数の制限を可能にし得る。

#### 【0046】

[0055] 予測器、量子化器、及び再構成器構成要素 125 はまた、量子化を実行する。例えば、量子化は、シフタを使用して実装され得る 2 のべき乗量子化器 (power-of-2 quantizer) を介して実行され得る。2 のべき乗量子化器の代わりに他の量子化技法が実装され得ることに留意されたい。予測器、量子化器、及び再構成器構成要素 125 によって実行される量子化は、レートコントローラ 120 によって決定された QP に基づき得る。最終的に、予測器、量子化器、及び再構成器構成要素 125 はまた、予測値に逆量子化された残差を加算することと、結果がサンプル値の有効範囲の外側でないことを保証することとを含む再構成を実行する。

#### 【0047】

[0056] 予測器、量子化器、及び再構成器構成要素 125 によって実行される予測、量子化、及び再構成に対する上記で説明した例示的な手法は、例示的なものにすぎず、他の手法が実装され得ることに留意されたい。また、予測器、量子化器、及び再構成器構成要素 125 は、予測、量子化、及び / 又は再構成を実行するための (1 つ又は複数の) 副構成要素を含み得ることに留意されたい。更に、予測、量子化、及び / 又は再構成は、予測器、量子化器、及び再構成器構成要素 125 の代わりに幾つかの別個のエンコーダ構成要素によって実行され得ることに留意されたい。

#### 【0048】

[0057] ラインバッファ 130 は、予測器、量子化器、及び再構成器構成要素 125 並びにインデックスカラー履歴 135 が、バッファされたビデオデータを使用することができるよう、予測器、量子化器、及び再構成器構成要素 125 からの出力を保持する。インデックスカラー履歴 135 は、最近使用された画素値を記憶する。これらの最近使用された画素値は、専用シンタックスを介してビデオエンコーダ 20 によって直接参照され得る。

#### 【0049】

[0058] エントロピーエンコーダ 140 は、インデックスカラー履歴 135 と、平坦度検出器 115 によって識別された平坦度遷移とに基づいて、予測器、量子化器、及び再構成器構成要素 125 から受信された予測残差及び他のデータ (例えば、予測器、量子化器、

及び再構成器構成要素 1 2 5 によって識別されたインデックス)を符号化する。幾つかの例では、エントロピーエンコーダ 1 4 0 は、サブストリームエンコーダごとにクロックごとに 3 つのサンプルを符号化し得る。サブストリームマルチプレクサ 1 4 5 は、ヘッダレスパケット多重化方式に基づいてビットストリームを多重化し得る。これは、ビデオデコーダ 3 0 が並列に 3 つのエントロピーデコーダを動作させることを可能にし、クロックごとの 3 つの画素の復号を可能にする。サブストリームマルチプレクサ 1 4 5 は、パケットがビデオデコーダ 3 0 によって効率的に復号され得るようにパケット順序を最適化し得る。クロックごとの 2 のべき乗個の画素 (例えば、2 つの画素 / クロック又は 4 つの画素 / クロック) の復号を可能にし得る、エントロピーコード化に対する異なる手法が実装され得ることに留意されたい。

10

#### 【 0 0 5 0 】

##### D S C ビデオデコーダ

[0059] 図 2 B は、本開示で説明する態様による技法を実装し得るビデオデコーダ 3 0 の一例を示すブロック図である。ビデオデコーダ 3 0 は、本開示の技法の一部又は全部を実行するように構成され得る。幾つかの例では、本開示で説明する技法は、ビデオデコーダ 3 0 の様々な構成要素間で共有され得る。幾つかの例では、追加又は代替として、プロセッサ (図示せず) が、本開示で説明する技法の一部又は全部を実行するように構成され得る。

#### 【 0 0 5 1 】

[0060] 説明の目的で、本開示では、D S C コード化のコンテキストにおいてビデオデコーダ 3 0 について説明する。但し、本開示の技法は、他のコード化規格又は方法に適用可能であり得る。

20

#### 【 0 0 5 2 】

[0061] 図 2 B の例では、ビデオデコーダ 3 0 は複数の機能構成要素を含む。ビデオデコーダ 3 0 の機能構成要素は、レートバッファ 1 5 5 と、サブストリームデマルチプレクサ 1 6 0 と、エントロピーデコーダ 1 6 5 と、レートコントローラ 1 7 0 と、予測器、量子化器、及び再構成器構成要素 1 7 5 と、インデックスカラー履歴 1 8 0 と、ラインバッファ 1 8 5 と、色空間変換器 1 9 0 とを含む。ビデオデコーダ 3 0 の図示された構成要素は、図 2 A 中のビデオエンコーダ 2 0 に関して上記で説明した対応する構成要素に類似する。従って、ビデオデコーダ 3 0 の構成要素の各々は、上記で説明したビデオエンコーダ 2 0 の対応する構成要素と同様の様式で動作し得る。

30

#### 【 0 0 5 3 】

##### Q P 計算

[0062] 1 つの手法では、( currQP として示される ) 現在ブロックのための Q P は、以下の式に基づいて導出又は計算され得る。

$$\text{currQP} = \text{prevQ} + \text{QpAdj} * (\text{diffBits} > 0 ? 1 : -1),$$

#### 【 0 0 5 4 】

[0063] ここで、prevQP は、前のブロックに関連付けられた Q P であり、diffBits は、previousBlockBits と targetBits との間の差を表し、QpAdj は、diffBits の大きさに基づいて計算される Q P オフセット値 (例えば、Q P 調整値) であり、previousBlockBits は、前のブロックをコード化するために使用されるビットの数を表し、targetBits は、現在ブロックをコード化するためのビットのターゲット数を表す。previousBlockBits > targetBits であるとき、diffBits は正であり、現在ブロック Q P は、prevQP 値にオフセット値 QpAdj を加算することによって導出され得る。言い換えれば、Q P 値は、diffBits が正であるとき、prevQP 値から値が増加しない。previousBlockBits < targetBits であるとき、diffBits は負又は 0 であり、currQP は prevQP 値から増加しない。オフセット値 QpAdj は、例えば、diffBits の大きさが増加するにつれて QpAdj が単調に増加するような方法で、diffBits の関数として計算され得ることに

40

50

留意されたい。

#### 【0055】

[0064]次に、本明細書ではデフォルトの技法と呼ぶ、QP調整値 $QpAdj$ を計算するための1つの技法について、図3を参照しながら説明する。図3は、0を始める $diffBits$ の値がプロットされる軸を含む、グラフ300を与える。デフォルトの技法では、 $diffBits > 0$ であるとき、 $diffBits$ は、K個の閾値を使用して $K + 1$ 個の範囲に分類され得る。これらの閾値は、ラベル、閾値1、閾値2、閾値3、...、及び閾値Kによって示され、範囲は、ラベル、範囲1、範囲2、範囲3、...、及び範囲 $K + 1$ によって示される。図3のデフォルト技法では、K個の閾値を使用して、 $diffBits$ を $K + 1$ 個の範囲にセグメント化することへの1つの手法が示されている。各範囲は、特定の $QpAdj$ 値に関連付けられ得、ここで、 $QpAdj$ 値は、範囲インデックスが増加するにつれて増加する。 $diffBits = 0$ であるとき、 $diffBits$ の絶対値は、J個の閾値を使用して $J + 1$ 個の範囲に分類され得（図示せず）、 $J + 1$ 個の範囲の各々のために割り当てられた特定の $QpAdj$ 値があり得る。

#### 【0056】

[0065]他の態様では、 $currQP$ 値は、バッファのアンダーフロー及び/又はオーバーフローを防ぐために、（バッファフルネスBFとして表され得る）バッファのフルネスに基づいて調整され得る。特に、BFがある閾値（例えば、 $P_1$ ）を超えると、 $currQP$ は固定オフセット値（例えば、 $p_1$ ）だけ増分され得る。例えば、 $currQP$ は次のように調整され得、即ち、 $currQP += p_1$ である。更に、BFがある閾値（例えば、 $Q_1$ ）を下回るとき、 $currQP$ は $q_1$ だけ減分され得、例えば、 $currQP - = q_1$ である。ある態様では、複数の閾値が採用され得、各閾値について、 $currQP$ を調整するための対応するオフセット値があり得る。

#### 【0057】

[0066]複雑な領域から平坦な領域への遷移が識別されるとき、又は平坦な領域が識別されるとき、以下で更に詳細に説明するように、 $currQP$ は低い値（例えば、定義された $currQP$ 値を下回る値）に設定され得る。

平坦な領域から複雑な領域への遷移を検出すること

[0067]図4を参照すると、1つ又は複数の技法が、平坦な/滑らかな領域から複雑な領域への遷移を検出するために利用され得る。図4は、フレーム、又は、例えばフレームのスライスのような、その部分であり得る、例示的な関心領域400を示す。領域400は、及び3つの連続するブロック405、410及び415を含み得る。この例では、ブロック405は領域400の平坦な領域/部分に対応し、ブロック410は領域400の遷移領域/部分に対応し、ブロック415は領域400の複雑な領域/部分に対応する。図示のように、ブロック405のコンテンツは、平坦、滑らか、又は均一である。ブロック415のコンテンツは、テクスチャードであり、全体を通して均一ではないパターンを呈する。ブロック410は、均一なコンテンツから均一でないコンテンツへの遷移を含む。以下で説明するように、複雑さ計算がブロック405、410及び415の各々について実行されなされる。

#### 【0058】

[0068]本明細書で使用する、平坦なブロックは、複雑さ閾値よりも低い複雑さ値を有するブロックを指すことがある。そこにおいてブロックが平坦であると決定される閾値は、ブロックをコード化するために必要とされるビットの数などの様々な設計基準に基づいて設定され得る。同様に、平坦でない又は複雑なブロックは、平坦でない、例えば、複雑さ閾値よりも大きい、又はそれに等しい複雑さ値を有するブロックを指すことがある。ブロックに関連付けられた複雑さに基づいてブロックの様々な他のカテゴリー分類が採用され得、そのようなカテゴリー分類は、ブロックの複雑さ値における閾値によって定義される範囲であり得る。

#### 【0059】

[0069]平坦な及び複雑なという用語は、ブロック以外の領域にも適用され得る。この場



合、領域は、ブロックと同じサイズでないことがあり、例えば、領域は、個別に符号化 / 復号されるサイズではないことがあるが、領域はまた、領域の複雑さに基づいて平坦又は複雑としてカテゴリー分類され得る。例えば、領域は、その領域内の各ブロックが平坦なブロックである場合、平坦な領域と呼ばれることがある。但し、平坦な領域は、その中に含まれているブロックと同じ境界を有しないことがあり、得る領域の複雑さは、領域全体にわたって計算され得る。複雑な領域が、同様に定義され得る。従って、領域は、領域の複雑さ値を、ブロックの複雑さ閾値とは異なり得る複雑さ閾値と比較することによって、平坦又は複雑としてカテゴリー分類され得る。更に、コード化のために領域がブロックに分割され得るので、領域という用語は、本明細書では、本開示の様々な態様の理解を可能にするために概念的に使用され得る。

10

**【 0 0 6 0 】**

[0070] 上記で説明したように、ブロックを平坦又は複雑としてカテゴリー分類するために、ブロックの複雑さ値が決定され得る。ブロックの複雑さ値は、複雑さ値が、ブロックを符号化することの困難を表す限り、様々な技法、例えば、可視アーティファクトを導入することなしにブロックをコード化するために必要とされ得るビットの数に従って決定され得る。

**【 0 0 6 1 】**

[0071] 提案される平坦度検出技法のフレームワークが、図 5 の例示的な複雑さ検出システム 5 0 0 に示されている。システム 5 0 0 は、図 4 のブロック 4 0 5、4 1 0 及び 4 1 5、又はそのようなブロックに関する情報を入力として受信し得る。一実装形態では、システム 5 0 0 は、 $C_{cur}$ 、 $C_{next}$  及び  $C_{prev}$  として示されるブロックごとの複雑さ値を計算するために、ブロック 4 0 5、4 1 0 及び 4 1 5 の各々について複雑さ計算を実行し得る。例えば、システム 5 0 0 は、それぞれブロック 4 0 5、4 1 0 及び 4 1 5 の各々に対応する複雑さ計算ユニット 5 0 5、5 1 0 及び 5 1 5 を含み得、それぞれ計算する複雑さ値  $C_{prev}$ 、 $C_{cur}$  及び  $C_{next}$  を検出器 5 2 0 に出力し得る。別の実施形態では、3 つよりも少ない複雑さ値が各ブロックについて計算され得る。例えば、エンコーダは、次のブロック時間についてそれぞれ「前の」及び「現在」複雑さ値になる、所与の時間ブロックにおける「現在」及び「次の」ブロック複雑さ値をバッファ又は記憶し得る。このようにして、次の時間ブロックについて「次の」ブロック複雑さ値のみが計算される必要があることになる。言い方を変えれば、エンコーダは、第 2 のブロック時間においてそれぞれ「前の」及び「現在」複雑さ値になる、第 1 の時間ブロックにおける「現在」及び「次の」ブロック複雑さ値をバッファ又は記憶し得、従って、「次の」ブロック複雑さ値のみが第 2 の時間ブロックにおいて計算される。

20

30

**【 0 0 6 2 】**

[0072] 関係する態様では、複雑さ計算ユニット 5 0 5、5 1 0 及び 5 1 5 及び / 又は検出器 5 2 0 は、別個の構成要素、コーデックの同じ構成要素又はプロセッサの部分若しくは 1 つ以上のプロセッサによって実行されソフトウェアモジュールであり得る。システム 5 0 0 の特徴は、ハードウェア、ソフトウェア、ファームウェア、又はそれらの任意の組合せで実装され得る。更なる関係する態様では、システム 5 0 0 は、関心画像又は領域のための任意の数の連続ブロック（例えば、スライス中の 4 つの連続ブロック）に関する、又は関係する情報を受信し得、連続ブロックの各々について複雑さ計算を実行し得る。

40

**【 0 0 6 3 】**

[0073] 一態様では、ブロックの複雑さは、ブロック中の画素の周波数変換（例えば、離散コサイン変換（DCT）、アダマール変換など）を受けることによって計算され得る。周波数変換は、複雑さ値を生成するために合計され得る、幾つかの周波数係数を生じ得る。別の態様では、直流（DC 又はゼロ周波数）係数及び / 又は 1 つ以上の低周波数係数が、合計に含まれないことがある。周波数変換の前に色変換を適用することなど、複雑さ値を決定するための様々な他の技法も実装され得る。

**【 0 0 6 4 】**

[0074] 関係する態様では、ブロックの複雑さ値を計算するために、変換係数の絶対値又

50

は絶対2乗値が合計され得る。更なる関係する態様では、複雑さ値を計算するためにルーマチャネルが使用され得、又は複雑さ値を計算するためにルーマチャネル/クロマチャネルの両方が使用され得る。

【0065】

[0075]また更なる関係する態様では、絶対和又は絶対2乗和を計算する間、変換係数のサブセットが考慮され得、即ち、ブロック中の全てよりも少ない変換係数が、幾つかの例示的な手法において考慮され得る。

【0066】

[0076]また更なる態様では、各変換係数が重みで乗算され得、ここで、各係数に適用される重みは変動するか又は一定であり得る。次いで、重み付けされた係数の絶対値又は絶対2乗値が計算され得る。

10

【0067】

[0077]もう一度図5の例を参照すると、検出器500は、 $C_{prev}$ 、 $C_{cur}$ 及び $C_{next}$ に基づいて、ブロック405、410及び415が平坦な領域から複雑な領域への遷移を含むかどうかを決定し得る。例えば、検出器500の出力は、平坦-複雑領域遷移がないことを示すための0、及び平坦-複雑領域遷移があることを示すための1など、バイナリ結果であり得る。

【0068】

[0078]平坦な領域から複雑な領域への遷移があるかどうかの決定は、関心領域（例えば、領域400）中の連続ブロック（例えば、ブロック405、410及び415）の複雑さ値に基づいて、1つ又は複数の条件を検査することによって実行され得る。一実施形態では、平坦-複雑領域遷移があるかどうかの決定は、以下の条件1及び条件2を検査することを介して実行される。

20

条件1： $(C_{prev} < T_0) \&\& (C_{next} > T_1)$

【0069】

[0079] [0081]条件1に関して、閾値 $T_0$ 及び $T_1$ は、コーデックのパラメータに基づいて調整され得る。好ましくは、順序付け $T_0 < T_1$ が従われるべきである。関係する態様では、平坦な領域から複雑な領域への遷移があることを検出することは、(i)前のブロック405が平坦な領域に対応することを示す、前のブロック405の複雑さ値が第1の閾値（例えば、 $T_0$ ）よりも小さい（又は、それよりも小さいか、若しくはそれに等しい）こと、及び(ii)次のブロック415が複雑な領域に対応することを示す、次のブロック415の複雑さ値が第2の閾値（例えば、 $T_1$ ）よりも大きい（又は、それよりも大きい、若しくはそれに等しい）ことを決定することを含み得る。ここで、前のブロックが平坦な領域に対応すること、及び次のブロック415が複雑な領域に対応することの指示は、現在ブロック410中に平坦な領域から複雑な領域への遷移があること、即ち、現在ブロック410が遷移ブロックであることを更に示す。

30

条件2： $C_0 = false, C_1 = false$

【0070】

[0080]条件2に関して、条件2中の値 $C_0$ 及び $C_1$ は、本質的にブーリアンであり、図6に示されているように、平坦-複雑領域検出の前の履歴を表す。例えば、前のブロック時間の値 $C_0$ 及び $C_1$ 並びに現在ブロック時間の $C_2$ が、メモリ記憶ユニット600に記憶され得る。一態様では、各ブロック時間において、複雑さ値は1だけ左にシフトされる。別の態様では、平坦-複雑領域検出の前の履歴、即ち、前のブロック時間の値 $C_0$ 及び $C_1$ は、上記の条件2を検査するために使用される。また別の態様では、条件1の両方の部分が満たされた場合、図6中の値 $C_2$ は、真に設定されることになる。平坦-複雑領域遷移が検出されたときでも、使用されるQPは、現在/次のブロックをコード化するために必要とされる予想レートを低減するために、遷移ブロック又は遷移ブロックの後の次のブロックにおいて（前の平坦なブロックと比較して）増加させられ得る。但し、遷移ブロックは、部分的に平坦な情報と部分的に複雑な情報の両方を含んでいるので、遷移ブロックにおけるQP値は、あまりに高くなる（例えば、定義されたQP値を超える）ことができない

40

50

ことに留意されたい。例えば、遷移ブロックのための Q P 値が、定義された Q P 値を超えると、遷移ブロックから再構成された画像内で顕著であり得るブロックの平坦なポジションにおけるアーティファクトが生成されることがある。

#### 【 0 0 7 1 】

[0081] 従って、Q P を増加させることを遷移ブロックの後まで遅延させることが、望ましいことがある。例えば、Q P は、検出された遷移ブロックの直後のブロックのために（例えば、ブロック 4 1 0 に続くブロック 4 1 5 のために）増加させられ得る。Q P が第 1 の完全に複雑なブロック（例えば、ブロック 4 1 5）にとって高い場合、複雑さがアーティファクトの存在をマスキングし得る。

#### 【 0 0 7 2 】

[0082] 従って、Q P が現在ブロックのために調整されるべきであるかどうかの次の決定は、 $C_1$  のブール値に依存する。 $C_1$  が真である場合、現在ブロックのための Q P は、高い値に増加されるべきである。

#### 【 0 0 7 3 】

[0083] エンコーダ側において、各新しいブロックを処理することの始めに、検出結果の履歴が更新される。即ち、 $C_1, C_0, C_2, C_1, C_2 =$  偽である。これは、現在ブロックの検出結果を計算するより前に行われる。本質的に、これは、平坦 - 複雑遷移を検出することと Q P を調整することとの間に 1 つのブロックのオフセットを追加する。上記で説明したように、これは、Q P が遷移ブロックのために低い値にとどまることを保証する。更に、これは、連続する複数のブロックが平坦 - 複雑遷移として検出され得ないことを保証する。

#### 【 0 0 7 4 】

[0084] 別の例では、条件 1 中の比較演算子が、異なる比較演算子と置き換えられ得る。例えば、 $C_{prev} < T_0$  の代わりに、代わりに  $C_{prev} \geq T_0$  が代わりに使用され得る。

#### 【 0 0 7 5 】

[0085] 上記実施形態の 1 つの利点は、平坦 - 複雑領域遷移の検出が、エンコーダが複雑な領域のために Q P を増加させることを可能にすることである。これは、ブロックをコード化するために必要とされる予想レートを減少させることになり、生じるアーティファクトは、領域の複雑さによってマスキングされることになる。また、平坦 - 複雑遷移検出の結果は、1 ビット / ブロックを使用して符号化ビットストリームでデコーダに明示的に信号伝達され得る。これは、デコーダが、エンコーダにおいて行われるように複雑さ値を計算する必要なしに、Q P を調整することを可能にする。更に、平坦 - 複雑領域遷移を検出するための本技法において利用される複雑さ計算及びルックアヘッドデータは、複雑 - 平坦領域遷移 (complex-to-flat region transition) を検出するためにも利用され、それにより、D S C など、固定レートコーデックのための効率性を実現し得る。一実施形態では、1 ビットを使用して平坦 - 複雑遷移を信号伝達すること (signaling) を含み得る技法が提供される。関係する態様では、平坦 - 複雑は、一緒にグループ化され得る可能な平坦度検出又は分類のセットのうちの 1 つである。例えば、平坦度の 4 つのクラス（例えば、平坦 - 複雑、複雑 - 平坦、やや平坦 (somewhat flat) 及び極めて平坦 (very flat)）がある場合、結果は、2 ビットコードのセットのうちの 1 つを用いて信号伝達され得る。

#### 【 0 0 7 6 】

[0086] 一実施形態では、平坦 - 複雑遷移が識別されたとき、ブロックの Q P 値は、予め定義された値（例えば、固定の高い値）に設定され得るか、又は、Q P は、予め定義された増分又は値（例えば固定調整値）だけ増加させられ得る。

画像の複雑な領域を検出するための例示的なフローチャート

[0087] 図 7 を参照しながら、画像の平坦な領域から複雑な領域への遷移を検出するための例示的なプロシージャについて説明する。画像のスライスが、現在ブロックと、次のブロックと、前のブロックとを含み得る。

#### 【 0 0 7 7 】

[0088] 図 7 は、本開示の一実施形態による、ビデオデータをコード化するための方法 7

00を示すフローチャートである。図7に示されているステップは、ビデオエンコーダ（例えば、図2A中のビデオエンコーダ20）、ビデオデコーダ（例えば、図2B中のビデオデコーダ30）又は、例えば、平坦度検出器115、レートコントローラ120、予測器、量子化器及び再構成器構成要素125、エントロピーエンコーダ140及びレートバッファ150など、それらの（1つ又は複数の）構成要素によって実行され得る。便宜上、方法700について、ビデオエンコーダ20、ビデオデコーダ30、又は別の構成要素であり得る、（単にコードとも呼ばれる）ビデオコードによって実行されるものとして説明する。

【0078】

[0089]コード又はその（1つ又は複数の）構成要素は、バッファを含む複数のプログラマブル計算ユニットによって共有される集積グローバルメモリを含む、機器上に実装され得、ここにおいて、バッファは先入れ先出し（FIFO）バッファを含み得る。機器は、少なくとも1つのプロセッサ又はプロセッサ回路（例えば、中央処理ユニット（CPU））及び/又はグラフィックス処理ユニット（GPU）を含み得る集積回路（IC）を更に含み得、ここにおいて、GPUは1つ又は複数のプログラマブル計算ユニットを含み得る。

【0079】

[0090]方法700は、ブロック710において開始する。ブロック710において、コードは、現在ブロックの現在複雑さ値と、次のブロックの次の複雑さ値と、前のブロックの前の複雑さ値とを計算する。ブロック710は、コードが、現在ブロック、次のブロック及び前のブロックのうちの各ブロックについて、（ $i$ ）変換係数を決定するために変換を適用することと、（ $i$ ）変換係数の定義された絶対和を決定することとを伴い得る。変換を適用することは、DCT及びアダマール変換のうちの1つを適用することとを伴い得る。定義された絶対和を決定することは、変換係数の絶対和及び絶対2乗和のうちの1つを決定することとを伴い得る。

【0080】

[0091]ブロック720において、コードは、前の複雑さ値が第1の閾値よりも小さいことと、次の複雑さ値が第2の閾値よりも大きいこととを検出し、ここにおいて、第2の閾値は第1の閾値よりも大きい。

【0081】

[0092]ブロック730において、コードは、現在ブロックへの遷移も前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定する。ここにおいて、コードは、現在ブロック時間における現在ブロック、次のブロック及び前のブロックの複雑さ値及び/又は1つ以上の前のブロック時間における現在ブロック、次のブロック及び前のブロックの複雑さ値に基づいて、ブロック730を実行する。

【0082】

[0093]ブロック740において、コードは、（ $i$ ）前の複雑さ値が第1の閾値よりも小さいことと、次の複雑さ値が第2の閾値よりも大きいこととを検出すること、及び（ $i$ ）現在ブロックへの遷移も前のブロックへの遷移も平坦 - 複雑領域遷移ではないと決定することに応答して、次のブロックに遷移するときに平坦 - 複雑領域遷移を検出する。

【0083】

[0094]ブロック750において、コードは、随意に、平坦 - 複雑領域遷移を検出することに応答して、QPを調整し、及び/又は、次のブロックに遷移するときに平坦 - 複雑領域遷移を検出することに応答して、遷移の指示をコーデックのエンコーダからデコーダに信号伝達し得る。方法700は、ブロック740において又はブロック750において、終了し得る。

他の考慮事項

[0095]本開示の態様について、図2A中のビデオエンコーダ20など、エンコーダの観点から説明したことに留意されたい。しかしながら、上記で説明した動作の逆の動作が、例えば、図2B中のビデオデコーダ30によって、生成されたビットストリームを復号す

10

20

30

40

50

るために適用され得ることを、当業者は諒解されよう。

【0084】

[0096] 本明細書で開示する情報及び信号は、多種多様な技術及び技法のいずれかを使用して表され得る。例えば、上記の説明全体にわたって言及され得るデータ、命令、コマンド、情報、信号、ビット、シンボル及びチップは、電圧、電流、電磁波、磁界又は磁性粒子、光場又は光学粒子、若しくはそれらの任意の組合せによって表され得る。

【0085】

[0097] 本明細書で開示する実施形態に関して説明した様々な例示的な論理ブロック及びアルゴリズムステップは、電子ハードウェア、コンピュータソフトウェア、又はその両方の組合せとして実装され得る。ハードウェアとソフトウェアのこの互換性を明確に示すために、様々な例示的な構成要素、ブロック及びステップについて、概してそれらの機能に関して上記で説明した。そのような機能をハードウェアとして実装するか、ソフトウェアとして実装するかは、特定の適用例及び全体的なシステムに課される設計制約に依存する。当業者は、説明した機能を特定の適用例ごとに様々な方法で実装し得るが、そのような実装の決定は、本開示の範囲からの逸脱を生じるものと解釈されるべきではない。

【0086】

[0098] 本明細書で説明した技法は、ハードウェア、ソフトウェア、ファームウェア、又はそれらの任意の組合せで実装され得る。そのような技法は、汎用コンピュータ、ワイヤレス通信機器ハンドセット又はワイヤレス通信機器ハンドセット、自動車、アプライアンス、ウェアラブル及び/又は他の機器における適用例を含む複数の用途を有する集積回路機器など、様々な機器のいずれかにおいて実装され得る。機器又は構成要素として説明した特徴は、集積論理機器と一緒に、又は個別であるが相互運用可能な論理機器として別々に実装され得る。ソフトウェアで実装された場合、本技法は、実行されたとき、上記で説明した方法のうちの1つ又は複数を実行する命令を含むプログラムコードを備えるコンピュータ可読データ記憶媒体によって、少なくとも部分的に実現され得る。コンピュータ可読データ記憶媒体は、パッケージング材料を含むことがあるコンピュータプログラム製品の一部を形成し得る。コンピュータ可読媒体は、同期型ダイナミックランダムアクセスメモリ (SDRAM) などのランダムアクセスメモリ (RAM)、読み取り専用メモリ (ROM)、不揮発性ランダムアクセスメモリ (NVRAM)、電気消去可能プログラマブル読み取り専用メモリ (EEPROM (登録商標))、フラッシュメモリ、磁気又は光学データ記憶媒体など、メモリ又はデータ記憶媒体を備え得る。本技法は、追加又は代替として、伝搬信号又は電波など、命令又はデータ構造の形態でプログラムコードを搬送又は伝達し、コンピュータによってアクセスされ、読み取られ、及び/又は実行され得るコンピュータ可読通信媒体によって、少なくとも部分的に実現され得る。

【0087】

[0099] プログラムコードは、1つ又は複数のデジタル信号プロセッサ (DSP)、汎用マイクロプロセッサ、特定用途向け集積回路 (ASIC)、フィールドプログラマブル論理アレイ (FPGA) 又は他の等価の集積回路若しくはディスクリート論理回路など、1つ又は複数のプロセッサを含み得るプロセッサによって実行され得る。そのようなプロセッサは、本開示で説明した技法のいずれかを実行するように構成され得る。汎用プロセッサはマイクロプロセッサであり得るが、代替として、プロセッサは、任意の従来のプロセッサ、コントローラ、マイクロコントローラ又は状態機械であり得る。プロセッサはまた、コンピューティング機器の組合せ、例えば、DSPとマイクロプロセッサとの組合せ、複数のマイクロプロセッサ、DSPコアと連携する1つ以上のマイクロプロセッサ又は任意の他のそのような構成として実装され得る。従って、本明細書で使用する「プロセッサ」という用語は、上記の構造、上記の構造の任意の組合せ、又は本明細書で説明した技法の実装に好適な他の構造又は装置のいずれかを指すことがある。更に、幾つかの態様では、本明細書で説明した機能は、符号化及び復号のために構成された専用のソフトウェア若しくはハードウェア内に提供され得、又は複合ビデオエンコーダ/デコーダ (コーデック) に組み込まれ得る。また、本技法は、1つ又は複数の回路又は論理要素で十分に実装さ

れ得る。

【 0 0 8 8 】

[0100]本開示の技法は、ワイヤレスハンドセット、ＩＣ又はＩＣのセット（例えば、チップセット）を含む、多種多様な機器又は装置で実装され得る。本開示では、開示する技法を実行するように構成された機器の機能的態様を強調するために、様々な構成要素又はユニットについて説明したが、それらの構成要素又はユニットは、必ずしも異なるハードウェアユニットによる実現を必要とするとは限らない。むしろ、上記で説明したように、様々なユニットが、好適なソフトウェア及び／又はファームウェアとともに、上記で説明した１つ又は複数のプロセッサを含めて、コーデックハードウェアユニットにおいて組み合わせられるか、又は相互動作可能なハードウェアユニットの集合によって与えられ得る。

10

【 0 0 8 9 】

[0101]上記について様々な異なる実施形態に関して説明したが、一実施形態からの特徴又は要素は、本開示の教示から逸脱することなく他の実施形態と組み合わせられ得る。但し、それぞれの実施形態間の特徴の組合せは、必ずしもそれに限定されとは限らない。本開示の様々な実施形態について説明した。これら及び他の実施形態は以下の特許請求の範囲内に入る。

【 図 1 A 】

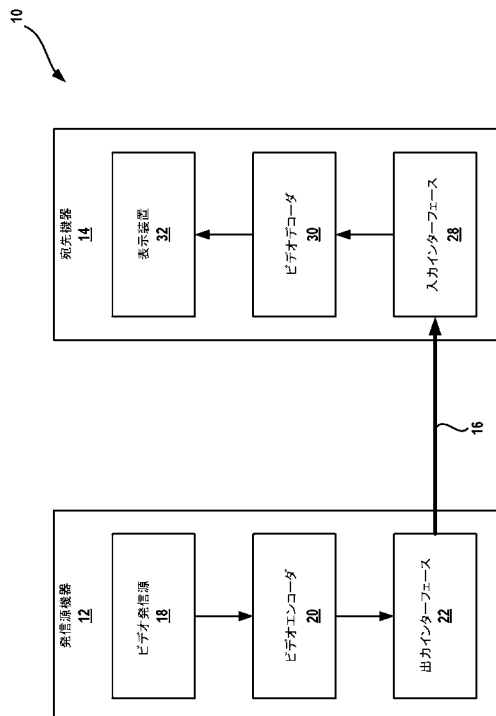


FIG. 1A

【 図 1 B 】

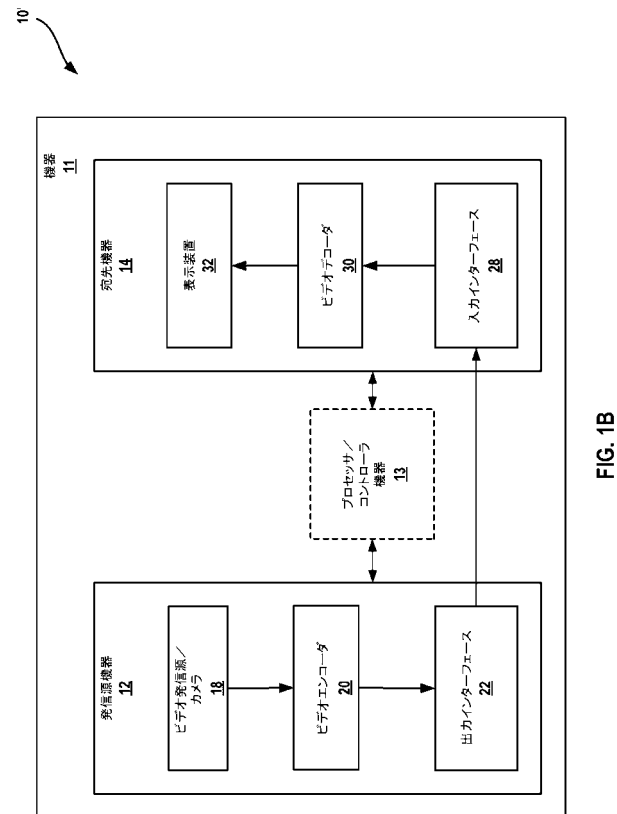


FIG. 1B

【図 2 A】

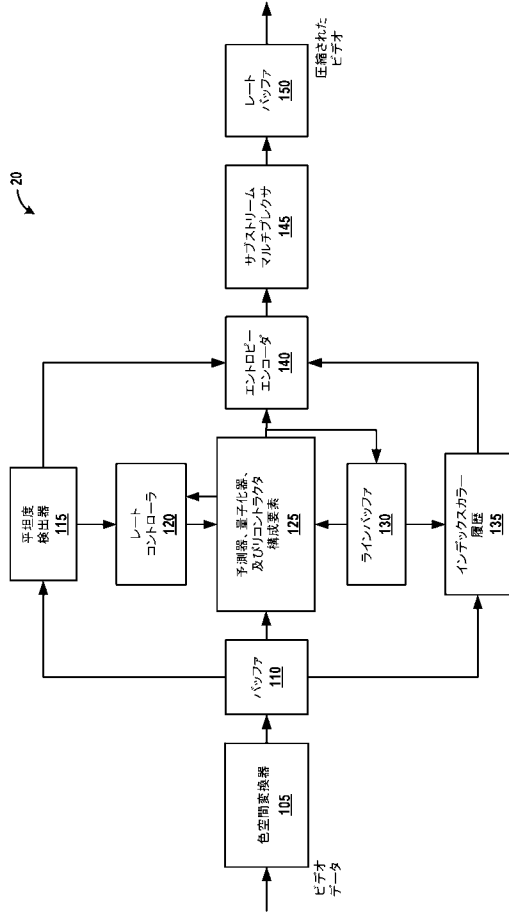


FIG. 2A

【図 2 B】

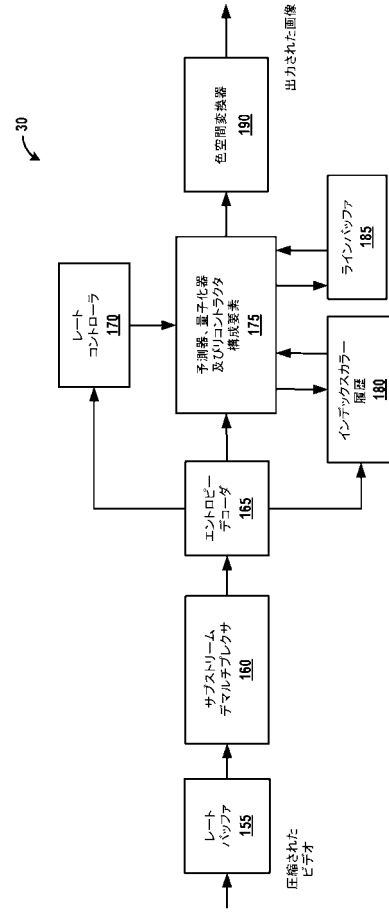


FIG. 2B

【図 3】

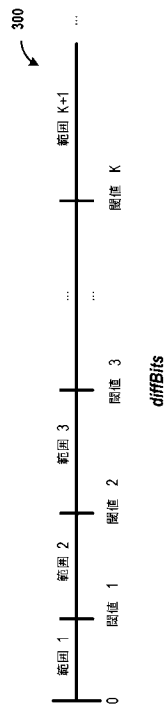


FIG. 3

【図 4】

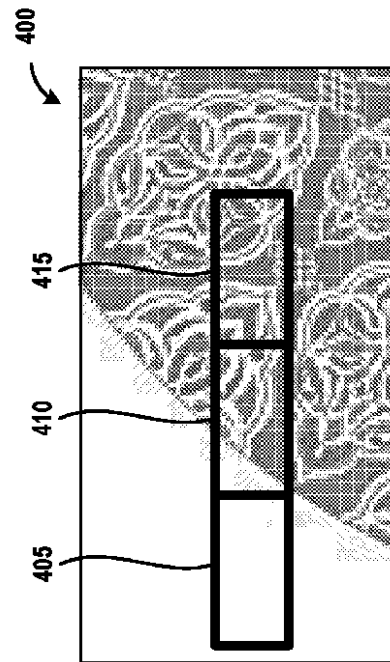


FIG. 4

【図5】

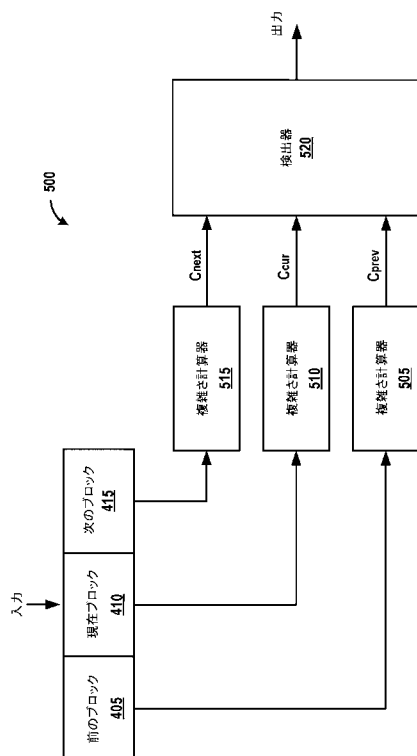
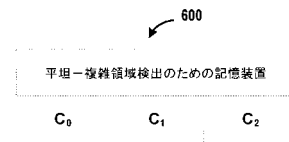


FIG. 5

【図6】

FIG. 6



【図7】

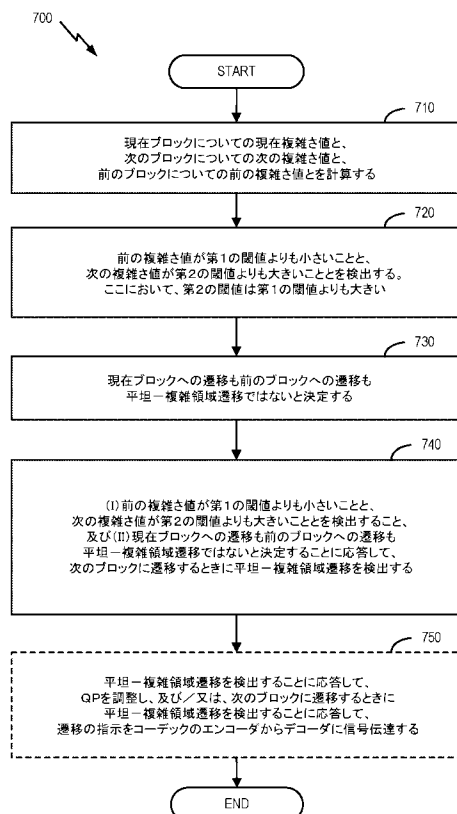


FIG. 7



## 【 国際調査報告 】

## INTERNATIONAL SEARCH REPORT

International application No  
PCT/US2016/024016

## A. CLASSIFICATION OF SUBJECT MATTER

INV. H04N19/176 H04N19/61 H04N19/124 H04N19/14  
ADD.

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04N

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal, WPI Data

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 2014/301460 A1 (KARCZEWICZ MARTA [US] ET AL) 9 October 2014 (2014-10-09) abstract paragraphs [0006], [0061], [0062], [0074] - [0079] claims 1,7,8 -----	1-30
A	US 2002/009146 A1 (HALL BARBARA A [US] ET AL) 24 January 2002 (2002-01-24) abstract paragraphs [0055] - [0062] -----	1-30
A	JP H06 245199 A (SHARP KK) 2 September 1994 (1994-09-02) abstract -----	1-30

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

## \* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

24 May 2016

Date of mailing of the international search report

03/06/2016

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel: (+31-70) 340-2040,  
Fax: (+31-70) 340-3016

Authorized officer

Fassnacht, Carola

**INTERNATIONAL SEARCH REPORT**

Information on patent family members

International application No

PCT/US2016/024016

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 2014301460	A1	09-10-2014	CN 105103550 A	25-11-2015
			EP 2984832 A1	17-02-2016
			KR 20150139910 A	14-12-2015
			US 2014301460 A1	09-10-2014
			WO 2014168877 A1	16-10-2014
-----				
US 2002009146	A1	24-01-2002	NONE	
-----				
JP H06245199	A	02-09-1994	NONE	
-----				

## フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(72)発明者 ジェイコブソン、ナタン・ハイム

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5

(72)発明者 ティルマライ、ピジャヤラガバン

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5

(72)発明者 ジョーシー、ラジャン・ラクスマン

アメリカ合衆国、カリフォルニア州 9 2 1 2 1 - 1 7 1 4、サン・ディエゴ、モアハウス・ドライブ 5 7 7 5

Fターム(参考) 5C159 MA00 MA04 MA05 MA22 MA23 MC11 ME01 PP14 RC12 TA46  
TB08 TC10 TD05 TD06 TD12 UA02 UA05 UA31