



(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201234558 A1

(43)公開日：中華民國 101 (2012) 年 08 月 16 日

(21)申請案號：100148763

(22)申請日：中華民國 100 (2011) 年 12 月 27 日

(51)Int. Cl. : **H01L23/538 (2006.01)**

(30)優先權：2011/01/04	日本	2011-000241
2011/01/18	日本	2011-007519
2011/01/27	日本	2011-015280
2011/02/21	日本	2011-034205
2011/03/16	日本	2011-057542
2011/04/19	日本	2011-092717
2011/05/26	日本	2011-118077

(71)申請人：納普拉有限公司 (日本) NAPRA CO., LTD. (JP)

日本

(72)發明人：關根重信 SEKINE, SHIGENOBU (JP)；關根由莉奈 SEKINE, YURINA (JP)

(74)代理人：何金塗；丁國隆

申請實體審查：無 申請專利範圍項數：33 項 圖式數：46 共 93 頁

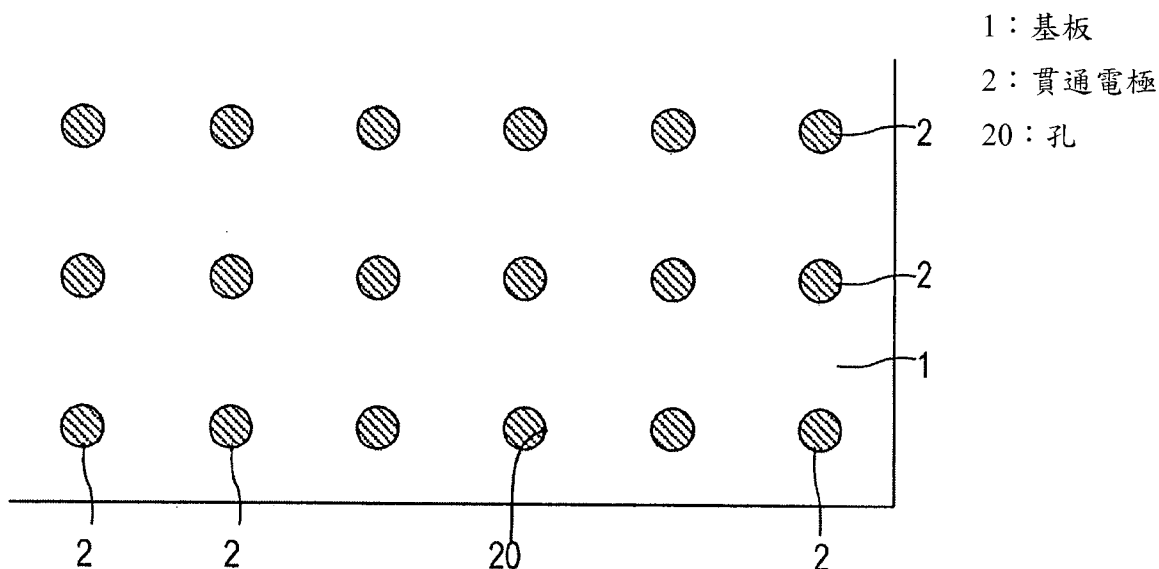
(54)名稱

電子機器用基板及電子機器

SUBSTRATE FOR ELECTRONIC MACHINE AND ELECTRONIC MACHINE

(57)摘要

本發明提供一種具有電阻低之貫通電極構造或散熱特性優異之熱傳導路徑的電子機器用基板及使用該基板之電子機器。前述基板具有複數個貫通電極及柱狀散熱件中之至少一者。前述貫通電極具有含有 nm 尺寸之碳奈米管的奈米複合構造，並由設置於前述基板之孔作為鑄模的澆鑄成型體形成。前述柱狀散熱件係由設置於前述基板之孔作為鑄模的澆鑄成型體形成，較佳為具有含有奈米複合結晶構造之金屬/合金成分或 nm 尺寸之碳原子構造體的奈米複合構造。





(19)中華民國智慧財產局

(12)發明說明書公開本

(11)公開編號：TW 201234558 A1

(43)公開日：中華民國 101 (2012) 年 08 月 16 日

(21)申請案號：100148763

(22)申請日：中華民國 100 (2011) 年 12 月 27 日

(51)Int. Cl. : **H01L23/538 (2006.01)**

(30)優先權：2011/01/04	日本	2011-000241
2011/01/18	日本	2011-007519
2011/01/27	日本	2011-015280
2011/02/21	日本	2011-034205
2011/03/16	日本	2011-057542
2011/04/19	日本	2011-092717
2011/05/26	日本	2011-118077

(71)申請人：納普拉有限公司 (日本) NAPRA CO., LTD. (JP)

日本

(72)發明人：關根重信 SEKINE, SHIGENOBU (JP)；關根由莉奈 SEKINE, YURINA (JP)

(74)代理人：何金塗；丁國隆

申請實體審查：無 申請專利範圍項數：33 項 圖式數：46 共 93 頁

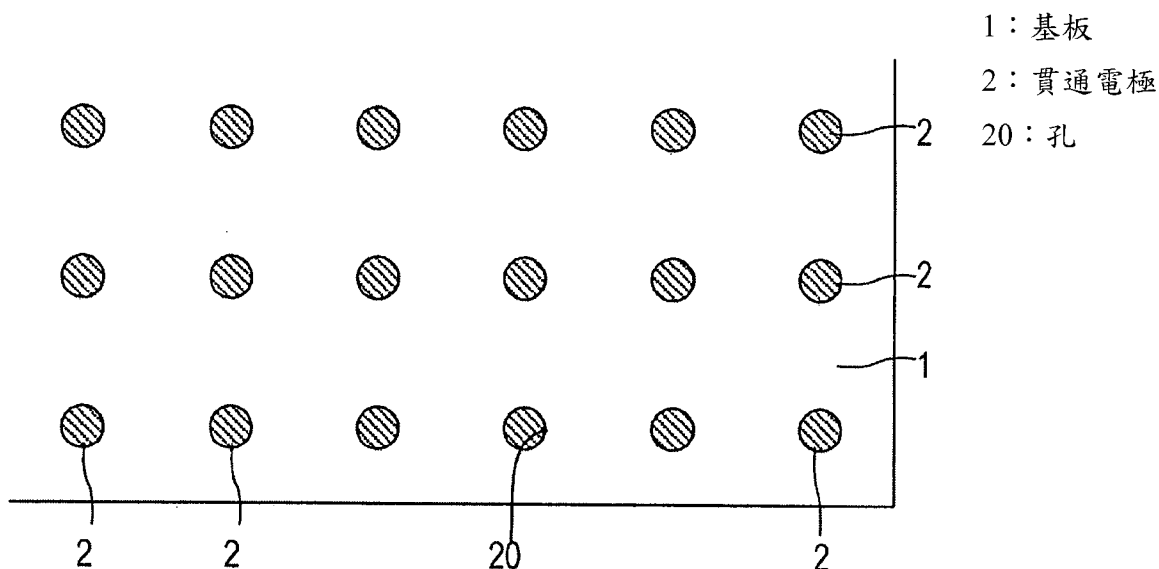
(54)名稱

電子機器用基板及電子機器

SUBSTRATE FOR ELECTRONIC MACHINE AND ELECTRONIC MACHINE

(57)摘要

本發明提供一種具有電阻低之貫通電極構造或散熱特性優異之熱傳導路徑的電子機器用基板及使用該基板之電子機器。前述基板具有複數個貫通電極及柱狀散熱件中之至少一者。前述貫通電極具有含有 nm 尺寸之碳奈米管的奈米複合構造，並由設置於前述基板之孔作為鑄模的澆鑄成型體形成。前述柱狀散熱件係由設置於前述基板之孔作為鑄模的澆鑄成型體形成，較佳為具有含有奈米複合結晶構造之金屬/合金成分或 nm 尺寸之碳原子構造體的奈米複合構造。



六、發明說明：

【發明所屬之技術領域】

本發明有關一種電子機器用基板及電子機器。

【先前技術】

關於例如各種規模的積體電路、各種半導體元件或其晶片等之電子機器，歷來採用在基板上配置元件且將此等元件之間利用線接合等之手段連接的方法。然而，此方法因為需要線接合製程，故配裝面積會隨元件個數增加，使得配線長之增加造成信號延遲變大。

於是，已提出一種TSV(Through-Silicon-Via)技術，其係將貫通電極設置於基板，並以此貫通電極置換歷來之線接合。特開平11-298138號公報、特開2000-228410號公報、特開2002-158191號公報及特開2003-257891號公報中揭示TSV技術不可或缺的貫通電極形成技術。相對於線接合之TSV技術的優異性如下論述。

首先，線接合之連接線數有100～200條的限制，使用TSV技術的情況，因為可依 μm 等級之間隔排列連接用貫通電極，故數千條單位之連接條數為可能的。

此外，由於連接距離變最短，使得不易接收雜訊，寄生電容或電阻夠小因而減少延遲或衰減，波形之劣質化減輕，用於放大或保護靜電破壞的多餘電路變不需要，基於以上，可獲得實現電路之高速動作與低消費電力化等之優點。

使用TSV技術，不僅當然可獲得包含類比或數位之電路、如DRAM之記憶體電路、如CPU之邏輯電路等的電

子裝置，亦可得到利用各種處理製作類比高頻電路與低頻且低消費電力之電路的不同種電路並將此等電路積層而得之電子裝置。

若在3維積體電路(3D-IC)中使用TSV技術，則變成可在小的佔據面積中塞入大量的功能。此外，因為元件彼此之重要的電氣路徑可明顯縮短，導致處理高速化。

TSV技術的應用之情況，必須形成孔(貫通電極)。作為該手段，利用Cu電氣電鍍形成貫通電極之方法為一般的手法。

然而，電氣電鍍之處理時間必定會變長，製造效率會變差。並且，由於孔一般縱橫比為5以上，且孔之內壁面一般會產生凹凸，故將電鍍底膜均勻形成於孔內壁面之全面為困難的。據此，孔之內壁面與成為貫通電極之電鍍膜之間恐會產生空洞或空隙，成為電阻增大及可靠度降低等的原因。此外，亦會產生無法將電阻降至Cu具有之電阻值以下的極限。

再且，若因應用TSV技術而使得電子機器之高密度化、高性能化、高速化、小型化、薄型化及輕量化有所進展，則除了動作產生之熱量增大外，該散熱構造之構築會變難，如何散熱成為大問題。原因在於若散熱不充分，則產生之熱會蓄積，導致異常發熱，電子部件之接合強度會喪失，將損害電氣連接之可靠度，或電子部件之電氣特性會變動，最壞的情況，會招致熱失控、熱破壞等。

作為如此之散熱手段，歷來已知存在各種技術。例

如，特開 2008-294253 號公報中揭示填充包含 Ag 粉末之導電性膏而形成導熱孔導體之技術。此外，特開 2005-158957 號公報中揭示一種技術，其係利用熱傳導率優異之金屬(銅、焊料、金)製，或從發光元件鑲嵌構造體之上面開孔，對孔之側面施加鍍金，填充焊料，從而形成散熱孔。特開平 10-098127 號公報中係揭示使用銀膏、銅膏等之含有金屬粉樹脂或金屬棒與含有金屬粉樹脂之複合體等的導熱體。再且，特開 2007-294834 號公報中係揭示使用 Cu、Ni 等金屬的散熱孔。然而，任一習知技術之情況皆具有散熱特性之提升或製造成本降低等應改善的問題。

【發明內容】

本發明之課題係提供一種具有電阻低之貫通電極構造的電子機器用基板及使用該基板之電子機器。

本發明之另一課題係提供一種具有散熱特性優異之熱傳導路的電子機器用基板及使用該基板之電子機器。

本發明之再另一課題係提供一種可短時間內以有效率的方式形成電阻低之貫通電極構造及散熱特性優異的熱傳導路之電子機器用基板及使用該基板之電子機器。

為了解決上述之課題，根據本發明之電子機器用的基板係具有複數個貫通電極，前述貫通電極具有含有 nm 尺寸之碳奈米管之奈米複合構造，並由設置於前述基板之孔作為鑄模的澆鑄成型體形成。

本發明中，nm 尺寸指 $1\mu\text{m}$ 以下之範圍。此外，奈米複合構造指至少 2 種之組合成分變成一體而構成複合體

，此等組合成分為nm尺寸之微粒子、結晶或非晶相。

如上述，根據本發明之基板中，因為貫通電極由設置於基板之孔作為鑄模的澆鑄成型體形成，故可得到具有對於孔之側壁面密著力、具有無巢孔、空隙、空洞之緻密的構造、電阻小、導電性優異之貫通電極的基板。即使孔之內壁面存在凹凸，貫通電極亦會以依照該凹凸的方式被澆鑄，故可獲得對於孔之密著強度為高的貫通電極。

並且，貫通電極以依照孔之內壁面的凹凸的方式被澆鑄的結果，貫通電極與孔之內壁面的凹凸會作用為阻止貫通電極之脫落的錨定部(anchor)，對於基板之貫通電極的結合強度會變高。此種情況表示與利用電鍍形成貫通電極之情況不同，與其說對於孔之內壁面並不要求凹凸精度，不如說存在若干之凹凸的情況較佳。據此，孔之形成變容易。

因為貫通電極係複數，故對搭載於基板之電子部件或電子裝置而言，可活用貫通電極作為正極及負極。據此，變成不需要線接合等之電氣配線，可縮減高價之線接合裝置等所耗費之生產設備費，可使製品成本減低。

再且，貫通電極具有含有nm尺寸之碳奈米管(Carbon nanotube)的奈米複合構造。碳奈米管具有銅之10倍的高熱傳導特性。因此，可實現散熱特性極優的貫通電極。

此外，碳奈米管係電流密度耐性為 $10^9\text{A}/\text{cm}^2$ ，具有銅之1,000倍以上的高電流密度耐性。並且，碳奈米管方面，在與屬電氣良導體之銅對比上，因為電子散射少，

故電阻小。因此，若採用含有碳奈米管之貫通電極，則在與銅之對比上，即使電阻小、流過大電流，仍可降低電阻發熱量。

貫通電極具有含有具有此種特性之nm尺寸之碳奈米管的奈米複合構造。具有奈米複合構造之貫通電極係因nm尺寸效果，使得應力變小。據此，在半導體基板方面，半導體電路之特性劣質化會被抑制。此外，亦可抑制基板產生龜裂、裂縫。

貫通電極可由碳奈米管本身構成，亦可採用包含nm尺寸之碳奈米管與奈米複合結晶構造之金屬/合金成分的奈米複合構造。包含nm尺寸之碳奈米管與奈米複合結晶構造之金屬/合金成分的奈米複合構造之貫通電極因為包含大小限制為奈米等級之組織(結晶)，故以其效果而言，對貫通電極產生之應力變小。並且，奈米複合結晶構造亦具有促進縱導體之等軸晶化的作用。因為上述之奈米複合結晶構造及奈米複合構造具有的特有特性，尤其在半導體基板方面，半導體電路之特性劣質化會被抑制。此外，亦可抑制基板產生龜裂、裂縫。

本發明中，奈米複合結晶構造基本上指在結晶粒內使奈米粒子分散(粒內奈米複合結晶構造)、或在粒界使奈米粒子分散(粒界奈米複合結晶構造)者。

再且，以混合碳奈米管與有機材料，必要的話，混合無機粉末或添加奈米複合結晶構造之金屬/合金成分作為第三成分而膏化之複合材料構成亦可。

支持貫通電極之基板可包含陶瓷等之無機基板、在

覆銅基板等中可見到之有機基板或半導體基板之至少一種。構成基板之無機基板、有機基板具有導電性之情況，及以半導體基板構成之情況，貫通電極係利用電性絕緣膜或電性絕緣層而對導電性之無機基板、導電性之有機基板及半導體基板電性絕緣。此種絕緣構造可利用對作為貫通孔之鑄模的孔之內壁面進行氧化或氮化而獲得之絕緣膜、或附著於孔之內壁面的絕緣層來實現。上述之絕緣構造亦可自孔隔著微小間隔而在其周圍設置為環狀。

其次，根據本發明之基板具有與上述貫通電極不同之複數個柱狀散熱件，或與貫通電極同時具有複數個柱狀散熱件。前述柱狀散熱件係由設置於前述基板之孔作為鑄模的澆鑄成型體形成。

因為柱狀散熱件亦由設置於基板之孔作為鑄模的澆鑄成型體形成，故可得到具有對於孔之側壁面的密著力高、具有無巢孔、空隙、空洞之緻密的構造、熱傳導性及散熱特性優異之柱狀散熱件的基板。

並且，相較於利用電鍍法等其他方法而形成之情況，可短時間內以有效率的方式形成對孔之側壁面之密著力高、具有無巢孔、空隙、空洞之緻密的構造的柱狀散熱件。

柱狀散熱件由包含奈米複合結晶構造之金屬/合金成分的奈米複合構造形成。以其效果而言，產生於柱狀散熱件之應力變小。並且，奈米複合結晶構造具有促進柱狀散熱件之等軸晶化的作用。

因為上述之奈米複合結晶構造及奈米複合構造具有的特有特性，形成於半導體基板(晶圓)之半導體電路的特性劣質化會被抑制。此外，亦可抑制半導體基板產生龜裂、裂縫。

柱狀散熱件亦可與奈米複合結晶構造之金屬/合金成分同時或獨立地包含熱傳導性高之nm尺寸之碳原子構造體。如此之碳原子構造體含有從鑽石、富勒烯或碳奈米管中選擇之至少一種。

上述之柱狀散熱件因為碳原子構造體具有高熱傳導性，故變成散熱性優異者。尤其，碳奈米管具有銅之10倍的熱傳導特性，故可確保極高之散熱特性。再且，必要的話，亦能以添加有機成分作為第三成分而膏化之複合材料構成。

根據本發明之基板可併有上述之貫通電極及柱狀散熱件。具體而言，變成如下之構成。

(a)貫通電極為具有含有nm尺寸之碳奈米管的奈米複合構造、由設置於前述基板之孔作為鑄模的澆鑄成型體形成之構成，前述柱狀散熱件為由設置於前述基板之孔作為鑄模的澆鑄成型體形成之構成。

(b)上述(a)中，前述貫通電極及前述柱狀散熱件為採用包含奈米複合結晶構造之金屬/合金成分的奈米複合構造之構成。

(c)上述(a)中，前述柱狀散熱件為採用含有熱傳導性高的nm尺寸之碳原子構造體(鑽石、富勒烯或碳奈米管等)的奈米複合構造之構成。

(d)上述(a)中，前述柱狀散熱件為採用含有奈米複合結晶構造之金屬/合金成分與熱傳導性高的nm尺寸之碳原子構造體的複合構造之構成。

(e)前述貫通電極為由設置於前述基板之孔作為鑄模的澆鑄成型體形成之構成、前述柱狀散熱件為採用含有奈米複合結晶構造之金屬/合金成分的奈米複合構造且由設置於前述基板之孔作為鑄模的澆鑄成型體形成之構成。

(f)上述(e)中，前述柱狀散熱件為採用含有nm尺寸之碳原子構造體的奈米複合構造之構成。

(g)前述貫通電極為由設置於前述基板之孔作為鑄模的澆鑄成型體形成、前述柱狀散熱件為採用含有熱傳導性高的nm尺寸之碳原子構造體(鑽石、富勒烯或碳奈米管等)的奈米複合構造之構成。

上述之基板與電子部件組合而構成電子機器。在此情況下，電子部件係安裝於前述基板。據此，對於電子部件，構成利用電阻低之貫通電極的電氣電路，同時將電子部件之動作產生的熱利用柱狀散熱件而有效散熱，可避免電子部件之發熱造成特性變動、錯誤動作、或熱失控等。

本發明中，電子部件可包含有源器件、無源部件或組合其等之複合元件。此外，電子機器包含幾乎所有應用電子工程之技術的電氣製品。電子機器更包含應用TSV技術而得之3維積層構造者、或組合中介層(interposer)與各種元件而得之3維積層構造者。

本發明將根據以下詳細說明與附圖更透徹地被瞭解，其中，前述詳細說明與附圖僅作範例，因而不應視作限制本發明。

【實施方式】

參照圖1及圖2，根據本發明之電子機器用基板1具有按 μm 等級之既定間距而配置的複數個貫通電極2。貫通電極2之孔徑亦為 μm 等級。貫通電極2具有含有 nm 尺寸之碳奈米管的奈米複合構造，並由設置於基板1之孔20作為鑄模的澆鑄成型體形成。

如上所述，因為貫通電極2由設置於基板1之孔20作為鑄模的澆鑄成型體形成，故可得到具有對於孔20之側壁面的密著力高、具有無巢孔、空隙、空洞之緻密的構造、電阻小、導電性優異之貫通電極2的基板1。即使孔20之內壁面存在凹凸，貫通電極2亦會以依照該凹凸的方式被澆鑄，而獲得對孔20之密著強度為高的貫通電極2。

並且，貫通電極2以依照孔20之內壁面的凹凸的方式被澆鑄的結果，貫通電極2與孔20之內壁面的凹凸會作用為阻止貫通電極2之脫落的錨定部，故對於基板1之貫通電極2的結合強度會變高。此與利用電鍍形成貫通電極2之情況不同，與其說對於孔20之內壁面並不要求凹凸精度，不如說存在若干之凹凸的情況較佳。據此，孔20之形成變容易。

參照表示SEM像之圖3來看，在設置於基板1之孔20內，貫通電極2係以無巢孔、空隙、空洞之緻密的構造而

被填充，儘管孔 20 之側壁面具有凹凸，貫通電極 2 仍密著於孔 20 之側壁面。

孔 20 係利用雷射、化學蝕刻或電漿蝕刻等穿孔而得的孔，雖然隨其內壁面產生穿孔工程附帶產生凹凸，但如圖 3 所示，貫通電極 2 係儘管孔 20 之內壁面呈現凹凸面，仍以依照該凹凸面的方式被填充，呈現密著於孔 20 之內壁面、無巢孔、空隙、空洞之緻密的構造。並且，因為孔 20 之內壁面的凹凸會產生一種錨定效果，故不會有貫通電極 2 從孔 20 浮上或浮動的情況而確實固定於孔 20 內。這反過來說，相較於併用濺鍍及電鍍而形成之一般的技術，在孔 20 之形成時，可不必在意其內壁面之平面度，反而將孔 20 形成某程度粗糙的方式才會產生較佳的結果。

貫通電極 2 具有含有 nm 尺寸之碳奈米管 (Carbon nanotube) 的奈米複合構造。碳奈米管係以碳作成之六員環蜂巢晶格 (石墨烯薄膜) 呈現單層或多層的同軸管狀之物質。亦可使用單層之單壁奈米管 (SWNT)、多層之多壁奈米管 (MWNT) 之任一者。具體而言，可採用將 nm 尺寸之碳奈米管作為填料而在鋁合金中配向添加的複合材料。

碳奈米管係具有銅之 10 倍的高熱傳導特性，可獲得極高的散熱特性。此外，碳奈米管係電流密度耐性為 10^9 A/cm^2 ，具有銅之 1,000 倍以上的高電流密度耐性。並且，在碳奈米管內與屬電性良導體之銅的對比上，因為電子散射少，故電阻小。因此，若採用含有碳奈米管之

貫通電極2，在與銅之對比上，即使電阻小、流過大電流，仍可降低阻抗發熱量。碳奈米管之直徑為數nm，本發明中係將其切斷為500nm以下，較佳為200nm~300nm之長度而使用。

貫通電極2可由碳奈米管本身構成，亦可由包含碳奈米管與奈米複合結晶構造之金屬/合金成分的複合材料形成。

包含nm尺寸之碳奈米管與奈米複合結晶構造之金屬/合金成分的奈米複合構造之貫通電極2因為包含大小限制為奈米等級之組織(結晶)，故以其效果而言，產生於貫通電極2之應力會變小。並且，奈米複合結晶構造具有促進縱導體之等軸晶化的作用。因為上述之奈米複合構造及奈米複合結晶構造具有的特有特性，尤其在半導體基板方面，半導體電路之特性劣質化會被抑制。此外，亦可抑制於基板1產生龜裂、裂縫。

作為奈米複合結晶構造之金屬/合金成分可舉例如Bi、In、Sn及Cu。尤其，若含Bi，藉Bi具有之凝固時的體積膨脹特性，而可在孔20之內部形成不會有產生空洞或空隙之緻密的貫通電極2。話雖如此，若使Bi等含入，因為電阻有增大的傾向，故較佳為在符合所要求之電阻值的限度下使用Bi。

再且，亦可利用將nm尺寸之碳奈米管與有機材料混合，必要的話，添加陶瓷或玻璃等之無機粉末或奈米複合結晶構造之金屬/合金成分的複合材料而形成。

支持貫通電極2之基板1可包含陶瓷等之無機基板、

在覆銅基板等中可見到之有機基板或半導體基板之至少一種。可使用之半導體基板並未特別限制。Si基板(矽基板)、SiC基板(碳化矽基板)、GaN基板(氮化鎵基板)、ZnO基板(氧化鋅基板)等為當然，可採用SOI基板(Silicon on insulator)等。構成基板1之無機基板、有機基板具有導電性之情況、及基板1為如上述之半導體基板的情況，貫通電極2係利用電性絕緣膜或電性絕緣層而對於導電性之無機基板、導電性之有機基板及半導體基板電性絕緣。此種絕緣構造可利用將作為貫通電極2之鑄模的孔20之內壁面氧化或氮化而獲得之絕緣膜、或附著於孔20之內壁面的絕緣層來實現。上述之絕緣層亦可自孔20隔著微小間隔而在其周圍設置為環狀。

在貫通電極2之成形時，首先如圖4(A)中所示，預先將設有多數個在厚度方向貫通的微細孔20之基板1搭載於支持台S1之上。孔20之下側由支持台S1封塞。話雖如此，孔20亦可為非貫通孔。

其次，如圖4(B)所示，將設置於基板1之孔20作為鑄模，將液狀、膏狀或粉體狀之電極材料2澆鑄於其內部。之後，如圖4(C)所示，對被澆鑄至孔20內之電極材料2施加使用例如擠壓板P1之擠壓、射壓或輾壓的機械力F1而使其凝固。據此，如圖4(D)所示，具有無巢孔、空隙、空洞之緻密的構造、由密著於孔20之側壁面的澆鑄成型體形成之貫通電極2成形。於是，此成型體之構造明確在圖3之SEM像中顯示。

將電極材料2澆鑄至設置在基板1之孔20內的製程較

佳為在減壓之真空室內實踐。原因在於可利用此減壓與之後的施加壓力而進行壓差填充。

電極材料2為含有碳奈米管及奈米複合結晶構造之金屬/合金成分的複合構造之情況，將在此等金屬/合金成分之熔融金屬中混入nm尺寸之碳奈米管的液狀複合材料2澆鑄至孔20內，一邊對所澆鑄之液狀複合材料2施加使用擠壓板P1之擠壓、射壓或輥壓，一邊使其冷卻、凝固。

此外，在電極材料2為含有碳奈米管、有機材料、溶劑之膏狀材料的情況中，一面施加使用擠壓板P1之擠壓、射壓或輥壓，一面使其加熱硬化。電極材料2為粉體之情況看要在熔融狀態下填充注入孔20內，或可在粉體之狀態下注入孔20內後再加熱使該粉體熔融。

圖5顯示將圖1及圖2所示之基板作為中介層而使用之電子機器的一例。基板1係配置於例如由半導體晶片形成之電子裝置6、6之間作為中介層。電子裝置6、6係電極透過接合膜4、4而分別連接於貫通電極2。

貫通電極2因為具配複數個，故可活用此等獨立之複數個貫通電極2作為對搭載在基板1之電子裝置6、6的正極、負極。據此，變成不需要線接合等之電氣配線，可縮減高價之線接合裝置等所耗費之生產設備費，可使製品成本減低。

基板1可具有與上述貫通電極2不同之柱狀散熱件，亦或可與貫通電極2同時具有柱狀散熱件。首先，參照圖6，基板1具有柱狀散熱件3。柱狀散熱件3係由設置於基

板1之孔30作為鑄模的澆鑄成型體形成。柱狀散熱件3貫通於基板1之厚度方向，彼此隔著微小間隔而多數配置為例如矩陣狀。柱狀散熱件3係其一端(下端)藉設置於基板1之背面(另一面)的散熱層31而共通地連接，另一端(上端)導出至基板1之表面。表面側可設置散熱層。構成基板1之無機基板、有機基板具有導電性的情況，柱狀散熱件3係利用電性絕緣膜或電性絕緣層而對導電性之無機基板、導電性之有機基板及半導體基板電性絕緣。此種絕緣構造可利用將作為鑄模之孔30的內壁面氧化或氮化而得之絕緣膜、或附著於孔30之內壁面的絕緣層來實現。上述之絕緣層亦可自孔30隔著微小間隔而在其周圍設置為環狀。

因為柱狀散熱件3亦由設置於基板1之孔30作為鑄模的澆鑄成型體形成，故可得到具有對於孔30之側壁面的密著力高、具有無巢孔、空隙、空洞之緻密的構造、熱傳導性及散熱特性優異之柱狀散熱件3的基板1。

並且，相較於利用電鍍法等其他方法而形成之情況，可短時間內將對孔之側壁面之密著力高、具有無巢孔、空隙、空洞之緻密的構造的柱狀散熱件3有效率地形成。

在形成柱狀散熱件3之技術方面，若在對孔30之側面施加電鍍後才形成散熱孔，則需要為了形成連續之電鍍膜而將孔30之內壁面作成凹凸極小之平滑面，孔形成製程變成需要花費長時間。並且，若孔30之縱橫比變高，則將電鍍用之底膜形成為連續之均勻膜會變極困難。

相對於此，將柱狀散熱件3構成為設置於基板1之孔30作為鑄模的澆鑄成型體之本發明係儘管孔30之內壁面(側壁面)呈現凹凸面，柱狀散熱件3在澆鑄的過程中仍以依照該凹凸面的方式被填充。因此，可得到具有無巢孔、空隙、空洞之緻密的構造、密著於孔30之側壁面的構造之柱狀散熱件3。因此，實現熱傳導性及散熱特性優異之柱狀散熱件3。

並且，因為孔30之內壁面的凹凸會產生一種錨定效果，故不會有柱狀散熱件3從孔30浮上或浮動的情況而確實固定於孔30之內部。這反過來說，相較於習知技術，在孔30之形成時，可不必在意其內壁面之平整度，反而將孔30形成某程度粗糙的方式才會產生較佳的結果。

柱狀散熱件3為複數個，各個係分布於基板1之面內，其一端(下端)藉設置於基板1之背面(另一面)的散熱層31而共通地連接，故形成將從柱狀散熱件3傳達於基板1之厚度方向的熱一面擴散於與厚度方向正交之面的平行方向並一面散熱之3維的散熱路徑。據此，可使散熱性提高。藉適當選擇構成柱狀散熱件3之材料的熱阻抗、及柱狀散熱件3之佔有率，而可將電子部件或電子裝置6之動作所產生之熱藉柱狀散熱件3更進一步有效率地散熱至基板1之外部。

柱狀散熱件3之散熱特性基本上由其組成材料所具有之熱傳導率(或熱阻抗)與柱狀散熱件3全體對基板1之平面面積佔有之佔有率而定。例如，使用熱阻抗低之材料作為柱狀散熱件3的情況，使佔有率降低，使用熱阻抗

高之材料的情況，提高佔有率。換言之，柱狀散熱件3之佔有率係在考慮其組成材料之熱傳導率後決定。反之，佔有率存在限制的情況，則基於所求之散熱特性而選擇適合之熱傳導率的材料。

柱狀散熱件3可以包含奈米複合結晶構造之金屬/合金成分的奈米複合構造形成。其效果方面，產生於柱狀散熱件3之應力會減小。並且，奈米複合結晶構造的情況，因為有促進柱狀散熱件3之等軸晶化的作用，故可進一步減小應力。

因為上述之奈米複合結晶構造具有之特有特性，形成於基板1之半導體電路的特性劣質化會被抑制。此外，亦可抑制基板1產生龜裂、裂縫。

構成柱狀散熱件3之奈米複合結晶構造材料的具體例方面，雖未限定，可舉例如Al、Au、Cu、Ag、Sn等。話雖如此，柱狀散熱件3因為熱阻抗盡可能小較佳，故材料及組成比等有必要根據該觀點來選定。圖示實施例中，柱狀散熱件3係裡面塞滿的柱狀體，剖面可為圓形，亦可為角形。

柱狀散熱件3可與奈米複合結晶構造之金屬/合金成分同時或獨立包含熱傳導性高之nm尺寸的碳原子構造體。此種碳原子構造體之具體例方面，可舉從鑽石、富勒烯或碳奈米管中選擇之至少一種。

使用碳原子構造體之柱狀散熱件3因為碳原子構造體具有高熱傳導性，故為散熱性優異者。尤其，碳奈米管具有銅之10倍的高熱傳導特性，故可確保極高之散熱

特性。具體例方面，可採用在鋁合金中配向添加碳奈米管作為填料。填料方面，亦可與碳奈米管同時併用纖維比其粗之氣相成長碳纖維。此複合材之熱傳導率超過鋁合金之熱傳導率的3倍。碳奈米管係切斷為500nm以下，較佳為200nm～300nm之長度而使用。

根據本發明之散熱用基板在應用於電子機器方面，用途在於在安裝伴隨發熱之電子部件之情況下將該熱排出外部。圖7中顯示此種電子機器的一例。在圖6所示之基板1的一面，透過熱傳導性結合劑層51而搭載著伴隨發熱之電子部件或電子裝置6。在散熱層31中較佳為使散熱塊熱結合。電子部件或電子裝置6係例如半導體晶片等之有源元件或電容、電感等之無源元件或其等之複合元件。電子部件或電子裝置6可為一併具有半導體元件與無源元件者，亦可為記憶體元件、邏輯電路元件或類比電路元件。可為此等元件之單層，亦可為積層者。

此情況下，根據本發明之基板1具有由孔30作為鑄模的澆鑄成型體形成的柱狀散熱件3，因為柱狀散熱件3，形成對孔30之側壁面密著、具有無巢孔、空隙、空洞之緻密的構造、熱傳導性及散熱特性優異之散熱路徑。據此，在對於電子機器之應用方面，可將電子部件或電子裝置6產生之熱通過熱傳導性及散熱特性優異之柱狀散熱件3而以有效率的方式確實散熱，可避免電子部件或電子裝置6之異常發熱、熱失控、錯誤動作。

其次，參照圖8，圖示著一併具有貫通電極2與柱狀散熱件3之基板1。在此情況，貫通電極2與柱狀散熱件3

之間可存在如下之組合。

(a)貫通電極2為具有含有nm尺寸之碳奈米管的奈米複合構造、由設置於基板1之孔20作為鑄模的澆鑄成型體形成，柱狀散熱件3為由設置於基板1之孔30作為鑄模的澆鑄成型體之構成。

(b)上述(a)中，貫通電極2及柱狀散熱件3為採用含有奈米複合結晶構造之金屬/合金成分的奈米複合構造之構成。

(c)上述(a)中，柱狀散熱件3為採用含有熱傳導性高的nm尺寸之碳原子構造體(鑽石、富勒烯或碳奈米管等)的奈米複合構造之構成。

(d)上述(a)中，柱狀散熱件3為採用含有奈米複合結晶構造之金屬/合金成分與熱傳導性高的nm尺寸之碳原子構造體(鑽石、富勒烯或碳奈米管等)的奈米複合構造之構成。

(e)貫通電極2為由設置於基板1之孔20作為鑄模的澆鑄成型體形成，柱狀散熱件3係採用包含奈米複合結晶構造之金屬/合金成分、由設置於基板1之孔30作為鑄模的澆鑄成型體形成的奈米複合構造之構成。貫通電極2含有碳奈米管之情形為非必要。

(f)上述(e)中，柱狀散熱件3為採用熱傳導性高的nm尺寸之碳原子構造體(鑽石、富勒烯或碳奈米管等)的奈米複合構造之構成。

(g)貫通電極2為由設置於基板1之孔20作為鑄模的澆鑄成型體，柱狀散熱件3為採用含有熱傳導性高的nm

尺寸之碳原子構造體(鑽石、富勒烯或碳奈米管等)的奈米複合構造之構成。貫通電極2含有碳奈米管之情形為非必要。

上述之基板1係如圖9所示，與電子部件6組合而構成電子機器。電子部件6係在電極接合於貫通電極2之狀態下安裝於基板1。據此，對於電子部件6而言，可構成採用電阻低之貫通電極2的電氣電路，同時可將電子部件6之動作產生的熱藉柱狀散熱件3有效率地散熱，而可避免電子部件6之發熱造成的特性變動、錯誤動作或熱失控等。

本發明中，電子部件可包含有源元件、無源部件或組合此等元件或部件之複合元件。有源元件之代表例方面，可舉例發光二極體、各種記憶體、各種邏輯IC或類比電路元件等。無源部件方面，包含電容、電感、電阻或組合此等元件的複合元件。

本發明中，電子機器包含應用電子工程之技術的幾乎所有電氣製品。具體例方面，包含個人電腦、行動電話、數位家電、使用發光二極體之發光裝置、照明裝置、交通信號燈、影像處理裝置、影像感測器或車載電子機器等。再者，亦包含應用TSV技術所得之3維積層構造者、或組合中介層與各種元件所得之3維積層構造者。其次，針對電子部件及電子機器之具體實施例進行說明。舉例之所有實施例中，貫通電極及柱狀散熱件因為具有已述之特徵且會發揮已述之作用效果，故將其等之重複說明省略。

實施例1：發光二極體及發光裝置

圖10～圖12所示之發光裝置包含基板1與發光元件6。發光元件6由螢光層7覆蓋。基板1會變成所謂的封裝體，其包含2個貫通電極2、2與複數個柱狀散熱件3，並在一面具有凹部11。基板1之較佳例係以Si為主成分之基板。於此相異，基板1亦可以絕緣樹脂基板或絕緣性陶瓷基板構成。基板1在圖示中雖具有4角形狀之外形，但其形狀係任意的。基板1之凹部11係以隔著間隔包圍貫通電極2、2的方式形成，在其內側面之幾乎全周圍利用濺鍍等而形成有由例如Al膜、Ag膜或Cr膜等形成之反射膜8。反射膜8之下側可設置氧化膜等絕緣膜。

各個貫通電極2、2在形成凹部11之區域內貫通基板1於厚度方向，一端露出於凹部11之內面，另一端露出於基板1之另一面。貫通電極2、2係裡面塞滿的實心柱狀體，可採用角形、圓形等之任意的剖面形狀。可使貫通電極2、2在貫通基板1的部分與在基板1之一面並與發光元件6接合的部分之間具有不同的平面形狀。例如，可將貫通基板1的部分之剖面形狀作成角形或圓形等之形狀，並將與發光元件6接合的部分作成平面面積放大之圖案。此外，貫通電極2、2係較佳為使其端面形狀對應於所連接之發光元件6的電極形狀。根據如此之觀點，實施例中係採取將貫通電極2、2之其中一側的端面形狀作成圓形，將另一側的端面形狀作成四角形。

柱狀散熱件3貫通於基板1之厚度方向，彼此隔著微小間隔而多數配置為矩陣狀。柱狀散熱件3係藉設置於基

板1之背面(另一面)的散熱層31而共通地連接。貫通電極2、2係與散熱層31分開獨立。散熱層31之實施例不限於圖示之膜狀，亦可為具有散熱面積放大的3維構造。

發光元件6為發光二極體，圖13、圖14所示者係包含在與透明結晶層62之光射出面60為相對側的另一面積層P型半導體層611及N型半導體層613的半導體積層構造61。P型半導體層611及N型半導體層613之間設有活性層612。

P型半導體層611及N型半導體層613之中，位於透明結晶層62之側的N型半導體層613具有不與P型半導體層611重疊的部分614，而N側電極63則設置於該不重疊部分614的表面。P側電極64係在重疊部分中設置於P型半導體層611之表面。N側電極63不限定為圓形，亦可為角形。

實施例中，設置於不重疊部分614的N側電極63之平面面積係比設置於重疊部分的P側電極64之平面面積還小。更詳言之，關於在N側電極63及P側電極64之配置方向所見之電極寬度，N側電極63之電極寬度比P側電極64之電極寬度還小。若採用如此之電極配置，則因為可使不重疊部分614之寬度小，從而放大成為發光區域之重疊部分的寬度及面積，故可增大發光量。

話雖如此，圖13、圖14係顯示對於本發明而言可應用的發光元件6之一例，並不限定於此。例如，亦可為透明結晶層62與半導體積層構造61之上下關係為反轉的構造。此外，電極面積係考慮電流擴散而定。

發光元件6如圖10所示，被配置於基板1之凹部11內

，P型半導體層611之P側電極64連接於貫通電極2之一端，N型半導體層613之N側電極63連接於貫通電極2之一端。發光元件6係以配置在凹部11之內部時，其上面比凹部11周圍之基板1的表面還低的方式配置。並且，以埋平其高低差的方式填充螢光層7。

P側電極64及N側電極63係隔著間隔而互相對向。P側電極64與貫通電極2之接合及N側電極63與貫通電極2之接合方面，使接合膜介於兩者的接合界面之間存在。接合膜係由從Sn、In、Bi、Ga或Sb之群中所選擇之至少1種的低融點金屬成分與從Cr、Ag、Cu、Au、Pt、Pd、Ni、Ni-P合金、Ni-B合金之群中所選擇之至少1種的高融點金屬材料形成。低融點金屬係與P側電極64及貫通電極2、N側電極63及貫通電極2反應以形成金屬間化合物而消耗，接合後融點大幅上昇。

透明結晶層62之代表為藍寶石，其一面為光射出出面60。透明結晶層62之一面上有緩衝層(未圖示)，使半導體積層構造61透過緩衝層而成長於透明結晶層62上。

半導體積層構造61在發光元件6方面為一般知識。具有PN接合，具代表性的係採用III-V族化合物半導體。話雖如此，不限於習知技術，亦可包含具有接下來將提出之特性的化合物半導體。

本發明中，發光元件6可為紅色發光元件、綠色發光元件、藍色發光元件、橘色發光元件之任一者，亦可為白色發光元件。此等發光元件方面，構成半導體積層構造61之半導體材料及其製造方法係已知的。

圖示的發光裝置中，基板1係包含2個貫通電極2、2，並在一面具有凹部11。各個貫通電極2、2貫通基板1於厚度方向，一端露出於凹部11之內面。此基板1之凹部11內配置著發光元件6。發光元件6在實施例中係具有在與作為透明結晶層62之光射出面的一面60為相反側的另一面積層P型半導體層611及N型半導體層613的構造。並且，在凹部11之內部，P型半導體層611之P側電極64連接於貫通電極2之一端，N型半導體層613之N側電極63連接於貫通電極2、2之另一側的一端。因此，根據實施例，對於發光元件6可實現從存在透明結晶層62之側的相反側注入電流且發光元件6用之電極不會出現於光射出面60的構造。因此，可使產生之光以有效率的方式放射至外部。

基板1包含複數個柱狀散熱件3。柱狀散熱件3係設於基板1之厚度方向。因此，可將發光元件6之發光動作所產生的熱藉柱狀散熱件3散熱至基板1之外部，可保持連接發光元件6之電極63、64與貫通電極2、2的接合部分之接合強度，並可維持電氣連接的可靠度。此外，可避免發熱造成之發光元件6發光特性的變動。

柱狀散熱件3係其一端導出至基板1之另一面側，並連接於設置在基板1之另一面的散熱層31。根據此構造，可使散熱特性進一步提升。

實施例中，在凹部11之內面與發光元件6之側面之間設有反射膜8。據此，可將在半導體層61產生之光一邊抑制在透明結晶層62之光散射、吸收作用一邊導至透明結晶層62之光射出面60。

反射膜8可附著於凹部11之內面，亦可附著於發光元件6之側面。圖10～圖12之實施例中，發光元件6係對凹部11具有微小的間隙而嵌入。根據此構造，可容易且確實地實踐對基板1之發光元件6的定位、配置。

雖未圖示，但於光射出面60可配置具有微細凹凸形狀的透明光學部件。據此，可在光射出面60使光擴散或分散而實現均勻的面發光。亦可代替設置透明光學部件而在光射出面60形成微細凹凸形狀。再者，圖示雖省略，但可與微細凹凸同時或在不設置微細凹凸的情況下於光射出面60設置螢光體。

再者，若參照圖15，以與圖10～圖12之實施例的對比而言，圖示為放大凹部11之平面面積的發光裝置。此凹部11較發光元件6之平面面積大許多，在發光元件6之外周與凹部11之內周面之間填充螢光層7等。此外，凹部11之內壁面附著有反射膜8。柱狀散熱件3係一端(上端)止於與凹部11之底面位置略相同的位置，另一端導至基板1之背面而連接於散熱層31。

參照圖16，圖示為在與圖15略相同之構造中凹部11之中央部分設置突出部12並在此突出部12搭載發光元件6的發光裝置。圖15及圖16之實施例亦具有參照圖10～圖13所說明的作用效果。

根據本發明之發光裝置具有將屬單一發光元件的發光二極體、複數個發光元件配置為例如矩陣狀的面發光裝置、照明裝置、液晶顯示器用背光、信號燈等之廣泛用途。以下顯示其中的例子。

圖 17 係使用發光二極體之照明裝置的平面圖。圖示之照明裝置係包含矩形狀之基板 1 與在此基板 1 配置為矩陣狀之複數個發光裝置 QR、QG、QB。

各發光裝置 QR、QG、QB 具有發出既定色相光之發光元件 6、用以電氣連接發光元件 6 之 2 個貫通電極 2、2、及配置於發光元件 6 之周圍的複數個柱狀散熱件 3。各發光元件 6 係配置於在基板 1 之板面所形成之凹部 11 內。基板 1 之形狀、發光裝置 QR、QG、QB 之個數及配置方式、與柱狀散熱件 3 之個數及配置方式不限於圖 17 所示之形式，可酌情決定之。

圖 18～圖 20 中詳細顯示上述之發光裝置 QR、QG、QB。基板 1 成為所謂的封裝體，其包含複數個貫通電極 2、2 與複數個柱狀散熱件 3，並在板面具有凹部 11。基板 1 之較佳例係採用以 Si 為主成分之基板，但不限於此，亦可採用絕緣樹脂基板或絕緣性陶瓷基板。再者，亦可為金屬基板等之導電性基板。本實施例中，以基板 1 由 Si 基板構成之情況舉例說明。

基板 1 之凹部 11 的形狀不限定為如圖 17 所示之長方體形狀，亦可為其他形狀。此凹部 11 係在平視基板 1 時，以隔著間隔包圍貫通電極 2、2 的方式形成，在其內側面之幾乎全周圍利用濺鍍等而形成有反射膜 8。反射膜 8 不限定於上述之形式，例如可附著於發光元件 6 之側面，亦可在反射膜 8 之下側設置氧化膜等之絕緣膜。

發光元件 6 係隔微小的間隙而嵌入於凹部 11。根據此構造，可容易且確實地實踐對基板 1 之發光元件 6 的定位

、配置。此外，發光元件6在凹部11內係上面被螢光層7覆蓋。據此，可提升發光元件6發出之光的亮度。作為使用於螢光層7之螢光物質，有例如磷酸鈣。此外，螢光層7之色相應依用途而酌情決定之。

各個貫通電極2、2係在凹部11之底面內貫通基板1於厚度方向，一端露出於凹部11之內面，另一端露出於基板1之另一面。可使貫通電極2、2之端面形狀對應於被連接之發光元件6的電極形狀，此時，貫通電極2、2之端面形狀係分別為圓形與四角形。

本實施例中之基板1因為係由具有導電性之Si基板構成，故貫通電極2、2與基板1電性絕緣。電性絕緣之手段方面，在貫通電極2、2之外周面與已配置貫通電極2、2之孔的內周面之間設有電性絕緣層9。電性絕緣層9可為將由Si基板構成之基板1的孔內壁面氧化或氮化而得之氧化膜或氮化膜，亦可為由填充於孔內之有機絕緣物或玻璃等之無機絕緣物構成的層。

柱狀散熱件3貫通於基板1之厚度方向，彼此隔著微小間隔而多數配置為矩陣狀，並連接於設置在基板1之背面(另一面)的散熱層31。據此，柱狀散熱件3可使熱有效地從基板1放出。

散熱層31係由例如鋁等比較上熱傳導率高的物質形成，可在基板1之背面分開設置複數個，或亦能以所有散熱件3共通連接之單一部材的形式設置。此外，散熱層31之形式不限為圖示之膜狀，亦可為具有散熱面積放大的3維構造。

圖 20 中顯示發光裝置 QR、QG、QB 之其他實施例。此實施例之發光裝置與先前敘述之實施例的不同點在於基板 1 由 3 層 101~103 構成、及凹部 11 之平面面積為擴張的。

本實施例中，基板 1 係 SOI 基板，採用以構成第 1 基板層之第一矽層 101、構成絕緣層之氧化層 102 及構成第二基板層之第二矽層 103 的順序積層的構造。

凹部 11 係切下第二矽層 103 之表面而形成，其內側面為開口面積隨著朝向開口端而放大之傾斜面。此凹部 11 具有較發光元件 6 之平面面積大許多的平面面積，發光元件 6 之外周與凹部 11 的內周面之間填充有螢光層 7。此外，凹部 11 之內壁面與先前的實施例相同，附著有反射膜 8。

貫通電極 2、2 係在由電性絕緣層 9 電性絕緣之狀態下貫通第一矽層 101，其凹部 11 側之端部係分別與貫通氧化層 102 之連接部 41、42 分別連接。連接部 41、42 係與發光元件 6 之兩端子 601、602 連接。連接部 41、42 之形狀不限定為圓柱狀，亦可採用四角柱等之其他形狀。

柱狀散熱件 3 係與貫通電極 2、2 相同，在基板 1 之厚度方向，以貫通第一矽層 101 的方式設置而連接於散熱層 31。換言之，柱狀散熱件 3 係以從基板 1 之背面延伸至第一矽層 101 與氧化層 102 之邊界而存在的方式設置。根據此構成，在柱狀散熱件 3 之形成時可使氧化層 102 作用為蝕刻阻止層。據此，柱狀散熱件 3 之深度尺寸依第一矽層 101 之層厚而劃定，故可獲得蝕刻之製程管理變為極容易的優點。

上述之照明裝置包含基板1，此基板1則包含複數個柱狀散熱件3。柱狀散熱件3因為係設置於基板1之厚度方向，故可將發光元件6之發光動作所產生之熱藉柱狀散熱件3而散熱至基板1之外部，可保持連接發光元件6之端子601、602與貫通電極2、2的接合部分之接合強度，並可維持電氣連接之可靠度，此外亦可避免發熱造成發光元件6之發光特性的變動。

柱狀散熱件3因為係其一端導出至基板1之另一面側且連接於設置在基板1之另一面的散熱層31，故可進一步提升基板1之散熱特性。

發光元件6係顯示於圖13及圖14者。因此，發光元件6因為具有從積層方向上之透明結晶層62的相反側注入電流且發光元件6之端子601、602不顯現於光射出面之構造，故可有效率地將射出之光放射至外部。此外，在半導體層61產生之光在透明結晶層62之光散射、吸收作用由反射膜8抑制，並有效地導至透明結晶層62之光射出面。

其次，參照圖22說明根據本發明之液晶顯示器。液晶顯示器係包含液晶面板120與背光130。此液晶顯示器在概念上不限為一般之電腦用的顯示裝置或泛用電器產品之液晶顯示部，亦可適用於液晶電視、或如行動電話、行動電動機、行動資訊終端機之行動型電子機器。

液晶面板120係由偏光濾波器、玻璃基板、及液晶層等構成之液晶模組，並基於影像信號且依來自驅動電路(未圖示)之電氣信號而被驅動。背光130係顯示於圖17～圖21之照明裝置，由複數個發光裝置QR、QG、QB將液

晶面板120從其背面側照明。話雖如此，背光130之形式並不限定於此，亦可為例如圖10～圖16所示之照明裝置，不用說亦可採取根據本發明之照明裝置的任何形式。

背光130中，貫通電極2、2係透過凸塊電極或配線基板而與電源部連接，藉此被供給電力之發光元件6對液晶面板120照射光。此外，柱狀散熱件3係與散熱層31連接，將基板1內部之熱朝液晶顯示器之背面側排出。

根據本發明之液晶顯示器因為係包含上述之照明裝置，故可發揮已述之作用效果。

其次，參照圖23及圖24說明根據本發明之發光二極體顯示器。發光二極體顯示器因為係將發光元件本身當作像素使用，故不需要背光，而具有可減低消耗電力的優點。

圖23中，發光二極體顯示器之像素Q以平視的方式顯示，另一方面，圖24中係顯示在基板1上將此像素Q配置為矩陣狀之發光二極體顯示器。

1個像素Q具有3個發光裝置QR、QG、QB，此等發光裝置QR、QG、QB係分別具有發出紅色光之發光元件6R、發出綠色光之發光元件6G、及發出藍色光之發光元件6B。本實施例之發光二極體顯示器因為係以全彩顯示為前提，故雖此般具有3色的發光元件6R、6G、6B，但並不限定於此。例如，以僅1色的顯示為前提的情況，像素Q採取以3色之發光元件6R、6G、6B之中的任1個構成即可。換言之，像素Q係酌情選擇具有按照顯示功能之發光元件的發光裝置QR、QG、QB而被構成。

此外，本實施例之像素Q雖如圖所示將3個發光裝置QR、QG、QB配置於三角形之各頂點的位置，但並不限定於此，亦可依3色之發光元件6R、6G、6B的特性酌情採用適當的配置形式。

根據本發明之發光二極體顯示器係各發光元件6R、6G、6B之貫通電極2、2與薄膜電晶體(TFT)等連接，藉此各像素Q基於影像信號而被驅動電路控制發光。此外，柱狀散熱件3係與圖18～圖23所示之構成相同，連接於散熱層31而將基板1內部之熱朝顯示器之背面側放出。

根據本發明之發光二極體顯示器包含與上述之照明裝置相同之構成，故發揮已述之作用效果。

此外，根據本發明之信號燈係應用於例如鐵路信號機或交通信號機之燈，如上述之發光二極體顯示器，配列複數個發光裝置QR、QG、QB而構成，具備例如複數色的發光元件6R、6G、6B。

根據本發明之信號燈因為包含與上述之照明裝置相同之構成，故發揮已述之作用效果。

圖25所示之基板1係包含貫通電極2、柱狀散熱件3、與凹部11。實施例所示之基板1係SOI基板，採用以構成第一基板層之第一矽層101、構成絕緣層之氧化層102及構成第二基板層之第二矽層103的順序積層的構造。

SOI基板方面，依其製造法，已知有採用SIMOX (Separation by IMplantation of OXygen)方式與貼合方式之2種類的方法。使用任一方式之SOI基板皆可。SIMOX方式之SOI基板方面，已知一種手法，其係藉離子佈植將

氧分子從矽結晶表面埋入，在高溫下使其氧化，從而在矽結晶中形成氧化矽之絕緣層。此種絕緣層稱為埋入氧化 (BOX; BuriedOxide) 層。

凹部 11 係安裝電子元件之部分，設置於第二矽層 103 之表面的面內。圖示之凹部 11 係切下第二矽層 103 之中央部而形成為 4 角形狀，其內側面為開口面積隨著朝向開口端而放大之傾斜面。第二矽層 103 及凹部 11 之內面係由絕緣膜 132 覆蓋。此絕緣膜 132 可由矽氧化膜或矽氮化膜膜構成。

貫通電極 2 係貫通第一矽層 101 及氧化層 102，端部從凹部 11 之底面突出一些而露出。貫通電極 2，具體而言，包含成為與外部之連接部的端子部 (凸塊) 21、貫通第一矽層 101 之貫通部 22 及與電子元件之端子電極連接的元件連接部 23。端子部 21 係附著於貫通部 22 之一端面，由例如 Ti—Au 等之無電解電鍍膜形成。

基板 1 方面，採用 SOI 基板之實施例中，變成在第一矽層 101 與貫通電極 2 之間及第一矽層 101 之表面設置絕緣膜 111。此絕緣膜 111 可由矽氧化膜或矽氮化膜膜構成。

元件連接部 23 係一端附著於貫通部 22 之端部，另一端貫通附著於絕緣膜 111、氧化層 102 及凹部 11 之底面的絕緣膜 132 而突出並露出於凹部 11 之內部。元件連接部 23 亦與端子部 21 相同，由 Ti—Au 等之無電解電鍍膜形成。

其次，各個柱狀散熱件 3 係填充於設置在第一矽層 101 之厚度方向的孔 113 之內部。柱狀散熱件 3 由構成其主

要部之柱狀部301與附著於其端面之端子部302形成。端子部302係與端子部21相同，由Ti—Au等之無電解電鍍膜形成。有柱狀部301之孔113係以貫通第一矽層101而止於第1矽層101與氧化層102之邊界的方式設置，平視基板1時，具有既定面積佔有率而分布於凹部11之周圍。

柱狀散熱件3與第一矽層101之間設有由矽氧化膜或矽氮化膜形成之絕緣膜111。

參照圖26，其中顯示使用圖25所示之基板1的發光裝置。此發光裝置中，電路基板之凹部11安裝有電子元件或發光元件(LED)6。發光元件6之電極係接合於構成貫通電極2的元件連接部23。圖示雖略，但較佳為在凹部11內之絕緣膜132設置光反射膜。

此時，基板1係包含凹部11與貫通電極2，凹部11係設於第二矽層103之表面的面內，貫通電極2係貫通第一矽層101及氧化層102，端部露出於凹部11之底面。因此，可在電路基板之凹部11內配置屬電子元件之發光元件6，並可在凹部11內部將設置於發光元件6之一面的電極接合於構成貫通電極2之一端的元件連接部23。據此，發光元件6變成可採倒裝晶片接合方式而連接於貫通電極2。

此外，根據本發明之電路基板係包含柱狀散熱件3，柱狀散熱件3係填充於孔113內。此孔113係貫通第一矽層101。因此，可將發光元件6之動作所產生的熱藉柱狀散熱件3散熱至基板1之外部，保持連接發光元件6與貫通電極2的接合部分之接合強度，並可維持電氣連接的可靠度。再且，可避免因發熱造成之發光元件6電氣的變動。

孔 113 係以貫通第一矽層 101 且止於第一矽層 101 與氧化層 102 之邊界的方式設置。若採用此種構成，則在形成孔 113 的情況下，可使氧化層 102 作用為蝕刻阻止層。據此，孔 113 之深度會成為從第一矽層 101 至氧化層 102 為止之深度、即依第一矽層 101 之層厚而定之統一值，故孔 113 之深度的製程管理變為極容易。

孔 113 係平視基板 1 時具有既定面積佔有率而分布於凹部 11 之周圍。因此，變形成有柱狀散熱件 3 將收納於凹部 11 之內部之電子元件、即發光元件 6 的全周圍包圍的散熱區域，故可將在發光元件 6 產生的熱集中而有效率地進行散熱。

此外，酌情選擇構成柱狀散熱件 3 之材料的熱阻抗及柱狀散熱件 3 之佔有率，從而可藉柱狀散熱件 3 將發光元件 6 之動作所產生之熱有效率地散熱至基板 1 之外部。

實施例 2：電子裝置或電子機器

電子元件之方面，未限定為上述之發光元件 6，可包含有源元件、無源部件或組合此等元件或部件之複合元件。再者，應用 TSV 技術而將上述各種元件本身設為 3 維積層構造者、或組合中介層與各種元件而得之 3 維積層構造者。

參照圖 27，其中顯示適合搭載該種電子元件的電路基板。圖中，先前顯示之圖面中所出現的構成部分與相同或類似之構成部分係標上相同之元件符號。圖 27 中，貫通電極 2 係個數依搭載於凹部 11 之內部的電子元件具有的端子電極而增加。此外，凹部 11 係內側面為略垂直

向上的面。

圖 28 顯示圖 27 所示之在電路基板安裝電子元件 6 的電子裝置之例。電子元件 6 係應用 TSV 技術之 3 維積層構造，採取例如將 LSI 等之邏輯元件 6A 與 DRAM 等之記憶體元件 6C 隔著中介層 6B 而積層並接合之構造。如此之電子裝置係用作為資訊處理系統的基本要件。更具體而言，可用作為例如 PDA、手持電話、數位家電、伺服器等之影像處理系統的構成要件。此外，亦可考慮當作影像感測器、模組的應用例。

邏輯元件 6A 係所謂的邏輯 IC，將設置於一面之電極接合於設置在基板 1 上的貫通電極 2 之元件連接部 23。邏輯元件 6A 係晶片狀，其內部具有 LSI 等之半導體邏輯電路。邏輯元件 6A 可採用應用 TSV 技術而將內建之半導體邏輯電路導至電極的 3 維積層構造。

中介層 6B 係具有複數個貫通電極，將貫通電極之一端連接於邏輯元件 6A 之電極，將貫通電極之另一端連接於記憶體元件 6C 之電極。中介層 6B 之獲得方式係應用與電路基板之貫通電極相同的組成、製造方法而在 Si 基板、樹脂基板或陶瓷基板上形成貫通電極。

記憶體元件 6C 係內建之記憶體胞元連接於電極。記憶體元件 6C 中亦與邏輯元件 6A 相同，可採用應用 TSV 技術而將記憶體胞元導至電極的 3 維配置。

話雖如此，構成電子元件 6 之元件 6A～6C 的積層數、種類、其電極配置等係依所應用之電子元件 6 而以各式各樣的方式變化，故圖 28 僅為概念的方式顯示 3 維積層構

造的一例。

圖 28 所示之電子裝置之情況基本上亦發揮與圖 26 所示之電子裝置相同的作用效果。然而，圖 28 之電子裝置的情況，因為採用 3 維積層構造從而圖求高密度化、高性能化、高速化、小型化、薄型化、輕量化，故如何將動作所產生之熱散掉成為更重要的課題。

圖 28 所示之實施例係使用在基板 1 之厚度方向設有柱狀散熱件 3 的基板 1，並在設置於此基板的凹部 11 之內部配置有電子元件 6。因此，可將電子元件 6 之動作所產生的熱藉柱狀散熱件 3 而散熱至基板 1 之外部，避免蓄熱造成之異常發熱，可保持基板 1 之貫通電極 2 與邏輯元件 6A 之電極的接合強度、邏輯元件 6A 之電極與中介層 6B 之貫通電極的接合強度、及中介層 6B 之貫通電極與記憶體元件 6C 之電極的接合強度，可維持電氣連接的可靠度。此外，可避免發熱造成之邏輯元件 6A 及記憶體元件 6C 電氣特性的變動。

基板 1 係在一面具有凹部 11，在其內部收納著具有 3 維積層構造之電子元件 6。各個柱狀散熱件 3 係在凹部 11 之周圍以包圍凹部 11 的方式配置，貫通於基板 1 之厚度方向，彼此隔著微小間隔而配置多數個。因此，變形成有平視上柱狀散熱件 3 將收納於凹部 11 之內部的電子元件 6 的全周圍包圍的散熱路徑，故可將在電子元件 6 產生之熱集中而有效率地進行散熱。

圖 29 係顯示再另一個電子裝置。圖中，與先前所示之圖面中出現的構成部分對應的部分係標上相同的元件

符號，並有省略重複說明的情形。圖示之電子裝置中，貫通電極2係設置複數個，各個電極皆在形成凹部11之區域內貫通基板1於厚度方向，一端露出於凹部11之內面，另一端露出於基板1之另一面。

柱狀散熱件3係在凹部11之周圍貫通於基板1之厚度方向，並彼此隔著微小間隔而多數配置為矩陣狀。柱狀散熱件3係其一端(下端)由設置於基板1之背面(另一面)的散熱層31而共通地連接，另一端(上端)被導出於基板1之表面。散熱層31之型態不限於圖示之膜狀，亦可為具有散熱面積放大之3維構造。

電子元件6係例如半導體晶片等之有源元件或電容、電感等之無源部件或組合此等元件或部件的複合元件。電子元件6可為同時具有半導體元件與無源部件者，亦可為記憶體元件、邏輯電路元件或類比電路元件。此等元件可為單層，亦可為積層者。

圖中所示之電子元件6係具有在當作安裝面的一面具有複數個電極601的倒裝晶片之型態，配置於基板1之凹部11內，各個電極601接合於貫通電極2之一端。

圖示之電子裝置包含基板1，此基板1包括複數個柱狀散熱件3。柱狀散熱件3設置於基板1之厚度方向。因此，可將電子元件6之動作所產生的熱藉柱狀散熱件3而散熱至基板1之外部，可保持連接電子元件6之電極601與貫通電極2的接合部分之接合強度，可維持電氣連接的可靠性。此外，可避免發熱造成之電子元件6電氣特性的變動。

基板1係在一面具有凹部11，並在其內部收納電子元件6。各個柱狀散熱件3係在凹部11之周圍以包圍凹部11的方式配置，貫通於基板1之厚度方向，彼此隔著微小間隔而多數配置。因此，變形成有柱狀散熱件3將收納於凹部11之內部的電子元件6之全周立體地包圍的散熱路徑，故可將在電子元件6產生的熱以3維方式集中而有效率地進行散熱。

柱狀散熱件3係貫通於基板1之厚度方向，其一端導出至基板1之另一面側而連接於設置在基板1之另一面的散熱層31。根據此構造，散熱特性將進一步提升。

圖29之實施例中，電子元件6對於凹部11具有微小的間隙而嵌入。根據此構造，則可容易且確實地實踐對基板1之電子元件6的定位、配置。

其次，參照圖30進行說明。圖中，對與先前顯示之圖面中所出現的構成部分對應的部分標上相同的元件說明，並省略重複說明。圖中，電子元件6係應用TSV技術的3維積層構造，採用將例如LSI等之邏輯元件6A與DRAM等之記憶體元件6C隔著中介層6B積層而接合的構造。即，具有與圖28所示者類似的構成。

中介層6B係具有隔著間隔而配置的複數個貫通電極2B，連接貫通電極2B之一端於邏輯元件6A之電極412，連接貫通電極2B之另一端於記憶體元件6C之電極431。中介層6B之獲得方式係應用與貫通電極2相同的組成、製造方法而在Si基板、樹脂基板或陶瓷基板形成貫通電極2B。

基板1係在一面具有凹部11，在其內部收納著具有3維積層構造的電子元件6。各個柱狀散熱件3係在凹部11之周圍以包圍凹部11的方式配置，貫通基板1之厚度方向，彼此隔著微小間隔而多數配置。因此，變形成有柱狀散熱件3將收納於凹部11之內部的電子元件6的全周包圍的散熱路徑，故可將在電子元件6產生之熱3維方式集中而有效率地進行散熱。

柱狀散熱件3係貫通於基板1之厚度方向，其一端導出至基板1之另一面側而連接於設置在基板1之另一面的散熱層31。根據此構造，散熱特性將進一步提升。

實施例3：積層電子裝置

其次，圖31所示之電子裝置1係包含被積層之複數個基板101～103。位於圖中的最下層之第一基板101係Si基板、陶瓷基板或玻璃環氧基板等，其用於支持其他基板102、103。此外，第二基板102係位於第一基板101與第三基板103之間的中介層，包含例如去耦電容等之電容元件230。第三基板103係IC晶片，包含運算元件等之積體電路233。第二及第三基板102、103可由Si基板構成。其中，圖31因為係放大一部分的積層構造而顯示，故僅顯示一個IC晶片的一部分。

第一～第三基板101～103係以分別將板面重疊的方式積層，包含1個以上的貫通電極2。貫通電極2係延伸通過第一～第三基板101～103而存在的連續導體。具體而言，貫通電極2係以在積層方向埋設於第一～第三基板101～103中的狀態下連續貫通該等基板的方式設置。

本實施例中，可整個貫通電極2連續貫通第一～第三基板101～103，亦可其一部分貫通僅一部分的基板。例如，亦可包含貫通第一基板101與第二基板102但不貫通第三基板103之形式的貫通電極。

貫通電極2係與電容元件230及積體電路233分別電氣連接。電容元件230係包含介電體層234、上部電極層232、下部電極層236。上部電極層232及下部電極層236係將介電體層234夾住，分別延伸至位於圖中的左右之貫通電極2而存在而與其電氣連接。同樣地，積體電路233亦設有延伸至位於左右之貫通電極2而存在的電極231、235而與貫通電極2電氣連接。此種連接形式例如可採用於將電容元件230用作為積體電路233之電源雜訊除去用的去耦電容的情況。

根據本發明之電子裝置係如此般各基板101～103之板面彼此重合並具備作為延伸通過2個以上之基板101～103而存在之連續導體的貫通電極2。換言之，根據本發明之電子裝置係複數個基板101～103不採用凸塊而具有被積層之構造。因此，採用本發明，可實現將在採用凸塊接合構造的情況下所產生之位置對準上的困難性、接合強度之擔保、及耐熱性之擔保的問題全數解決的高品質、高可靠度的電子裝置。

圖32中係顯示其他的型態。圖32中所示之實施例係代替貫通電極2或與貫通電極2同時設有柱狀散熱件3。柱狀散熱件3係配置於積體電路233之周邊。因此，變形成有在平視第三基板103之情況柱狀散熱件3將積體電路

233的全周圍包圍的散熱路徑，故可將在積體電路233產生之熱集中，有效率地進行散熱。積體電路233為使用於發熱量多之CPU等的運算元件的情況，若具備柱狀散熱件3，從其動作的穩定性確保等的觀點來看，有獨特的效果。

柱狀散熱件3係以既定佔有率而分布。因此，在考量構成柱狀散熱件3的材料之熱阻抗下慎選柱狀散熱件3之佔有率，可將積體電路233之動作所產生的熱藉柱狀散熱件3有效率地散熱至電子裝置1之外部，可避免異常發熱。

柱狀散熱件3亦為延伸通過複數個基板101～103之中的兩個以上的基板而存在的連續體，故可就柱狀散熱件3全數解決採用凸塊接合構造之情況不可避免的位置對準之困難性、接合強度之擔保、及耐熱性之擔保的問題。

實施例4：其他

參照圖33，其中顯示具有多數個柱狀散熱件3的基板。此基板1中，將柱狀散熱件3之前端留在耐熱性絕緣有機基板或無機基板1之內部，其上方殘留厚度 $\Delta H1$ 之絕緣層。換言之，不必使柱狀散熱件3貫通。厚度 $\Delta H1$ 之尺寸係任意的。

其次，參照圖34，其中顯示利用有機絕緣基板構成之基板1。作為有機基板1，應用以耐熱性材料構成者。尤其，應用具有 300°C 以上之耐熱性者。有機基板1係在至少一面具有由Cu箔等構成之金屬層31、32。圖示之有

機基板1係其兩面具有由Cu箔形成之金屬層31、32的兩面覆銅基板。如此之兩面覆銅基板係以例如高耐熱玻璃環氧覆銅基板、高耐熱低熱膨脹玻璃布基材環氧樹脂覆銅基板、高熱傳導性玻璃複合基板、高耐熱性紙酚覆銅基板、紙基材酚樹脂覆銅基板等之名稱，由各基板製造商提供各種類型的基板而市售。

使用有機基板1之優點係可利用已作為電路基板而實用化並已被市售者，基板材料費便宜及以短時間進行柱狀散熱件3用的穿孔製程。

並且，因為至少一面具有金屬層31、32，故在柱狀散熱件形成製程中含有熱處理製程的一般之製程中，從具有金屬層31或32之側供給熔融金屬，從而避免有機基板1之表面直接接觸於熔融金屬，可避免該熱造成損害。

此外，金屬層31、32變為設置在對柱狀散熱件3正交的面，故會產生柱狀散熱件3所形成之往厚度方向的散熱路徑與正交於此散熱路徑的金屬層31、32所形成之散熱擴散面。於是，因為形成3維的散熱路徑而使得散熱特性提升。

再且，參照圖35，其中顯示一種散熱用基板，其具有將在至少一面具有金屬層31、32的複數個有機基板1以金屬層31、32位於積層面之方式積層的構造。積層之有機基板1的個數為任意的。隣接之有機基板1較佳為藉耐熱性、熱傳導性優異之接合材而被接合。

根據此構造，因為作為散熱路徑之金屬層31、32介於所積層之有機基板1的中間部，故變為將與柱狀散熱件

3進行散熱同時從柱狀散熱件3所傳達之熱在基板1之中間部往面方向擴散的立體散熱構造。據此，可避免基板1之內部不散熱，可抑制搭載於基板1之電子部件的溫度上昇。柱狀散熱件3較佳為連接於金屬層31、32而有直接熱結合關係的狀態。

圖33～圖35所示之基板係對當作散熱基板有用者，除了圖33～圖35所示之形式以外，可採用各種的形態。其一例顯示於圖36～圖38。圖中，對於與在圖33～圖35已出現過的構成部分對應之部分，標上相同元件符號，並省略重複說明。首先，圖36係顯示在互相積層地2個有機基板1中使柱狀散熱件3之配置間距不同的形式。

其次，圖37係顯示採用一種耐熱性絕緣基板的例子，該基板係僅在互相積層之2個有機基板1的其中一者中設置柱狀散熱件3而另一者則不具柱狀散熱件。

圖38中係顯示一種散熱用基板，其係將兩面具有金屬層31、32且具有柱狀散熱件3的複數個有機基板1積層，並在其上積層不具柱狀散熱件3之有機基板1。

根據本發明之散熱用基板可專用為散熱手段，亦可用作為主機板或鑲嵌板等之電路基板。參照圖39及圖40而言，將在兩面具有金屬層31、32之任意複數個(圖中為2個)有機基板1積層，且在接合的有機基板1上劃定搭載電子部件的區域A1、A2，同時將露出於該區域A1、A2內之貫通電極2以貫通2個有機基板1的方式設置。在貫通電極2之至少一端設有凸塊。區域A1、A2及貫通電極2係依應搭載之電子部件的種類而設計。

圖 41 及圖 42 中係顯示再另一個實施例。首先，參照圖 41，基板 1 係由導電性基板構成，柱狀散熱件 3 係藉形成於孔 30 之內壁面及導電性基板之一面(下面)的有機或無機之絕緣膜 35 而與導電性基板 1 電性絕緣。導電性基板 1 可為金屬板，亦可為 Si 基板。

其次，參照圖 42，柱狀散熱件 3 以外，另配置有貫通電極 2。貫通電極 2 係藉絕緣膜 35 而與導電性基板 1 電性絕緣。

如先前所述，應用本發明之電子機器係包含幾乎所有應用電子工程技術的電氣製品，其具體例包含車載電子機器。車載電子機器方面，可舉例如 HV 車、或搭載於 EV 車之馬達驅動用變頻器、LED 燈控制用大規模積體電路裝置 (LSI) 等。其次，說明其具體例。

圖 43 係包含馬達驅動用變頻器之馬達驅動裝置的電路圖。參照圖 43，馬達驅動裝置係具備直流電源裝置 710、變頻器 730、及控制裝置 750，為驅動由三相交流旋轉電機構成之馬達(或發電機)770 的構成。直流電源裝置 710 係由例如鎳氫電池或鋰電池等之 2 次電池、電容、電容或燃料電池等構成。

變頻器 730 係由 U 相電樞 73U、V 相電樞 73V、W 相電樞 73W 構成。U 相電樞 73U 係由串聯之開關元件 Q1、Q2 構成，V 相電樞 73V 係由串聯之開關元件 Q3、Q4 構成，W 相電樞 73W 係由串聯之開關元件 Q5、Q6 構成。此外，各開關元件 Q1～Q6 之集-射極間，分別連接有使電流從射極側流至集極側的二極體 D1～D6。

各相電樞之中間點係連接於馬達770之各相線圈U、V、W的相端。換言之，馬達770係U、V、W相之3個線圈的一端共通連接於中性點而構成，分別連接成U相線圈之另一端連接於開關元件Q1、Q2之中間點，V相線圈之另一端連接於開關元件Q3、Q4之中間點，W相線圈之另一端連接於開關元件Q5、Q6之中間點。

變頻器730係將供給自直流電源裝置710之直流電壓基於來自控制裝置750的信號S1而變換為交流電壓，並藉此交流電壓以驅動馬達770。據此，馬達770以產生依照轉矩參考值的轉矩的方式被驅動。

圖44係顯示構成圖43所示之馬達驅動裝置的變頻器之開關元件的配裝狀態的圖。變頻器730係配裝於根據本發明之散熱用基板1的一面上。變頻器730之U相電樞73U係包含開關元件Q1、Q2、P電極層63、中間電極層62、及N電極層61。V相電樞73V、W相電樞73W亦為相同的構成，故以下以U相電樞73U為中心進行說明。

U相電樞73U係包含開關元件Q1、Q2、P電極層63、中間電極層62、及N電極層61，並搭載於根據本發明之散熱用基板1S的一面上。

P電極層63、中間電極層62及N電極層61係一起以圖形的方式形成在散熱用基板1上。P電極層63係一端結合於構成電源線LN1的匯流排。N電極層61係一端結合於構成接地線LN2的匯流排。中間電極層62係相當於圖43之U相電樞73U的中間點。圖雖未顯示，但匯流排亦配置於散熱用基板1之一面上。

開關元件 Q1 係集極以導通於中間電極層 62 的方式固定於中間電極層 62。開關元件 Q1 之射極係藉線 WL1 而連接於 P 電極層 63。

開關元件 Q2 係以集極導通於 N 電極層 61 的方式固定於 N 電極層 61。開關元件 Q2 之射極係藉線 WL1 而連接於中間電極層 62。

散熱用基板 1 係在搭載開關元件 Q1、Q2、P 電極層 63、中間電極層 62、及 N 電極層 61 之一面側(上面側)使用具有絕緣層之類型者，下面側之金屬層 31 透過矽脂而配置於散熱塊 50 上。

散熱塊 50 係具有複數個溝 501。在採用水冷系統作為變頻器 730 之冷卻系統的情況，從配置於外部之水箱(未圖示)所供給之冷卻水係因在垂直於紙面之方向流動於散熱塊 50 之複數個溝 501，從而透過散熱用基板 1 冷卻開關元件 Q1、Q2。即使開關元件 Q3～Q6 亦進行相同的冷卻作用。

HV 自動車或 EV 自動車中，因為使用變頻器 730 將供給自直流電源裝置 710 之直流電壓變換為交流電壓而驅動馬達 770，故於構成變頻器 730 之開關元件 Q1～Q6 或匯流排有大電流流過。因此，如何冷卻此類發熱部分為大問題。

根據本發明之散熱用基板 1 係對開關元件 Q1、Q2、P 電極層 63、中間電極層 62、及 N 電極層 61 等之電性絕緣，同時利用柱狀散熱件 3 所形成之散熱路徑將構成變頻器 730 之開關元件 Q1～Q6 或匯流排的熱有效率地傳達至散

熱塊 50，使得可有助於開關元件 Q1～Q6 或匯流排等之冷卻。

其次，參照圖 45 及圖 46 說明將根據本發明之散熱用基板應用於個人電腦、行動電話或數位家電等之例。首先，參照圖 45，在根據本發明之散熱用基板 1 之一面上搭載電子部件 6。

電子部件 6 係例如具有將 LSI 等之邏輯元件 6A 與 DRAM 等之記憶體元件 6C 隔著中介層 6B 積層並接合的構造。如此之電子裝置係用作為資訊處理系統之基本要件。更具體而言，可用作為例如行動裝置、行動電話、數位家電、伺服器等中之影像處理系統的構成要件。此外，亦可考慮用作為影像感測器、模組的例子。

邏輯元件 6A 為晶片狀，其內部具有 LSI 等之半導體邏輯電路。中介層 6B 係具有去耦電容或貫通電極，將貫通電極之一端連接於邏輯元件 6A，並將貫通電極之另一端連接於記憶體元件 6C。據此，可得到利用 TSV 技術的 3 維配置之電子部件。中介層 6B 係藉於 Si 基板、樹脂基板或陶瓷基板形成貫通電極而獲得。話雖如此，構成電子部件 6 之元件的積層數、種類、其電極配置等係依所應用之電子部件 6 而有各式各樣的變化，圖 45 只不過係概念性顯示 3 維積層構造之一例。

根據此構造，因為變成作為散熱路徑的金屬層 31、32 介於被積層之有機基板 101、102 的中間部之間，故變為與藉柱狀散熱件 3 進行散熱同時將傳達自柱狀散熱件 3 之熱在基板 1 之中間部擴散於面方向之 3 維的散熱構造。

據此，可避免熱悶在基板1之內部，可抑制搭載於基板1之電子部件6的溫度上昇。

圖雖未顯示，亦可使相同的柱狀散熱件內建於邏輯元件6A、記憶體元件6C及中介層6B中，並使該柱狀散熱件一連串連接而與主機板1之柱狀散熱件3熱結合，從而進一步提升散熱效果。

其次，參照圖46，其中顯示在主機板1A之一面上搭載內建電子部件6之鑲嵌板1B的例子。主機板1A係圖19所示者，具有將兩面具有金屬層31A、32A之2個有機基板101A、102A以金屬層31A、32A位於積層面的方式積層的構造。

鑲嵌板1B係除了柱狀散熱件3B以外另配置有貫通電極2B。鑲嵌板1B係在其一面側具有凹部11，並在凹部11之周圍的厚度部具備藉絕緣層35B電性絕緣的柱狀散熱件3B。柱狀散熱件3B係一端連續於金屬層31B。貫通電極2B係具備於凹部11之底部，並藉絕緣層35B而電性絕緣。

電子部件6係收納於凹部11之內部，具備於邏輯元件6A之下的電極(凸塊)接合於貫通電極2B之一端。

圖45及圖46之情況，因為主機板1A及鑲嵌板1B設有柱狀散熱件3A、3B，故可將電子部件6之動作所產生的熱藉柱狀散熱件3A、3B而從鑲嵌板1B傳達至主機板1A，並散熱至其外部。因此，可避免蓄熱造成之異常發熱，並可避免發熱造成之電子部件6之電氣特性的變動。

鑲嵌板1B係在一面具有凹部11，其內部收納著電子

部件6。各個柱狀散熱件3B係以包圍凹部11的方式被配置，貫通於鑲嵌板1B之厚度方向，彼此隔著微小間隔而多數配置。因此，因為變成形成有柱狀散熱件3B將收納於凹部11之內部的電子部件6的全周立體地包圍的散熱路徑，故可將產生於電子部件6的熱以3維方式集中，可有效率地進行散熱。

本發明係特別針對其較佳實施例說明及敘述，本發明所屬技術領域中具有一般知識者理當了解在不悖離本發明的精神、範圍及教示的情況下可進行形式上及細部上之各種變更。

【圖式簡單說明】

圖1係顯示根據本發明之基板的一部分之平面圖。

圖2係在圖1所示之基板的剖面圖。

圖3係根據本發明之基板的剖面之SEM像。

圖4係顯示根據本發明之基板的製造方法的圖。

圖5係使用根據本發明之基板的電子機器之部分剖面圖。

圖6係顯示根據本發明之基板的其他實施例的圖。

圖7係使用在圖6所示之基板的電子機器之部分剖面圖。

圖8係顯示根據本發明之基板的其他實施例之圖。

圖9係使用在圖8所示之基板的電子機器之部分剖面圖。

圖10係顯示根據本發明之發光裝置之一實施例的部分剖面圖。

圖 11 係在圖 10 所示之發光裝置中所使用的支持體之平面圖。

圖 12 係圖 11 之 12-12 線剖面圖。

圖 13 係顯示在圖 10 所示之發光裝置中所使用之發光元件的外觀圖。

圖 14 係在圖 13 所示之發光元件的底面圖。

圖 15 係顯示根據本發明之發光裝置的其他實施例的部分剖面圖。

圖 16 係顯示根據本發明之發光裝置的再其他的一實施例的部分剖面圖。

圖 17 係根據本發明之照明裝置的平面圖。

圖 18 係在圖 17 所示之照明裝置的一部分之放大剖面圖。

圖 19 係從圖 18 之剖面圖除去發光元件與螢光體的剖面圖。

圖 20 係根據其他實施例之發光裝置的剖面圖。

圖 21 係從圖 20 之剖面圖除去發光元件與螢光體的剖面圖。

圖 22 係根據本發明之液晶顯示器的剖面圖。

圖 23 係像素的平面圖。

圖 24 係根據本發明之發光二極體顯示器的平面圖。

圖 25 係顯示根據本發明之基板的其他實施例之剖面圖。

圖 26 係使用在圖 25 所示之基板的電子裝置之部分剖面圖。

圖 27 係顯示根據本發明之基板的其他實施例之部分剖面圖。

圖 28 係使用在圖 27 所示之基板的電子裝置之部分剖面圖。

圖 29 係顯示根據本發明之電子裝置的其他實施例之部分剖面圖。

圖 30 係顯示根據本發明之電子裝置的其他實施例之部分剖面圖。

圖 31 係顯示根據本發明之電子裝置的其他實施例之部分剖面圖。

圖 32 係顯示根據本發明之電子裝置的其他實施例之部分剖面圖。

圖 33 係顯示根據本發明之散熱用基板的一部分之剖面圖。

圖 34 係顯示根據本發明之散熱用基板的其他實施例之一部分的剖面圖。

圖 35 係顯示根據本發明之散熱用基板的其他實施例之一部分的剖面圖。

圖 36 係顯示根據本發明之散熱用基板的其他實施例之一部分的剖面圖。

圖 37 係顯示根據本發明之散熱用基板的其他實施例之一部分的剖面圖。

圖 38 係顯示根據本發明之散熱用基板的其他實施例之一部分的剖面圖。

圖 39 係顯示根據本發明之散熱用基板的其他實施例

之一部分的平面圖。

圖 40 係在圖 39 所示之散熱用基板的剖面圖。

圖 41 係顯示根據本發明之散熱用基板的其他實施例之一部分的剖面圖。

圖 42 係顯示根據本發明之散熱用基板的其他實施例之一部分的剖面圖。

圖 43 係車載電子機器的電路圖。

圖 44 係顯示在圖 43 所示之車載電子機器的散熱構造之部分剖面圖。

圖 45 係顯示可採用於個人電腦或手持電話等之電子機器中的散熱構造之部分剖面圖。

圖 46 係顯示可採用於個人電腦或手持電話等之電子機器中的散熱構造之部分剖面圖。

【主要元件符號說明】

- | | |
|----|------------------|
| 1 | 電子機器用基板 |
| 2 | 貫通電極、液狀複合材料、電極材料 |
| 3 | 柱狀散熱件 |
| 4 | 接合膜 |
| 6 | 電子裝置、發光元件、電子部件 |
| 7 | 螢光層 |
| 8 | 反射膜 |
| 9 | 電性絕緣層 |
| 11 | 凹部 |
| 12 | 突出部 |
| 20 | 孔 |

21	端 子 部
22	貫 通 部
23	元 件 連 接 部
30	孔
31	金 屬 層
32	金 屬 層
35	絕 緣 膜
41	連 接 部
42	連 接 部
50	散 熱 塊
51	熱 傳 導 性 結 合 劑 層
60	光 射 出 面
61	半 導 體 積 層 構 造
62	透 明 結 晶 層
63	N側 電 極
64	P側 電 極
101	第 一 矽 層
102	氧 化 層
103	第 二 矽 層
111	絕 緣 膜
113	孔
120	液 晶 面 板
130	背 光
132	絕 緣 膜
230	電 容 元 件

231	電 極
232	上 部 電 極 層
233	積 體 電 路
234	介 電 體 層
235	電 極
236	下 部 電 極 層
301	柱 狀 部
302	端 子 部
412	電 極
431	電 極
501	溝
601	端 子
602	端 子
611	P 型 半 導 體 層
612	活 性 層
613	N 型 半 導 體 層
614	不 重 疊 部 分
710	直 流 電 源 裝 置
730	變 頻 器
750	控 制 裝 置
770	馬 達
101A	有 機 基 板
102A	有 機 基 板
1A	主 機 板
1B	鑲 嵌 板

2B	貫通電極
31A	金屬層
31B	金屬層
32A	金屬層
35B	絕緣層
3A	柱狀散熱件
3B	柱狀散熱件
6A	邏輯元件
6B	發光元件
6C	記憶體元件
6G	發光元件
6R	發光元件
73U	U相電樞
73V	V相電樞
73W	W相電樞
A1	搭載電子部件的區域
A2	搭載電子部件的區域
D1	二極體
D2	二極體
D3	二極體
D4	二極體
D5	二極體
D6	二極體
F1	機械力
LN1	電源線

LN2	接 地 線
P1	擠 壓 板
Q	像 素
Q1	開 關 元 件
Q2	開 關 元 件
Q3	開 關 元 件
Q4	開 關 元 件
Q5	開 關 元 件
Q6	開 關 元 件
QB	發 光 裝 置
QG	發 光 裝 置
QR	發 光 裝 置
S1	信 號
S2	信 號
WL1	線
$\Delta H1$	厚 度

發明專利說明書

PD1118380(5)

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：100148763

※申請日：100.12.27

※IPC 分類：H01L 23/538 (2006.01)

一、發明名稱：(中文/英文)

電子機器用基板及電子機器

SUBSTRATE FOR ELECTRONIC MACHINE AND ELECTRONIC
MACHINE

二、中文發明摘要：

本發明提供一種具有電阻低之貫通電極構造或散熱特性優異之熱傳導路徑的電子機器用基板及使用該基板之電子機器。前述基板具有複數個貫通電極及柱狀散熱件中之至少一者。前述貫通電極具有含有nm尺寸之碳奈米管的奈米複合構造，並由設置於前述基板之孔作為鑄模的澆鑄成型體形成。前述柱狀散熱件係由設置於前述基板之孔作為鑄模的澆鑄成型體形成，較佳為具有含有奈米複合結晶構造之金屬/合金成分或nm尺寸之碳原子構造體的奈米複合構造。

三、英文發明摘要：

A substrate includes a plurality of through electrodes. The through electrode has a nanocomposite structure including a nm-sized carbon nanotube and is a casting formed by using a via formed in the substrate as a mold.

七、申請專利範圍：

- 1.一種具有複數個貫通電極之基板，前述貫通電極係具有含有nm尺寸之碳奈米管的奈米複合構造，並由設置於前述基板之孔作為鑄模的澆鑄成型體形成。
- 2.如申請專利範圍第1項之基板，其中，前述貫通電極係以包含奈米複合結晶構造之金屬/合金成分的奈米複合構造形成。
- 3.如申請專利範圍第1項之基板，其中，包含無機基板、有機基板或半導體基板中之至少一種。
- 4.如申請專利範圍第3項之基板，其中，
 前述無機基板及前述有機基板具有導電性，
 前述貫通電極係利用電性絕緣膜或電性絕緣層而對前述導電性之無機基板、前述導電性之有機基板及前述半導體基板電性絕緣。
- 5.一種具有複數個柱狀散熱件之基板，前述柱狀散熱件由設置於前述基板之孔作為鑄模的澆鑄成型體形成。
- 6.如申請專利範圍第5項之基板，其中，前述柱狀散熱件包含奈米複合結晶構造的金屬/合金成分。
- 7.如申請專利範圍第5項之基板，其中，前述柱狀散熱件具有含有nm尺寸之碳原子構造體的奈米複合構造。
- 8.如申請專利範圍第7項之基板，其中，前述碳原子構造體含有從鑽石、富勒烯或碳奈米管中選擇之至少一種。
- 9.如申請專利範圍第4項之基板，其中，包含無機基板、有機基板或半導體基板中之至少一種。

10.如申請專利範圍第9項之基板，其中，

前述無機基板及前述有機基板具有導電性，

前述柱狀散熱件係利用電性絕緣膜或電性絕緣層而對前述導電性之無機基板、前述導電性之有機基板及前述半導體基板電性絕緣。

11.一種具有複數個柱狀散熱件之基板，前述柱狀散熱件係採用含有nm尺寸之碳原子構造體的奈米複合構造。

12.如申請專利範圍第11項之基板，其中，包含無機基板、有機基板或半導體基板中之至少一種。

13.如申請專利範圍第12項之基板，其中，

前述無機基板及前述有機基板具有導電性，

前述柱狀散熱件係利用電性絕緣膜或電性絕緣層而對前述導電性之無機基板、前述導電性之有機基板及前述半導體基板電性絕緣。

14.一種具有複數個貫通電極與複數個柱狀散熱件之基板，

前述貫通電極具有含有nm尺寸之碳奈米管的奈米複合構造，並由設置於前述基板之孔作為鑄模的澆鑄成型體形成，

前述柱狀散熱件係由設置於前述基板之孔作為鑄模的澆鑄成型體形成。

15.如申請專利範圍第14項之基板，其中，前述貫通電極及前述柱狀散熱件具有包含奈米複合結晶構造的金屬/合金成分的奈米複合構造。

16.如申請專利範圍第15項之基板，其中，前述柱狀散熱件含有nm尺寸之碳原子構造體。

- 17.如申請專利範圍第14項之基板，其中，前述柱狀散熱件係以含有奈米複合結晶構造之金屬/合金成分與碳原子構造體的奈米複合構造形成。
- 18.如申請專利範圍第14項之基板，其中，包含無機基板、有機基板或半導體基板中之至少一種。
- 19.如申請專利範圍第18項之基板，其中，
前述無機基板及前述有機基板具有導電性，
前述貫通電極或前述柱狀散熱件係利用電性絕緣膜或電性絕緣層而對前述導電性之無機基板、前述導電性之有機基板及前述半導體基板電性絕緣。
- 20.一種具有複數個貫通電極與複數個柱狀散熱件之基板，
前述貫通電極係由設置於前述基板之孔作為鑄模的澆鑄成型體形成、
前述柱狀散熱件係由設置於前述基板之孔作為鑄模的澆鑄成型體形成。
- 21.如申請專利範圍第20項之基板，其中，前述柱狀散熱件具有包含奈米複合結晶構造的金屬/合金成分之奈米複合構造。
- 22.如申請專利範圍第20項之基板，其中，前述柱狀散熱件具有含有nm尺寸之碳原子構造體的奈米複合構造。
- 23.如申請專利範圍第20項之基板，其中，包含無機基板、有機基板或半導體基板中之至少一種。
- 24.如申請專利範圍第23項之基板，其中，
前述無機基板及前述有機基板具有導電性，

前述貫通電極或前述柱狀散熱件係利用電性絕緣膜或電性絕緣層而對前述導電性之無機基板、前述導電性之有機基板及前述半導體基板電性絕緣。

25.一種具有複數個貫通電極與複數個柱狀散熱件之基板，

前述貫通電極係由設置於前述基板之孔作為鑄模的澆鑄成型體形成，

前述柱狀散熱件具有含有nm尺寸之碳原子構造體的奈米複合構造。

26.如申請專利範圍第25項之基板，其中，包含無機基板、有機基板或半導體基板中之至少一種。

27.如申請專利範圍第26項之基板，其中，

前述無機基板及前述有機基板具有導電性，

前述貫通電極或前述柱狀散熱件係利用電性絕緣膜或電性絕緣層而對前述導電性之無機基板、前述導電性之有機基板及前述半導體基板電性絕緣。

28.一種包含基板與電子部件的電子機器，

前述基板係如申請專利範圍第1項之基板，

前述電子部件安裝於前述基板。

29.一種包含基板與伴隨發熱之電子部件的電子機器，

前述基板係如申請專利範圍第5項之基板，

前述電子部件安裝於前述基板。

30.一種包含基板與伴隨發熱之電子部件的電子機器，

前述基板係如申請專利範圍第11項之基板，

前述電子部件安裝於前述基板。

31.一種包含基板與電子部件之電子機器，

前述基板係如申請專利範圍第14項之基板，

前述電子部件安裝於前述基板。

32.一種包含基板與電子部件之電子機器，

前述基板係如申請專利範圍第20項之基板，

前述電子部件安裝於前述基板。

33.一種包含基板與電子部件之電子機器，

前述基板係如申請專利範圍第25項之基板，

前述電子部件安裝於前述基板。

八、圖式：

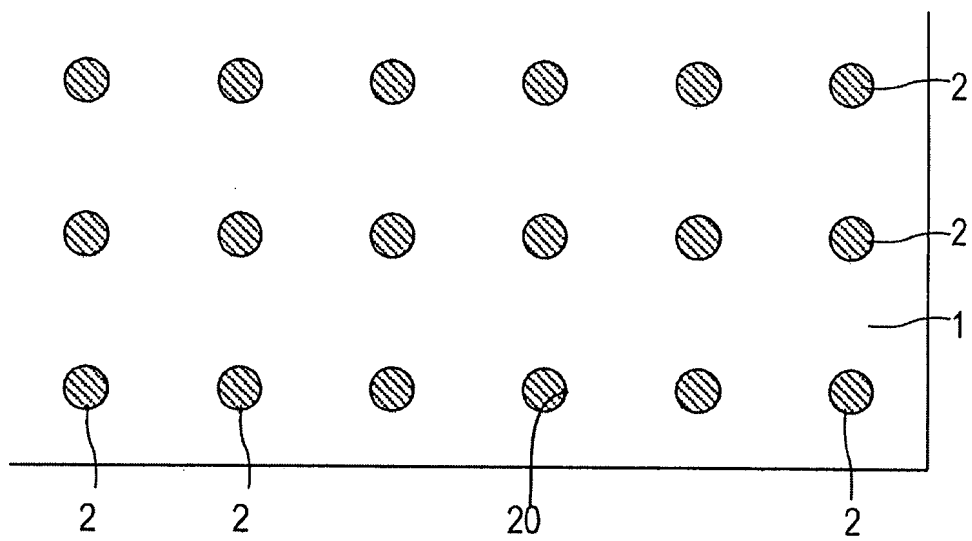


圖1

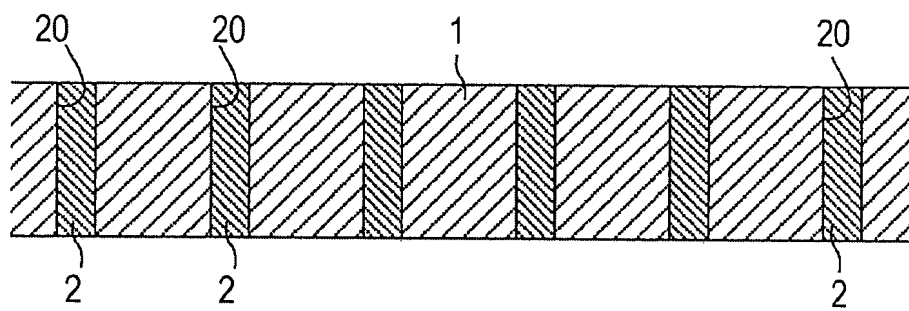


圖2

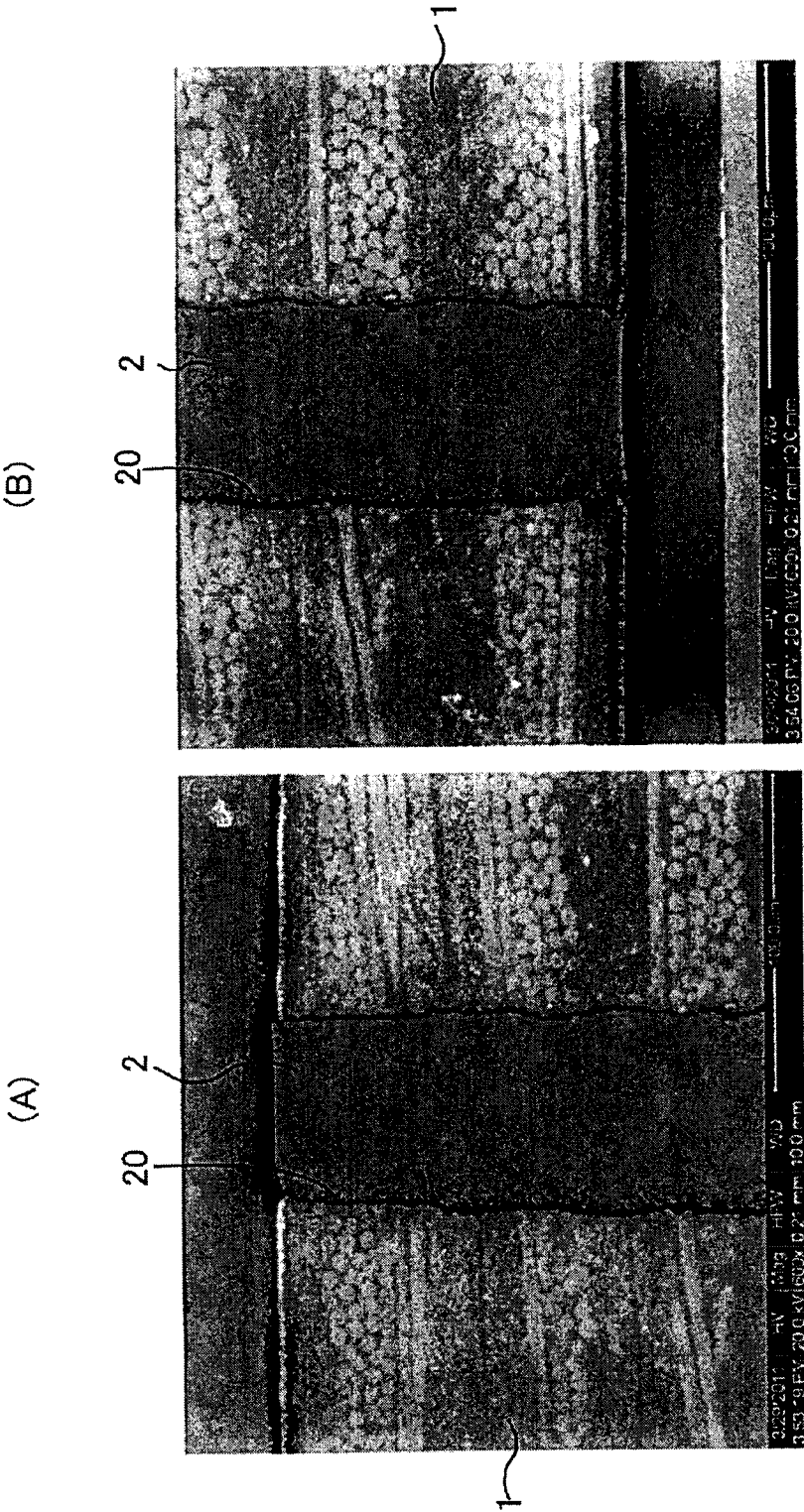


圖3

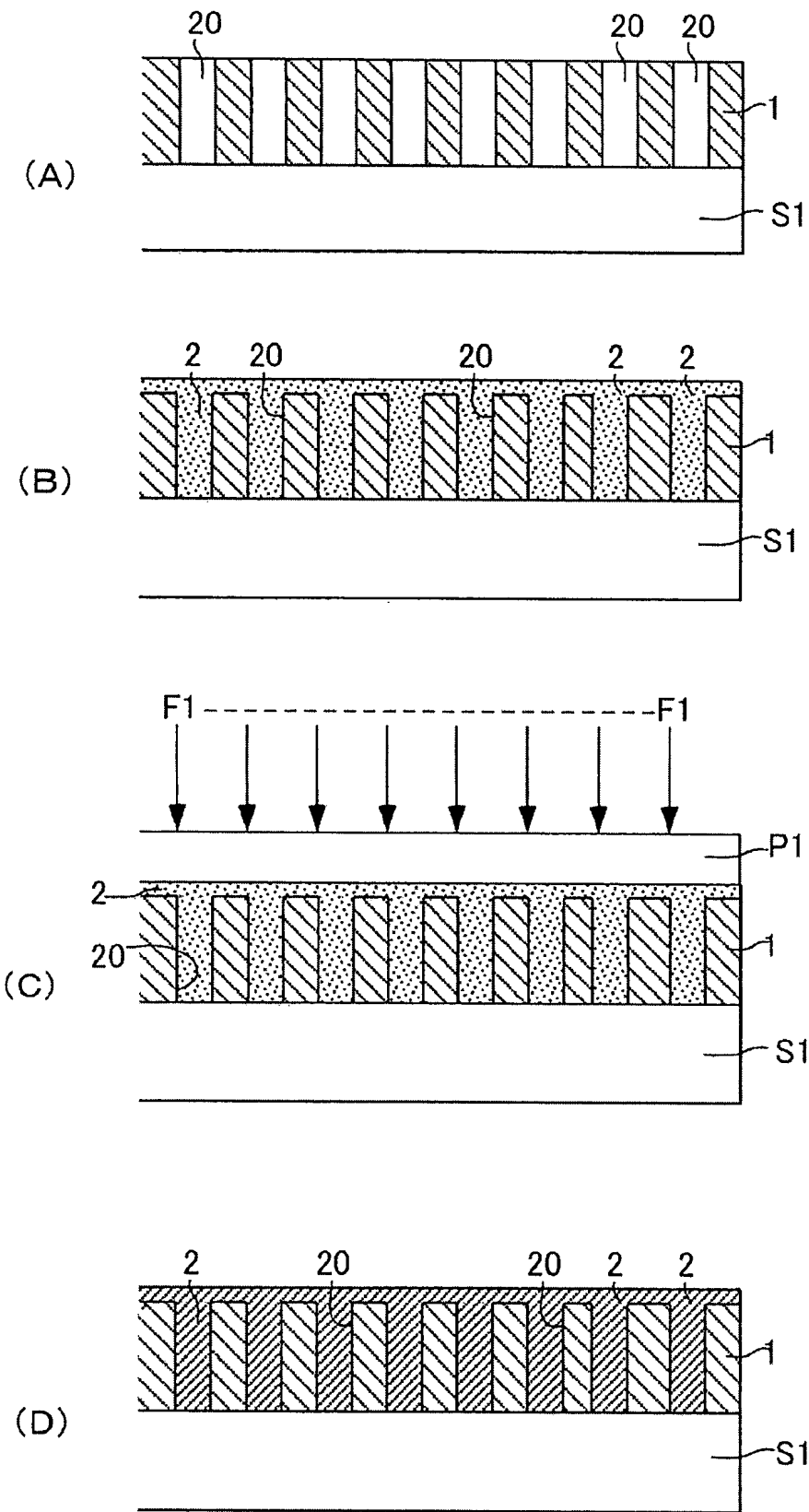


圖4

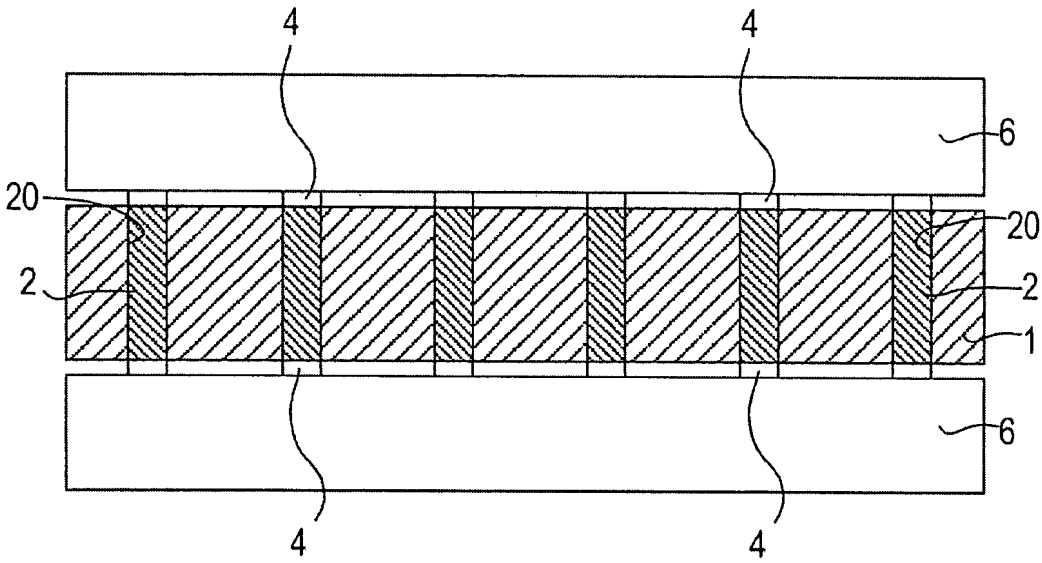


圖5

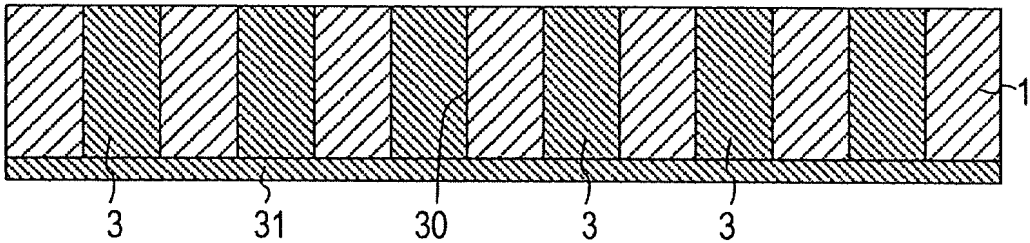


圖6

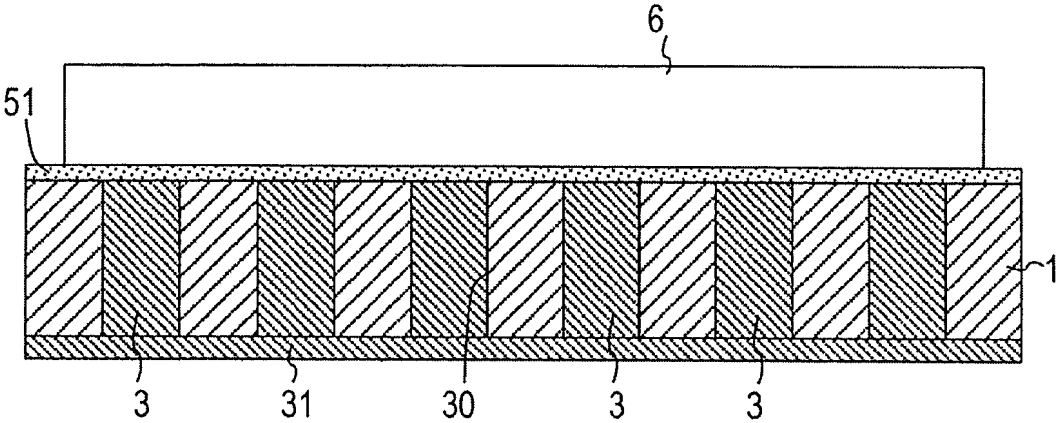


圖7

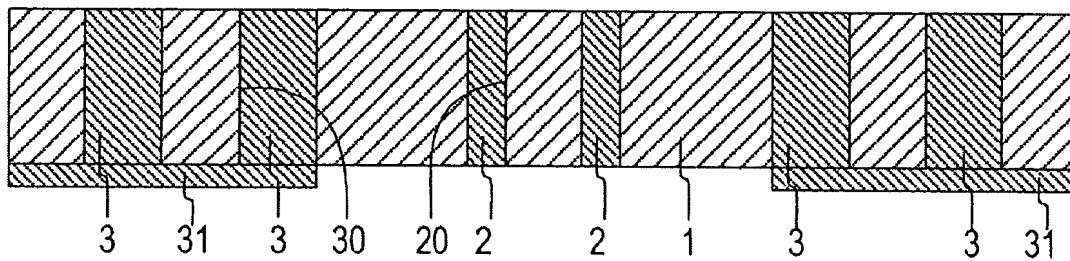


圖8

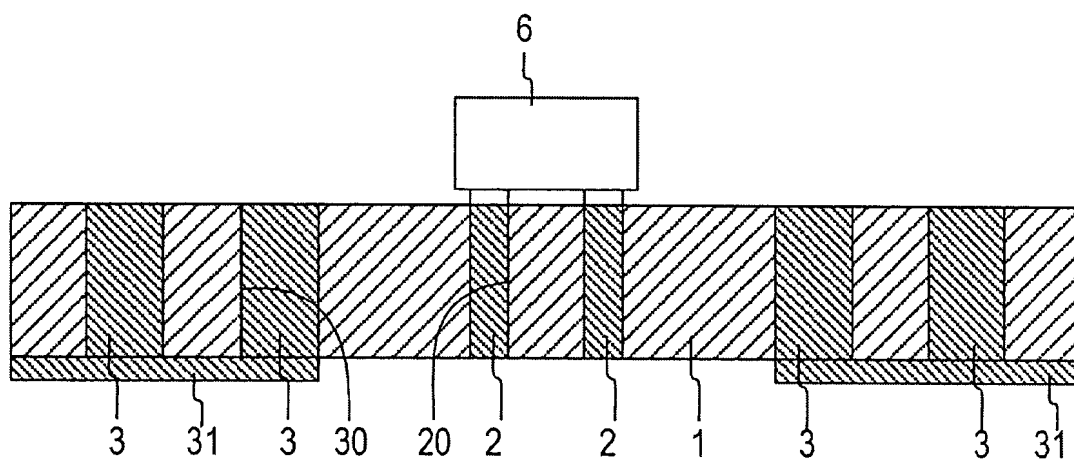


圖9

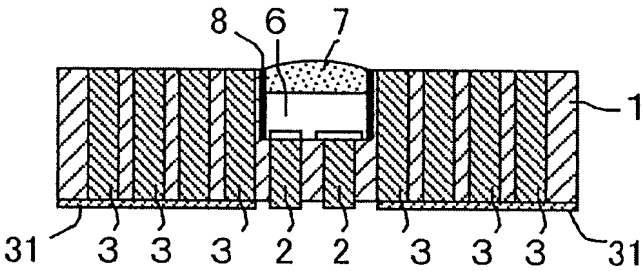


圖 10

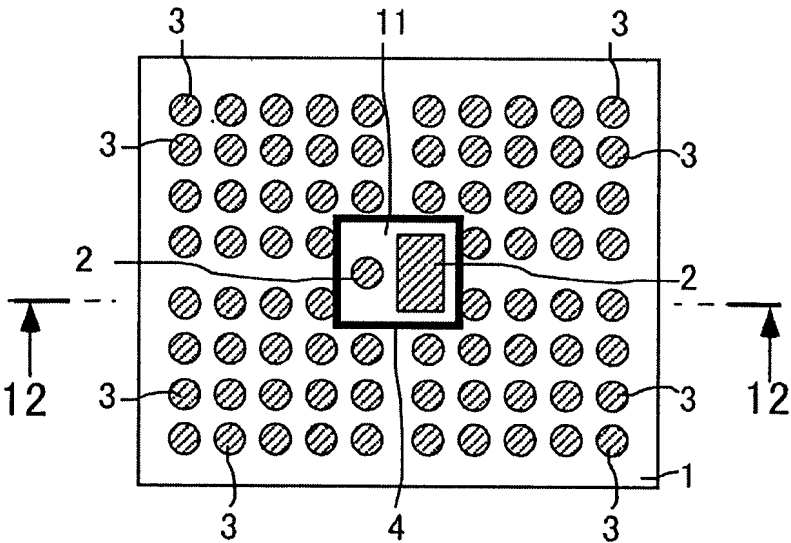


圖 11

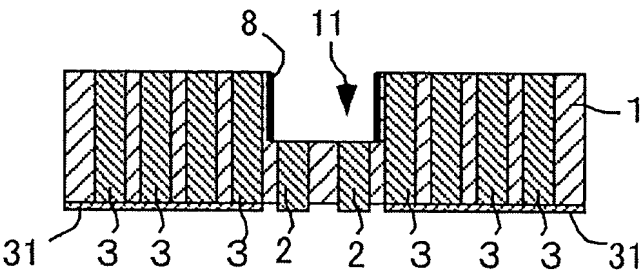


圖 12

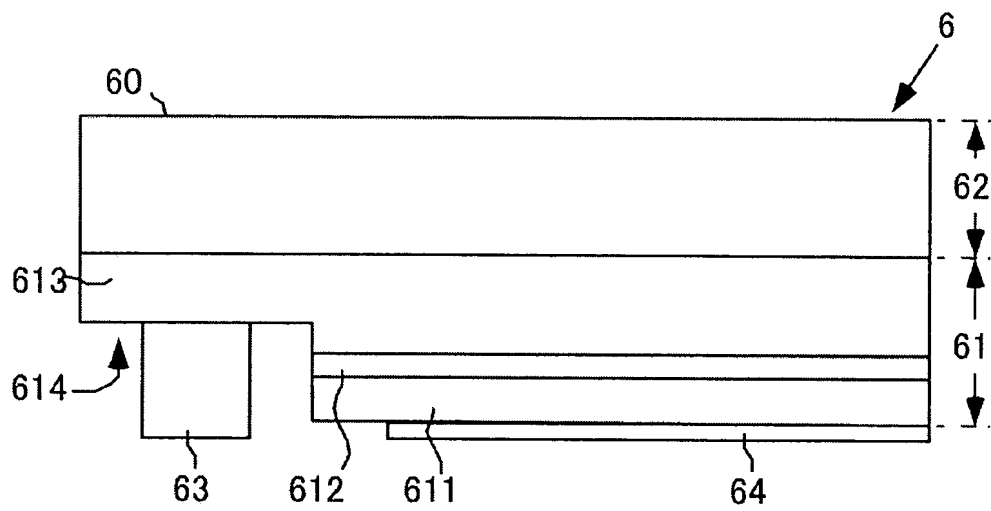


圖 13

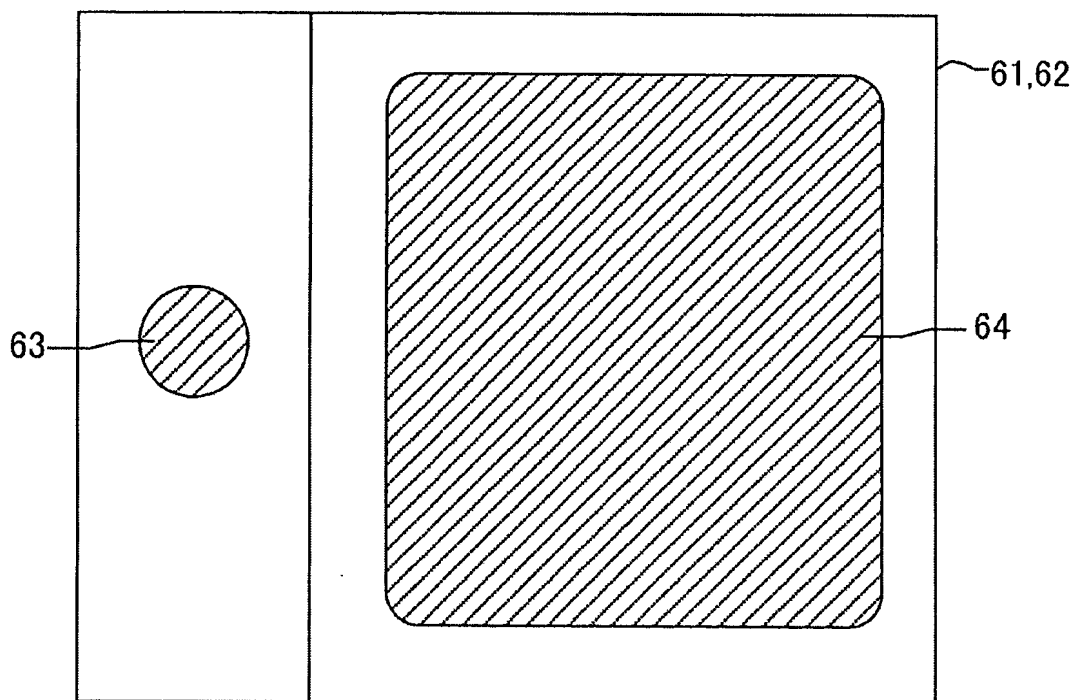


圖 14

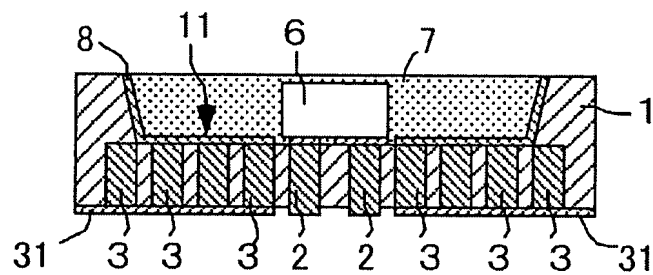


圖 15

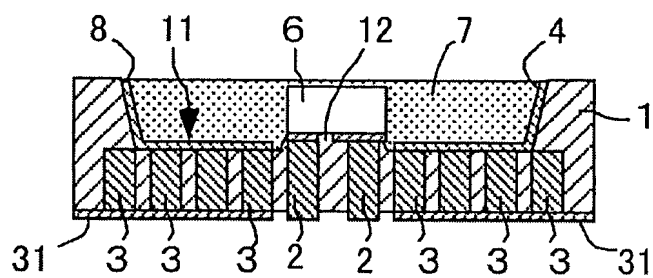


圖 16

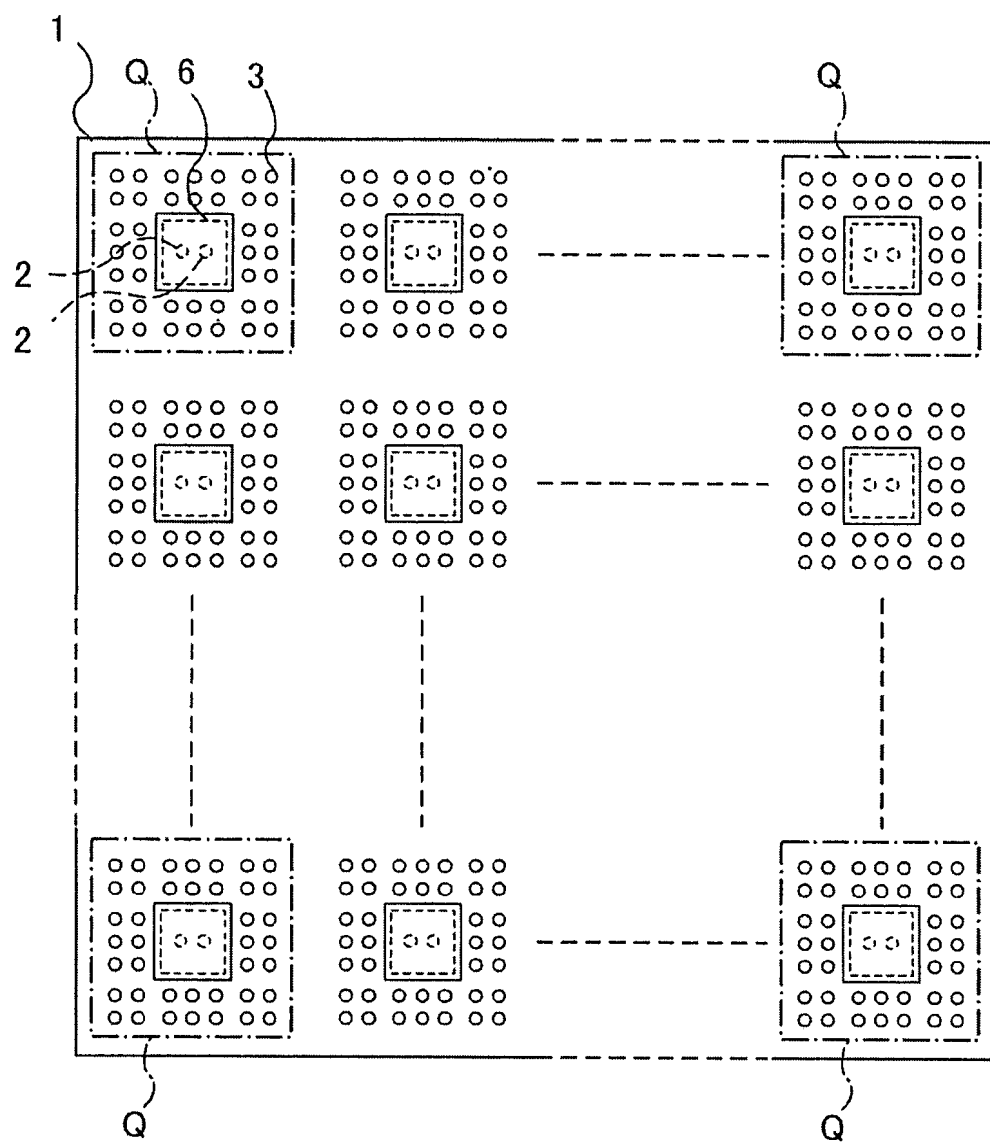


圖 17

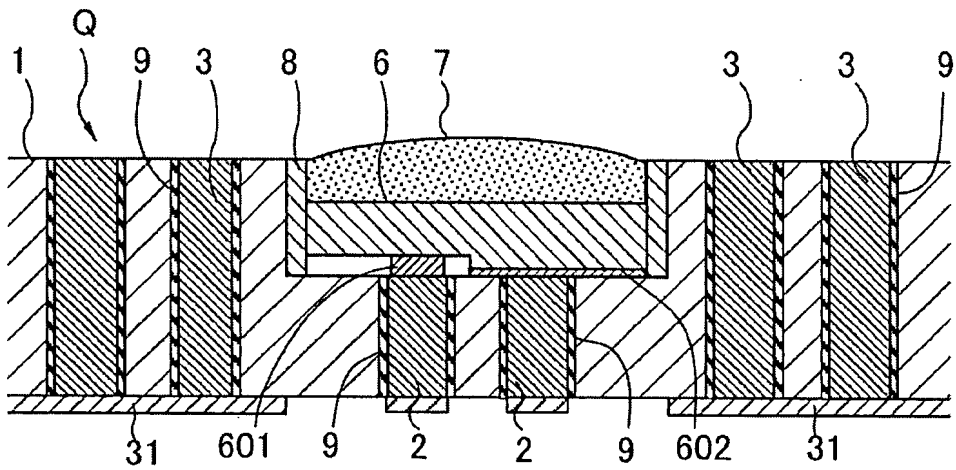


圖 18

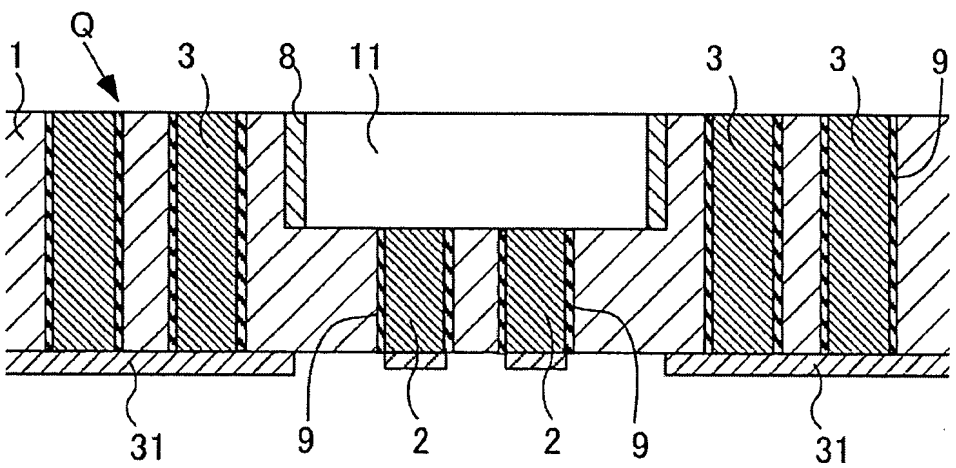
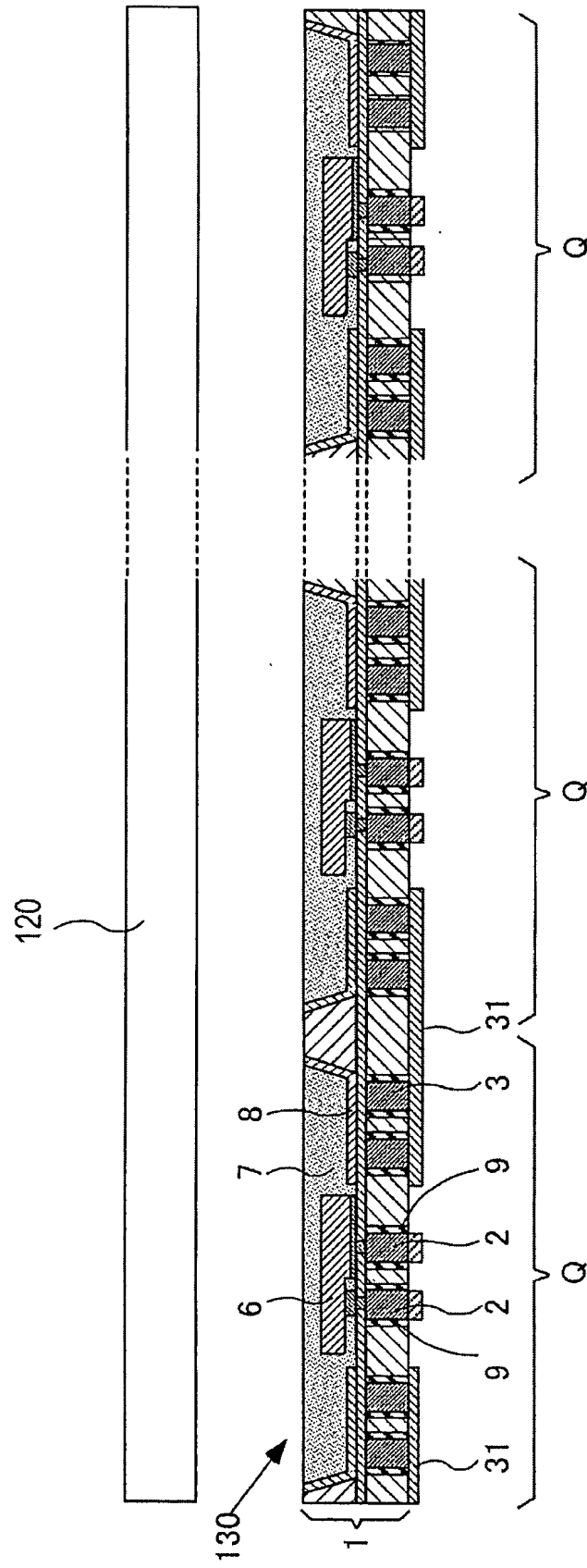


圖 19





22

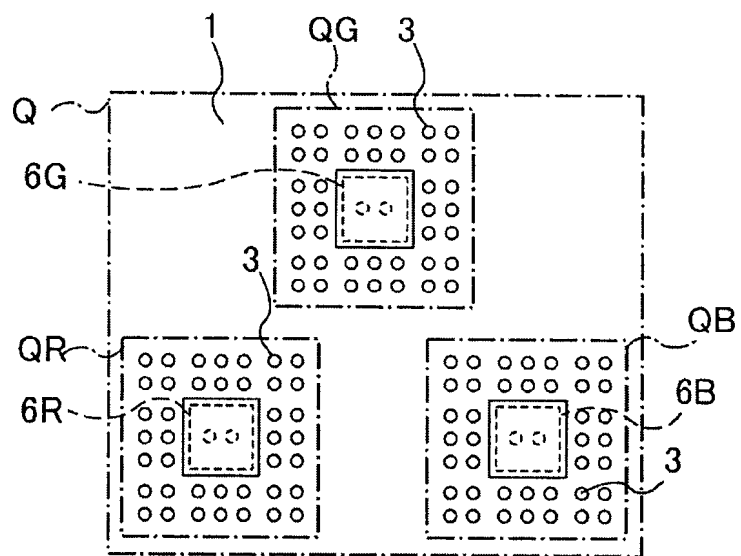


圖 23

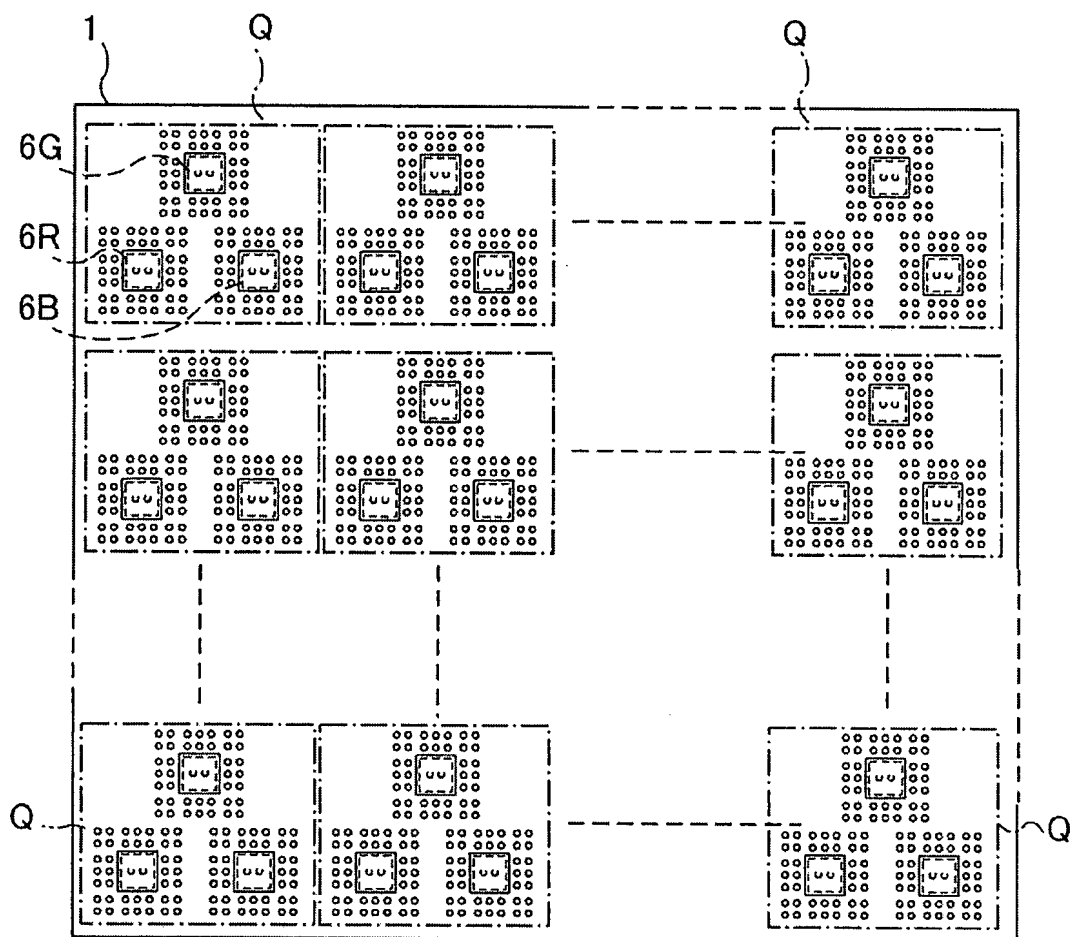
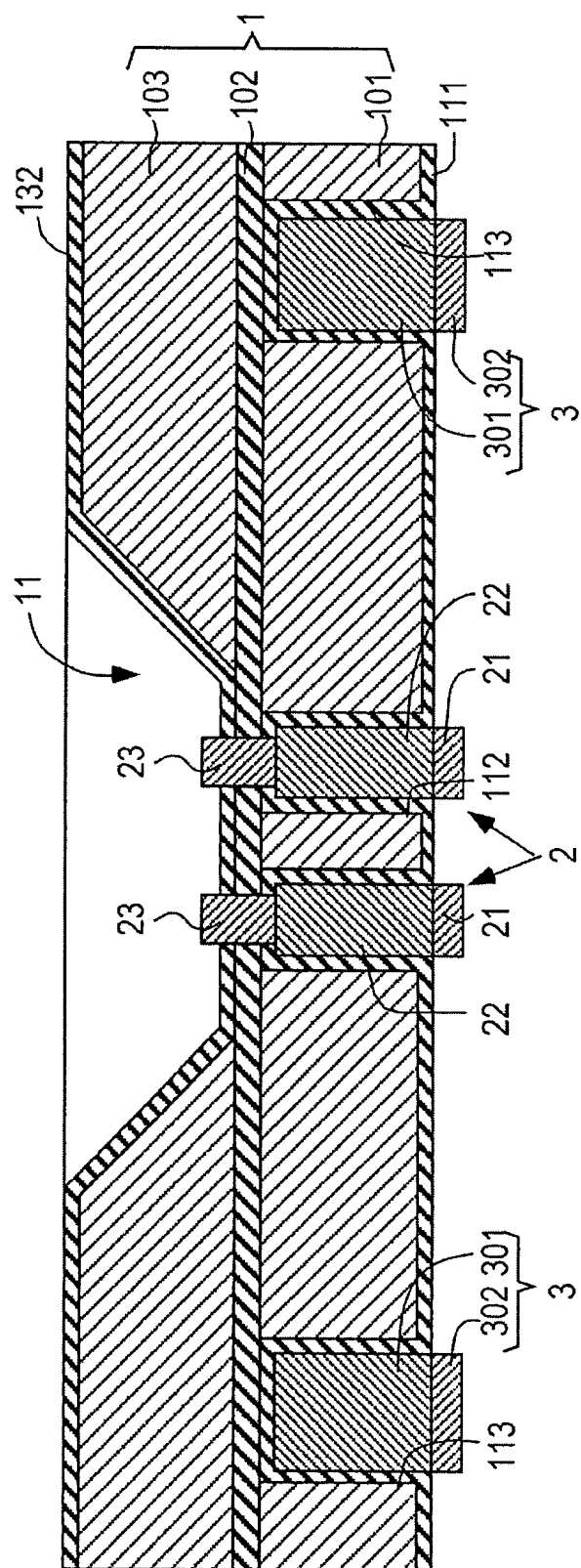


圖 24



25

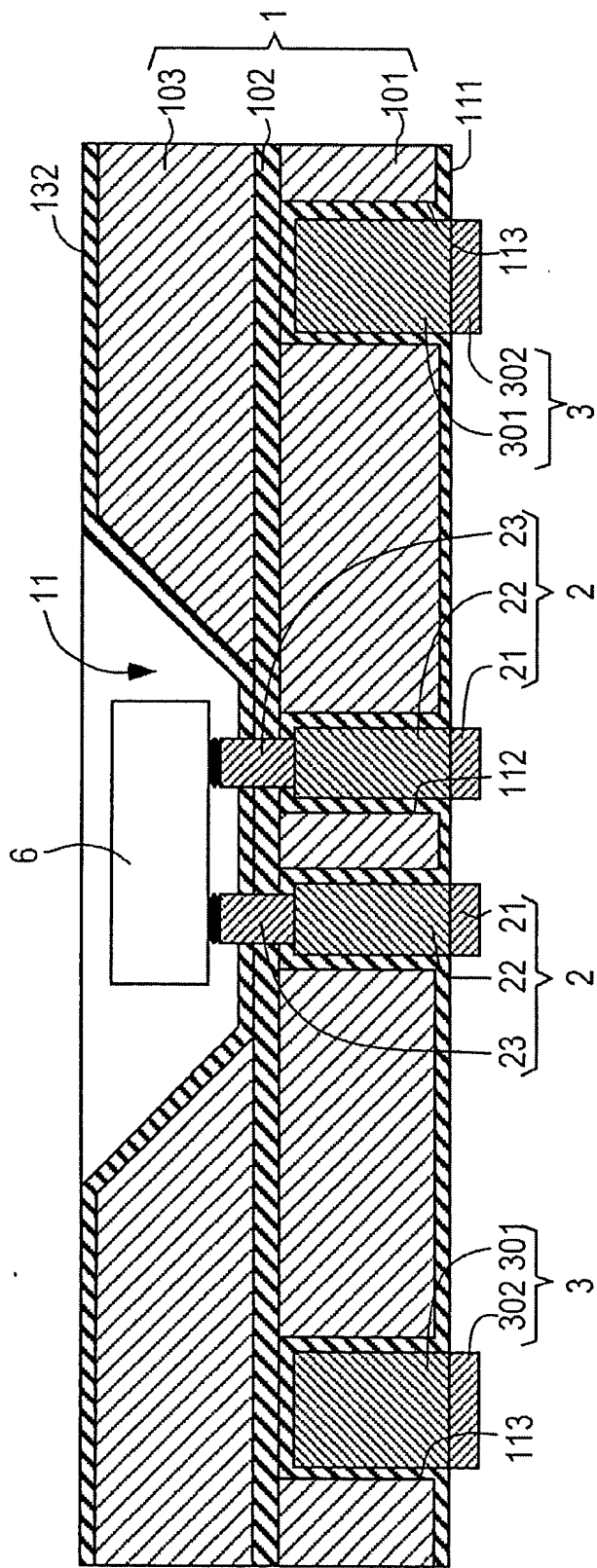


圖 26

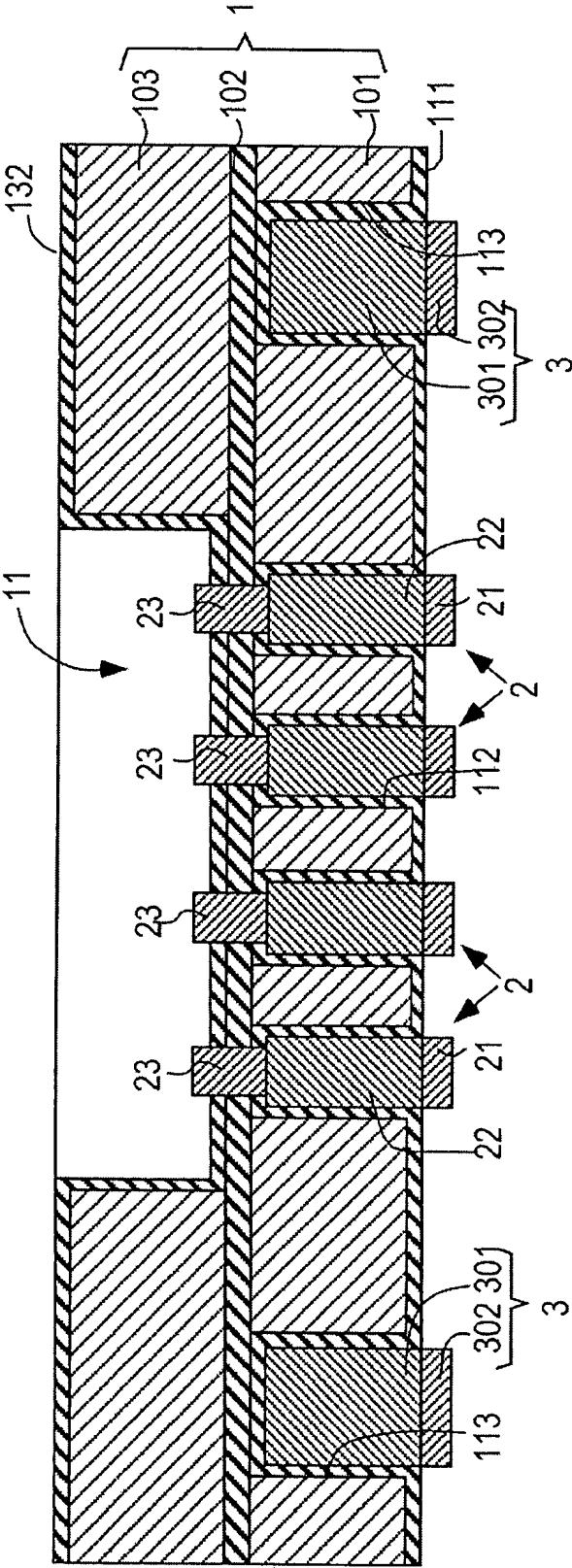


圖 27

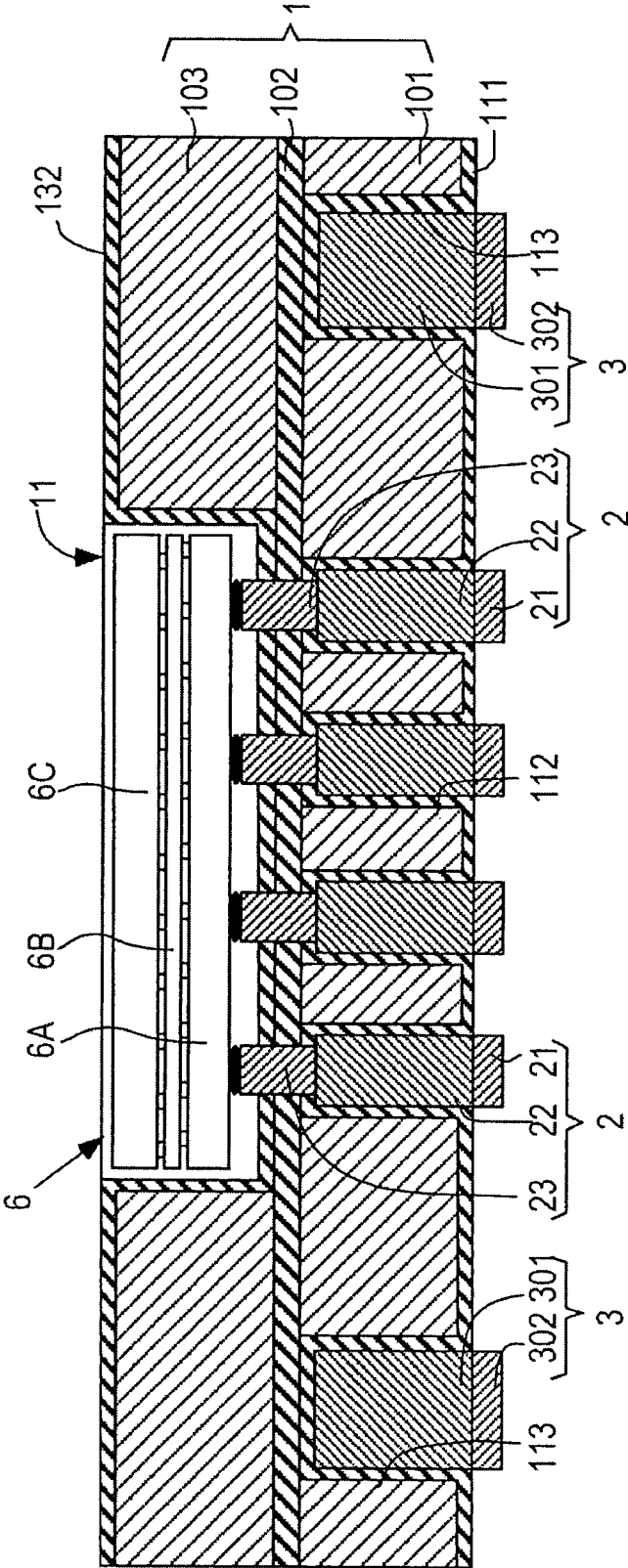


圖28

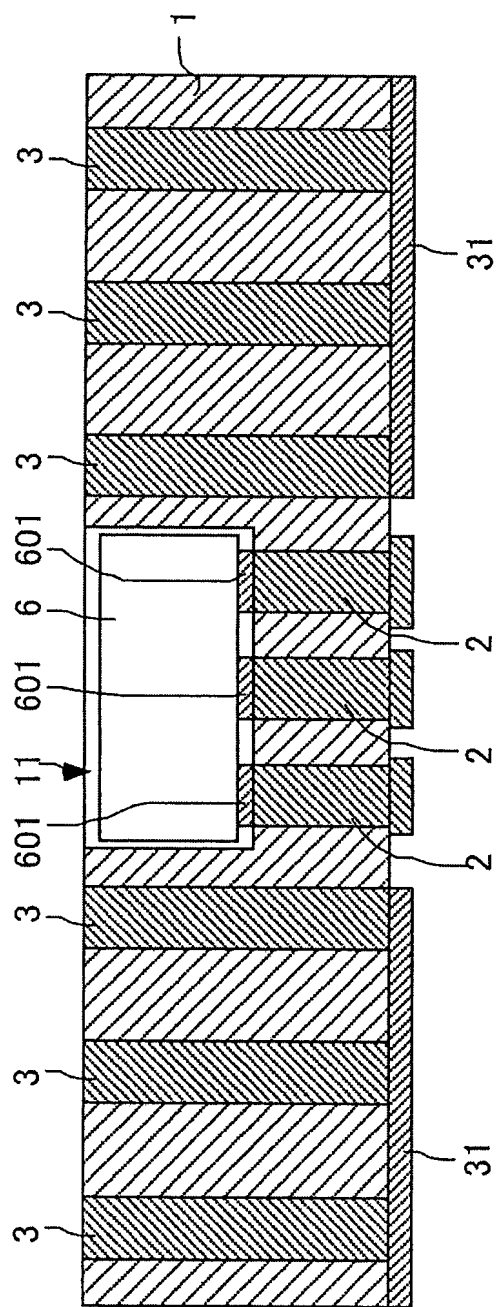


圖 29

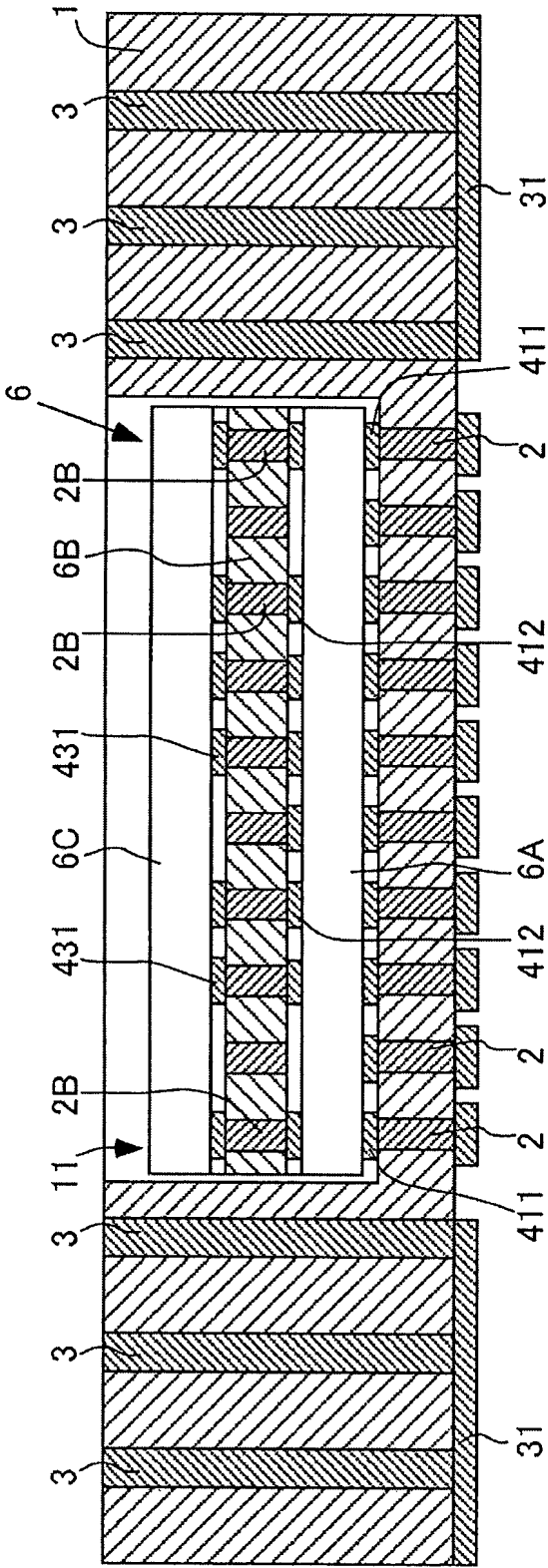


圖30

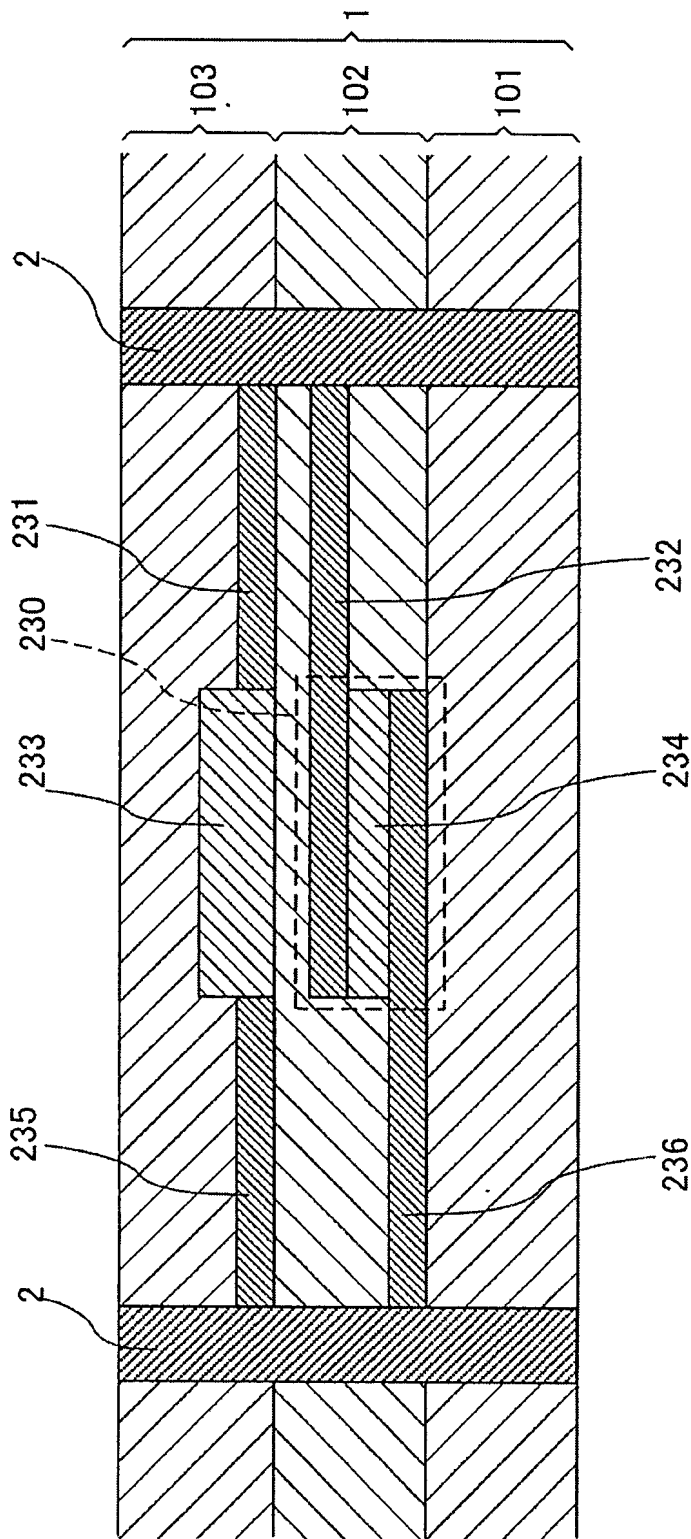


圖31

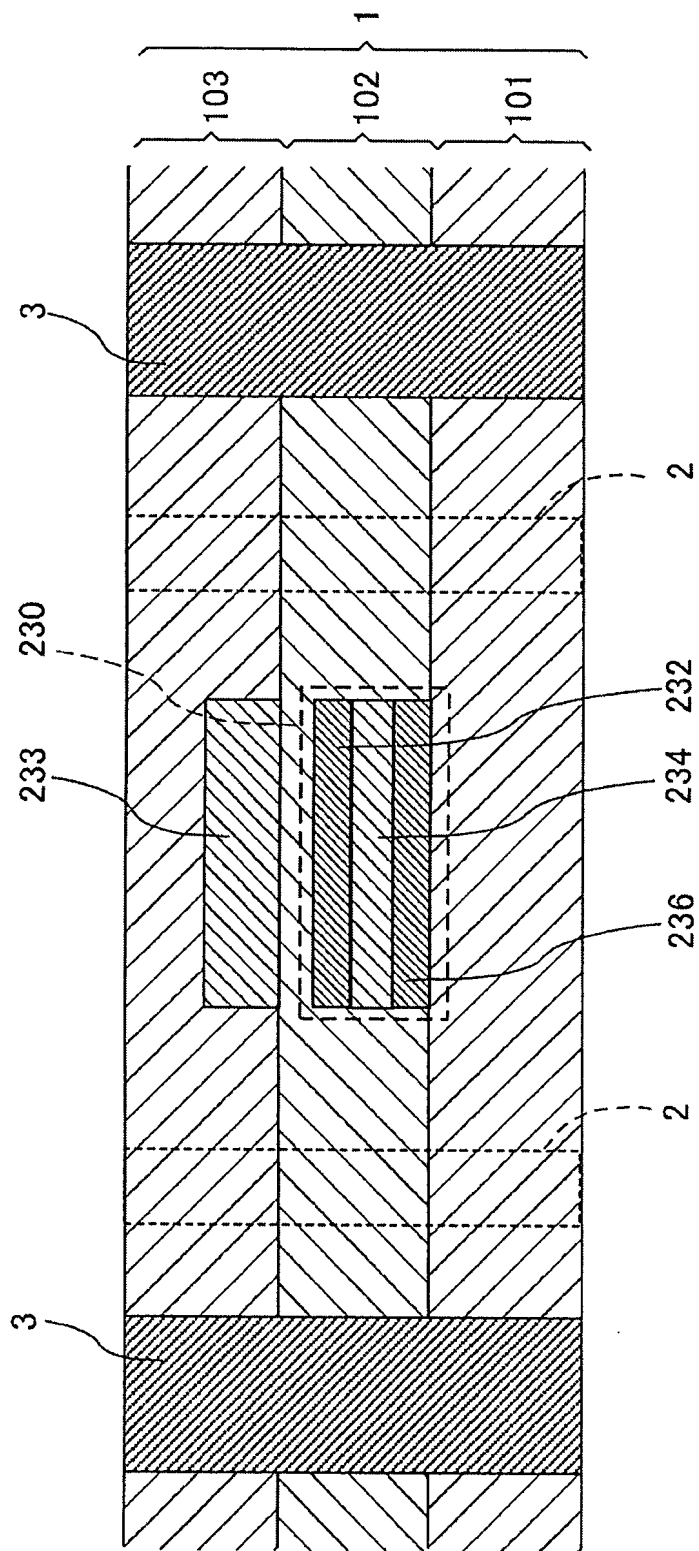


圖32

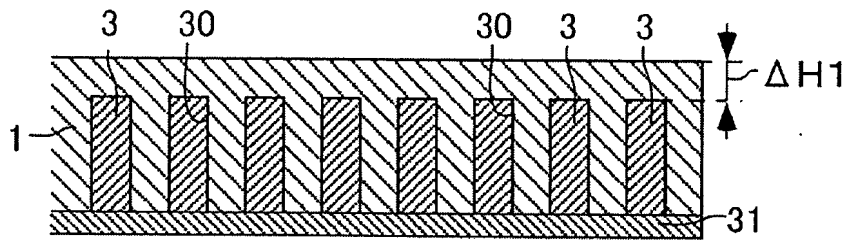


圖33

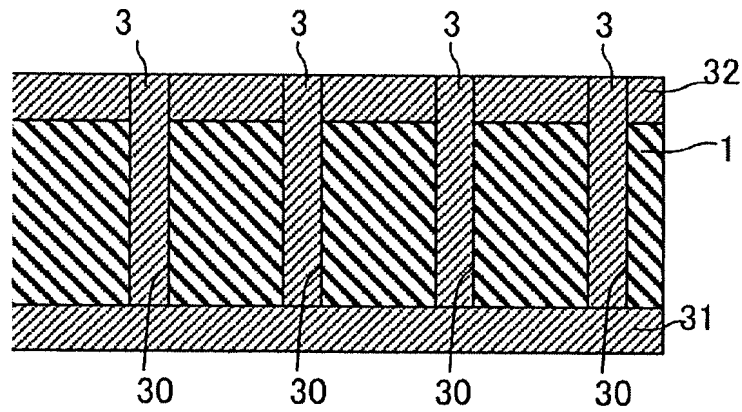


圖34

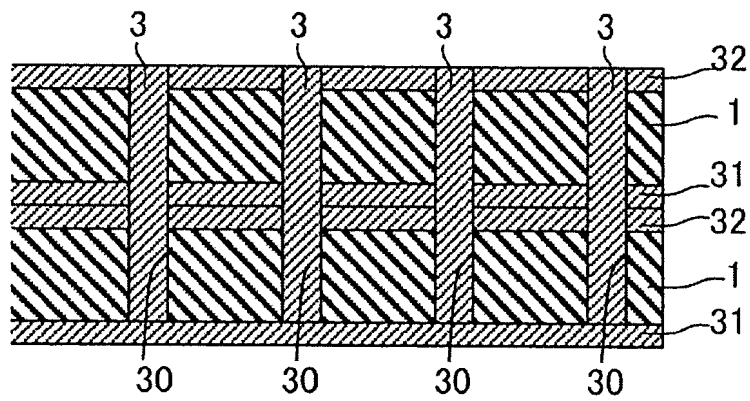


圖35

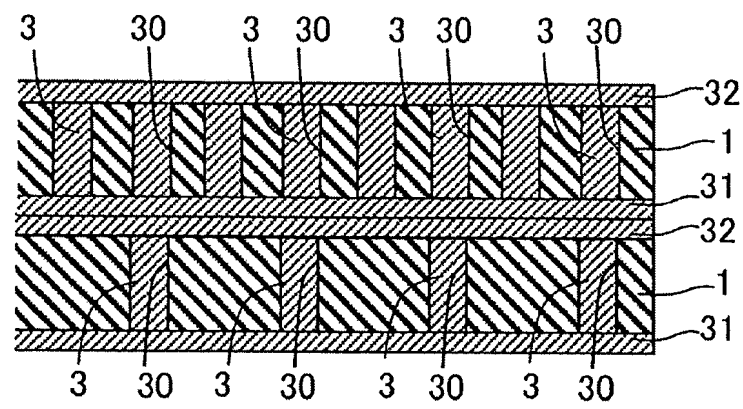


圖36

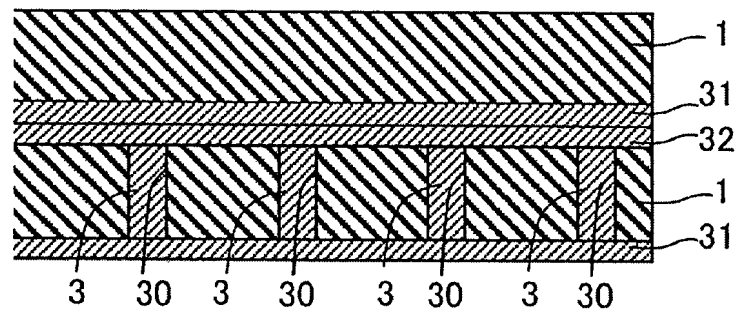


圖37

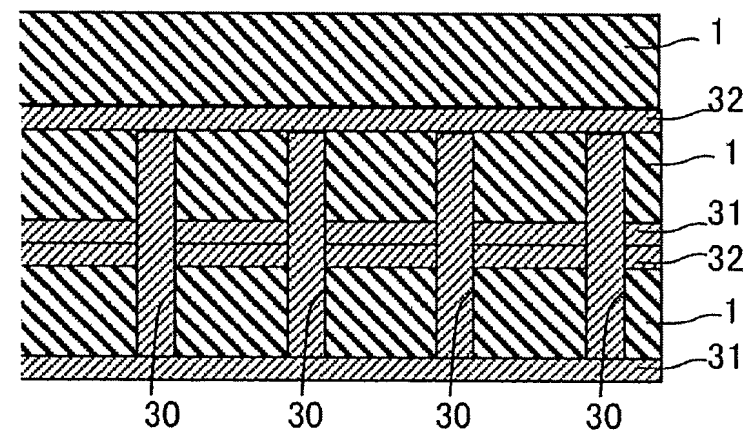


圖38

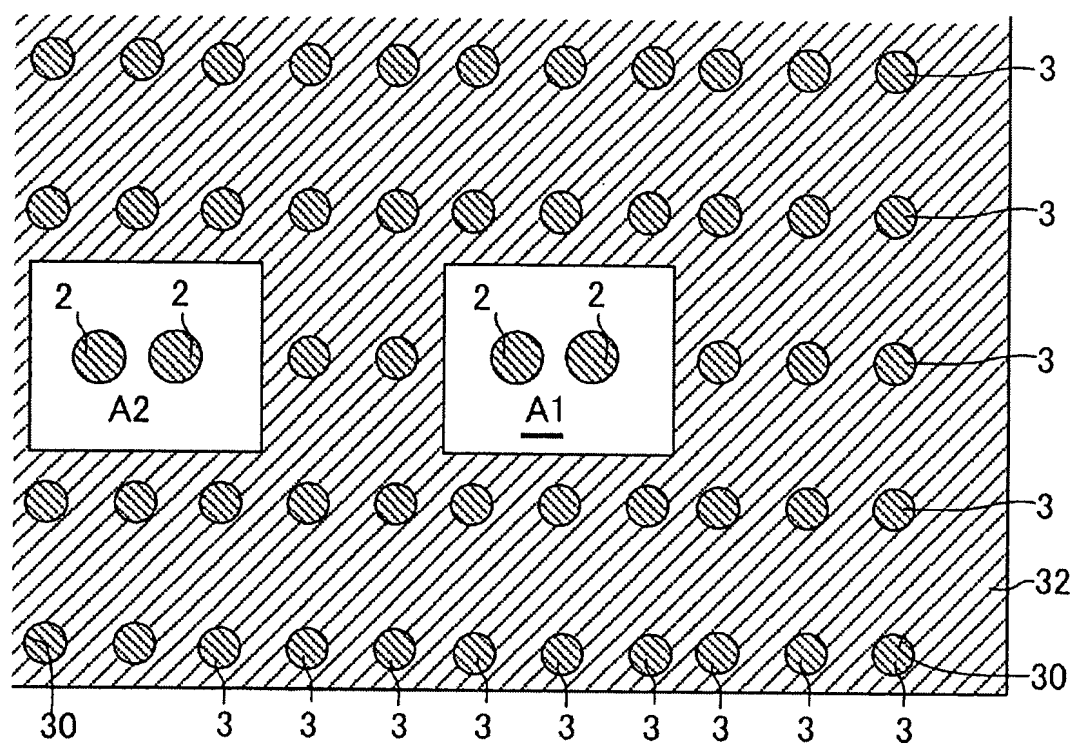


圖39

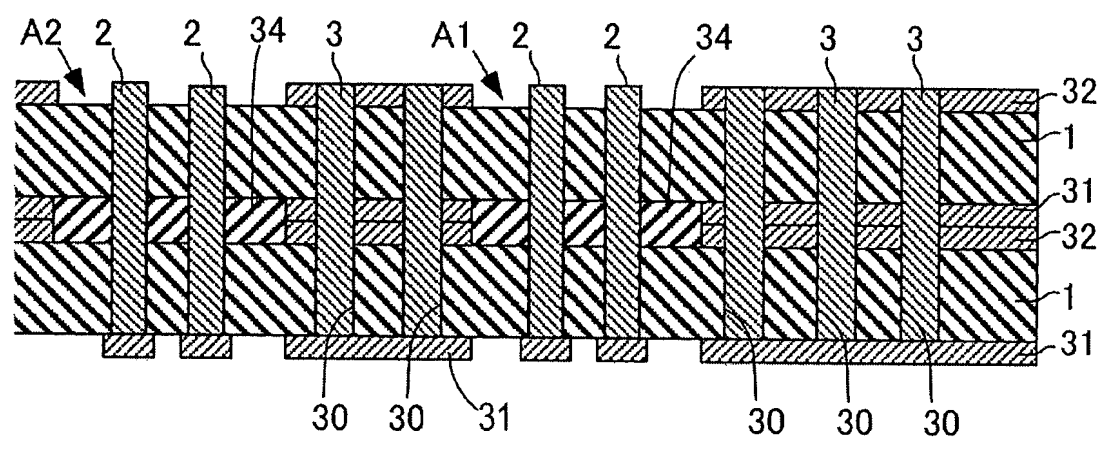


圖40

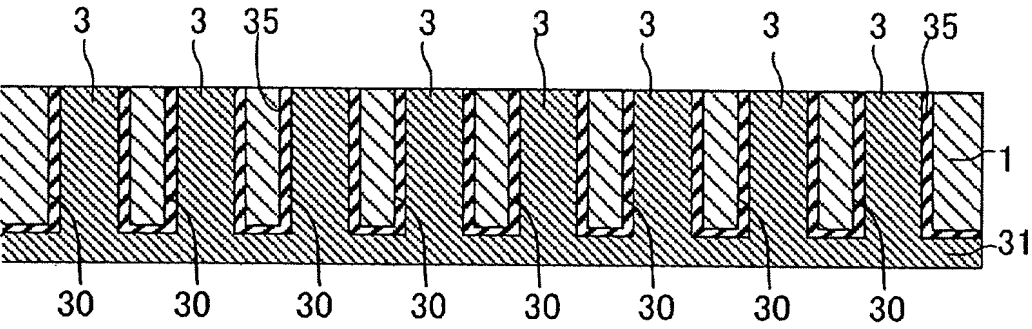


圖41

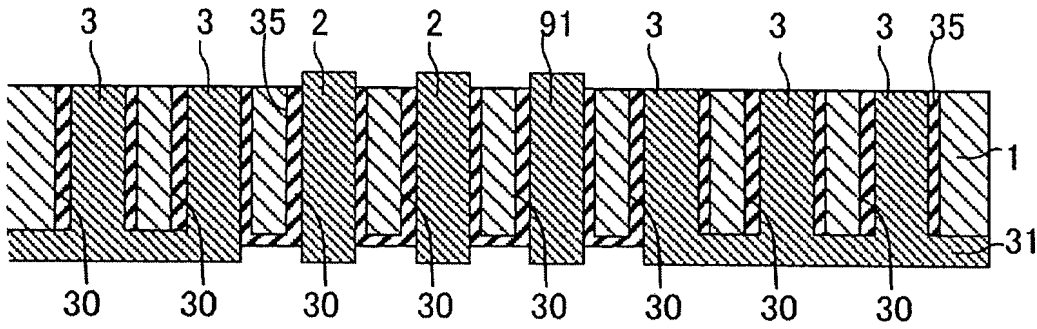


圖42

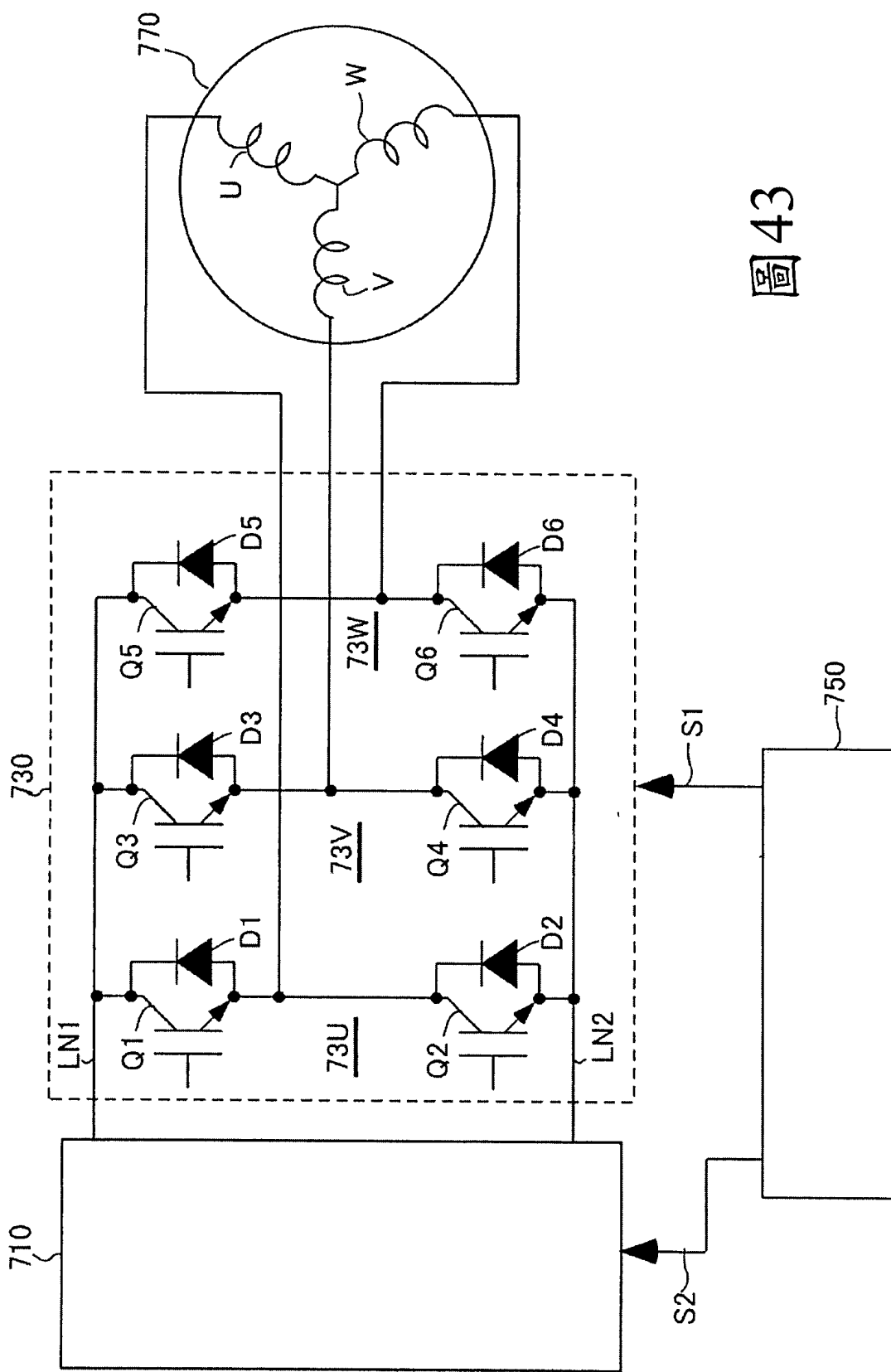


圖43

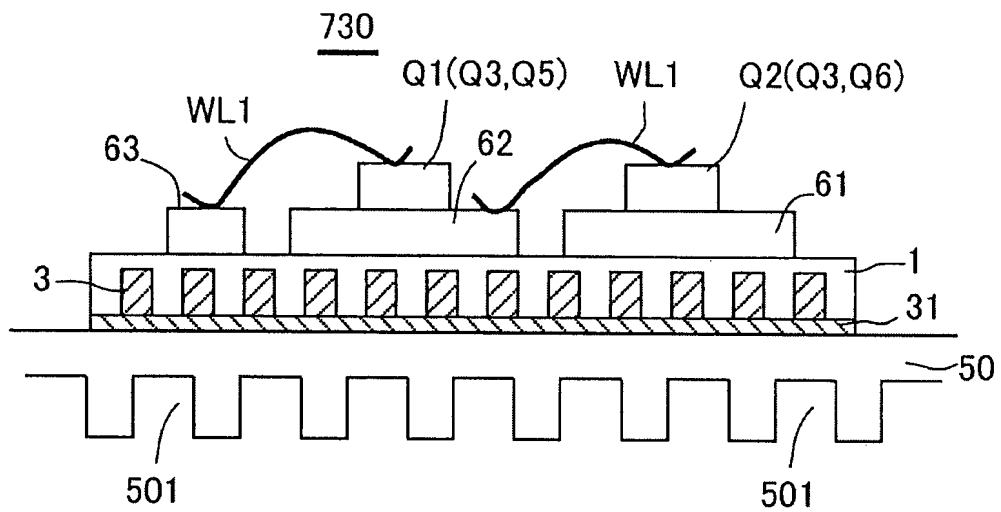


圖 44

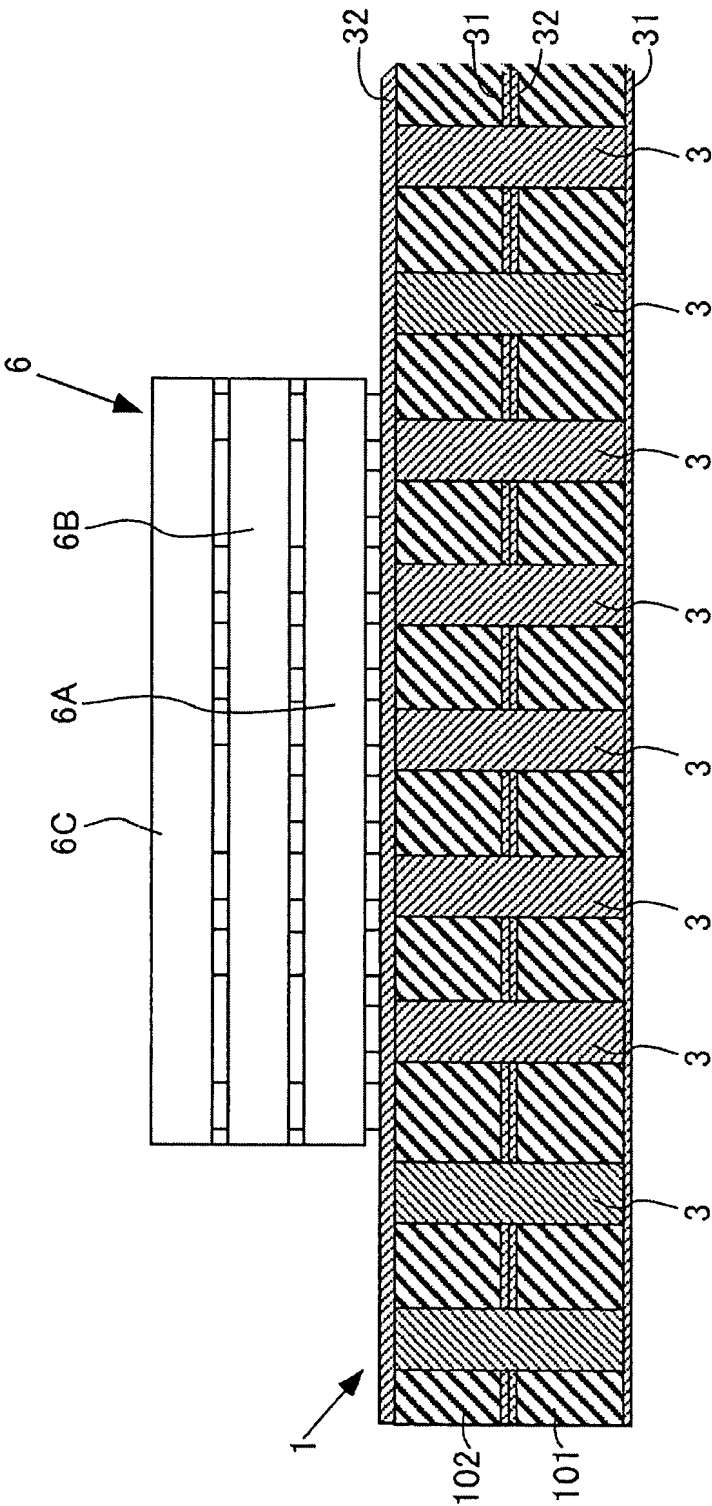
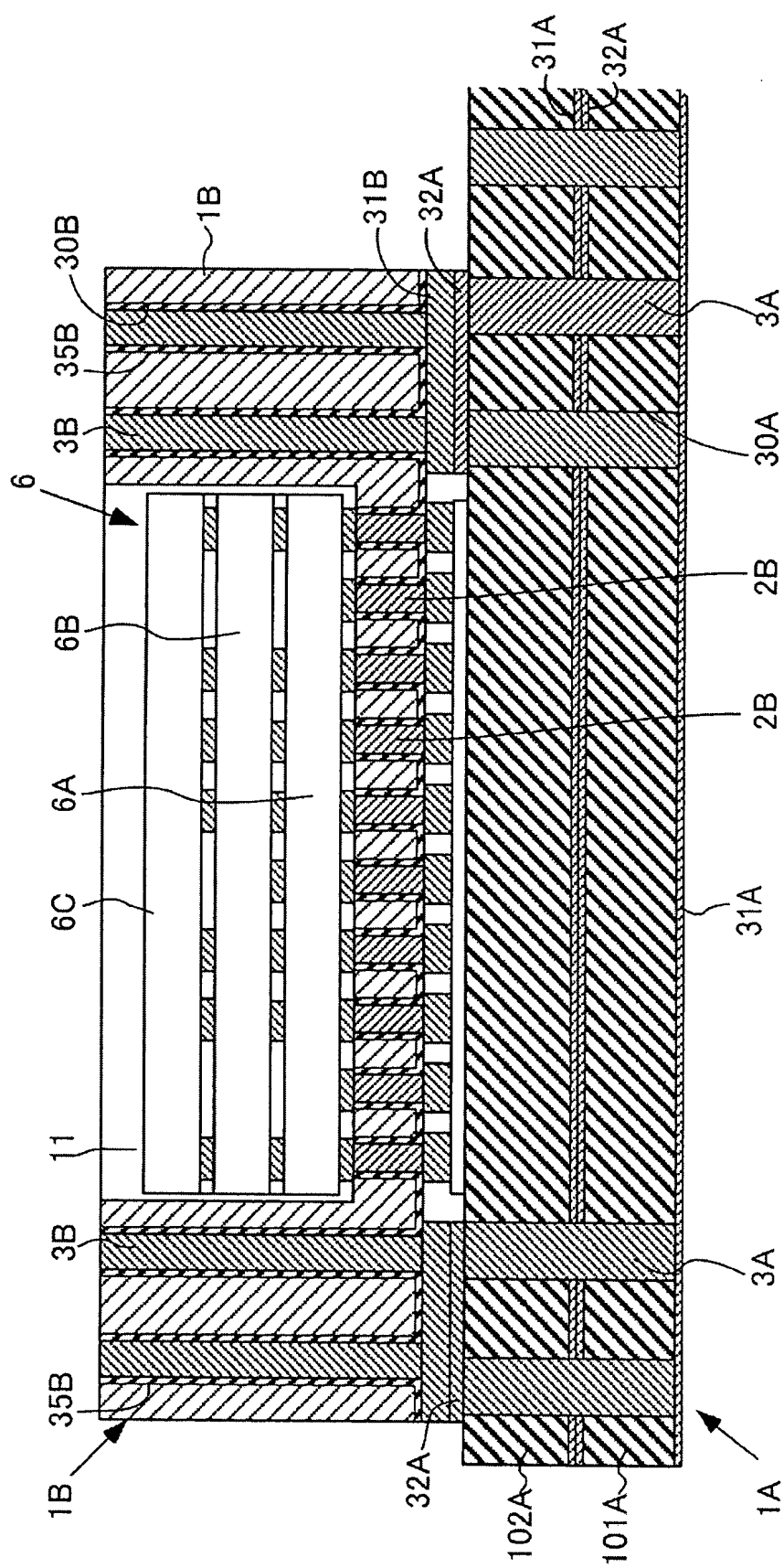


圖 45



46

四、指定代表圖：

(一) 本案指定代表圖為：圖 1。

(二) 本代表圖之元件符號簡單說明：

1 基板

2 貫通電極

20 孔

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。