

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局

(43) 国際公開日  
2024年1月11日(11.01.2024)



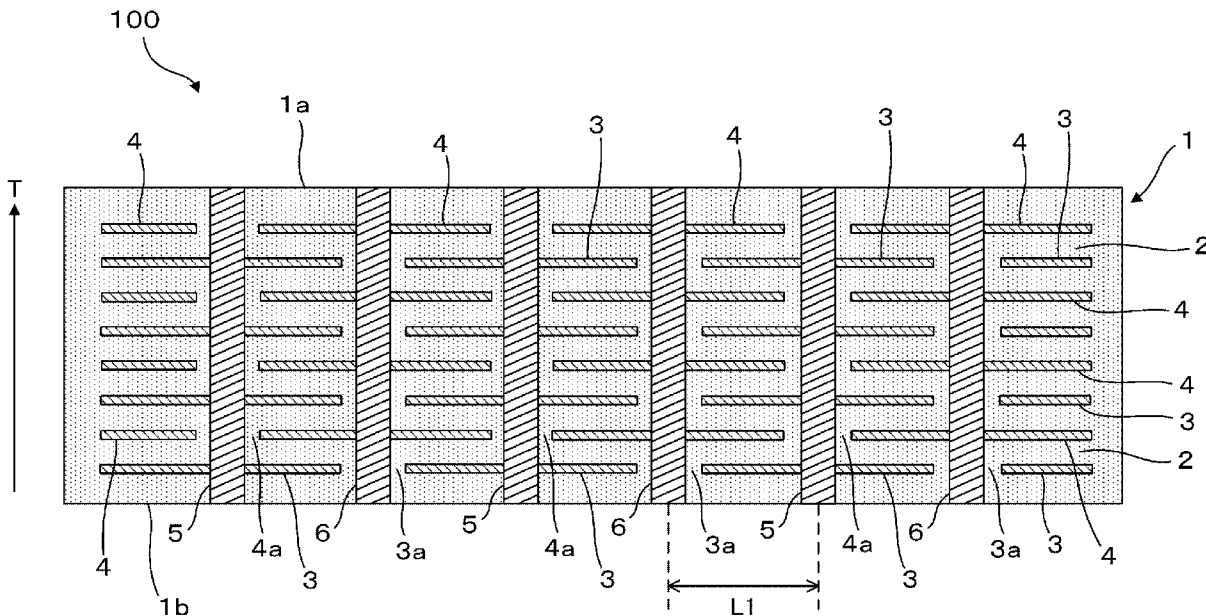
(10) 国際公開番号  
**WO 2024/009899 A1**

- (51) 国際特許分類:  
*H01G 4/30* (2006.01)      *H01G 4/232* (2006.01)
- (21) 国際出願番号:                      PCT/JP2023/024335
- (22) 国際出願日:                      2023年6月30日(30.06.2023)
- (25) 国際出願の言語:                      日本語
- (26) 国際公開の言語:                      日本語
- (30) 優先権データ:  
特願 2022-107557    2022年7月4日(04.07.2022)    JP
- (71) 出願人: 株式会社村田製作所  
(MURATA MANUFACTURING CO., LTD.) [JP/  
JP]; 〒6178555 京都府長岡京市東神足 1  
丁目 1 0 番 1 号 Kyoto (JP).
- (72) 発明者: 藤田 幸宏 (FUJITA, Yukihiro);  
〒6178555 京都府長岡京市東神足 1 丁目 1 0  
番 1 号 株式会社村田製作所内 Kyoto (JP). 大  
和 龍太郎 (YAMATO, Ryutarō); 〒6178555 京  
都府長岡京市東神足 1 丁目 1 0 番 1 号 株  
式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 弁理士法人深見特許事務所(FUKAMI  
PATENT OFFICE, P.C.); 〒5300005 大阪府大阪  
市北区中之島三丁目 2 番 4 号 中之島フェス  
ティバルタワー・ウエスト Osaka (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保  
護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,  
BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN,  
CO, CR, CU, CV, CZ, DE, DJ, DK, DM, DO, DZ, EC,

(54) Title: MULTILAYER CERAMIC CAPACITOR

(54) 発明の名称: 積層セラミックコンデンサ

FIG.2



(57) Abstract: A multilayer ceramic capacitor (100) is provided with: a capacitor main body (1) which is obtained by stacking a plurality of dielectric layers (2), a plurality of first internal electrodes (3) and a plurality of second internal electrodes (4); a first via conductor (5) which is provided within the capacitor main body (1) and is electrically connected to the plurality of first internal electrodes (3); and a second via conductor (6) which is provided within the capacitor main body (1) and is electrically connected to the plurality of second internal electrodes (4). In the stacking direction of the dielectric layers (2), the first internal electrodes (3) and the second internal electrodes (4), the dimension of the multilayer

WO 2024/009899 A1

EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, MG, MK, MN, MU, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, CV, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, ME, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類 :

一 国際調査報告 (条約第21条(3))

---

ceramic capacitor (100) is equal to the dimension of the capacitor main body (1).

(57) 要約 : 積層セラミックコンデンサ (100) は、複数の誘電体層 (2) と、複数の第1の内部電極 (3) と、複数の第2の内部電極 (4) とが積層されたコンデンサ本体 (1) と、コンデンサ本体 (1) の内部に設けられ、複数の第1の内部電極 (3) と電氣的に接続された第1のビア導体 (5) と、コンデンサ本体 (1) の内部に設けられ、複数の第2の内部電極 (4) と電氣的に接続された第2のビア導体 (6) とを備える。誘電体層 (2)、第1の内部電極 (3) および第2の内部電極 (4) の積層方向において、積層セラミックコンデンサ (100) の寸法は、コンデンサ本体 (1) の寸法と同じである。

## 明 細 書

発明の名称：積層セラミックコンデンサ

### 技術分野

[0001] 本開示は、積層セラミックコンデンサに関する。

### 背景技術

[0002] 電流の流れるルートを太くする、電流の流れるルートを短くする、極性の異なる電流が発生させる磁界を相互に相殺させるなどして、ESL（等価直列インダクタンス）を小さくした積層コンデンサが知られている。特許文献1には、ESLを小さくした積層コンデンサの一例が開示されている。

[0003] 特許文献1（特開2006-135333号公報）に開示された積層コンデンサは、複数の誘電体層と、複数の第1の内部電極と、複数の第2の内部電極とが積層されたコンデンサ本体を備えている。コンデンサ本体には、複数の第1の内部電極と電氣的に接続され、コンデンサ本体の一方の主面まで延伸している複数の第1のビア導体と、複数の第2の内部電極と電氣的に接続され、コンデンサ本体の一方の主面まで延伸している複数の第2のビア導体とが設けられている。コンデンサ本体の一方の主面には、複数の第1のビア導体とそれぞれ電氣的に接続されている複数の第1の外部電極と、複数の第2のビア導体とそれぞれ電氣的に接続されている複数の第2の外部電極とが設けられている。

### 先行技術文献

#### 特許文献

[0004] 特許文献1：特開2006-135333号公報

### 発明の概要

#### 発明が解決しようとする課題

[0005] しかしながら、特許文献1に開示された積層コンデンサでは、コンデンサ本体の表面に第1の外部電極および第2の外部電極が設けられているので、積層コンデンサのサイズが決まっている場合に、外部電極の厚みの分だけコ

ンデンサ本体の厚みが小さくなる。すなわち、外部電極が設けられていることによって、内部電極の積層枚数に制約が生じ、静電容量を大きくすることができない。

[0006] 本開示は、上記課題を解決するものであり、静電容量を大きくすることができる積層セラミックコンデンサを提供することを目的とする。

### 課題を解決するための手段

[0007] 本開示の積層セラミックコンデンサは、

複数の誘電体層と、複数の第1の内部電極と、複数の第2の内部電極とが積層されたコンデンサ本体と、

前記コンデンサ本体の内部に設けられ、複数の前記第1の内部電極と電気的に接続された第1のビア導体と、

前記コンデンサ本体の内部に設けられ、複数の前記第2の内部電極と電気的に接続された第2のビア導体と、

を備え、

前記誘電体層、前記第1の内部電極および前記第2の内部電極の積層方向において、積層セラミックコンデンサの寸法は、前記コンデンサ本体の寸法と同じであることを特徴とする積層セラミックコンデンサ。

### 発明の効果

[0008] 本開示の積層セラミックコンデンサによれば、コンデンサ本体の表面に外部電極が設けられておらず、積層方向において、積層セラミックコンデンサの寸法は、コンデンサ本体の寸法と同じである。そのような構成により、積層方向におけるコンデンサ本体の寸法を最大化することができるので、第1の内部電極および第2の内部電極の積層枚数を多くすることができ、静電容量を大きくすることができる。

### 図面の簡単な説明

[0009] [図1]第1の実施形態における積層セラミックコンデンサの平面図である。

[図2]図1に示す積層セラミックコンデンサの| | - | |線に沿った断面図である。

[図3]第1の実施形態における積層セラミックコンデンサの変形例1の構成を模式的に示す断面図である。

[図4]第1の実施形態における積層セラミックコンデンサの変形例2の構成を模式的に示す断面図である。

[図5]第1の実施形態における積層セラミックコンデンサの変形例3の構成を模式的に示す断面図である。

[図6]第2の実施形態における積層セラミックコンデンサの構成を模式的に示す断面図である。

[図7]第2の実施形態における積層セラミックコンデンサの変形例の構成を模式的に示す断面図である。

[図8]第3の実施形態における積層セラミックコンデンサの構成を模式的に示す断面図である。

[図9]第4の実施形態における積層セラミックコンデンサの構成を模式的に示す断面図である。

[図10]第4の実施形態における積層セラミックコンデンサを、接合材を用いて実装基板に実装した状態を模式的に示す断面図である。

[図11] (a) は、積層方向に見たときの形状が、角が丸みを帯びた矩形である積層セラミックコンデンサの構成を模式的に示す平面図であり、(b) は、積層方向に見たときの形状が八角形である積層セラミックコンデンサの構成を模式的に示す平面図である。

[図12] (a) は、側面が傾斜している積層セラミックコンデンサの構成を模式的に示す断面図であり、(b) は、コンデンサ本体の主面において、積層方向と直交する方向における端部が他の部分と比べて積層方向の内側に凹んだ形状を有する積層セラミックコンデンサの構成を模式的に示す断面図である。

[図13] (a) は、積層方向の一方の端部から他方の端部に向かうにつれて、積層方向と直交する方向の寸法が徐々に大きくなる第1のビア導体および第2のビア導体を備えた積層セラミックコンデンサの構成を模式的に示す断面

図であり、(b)は、図13(a)に示す積層セラミックコンデンサに対して凹部を設けた積層セラミックコンデンサの構成を模式的に示す断面図である。

### 発明を実施するための形態

[0010] 以下に本開示の実施形態を示して、本開示の特徴を具体的に説明する。

[0011] <第1の実施形態>

図1は、本開示の第1の実施形態における積層セラミックコンデンサ100の平面図である。図2は、図1に示す積層セラミックコンデンサ100のI-I線に沿った断面図である。

[0012] 積層セラミックコンデンサ100は、コンデンサ本体1と、第1のビア導体5と、第2のビア導体6とを備える。

[0013] コンデンサ本体1は、複数の誘電体層2と、複数の第1の内部電極3と、複数の第2の内部電極4とが積層された構造を有する。より詳細には、コンデンサ本体1は、誘電体層2を介して第1の内部電極3と第2の内部電極4とが交互に複数積層された構造を有する。

[0014] 誘電体層2の材質は任意であり、例えば、 $BaTiO_3$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、 $SrZrO_3$ 、または、 $CaZrO_3$ などを主成分とするセラミック材料からなる。これらの主成分に、Mn化合物、Fe化合物、Cr化合物、Co化合物、Ni化合物などの主成分よりも含有量の少ない副成分が添加されていてもよい。

[0015] コンデンサ本体1の形状は任意である。本実施形態では、コンデンサ本体1は、全体として直方体の形状を有する。全体として直方体の形状とは、例えば、直方体の角部や稜線部が丸みを帯びている形状のように、完全な直方体の形状ではないが、6つの表面を有し、全体として直方体ととらえることができる形状のことである。

[0016] コンデンサ本体1の寸法は任意であるが、例えば、平面視で矩形の縦方向の寸法を0.3mm以上3.0mm以下、横方向の寸法を0.3mm以上3.0mm以下、誘電体層2、第1の内部電極3および第2の内部電極4の積

層方向T（以下、単に積層方向Tと呼ぶ）における寸法を $50\mu\text{m}$ 以上 $200\mu\text{m}$ 以下とすることができる。積層方向Tにおけるコンデンサ本体1の寸法とは、コンデンサ本体1の厚みのことである。

[0017] 後述するように、積層方向Tにおいて相対するコンデンサ本体1の第1の主面1aおよび第2の主面1bには、外部電極が設けられておらず、また、他の部材も設けられていない。このため、積層方向Tにおいて、積層セラミックコンデンサ100の寸法は、コンデンサ本体1の寸法と同じである。なお、積層方向Tにおける積層セラミックコンデンサ100の寸法は、積層セラミックコンデンサ100の構成部分のうち、積層方向Tにおいて、第1の主面1a側の最も外側に位置する部分と、第2の主面1b側の最も外側に位置する部分との間の距離を意味する。

[0018] 第1の内部電極3および第2の内部電極4の材質は任意であり、例えば、Ni、Cu、Ag、Pd、Pt、Fe、Ti、Cr、SnまたはAuなどの金属、またはそれらの金属を含む合金などを主成分として含有している。第1の内部電極3および第2の内部電極4は、共材として、誘電体層2に含まれる誘電体セラミックと同じセラミック材料を含んでいてもよい。その場合、第1の内部電極3および第2の内部電極4に含まれる共材の割合は、例えば、 $20\text{vol}\%$ 以下である。

[0019] 第1の内部電極3および第2の内部電極4の厚さは任意であるが、例えば、 $0.3\mu\text{m}$ 以上 $1.0\mu\text{m}$ 以下程度とすることができる。第1の内部電極3および第2の内部電極4の層数は任意であるが、両方を併せて、例えば、10層以上150層以下程度とすることができる。

[0020] 第1の内部電極3には、後述する複数の第2のビア導体6を挿通させるために、複数の第1の貫通孔3aが形成されている。第2の内部電極4には、後述する複数の第1のビア導体5を挿通させるために、複数の第2の貫通孔4aが形成されている。

[0021] 積層セラミックコンデンサ100は、第1の内部電極3と第2の内部電極4とが誘電体層2を介して対向することにより静電容量が形成される。

- [0022] 図2に示すように、第1のビア導体5は、コンデンサ本体1の内部に設けられ、複数の第1の内部電極3と電氣的に接続されている。第1のビア導体5は、第2の内部電極4に形成されている第2の貫通孔4aを挿通しており、第2の内部電極4とは絶縁されている。
- [0023] 図2に示す例では、第1のビア導体5は、コンデンサ本体1の第1の主面1aから第2の主面1bまで積層方向Tに延伸する態様でコンデンサ本体1の内部に設けられている。すなわち、第1のビア導体5は、コンデンサ本体1の第1の主面1aおよび第2の主面1bに露出している。ただし、後述するように、第1のビア導体5は、コンデンサ本体1の第1の主面1aに露出していなくてもよいし、第2の主面1bに露出していなくてもよい。
- [0024] 図2に示すように、第2のビア導体6は、コンデンサ本体1の内部に設けられ、複数の第2の内部電極4と電氣的に接続されている。第2のビア導体6は、第1の内部電極3に形成されている第1の貫通孔3aを挿通しており、第1の内部電極3とは絶縁されている。
- [0025] 図2に示す例では、第2のビア導体6は、コンデンサ本体1の第1の主面1aから第2の主面1bまで積層方向Tに延伸する態様でコンデンサ本体1の内部に設けられている。すなわち、第2のビア導体6は、コンデンサ本体1の第1の主面1aおよび第2の主面1bに露出している。ただし、後述するように、第2のビア導体6は、コンデンサ本体1の第1の主面1aに露出していなくてもよいし、第2の主面1bに露出していなくてもよい。
- [0026] 第1のビア導体5および第2のビア導体6は、コンデンサ本体1の第1の主面1aおよび第2の主面1bよりも積層方向Tの外側には突出していない。すなわち、積層方向Tにおいて、第1のビア導体5の寸法および第2のビア導体6の寸法は、コンデンサ本体1の寸法以下である。図2に示す例では、積層方向Tにおいて、第1のビア導体5の寸法および第2のビア導体6の寸法は、コンデンサ本体1の寸法と同じである。
- [0027] 第1のビア導体5および第2のビア導体6の材質は任意であり、例えば、Ni、Cu、Ag、Pd、Pt、Fe、Ti、Cr、SnまたはAuなどの

金属、またはそれらの金属を含む合金などを主成分として含有している。

[0028] 第1のビア導体5および第2のビア導体6は、任意の位置に設けることができる。本実施形態では、図1に示すように、複数の第1のビア導体5および複数の第2のビア導体6がマトリクス状に設けられている。第1のビア導体5および第2のビア導体6の数は、任意の数とすることができる。

[0029] 第1のビア導体5および第2のビア導体6の形状は任意であり、例えば、円柱状とすることができる。その場合の第1のビア導体5および第2のビア導体6の直径は、例えば、 $30\mu\text{m}$ 以上 $150\mu\text{m}$ 以下程度である。また、隣り合う第1のビア導体5と第2のビア導体6との間の距離、より詳しくは、第1のビア導体5の中心と第2のビア導体6の中心との間の距離 $L_1$ （図2参照）は、例えば、 $50\mu\text{m}$ 以上 $500\mu\text{m}$ 以下程度である。

[0030] 図2に示すように、積層方向Tにおいて、積層セラミックコンデンサ100の寸法は、コンデンサ本体1の寸法と同じである。すなわち、コンデンサ本体1の第1の主面1aおよび第2の主面1bには、第1のビア導体5と接続される外部電極、第2のビア導体6と接続される外部電極、および、その他の部材等は設けられていない。例えば、実装基板上のランドに積層セラミックコンデンサ100を実装する場合、コンデンサ本体1の第1の主面1aまたは第2の主面1bに露出している第1のビア導体5および第2のビア導体6を、はんだなどを介してランドに接続する。

[0031] 上述したように、本実施形態における積層セラミックコンデンサ100では、コンデンサ本体1の第1の主面1aおよび第2の主面1bに外部電極が設けられておらず、積層方向Tにおける積層セラミックコンデンサ100の寸法は、コンデンサ本体1の寸法と同じである。そのような構成により、同じサイズの積層セラミックコンデンサを比較したときに、本実施形態における積層セラミックコンデンサ100では、コンデンサ本体の表面に外部電極が設けられている従来の積層セラミックコンデンサと比べて、積層方向Tにおけるコンデンサ本体1の寸法を最大化することができる。これにより、外部電極が設けられている従来の積層セラミックコンデンサと比べて、第1の

内部電極 3 および第 2 の内部電極 4 の積層枚数を増やすことができ、静電容量を大きくすることができる。

[0032] また、積層方向 T において、第 1 のビア導体 5 の寸法および第 2 のビア導体 6 の寸法は、コンデンサ本体 1 の寸法と同じであることにより、第 1 のビア導体 5 および第 2 のビア導体 6 は、コンデンサ本体 1 の第 1 の主面 1 a および第 2 の主面 1 b に露出する。これにより、積層セラミックコンデンサ 100 の実装時に、第 1 のビア導体 5 および第 2 のビア導体 6 を実装基板のランド等と直接接触させた状態で接続することができるので、接続信頼性をより向上させることができる。

[0033] (積層セラミックコンデンサの製造方法)

上述した積層セラミックコンデンサ 100 の製造方法の一例について説明する。

[0034] 初めに、セラミックグリーンシートおよび内部電極用導電性ペーストを用意する。セラミックグリーンシートは、公知のものを用いることが可能であり、例えば、セラミック粉体と樹脂成分と溶媒とを含むセラミックスラリーを基材の上に塗工して乾燥させることにより、得ることができる。

[0035] 内部電極用導電性ペーストは、第 1 の内部電極 3 および第 2 の内部電極 4 を形成するための導電性ペーストであり、公知のものを用いることが可能である。内部電極用導電性ペーストは、例えば、Ni、Cu、Ag、Pd、Pt、Fe、Ti、Cr、Sn または Au などの金属またはその前駆体からなる粒子と溶媒とを含む。内部電極用導電性ペーストには、さらに分散剤やバインダとなる樹脂成分が含まれていてもよい。

[0036] 続いて、セラミックグリーンシートに内部電極用導電性ペーストを印刷等の方法で塗工することによって、内部電極パターンを形成する。ここでは、複数の積層セラミックコンデンサ 100 を一度に製造することが可能な内部電極パターンを形成するものとして説明する。

[0037] 続いて、内部電極パターンが形成されたセラミックグリーンシートを複数枚積層することにより、マザー積層体を作製する。マザー積層体を作製する

際、積層方向Tの外側に、内部電極パターンが形成されていないセラミックグリーンシートを配置してもよい。作製したマザー積層体は、剛体プレス、静水圧プレスなどの方法によりプレスすることが好ましい。

[0038] 続いて、マザー積層体に、第1のビア導体5を形成するための貫通孔と、第2のビア導体6を形成するための貫通孔を形成する。貫通孔は、例えば、レーザ光線を照射することによって形成する。

[0039] 続いて、形成した貫通孔に、第1のビア導体5および第2のビア導体6を形成するためのビア導体用導電性ペーストを充填する。ビア導体用導電性ペーストは、Ni、Cu、Ag、Pd、Pt、Fe、Ti、Cr、SnまたはAuなどの金属またはその前駆体からなる粒子と溶媒とを含む。ビア導体用導電性ペーストには、さらに分散剤やバインダとなる樹脂成分が含まれていてもよい。

[0040] 続いて、マザー積層体を押切り、ダイシング、レーザ切断などの切断方法により、所定のサイズにカットし、積層チップを得る。得られた積層チップを所定のプロファイルで焼成することにより、積層セラミックコンデンサ100が得られる。

[0041] (変形例1)

図3は、第1の実施形態における積層セラミックコンデンサ100の変形例1の構成を模式的に示す断面図である。図3に示す断面図の切断位置は、図2に示す断面図の切断位置と同じである。

[0042] 図3に示す積層セラミックコンデンサ100では、積層方向Tにおいて、第1のビア導体5の寸法および第2のビア導体6の寸法は、コンデンサ本体1の寸法よりも小さい。また、図3に示すように、第1のビア導体5および第2のビア導体6は、第2の主面1bには露出しているが、第1の主面1aには露出していない。したがって、コンデンサ本体1の第1の主面1aのうち、第1のビア導体5および第2のビア導体6が設けられている位置は、積層方向Tの内側に凹んだ凹部となっている。この場合、積層セラミックコンデンサ100の実装時に、コンデンサ本体1の第2の主面1bを実装面とす

ることができる。

[0043] 積層方向Tにおける第1のビア導体5および第2のビア導体6の寸法は、例えば、製造時に、貫通孔に充填したビア導体用導電性ペーストをプレスすることによって、調整することができる。また、ビア導体用導電性ペーストに含まれる樹脂成分の含有量を多くすることによって、積層方向Tにおける第1のビア導体5および第2のビア導体6の寸法を調整するようにしてもよい。すなわち、ビア導体用導電性ペーストに含まれる樹脂成分の含有量を多くすることによって、焼成時に消失する樹脂成分を多くし、形成される第1のビア導体5および第2のビア導体6の寸法を小さくする。

[0044] 図3に示す積層セラミックコンデンサ100も、図1および図2に示す積層セラミックコンデンサ100と同様に、第1の内部電極3および第2の内部電極4の積層枚数を増やすことができ、静電容量を大きくすることができる。また、図3に示す積層セラミックコンデンサ100では、積層方向Tにおいて、第1のビア導体5の寸法および第2のビア導体6の寸法は、コンデンサ本体1の寸法よりも小さく、第1のビア導体5および第2のビア導体6は、第1の主面1aに露出していない。このため、第1の主面1a側において、第1のビア導体5および第2のビア導体6が他の電子部品等と意図しない電気的な接触が生じることを抑制することができる。なお、第1のビア導体5および第2のビア導体6がコンデンサ本体1の第1の主面1aではなく、第2の主面1bに露出していない場合も同様である。

[0045] ただし、積層セラミックコンデンサ100の実装時に、コンデンサ本体1の第1の主面1aを実装面としてもよい。

[0046] (変形例2)

図4は、第1の実施形態における積層セラミックコンデンサ100の変形例2の構成を模式的に示す断面図である。図4に示す断面図の切断位置は、図2に示す断面図の切断位置と同じである。

[0047] 図4に示す積層セラミックコンデンサ100は、図3に示す積層セラミックコンデンサ100と同様に、積層方向Tにおいて、第1のビア導体5およ

び第2のビア導体6の寸法は、コンデンサ本体1の寸法よりも小さい。また、図4に示すように、第1のビア導体5および第2のビア導体6は、第1の主面1aには露出しているが、第2の主面1bには露出していない。この場合、積層セラミックコンデンサ100の実装時に、コンデンサ本体1の第1の主面1aが実装面となる。

[0048] ただし、図4に示す積層セラミックコンデンサ100では、コンデンサ本体1の第2の主面1bは平面である。すなわち、積層方向Tにおける、第1のビア導体5および第2のビア導体6の端部のうち、第2の主面1b側の端部は、誘電体層2によって覆われている。

[0049] 図4に示す積層セラミックコンデンサ100は、製造時に、マザー積層体に第1のビア導体5および第2のビア導体6を形成するための孔を設ける際、一方の主面から他方の主面まで貫通する貫通孔としない孔を設けることにより、製造することができる。また、マザー積層体に貫通孔を形成した後、貫通孔の一端側を塞ぐようにセラミックグリーンシートを貼り付けるようにしてもよい。

[0050] 図4に示す積層セラミックコンデンサ100も、図1および図2に示す積層セラミックコンデンサ100と同様に、第1の内部電極3および第2の内部電極4の積層枚数を増やすことができ、静電容量を大きくすることができる。また、図4に示す積層セラミックコンデンサ100は、第1のビア導体5および第2のビア導体6が第2の主面1bに露出していないので、第2の主面1b側において、第1のビア導体5および第2のビア導体6が他の電子部品等と意図しない電氣的な接触が生じることを抑制することができる。特に、第2の主面1bに露出していない第1のビア導体5および第2のビア導体6の端部は、誘電体層2に覆われているので、図3に示す積層セラミックコンデンサ100よりもより確実に、他の電子部品等と意図しない電氣的な接触を防ぐことができる。なお、第1のビア導体5および第2のビア導体6がコンデンサ本体1の第2の主面1bではなく、第1の主面1aに露出していない場合も同様である。

## [0051] (変形例3)

図5は、第1の実施形態における積層セラミックコンデンサ100の変形例3の構成を模式的に示す断面図である。図5に示す断面図の切断位置は、図2に示す断面図の切断位置と同じである。

[0052] 図5に示す積層セラミックコンデンサ100では、図3に示す積層セラミックコンデンサ100と同様に、積層方向Tにおいて、第1のビア導体5および第2のビア導体6の寸法は、コンデンサ本体1の寸法よりも小さい。また、第1のビア導体5および第2のビア導体6は、第1の主面1aおよび第2の主面1bに露出していない。第1のビア導体5および第2のビア導体6のうち、第1の主面1a側の端部は、開放されており、第2の主面1b側の端部は、誘電体層2によって覆われている。この場合、積層セラミックコンデンサ100の実装時に、コンデンサ本体1の第1の主面1aが実装面となる。

[0053] 図5に示す積層セラミックコンデンサ100は、上述した図3および図4に示す積層セラミックコンデンサ100の製造技術を利用して製造することができる。

[0054] 図5に示す積層セラミックコンデンサ100によれば、図4に示す積層セラミックコンデンサ100と同じ効果が得られる。

## [0055] &lt;第2の実施形態&gt;

図6は、第2の実施形態における積層セラミックコンデンサ100Aの構成を模式的に示す断面図である。図6に示す断面図の切断位置は、図2に示す断面図の切断位置と同じである。

[0056] 第2の実施形態における積層セラミックコンデンサ100Aも、第1の実施形態における積層セラミックコンデンサ100と同様、積層方向Tにおいて、積層セラミックコンデンサ100Aの寸法は、コンデンサ本体1の寸法と同じである。本実施形態における積層セラミックコンデンサ100Aでは、積層方向Tにおいて、第1のビア導体5および第2のビア導体6の寸法は、コンデンサ本体1の寸法よりも小さい。

- [0057] 本実施形態における積層セラミックコンデンサ100Aでは、コンデンサ本体1は、積層方向Tの外側に設けられ、誘電体層2よりも強度が高く、積層方向Tにおける第1のビア導体5および第2のビア導体6の一方の端部を覆う外層10が設けられている。図6に示す例では、コンデンサ本体1の第2の主面1b側に、外層10が設けられている。また、第1のビア導体5および第2のビア導体6の第1の主面1a側の端部は、第1の主面1aに露出している。ただし、コンデンサ本体1の第2の主面1b側ではなく、第1の主面1a側に外層10を設けるようにしてもよい。
- [0058] 外層10は、例えば、酸化アルミニウム、ガラス、樹脂などの粒子を含有するセラミック材料や、金属の粒子、好ましくは、第1のビア導体5および第2のビア導体6を構成する金属と同じ金属の粒子を含有するセラミック材料など、誘電体層2を構成するセラミック材料よりも強度の高いセラミック材料からなる。ただし、外層10が金属の粒子を含有するセラミック材料からなる場合、外層10と、第1のビア導体5および第2のビア導体6との間に、絶縁シートなどを介在させる必要がある。
- [0059] 第2の実施形態における積層セラミックコンデンサ100Aは、基本的に第1の実施形態における積層セラミックコンデンサ100と同様の方法で製造することが可能であるが、外層10を形成するための工程が必要である。すなわち、マザー積層体に貫通孔を形成した後、マザー積層体の積層方向Tの外側に、外層10を形成するためのセラミックグリーンシートを貼り付ける。その後、形成した孔にビア導体用導電性ペーストを充填する。その後の工程は、第1の実施形態における積層セラミックコンデンサ100の製造工程と同じである。
- [0060] 第2の実施形態における積層セラミックコンデンサ100Aによれば、第1の実施形態における積層セラミックコンデンサ100と同様に、第1の内部電極3および第2の内部電極4の積層枚数を増やすことができ、静電容量を大きくすることができる。また、コンデンサ本体1の積層方向Tの外側には、誘電体層2よりも強度が高く、積層方向Tにおける第1のビア導体5お

よび第2のビア導体6の一方の端部を覆う外層10が設けられているので、積層セラミックコンデンサ100Aの強度を向上させることができ、コンデンサ本体1のひび割れなどを抑制することができる。

[0061] (変形例)

図7は、第2の実施形態における積層セラミックコンデンサ100Aの変形例の構成を模式的に示す断面図である。図7に示す断面図の切断位置は、図6に示す断面図の切断位置と同じである。

[0062] 図7に示す積層セラミックコンデンサ100Aが図6に示す積層セラミックコンデンサ100Aと異なるのは、第1のビア導体5および第2のビア導体6の端部の位置である。すなわち、第1のビア導体5および第2のビア導体6の第1の主面1a側の端部は、第1の主面1aよりも積層方向Tの内側に位置しており、第1の主面1aに露出していない。

[0063] なお、コンデンサ本体1の第1の主面1a側に外層10を設けた場合には、第1のビア導体5および第2のビア導体6の第2の主面1b側の端部が第2の主面1bに露出しないように構成すればよい。

[0064] 図7に示す積層セラミックコンデンサ100Aも図6に示す積層セラミックコンデンサ100Aと同様の効果を奏する。

[0065] <第3の実施形態>

図8は、第3の実施形態における積層セラミックコンデンサ100Bの構成を模式的に示す断面図である。図8に示す断面図の切断位置は、図2に示す断面図の切断位置と同じである。

[0066] 第3の実施形態における積層セラミックコンデンサ100Bも、第1の実施形態における積層セラミックコンデンサ100と同様、積層方向Tにおいて、積層セラミックコンデンサ100Bの寸法は、コンデンサ本体1の寸法と同じである。

[0067] 図8に示す例では、第1のビア導体5および第2のビア導体6は、コンデンサ本体1の第1の主面1aに露出しているが、第2の主面1bには露出していない。ただし、第1のビア導体5および第2のビア導体6は、第2の主

面 1 b にも露出していてもよい。

[0068] 本実施形態において、第 1 のビア導体 5 および第 2 のビア導体 6 は各々、第 1 の材料層 2 1 と、第 1 の材料層 2 1 とは異なる材料からなる第 2 の材料層 2 2 とを含む。第 2 の材料層 2 2 は、積層方向 T における第 1 のビア導体 5 および第 2 のビア導体 6 の端部であって、表面が覆われていない少なくとも一方の開放端部に設けられている。図 8 に示す例において、第 2 の材料層 2 2 は、第 1 のビア導体 5 および第 2 のビア導体 6 の端部のうち、コンデンサ本体 1 の第 1 の主面 1 a 側の開放端部に設けられており、第 1 の主面 1 a に露出している。ただし、第 2 の材料層 2 2 は、コンデンサ本体 1 の第 1 の主面 1 a に露出していなくてもよい。この場合、コンデンサ本体 1 の第 1 の主面 1 a および第 2 の主面 1 b のうち、第 2 の材料層 2 2 が設けられている側の主面が実装面となる。

[0069] 第 1 の材料層 2 1 は、例えば、Ni を主成分として含む。第 2 の材料層 2 2 は、例えば、Sn、Sn-Ag、Sn-Bi、Sn-In、Sn-Ag-Cu および Au のうちのいずれか 1 つを主成分として含む。ただし、Sn-Ag は、Sn と Ag の合金であり、Sn-Bi は、Sn と Bi の合金であり、Sn-In は、Sn と In の合金であり、Sn-Ag-Cu は、Sn と Ag と Cu の合金である。Ni は酸化しやすい金属であるが、Sn、Sn-Ag、Sn-Bi、Sn-In、Sn-Ag-Cu および Au は、耐酸化性に優れた金属である。このため、第 1 のビア導体 5 および第 2 のビア導体 6 の少なくとも一方の開放端部に、Sn、Sn-Ag、Sn-Bi、Sn-In、Sn-Ag-Cu および Au のうちのいずれか 1 つを主成分として含む第 2 の材料層 2 2 を設けることにより、積層セラミックコンデンサ 100B の実装信頼性を向上させることができる。ただし、第 1 の材料層 2 1 の主成分が Ni に限定されることはなく、Cu、Ag、Pd、Pt、Fe、Ti、Cr または Au などの金属、またはそれらの金属を含む合金などであってもよい。

[0070] 第 1 のビア導体 5 および第 2 のビア導体 6 は、例えば、1 種類のビア導体

用導電性ペーストを用いて形成することができる。例えば、マザー積層体に形成した孔に、NiとSnを含むビア導体用導電性ペーストを充填して個片化した後、焼成すると、Niよりも融点が高いSnが表面側に表れる。これにより、Niを主成分とする第1の材料層21と、Snを主成分とする第2の材料層22とを含む第1のビア導体5および第2のビア導体6を形成することができる。この場合、第1の材料層21と第2の材料層22は、図8に示すような綺麗な二層とならず、主に、内側にNiが存在し、外側にSnが存在するような態様で、第1の材料層21および第2の材料層22が形成される。

[0071] また、第1のビア導体5および第2のビア導体6を、2種類の材料を用いて形成してもよい。例えば、マザー積層体に形成した孔に、Niを主成分とするビア導体用導電性ペーストを充填して個片化した後、焼成する。これにより、Niを主成分とする第1の材料層21が形成されるが、焼成によって縮んで、その端部は、コンデンサ本体1の表面よりも積層方向Tの内側に位置する。ただし、マザー積層体の孔にNiを主成分とするビア導体用導電性ペーストを充填する際、表面まで充填しないようにしてもよい。続いて、第1の材料層21の上にSnを注入してリフローを行うことにより、第1の材料層21の上に、Snを主成分とする第2の材料層22を形成する。

[0072] <第4の実施形態>

図9は、第4の実施形態における積層セラミックコンデンサ100Cの構成を模式的に示す断面図である。図9に示す断面図の切断位置は、図2に示す断面図の切断位置と同じである。

[0073] 第4の実施形態における積層セラミックコンデンサ100Cでは、コンデンサ本体1の表面のうち、積層方向Tに見たときに第1のビア導体5および第2のビア導体6が設けられている位置には、積層方向Tの内側に凹んだ凹部30が設けられている。凹部30は、例えば、マザー積層体を作製した後、レーザ光を照射して表面の一部を除去するか、または、プレス等で凹みを設けることによって形成することができる。

- [0074] 図9に示す例では、コンデンサ本体1の第2の主面1bに凹部30が設けられている。ただし、コンデンサ本体1の凹部30は、第1の主面1aに設けられていてもよいし、第1の主面1aおよび第2の主面1bのそれぞれに設けられていてもよい。
- [0075] 積層方向Tに見たときの凹部30の形状は任意である。ただし、積層方向Tに見たときに、第1のビア導体5および第2のビア導体6が完全に露出するように、凹部30が設けられていることが好ましい。図9に示す例では、積層方向Tと直交する任意の方向において、凹部30の寸法は、第1のビア導体5および第2のビア導体6の寸法よりも大きい。
- [0076] 図9に示す例では、第1のビア導体5および第2のビア導体6はそれぞれ、コンデンサ本体1の凹部30に露出している。また、第1のビア導体5および第2のビア導体6はそれぞれ、第1の主面1aに露出している。ただし、第1のビア導体5および第2のビア導体6は、第1の主面1aに露出していなくてもよい。
- [0077] 第4の実施形態における積層セラミックコンデンサ100Cによれば、はんだなどの接合材を用いた実装時の強度を向上させることができる。すなわち、凹部30が設けられていない構成では、接合材が広がることによって、接合位置における接合材の量が少なくなる場合がある。これに対して、本実施形態における積層セラミックコンデンサ100Cでは、図10に示すように、実装基板40への実装時に、接合材41を凹部30内に留めることができるので、接合位置における接合材41の量を多くすることができ、実装強度を向上させることができる。
- [0078] なお、図9に示す例では、凹部30側における第1のビア導体5および第2のビア導体6の端部は、凹部30を構成する内壁のうち、積層方向Tと直交する内壁と同じ位置にあるが、上記内壁よりも積層方向Tの内側に位置していてもよいし、積層方向Tの外側に位置していてもよい。ただし、第1のビア導体5および第2のビア導体6の端部が凹部30を構成する上記内壁よりも積層方向Tの外側に位置する場合でも、凹部30以外のコンデンサ本体

1の表面よりも積層方向Tの外側には突出しない。

[0079] 上述したように、図9に示す積層セラミックコンデンサ100Cでは、積層方向Tと直交する任意の方向において、凹部30の寸法は、第1のビア導体5および第2のビア導体6の寸法よりも大きい。これに対して、積層方向Tと直交する任意の方向において、凹部30の寸法が第1のビア導体5および第2のビア導体6の寸法と同じ構成とすることもできる。図3に示す積層セラミックコンデンサ100は、そのような構成の積層セラミックコンデンサであるため、第4の実施形態における積層セラミックコンデンサであるとも言える。

[0080] 本開示は、上記実施形態に限定されるものではなく、本開示の範囲内において、種々の応用、変形を加えることが可能である。例えば、上述した各実施形態およびその変形例における特徴的な構成は、適宜組み合わせることができる。

[0081] 図1に示す積層セラミックコンデンサ100は、積層方向Tに見たときの形状が正方形であるが、長方形でもよいし、その他の形状であってもよい。例えば、積層方向Tに見たときの積層セラミックコンデンサ100の形状は、図11(a)に示すように、角が丸みを帯びた矩形でもよいし、図11(b)に示すように、八角形でもよい。

[0082] 図1および図2に示す積層セラミックコンデンサ100では、コンデンサ本体1の側面は、第1の主面1aおよび第2の主面1bと直交しているが、図12(a)に示すように、傾斜していてもよい。また、図12(b)に示すように、コンデンサ本体1の第1の主面1aおよび第2の主面1bのうちの少なくとも一方の主面において、積層方向Tと直交する方向の端部が他の部分と比べて、積層方向Tの内側に凹んでいてもよい。

[0083] 図2に示す積層セラミックコンデンサ100において、第1のビア導体5および第2のビア導体6の寸法は、積層方向Tの任意の位置において同じであるが、異なってもよい。例えば、図13(a)に示すように、第1のビア導体5および第2のビア導体6は、積層方向Tの一方の端部から他方の

端部に向かうにつれて、積層方向Tと直交する方向の寸法が徐々に大きくなる形状を有していてもよい。第1のビア導体5および第2のビア導体6が円柱状の形状を有する場合、積層方向Tの一方の端部から他方の端部に向かうにつれて、直径が徐々に大きくなる形状である。

[0084] 図13(a)に示す積層セラミックコンデンサ100に対して、第4の実施形態における積層セラミックコンデンサ100Cと同様に、凹部30を設けてもよい(図13(b)参照)。

[0085] 本出願における積層セラミックコンデンサは、以下の通りである。

<1>

複数の誘電体層と、複数の第1の内部電極と、複数の第2の内部電極とが積層されたコンデンサ本体と、

前記コンデンサ本体の内部に設けられ、複数の前記第1の内部電極と電氣的に接続された第1のビア導体と、

前記コンデンサ本体の内部に設けられ、複数の前記第2の内部電極と電氣的に接続された第2のビア導体と、

を備え、

前記誘電体層、前記第1の内部電極および前記第2の内部電極の積層方向において、積層セラミックコンデンサの寸法は、前記コンデンサ本体の寸法と同じである、積層セラミックコンデンサ。

<2>

前記積層方向において、前記第1のビア導体の寸法および前記第2のビア導体の寸法は、前記コンデンサ本体の寸法と同じである、<1>に記載の積層セラミックコンデンサ。

<3>

前記積層方向において、前記第1のビア導体の寸法および前記第2のビア導体の寸法は、前記コンデンサ本体の寸法より小さい、<1>に記載の積層セラミックコンデンサ。

<4>

前記コンデンサ本体は、前記積層方向の外側に設けられ、前記誘電体層よりも強度が高く、前記積層方向における前記第1のビア導体および前記第2のビア導体の一方の端部を覆う外層を含む、〈3〉に記載の積層セラミックコンデンサ。

〈5〉

前記第1のビア導体および前記第2のビア導体は各々、第1の材料層と、前記第1の材料層とは異なる材料からなる第2の材料層とを含み、

前記第2の材料層は、前記積層方向における前記第1のビア導体および前記第2のビア導体の端部であって、表面が覆われていない少なくとも一方の開放端部に設けられている、〈1〉〜〈4〉のいずれか一つに記載の積層セラミックコンデンサ。

〈6〉

前記第2の材料層は、Sn、Sn-Ag、Sn-Bi、Sn-In、Sn-Ag-CuおよびAuのうちのいずれか1つを主成分として含む、〈5〉に記載の積層セラミックコンデンサ。

〈7〉

前記コンデンサ本体の表面のうち、前記積層方向に見たときに、前記第1のビア導体および前記第2のビア導体が設けられている位置には、前記積層方向の内側に凹んだ凹部が設けられている、〈1〉〜〈6〉のいずれか一つに記載の積層セラミックコンデンサ。

[0086] 今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本開示の範囲は、上記した説明ではなく、請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

## 符号の説明

- [0087] 1 コンデンサ本体  
2 誘電体層  
3 第1の内部電極

- 4 第2の内部電極
- 5 第1のビア導体
- 6 第2のビア導体
- 10 外層
- 21 第1の材料層
- 22 第2の材料層
- 30 凹部
- 40 実装基板
- 41 接合材
- 100, 100A, 100B, 100C 積層セラミックコンデンサ

## 請求の範囲

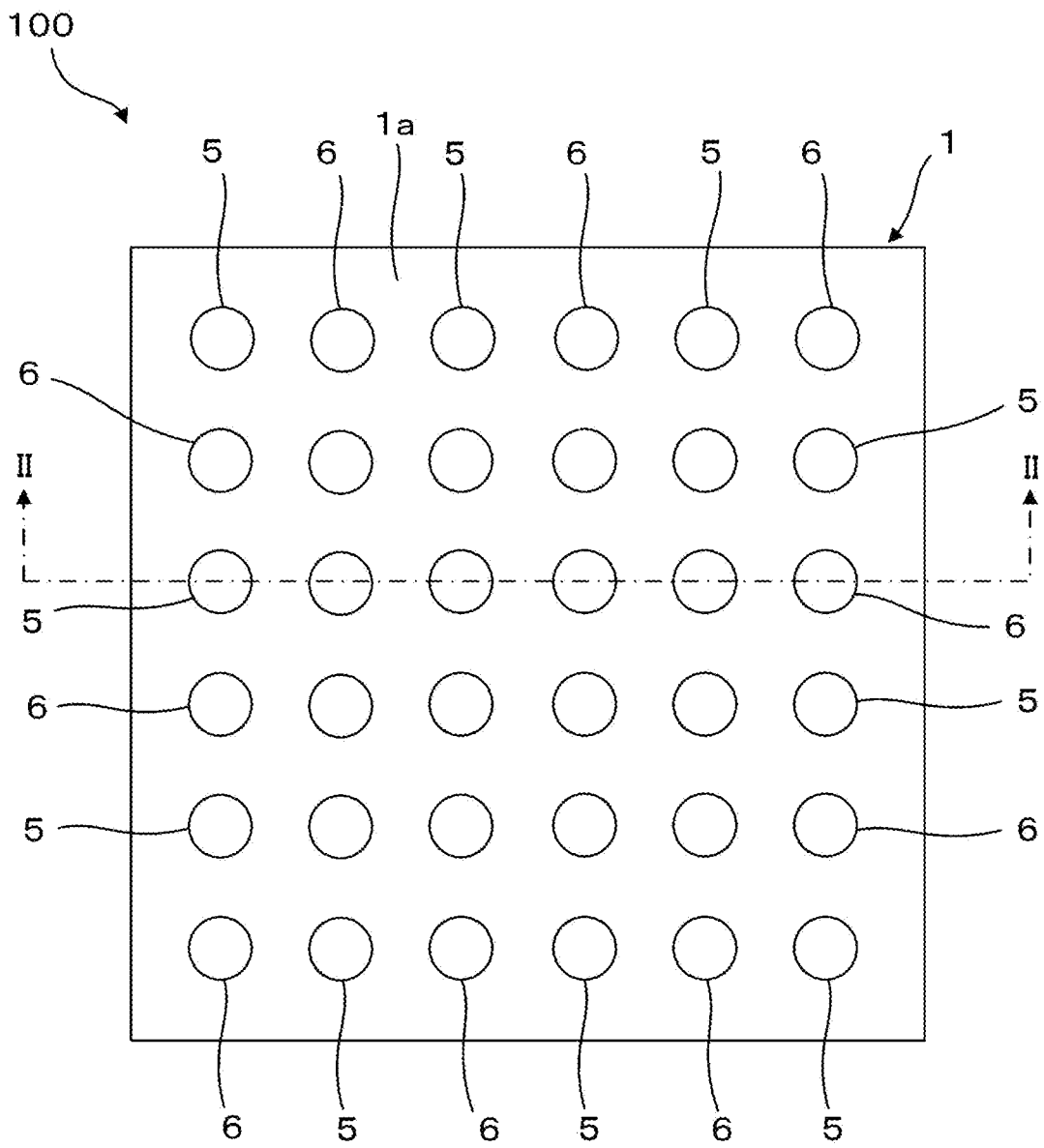
- [請求項1] 複数の誘電体層と、複数の第1の内部電極と、複数の第2の内部電極とが積層されたコンデンサ本体と、  
前記コンデンサ本体の内部に設けられ、複数の前記第1の内部電極と電氣的に接続された第1のビア導体と、  
前記コンデンサ本体の内部に設けられ、複数の前記第2の内部電極と電氣的に接続された第2のビア導体と、  
を備え、  
前記誘電体層、前記第1の内部電極および前記第2の内部電極の積層方向において、積層セラミックコンデンサの寸法は、前記コンデンサ本体の寸法と同じである、積層セラミックコンデンサ。
- [請求項2] 前記積層方向において、前記第1のビア導体の寸法および前記第2のビア導体の寸法は、前記コンデンサ本体の寸法と同じである、請求項1に記載の積層セラミックコンデンサ。
- [請求項3] 前記積層方向において、前記第1のビア導体の寸法および前記第2のビア導体の寸法は、前記コンデンサ本体の寸法より小さい、請求項1に記載の積層セラミックコンデンサ。
- [請求項4] 前記コンデンサ本体は、前記積層方向の外側に設けられ、前記誘電体層よりも強度が高く、前記積層方向における前記第1のビア導体および前記第2のビア導体の一方の端部を覆う外層を含む、請求項3に記載の積層セラミックコンデンサ。
- [請求項5] 前記第1のビア導体および前記第2のビア導体は各々、第1の材料層と、前記第1の材料層とは異なる材料からなる第2の材料層とを含み、  
前記第2の材料層は、前記積層方向における前記第1のビア導体および前記第2のビア導体の端部であって、表面が覆われていない少なくとも一方の開放端部に設けられている、請求項1から請求項4のいずれか1項に記載の積層セラミックコンデンサ。

[請求項6] 前記第2の材料層は、Sn、Sn-Ag、Sn-Bi、Sn-In、Sn-Ag-CuおよびAuのうちのいずれか1つを主成分として含む、請求項5に記載の積層セラミックコンデンサ。

[請求項7] 前記コンデンサ本体の表面のうち、前記積層方向に見たときに前記第1のビア導体および前記第2のビア導体が設けられている位置には、前記積層方向の内側に凹んだ凹部が設けられている、請求項1から請求項6のいずれか1項に記載の積層セラミックコンデンサ。

[図1]

FIG.1





[FIG.3]

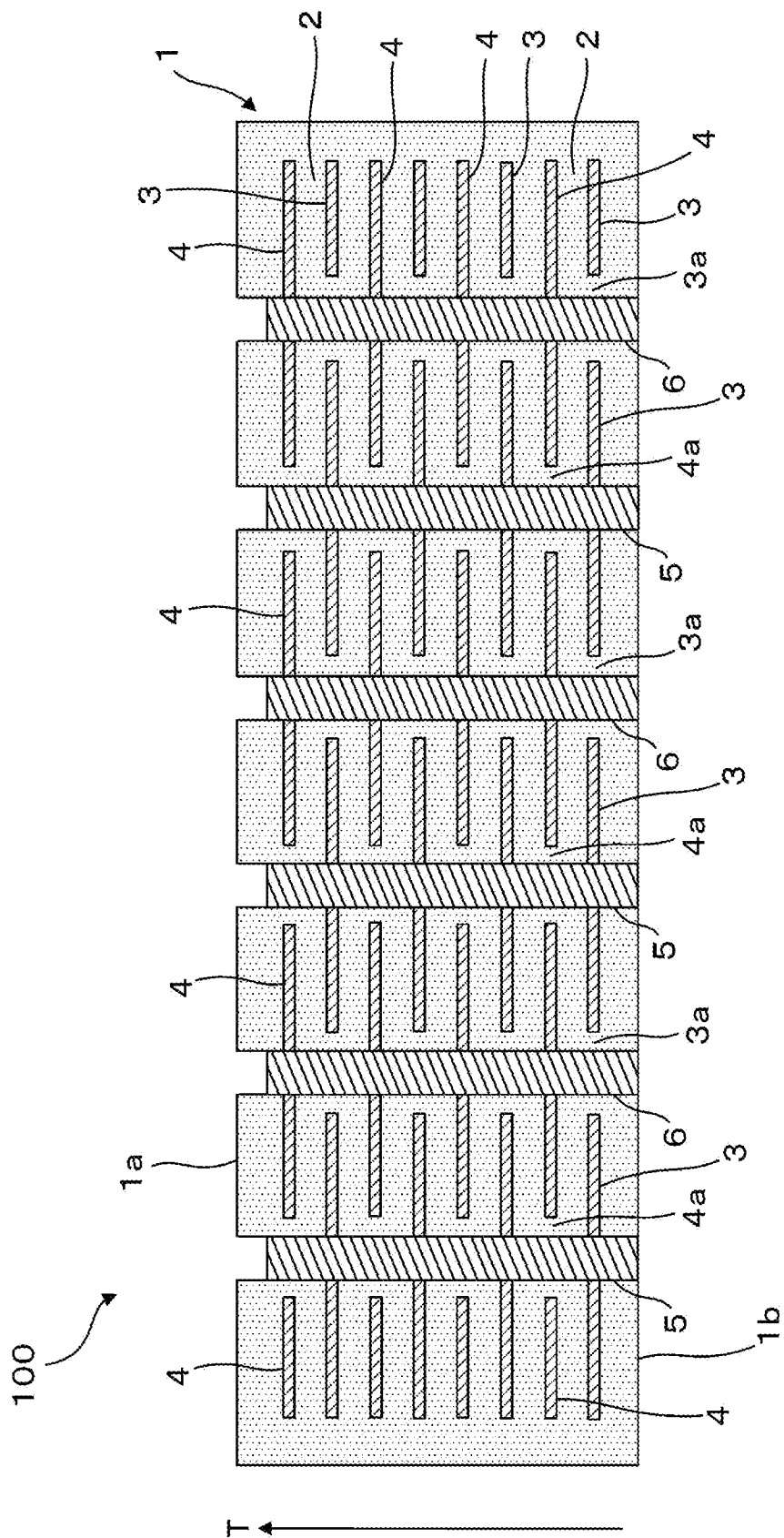
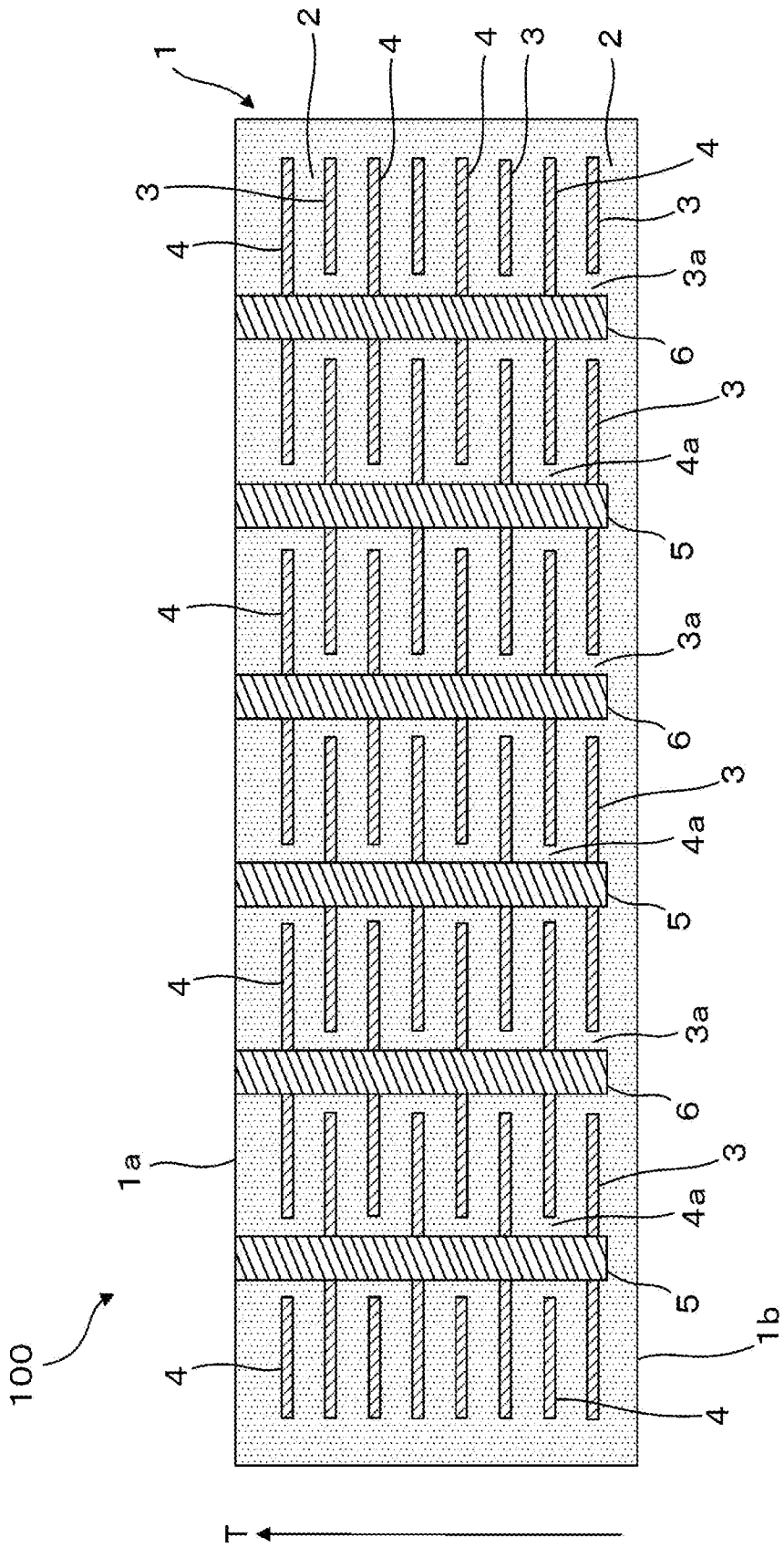


FIG.3

[図4]



[図5]

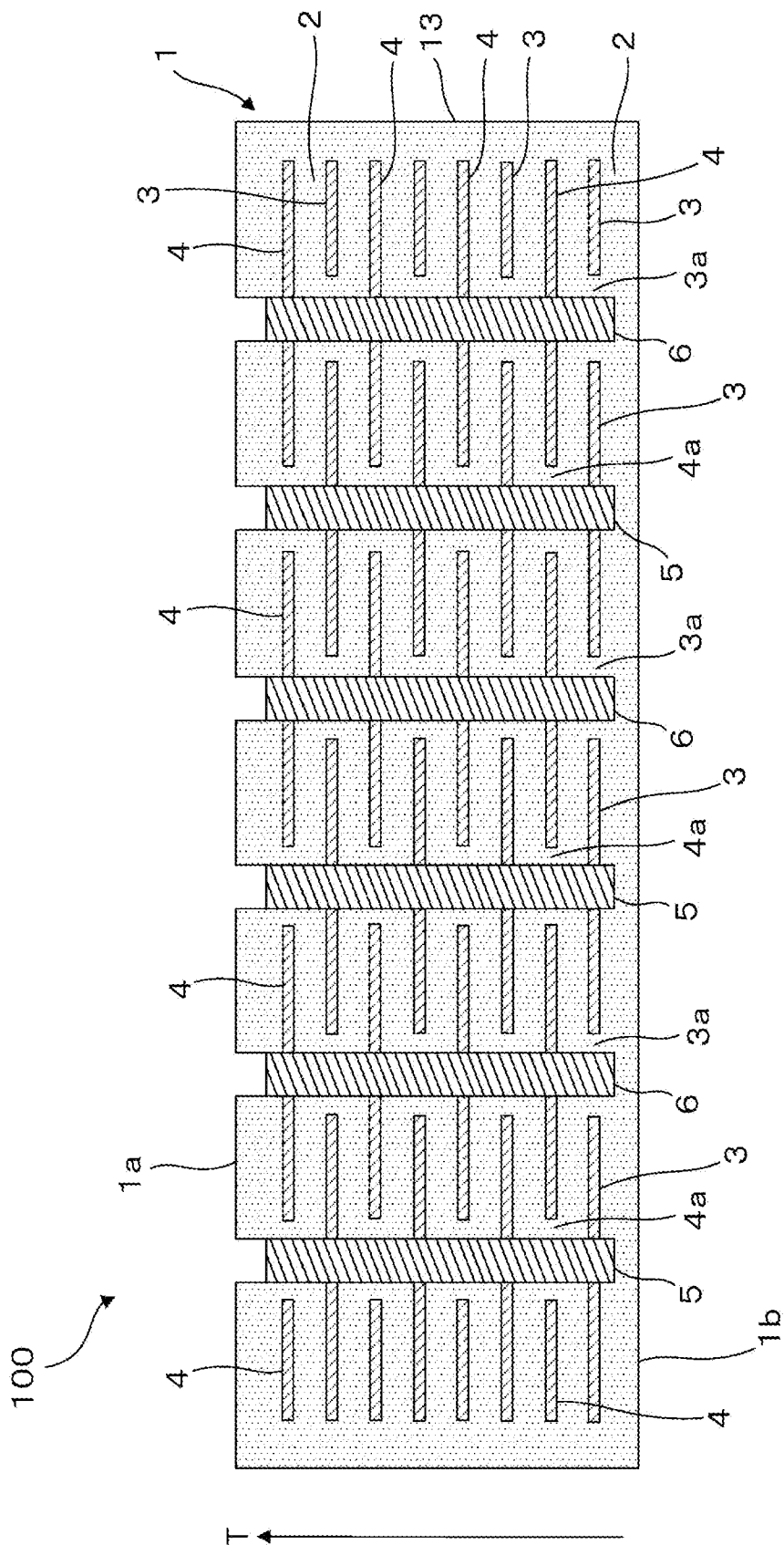


FIG.5

[FIG.6]

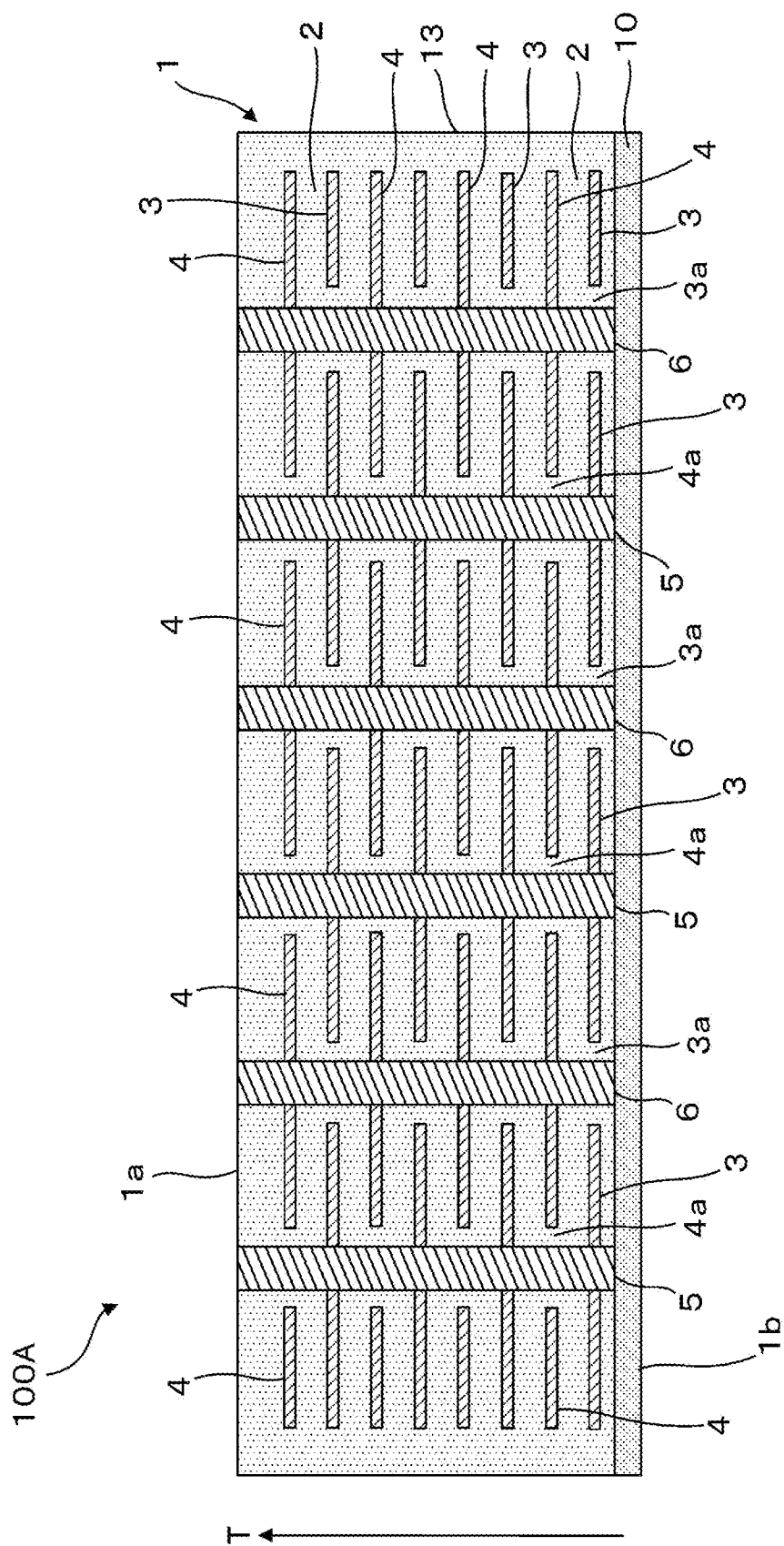


FIG.6







[FIG.10]

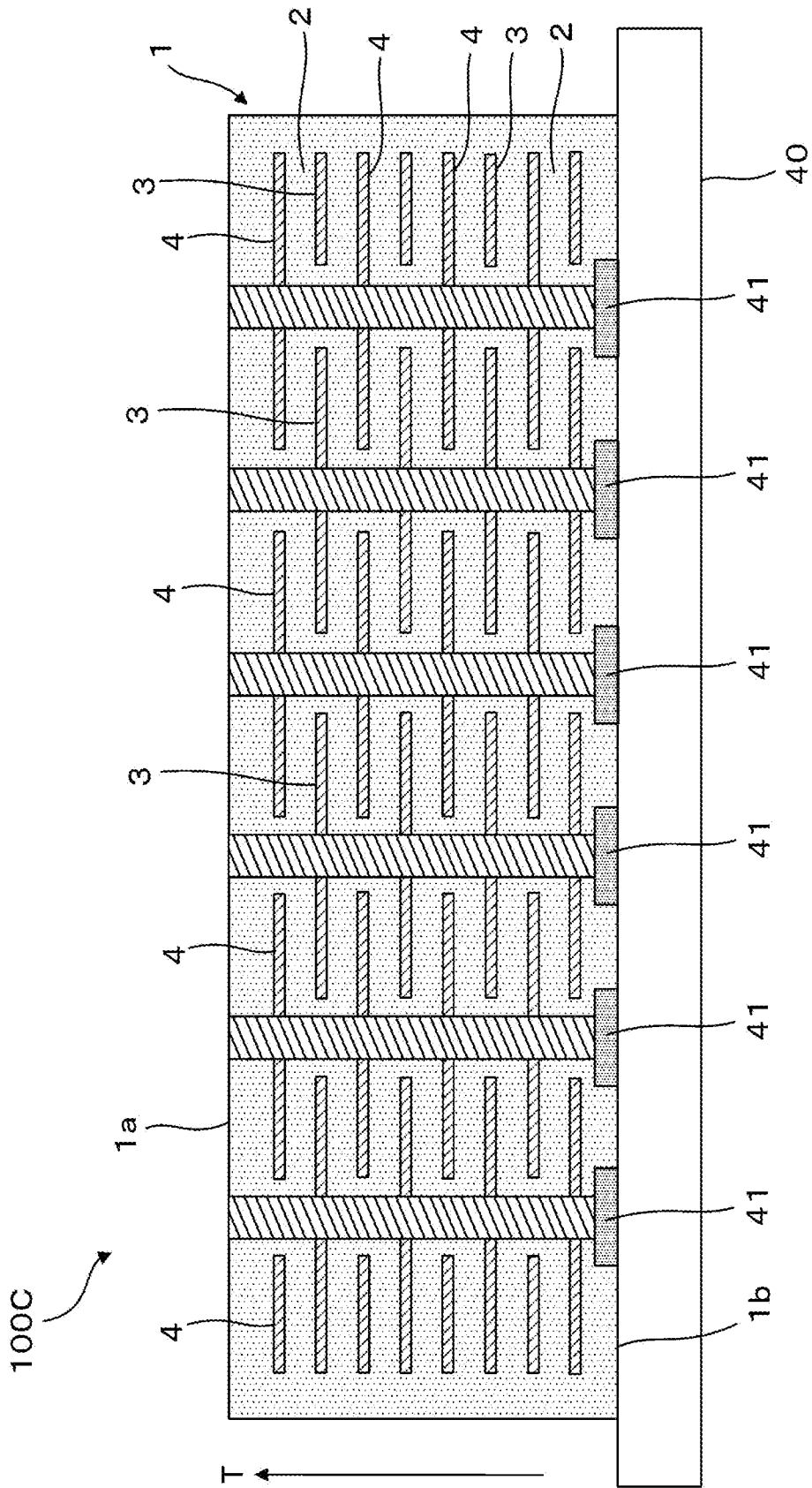
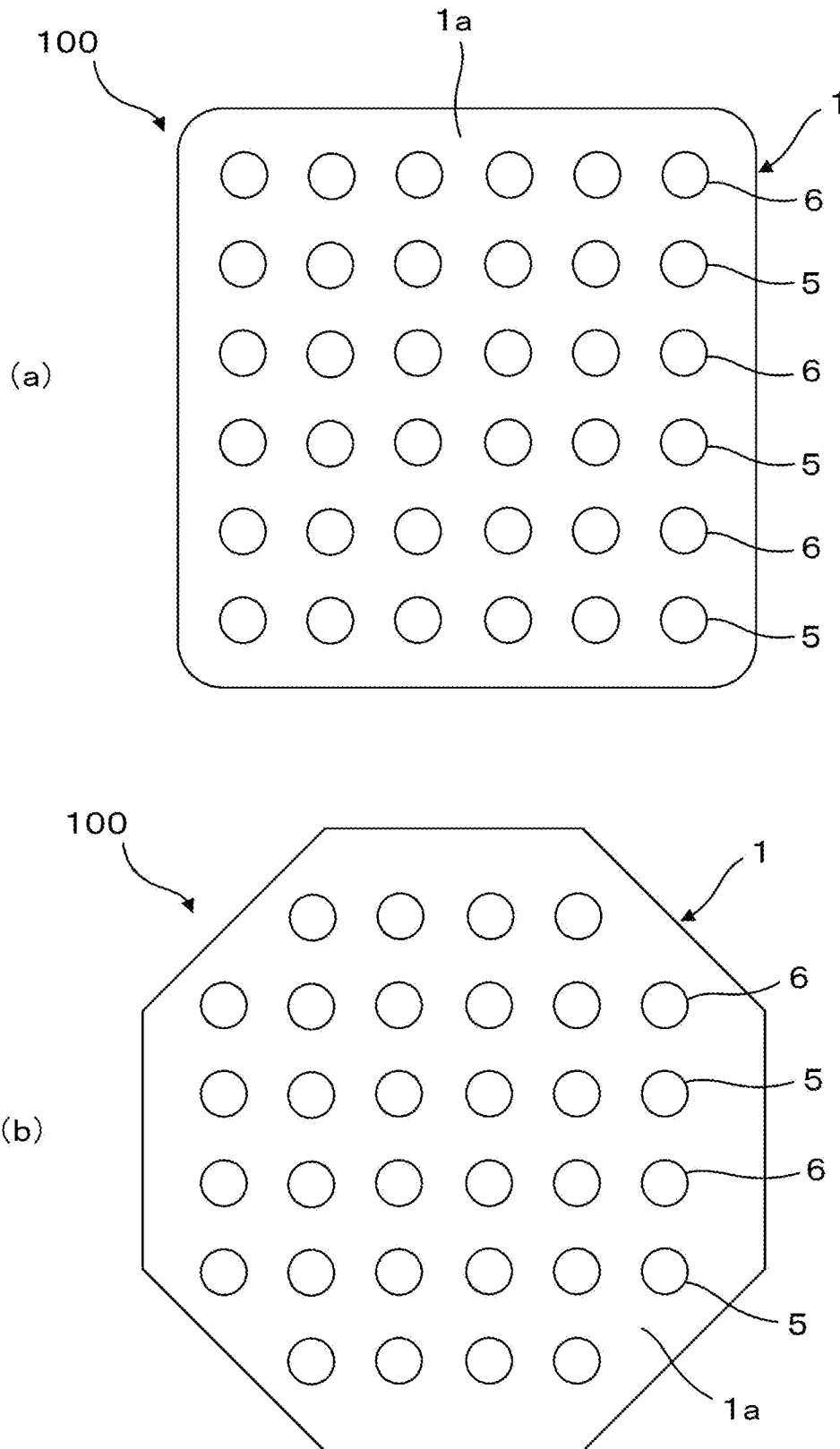


FIG.10

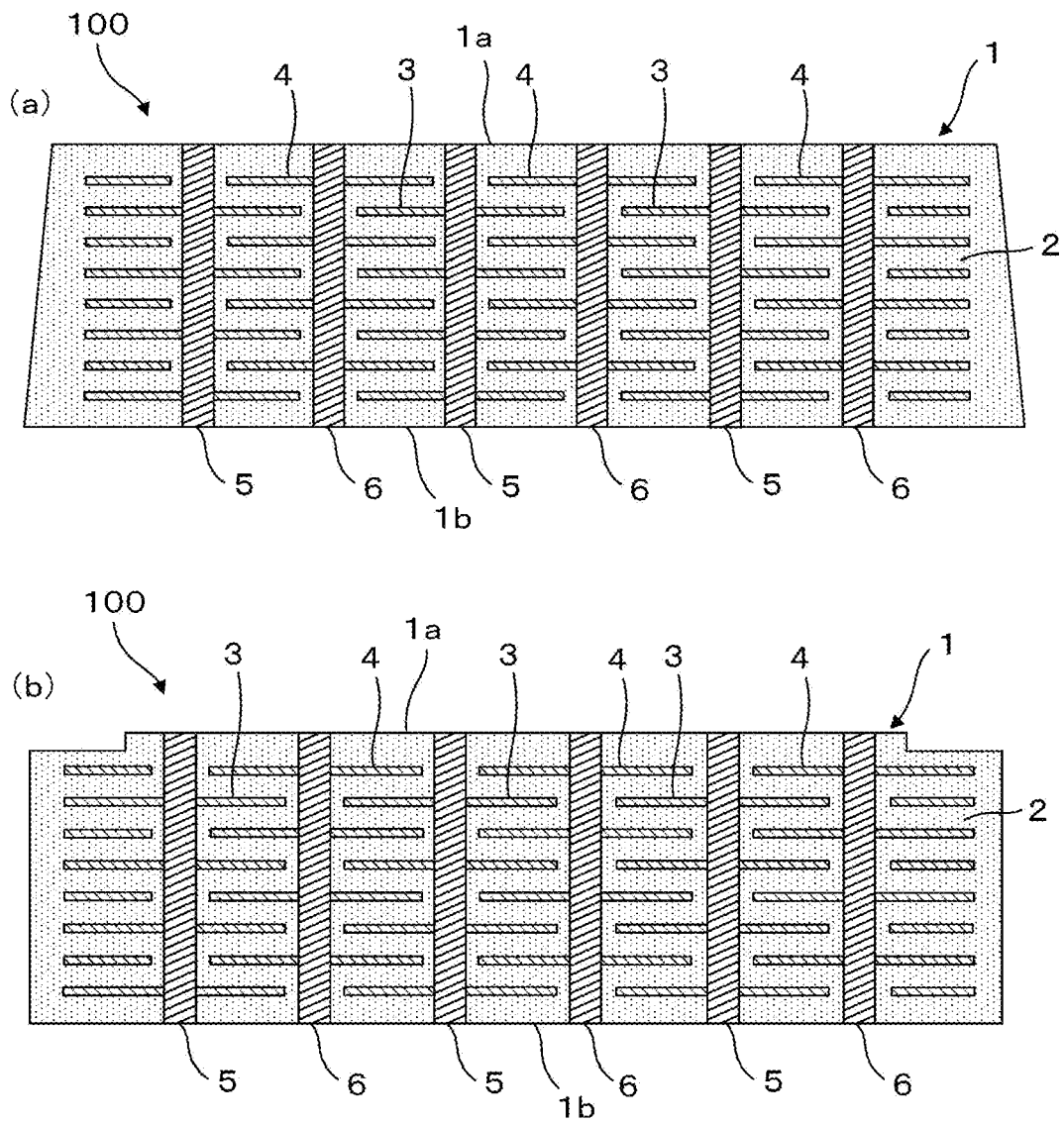
[図11]

FIG.11



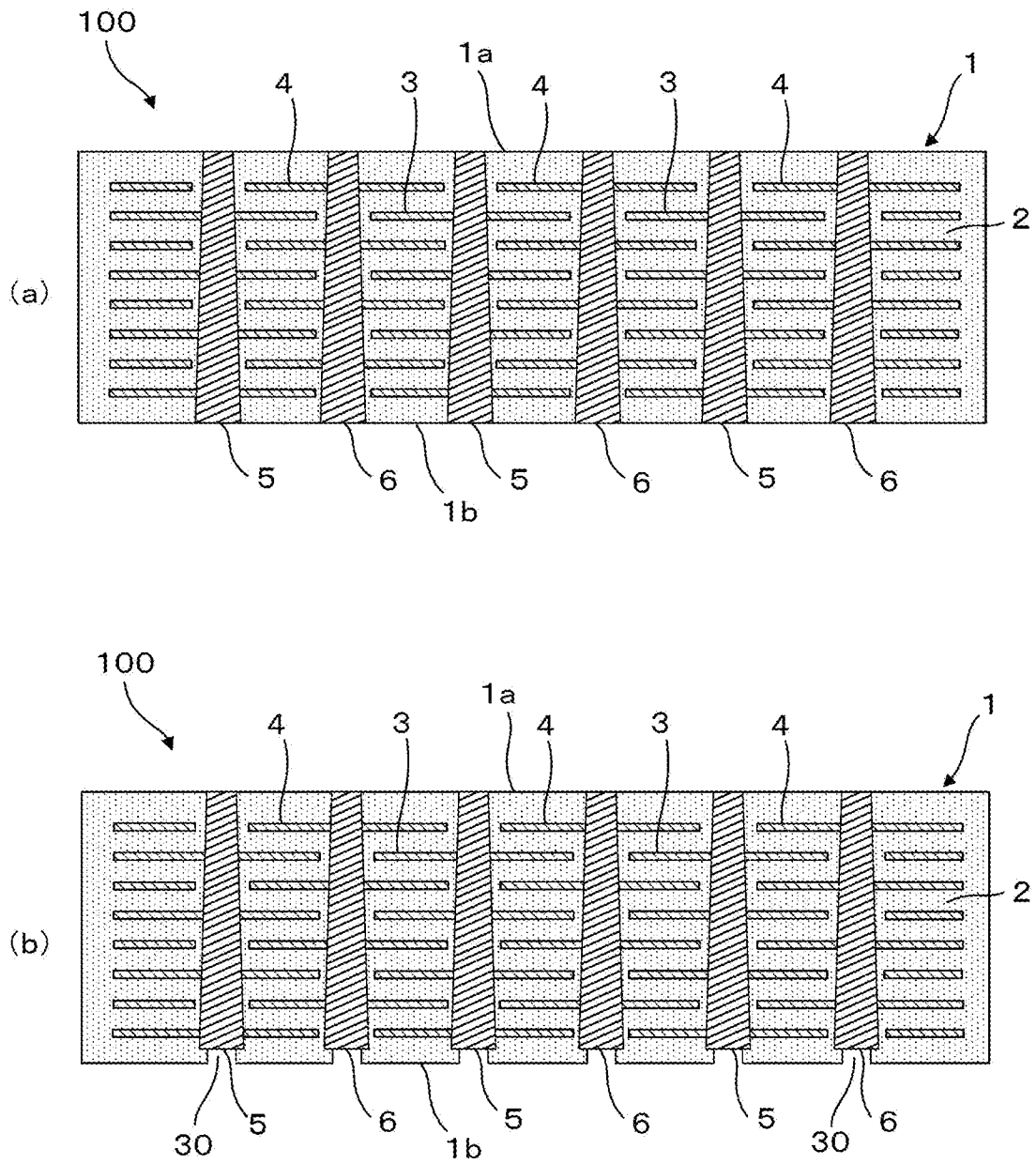
[図12]

FIG.12



[図13]

FIG.13



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2023/024335

<b>A. CLASSIFICATION OF SUBJECT MATTER</b>		
<b>H01G 4/30</b> (2006.01)i; <b>H01G 4/232</b> (2006.01)i		
FI: H01G4/30 513; H01G4/30 512; H01G4/30 516; H01G4/30 201F; H01G4/30 201G; H01G4/30 201K; H01G4/30 201M; H01G4/232 Z		
According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b>		
Minimum documentation searched (classification system followed by classification symbols)		
H01G4/30; H01G4/232		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Published examined utility model applications of Japan 1922-1996 Published unexamined utility model applications of Japan 1971-2023 Registered utility model specifications of Japan 1996-2023 Published registered utility model applications of Japan 1994-2023		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2003-188048 A (KYOCERA CORP) 04 July 2003 (2003-07-04) paragraphs [0010], [0012], [0017], fig. 1	1-2
Y		3-4
A		5-7
Y	JP 2005-123415 A (NGK SPARK PLUG CO LTD) 12 May 2005 (2005-05-12) paragraph [0055], fig. 12	3-4
A		5-7
Y	JP 2020-72263 A (TDK CORP) 07 May 2020 (2020-05-07) paragraph [0045], fig. 1	3-4
A		5-7
A	JP 2008-41828 A (TDK CORP) 21 February 2008 (2008-02-21)	1-7
A	JP 2004-153041 A (NGK SPARK PLUG CO LTD) 27 May 2004 (2004-05-27)	1-7
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
04 September 2023		12 September 2023
Name and mailing address of the ISA/JP		Authorized officer
Japan Patent Office (ISA/JP) 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915 Japan		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

**PCT/JP2023/024335**

<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2004-153043 A (NGK SPARK PLUG CO LTD) 27 May 2004 (2004-05-27)	1-7
<hr style="border-top: 1px dashed black;"/>		

**INTERNATIONAL SEARCH REPORT**  
**Information on patent family members**

International application No. <b>PCT/JP2023/024335</b>
---

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP 2003-188048 A	04 July 2003	(Family: none)	
JP 2005-123415 A	12 May 2005	(Family: none)	
JP 2020-72263 A	07 May 2020	US 2020/0135400 A1 paragraph [0067], fig. 1 CN 111199829 A	
JP 2008-41828 A	21 February 2008	(Family: none)	
JP 2004-153041 A	27 May 2004	(Family: none)	
JP 2004-153043 A	27 May 2004	(Family: none)	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01G 4/30(2006.01)i; H01G 4/232(2006.01)i FI: H01G4/30 513; H01G4/30 512; H01G4/30 516; H01G4/30 201F; H01G4/30 201G; H01G4/30 201K; H01G4/30 201M; H01G4/232 Z		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（IPC）） H01G4/30; H01G4/232 最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2023年 日本国実用新案登録公報 1996-2023年 日本国登録実用新案公報 1994-2023年 国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y A	JP 2003-188048 A（京セラ株式会社）04.07.2003（2003-07-04） [0010], [0012], [0017], 図1	1-2 3-4 5-7
Y A	JP 2005-123415 A（日本特殊陶業株式会社）12.05.2005（2005-05-12） [0055], 図12	3-4 5-7
Y A	JP 2020-72263 A（TDK株式会社）07.05.2020（2020-05-07） [0045], 図1	3-4 5-7
A	JP 2008-41828 A（TDK株式会社）21.02.2008（2008-02-21）	1-7
A	JP 2004-153041 A（日本特殊陶業株式会社）27.05.2004（2004-05-27）	1-7
A	JP 2004-153043 A（日本特殊陶業株式会社）27.05.2004（2004-05-27）	1-7
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input checked="" type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 04.09.2023	国際調査報告の発送日 12.09.2023	
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号	権限のある職員（特許庁審査官） 田中 晃洋 5D 1981 電話番号 03-3581-1101 内線 3551	

国際調査報告  
 パテントファミリーに関する情報

国際出願番号  
 PCT/JP2023/024335

引用文献	公表日	パテントファミリー文献	公表日
JP 2003-188048 A	04.07.2003	(ファミリーなし)	
JP 2005-123415 A	12.05.2005	(ファミリーなし)	
JP 2020-72263 A	07.05.2020	US 2020/0135400 A1 [0067], Fig.1 CN 111199829 A	
JP 2008-41828 A	21.02.2008	(ファミリーなし)	
JP 2004-153041 A	27.05.2004	(ファミリーなし)	
JP 2004-153043 A	27.05.2004	(ファミリーなし)	