

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局



(43) 国际公布日
2011 年 10 月 27 日 (27.10.2011)

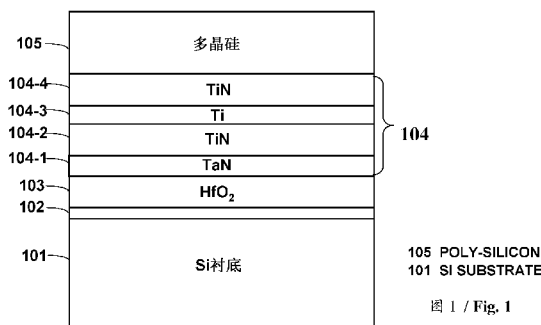
PCT

(10) 国际公布号
WO 2011/130993 A1

- (51) 国际专利分类号:
H01L 21/283 (2006.01) H01L 21/336 (2006.01)
- (21) 国际申请号: PCT/CN2010/077339
- (22) 国际申请日: 2010 年 9 月 27 日 (27.09.2010)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201010153756.1 2010 年 4 月 20 日 (20.04.2010) CN
- (71) 申请人 (对除美国外的所有指定国): 中国科学院
微电子研究所 (INSTITUTE OF MICROELECTRONICS, CHINESE ACADEMY OF SCIENCES)
[CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。
- (72) 发明人: 及
- (75) 发明人/申请人 (仅对美国): 陈世杰 (CHEN, Shijie)
[CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。 王文武 (WANG, Wenwu)
[CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。 王晓磊 (WANG, Xiaolei)
[CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。 韩锴 (HAN, Kai) [CN/CN]; 中国北京市朝阳区北土城西路 3 号, Beijing 100029 (CN)。
- (74) 代理人: 北京市立方律师事务所 (LIFANG & PARTNERS LAW FIRM); 中国北京市东四十条甲 22 号南新仓国际大厦 A1105 室, Beijing 100007 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG)。
- 本国际公布:
— 包括国际检索报告(条约第 21 条(3))。

(54) Title: SEMICONDUCTOR DEVICE STRUCTURE AND MANUFACTURING METHOD THEREOF

(54) 发明名称: 一种半导体器件结构及其形成方法



(57) Abstract: A gate structure of MOS semiconductor device is provided. The gate structure comprises: a substrate (101); an interface layer thin film (102) formed on the substrate (101); a high-k dielectric layer (103) formed on the interface layer thin film (102); a metal gate (104) formed on the high-k dielectric layer (103), and the metal gate (104) comprises a metal gate work function layer (104-1), an oxygen-getter element barrier layer (104-2), a metal gate oxygen-getter layer (104-3), a metal gate barrier layer (104-4), and a poly-silicon layer (105) orderly arranged from top to bottom. The oxygen-getter layer (104-3) in the metal gate (104) prevents the external oxygen from entering into the interface layer (102) and getters the oxygen in the interface layer (102) by anneal process. Thus the interface layer (102) can be thinned and the EOT of the MOS device can be decreased effectively. Furthermore, the disadvantage due to the oxygen-getter element diffusing into the high-k dielectric layer (103) can be avoided by adding the oxygen-getter element barrier layer (104-2), thus the high-k/metal gate system can be integrated easily and the device performance can be improved.

[见续页]

WO 2011/130993 A1



(57) 摘要:

一种 MOS 半导体器件的栅极结构。包括：衬底（101）；形成在衬底（101）之上的界面层薄膜（102）；形成在界面层薄膜（102）之上的高 k 栅介质层（103）；和形成在高 k 栅介质层（103）之上的金属栅极（104），金属栅极（104）从上而下依次包括金属栅功函数层（104-1）、氧吸除元素阻挡层（104-2）、金属栅氧吸除层（104-3）、金属栅阻挡层（104-4）和多晶硅层（105）。通过在金属栅（104）中引入金属栅氧吸除层（104-3）以在退火工艺中隔绝外界氧气进入界面层（102）和吸除界面层（102）中的氧，从而减薄界面层（102），有效减小 MOS 器件的 EOT，并且通过增加氧吸除元素阻挡层（104-2），从而避免“氧吸除元素”扩散进入高 k 栅介质层（103）而对其产生不利影响，使得高 k/金属栅系统的集成更为容易，进一步提高器件性能。

一种半导体器件结构及其形成方法

技术领域

本发明涉及半导体制造及设计技术领域，特别涉及一种半导体结构及其形成方法。

背景技术

在微电子技术发展的数十年历程中，逻辑芯片制造商制造 MOS 器件时，一直采用 SiO_2 作为栅介质、重掺杂的多晶硅作为栅电极材料。但是，随着特征尺寸的不断缩小，MOS 晶体管中的 SiO_2 栅电介质已临近了极限。例如，在 65 纳米工艺中， SiO_2 栅的厚度已降至 1.2 纳米，约为 5 个硅原子层厚度，如果再继续缩小，漏电流和功耗将急剧增加。同时，由多晶硅栅电极引起的掺杂硼原子扩散、多晶硅耗尽效应以及过高的栅电阻等问题也将变得越来越严重。因此，对于 32 纳米及以下各技术代，急剧增加的漏电流和功耗等问题将亟待新材料、新工艺及新器件结构的开发来解决。

为降低漏电流和功耗，目前有一种改进技术是采用“高 k/金属栅”结构。目前，国际上各主要半导体公司都已开始着手面向 32 纳米及以下技术代的“高 k/金属栅”技术的开发。Intel 披露出在采用高 k 栅介质材料后，器件的漏电流降为原来的十分之一。但是，在高 k/金属栅工艺中，由于必须采用的高温退火工艺，因此致使 SiO_2 界面层在退火工艺中变厚。另一方面，45nm 及以下节点的 CMOS 器件需要 EOT（等效氧化层厚度）不超过 1nm 的栅介质来提高栅极对沟道的控制能力，因此较厚的 SiO_2 界面层难以实现，尤其在 32 纳米及 22 纳米工艺技术中，栅介质的 EOT 甚至需要达到 0.7nm 甚至 0.5nm 以下，而普通高 k/金属栅工艺中的 SiO_2 界面层的厚度就达到了 0.5-0.7 纳米。因此，缩小 EOT，特别是缩小 SiO_2 界面层所贡献的 EOT 成为了新一代高 k/金属栅技术中的一个关键挑战。

研究过程中我们发现，在高温退火过程中，当外界氛围中的氧不能进入到栅介质结构里时，一些金属薄膜或其他不饱和氧化介质薄膜对高 k 栅介质和半导体衬底间的界面层（如 SiO_2 ）中的氧具有“吸除”作用，原因是

这些金属或不饱和氧化介质材料的吉布斯自由能变远大于半导体衬底（如 Si），这意味着这些金属的氧化物或不饱和氧化介质的饱和氧化物比半导体衬底的氧化物更加稳定和容易形成。因此，在高温热处理过程中，界面层中的氧被驱动与这些“氧吸除金属或不饱和氧化介质”形成金属氧化物，
5 从而导致界面层厚度变小，甚至消失。

一种典型的氧吸除工艺方法是在高 k 栅介质中间插入一氧吸除金属层，通过高温退火来吸除界面层中的氧。但这种高 k 栅介质里引入“氧吸除金属”的“直接氧吸除工艺”仍有一些不足，比如这种“氧吸除金属”会直接导致高 k 栅介质的改变，以至于对 MOS 器件的性能产生其他不利的影响。

10

发明内容

本发明的目的旨在至少解决上述的技术缺陷之一，尤其是通过引入“间接氧吸除工艺”，达到既减小器件的 EOT，又不对高 k 介质层产生负面影响的效果

15

为达到上述目的，本发明一方面提出一种 MOS 半导体器件的栅极结构，包括：衬底；形成在所述衬底之上的界面层薄膜；形成在所述界面层薄膜之上的高 k 栅介质层；和形成在所述高 k 栅介质层之上的金属栅极，所述金属栅极从下至上依次包括金属栅功函数层、氧吸除元素阻挡层、金属栅氧吸除层、金属栅阻挡层和多晶硅层。

20

本发明另一方面提出一种 MOS 半导体器件，包括如上所述的栅极结构。

本发明再一方面提出一种形成上述 MOS 半导体器件的栅极结构的方法，包括以下步骤：提供衬底；在所述衬底之上形成界面层薄膜；在所述界面层薄膜之上形成高 k 栅介质层；在所述高 k 栅介质层之上形成金属栅功函数层；在所述金属栅功函数层之上形成氧吸除元素阻挡层；在所述氧
25 吸除元素阻挡层之上形成金属栅氧吸除层；在所述金属栅氧吸除层之上形成金属栅阻挡层；在所述金属栅阻挡层之上形成多晶硅层；快速热退火处理形成最终栅极结构。

本发明通过在金属栅中引入金属栅氧吸除层来达到在退火工艺中隔绝

外界氧气进入界面层和吸除界面层中的氧的目的，从而减薄界面层，有效地减小 MOS 器件的 EOT，并且通过增加氧吸除元素阻挡层，从而避免“氧吸除元素”扩散进入高 k 栅介质层而对其产生不利影响，使得高 k/金属栅系统的集成更为容易，器件性能得到进一步提高。

- 5 本发明附加的方面和优点将在下面的描述中部分给出，部分将从下面的描述中变得明显，或通过本发明的实践了解到。

附图说明

10 本发明上述的和/或附加的方面和优点从下面结合附图对实施例的描述中将变得明显和容易理解，本发明的附图是示意性的，因此并没有按比例绘制。其中：

图 1 为本发明实施例的 MOS 半导体器件的栅极结构示意图；

图 2-8 为形成本发明实施例的 MOS 半导体器件的栅极结构的中间步骤示意图。

15

具体实施方式

下面详细描述本发明的实施例，所述实施例的示例在附图中示出，其中自始至终相同或类似的标号表示相同或类似的元件或具有相同或类似功能的元件。下面通过参考附图描述的实施例是示例性的，仅用于解释本发明，而不能解释为对本发明的限制。

20 下文的公开提供了许多不同的实施例或例子用来实现本发明的不同结构。为了简化本发明的公开，下文中对特定例子的部件和设置进行描述。当然，它们仅仅为示例，并且目的不在于限制本发明。此外，本发明可以在不同例子中重复参考数字和/或字母。这种重复是为了简化和清楚的目的，其本身不指示所讨论各种实施例和/或设置之间的关系。此外，本发明提供了的各种特定的工艺和材料的例子，但是本领域普通技术人员可以意识到其他工艺的可应用于性和/或其他材料的使用。另外，以下描述的第一特征在第二特征之“上”的结构可以包括第一和第二特征形成为直接接触

的实施例，也可以包括另外的特征形成在第一和第二特征之间的实施例，这样第一和第二特征可能不是直接接触。

本发明通过在金属栅中引入金属栅氧吸除层来达到在退火工艺中隔绝外界氧气进入界面层和吸除界面层中的氧的目的，以此来达到降低 MOS 器件 EOT 的目的。

如图 1 所示，为本发明实施例提出的 MOS 半导体器件的栅极结构示意图。该结构从下至上依次包括：半导体衬底 101、界面层薄膜 102、高 k 栅介质层 103、金属栅极 104 以及多晶硅层 105，其中，金属栅极 104 包括多层材料层，具体包括：金属栅功函数层 104-1、氧吸除元素阻挡层 104-2、金属栅氧吸除层 104-3 和金属栅阻挡层 104-4。金属栅氧吸除层 104-3 中的元素须具备在热处理过程中从界面层吸除氧的能力；而增加氧吸除元素阻挡层 104-2 的目的在于阻挡“氧吸除元素”扩散进入高 k 栅介质层 103 而对其产生不利影响。

为了更清楚的理解本发明提出的上述半导体器件的栅极结构，本发明还提出了形成上述半导体结构的方法的实施例，需要注意的是，本领域技术人员能够根据上述半导体结构选择多种工艺进行制造，例如不同类型的产品线，不同的工艺流程等等，但是这些工艺制造的半导体结构如果采用与本发明上述结构基本相同的结构，达到基本相同的效果，那么也应包含在本发明的保护范围之内。为了能够更清楚的理解本发明，以下将具体描述形成本发明上述结构的方法及工艺，还需要说明的是，以下步骤仅是示意性的，并不是对本发明的限制，本领域技术人员还可通过其他工艺实现。

如图 2-8 所示，为形成本发明实施例上述 MOS 半导体器件的栅极结构的中间步骤示意图，该方法包括以下步骤：

步骤 1：提供半导体衬底 101。在本实施例中，衬底 101 以 Si 为例，但实际应用中，衬底可以包括任何适合的半导体衬底材料，具体可以是但不限于 Si、Ge、GeSi、GaAs、InP、GaInAs、SiC、SOI（绝缘体上硅）或者任何 III/V 族化合物半导体等。根据现有技术公知的设计要求（例如 p 型衬底或者 n 型衬底），衬底 101 可以包括各种掺杂配置。此外，衬底 101 可以可选地包括外延层，可以被应力改变以增强性能。

步骤 2: 在衬底 101 上生长界面层薄膜 102, 其厚度约为 0.2-0.8nm, 如图 2 所示。在本发明实施例中, 界面层薄膜 102 为 SiO_2 薄膜。

步骤 3: 在界面层薄膜 102 上生长高 k 栅介质层 103, 其厚度为约 1-3nm, 如图 3 所示。高 k 介质层包括二氧化铪 (HfO_2)、 HfSiO 、 HfSiON 、 HfTaO 、 HfTiO 、 HfZrO 及其组合, 以及/或者其他合适的材料。高 k 栅介质层 103 可以通过例如化学气相沉积 (CVD) 或者原子层沉积 (ALD) 的工艺来形成。在本发明实施例中, 该高 k 介质层 103 为 HfO_2 薄膜, 并且采用 ALD 技术生成。

步骤 4: 在高 k 介质薄膜 103 上淀积金属栅功函数层 104-1, 其厚度为约 5-30nm, 如图 4 所示。金属栅功函数层 104-1 的材料包括 TaC、HfC、TiC、TiN、TiSiN、TaTbN、TaErN、TaYbN、TaSiN、HfSiN、 RuTa_x 、 NiTa_x 、TaN、MoSiN、 MoN_x 、TiCN、TaAlC、TiAlN、 PtSi_x 、 NiSi_x 、Pt、Ru、Ir、Mo、 HfRu_x 、 RuO_x 或其组合等, 在本发明实施例中, 金属栅功函数层 104-1 为 TaN 薄膜。

步骤 5: 在金属栅功函数层 104-1 上淀积氧吸除元素阻挡层 104-2, 其厚度为约 2-15nm, 如图 5 所示。氧吸除元素阻挡层 104-2 的材料包括 TiN、TaN、HfN、TiSiN、TaSiN、HfSiN 或其组合等, 在本发明实施例中, 氧吸除元素阻挡层 104-2 为 TiN。

步骤 6: 在氧吸除元素阻挡层 104-2 上淀积金属栅氧吸除层 104-3, 其厚度为约 1-10nm, 如图 6 所示, 金属栅氧吸除层 104-3 中的元素须具备在热处理过程中从界面层吸除氧的能力, 包括 Ti、Hf、Al、Be、Mg 或其组合等, 在本发明实施例中, 该金属栅氧吸除层为 Ti。

步骤 7: 在金属栅氧吸除层 104-3 上淀积金属栅阻挡层 104-4, 其厚度为 2-15nm, 如图 7 所示。金属栅阻挡层 104-4 的材料包括 TiN、TaN、HfN、TiSiN、TaSiN、HfSiN 或其组合等, 在本发明实施例中, 该金属栅阻挡层 104-4 为 TiN 薄膜。

需注意的是, 步骤 4-7 中的淀积可采用常规沉积工艺, 例如溅射、PLD、MOCVD、ALD、PEALD 或其他合适的方法。

步骤 8: 在金属栅阻挡层 (104-4) 上淀积多晶硅层 105, 厚度为约 30-70nm, 如图 8 所示。

步骤 9: 对该结构进行快速热退火处理。热处理温度为约 300-1000 $^{\circ}\text{C}$,

时间为约 5-300s。处理后的结构如图 1 所示，其 SiO₂ 界面层的厚度约为 0-0.5nm。

5 本发明通过在金属栅中引入金属栅氧吸除层来达到在退火工艺中隔绝外界氧气进入界面层，从而防止了 SiO₂ 界面层的厚度增加。并且利用氧吸除技术，使得原本厚度达 0.2-0.8nm 的 SiO₂ 界面层在退火过程中厚度减少为 0.5 纳米以下，甚至完全去除，有效地减小了器件的 EOT。另外，通过增加氧吸除元素阻挡层，避免“氧吸除元素”扩散进入高 k 栅介质层而对其产生不利影响，使得高 k/金属栅系统的集成更为容易，器件性能得到进一步提高。

10 尽管已经示出和描述了本发明的实施例，对于本领域的普通技术人员而言，可以理解在不脱离本发明的原理和精神的情况下可以对这些实施例进行多种变化、修改、替换和变型，本发明的范围由所附权利要求及其等同限定。

权 利 要 求

- 1、一种 MOS 半导体器件的栅极结构，其特征在于，包括：
衬底；
5 形成在所述衬底之上的界面层薄膜；
形成在所述界面层薄膜之上的高 k 栅介质层； 和
形成在所述高 k 栅介质层之上的金属栅极，所述金属栅极从下至上依次包括金属栅功函数层、氧吸除元素阻挡层、金属栅氧吸除层、金属栅阻挡层和多晶硅层。
- 10 2、如权利要求 1 所述的栅极结构，其特征在于，所述界面层薄膜的厚度为 0 - 0.5nm。
- 3、如权利要求 1 所述的栅极结构，其特征在于，所述高 k 栅介质层的厚度为 1 - 3nm。
- 4、如权利要求 1 所述的栅极结构，其特征在于，所述金属栅功函数层的厚度为 5 - 30nm。
- 15 5、如权利要求 1 所述的栅极结构，其特征在于，所述氧吸除元素阻挡层的厚度为 2 - 15nm。
- 6、如权利要求 1 所述的栅极结构，其特征在于，所述金属栅氧吸除层的元素具备在热处理过程中从所述界面层薄膜吸除氧的能力。
- 20 7、如权利要求 1 所述的栅极结构，其特征在于，所述金属栅氧吸除层的厚度为 1 - 10nm。
- 8、如权利要求 1 所述的栅极结构，其特征在于，所述金属栅阻挡层的厚度为 2-15nm。
- 9、如权利要求 1 所述的栅极结构，其特征在于，所述多晶硅层的厚度为 30 - 70 nm。
- 25 10、一种 MOS 半导体器件，其特征在于，包括权利要求 1-9 任一项所述的栅极结构。
- 11、一种形成 MOS 半导体器件的栅极结构的方法，其特征在于，包括以下步骤：

提供衬底;

在所述衬底之上形成界面层薄膜;

在所述界面层薄膜之上形成高 k 栅介质层;

在所述高 k 栅介质层之上形成金属栅功函数层;

5 在所述金属栅功函数层之上形成氧吸除元素阻挡层;

在所述氧吸除元素阻挡层之上形成金属栅氧吸除层;

在所述金属栅氧吸除层之上形成金属栅阻挡层;

在所述金属栅阻挡层之上形成多晶硅层;

快速热退火处理形成最终栅极结构。

10 12、如权利要求 11 所述的方法,其特征在于,所述界面层薄膜的厚度为 0.2 - 0.8nm。

13、如权利要求 11 所述的方法,其特征在于,所述高 k 栅介质层的厚度为 1 - 3nm。

15 14、如权利要求 11 所述的方法,其特征在于,所述金属栅功函数层的厚度为 5 - 30nm。

15、如权利要求 11 所述的方法,其特征在于,所述氧吸除元素阻挡层的厚度为 2 - 15nm。

16、如权利要求 11 所述的方法,其特征在于,所述金属栅氧吸除层的元素具备在热处理过程中从所述界面层薄膜吸除氧的能力

20 17、如权利要求 16 所述的方法,其特征在于,所述金属栅氧吸除层的厚度为 1 - 10nm。

18、如权利要求 11 所述的方法,其特征在于,所述金属栅阻挡层的厚度为 2-15nm。

25 19、如权利要求 11 所述的方法,其特征在于,所述多晶硅层的厚度为 30 - 70 nm。

20、如权利要求 11 所述的方法,其特征在于,所述热退火处理的温度为 300 - 1000° C,处理时间为 5 - 300s。

21、如权利要求 11 所述的方法,其特征在于,所述最终栅极结构中的界面层薄膜的厚度为 0 - 0.5nm。



图 1



图 2

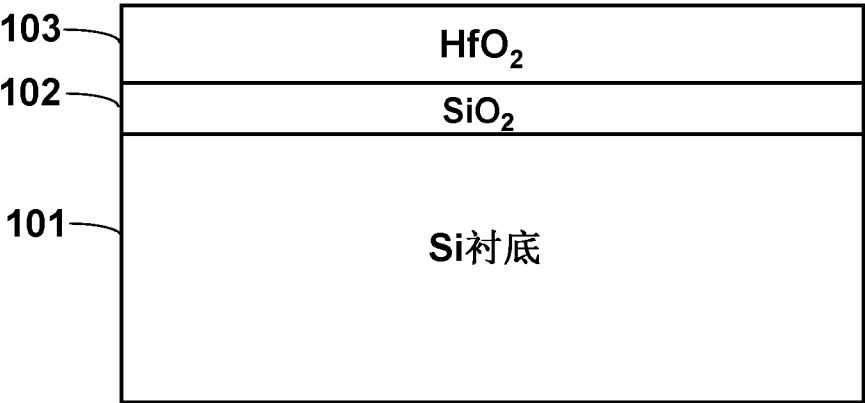


图 3



图 4



图 5



图 6



图 7

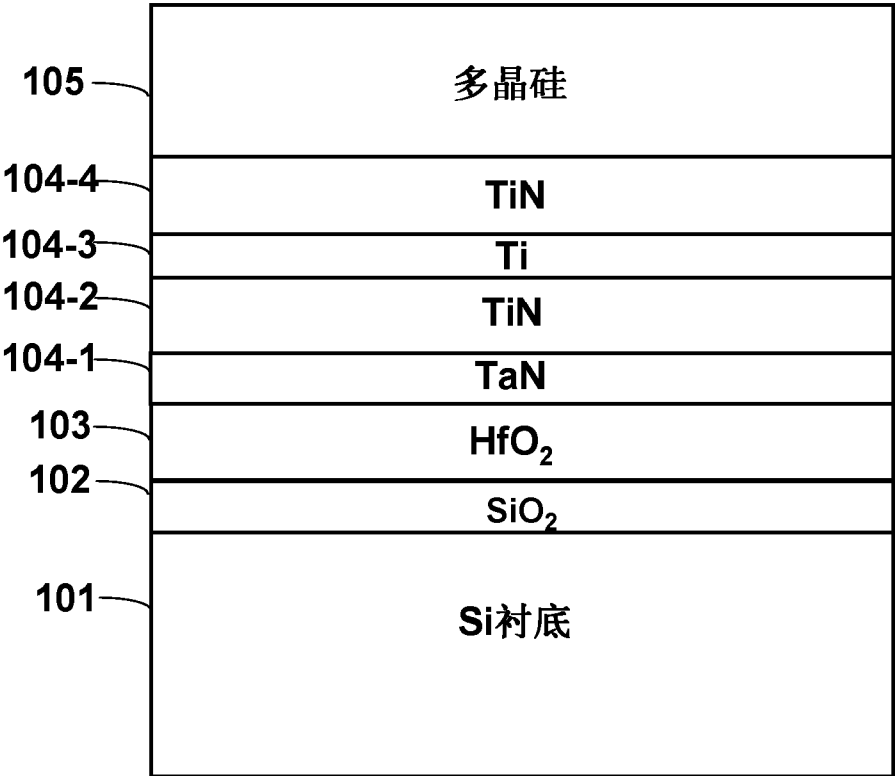


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2010/077339

A. CLASSIFICATION OF SUBJECT MATTER

See extra sheet

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC: H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CPRS,CNXT,CNKI,WPI,EPODOC: gate, oxygen, getter+, adsorb+, captur+, barrier, block+, prevent+, function, metal.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US2009/0152651A1 (Bu et al.) (US) 18 Jun. 2009 (18.06.2009) see specification: paragraphs [0018]-[0024], figs. 2-3	4-5,9-10,14-15,19-20
Y		1-3,6-8,11-13,16-18,21
Y	US2007/0262348A1 (Park et al.) (US) 15 Nov. 2007 (15.11.2007) see specification: paragraphs [0040]-[0059], fig. 7A	1-3,6-8,11-13,16-18,21
Y	CN101661883A (TAIWAN SEMICONDUCTOR MFG CO LT) (CN) 03 Mar. 2010 (03.03.2010) see specification: pages 3-5, fig. 14	2,12,21
A	US7407875B2 (Wong et al.) (US) 05 Aug. 2008 (05.08.2008) The whole document	1-21
A	JP2001-352054A (HITACHI LTD) (JP) 21 Dec. 2001 (21.12.2001) The whole document	1-21

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim (S) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
14 Jan. 2011 (14.01.2011)

Date of mailing of the international search report
27 Jan. 2011 (27.01.2011)

Name and mailing address of the ISA/CN
The State Intellectual Property Office, the P.R.China
6 Xitucheng Rd., Jimen Bridge, Haidian District, Beijing, China
100088
Facsimile No. 86-10-62019451

Authorized officer
WANG Xingyan
Telephone No. (86-10)62411588

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2010/077339

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
US2009/0152651A1	18.06.2009	None	
US2007/0262348A1	15.11.2007	US7521345B2	21.04.2009
CN101661883A	03.03.2010	US2010048010A1	25.02.2010
US7407875B2	05.08.2008	US2008054326A1	06.03.2008
		WO2008028940A1	13.03.2008
		EP2074651A1	01.07.2009
		CN101542710A	23.09.2009
		JP2010503224T	28.01.2010
JP2001-352054A	21.12.2001	None	

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2010/077339

Continuation of: A. CLASSIFICATION OF SUBJECT MATTER

H01L 21/283 (2006.01) i

H01L 21/336 (2006.01) i

国际检索报告

国际申请号

PCT/CN2010/077339

A. 主题的分类

参见附加页

按照国际专利分类(IPC)或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

IPC: H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CPRS,CNTEXT,CNKI: 栅, 介质, 界面, 高 k, 氧, 吸氧, 吸气, 吸除氧, 氧吸除, 除氧, 金属栅, 阻挡层

WPI,EPODOC: gate, oxygen, getter+, adsorb+, captur+, barrier, block+, prevent+, function, metal.

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	US2009/0152651A1 (BU 等) (美国) 18.6 月 2009 (18.06.2009) 参见说明书第[0018]-[0024]段, 图 2-3	4-5, 9-10, 14-15, 19-20
Y		1-3, 6-8, 11-13, 16-18, 21
Y	US2007/0262348A1 (PARK 等) (美国) 15.11 月 2007 (15.11.2007) 参见说明书第[0040]-[0059]段, 图 7A	1-3, 6-8, 11-13, 16-18, 21
Y	CN101661883A (台湾积体电路制造股份有限公司) (中国) 03.3 月 2010 (03.03.2010) 参见说明书第 3-5 页, 图 14	2, 12, 21
A	US7407875B2 (WONG 等) (美国) 05.8 月 2008 (05.08.2008) 全文	1-21
A	JP2001-352054A (株式会社日立制作所) (日本) 21.12 月 2001 (21.12.2001)	1-21

☐ 其余文件在 C 栏的续页中列出。

☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

14.1 月 2011 (14.01.2011)

国际检索报告邮寄日期

27.1 月 2011 (27.01.2011)

ISA/CN 的名称和邮寄地址:

中华人民共和国国家知识产权局

中国北京市海淀区蓟门桥西土城路 6 号 100088

传真号: (86-10)62019451

受权官员

王兴妍

电话号码: (86-10) 62411588

国际检索报告

关于同族专利的信息

国际申请号

PCT/CN2010/077339

检索报告中引用的 专利文件	公布日期	同族专利	公布日期
US2009/0152651A1	18.06.2009	无	
US2007/0262348A1	15.11.2007	US7521345B2	21.04.2009
CN101661883A	03.03.2010	US2010048010A1	25.02.2010
US7407875B2	05.08.2008	US2008054326A1	06.03.2008
		WO2008028940A1	13.03.2008
		EP2074651A1	01.07.2009
		CN101542710A	23.09.2009
		JP2010503224T	28.01.2010
JP2001-352054A	21.12.2001	无	

续：主题的分类

H01L 21/283 (2006.01) i

H01L 21/336 (2006.01) i