



(21)申請案號：111136276

(22)申請日：中華民國 111 (2022) 年 09 月 26 日

(51)Int. Cl. : H01L21/20 (2006.01)

(30)優先權：2021/10/15 日本 2021-169808

(71)申請人：日商信越半導體股份有限公司(日本) SHIN-ETSU HANDOTAI CO., LTD. (JP)
日本

(72)發明人：久保埜一平 KUBONO, IPPEI (JP)；萩本和德 HAGIMOTO, KAZUNORI (JP)；水澤康 MIZUSAWA, YASUSHI (JP)；阿部達夫 ABE, TATSUO (JP)；松原壽樹 MATSUBARA, TOSHIKI (JP)；鈴木溫 SUZUKI, ATSUSHI (JP)；大槻剛 OHTSUKI, TSUYOSHI (JP)

(74)代理人：李世章；彭國洋

申請實體審查：無 申請專利範圍項數：18 項 圖式數：5 共 35 頁

(54)名稱

氮化物半導體基板及其製造方法

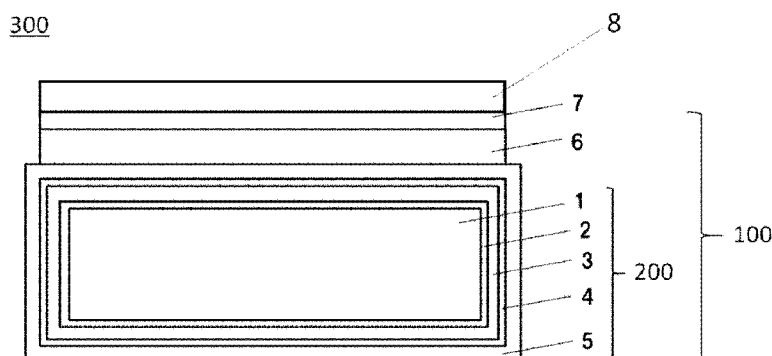
(57)摘要

本發明是一種氮化物半導體基板，其具備：在積層有複數層而成之複合基板上形成有單晶矽層之成長用基板、與被成膜於該成長用基板的前述單晶矽層上的氮化物半導體薄膜；前述單晶矽層的碳濃度是 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下。藉此，可提供一種氮化物半導體基板及其製造方法，該氮化物半導體基板在氮化物半導體的成長中 Al 會在單晶矽層內擴散進行低電阻化，而抑制了高頻特性劣化的情況。

無

指定代表圖：

第1圖



符號簡單說明：

1:多晶陶瓷芯

2:第一黏著層

3:導電層

4:第二黏著層

5:阻障層

6:平坦化層

7:單晶矽層

8:氮化物半導體薄膜

100:成長用基板

200:複合基板

300:氮化物半導體基板

【發明摘要】

【中文發明名稱】氮化物半導體基板及其製造方法

【英文發明名稱】無

【中文】本發明是一種氮化物半導體基板，其具備：在積層有複數層而成之複合基板上形成有單晶矽層之成長用基板、與被成膜於該成長用基板的前述單晶矽層上的氮化物半導體薄膜；前述單晶矽層的碳濃度是 $5 \times 10^{17} \text{ atoms/cm}^3$ 以上且 $1 \times 10^{22} \text{ atoms/cm}^3$ 以下。藉此，可提供一種氮化物半導體基板及其製造方法，該氮化物半導體基板在氮化物半導體的成長中 Al 會在單晶矽層內擴散進行低電阻化，而抑制了高頻特性劣化的情況。

【英文】無

【指定代表圖】第 1 圖

【代表圖之符號簡單說明】

- 1：多晶陶瓷芯
- 2：第一黏著層
- 3：導電層
- 4：第二黏著層
- 5：阻障層
- 6：平坦化層

7: 單晶矽層

8: 氮化物半導體薄膜

100: 成長用基板

200: 複合基板

300: 氮化物半導體基板

【特徵化學式】

無

【發明說明書】

【中文發明名稱】氮化物半導體基板及其製造方法

【英文發明名稱】無

【技術領域】

【0001】 本發明關於一種氮化物半導體基板及其製造方法。

【先前技術】

【0002】 半導體薄膜製造方法之一的MOCVD法，在大口徑化和量產性方面優異，能夠將均質的薄膜結晶進行成膜，因此被廣泛地使用。此外，由GaN所代表的氮化物半導體被期待作為次世代半導體材料，其可突破Si(矽)作為材料的極限。

【0003】 因為GaN為飽和電子速率大這樣的特性而能夠製作能夠高頻操作的裝置，此外也因為絕緣崩潰電場大，所以能夠在高輸出下進行操作。此外，也可期待輕量化和小型化、低電力消耗化。近年來，由於5G等所代表的通訊速度的高速化、和伴隨其的高輸出化的要求，高頻且能夠在高輸出下操作的GaN HEMT受到矚目。

【0004】 作為用以用來製作GaN裝置的GaN磊晶晶圓的基板，Si基板最為價廉且在大口徑化方面有利。此外，由

於導熱係數高且放熱性良好的特性，也使用了SiC基板。但是，該等基板與GaN的熱膨脹係數不同，因此在磊晶成膜後的冷卻步驟中會施加應力，而容易發生裂縫。此外，藉由施加強烈的應力，有時會在裝置製程中發生晶圓破裂的情況。此外，無法將較厚的GaN進行成膜，所以即便在磊晶層內將複雜的應力緩和層進行成膜，在無裂縫的情況下大約在5 μm 左右就會到達極限。

【0005】 另一方面，因為GaN基板具有與GaN磊晶層相同(或者非常相近)的熱膨脹係數，所以不易發生上述這樣的問題，但是自立GaN基的製作不僅困難，還極高價並且無法製作出口徑較大的基板，所以不適用於進行量產。

【0006】 因此，專利文獻1揭示了一種GaN磊晶用的大口徑基板(以下，GaN用支撐基板)，其為大口徑且與GaN的熱膨脹係數相近。該GaN用支撐基板，由支撐結構、被積層於該支撐結構的其中一面的平坦化層、及被積層於該平坦化層的單晶矽層所構成，該支撐結構包含多晶陶瓷芯、第一黏著層、導電層、第二黏著層及阻障層。

【0007】 藉由使用該成長用支撐基板，能夠製作一種氮化物半導體基板，其為大口徑且磊晶層的厚度較厚，並且不會產生裂縫。此外，由於與GaN的熱膨脹係數差極小，在GaN成長時或冷卻時不易產生翹曲，因此，不僅能夠將成膜後的基板的翹曲控制得較小，還不需在磊晶層中設置複雜的應力緩和層，因此磊晶成膜時間會變短，能夠大幅地降低磊晶成長的成本。進一步，成長用支撐基板大部分為

陶瓷，因此基板本身非常硬，不僅不易發生塑性變形，還不會發生無法以口徑大的 GaN on Si 來解決的晶圓破裂。

[先前技術文獻]

(專利文獻)

【0008】 專利文獻 1：日本特表 2020-505767。

【發明內容】

【0009】 [發明所欲解決的問題]

用於高頻用途的 GaN on Si 裝置中，使用有高電阻的單晶矽基板。但是，在單晶矽基板上將 AlN、AlGa_N、GaN 等進行成膜的過程中，Al 與 Ga 會在單晶矽基板中擴散，造成單晶矽基板表層(與氮化物半導體磊晶層的界面附近)低電阻化，而會有高頻特性劣化這樣的問題。

【0010】 GaN 用支撐基板的表層也是單晶矽層，所以在用於高頻用途時，在 AlN、AlGa_N、GaN 等的成長中，Al 與 Ga 會在單晶矽層內擴散，而會發生同樣的高頻損耗的問題。

【0011】 本發明是為了解決上述問題而成者，目的在於提供一種氮化物半導體基板及其製造方法，該氮化物半導體基板在氮化物半導體的成長中 Al 會在單晶矽層內擴散進行低電阻化，而抑制了高頻特性劣化的情況。

[解決問題的技術手段]

【0012】 為了解決上述問題，本發明提供一種氮化物半導體基板，其具備：在積層有複數層而成之複合基板上形成

有單晶矽層之成長用基板、與被成膜於該成長用基板的前述單晶矽層上的氮化物半導體薄膜；

前述單晶矽層的碳濃度是 $5 \text{ E } 17 \text{ atoms/cm}^3$ 以上且 $1 \text{ E } 22 \text{ atoms/cm}^3$ 以下。

【0013】 只要是如此地單晶矽層的碳濃度為 $5 \text{ E } 17 \text{ atoms/cm}^3$ 以上，即能夠抑制往單晶矽層內的 Al 與 Ga 的擴散，而能夠抑制單晶矽層的低電阻化。此外，只要單晶矽層的碳濃度為 $1 \text{ E } 22 \text{ atoms/cm}^3$ 以下，即能夠防止晶性的惡化，因此能夠作成晶性佳的基板。其結果，能夠提供高頻特性良好的氮化物半導體基板。

【0014】 此外，較佳是：前述氮化物半導體薄膜包含 GaN、AlN 及 AlGaIn 中的一種以上。

【0015】 只要是這樣的氮化物半導體薄膜，能夠確實地提供高頻特性良好的氮化物半導體基板。

【0016】 此外，較佳是：前述單晶矽層具有 $100 \sim 500 \text{ nm}$ 的厚度，並且前述氮化物半導體薄膜的總膜厚為 $2 \mu\text{m}$ 以上且 $10 \mu\text{m}$ 以下。

【0017】 本發明中，能夠將單晶矽層及氮化物半導體薄膜作成這樣的厚度。

【0018】 此外，較佳是：前述複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的第二黏著層及被積層於整個該第二黏著層的阻障層，且

前述單晶矽層被形成於平坦化層之上，該平坦化層被積層於前述複合基板的僅其中一面。

【0019】 只要是這樣的構成，成長用基板的大部分為陶瓷，因此基板本身非常硬，不僅不易發生塑性變形，還不會發生無法以矽基板來解決的晶圓破裂。

【0020】 此外，前述複合基板在前述第一黏著層與前述第二黏著層之間可具有被積層於整個前述第一黏著層的導電層。

【0021】 能夠依據需要對複合基板賦予導電性。

【0022】 此外，較佳是下述形態：前述複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的阻障層、被積層於該阻障層的背面的第二黏著層及被積層於該第二黏著層的背面的導電層，且

前述單晶矽層被形成於平坦化層之上，該平坦化層被積層於前述複合基板的前述阻障層的正面。

【0023】 只要是使用了這樣的成長用基板之氮化物半導體基板，不會產生由於成長用基板的正面側導電層所造成的漏洩路徑，而能夠作成高頻特性優異者。

【0024】 此外，較佳是下述形態：前述複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於該第一黏著層的背面的導電層、被積層於該導電層的背面的第二黏著層及阻障層，該阻障層被積層於前述第一

黏著層的正面及側面、前述導電層的側面以及前述第二黏著層的側面及背面，且

前述單晶矽層被形成於平坦化層之上，該平坦化層被積層於前述複合基板的前述阻障層的正面。

【0025】 只要是使用了這樣的成長用基板之氮化物半導體基板，不會產生由於成長用基板的正面側導電層所造成的漏洩路徑，而能夠作成高頻特性優異者。

【0026】 此時，較佳是：前述導電層包含多晶矽層。

【0027】 導電層能夠作成這樣的層。

【0028】 此時，較佳是：前述多晶陶瓷芯包含氮化鋁。

【0029】 只要是設為這樣的複合基板，能夠使與氮化物半導體的熱膨脹係數差變得極小。

【0030】 此外，較佳是：前述第一黏著層及前述第二黏著層包含四乙基矽氧烷 (TEOS, tetraethyl orthosilicate) 層或氧化矽 (SiO_2) 層，並且前述阻障層包含氮化矽。

【0031】 第一黏著層及第二黏著層、以及阻障層的厚度能夠作成這樣的層。

【0032】 此外，較佳是：前述平坦化層包含四乙基矽氧烷 (TEOS) 或氧化矽 (SiO_2)，且具有 500 ~ 3000 nm 的厚度。

【0033】 平坦化層能夠設為這樣的層。

【0034】 此外，本發明提供一種氮化物半導體基板的製造方法，該氮化物半導體基板具備成長用基板、與被成膜於該成長用基板上的氮化物半導體薄膜，

該製造方法包含下述步驟：

步驟(1)，其在積層有複數層而成之複合基板上，形成碳濃度 $5 \text{ E } 17 \text{ atoms/cm}^3$ 以上且 $1 \text{ E } 22 \text{ atoms/cm}^3$ 以下的單晶矽層，來製作成長用基板；及，

步驟(2)，其使前述氮化物半導體薄膜磊晶成長於前述成長用基板的前述單晶矽層上，來製造氮化物半導體基板。

【0035】 只要是這樣地操作而為使用了單晶矽層的碳濃度為 $5 \text{ E } 17 \text{ atoms/cm}^3$ 以上且 $1 \text{ E } 22 \text{ atoms/cm}^3$ 以下的成長用基板之氮化物半導體基板的製造方法，能夠較容易地製造高頻特性良好的氮化物半導體基板。

【0036】 此外，較佳是將前述步驟(1)設為包含下述步驟之步驟：

步驟(1-1)，其準備一複合基板作為前述複合基板，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的第二黏著層及被積層於整個該第二黏著層的阻障層；

步驟(1-2)，其在前述複合基板的僅其中一面將平坦化層進行積層；及，

步驟(1-3)，其藉由將具備單晶矽層之施予基板貼合於前述平坦化層，來形成前述單晶矽層，該單晶矽層具有100

~ 500 nm 的厚度且以 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的濃度進行碳摻雜而成。

【0037】 只要是這樣的構成，成長用基板的大部分為陶瓷，因此基板本身非常硬，不僅不易發生塑性變形，還能夠確實地製造一種氮化物半導體基板，其不會發生無法以矽基板來解決的晶圓破裂。

【0038】 此時，在前述步驟(1-1)中，能夠將前述複合基板作成在前述第一黏著層與前述第二黏著層之間具有被積層於整個前述第一黏著層的導電層者。

【0039】 能夠依據需要對複合基板賦予導電性。

【0040】 此外，較佳是將前述步驟(1)設為包含下述步驟之步驟：

步驟(1-1)，其準備一複合基板作為前述複合基板，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的阻障層、被積層於該阻障層的背面的第二黏著層及被積層於該第二黏著層的背面的導電層；

步驟(1-2)，其在前述複合基板的前述阻障層的正面向平坦化層進行積層；及，

步驟(1-3)，其藉由將具備單晶矽層之施予基板貼合於前述平坦化層，來形成前述單晶矽層，該單晶矽層具有 100 ~ 500 nm 的厚度且以 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的濃度進行碳摻雜而成。

【0041】 只要是這樣的氮化物半導體基板的製造方法，不會產生由於複合基板的正面側導電層所造成的漏洩路徑，而能夠製造高頻特性優異的氮化物半導體基板。

【0042】 此外，較佳是將前述步驟(1)設為包含下述步驟之步驟：

步驟(1-1)，其準備一複合基板作為前述複合基板，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於該第一黏著層的反面的導電層、被積層於該導電層的反面的第二黏著層及阻障層，該阻障層被積層於前述第一黏著層的正反面及側面、前述導電層的側面以及前述第二黏著層的側面及背面；

步驟(1-2)，其在前述複合基板的前述阻障層的正反面將平坦化層進行積層；及，

步驟(1-3)，其藉由將具備單晶矽層之施予基板貼合於前述平坦化層，來形成前述單晶矽層，該單晶矽層具有100~500 nm的厚度且以 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的濃度進行碳摻雜而成。

【0043】 只要是這樣的氮化物半導體基板的製造方法，不會產生由於複合基板的正面側導電層所造成的漏洩路徑，而能夠製造高頻特性優異的氮化物半導體基板。

【0044】 此外，較佳是將前述步驟(1-3)設為包含下述步驟之步驟：

步驟(1-3-1)，其藉由CVD法將前述摻雜有碳之單晶矽薄膜成膜於單晶矽基板上，來製作前述施予基板；

步驟(1-3-2)，其將前述施予基板的前述摻雜有碳之單晶矽薄膜與前述平坦化層貼合；及，

步驟(1-3-3)，其將前述施予基板的前述單晶矽基板去除，並進一步以使前述施予基板的前述摻雜有碳之單晶矽薄膜成為期望的厚度的方式進行加工，來形成前述碳濃度為 $5 \times 10^{17} \text{ atoms/cm}^3$ 以上且 $1 \times 10^{22} \text{ atoms/cm}^3$ 以下的單晶矽層。

【0045】 藉由這樣的操作，不僅能夠較為簡單且確實地製造具有高碳濃度的單晶矽薄膜之施予基板，還能夠在平坦化層上容易地形成所期望的厚度的單晶矽層。

[發明的效果]

【0046】 如以上所述，根據本發明，能夠提供一種氮化物半導體基板及其製造方法，該氮化物半導體基板在氮化物半導體的成長中，Al與Ga會在單晶矽層內擴散進行低電阻化，而抑制了高頻特性劣化的情況。

【圖式簡單說明】

【0047】

第1圖是顯示本發明的氮化物半導體基板的一例的示意圖。

第2圖是顯示由實施例及比較例製成的氮化物半導體基板的成長用基板表層的單晶矽層的碳濃度與二次諧波特性的關係的圖表。

第3圖是顯示具備了實施例的氮化物半導體基板的高碳濃度的單晶矽層之成長用基板及具備了比較例1的氮化物半導體基板的一般的單晶矽層之成長用基板中的晶背SIMS的結果的圖表。

第4圖是顯示用於本發明的成長用基板的另一例的示意圖。

第5圖是顯示用於本發明的成長用基板的再另一例的示意圖。

【實施方式】

【0048】如同上述，在單晶矽層上將氮化物半導體進行成膜的過程中，Al與Ga會在單晶矽層中擴散，造成單晶矽層的表層(與GaN磊晶層的界面附近)變得低電阻化，而有高頻特性劣化這樣的問題。

【0049】針對抑制在GaN成長中Al與Ga會在單晶矽層內擴散而低電阻率化並且高頻特性惡化的方法，發明人致力於研究，發現藉由將單晶矽層的碳濃度設為 $5E17\text{ atoms/cm}^3$ 以上且 $1E22\text{ atoms/cm}^3$ 以下，可抑制往單晶矽層內的Al與Ga的擴散，並且能夠抑制單晶矽層的低電阻化，進而可兼備晶性良好的基板與藉由碳的擴散阻障，藉此能夠作成一種高頻特性良好的氮化物半導體基板，進而完成本發明。

【0050】亦即，本發明是一種氮化物半導體基板，其具備：在積層有複數層而成之複合基板上形成有單晶矽層之成長

用基板、與被成膜於該成長用基板的前述單晶矽層上的氮化物半導體薄膜；

前述單晶矽層的碳濃度是 $5 E 17 \text{ atoms/cm}^3$ 以上且 $1 E 22 \text{ atoms/cm}^3$ 以下。

【0051】 此外，本發明是一種氮化物半導體基板的製造方法，該氮化物半導體基板具備成長用基板、與被成膜於該成長用基板上的氮化物半導體薄膜，

該製造方法包含下述步驟：

步驟(1)，其在積層有複數層而成之複合基板上，形成碳濃度 $5 E 17 \text{ atoms/cm}^3$ 以上且 $1 E 22 \text{ atoms/cm}^3$ 以下的單晶矽層，來製作成長用基板；及，

步驟(2)，其使前述氮化物半導體薄膜磊晶成長於前述成長用基板的前述單晶矽層上，來製造氮化物半導體基板。

【0052】 以下，詳細地說明本發明，但是本發明不限於此。

【0053】 [氮化物半導體基板]

本發明的氮化物半導體基板，例如如第1圖所示的氮化物半導體基板300，其具備：在積層有複數層而成之複合基板200上形成有單晶矽層7之成長用基板100、與被成膜於該成長用基板100的前述單晶矽層7上的氮化物半導體薄膜8，並且前述單晶矽層7的碳濃度是 $5 E 17 \text{ atoms/cm}^3$ 以上且 $1 E 22 \text{ atoms/cm}^3$ 以下。

【0054】 只要如此地單晶矽層7的碳濃度是 $5 E 17 \text{ atoms/cm}^3$ 以上，可抑制往單晶矽層7內的Al與Ga的擴散，能夠抑制單晶矽層7的低電阻化。此外，只要單晶

矽層7的碳濃度是 $1E22\text{ atoms/cm}^3$ 以下，能夠防止晶性的惡化，因此能夠作成晶性良好的基板。其結果，能夠提供高頻特性良好的氮化物半導體基板。

【0055】 此外，從獲得更優異的二次諧波特性的觀點來看，單晶矽層7的碳濃度較佳是設為 $1E18\text{ atoms/cm}^3$ 以上。

【0056】 成長用基板

如第1圖所示，成長用基板100，例如能夠由複合基板200(支撐結構)、被積層於該複合基板200的僅其中一面的平坦化層6及被積層於該平坦化層6的上述碳濃度的單晶矽層7(實質性的單晶矽層)所構成，該複合基板包含多晶陶瓷芯1、被積層於整個該多晶陶瓷芯1的第一黏著層2、被積層於整個該第一黏著層2的導電層3、被積層於整個該導電層3的第二黏著層4及被積層於整個該第二黏著層4的阻障層5。再者，上述導電層3及第一黏著層2可依據需要進行成膜，但是不一定要存在，或者有時也僅成膜於其中一面。

【0057】 在此處，多晶陶瓷芯1包含氮化鋁，並且藉由煅燒助劑例如在 1800°C 的高溫中進行煅燒，而具有約 $600\sim 1150\ \mu\text{m}$ 的厚度。基本上，大多是以Si基板的SEMI規格的厚度來形成。

【0058】 第一黏著層2及第二黏著層4包含四乙基矽氧烷(TEOS)層或氧化矽(SiO_2)層、或者包含兩者之層，並且是藉由LPCVD製程或CVD製程等來進行堆積並具有大致為 $50\sim 200\ \text{nm}$ 的厚度。

【0059】 導電層3包含多晶矽，並且是藉由LPCVD製程等來進行堆積並具有約150~500nm的厚度。導電層是用以賦予導電性的層，並且例如可摻雜硼(B)和磷(P)等。該包含多晶矽之導電層3可依據需要設置，也可以不設置，還可以被成膜於僅其中一面。

【0060】 此外，阻障層5包含氮化矽層，並且是藉由LPCVD製程等來進行堆積，例如具有100~1000nm的厚度。

【0061】 平坦化層6藉由LPCVD製程等來進行堆積，厚度是500~3000nm左右。該平坦化層6是為了上表面的平坦化來進行堆積，較佳是包含四乙基矽氧烷(TEOS)或氧化矽(SiO_2)者，但是可以是 SiO_2 、 Al_2O_3 、 Si_3N_4 或氮氧化矽($\text{Si}_x\text{O}_y\text{N}_z$)等一般的陶瓷的膜材料等。

【0062】 單晶矽層7例如具有約100~500nm的厚度，是作為用以使GaN等其他磊晶成長的成長面來利用的層，可使用層轉印製程等來接合於平坦化層6。如同上述，單晶矽層7是摻雜有特定濃度的碳者。

【0063】 再者，各層的厚度和製造方法、所用的物質等不限於上述厚度和製造方法、所用的物質，也不需存在有全部的層。

【0064】 此外，作為前述成長用基板的另一例，例如能夠如第4圖所示，由複合基板、僅黏合於前述複合基板的正面的平坦化層6及黏合於前述平坦化層的單晶矽層7來構成，該複合基板包含：多晶陶瓷芯1、被積層於整個前述多晶陶

瓷芯的第一黏著層2、被積層於整個前述第一黏著層的阻障層5、被積層於前述阻障層的背面的第二黏著層4及被積層於前述第二黏著層的背面的導電層3。

【0065】 只要是使用了這樣的導電層3僅成膜於背面側的結構的成長用基板之氮化物半導體基板，當製作高頻裝置時，不會產生由於成長用基板的正面側導電層所造成的漏洩路徑，而能夠作成高頻特性優異者。

【0066】 此外，作為前述成長用基板的再另一例，例如能夠如第5圖所示，由複合基板、僅黏合於前述複合基板的正面的平坦化層6及黏合於前述平坦化層的單晶矽層7來構成，該複合基板包含：多晶陶瓷芯1、被積層於整個前述多晶陶瓷芯的第一黏著層2、被積層於前述第一黏著層的背面的導電層3、被積層於前述導電層的背面的第二黏著層4及阻障層5，該阻障層5被積層於前述第一黏著層的正面及側面、前述導電層的側面以及前述第二黏著層的側面及背面。

【0067】 只要是使用了這樣的導電層3僅成膜於背面側的結構的成長用基板之氮化物半導體基板，當製作高頻裝置時，不會產生由於成長用基板的正面側導電層所造成的漏洩路徑，而能夠作成高頻特性優異者。

【0068】 氮化物半導體薄膜

作為形成於成長用基板100的單晶矽層7之上的氮化物半導體薄膜8，並無特別限定，例如能夠設為包含GaN、AlN及AlGaIn中之一種以上者。

【0069】 亦即，氮化物半導體薄膜能夠設為 AlN、AlGaIn 及 GaN 等的磊晶成長層，但是磊晶層的結構不限於此，包含未成膜 AlGaIn 的情況、和在 AlGaIn 成膜後進一步成膜 AlN 的情況。此外，也包含成膜有複數層使 Al 組成變化的 AlGaIn 的情況。

【0070】 磊晶層的表層側處能夠設置裝置層。裝置層能夠作成設置有下述層之結構：會產生二維電子氣體且晶性高的層（通道層）、會使二維電子氣體產生的層（阻障層）及最表層處的 cap 層（頂蓋層）。通道層例如能夠設為 GaN 層，但是不限於此。阻障層能夠使用 Al 組成為 20% 左右的 AlGaIn，但是例如也能夠使用 InGaIn 等，並且不限於此。Cap 層例如也能夠設為 GaN 層和 SiN 層，並且不限於此。此外，該等裝置層的厚度和阻障層的 Al 組成，能夠依據裝置的設計來變更。

【0071】 氮化物半導體薄膜的膜厚可基於用途變更，但是並無特別限定，較佳是氮化物半導體薄膜的總膜厚為 2 μ m 以上且 10 μ m 以下。

【0072】 [氮化物半導體基板的製造方法]

上述的本發明的氮化物半導體基板，能夠依照以下的操作來製造。以下，說明本發明的氮化物半導體基板的製造方法。

【0073】 〈步驟(1)〉

步驟(1)是在積層有複數層而成之複合基板上，形成碳濃度 5×10^{17} atoms/cm³ 以上且 1×10^{22} atoms/cm³ 以下的

單晶矽層，來製作成長用基板的步驟。作為步驟(1)的實施態樣，可列舉如以下的第一態樣、第二態樣及第三態樣。

【0074】 第一態樣

步驟(1)的第一態樣能夠設為包含如以下的步驟(1-1)~(1-3)之步驟。

【0075】 步驟(1-1)

步驟(1-1)是準備一複合基板作為複合基板的步驟，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的第二黏著層及被積層於整個該第二黏著層的阻障層。此處所準備的複合基板，只要是上述複合基板即可。

【0076】 步驟(1-2)

步驟(1-2)是在複合基板的僅其中一面將平坦化層進行積層的步驟。平坦化層只要藉由上述材料及方法進行積層即可。

【0077】 步驟(1-3)

步驟(1-3)是藉由將具備單晶矽層之施予基板貼合於平坦化層，來形成單晶矽層的步驟，該單晶矽層具有100~500 nm的厚度且以 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的濃度進行碳摻雜而成。步驟(1-3)能夠包含如以下的步驟(1-3-1)~(1-3-3)之步驟。

【0078】 步驟(1-3-1)

步驟(1-3-1)是藉由CVD法將摻雜有碳之單晶矽薄膜成膜於單晶矽基板上，來製作施予基板的步驟。更具體而言，施予基板能夠如以下的操作來製作。

【0079】 準備單晶矽基板，利用CVD成膜裝置將高碳濃度的單晶矽薄膜(層)成膜於單晶矽基板上。用於成膜的原料氣體，作為碳源使用單甲基矽烷和三甲基矽烷。作為矽源使用二氯矽烷和單矽烷。原料氣體不限於此。成膜溫度例如能夠設為600~1200℃，但是不限於此。對矽層進行摻雜的碳濃度，能夠藉由原料氣體的流量和成膜溫度來調整。

【0080】 進行成膜的單晶矽薄膜的厚度，能夠藉由成膜時間等來控制，並未對較厚者進行限定，但是必須要是被貼合於成長用基板的最表層的單晶矽層以上的厚度。

【0081】 再者，作為本步驟中製作的施予基板，可以是未經摻雜、n型、p型中的任一種，但是較佳是n型單晶矽基板。

【0082】 步驟(1-3-2)

步驟(1-3-2)是將施予基板的摻雜有碳之單晶矽薄膜與平坦化層貼合的步驟。

【0083】 在此處作為施予基板使用的基板，使用由上述步驟(1-3-1)製成的在表面成膜有單晶矽薄膜之單晶矽基板，以高碳濃度的單晶矽薄膜與複合基板上的平坦化層相接的方式來實行貼合。

【0084】 步驟(1-3-3)

步驟(1-3-3)是將施予基板的單晶矽基板去除，並進一步以使施予基板的摻雜有碳之單晶矽薄膜成為期望的厚度的方式進行加工，來形成碳濃度為 $5 \times 10^{17} \text{ atoms/cm}^3$ 以上且 $1 \times 10^{22} \text{ atoms/cm}^3$ 以下的單晶矽層的步驟。

【0085】 本步驟中，在使施予基板與平坦化層貼合後，留下具有目標厚度且摻雜有碳之單晶矽薄膜，將單晶矽基板與不需要的單晶矽薄膜剝離，並研磨留下的單晶矽薄膜的表面來使平坦度提升。針對剝離，只要使用氫離子注入剝離法等習知的技術即可。在本步驟中形成於平坦化層上的成長用基板表層的高碳濃度的單晶矽層的厚度，較佳是設為 $100 \sim 500 \text{ nm}$ 。如以上的操作能夠製作成膜用基板。

【0086】 第二態樣

步驟(1)的第二態樣，能夠設為包含如以下的步驟(1-1)~(1-3)之步驟。

【0087】 步驟(1-1)

步驟(1-1)是準備一複合基板作為複合基板的步驟，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的阻障層、被基層於該阻障層的背面的第二黏著層及被積層於該第二黏著層的背面的導電層。此處所準備的複合基板，只要是上述複合基板即可。

【0088】 步驟(1-2)

步驟(1-2)是在複合基板的阻障層的正面將平坦化層進行積層的步驟。平坦化層只要藉由上述材料及方法進行積層即可。

【0089】 步驟(1-3)

步驟(1-3)是藉由將具備單晶矽層之施予基板貼合於平坦化層，來形成單晶矽層的步驟，該單晶矽層具有100~500 nm的厚度且以 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的濃度進行碳摻雜而成。步驟(1-3)可以與第一態樣同樣地操作來進行。

【0090】 第三態樣

步驟(1)的第三態樣，能夠設為包含如以下的步驟(1-1)~(1-3)之步驟。

【0091】 步驟(1-1)

步驟(1-1)是準備一複合基板作為複合基板的步驟，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於該第一黏著層的背面的導電層、被積層於該導電層的背面的第二黏著層及阻障層，該阻障層被積層於前述第一黏著層的正面及側面、前述導電層的側面以及前述第二黏著層的側面及背面。此處所準備的複合基板，只要是上述複合基板即可。

【0092】 步驟(1-2)

步驟(1-2)是在複合基板的阻障層的正面將平坦化層進行積層的步驟。平坦化層只要藉由上述材料及方法進行積層即可。

【0093】 步驟(1-3)

步驟(1-3)是藉由將具備單晶矽層之施予基板貼合於平坦化層，來形成單晶矽層的步驟，該單晶矽層具有100~500 nm的厚度且以 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的濃度進行碳摻雜而成。步驟(1-3)可以與第一態樣同樣地操作來進行。

【0094】 <步驟(2)>

步驟(2)是使氮化物半導體薄膜磊晶成長於成長用基板的單晶矽層上，來製造氮化物半導體基板的步驟。

【0095】 在MOCVD反應爐中，在由步驟(1)製成的成長用基板的碳濃度 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的單晶矽層上，實行AlN、AlGa₃N及Ga₃N等氮化物半導體薄膜的磊晶成長。本步驟中，能夠使上述那樣的氮化物半導體薄膜進行磊晶成長。

【0096】 在磊晶成長時，能夠使用TMA₃作為Al源，使用TMGa作為Ga源，使用NH₃作為N源。此外，載體氣體可設為N₂及H₂或者兩者中的任一種氣體，製程溫度能夠設為900~1200℃左右。

【0097】 如以上的操作，能夠將氮化物半導體薄膜成膜來製造氮化物半導體基板。

[實施例]

【0098】 以下，使用實施例及比較例更具體地說明本發明，但是本發明不限於該等示例。

【0099】 (實施例)

準備單晶矽基板，利用 CVD 成膜爐在單晶矽基板上將高碳濃度的單晶矽薄膜進行成膜。使用於成膜的原料氣體，使用三甲基矽烷作為碳源，使用二氯矽烷作為矽源。高碳濃度的單晶矽層的成膜溫度設為 1130 °C。

【0100】 藉由成膜時間來控制膜厚，將 2 μm 的高碳濃度的單晶矽薄膜進行成膜。對高碳濃度的單晶矽薄膜摻雜的碳濃度，藉由原料氣體的流量和成膜溫度來調整，藉此作成以下 8 種水準。

· 5 E 1 7 a t o m s / c m ³

· 2 E 1 8 a t o m s / c m ³

· 7 E 1 8 a t o m s / c m ³

· 2 E 1 9 a t o m s / c m ³

· 2 E 2 0 a t o m s / c m ³

· 4 E 2 0 a t o m s / c m ³

· 2 E 2 1 a t o m s / c m ³

· 4 E 2 1 a t o m s / c m ³

【0101】 繼而，製作磊晶成長用的基板也就是成長用基板。成長用基板是由支撐結構與被積層於該支撐結構的僅其中一面的平坦化層(氧化矽層)構成，該支撐結構包含：多晶陶瓷芯(氮化鋁芯)、被積層於整個多晶陶瓷芯的第一黏著層(氧化矽層)、被積層於整個第一黏著層的導電層(多晶矽層)、被積層於整個導電層的第二黏著層(氧化矽層)及被積層於整個該第二黏著層的阻障層(氮化矽層)。

【0102】 繼而，在上述平坦化層上，以將各個成膜有上述8種水準的高碳濃度的單晶矽薄膜之單晶矽基板作為施予基板的方式來進行貼合。此時，預先自單晶薄膜的表面先注入氫離子，之後以平坦化層與高碳濃度的單晶矽薄膜接觸的方式實行貼合。

【0103】 之後，留下450 nm的高碳濃度的單晶矽薄膜，在離子注入層實行剝離。剝離後，以高碳濃度的單晶矽薄膜成為300 nm的方式實行研磨，形成成長用基板表層的單晶矽層。如以上的操作來製作成長用基板。

【0104】 將該成長用基板載置於MOCVD反應爐中，在成長用基板上實行AlN、AlGa_{0.2}N及Ga_{0.8}N等III族氮化物半導體薄膜的磊晶成長。成長用基板載置於被稱為衛星托盤的晶圓載盤(wafer pocket)中。當磊晶成長時，使用TMA₃作為Al源，使用TMGa作為Ga源，使用NH₃作為N源。

【0105】 載體氣體使用N₂及H₂中的任一種氣體。製程溫度設為900~1200℃左右。當將成長用基板載置於衛星托盤之上來實行磊晶成長時，磊晶層是自基板側起朝向成長方向依序地將AlN、AlGa_{0.2}N進行成膜，之後使Ga_{0.8}N進行磊晶成長而成。

【0106】 在磊晶層的表層側處設置有裝置層。裝置層作成下述結構，其設置有會產生二維電子氣體且晶性高的Ga_{0.8}N層(通道層)約400 nm、會使二維電子氣體產生的層(阻障層)約20 nm，並在最表層設置3 nm左右的cap層。阻障層使用了Al組成設為20%的AlGa_{0.2}N。Cap層設為Ga_{0.8}N

層。此外，該等裝置層的厚度和阻障層的Al組成可配合裝置的設計來進行變更，因此不限於此。

【0107】 包含裝置層之磊晶層的總膜厚設為 $3.5 \mu\text{m}$ 。

【0108】 磊晶成長結束後，在磊晶層表面形成電極(CPW：共平面波導，Coplanar Waveguide)，輸入頻率1GHz的高頻訊號，來評價二次諧波特性的值。二次諧波特性的值使用 $P_{in} = 15\text{dBm}$ 時的值。將結果顯示於第2圖。

【0109】 此外，針對對碳濃度 $2 \times 10^{19} \text{ atoms/cm}^3$ 的單晶矽層實行磊晶成長的樣品，藉由晶背SIMS調查在成長用基板表層的單晶矽層內擴散的Al的濃度。將結果顯示於第3圖。

【0110】 (比較例1)

針對實施例的成長用基板製作的製程中的最表層的單晶矽層的貼合步驟，除了使用未成膜有高碳濃度的單晶矽薄膜之單晶矽基板作為施予基板以外，與實施例同樣地將氮化物半導體薄膜進行磊晶成長來製作氮化物半導體基板。

【0111】 藉由與實施例同樣的方法評價製成的氮化物半導體基板的二次諧波特性的值。此外，藉由與實施例同樣的方法來測定於成長用基板的單晶矽層內擴散的Al的濃度。將結果顯示於第2圖、第3圖。

【0112】 (比較例2)

針對實施例的成長用基板製作的製程中的最表層的單晶矽層的貼合步驟，除了分別使用單晶矽薄膜的碳濃度為以下2種水準之單晶矽基板作為施予基板以外，與實施例同

樣地將氮化物半導體薄膜進行磊晶成長來製作氮化物半導體基板。

· $4 \text{ E } 16 \text{ atoms/cm}^3$

· $1 \text{ E } 17 \text{ atoms/cm}^3$

【0113】 藉由與實施例同樣的方法評價製成的氮化物半導體基板的二次諧波特性的。將結果顯示於第2圖。

【0114】 如第2圖所示，在實施例中，藉由將氮化物半導體薄膜的成長面也就是單晶矽層的碳濃度設為 $5 \text{ E } 17 \text{ atoms/cm}^3$ 以上且 $1 \text{ E } 22 \text{ atoms/cm}^3$ 以下，二次諧波的特性變好。另一方面，在對氮化物半導體薄膜的成長面也就是單晶矽層未進行碳摻雜的比較例1、和將單晶矽層的碳濃度設為小於 $5 \text{ E } 17 \text{ atoms/cm}^3$ 的比較例2中，並未獲得良好的二次諧波特性的。

【0115】 此外，如第3圖所示，在實施例的氮化物半導體基板中，在成長用基板的高碳濃度的單晶矽層內處，並未發現Al的擴散。另一方面，在比較例1的未進行碳摻雜之單晶矽層處，發現到Al的擴散。此外，實施例的氮化物半導體基板中，在高碳濃度的單晶矽層內處，也未發現Ga的擴散。

【0116】 由以上可知，只要是本發明的氮化物半導體基板及其製造方法，在氮化物半導體的成長中Al會在單晶矽層內擴散進行低電阻化，並且能夠抑制高頻特性劣化的情況。

【0117】 再者，本發明不限於上述實施形態。上述實施形態為例示，與本發明的發明申請專利範圍所記載的技術思

想具有實質性相同的構成並發揮相同的作用效果者，全部皆包含在本發明的技術範圍中。

【符號說明】

【0118】

- 1：多晶陶瓷芯
- 2：第一黏著層
- 3：導電層
- 4：第二黏著層
- 5：阻障層
- 6：平坦化層
- 7：單晶矽層
- 8：氮化物半導體薄膜
- 100：成長用基板
- 200：複合基板
- 300：氮化物半導體基板

【生物材料寄存】

國內寄存資訊(請依寄存機構、日期、號碼順序註記)

無

國外寄存資訊(請依寄存國家、機構、日期、號碼順序註記)

無

【發明申請專利範圍】

【請求項1】 一種氮化物半導體基板，其具備：在積層有複數層而成之複合基板上形成有單晶矽層之成長用基板、與被成膜於該成長用基板的前述單晶矽層上的氮化物半導體薄膜；

前述單晶矽層的碳濃度是 $5 \times 10^{17} \text{ atoms/cm}^3$ 以上且 $1 \times 10^{22} \text{ atoms/cm}^3$ 以下。

【請求項2】 如請求項1所述之氮化物半導體基板，其中，前述氮化物半導體薄膜包含 GaN、AlN 及 AlGaN 中的一種以上。

【請求項3】 如請求項1所述之氮化物半導體基板，其中，前述單晶矽層具有 100 ~ 500 nm 的厚度，並且前述氮化物半導體薄膜的總膜厚為 2 μm 以上且 10 μm 以下。

【請求項4】 如請求項2所述之氮化物半導體基板，其中，前述單晶矽層具有 100 ~ 500 nm 的厚度，並且前述氮化物半導體薄膜的總膜厚為 2 μm 以上且 10 μm 以下。

【請求項5】 如請求項1所述之氮化物半導體基板，其中，前述複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的第二黏著層及被積層於整個該第二黏著層的阻障層，且

前述單晶矽層被形成於平坦化層之上，該平坦化層被積層於前述複合基板的僅其中一面。

【請求項6】 如請求項5所述之氮化物半導體基板，其中，前述複合基板在前述第一黏著層與前述第二黏著層之間具

有被積層於整個前述第一黏著層的導電層。

【請求項 7】 如請求項 1 所述之氮化物半導體基板，其中，前述複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的阻障層、被積層於該阻障層的背面的第二黏著層及被積層於該第二黏著層的背面的導電層，且

前述單晶矽層被形成於平坦化層之上，該平坦化層被積層於前述複合基板的前述阻障層的正面。

【請求項 8】 如請求項 1 所述之氮化物半導體基板，其中，前述複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於該第一黏著層的背面的導電層、被積層於該導電層的背面的第二黏著層及阻障層，該阻障層被積層於前述第一黏著層的正面及側面、前述導電層的側面以及前述第二黏著層的側面及背面，且

前述單晶矽層被形成於平坦化層之上，該平坦化層被積層於前述複合基板的前述阻障層的正面。

【請求項 9】 如請求項 6～8 中任一項所述之氮化物半導體基板，其中，前述導電層包含多晶矽層。

【請求項 10】 如請求項 5～8 中任一項所述氮化物半導體基板，其中，前述多晶陶瓷芯包含氮化鋁。

【請求項 11】 如請求項 5～8 中任一項所述氮化物半導體基板，其中，前述第一黏著層及前述第二黏著層包含四乙基矽氧烷(TEOS)層或氧化矽(SiO₂)層，並且前述阻障層包含氮化矽。

【請求項12】如請求項5~8中任一項所述氮化物半導體基板，其中，前述平坦化層包含四乙基矽氧烷(TEOS)或氧化矽(SiO_2)，且具有500~3000 nm的厚度。

【請求項13】一種氮化物半導體基板的製造方法，該氮化物半導體基板具備成長用基板、與被成膜於該成長用基板上的氮化物半導體薄膜，

該製造方法包含下述步驟：

步驟(1)，其在積層有複數層而成之複合基板上，形成碳濃度 $5\text{E}17\text{ atoms/cm}^3$ 以上且 $1\text{E}22\text{ atoms/cm}^3$ 以下的單晶矽層，來製作成長用基板；及，

步驟(2)，其使前述氮化物半導體薄膜磊晶成長於前述成長用基板的前述單晶矽層上，來製造氮化物半導體基板。

【請求項14】如請求項13所述之氮化物半導體基板的製造方法，其中，將前述步驟(1)設為包含下述步驟之步驟：

步驟(1-1)，其準備一複合基板作為前述複合基板，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的第二黏著層及被積層於整個該第二黏著層的阻障層；

步驟(1-2)，其在前述複合基板的僅其中一面將平坦化層進行積層；及，

步驟(1-3)，其藉由將具備單晶矽層之施予基板貼合於前述平坦化層，來形成前述單晶矽層，該單晶矽層具有100~500 nm的厚度且以 $5\text{E}17\text{ atoms/cm}^3$ 以上且 $1\text{E}22$

atoms/cm^3 以下的濃度進行碳摻雜而成。

【請求項 15】如請求項 14 所述之氮化物半導體基板的製造方法，其中，在前述步驟(1-1)中，將前述複合基板作成在前述第一黏著層與前述第二黏著層之間具有被積層於整個前述第一黏著層的導電層者。

【請求項 16】如請求項 13 所述之氮化物半導體基板的製造方法，其中，將前述步驟(1)設為包含下述步驟之步驟：

步驟(1-1)，其準備一複合基板作為前述複合基板，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於整個該第一黏著層的阻障層、被積層於該阻障層的背面的第二黏著層及被積層於該第二黏著層的背面的導電層；

步驟(1-2)，其在前述複合基板的前述阻障層的正面將平坦化層進行積層；及，

步驟(1-3)，其藉由將具備單晶矽層之施予基板貼合於前述平坦化層，來形成前述單晶矽層，該單晶矽層具有 $100 \sim 500 \text{ nm}$ 的厚度且以 $5 \text{ E } 17 \text{ atoms/cm}^3$ 以上且 $1 \text{ E } 22 \text{ atoms/cm}^3$ 以下的濃度進行碳摻雜而成。

【請求項 17】如請求項 13 所述之氮化物半導體基板的製造方法，其中，將前述步驟(1)設為包含下述步驟之步驟：

步驟(1-1)，其準備一複合基板作為前述複合基板，該複合基板包含多晶陶瓷芯、被積層於整個該多晶陶瓷芯的第一黏著層、被積層於該第一黏著層的背面的導電層、被積層於該導電層的背面的第二黏著層及阻障層，該阻障層

被積層於前述第一黏著層的正面及側面、前述導電層的側面以及前述第二黏著層的側面及背面；

步驟(1-2)，其在前述複合基板的前述阻障層的正面將平坦化層進行積層；及，

步驟(1-3)，其藉由將具備單晶矽層之施予基板貼合於前述平坦化層，來形成前述單晶矽層，該單晶矽層具有 100 ~ 500 nm 的厚度且以 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的濃度進行碳摻雜而成。

【請求項18】如請求項14~17中任一項所述之氮化物半導體基板的製造方法，其中，將前述步驟(1-3)設為包含下述步驟之步驟：

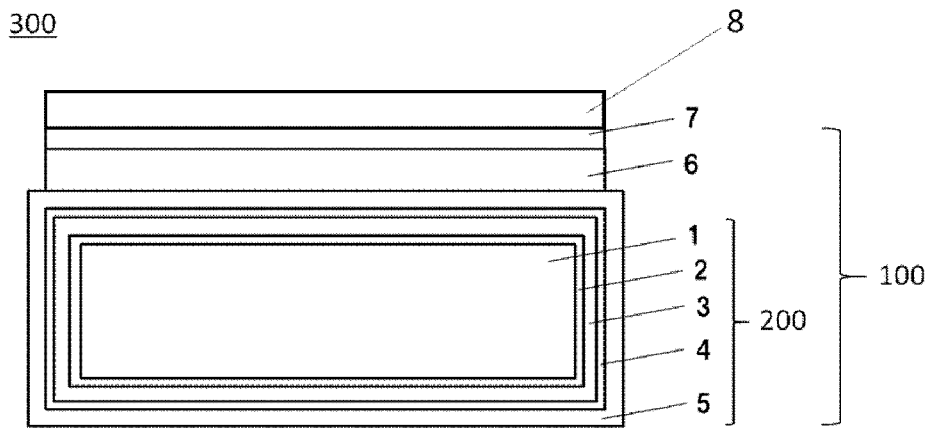
步驟(1-3-1)，其藉由CVD法將前述摻雜有碳之單晶矽薄膜成膜於單晶矽基板上，來製作前述施予基板；

步驟(1-3-2)，其將前述施予基板的前述摻雜有碳之單晶矽薄膜與前述平坦化層貼合；及，

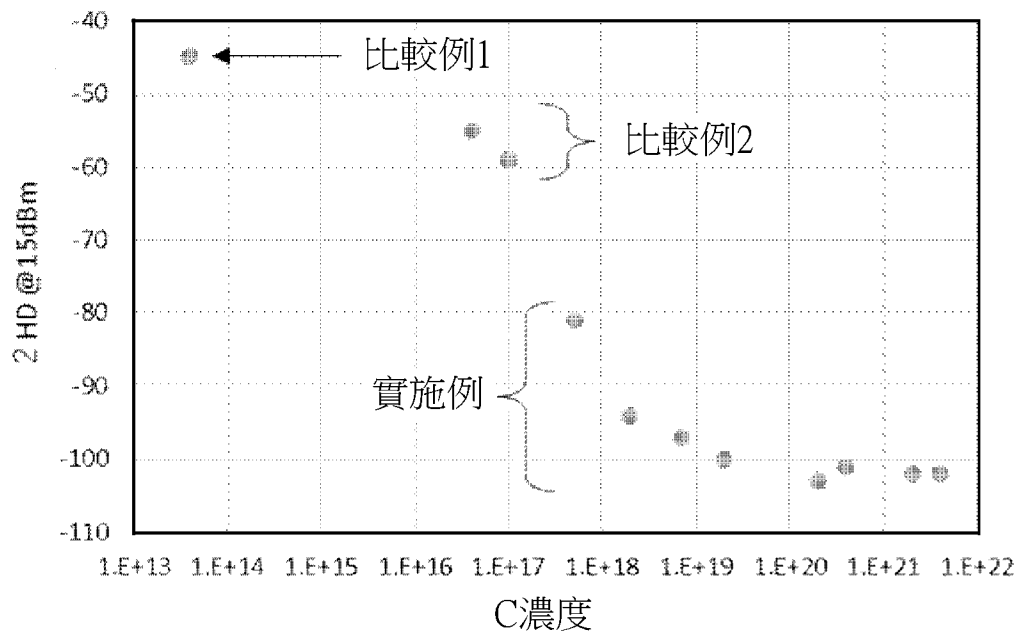
步驟(1-3-3)，其將前述施予基板的前述單晶矽基板去除，並進一步以使前述施予基板的前述摻雜有碳之單晶矽薄膜成為期望的厚度的方式進行加工，來形成前述碳濃度為 $5E17 \text{ atoms/cm}^3$ 以上且 $1E22 \text{ atoms/cm}^3$ 以下的單晶矽層。

【發明圖式】

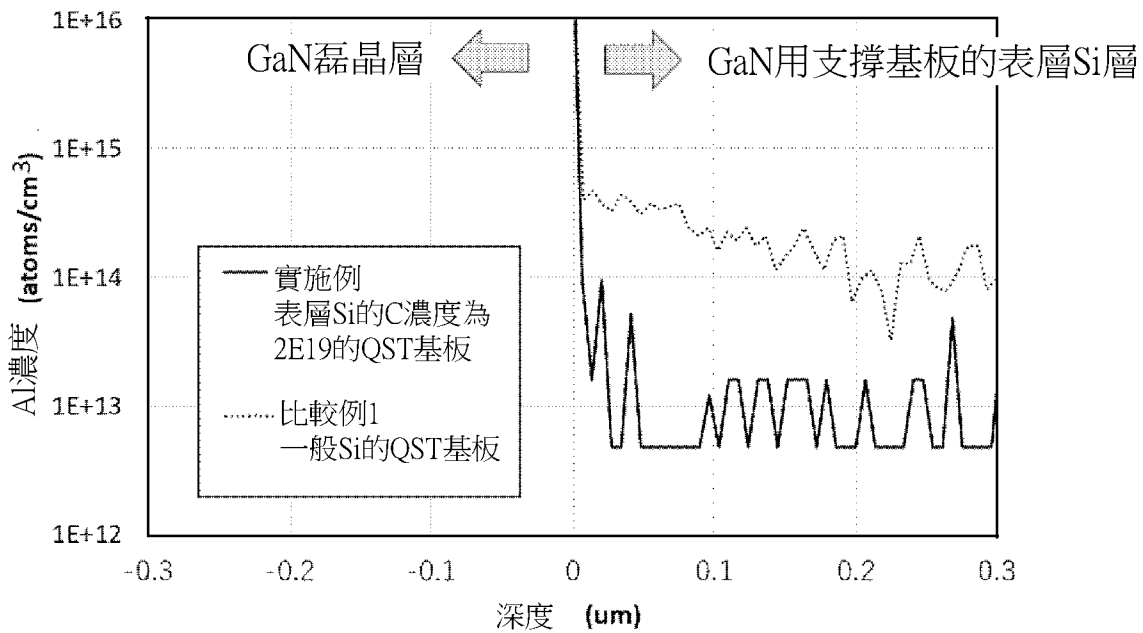
第1圖



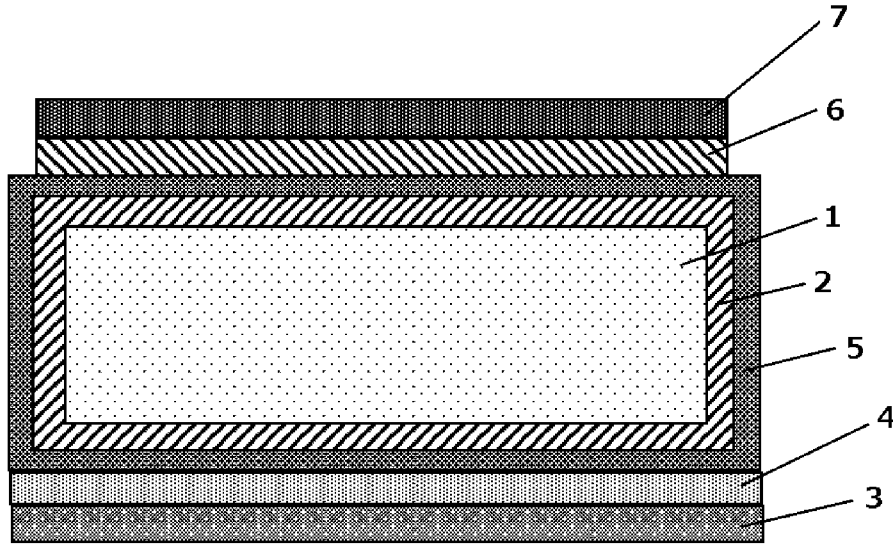
第2圖



第3圖



第4圖



第5圖

