

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 25 年 2 月 7 日 (2013.2.7)

【公開番号】特開 2011-166346 (P2011-166346A)
 【公開日】平成 23 年 8 月 25 日 (2011.8.25)
 【年通号数】公開・登録公報 2011-034
 【出願番号】特願 2010-25289 (P2010-25289)
 【国際特許分類】

H 0 3 F 3/217 (2006.01)

【F I】

H 0 3 F 3/217

【手続補正書】
 【提出日】平成 24 年 12 月 18 日 (2012.12.18)
 【手続補正 1】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 0 9
 【補正方法】変更
 【補正の内容】
 【0 0 0 9】

本発明のデジタルアンプは、アナログ信号をデジタルパルス信号に変換するデジタルパルス信号変換部と、ソースが負の電源電圧に接続された第 1 の F E T とドレインが正の電源電圧に接続された第 2 の F E T とが直列接続された F E T スイッチング部、前記第 1 の F E T のゲート - ソース間に第 1 の所定電圧を供給する第 1 の駆動部、および前記第 2 の F E T のゲート - ソース間に前記第 1 の所定電圧を供給する第 2 の駆動部を有し、前記 F E T スイッチング部の前記第 1 の F E T と前記第 2 の F E T を交互にオンオフすることによって前記デジタルパルス信号を増幅する増幅部と、前記第 2 の駆動部に供給する電源をブートストラップするブートストラップコンデンサと、前記ブートストラップコンデンサの充電を制御するために、一端が前記正の電源電圧に接続され他端が前記ブートストラップコンデンサの一端に接続されたブートストラップ制御部と、前記増幅部によって増幅されたデジタルパルス信号をアナログ信号に変換するアナログ信号変換部と、を備え、前記ブートストラップ制御部は、前記ブートストラップコンデンサに充電されたブート電圧が第 2 の所定電圧値未満の場合に前記ブートストラップコンデンサの充電を行い、前記第 2 の所定電圧値以上の場合に前記ブートストラップコンデンサへの電流経路を遮断する構成を有している。

この構成により、ブートストラップコンデンサの充電を簡単な制御で確実に行うことができる。

【手続補正 2】
 【補正対象書類名】明細書
 【補正対象項目名】0 0 1 0
 【補正方法】変更
 【補正の内容】
 【0 0 1 0】

また、この構成により、A C 電源が一時的に低下したとき又はデジタルアンプがフルパワーで動作しているときに、ブート電圧が低下しても、ブートストラップコンデンサの再充電を自動で行うことができる。また、ブートストラップコンデンサへの充電が完了すれば、充電を停止できるため消費電力の低減も可能となる。

【手続補正 3】
 【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

アナログ信号をデジタルパルス信号に変換するデジタルパルス信号変換部と、
ソースが負の電源電圧に接続された第 1 の F E T とドレインが正の電源電圧に接続された第 2 の F E T とが直列接続された F E T スイッチング部、前記第 1 の F E T のゲート - ソース間に第 1 の所定電圧を供給する第 1 の駆動部、および前記第 2 の F E T のゲート - ソース間に前記第 1 の所定電圧を供給する第 2 の駆動部を有し、前記 F E T スイッチング部の前記第 1 の F E T と前記第 2 の F E T を交互にオンオフすることによって前記デジタルパルス信号を増幅する増幅部と、

前記第 2 の駆動部に供給する電源をブートストラップするブートストラップコンデンサと、

前記ブートストラップコンデンサの充電を制御するために、一端が前記正の電源電圧に接続され他端が前記ブートストラップコンデンサの一端に接続されたブートストラップ制御部と、

前記増幅部によって増幅されたデジタルパルス信号をアナログ信号に変換するアナログ信号変換部とを備え、

前記ブートストラップ制御部は、前記ブートストラップコンデンサに充電されたブート電圧が第 2 の所定電圧値未満の場合に前記ブートストラップコンデンサの充電を行い、前記第 2 の所定電圧値以上の場合に前記ブートストラップコンデンサへの電流経路を遮断することを特徴とするデジタルアンプ。