

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：96101880

※ 申請日期：96.1.18

※IPC 分類：H03F 1/42 (2006.01)

一、發明名稱：(中文/英文)

巢狀式跨阻抗放大器/

NESTED TRANSIMPEDANCE AMPLIFIER

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

邁威爾世界貿易有限公司 / Marvell World Trade Ltd.

代表人：(中文/英文)

史帝文 派克 / Steven Parker

住居所或營業所地址：(中文/英文)

巴貝多國 BB14027 聖麥可市布靈頓山莊砲台路上層/

L'Horizon, Gunsite Road, Brittons Hill, St. Michael,

Barbados BB14027

國 籍：(中文/英文)

巴貝多 / Barbados

三、發明人：(共 1 人)

姓 名：(中文/英文)

塞哈 史達佳 / SEHAT SUTARDJA

國 籍：(中文/英文)

美國 / US

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國 、 2006 年 1 月 18 日 、 60/759,899
2. 美國 、 2006 年 5 月 8 日 、 60/798,567
3. 美國 、 2006 年 5 月 8 日 、 60/798,480
4. 美國 、 2006 年 6 月 29 日 、 60/817,268
5. 美國 、 2006 年 7 月 28 日 、 11/495,813
6. 美國 、 2006 年 12 月 21 日 、 11/643,089
7. 美國 、 2006 年 12 月 21 日 、 11/643,432

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種差動跨阻抗放大器電路包括：具有第一反相輸入、第一非反相輸入、第一反相輸出和第一非反相輸出的第一運算放大器。第二運算放大器具有第二反相輸入、第二非反相輸入、第二反相輸出和第二非反相輸出。第二反相輸出與第一非反相輸入通信，並且第二非反相輸出與第一反相輸入通信。第一回饋元件與第一非反相輸入和第一反相輸出通信。第二回饋元件與第一反相輸入和第一非反相輸出通信。第三回饋元件與第二反相輸入和第一反相輸出通信。第四回饋元件與第一非反相輸入和第一非反相輸出通信。

六、英文發明摘要：

A differential transimpedance amplifier circuit comprises a first operational amplifier having a first inverting input, a first non-inverting input, a first inverting output and a first non-inverting output. A second operational amplifier has a second inverting input, a second non-inverting input, a second inverting output and a second non-inverting output. The second inverting output communicates with the first non-inverting input and the second non-inverting output communicates with the first inverting input. A first feedback element communicates with the first non-inverting input and the first inverting output. A second feedback element communicates with the first inverting input and the first non-inverting output. A third feedback element communicates with the second inverting input and the first inverting output. A fourth feedback element communicates with the first non-inverting input and the first non-inverting output.

七、指定代表圖：

(一)本案指定代表圖為：第(36)圖。

(二)本代表圖之元件符號簡單說明：

3600	巢狀跨阻抗放大器電路
3602	跨阻抗放大器
3604	第一運算放大器
3606	第二運算放大器
3608	第一回饋電阻
3610	第二電阻
3612	第三運算放大器
3614	電阻
3616	電阻

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬技術領域】

本發明涉及跨阻抗放大器 (TIA: transimpedance amplifier)，尤其涉及具有增加的增益帶寬積的巢狀式跨阻抗放大器。

【先前技術】

跨阻抗放大器 (TIA) 是熟知型式的一種電子電路。現參考圖 1，TIA 100 包括具有增益參數 ($-g_m$) 的運算放大器 (opamp) 105。opamp 105 並聯連接到電阻器 (R_f) 110。TIA 100 的輸入是電流 (Δi) 115。TIA 100 的輸出是電壓 (Δv_o) 120。

現參考圖 2，TIA 100 的 opamp 105 被電流源 205 和具有增益 $-g_m$ 的電晶體 210 取代。圖 1 和圖 2 中的 TIA 100 常被稱為互電導放大器 (transconductance amplifier)，因為它將輸入電流 Δi 轉換為輸出電壓 Δv_o 。

現參考圖 3，TIA 300 將輸入電壓 (Δv_i) 305 轉換為輸出電壓 (Δv_o) 310。TIA 300 還包括連接到電晶體 320 的電阻器 315。TIA 300 典型地使用於須要相當低的帶寬的應用中。

現參考圖 4，TIA 400 將輸入電壓 (Δv_i) 405 轉換為輸出電壓 (Δv_o) 410。TIA 400 包括第二 opamp 415，其串聯連接到電阻器 (R_f) 420 和 opamp 425 的並聯組合。TIA 400 典型使用於具有帶寬要求比 TIA 300 高的應用中。

通常，TIA 的帶寬的極限是用於 opamp 中的電晶體的臨界頻率 f_T 的某個分數。在諸如砷化鎵 (GaAs) 電晶體這樣的雙載子接合電晶體 (BJT) 的情況下，TIA 的帶寬約等於 f_T 的 10%-20%。對於金屬氧化物半導體 (MOS) 電晶體，TIA 的帶寬典型是 f_T 的幾個百分比 (即約為 2%-6%)。

現參考圖 5，TIA 500 可被組態為利用每個 opamp 502 和 504 的兩個輸入差動地工作。一個輸入 505 以類似於標準組態 TIA 中的接地或虛擬接地的方式充當參考。輸入電壓 Δv_i 和輸出電壓 Δv_o 被測量為參考輸入 505 和第二輸入 510 之間的電壓差。回饋電阻器 514 和 516 被跨接在 opamp 504 的輸入和輸出上。

現參考圖 6，具有相對較高的帶寬要求的一種 TIA 應用是光學感測器

的 TIA 應用。光學感測器電路 600 包括與光敏二極體 605 耦合的 TIA 100 的 opamp 105 和電阻器 110。光敏二極體 605 的輸出是電流 I_{photo} 610，它作為 TIA 100 的輸入。

應用越來越要求高帶寬和高增益。示例包括諸如光纖接收器這樣的光學感測器，以及用於高速硬碟驅動器的前置放大器寫入器。

【發明內容】

一種巢狀式跨阻抗放大器 (TIA) 電路包括：具有輸入和輸出的第零階 TIA，以及第一運算放大器 (opamp)。該 opamp 包括：與該第零階 TIA 的該輸出通信的輸入，被該輸入驅動的第一電晶體，被第一偏壓驅動並且與該第一電晶體通信的第二電晶體，與該第二電晶體通信的第一電流源，以及處於第一電晶體和第二電晶體之間的節點處的輸出。

在其他特徵中，第二電流源與第一電晶體通信。opamp 的增益大於第零階 TIA 的增益。opamp 的帶寬小於第零階 TIA 的帶寬。

在其他特徵中，第零階 TIA 包括：包括第一輸入和第一輸出的第一 opamp，以及包括第二輸入和第二輸出的第二 opamp。第二輸入與第一輸出通信。電阻包括與第二輸出通信的一端和與第二輸入通信的第二端。

一種巢差動模式跨阻抗放大器 (TIA) 電路包括：具有第一和第二輸入以及第一和第二輸出的第零階差動模式 TIA，以及第一差動模式運算放大器 (opamp)。該 opamp 包括：與該第零階差動模式 TIA 的該輸出中各一通信的輸入，被該第一輸入驅動的第一電晶體，被該第二輸入驅動的第二電晶體，被第一偏壓驅動並且與該第一電晶體通信的第三電晶體，被第一偏壓驅動並且與該第二電晶體通信的第四電晶體，與該第三電晶體通信的第一電流源，與該第四電晶體通信的第二電流源，以及處於第一電晶體和第三電晶體之間以及第二電晶體和第四電晶體之間各連接處的第一和第二輸出。

在其他特徵中，該巢狀差動模式 TIA 電路包括與第一電晶體和第二電晶體通信的第三電流源。第一差動模式 opamp 的增益大於第零階差動模式 TIA 的增益。第一差動模式 opamp 的帶寬小於第零階差動模式 TIA 的帶寬。

在其他特徵中，該第零階差動模式 TIA 包括：包括輸入和輸出的第二差動模式 opamp，以及包括輸入和輸出的第三差動模式 opamp。第三差動模式 opamp 的輸入與該第二差動模式 opamp 的各輸出通信。電阻包括第一端和第二端。第一和第二端與第三差動模式 opamp 的各輸入和輸出通信。

一種巢狀差動模式跨阻抗放大器 (TIA) 電路包括：具有第一和第二輸入以及第一和第二輸出的第零階差動模式 TIA，以及具有第一和第二輸入以及第一和第二輸出的差動模式推挽式 opamp。第一和第二輸入與該第零階差動模式 TIA 的該第一和第二輸出中的各輸出通信。

在其他特徵中，差動模式推挽式 opamp 的增益大於第零階差動模式 TIA 的增益，並且差動模式推挽式 opamp 的帶寬小於第零階差動模式 TIA 的帶寬。

在其他特徵中，該第零階差動模式 TIA 包括：包括輸入和輸出的第二差動模式 opamp，以及包括輸入和輸出的第三差動模式 opamp。第三差動模式 opamp 的輸入與第二差動模式 opamp 的各輸出通信。電阻包括第一端和第二端。第一和第二端與第三差動模式 opamp 的相應輸入和輸出通信。

一種巢狀式跨阻抗放大器 (TIA) 電路包括：具有輸入和輸出的第零階 TIA，具有輸出和與該第零階 TIA 的該輸出通信的輸入的第一運算放大器 (opamp)，用於向第零階 TIA 施加第一電壓的第一電源供應器輸入，以及用於接收第二電壓的第二電源供應器輸入。電荷泵模組基於第一電壓和第二電壓形成第三電壓。第三電壓被施加到該 opamp。

在其他特徵中，該第零階 TIA 包括：包括第一輸入和第一輸出的第一 opamp，以及包括第二輸入和第二輸出的第二 opamp。第二輸入與第一輸出通信。電阻包括與第二輸出通信的一端和與第二輸入通信的第二端。

在其他特徵中，電壓調節器調節第二電壓。發光二極體與 opamp 輸出通信。第一電壓大於第二電壓。第三電壓約等於第一電壓和第二電壓的和。第一電壓否則被施加到類比電路，並且第二電壓否則被施加到數位電路。第一電壓在約 2.5V 到 3.3V 之間。第二電壓約為 1.2V。

一種差動跨阻抗放大器電路包括：具有第一反相輸入、第一非反相輸入、第一反相輸出和第一非反相輸出的第一運算放大器；具有第二反相輸

入、第二非反相輸入、第二反相輸出和第二非反相輸出的第二運算放大器，其中第二反相輸出與第一非反相輸入通信，並且第二非反相輸出與第一反相輸入通信；與第一非反相輸入和第一反相輸出通信的第一回饋元件；與第一反相輸入和第一非反相輸出通信的第二回饋元件；與第二反相輸入和第一反相輸出通信的第三回饋元件；以及與第一非反相輸入和第一非反相輸出通信的第四回饋元件。

在其他特徵中，第三和第四回饋元件分別包括第一和第二電阻。第三和第四回饋元件分別包括第一和第二電容。第一和第二回饋元件分別包括第一和第二電阻。第一和第二回饋元件分別包括第一和第二電容。第一和第二回饋元件各自包括與電感和第二電阻串聯的第一電阻，該電感和第二電阻與電容並聯。該電容包括可變電容。第一和第二回饋元件各自包括與電容並聯的電阻。該電容包括可變電容。

在其他特徵中，第一和第二回饋元件各自包括與電感串聯的第一電阻，該第一電阻和電感與電容和第二電阻並聯。該電容包括可變電容。第一和第二運算放大器是互電導放大器。

在其他特徵中，積分器包括該差動跨阻抗放大器。

一種單巢狀式跨阻抗放大器電路包括：具有第三反相輸入、第三非反相輸入、第三反相輸出和第三非反相輸出的第三運算放大器；以及該差動跨阻抗放大器電路。第二反相輸入與第三非反相輸出通信，並且第二非反相輸入與第三反相輸出通信。

一種雙巢狀差動跨阻抗放大器電路包括：單巢狀跨阻抗放大器電路；以及具有第四反相輸入、第四非反相輸入、第四反相輸出和第四非反相輸出的第四運算放大器。第四反相輸出與第三非反相輸出通信，並且第四非反相輸出與第三反相輸入通信。

在其他特徵中，第五回饋元件與第四反相輸出和第一反相輸出通信。第六回饋元件與第四非反相輸出和第一非反相輸出通信。第五和第六回饋元件分別包括第一和第二電阻。第五和第六回饋元件包括第一和第二電容。

一種 Sigma-Delta 類比-至-數位轉換器包括該差動跨阻抗放大器。該 Sigma-Delta 類比-至-數位轉換器包括：包括一個接收輸入信號的輸入的差

動放大器模組；與差動放大器模組的輸出通信的積分器模組；接收積分器模組的輸出的比較器模組；以及與比較器模組的輸出和差動放大器模組的另一輸入通信的數位-至-類比轉換器模組。

在其他特徵中，濾波器和抽選模組接收比較器模組的輸出。差動放大器模組、積分器模組和比較器模組中的至少一個包括該差動跨阻抗放大器。

一種差動跨阻抗放大器電路包括：具有第一反相輸入、第一非反相輸入、第一反相輸出和第一非反相輸出的用於放大的第一放大裝置；具有第二反相輸入、第二非反相輸入、第二反相輸出和第二非反相輸出的用於放大的第二放大裝置，其中第二反相輸出與第一非反相輸入通信，並且第二非反相輸出與第一反相輸入通信；與第一非反相輸入和第一反相輸出通信的用於提供回饋的第一回饋裝置；與第一反相輸入和第一非反相輸出通信的用於提供回饋的第二回饋裝置；與第二反相輸入和第一反相輸出通信的用於提供回饋的第三回饋裝置；以及與第一非反相輸入和第一非反相輸出通信的用於提供回饋的第四回饋裝置。

在其他特徵中，第三和第四回饋裝置分別包括用於提供電阻的第一和第二電阻裝置。第三和第四回饋裝置分別包括用於提供電容的第一和第二電容裝置。第一和第二回饋裝置分別包括用於提供電阻的第一和第二電阻裝置。第一和第二回饋裝置分別包括用於提供電容的第一和第二電容裝置。第一和第二回饋裝置各自包括與用於提供電感的電感裝置和用於提供電阻的第二電阻裝置串聯的用於提供電阻的第一電阻裝置，該電感裝置和第二電阻裝置與用於提供電容的電容裝置並聯。該電容裝置提供可變電容。第一和第二回饋裝置各自包括與用於提供電容的電容裝置並聯的用於提供電阻的電阻裝置。該電容裝置提供可變電容。第一和第二回饋裝置各自包括與用於提供電感的電感裝置串聯的用於提供電阻的第一電阻裝置，該第一電阻裝置和電感裝置與用於提供電容的電容裝置和用於提供電阻的第二電阻裝置並聯。該電容裝置提供可變電容。第一和第二放大裝置包括互電導放大器。

一種單巢狀式跨阻抗放大器電路包括：具有第三反相輸入、第三非反相輸入、第三反相輸出和第三非反相輸出的用於放大的第三放大裝置；以

及該差動跨阻抗放大器電路。第二反相輸入與第三非反相輸出通信，並且第二非反相輸入與第三反相輸出通信。

一種雙巢狀式跨阻抗放大器電路包括：單巢狀跨阻抗放大器電路；以及具有第四反相輸入、第四非反相輸入、第四反相輸出和第四非反相輸出的用於放大的第四放大裝置。第四反相輸出與第三非反相輸出通信，並且第四非反相輸出與第三反相輸入通信。

在其他特徵中，用於提供回饋的第五回饋裝置與第四反相輸出和第一反相輸出通信。用於提供回饋的第六回饋裝置與第四非反相輸出和第一非反相輸出通信。第五和第六回饋裝置分別包括用於提供電阻的第一和第二電阻裝置。

一種 Sigma-Delta 類比-至-數位轉換器包括該差動跨阻抗放大器。該 Sigma-Delta 類比-至-數位轉換器包括：包括一個接收輸入信號的輸入的用於放大的差動放大器裝置；與差動放大器裝置的輸出通信的用於積分的積分器裝置；接收積分器裝置的輸出的用於比較的比較器裝置；以及與比較器裝置的輸出和差動放大器裝置的另一輸入通信的用於轉換的數位-至-類比轉換器裝置。

在其他特徵中，用於濾波和抽選的濾波器和抽選裝置接收比較器裝置的輸出。差動放大器裝置、積分器裝置和比較器裝置中的至少一個包括該差動跨阻抗放大器。

一種差動跨阻抗放大器電路包括：具有第一反相輸入、第一非反相輸入、第一反相輸出和第一非反相輸出的第一運算放大器；具有第二反相輸入、第二非反相輸入、第二反相輸出和第二非反相輸出的第二運算放大器，其中第二反相輸出與第一非反相輸入通信，並且第二非反相輸出與第一反相輸入通信；具有第三反相輸入、第三非反相輸入、第三反相輸出和第三非反相輸出的第三運算放大器；其中第二反相輸入與第三非反相輸出通信，並且第二非反相輸入與第三反相輸出通信；具有第四反相輸入、第四非反相輸入、第四反相輸出和第四非反相輸出的第四運算放大器同，其中第四反相輸出與第三非反相輸出通信，並且第四非反相輸出與第三反相輸入通信；與第二非反相輸入和第二反相輸出通信的第一回饋元件；與第二

反相輸入和第二非反相輸出通信的第二回饋元件；與第三非反相輸入和第一反相輸出通信的第三回饋元件；與第三反相輸入和第一非反相輸出通信的第四回饋元件；與第四反相輸入和第一反相輸出通信的第五回饋元件；以及與第四非反相輸出和第一非反相輸出通信的第六回饋元件。

在其他特徵中，第一和第二回饋元件分別包括第一和第二電阻。第三和第四回饋元件分別包括第一和第二電阻。第五和第六回饋元件分別包括第一和第二電阻。

一種 Sigma-Delta 類比-至-數位轉換器包括該差動跨阻抗放大器。該 Sigma-Delta 類比-至-數位轉換器包括：包括一個接收輸入信號的輸入的差動放大器模組；與差動放大器模組的輸出通信的積分器模組；接收積分器模組的輸出的比較器模組；以及與比較器模組的輸出和差動放大器模組的另一輸入通信的數位-至-類比轉換器模組。

在其他特徵中，濾波器和抽選模組接收比較器模組的輸出。差動放大器模組、積分器模組和比較器模組中的至少一個包括該差動跨阻抗放大器。

一種差動跨阻抗放大器電路包括：具有第一反相輸入、第一非反相輸入、第一反相輸出和第一非反相輸出的用於放大的第一放大裝置；具有第二反相輸入、第二非反相輸入、第二反相輸出和第二非反相輸出的用於放大的第二放大裝置，其中第二反相輸出與第一非反相輸入通信，並且第二非反相輸出與第一反相輸入通信；具有第三反相輸入、第三非反相輸入、第三反相輸出和第三非反相輸出的用於放大的第三放大裝置；其中第二反相輸入與第三非反相輸出通信，並且第二非反相輸入與第三反相輸出通信；具有第四反相輸入、第四非反相輸入、第四反相輸出和第四非反相輸出的用於放大的第四放大裝置同，其中第四反相輸出與第三非反相輸出通信，並且第四非反相輸出與第三反相輸入通信；與第二非反相輸入和第二反相輸出通信的用於提供回饋的第一回饋裝置；與第二反相輸入和第二非反相輸出通信的用於提供回饋的第二回饋裝置；與第三非反相輸入和第一反相輸出通信的用於提供回饋的第三回饋裝置；與第三反相輸入和第一非反相輸出通信的用於提供回饋的第四回饋裝置；與第四反相輸入和第一反相輸出通信的用於提供回饋的第五回饋裝置；以及與第四非反相輸出和第一反相輸出通信的用於提供回饋的第六回饋裝置。

一非反相輸出通信的用於提供回饋的第六回饋裝置。

在其他特徵中，第一和第二回饋裝置分別包括用於提供電阻的第一和第二電阻裝置。第三和第四回饋裝置分別包括用於提供電阻的第一和第二電阻裝置。第五和第六回饋裝置分別包括用於提供電阻的第一和第二電阻裝置。

一種 Sigma-Delta 類比-至-數位轉換器包括該差動跨阻抗放大器。該 Sigma-Delta 類比-至-數位轉換器包括：包括一個接收輸入信號的輸入的用於放大的差動放大器裝置；與差動放大器裝置的輸出通信的用於積分的積分器裝置；接收積分器裝置的輸出的用於比較的比較器裝置；以及與比較器裝置的輸出和差動放大器裝置的另一輸入通信的用於轉換的數位-至-類比轉換器裝置。

在其他特徵中，用於濾波和抽選的濾波器和抽選裝置接收比較器裝置的輸出。差動放大器裝置、積分器裝置和比較器裝置中的至少一個包括該差動跨阻抗放大器。

一種跨阻抗放大器包括具有輸入和輸出的第一運算放大器。第二運算放大器具有輸入和與第一運算放大器的輸入通信的輸出。第一回饋元件具有與第一運算放大器的輸入通信的一端和與第一運算放大器的輸出通信的另一端，其中第一回饋元件包括第一電容。第二回饋元件具有與第一運算放大器的輸入通信的一端和與第一運算放大器的輸出通信的另一端。

在其他特徵中，第二回饋元件包括第一電阻。第一電容包括可變電容。第一回饋元件包括與第一電容並聯的第一電阻。第二回饋元件包括與第一電感串聯的第一電阻。第一電容包括可變電容。第一電阻具有與第一和第二回饋元件的另一端通信的一端和與第二運算放大器的輸出通信的另一端。第一回饋元件還包括與第一電容串聯的第一電阻，並且第二回饋元件包括與第二電阻並聯的第一電感。一種差動跨阻抗放大器包括該跨阻抗放大器。

一種 Sigma-Delta 類比-至-數位放大器包括該差動跨阻抗放大器。該 Sigma-Delta 類比-至-數位轉換器包括：包括一個接收輸入信號的輸入的差動放大器模組；與差動放大器模組的輸出通信的積分器模組；接收積分器

模組的輸出的比較器模組；以及與比較器模組的輸出和差動放大器模組的另一輸入通信的數位-至-類比轉換器模組。

在其他特徵中，濾波器和抽選模組接收比較器模組的輸出。差動放大器模組、積分器模組和比較器模組中的至少一個包括該差動跨阻抗放大器。

一種跨阻抗放大器包括具有輸入和輸出的用於放大的第一放大裝置。用於放大的第二放大裝置具有輸入和與第一放大裝置的輸入通信的輸出。用於提供回饋的第一回饋裝置具有與第一放大裝置的輸入通信的一端和與第一放大裝置的輸出通信的另一端。第一回饋裝置包括用於提供電容的第一電容裝置。用於提供回饋的第二回饋裝置具有與第一放大裝置的輸入通信的一端和與第一放大裝置的輸出通信的另一端。

在其他特徵中，第二回饋裝置包括用於提供電阻的第一電阻裝置。第一電容裝置包括用於提供可變電容的可變電容裝置。第一回饋裝置包括與第一電容裝置並聯的用於提供電阻的第一電阻裝置。第二回饋裝置包括與用於提供電感的第一電感裝置串聯的用於提供電阻的第一電阻裝置。第一電容裝置包括用於提供可變電容的可變電容裝置。用於提供電阻的第一電阻裝置具有與第一和第二回饋裝置的另一端通信的一端和與第二放大裝置的輸出通信的另一端。第一回饋裝置還包括與第一電容裝置串聯的用於提供電阻的第一電阻裝置，並且第二回饋裝置包括與用於提供電阻的第二電阻裝置並聯的用於提供電感的第一電感裝置。一種差動跨阻抗放大器包括該跨阻抗放大器。

一種 Sigma-Delta 類比-至-數位放大器包括該差動跨阻抗放大器。該 Sigma-Delta 類比-至-數位轉換器包括：包括一個接收輸入信號的輸入的用於放大的差動放大器裝置；與差動放大器裝置的輸出通信的用於積分的積分器裝置；接收積分器裝置的輸出的用於比較的比較器裝置；以及與比較器裝置的輸出和差動放大器裝置的另一輸入通信的用於轉換的數位-至-類比轉換器裝置。

在其他特徵中，濾波器和抽選裝置接收比較器裝置的輸出。差動放大器裝置、積分器裝置和比較器裝置中的至少一個包括該差動跨阻抗放大器。

本發明的其他應用領域將會從以下提供的詳細描述中顯現出來。應當

理解，詳細描述和特定示例雖然指示了本發明的優選實施例，但卻只欲用於說明，而不欲限制本發明的範圍。

【實施方式】

以下對較佳實施例之說明僅為示範性質，且其用意並非限制本發明、其應用或使用。

本發明解決了增加 TIA 的增益帶寬積的需求。增益帶寬積的提高是藉由使一個“TIA”與另一個 TIA 巢狀來實現的。換言之，諸如回饋電阻器、電容器及/或 opamp 之類的額外電路元件被添加在 TIA 的輸入方及/或輸出方。在圖 15-17 中，提供了輸入寄生電容的容性消去。在圖 20-24 中，提供了額外回饋電阻。在圖 23 和圖 24 中，提供了輸入及/或回饋電容。

現參考圖 7、圖 8 和圖 9，通過向第零階 TIA 添加 opamp、回饋電阻器及/或電容器而構造了“巢狀”TIA。在圖 10 和圖 11 中，還可以構造工作在差動模式的巢狀 TIA。

現參考圖 7，其中說明第一階巢狀 TIA 700。來自圖 4 的標號被用於圖 7 中以標識類似的元件。TIA 700 包括傳統的 TIA 705（以這裏也稱之為“第零階”TIA）、opamp 710 和回饋電阻器 715。回饋電阻器 715 可以是標準的固定值電阻器、非線性可變電阻器或 MOS 電阻器。電容器 720 也被連接在 TIA 700 的輸入和接地（或虛擬接地）之間。

通過以這種方式巢狀 TIA，可實現增益帶寬積的提高。例如，使用 MOS 電晶體的第一階巢狀 TIA 700 可實現達到臨界頻率 f_T 的 10%-20% 的帶寬。這個範圍代表了比相應的第零階 TIA 的帶寬大五至十倍的帶寬。

現參考圖 12 和圖 13，其中顯示圖示第零階 TIA 和第一階巢狀 TIA 的特性增益帶寬曲線的圖線。一般來說，較高值的增益與較低值的帶寬相關聯，較低值的增益與較高值的帶寬相關聯。定義為輸出電壓 Δv_o 除以輸入電壓 Δv_i 的增益 A 通常是幾百或幾千數量級（即約等於 $10^2 - 10^3$ ）。0.13 μm CMOS 工藝的臨界頻率（ f_T ）的典型範圍是 30 GHz – 40 GHz。

在圖 12 中，顯示三個典範特性曲線。高增益值產生約 1 GHz 的帶寬值。中等增益值產生約 2 GHz 的帶寬。其他值的增益和帶寬也是可能的。例如，

TIA 可以具有高於圖 12 所示的最大值的特性增益值和小於 1 GHz 的帶寬。TIA 可具有低於圖 12 所示的最小值的特性增益值和大於 2 GHz 的帶寬。可以瞭解，帶寬按增益的反函數的方式變化。該函數可被稱為“擴展”。使用 MOS 電晶體的 TIA 的擴展比使用雙載子接合電晶體的擴展要大。從而，MOS 電晶體提高 TIA 帶寬性能的需求比 BJT 電晶體要強烈。

圖 12 說明典範帶寬值沒有限定帶寬上限和下限。在許多實際應用中，1 GHz 或 2GHz 量級的帶寬太低了。諸如 OC 192 光纖接收機這樣的許多應用要求 10 GHz 量級的帶寬。高速硬碟驅動器的前置放大器通常也要求幾 GHz 數量級的帶寬。現參考圖 13，處於典型增益值的第一階巢狀 TIA 可具有約 10 GHz 的帶寬。

現參考圖 8，第二階巢狀 TIA 800 構建在第一階巢狀 TIA 700 之上。來自圖 4 和圖 7 的標號被用於圖 8 中以標識類似的元件。第二階巢狀 TIA 800 包括處於第一階巢狀 TIA 700 的輸入處的 opamp 805 和處於第一階巢狀 TIA 700 的輸出處的 opamp 810。還添加了跨接在 opamp 805 的輸入和 opamp 810 的輸出上的額外的回饋電阻器 815。使用第二階巢狀 TIA 800 產生的示例性的增益帶寬曲線在圖 14 中示出。對於典型增益值，可實現約 20 GHz 的帶寬。

現參考圖 9，通過添加額外的 opamp 和回饋電阻器，可構造更高階的巢狀 TIA。來自圖 4、圖 7 和圖 8 的標號被用於圖 9 中以標識類似的元件。例如，第三階巢狀 TIA 900 包括 opamp 905 和 910 以及回饋電阻器 915。通過重複本發明的技術可以實現更高值的增益或帶寬（或兩者）。但是，由於寄生雜訊和增大的功率耗散，電路效率隨著添加額外的巢狀級別而減小。一般來說，第一階巢狀 TIA 或第二階巢狀 TIA 通常將會提供充分的性能。

現參考圖 10，其中示出了差動模式第一階巢狀 TIA 1000。來自圖 5 的標號被用於圖 10 中以標識類似的元件。opamp 1002 被連接到 opamp 504 的輸出。回饋電阻器 1006 和 1008 被連接到差動模式 TIA 500 的輸入和 opamp 1002 的輸出。TIA 的增益帶寬積增大了。

現參考圖 11，以類似於圖 9 的第 n 階巢狀 TIA 的方式構造了差動模式

第 n 階巢狀 TIA 1100。來自圖 5 和圖 10 的標號被用於圖 11 中以標識類似的元件。以類似地方式連接額外的 opamp 1104 和 1108 以及回饋電阻器 1112 和 1114。差動模式 TIA 的增益帶寬特性與圖 12-14 所示的增益帶寬特性基本類似。

注意，用於巢狀 TIA 中的 opamp 可採用雙載子接合電晶體 (BJTs) (例如砷化鎵 (GaAs) 電晶體) 或金屬氧化物半導體 (MOS) 電晶體 (例如 CMOS 或 BICMOS 電晶體)。出於諸如容易製造和功耗特性更好之類的實際考慮，本發明的優選實施例使用 MOS 電晶體。

現參考圖 15，其中示出了具有額外的回饋電容 C_1 的第一階巢狀 TIA 700，該額外回饋電容 C_1 基本上抵消了 opamp 415 的輸入處的輸入電容 C_{P1} 的效果。回饋電容 C_1 具有與 opamp 415 的輸入通信的第一端和與 opamp 425 的輸出通信的第二端。

現參考圖 16，其中示出了具有額外的回饋電容 C_1 和 C_2 的圖 8 的第二階巢狀 TIA 800，這兩個額外回饋電容 C_1 和 C_2 分別基本上抵消了 opamp 415 和 805 的輸入處的輸入電容 C_{P1} 和 C_{P2} 的效果。回饋電容 C_1 具有與 opamp 415 的輸入通信的第一端和與 opamp 425 的輸出通信的第二端。回饋電容 C_2 具有與 opamp 805 的輸入通信的第一端和與 opamp 710 的輸出通信的第二端。

現參考圖 17，其中示出了具有額外的回饋電容 C_1 、 C_2 、... 和 C_N 的圖 9 的第 n 階巢狀 TIA，這些額外回饋電容 C_1 、 C_2 、... 和 C_N 分別基本上抵消了 opamp 415、805 和 905 的輸入處的輸入電容 C_{P1} 、 C_{P2} 、... 和 C_{PN} 的效果。回饋電容 C_1 具有與 opamp 415 的輸入通信的第一端和與 opamp 425 的輸出通信的第二端。回饋電容 C_2 具有與 opamp 805 的輸入通信的第一端和與 opamp 710 的輸出通信的第二端。回饋電容 C_N 具有與 opamp 905 的輸入通信的第一端和與 opamp 810 的輸出通信的第二端。

現參考圖 18，其中示出了具有額外的回饋電容器 C_{1A} 和 C_{1B} 的第一階巢狀差動模式 TIA 1000，這兩個額外回饋電容器 C_{1A} 和 C_{1B} 分別基本上抵消了差動模式 opamp 502 的輸入處的輸入寄生電容 C_{P1} 和 C_{P2} 的效果。回饋電容 C_{1A} 具有與差動模式 opamp 502 的輸入通信的第一端和與差動模式 opamp 504 的輸出通信的第二端。在圖 19 中，以類似的方式，額外電容 C_{2A} 和 C_{2B}

被添加到第二階巢狀差動模式 TIA 以抵消寄生電容 C_{P2A} 和 C_{P2B} 。更高階的電路使用類似的方法。

現參考圖 20，其中示出了具有額外的回饋電阻 2010 的圖 7 的第一階巢狀 TIA。回饋電阻 2010 具有與 opamp 710 的輸入通信的第一端。電阻 2010 的第二端與 opamp 710 的輸出通信。

現參考圖 21，其中示出了具有額外的回饋電阻 2110 的圖 8 的第二階巢狀 TIA。回饋電阻 2110 具有與 opamp 810 的輸入通信的第一端。電阻 2110 的第二端與 opamp 810 的輸出通信。

現參考圖 22，其中示出了具有額外的回饋電阻 2210 的圖 15 的第一階巢狀 TIA。回饋電阻 2210 具有與 opamp 710 的輸入通信的第一端。電阻 2210 的第二端與 opamp 710 的輸出通信。

現參考圖 23，其中示出了具有輸入電容 C_{IN} 、回饋電容 C_{FB} 和回饋電阻 2310 的圖 7 的第一階巢狀 TIA。輸入電容 C_{IN} 具有為巢狀 TIA 700 接收輸入信號的第一端和與 opamp 415 的輸入通信的第二端。回饋電容 C_{FB} 具有與 opamp 415 的輸入通信的第一端和與電阻 715 的一端通信的第二端。

額外的回饋電阻、輸入電容及/或回饋電容也可被添加到差動模式巢狀 TIA。現參考圖 24，其中示出了具有第一和第二輸入電容 C_{IN1} 和 C_{IN2} 、第一和第二回饋電容 C_{FB1} 和 C_{FB2} 以及回饋電阻 2410 和 2412 的圖 10 的第一階差動模式巢狀 TIA。輸入電容 C_{IN1} 和 C_{IN2} 具有為巢狀差動模式 TIA 接收輸入信號的第一端和與 opamp 502 的輸入通信的第二端。回饋電容 C_{FB1} 和 C_{FB2} 具有與 opamp 502 的輸入通信的第一端和分別與電阻 1006 和 1008 的第一端通信的第二端。第一和第二回饋電阻 2410 和 2412 具有連接到輸入的第一端和連接到差動模式 opamp 1002 的輸出的第二端。

可以瞭解，回饋電容（圖 15-19）、回饋電阻（圖 20-24）以及輸入和回饋電容（圖 23 和圖 24）可以按任何組合用於第一階、第二階、...或第 n 階巢狀 TIA 及/或差動模式 TIA 上。

現參考圖 25，其中示出了示例性的碟驅動系統 2500，該碟驅動系統 2500 包括寫碟驅動器 2514 的碟驅動寫電路 2510。碟驅動讀電路 2516 包括具有按上述方式實現的標識為 2520 的巢狀 TIA 或巢狀差動模式 TIA 的前置放大

電路 2518。

現參考圖 26，其中示出了包括 opamp 710 的第一實現的圖 7 的第一階巢狀 TIA 700。opamp 710 包括與第二電晶體 2602 串聯的第一電晶體 2600。第一電晶體 2600 的閘極被第零階 TIA 705 的輸出驅動。第二電晶體 2602 的閘極被偏壓 V_B 驅動。在將第一電晶體 2600 的源極與第二電晶體 2602 的汲極相連的節點取得 TIA 700 的信號輸出。第一電流源 2604 從第二電晶體 2602 的源極汲取電流。可利用汲極電壓 V_{dd2} 為 opamp 710 供電。電源供應器選項在下文更詳細描述。

現參考圖 27，其中示出了包括 opamp 1002 的第一實現的圖 10 的差動模式第一階巢狀 TIA 1000。opamp 1002 包括與第二電晶體 2702 通信的第一電晶體 2700。第一電晶體 2700 的閘極被差動第零階 TIA 500 的輸出驅動。第二電晶體 2702 的閘極被偏壓 V_B 驅動。在將第一電晶體 2700 的源極與第二電晶體 2702 的汲極相連的節點取得 TIA 1000 的第一信號輸出。第一電流源 2704 從第二電晶體 2702 的源極汲取電流。

第三電晶體 2706 與第四電晶體 2708 通信。第三電晶體 2706 的閘極被差動第零階 TIA 500 的另一輸出驅動。第四電晶體 2708 的閘極被 V_B 驅動。在將第三電晶體 2706 的源極與第四電晶體 2708 的汲極相連的節點取得 TIA 1000 的第二信號輸出。第二電流源 2710 從第二電晶體 2702 的源極汲取電流。可利用汲極電壓 V_{dd2} 為 opamp 1002 供電。電源供應器選項在下文更詳細描述。跨第一和第三電晶體 2700、2706 各自源極處的第一和第二信號輸出取得差動信號輸出。

現參考圖 28，其中示出了包括 opamp 710 的第二實施的圖 26 的第一階巢狀 TIA 700。第二實施包括向第一電晶體 2600 的汲極提供電流的第二電流源 2610。第二電流源 2610 從 V_{dd2} 汲取電流。

現參考圖 29，其中顯示包括 opamp 1002 的第二實施的圖 27 的差動模式第一階巢狀 TIA 1000。第二實施包括向第一電晶體 2700 和第三電晶體 2706 的汲極提供電流的第三電流源 2712。第三電流源 2712 從 V_{dd2} 汲取電流。

現參考圖 30，其中顯示包括 opamp 1002 的第三實施的圖 10 的差動模

式第一階巢狀 TIA 1000。opamp 1002 包括如圖所示的推挽組態。opamp 1002 接收正偏壓 V_{BP} 和負偏壓 V_{BN} 。跨節點 V_{out+} 和 V_{out-} 取得差動輸出信號。

現參考圖 31-33，其中顯示增益曲線族。增益曲線代表如上該的各種第一階巢狀 TIA 的典型增益模式。每個圖線的對數垂直軸代表增益 $A=V_{out}/V_{in}$ 。每個圖線的對數水平軸代表信號頻率。圖 31 的圖線代表各種 opamp 的增益曲線 3100。比起第零階 TIA 來，opamp 提供更低的增益和更高的帶寬。opamp 增益以 20dB/十倍頻程的速率下降。

圖 32 的圖線代表了各種 TIA 的增益曲線族 3200。具有最小帶寬的增益曲線 3200 對應於第零階 TIA。具有更高帶寬的增益曲線 3200 對應於巢狀程度越來越高的 TIA。與 opamp 相比，TIA 一般提供較高的增益和中等帶寬。第零階 TIA 增益以 20dB/十倍頻程的速率下降。

圖 33 的圖線代表各種第一階巢狀 TIA 的增益曲線族 3300。增益在最低頻率處相對平坦。由於圖 31 所示的 opamp 的增益效應，隨著頻率增大增益以 20dB/十倍頻程的速率滾降。由於 opamp 和所選第零階 TIA 的組合效應，隨著頻率繼續增大增益以 40dB/十倍頻程的速率下降。

現參考圖 34，其中示出了第一階巢狀 TIA 的電源供應器佈置的功能方塊圖。電源供應器佈置為 TIA 晶片提供了三個唯一的電壓級別，儘管它為兩個電壓和接地提供了外部連接。雖然圖 34 示出了連接到圖 7 的第一階巢狀 TIA 700 的電源供應器，但是本領域的技術人員可以理解，該電源供應器也可與其他單端和差動第一階巢狀 TIA 一起使用。類比電源供應器 V_{dda} 與外部連接之一相關聯並向第零階 TIA 提供電力。在一些實施例中， V_{dda} 處於約 2.5V 到 3.3V 之間。

類比電源供應器 V_{dda} 還向電荷泵模組 3400 提供電力。電荷泵模組 3400 還接收來自數位電源供應器 V_{ddd} 的電力。 V_{ddd} 與外部連接中的第二外部連接相關聯。可將電荷泵模組 3400 與第一階巢狀 TIA 加工在同一晶片上。在一些實施例中， V_{ddd} 約為 1.2V。在一些實施例中， V_{ddd} 在被施加到電荷泵模組 3400 之前可被電壓調節器模組 3402 調節。電荷泵模組 3400 生成約等於 $V_{dda}+V_{ddd}$ 的第二數位電壓 V_{dd2} 。因此 $V_{dd2}>V_{dda}$ 。本領域的技術人員可以瞭解，由於電荷泵模組 3400 固有的損耗及/或效率低下， V_{dd2} 並不精確等於

$V_{dda} + V_{ddd}$ 。

現參考圖 35，其中示出了圖 35 的電源供應器的應用。 V_{dda} 由電池 3500 提供。電池 3500 可以是電壓在 2.7V 到 4.2V 之間的鋰離子電池。發光二極體 (LED) 與 opamp 710 的輸出通信。在一些實施例中，LED 具有約 3.5V 的導通電壓 V_D 。電荷泵模組 3400 將來自電池 3500 的 V_{dda} 添加到 V_{ddd} ，以生成用於驅動 LED 3502 的充足電壓。由於 V_{ddd} 一般只提供約 1.2V，因此它不能被單獨用來為 LED 3502 供電。電荷泵模組 3400 提供來自 V_{dda} 的額外電壓以便向 LED 提供約 3.7V 到 4.2V，這高於了 3.5V V_D 。3.7V 到 4.2V 的範圍考慮到了電荷泵模組 3400 的損耗及/或效率不良，因此並不精確等於 $V_{dda} + V_{ddd}$ 。

本發明還解決了增大 TIA 的增益帶寬積的需求。增益帶寬積的提高可通過使一個“TIA”與另一個 TIA 巢狀來實現。換言之，諸如回饋電阻、電容及/或 opamp 之類的額外電路元件被添加在 TIA 的輸入方及/或輸出方。

現參考圖 36，其中示出了具有內部 TIA 3602 的巢狀跨阻抗放大器 (TIA) 電路 3600。跨阻抗放大器 3602 包括第一運算放大器 3604 和第二運算放大器 3606。此圖和接下來的圖中示出的每個運算放大器具有以不存在“o”符號而標識的非反相輸入和非反相輸出，以及由“o”符號標識的反相輸入和反相輸出。跨阻抗放大器 3602 還包括與非反相輸入和反相輸出通信的第一回饋電阻 3608，以及與反相輸入和非反相輸出通信的第二電阻 3610。

巢狀跨阻抗放大器 3600 還包括第三運算放大器 3612，該第三運算放大器 3612 也具有反相輸入和輸出以及非反相輸入和輸出。運算放大器 3612 具有與放大器 3606 的非反相輸入通信的反相輸出，以及與放大器 3606 的反相輸入通信的非反相輸出。

回饋電阻 3614 與放大器 3612 的非反相輸出和放大器 3604 的反相輸出通信。放大器 3612 的反相輸出與放大器 3604 的非反相輸出通信。即，電阻 3614 與放大器 3606 的反相輸入通信，而電阻 3616 與放大器 3606 的非反相輸入通信。

現參考圖 37，其中示出了雙巢狀跨阻抗放大器 3700。雙巢狀跨阻抗放大器包括圖 36 的跨阻抗放大器 3602 和巢狀跨阻抗放大器結構 3600。因此

將不再描述這些公共的電路元件。在該實施例中，示出了也具有反相和非反相輸入和輸出的另一個放大器 3702。在該實施例中，放大器 3702 的反相輸出與放大器 3612 的非反相輸入通信。放大器 3702 的非反相輸出與放大器 3612 的反相輸入通信。回饋電阻 3704 與放大器 3702 的反相輸出和放大器 3612 的非反相輸入的公共節點通信。電阻 3704 還與放大器 3604 的反相輸出通信。第二回饋電阻 3705 與放大器 3702 的非反相輸出和放大器 3612 的反相輸入之間的公共節點以及放大器 3604 的非反相輸出通信。

通過提供圖 36 和圖 37 中示出的差動和回饋結構，提出了給定巢狀級別的更少的反相。結果是如圖 7 所示的器件可能進行更高頻率的動作。在這些示例中，巢狀發生在輸出節點處，從而導致隨著巢狀級別增加，輸出失真增強。

現參考圖 38，圖 36 所示的跨阻抗結構 3602 被用於巢狀 TIA 3800 中。在該實施例中，運算放大器 3802 的反相輸入與放大器 3604 的非反相輸出通信。放大器 3802 的非反相輸入與放大器 3604 的反相輸出通信。

另一個放大器 3804 具有與放大器 3606 的非反相輸入通信的反相輸出。放大器 3804 的非反相輸出與放大器 3606 的反相輸入通信。另一個運算放大器 3806 具有與放大器 3804 的非反相輸入通信的反相輸出和與放大器 3804 的反相輸入通信的非反相輸出。第一回饋電阻 3808 與放大器 3804 的反相輸出和放大器 3606 的非反相輸入之間的公共節點以及放大器 3802 的反相輸出通信。另一個回饋電阻 3810 與放大器 3804 的非反相輸出和放大器 3606 的反相輸入之間的公共節點以及放大器 3802 的非反相輸出通信。

回饋電阻 3812 與放大器 3806 的非反相輸出和放大器 3804 的反相輸入之間的公共節點以及放大器 3802 的反相輸出通信。另一個電阻 3814 與放大器 3806 的反相輸出和放大器 3804 的非反相輸入之間的公共節點以及放大器 3802 的非反相輸出通信。

可執行不同類型的巢狀以構建更高階的巢狀跨阻抗放大器。放大器 3802 對於巢狀來說是不重要的。如果電路的輸入是電流而不是電壓，則可能不需要放大器 3806。

現參考圖 39A 和圖 39B，其中分別示出了具有容性回饋的差動和單端

跨阻抗放大器。在圖 39A 中，示出了與圖 36 的跨阻抗放大器 3602 類似的差動跨阻抗放大器 3900，其具有與電阻 3608 並聯的第一電容 3902 和與電阻 3610 並聯的第二電容 3904。在該實施例中，可通過包括電容 3902 和 3904 來改善跨阻抗網路的頻率回應或穩定性。可以瞭解，如果需要的話可以用電感來取代電容。

在圖 39B 中，示出了與圖 39A 所示的差動組態類似的單端跨阻抗放大器 3900'。在圖 39B 中，以撇號“'”來標記類似的元件。放大器 3604' 及/或 3606' 的互電導 g_m 可為負，並且/或者信號可耦合到放大器 3604' 及/或 3606' 的反相輸入。

現參考圖 40A 和圖 40B，在差動和單端跨阻抗放大器的回饋中分別包括了 LC 儲能電路。在圖 40A 中，示出了差動跨阻抗放大器 4000。在該實施例中，第一運算放大器 4002 具有與放大器 4004 的反相輸出通信的非反相輸入。放大器 4002 的反相輸入與放大器 4004 的非反相輸出通信。回饋元件 4006 與放大器 4002 的非反相輸入和放大器 4004 的反相輸出的公共節點以及放大器 4002 的反相輸出通信。類似地，第二回饋元件 4008 與放大器 4002 的反相輸入和放大器 4004 的非反相輸出的公共節點以及放大器 4002 的非反相輸出通信。

回饋元件 4006 包括電阻 4010 以及電阻 4012 和電感 4014 的串聯組合。在一些實現方式中，電感 4014 可以是可變電感。可變電容 4016 與電感 4012 和電感 4014 的串聯組合並聯耦合。該並聯組合與電阻 4010 串聯耦合。類似地，回饋元件 4008 以類似的方式組態為具有電阻 4020、與電感 4024 串聯的第二電阻 4022 以及可變電容 4026。

可變電容 4016 和 4026 被用於說明 LC 儲能電路的各種諧振頻率可通過改變電容值來調整。在實際實施例中，可使用設置到所需駐留頻率的固定電容。電路 4000 可適於用作希望包括超寬頻帶操作（例如 50 MHz – 1 GHz）的 TV 調諧器中的 RF 放大器。電路通過結合寬帶操作的跨阻抗放大器屬性利用 LC 儲能，從而使得需要的信號被放大的程度大於不需要的信號。並聯 LC 儲能電路使得回饋網路在 LC 儲能電路的諧振頻率下具有高阻抗。

圖 40 所示的結構也可被巢狀在如上所示的放大器結構中。利用每個後

續的巢狀，只有感興趣的信號頻率被放大，從而使得巢狀行為在 LC 儲能元件的駐留頻率下有效。因此，巢狀 LC 儲能電路跨阻抗放大器的選擇性顯著改善，而帶外信號卻沒有被放大。這通過不放大不需要的信號而改善了放大器的失真性能。同時，由於巢狀跨阻抗放大器的性質，帶內信號以極低的失真被放大。

在圖 40B 中，示出了與圖 40A 所示的差動組態類似的單端跨阻抗放大器 4000'。在圖 40B 中，以撇號“'”來標記類似的元件。放大器 4002' 及/或 4004' 的互電導 g_m 可為負，並且/或者信號可耦合到放大器 4002' 及/或 4004' 的反相輸入。

現參考圖 41A 和圖 41B，其中分別示出了差動和單端跨阻抗放大器的另一實施例的概要圖。在圖 41A 中，示出了使用 LC 電路的差動跨阻抗放大器 4100 中。在該實施例中，第一運算放大器 4102 與第二放大器 4104 通信。放大器 4104 的反相輸出與放大器 4102 的非反相輸入通信。放大器 4104 的非反相輸出與放大器 4102 的反相輸入通信。第一 LC 電路 4106 與放大器 4102 的非反相輸入和放大器 4102 的反相輸出通信。第二 LC 電路 4108 與放大器 4102 的反相輸入和非反相輸出通信。

LC 電路 4106 包括與電阻 4112 串聯的電感 4110。LC 電路 4106 還包括與電阻 4116 串聯的電容 4114。電容 4114 和電阻 4116 的串聯組合與電感 4110 和電阻 4112 的串聯組合並聯。

LC 電路 4108 是以類似於 LC 電路 4106 的方式組態的。LC 電路 4108 包括與電阻 4122 串聯的電感 4120。電容 4124 與電阻 4126 串聯。電感 4120 和電阻 4122 的串聯結合與電容 4124 和電阻 4126 的串聯結合並聯。

通過如圖 40 所示提供與 LC 儲能電路並聯的電阻，或者向電感和電容都添加電阻，可避免電路的振盪。與圖 40 相比，額外的電阻防止了在高頻率下放大器的極性變化。這被用來防止巢狀跨阻抗結構內的回饋操作。

在圖 41B 中，示出了與圖 41A 所示的差動組態類似的單端跨阻抗放大器 4100'。在圖 41B 中，以撇號“'”來標記類似的元件。放大器 4102' 及/或 4104' 的互電導 g_m 可為負，並且/或者信號可耦合到放大器 4102' 及/或 4104' 的反相輸入。

現參考圖 42，其中示出了利用巢狀跨阻抗放大器形成的積分器 4200。該實施例與圖 37 所示的雙巢狀跨阻抗放大器相同，只不過電阻 3704 和 3705 已被電容 4202 和 4204 所取代。

由於跨阻抗組態，積分器 4200 具有高帶寬。即使在高頻率下，阻抗輸出也很低。由於低輸出阻抗，積分器 4200 可用于驅動大容性負載。積分器 4200 的一個應用可為以千兆赫的採樣頻率工作的 Sigma-Delta 類比-至-數位轉換器。

現參考圖 43A-43G，其中示出了本發明的各種典型實現方式。現參考圖 43A，本發明可實現在硬碟驅動器(HDD) 4300 的放大器及/或積分器中。本發明可實現及/或被實現在信號處理及/或控制電路中的任何一個或兩者（在圖 43A 中將其統一標識為 4302）以及/或者電源供應器 4303 之中。在一些實現方式中，HDD 4300 中的信號處理及/或控制電路 4302 及/或其他電路（未圖示）可處理資料、執行編碼及/或加密、執行計算、對輸出到及/或接收自磁儲存媒體 4306 的資料進行格式化。

HDD 4300 可以經由一條或多條有線或無線通信連接 4308 與諸如電腦這樣的主機裝置（未圖示）、諸如個人數位助理、行動電話、媒體或 MP3 播放器之類的移動計算裝置及/或其他裝置通信。HDD 4300 可連接到記憶體 4309，例如隨機訪問記憶體（RAM）、諸如快閃記憶體這樣的低等待時間非揮發性記憶體、唯讀記憶體（ROM）及/或其他合適的電子資料儲存體。

現參考圖 43B，本發明可實現在數位多功能碟（DVD）驅動器 4310 的放大器及/或積分器中。本發明可實現及/或被實現在信號處理及/或控制電路中的任何一個或兩者（在圖 43B 中將其統一標識為 4312）、DVD 驅動器 4310 的大容量資料儲存裝置以及/或者電源供應器 4313 中。DVD 4310 中的信號處理及/或控制電路 4312 及/或其他電路（未圖示）可處理資料、執行編碼及/或加密、執行計算、對讀取自及/或寫入到光儲存媒體 4316 的資料進行格式化。在一些實施例中，DVD 4310 中的信號處理及/或控制電路 4312 及/或其他電路（未圖示）還可執行諸如編碼及/或解碼之類的其他功能以及/或者與 DVD 驅動器相關聯的任何其他信號處理功能。

DVD 驅動器 4310 可以經由一條或多條有線或無線通信連接 4317 與諸

如電腦、電視或其他裝置之類的輸出裝置（未圖示）通信。DVD 4310 可與以非揮發方式儲存資料的大容量資料儲存裝置 4318 通信。大容量資料儲存裝置 4318 可包括硬碟驅動器（HDD）。HDD 可具有圖 43A 所示的組態。HDD 可以是包括一個或多個直徑小於約 1.8”的碟片的袖珍 HDD。DVD 4310 可連接到記憶體 4319，例如 RAM、ROM、諸如快閃記憶體這樣的低等待時間非揮發性記憶體及/或其他合適的電子資料儲存體。

現參考圖 43C，本發明可實現在高畫質電視（HDTV）4320 的放大器及/或積分器中。本發明可實現及/或被實現在信號處理及/或控制電路中的任何一個或兩者（在圖 43C 中將其統一標識為 4322）、WLAN 介面、HDTV 4320 的大容量資料儲存裝置以及/或者電源供應器 4323 中。HDTV 4320 接收有線或無線格式的 HDTV 輸入信號，並生成用於顯示器 4326 的 HDTV 輸出信號。在一些實現方式中，HDTV 4320 中的信號處理及/或控制電路 4322 及/或其他電路（未圖示）可處理資料、執行編碼及/或加密、執行計算、格式化資料及/或執行可能需要的任何其他類型的 HDTV 處理。

HDTV 4320 可與諸如光及/或磁儲存裝置這類的以非揮發方式儲存資料的大容量資料儲存裝置 4327 通信。至少一個 HDD 可具有圖 43A 所示的組態，並且/或者至少一個 DVD 可具有圖 43B 所示的組態。HDD 可以是包括一個或多個直徑小於約 1.8”的碟片的袖珍 HDD。HDTV 4320 可連接到記憶體 4328，例如 RAM、ROM、諸如快閃記憶體這樣的低等待時間非揮發性記憶體及/或其他合適的電子資料儲存體。HDTV 4320 還可支援經由 WLAN 網路介面 4329 與 WLAN 的連接。

現參考圖 43D，本發明可實現及/或被實現在車輛 4330 的控制系統的放大器及/或積分器、WLAN 介面、車輛控制系統的大容量資料儲存裝置及/或電源供應器 4333 中。在一些實現方式中，本發明實現了動力傳動系控制系統 4332，該系統接收來自一個或多個感測器的輸入並且/或者生成一個或多個輸出控制信號，該感測器例如是溫度感測器，壓力感測器、轉動感測器、氣流感測器及/或任何其他合適的感測器，該輸出控制信號例如是引擎操作參數、傳動裝置操作參數及/或其他控制信號。

本發明也可實現在車輛 4330 的其他控制系統 4340 中。控制系統 4340

可類似地接收來自輸入感測器 4342 的信號及/或將控制信號輸出到一個或多個輸出裝置 4344。在一些實現方式中，控制系統 4340 可以是防鎖死煞車系統 (ABS)、導航系統、車用資訊通信系統、車輛之車用資訊通信系統、車道偏離系統、自適應性巡航控制系統、諸如身歷聲音響、DVD、光碟機之類的車輛娛樂系統的一部分。還構思了其他實現方式。

動力傳動系控制系統 4332 可與以非揮發方式儲存資料的大容量資料儲存裝置 4346 通信。大容量資料儲存裝置 4346 可包括光及/或磁儲存裝置，例如硬碟驅動器 HDD 及/或 DVD。至少一個 HDD 可具有圖 43A 所示的組態，並且/或者至少一個 DVD 可具有圖 43B 所示的組態。HDD 可以是包括一個或多個直徑小於約 1.8" 的碟片的袖珍 HDD。動力傳動系控制系統 4332 可以連接到記憶體 4347，例如 RAM、ROM、諸如快閃記憶體這樣的低等待時間非揮發性記憶體及/或其他合適的電子資料儲存體。動力傳動系控制系統 4332 還可支援經由 WLAN 網路介面 4348 與 WLAN 的連接。控制系統 4340 還可包括大容量資料儲存裝置、記憶體及/或 WLAN 介面（均未圖示）。

現參考圖 43E，本發明可實現在可包括行動天線 4351 的行動電話 4350 的放大器及/或放大器中。本發明可實現及/或被實現在信號處理及/或控制電路中的任何一個或兩者（在圖 43E 中將其統一標識為 4352）、WLAN 介面、行動電話 4350 的大容量資料儲存裝置及/或電源供應器 4353 中。在一些實現方式中，行動電話 4350 包括麥克風 4356、音頻輸出 4358、顯示器 4360 及/或輸入裝置 4362，該音頻輸出例如是揚聲器及/或音頻輸出插孔，該輸入裝置例如是鍵盤、指標裝置、語音致動及/或其他輸入裝置。行動電話 4350 中的信號處理及/或控制電路 4352 及/或其他電路（未圖示）可處理資料、執行編碼及/或加密、執行計算、格式化資料及/或執行其他行動電話功能。

行動電話 4350 可與大容量資料儲存裝置 4364 通信，該大容量資料儲存裝置 4364 例如是光及/或磁儲存裝置（例如硬碟驅動器 HDD 及/或 DVD），其以非揮發方式儲存資料。至少一個 HDD 可具有圖 43A 所示的組態，並且/或者至少一個 DVD 可具有圖 43B 所示的組態。HDD 可以是包括一個或多個直徑小於約 1.8" 的碟片的袖珍 HDD。行動電話 4350 可以連接

到記憶體 4366，例如 RAM、ROM、諸如快閃記憶體這樣的低等待時間非揮發性記憶體及/或其他合適的電子資料儲存體。行動電話 4350 還可支援經由 WLAN 網路介面 4368 與 WLAN 的連接。

現參考圖 43F，本發明可實現在機頂盒 4380 的放大器及/或積分器中。本發明可實現及/或被實現在信號處理及/或控制電路中的任何一個或兩者（在圖 43F 中將其統一標識為 4384）、WLAN 介面、機頂盒 4380 的大容量資料儲存裝置及/或電源供應器 4383 中。機頂盒 4380 接收來自諸如寬帶源這樣的源的信號並輸出適用於顯示器 4388 的標準及/或高清晰度音頻/視頻信號，該顯示器例如是電視機及/或監視器及/或其他視頻及/或音頻輸出裝置。機頂盒 4380 的信號處理及/或控制電路 4384 及/或其他電路（未圖示）可處理資料、執行編碼及/或加密、執行計算、格式化資料及/或執行其他機頂盒功能。

機頂盒 4380 可與以非揮發方式儲存資料的大容量資料儲存裝置 4390 通信。大容量資料儲存裝置 4390 可包括光及/或磁儲存裝置，例如硬碟驅動器 HDD 及/或 DVD。至少一個 HDD 可具有圖 43A 所示的組態，並且/或者至少一個 DVD 可具有圖 43B 所示的組態。HDD 可以是包括一個或多個直徑小於約 1.8”的碟片的袖珍 HDD。機頂盒 4380 可以連接到記憶體 4394，例如 RAM、ROM、諸如快閃記憶體這樣的低等待時間非揮發性記憶體及/或其他合適的電子資料儲存體。機頂盒 4380 還可支援經由 WLAN 網路介面 4396 與 WLAN 的連接。

現參考圖 43G，本發明可實現在媒體播放器 4400 的放大器及/或積分器中。本發明可實現及/或被實現在信號處理及/或控制電路中的任何一個或兩者（在圖 43G 中將其統一標識為 4404）、WLAN 介面、媒體播放器 4400 的大容量資料儲存裝置及/或電源供應器 4413 中。在一些實現方式中，媒體播放器 4400 包括顯示器 4407 及/或諸如鍵盤、觸摸板之類的用戶輸入 4408。在一些實現方式中，媒體播放器 4400 可採用圖形用戶介面（GUI），該圖形用戶介面通常採用經由顯示器 4407 及/或用戶輸入 4408 的功能表、下拉功能表、圖示及/或指向點擊介面。媒體播放器 4400 還包括音頻輸出 4409，例如揚聲器及/或音頻輸出插孔。媒體播放器 4400 的信號處理及/或

控制電路 4404 及/或其他電路（未圖示）可處理資料、執行編碼及/或加密、執行計算、格式化資料及/或執行其他媒體播放器功能。

媒體播放器 4400 可與以非揮發方式儲存壓縮音頻及/或視頻內容的大容量資料儲存裝置 4410 通信。在一些實現方式中，壓縮音頻文件包括遵循 MP3 格式或其他合適的壓縮音頻及/或視頻格式的文件。大容量資料儲存裝置可包括光及/或磁儲存裝置，例如硬碟驅動器 HDD 及/或 DVD。至少一個 HDD 可具有圖 43A 所示的組態，並且/或者至少一個 DVD 可具有圖 43B 所示的組態。HDD 可以是包括一個或多個直徑小於約 1.8”的碟片的袖珍 HDD。媒體播放器 4400 可以連接到記憶體 4414，例如 RAM、ROM、諸如快閃記憶體這樣的低等待時間非揮發性記憶體及/或其他合適的電子資料儲存體。媒體播放器 4400 還可支援經由 WLAN 網路介面 4416 與 WLAN 的連接。除上述實現方式外，還構思了其他實現方式。

現參考圖 44，其中示出了 Sigma Delta 類比-至-數位轉換器（ADC）模組 4510。Sigma Delta ADC 模組 4510 包括接收類比輸入信號的差動放大器模組 4514。差動放大器模組 4514 的輸出被輸入到積分器模組 4518。積分器模組 4518 的輸出是比較器模組 4520 的一個輸入。比較器模組 4520 的另一輸入可連接到參考電勢，比如接地。比較器模組 4520 的輸出被輸入到濾波器和抽選器模組 4524，該濾波器和抽選器模組 4524 輸出數位信號。比較器模組 4520 的輸出被輸入到數位-至-類比轉換器（DAC）模組 4528。DAC 模組 4528 可以是一比特 DAC。DAC 模組 4528 的輸出被輸入到差動放大器模組 4514 的反相輸入。

在使用時，DAC 模組 4528 的輸出被從輸入信號中減去。所得到的信號被積分器模組 4518 積分。積分器輸出電壓被比較器模組 4520 轉換成單比特數位輸出（1 或 0）。所得到的比特變成了 DAC 模組 4528 的輸入。此閉環過程可以以非常高的過採樣率進行。比較器模組輸出的數位資料是 1 和 0 的流，並且信號的值與比較器模組輸出的 1 的密度成比例。對於增大的值，1 的密度增大。對於減小的值，1 的密度減小。通過對誤差電壓求和，積分器對輸入信號充當低通濾波器，而對量化雜訊充當高通濾波器。位元流被濾波器和抽選器模組數位濾波，以提供二進位格式的輸出。

可以瞭解，上述實施例中描述的 TIA 放大器可用於實現 Sigma Delta DAC 模組中的差動放大器模組、積分器模組和比較模組中的一個或多個。

由以上說明熟習此技術人士瞭解，可以各種方式以執行本發明所揭示廣泛內容。因此，雖然本發明以其特殊例如說明，但所揭示之真實範圍並不限於此，因為在研讀圖式、說明書、以及以下申請專利範圍後，則其他修正對於熟習此技術人士為明顯。

【圖式簡單說明】

- 圖 1 和圖 2 為根據習知技術的電流到電壓 TIA 的基本電路結構；
- 圖 3 和圖 4 為根據習知技術的電壓到電壓 TIA 的基本電路結構；
- 圖 5 為根據習知技術的 TIA 的差動組態的基本電路體系結構；
- 圖 6 顯示根據習知技術的包括耦合到 TIA 的光敏二極體的光學感測器；
- 圖 7 為根據本發明的第一階巢狀 TIA；
- 圖 8 為根據本發明的第二階巢狀 TIA；
- 圖 9 為根據本發明的第 n 階巢狀 TIA；
- 圖 10 為根據本發明的差動組態的第一階巢狀 TIA；
- 圖 11 為根據本發明的差動組態的第 n 階巢狀 TIA；
- 圖 12 為 TIA 的典範增益帶寬特性的圖；
- 圖 13 為第一階巢狀 TIA 的典範增益帶寬特性的圖式；
- 圖 14 為第二階巢狀 TIA 的典範增益帶寬特性的圖式；
- 圖 15 為根據本發明的具有輸入寄生電容的容性消去的第一階巢狀 TIA；
- 圖 16 為根據本發明的具有輸入寄生電容的容性消去的第二階巢狀 TIA；
- 圖 17 為根據本發明的具有輸入寄生電容的容性消去的第 n 階巢狀 TIA；
- 圖 18 為根據本發明的具有輸入寄生電容的容性消去的差動組態的第一階巢狀 TIA；
- 圖 19 為根據本發明的具有輸入寄生電容的容性消去的差動組態的第二階巢狀 TIA；

圖 20 說明具有額外回饋電阻的圖 7 的第一階巢狀 TIA；

圖 21 說明具有額外回饋電阻的圖 7 的第二階巢狀 TIA；

圖 22 說明具有額外回饋電阻的圖 15 的第一階巢狀 TIA；

圖 23 說明具有額外輸入電容、回饋電容和回饋電阻的圖 7 的第一階巢狀 TIA；

圖 24 說明具有額外輸入電容、回饋電容和回饋電阻的圖 10 的第一階差動模式 TIA；

圖 25 說明包括具有根據本發明的巢狀 TIA 的前置放大器的示例性碟驅動系統；

圖 26 說明包括第一組態的 opamp 的圖 7 的第一階巢狀 TIA；

圖 27 說明包括第一組態的差動 opamp 的圖 10 的差動第一階巢狀 TIA；

圖 28 說明包括第二組態的 opamp 的圖 26 的第一階巢狀 TIA；

圖 29 說明包括第二組態的差動 opamp 的圖 27 的差動第一階巢狀 TIA；

圖 30 說明包括推挽組態的差動 opamp 的圖 10 的差動第一階巢狀 TIA；

圖 31-33 顯示巢狀 TIA 的第一級和第二級的增益曲線族；

圖 34 顯示巢狀 TIA 的電源供應器的功能方塊圖；

圖 35 說明使用圖 34 的電源供應器的典範 LED 驅動電路；

圖 36 為根據本發明的一個觀點的差動單巢狀跨阻抗放大器的簡化概要圖；

圖 37 為根據本發明的第二實施例的差動雙巢狀跨阻抗放大器的簡化概要圖；

圖 38 為根據本發明的第三實施例巢狀的差動放大器的簡化概要圖；

圖 39A 和圖 39B 分別為在回饋環中具有補償電容器的差動和單端跨阻抗放大器的概要圖；

圖 40A 和圖 40B 分別為具有 LC 儲能電路的差動和單端巢狀跨阻抗放大器的概要圖；

圖 41A 和圖 41B 為根據本發明分別在回饋環中具有 LC 儲能電路和電阻器的差動和單端跨阻抗放大器的概要圖；

圖 42 為具有 LC 儲能電路的跨阻抗放大器的替換實施例的概要圖；

圖 43A 為硬碟驅動器的功能方塊圖；

圖 43B 為數位多功能碟（DVD）的功能方塊圖；

圖 43C 為高畫質電視的功能方塊圖；

圖 43D 為車輛控制系統的功能方塊圖；

圖 43E 為行動電話的功能方塊圖；

圖 43F 為機頂盒的功能方塊圖；

圖 43G 為媒體播放器的功能方塊圖；以及

圖 44 為 Delta-Sigma 類比-至-數位轉換器（ADC）的功能方塊圖。

【主要元件符號說明】

100	跨阻抗放大器
105	運算放大器
110	電阻器
115	電流
120	電壓
205	電流源
210	電晶體
300	跨阻抗放大器
305	輸入電壓
310	輸出電壓
315	電阻器
320	電晶體
400	跨阻抗放大器
405	輸入電壓
410	輸出電壓
415	第二運算放大器
420	電阻器
425	運算放大器
500	跨阻抗放大器

502	運算放大器
504	運算放大器
505	輸入
510	第二輸入
514	回饋電阻器
516	回饋電阻器
600	光學感測器電路
605	光敏二極體
610	電流
700	第一階巢狀跨阻抗放大器
705	跨阻抗放大器
710	運算放大器
715	回饋電阻器
720	電容器
800	第二階巢狀跨阻抗放大器
805	運算放大器
810	運算放大器
815	回饋電阻器
900	第三階巢狀跨阻抗放大器
905	運算放大器
910	運算放大器
915	回饋電阻器
1000	第一階巢狀跨阻抗放大器
1002	運算放大器
1006	回饋電阻器
1008	回饋電阻器
1100	第 n 階巢狀跨阻抗放大器
1104	運算放大器
1108	運算放大器

1112	回饋電阻器
1114	回饋電阻器
2010	回饋電阻
2110	回饋電阻
2310	回饋電阻
2410	第一回饋電阻
2412	第二回饋電阻
2500	碟驅動系統
2510	碟驅動寫電路
2514	寫碟驅動器
2516	碟驅動讀電路
2518	前置放大器電路
2520	巢狀跨阻抗放大器
2600	第一電晶體
2602	第二電晶體
2604	第一電流源
2610	第二電流源
2700	第一電晶體
2702	第二電晶體
2704	第一電流源
2706	第三電晶體
2708	第四電晶體
2710	第二電流源
2712	第三電流源
3100	增益曲線
3200	增益曲線族
3300	增益曲線族
3400	電荷泵模組
3402	電壓調節器模組

3500	電池
3502	驅動發光二極體
3600	巢狀跨阻抗放大器電路
3602	跨阻抗放大器
3604	第一運算放大器
3604'	放大器
3606	第二運算放大器
3606'	放大器
3608	第一回饋電阻
3610	第二電阻
3612	第三運算放大器
3614	電阻
3616	電阻
3700	雙巢狀跨阻抗放大器
3702	放大器
3704	回饋電阻
3705	第二回饋電阻
3800	巢狀跨阻抗放大器
3802	運算放大器
3804	放大器
3806	運算放大器
3808	第一回饋電阻
3810、3812	回饋電阻
3814	電阻
3900	差動跨阻抗放大器
3900'	單端跨阻抗放大器
3902	第一電容
3904	第二電容
4000	差動跨阻抗放大器

4000'	單端跨阻抗放大器
4002	第一運算放大器
4002'	放大器
4004	放大器
4004'	放大器
4006	回饋元件
4008	第二回饋元件
4010	電阻
4012	電阻
4014	電感
4016	可變電容
4020	電阻
4022	第二電阻
4024	電感
4026	可變電容
4100	差動跨阻抗放大器
4100'	單端跨阻抗放大器
4102	第一運算放大器
4102'	放大器
4104	第二放大器
4104'	放大器
4106	第一 LC 電路
4108	第二 LC 電路
4110	電感
4112	電阻
4114	電容
4116	電阻
4120	電感
4122、4126	電阻

102年05月21日修正審核

4124	電容
4200	積分器
4204	電容
4300	硬碟驅動器
4303	電源供應器
4306	磁儲存媒體
4308	有線或無線通信連接
4309	記憶體
4310	數位多功能碟(DVD)驅動器
4312	信號處理及/或控制電路
4313	電源供應器
4316	光儲存媒體
4317	有線或無線通信連接
4318	大容量資料儲存裝置
4319	記憶體
4320	高畫質電視
4322	信號處理及/或控制電路
4323	電源供應器
4326	顯示器
4327	大容量資料儲存裝置
4328	記憶體
4329	WLAN 網路介面
4330	車輛
4332	動力傳動控制系統
4333	電源供應器
4340	控制系統
4342	輸入感測器
4344	輸出裝置
4346	大容量資料儲存裝置

4347	記憶體
4348	WLAN 網路介面
4350	行動電話
4351	行動天線
4352	信號處理及/或控制電路
4353	電源供應器
4356	麥克風
4358	音頻輸出
4360	顯示器
4362	輸入裝置
4364	大容量資料儲存裝置
4366	記憶體
4368	WLAN 網路介面
4380	機頂盒
4383	電源供應器
4384	信號處理及/或控制電路
4388	顯示器
4390	大容量資料儲存裝置
4394	記憶體
4396	WLAN 網路介面
4400	媒體播放器
4404	信號處理及/或控制電路
4407	顯示器
4408	用戶輸入
4409	音頻輸出
4410	大容量資料儲存裝置
4413	電源供應器
4414	記憶體
4416	WLAN 網路介面

4510	Sigma-Delta 類比-至-數位轉換器模組
4514	差動放大器模組
4518	積分器模組
4520	比較器模組
4524	濾波器和抽選器模組
4528	數位-至-類比轉換器模組

十、申請專利範圍：

1. 一種差動跨阻抗放大器電路，包括：

具有第一反相輸入、第一非反相輸入、第一反相輸出和第一非反相輸出的第一運算放大器；

具有第二反相輸入、第二非反相輸入、第二反相輸出和第二非反相輸出的第二運算放大器，其中該第二反相輸出與該第一非反相輸入通信，並且該第二非反相輸出與該第一反相輸入通信；

具有第三反相輸入、第三非反相輸入、第三反相輸出和第三非反相輸出的第三運算放大器，其中該第二反相輸入與該第三非反相輸出通信，並且該第二非反相輸入與該第三反相輸出通信；

具有第四反相輸入、第四非反相輸入、第四反相輸出和第四非反相輸出的第四運算放大器，其中該第四反相輸出與該第三非反相輸出通信，並且該第四非反相輸出與該第三反相輸入通信；

與該第二非反相輸入和該第二反相輸出通信的第一回饋元件；

與該第二反相輸入和該第二非反相輸出通信的第二回饋元件；

與該第三非反相輸入和該第一反相輸出通信的第三回饋元件；

與該第三反相輸入和該第一非反相輸出通信的第四回饋元件；

與該第四反相輸入和該第一反相輸出通信的第五回饋元件；以及

與該第四非反相輸出和該第一非反相輸出通信的第六回饋元件。

2. 如申請專利範圍第 1 項之差動跨阻抗放大器電路，其中該第一和第二回饋元件分別包括第一和第二電阻。

3. 如申請專利範圍第 1 項之差動跨阻抗放大器電路，其中該第三和第四回饋元件分別包括第一和第二電阻。

4. 如申請專利範圍第 1 項之差動跨阻抗放大器電路，其中該第五和第六回饋元件分別包括第一和第二電阻。

5. 一種 Sigma-Delta 類比-至-數位轉換器，包括如申請專利範圍第 1 項之差動跨阻抗放大器電路。
6. 如申請專利範圍第 5 項之 Sigma-Delta 類比-至-數位轉換器，更包括：
包括一個接收輸入信號的輸入的差動放大器模組；
與該差動放大器模組的輸出通信的積分器模組；
接收該積分器模組的輸出的比較器模組；以及
與該比較器模組的輸出和該差動放大器模組的另一輸入通信的數位-至-類比轉換器模組。
7. 如申請專利範圍第 6 項之 Sigma-Delta 類比-至-數位轉換器，更包括接收該比較器模組的輸出的濾波器和抽選模組。
8. 如申請專利範圍第 6 項之 Sigma-Delta 類比-至-數位轉換器，其中該差動放大器模組、該積分器模組和該比較器模組中的至少一個包括該差動跨阻抗放大器電路。

圖 1

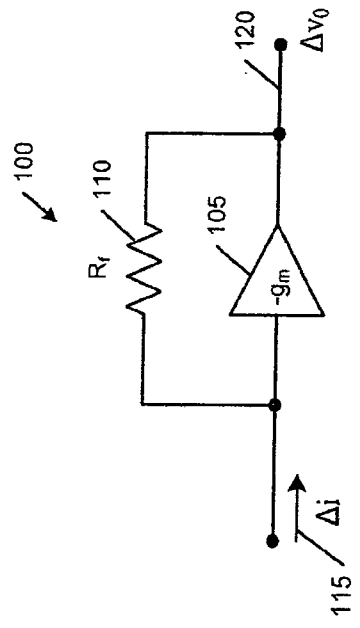


圖 2

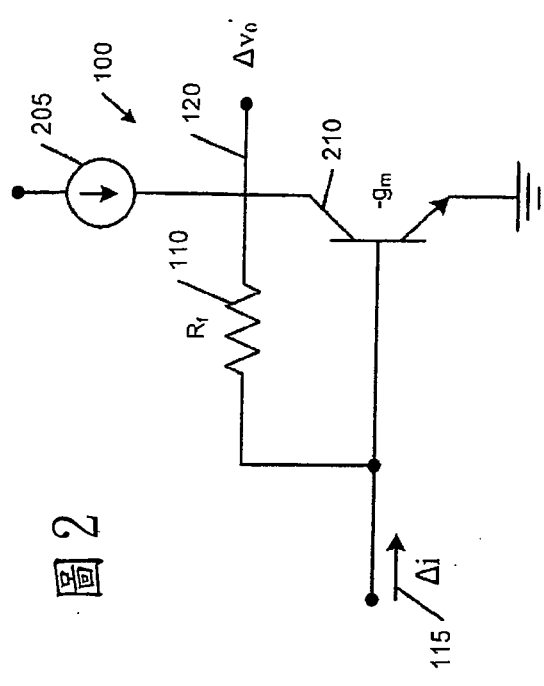


圖 3

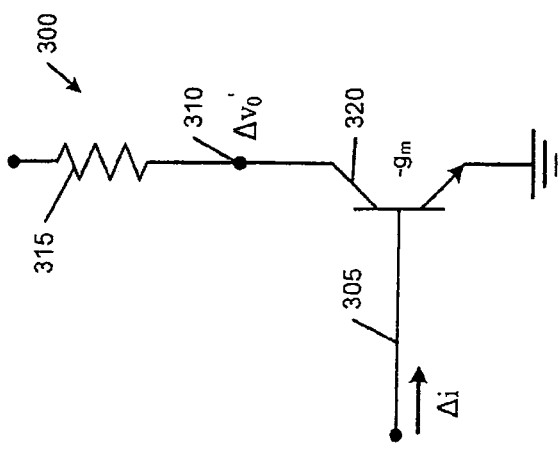
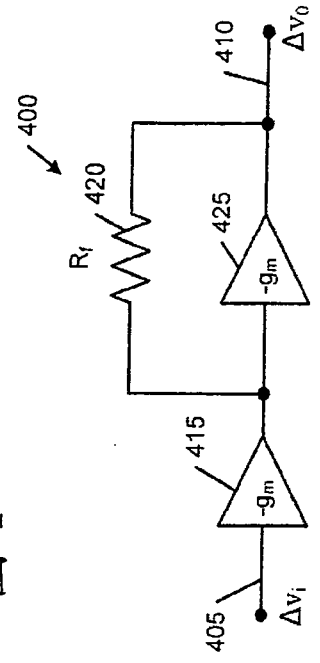


圖 4



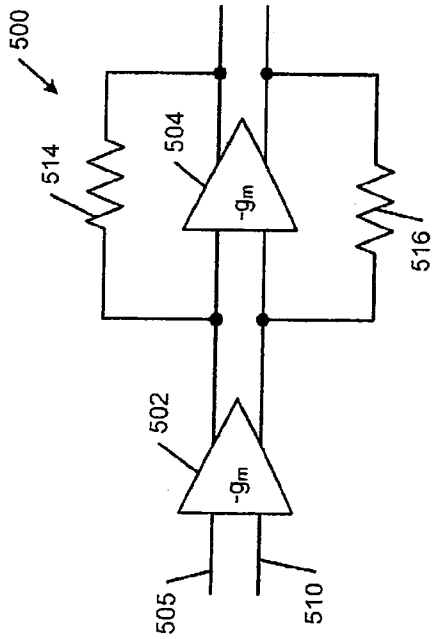


圖 5

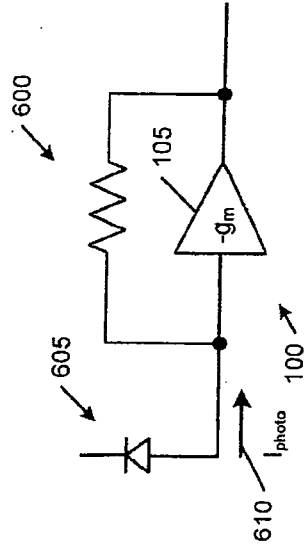


圖 6

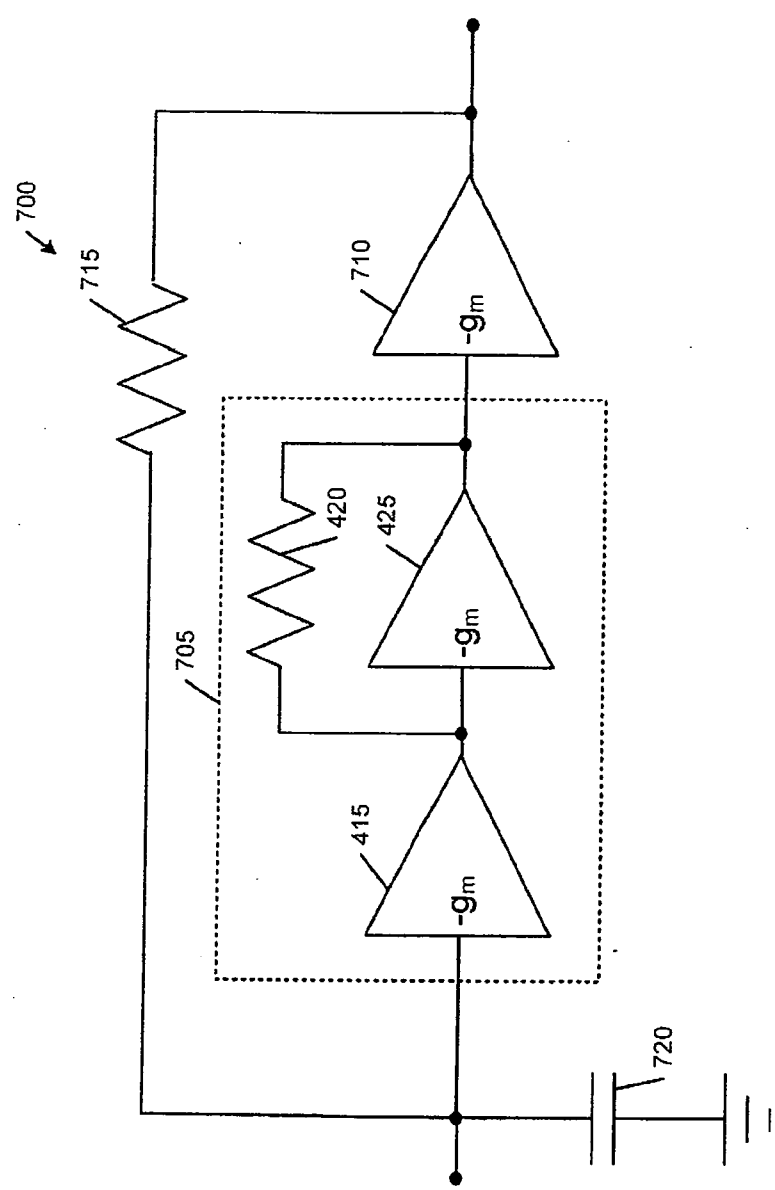


圖 7

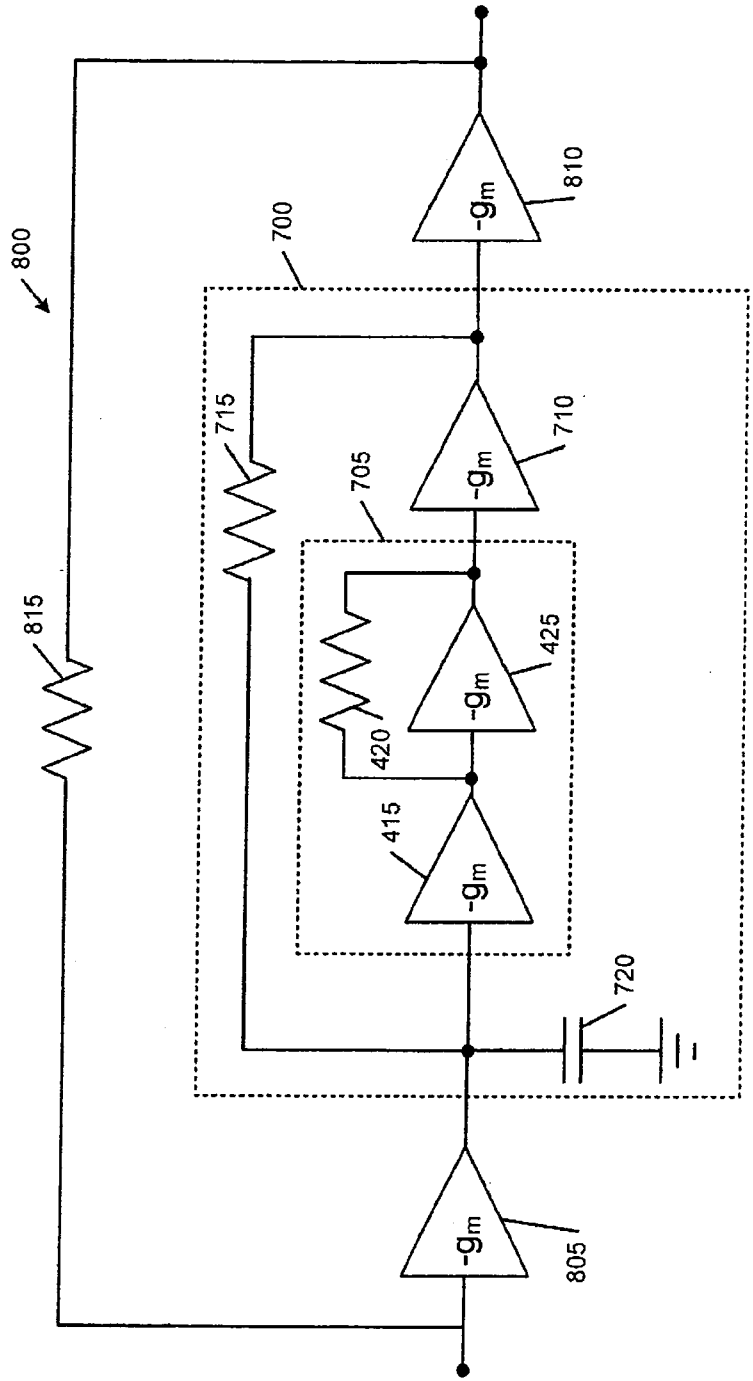


圖 8

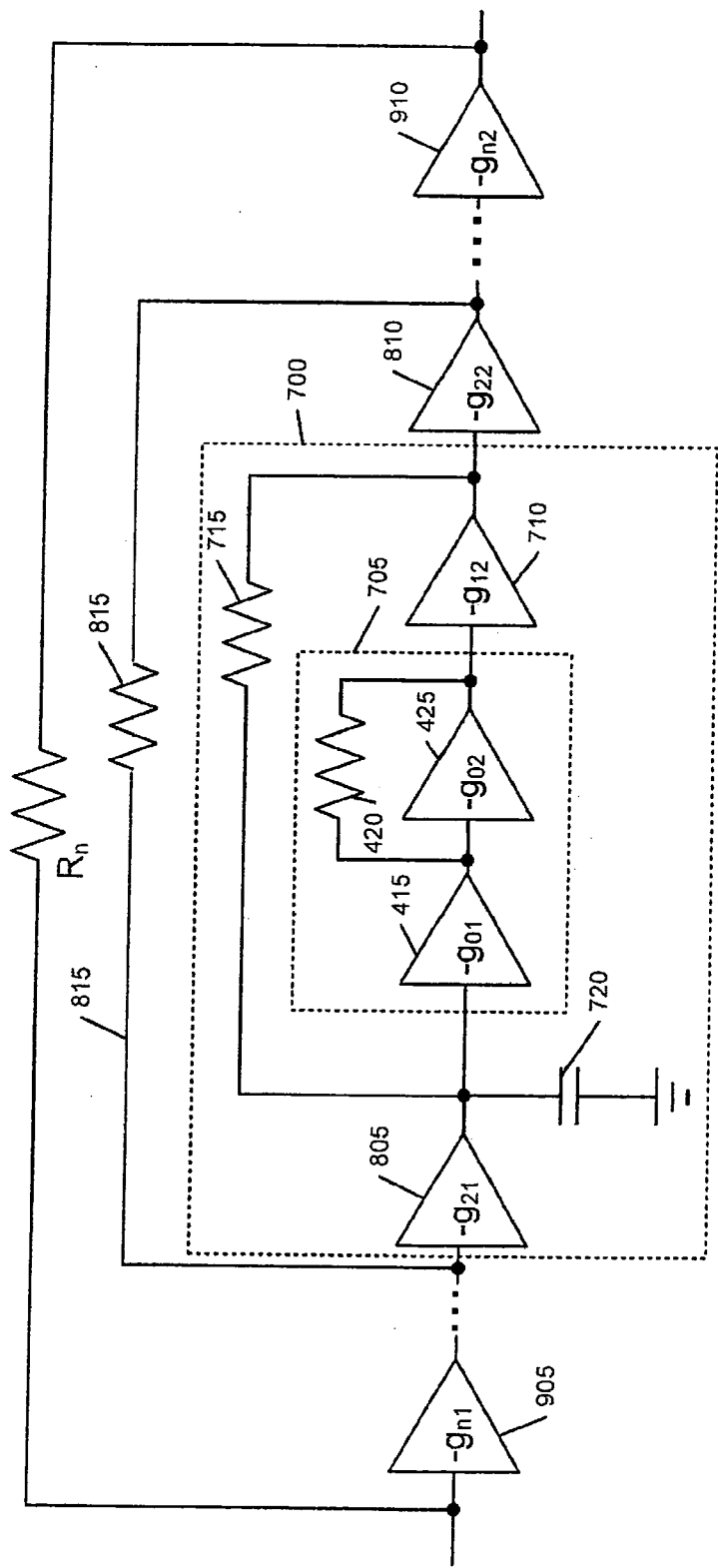


圖 9

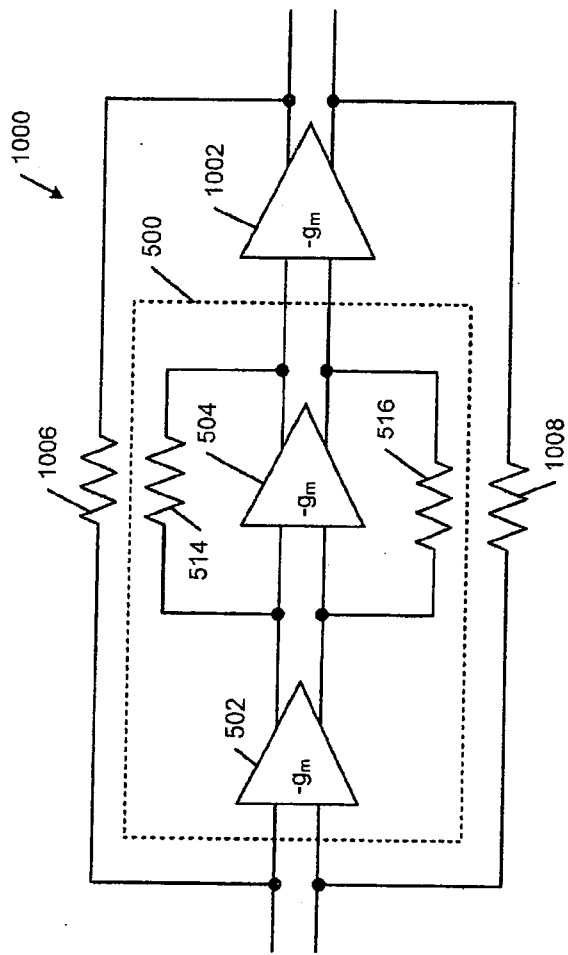
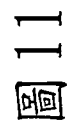


圖 10



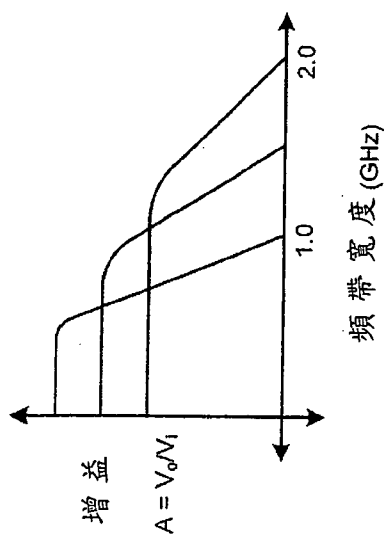


圖12

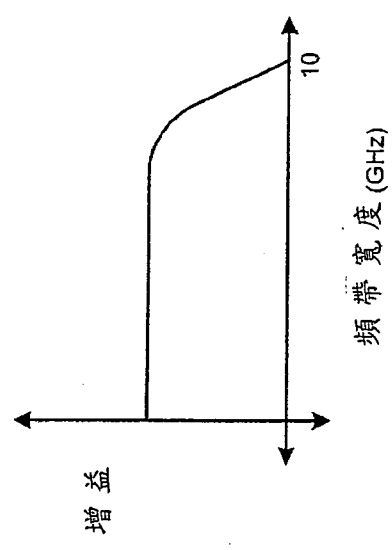


圖13

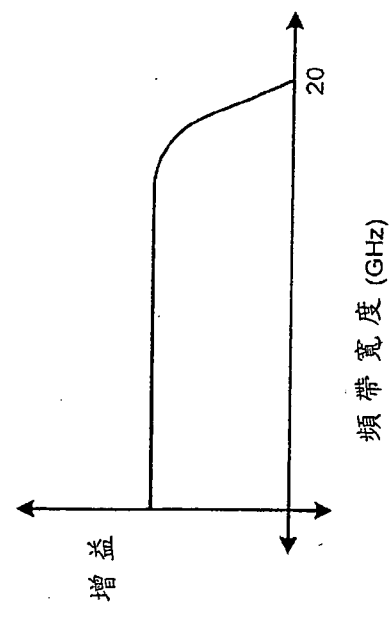


圖14

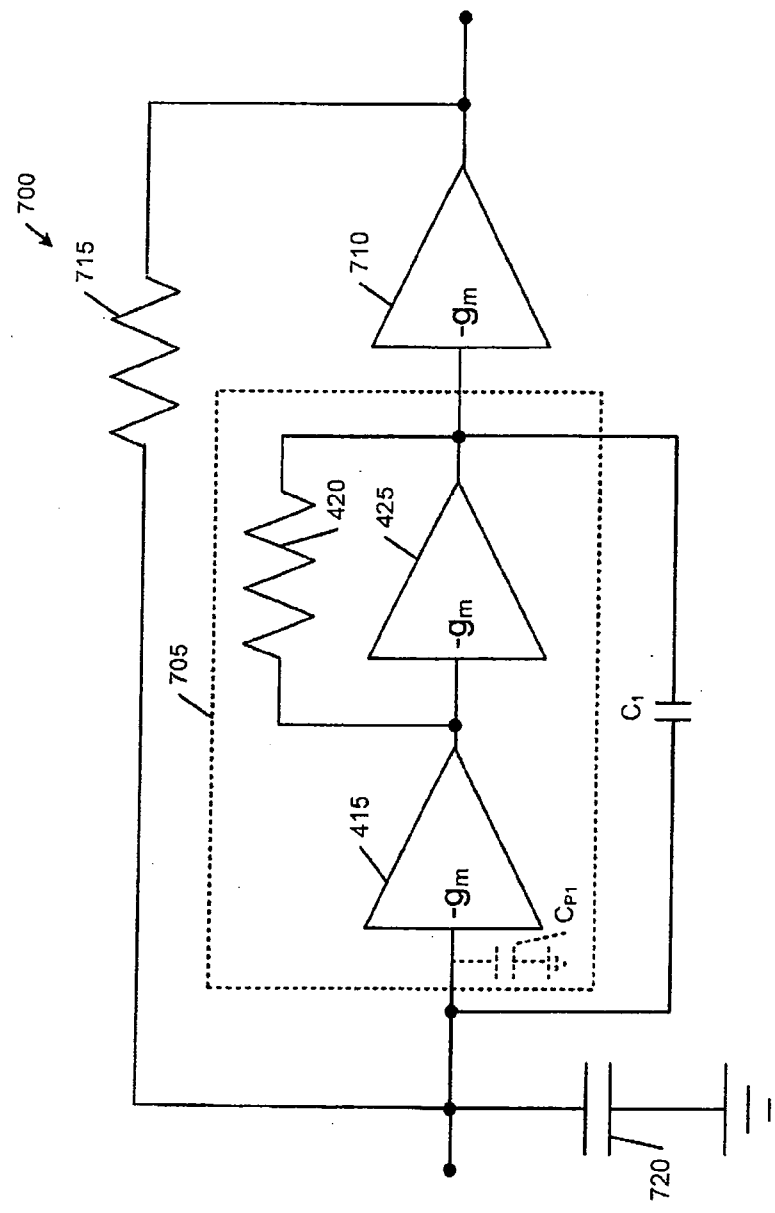


圖 15

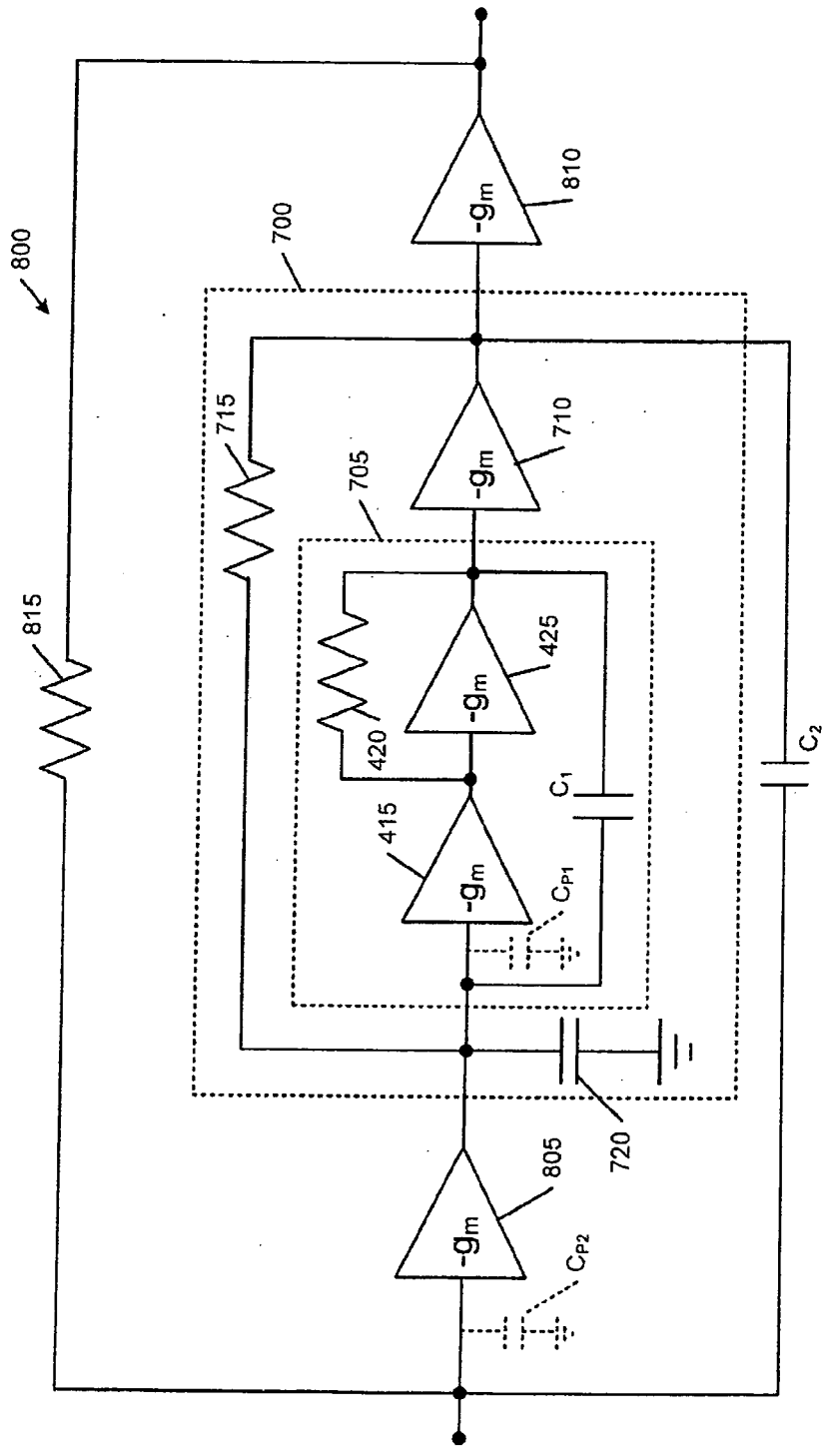


圖 16

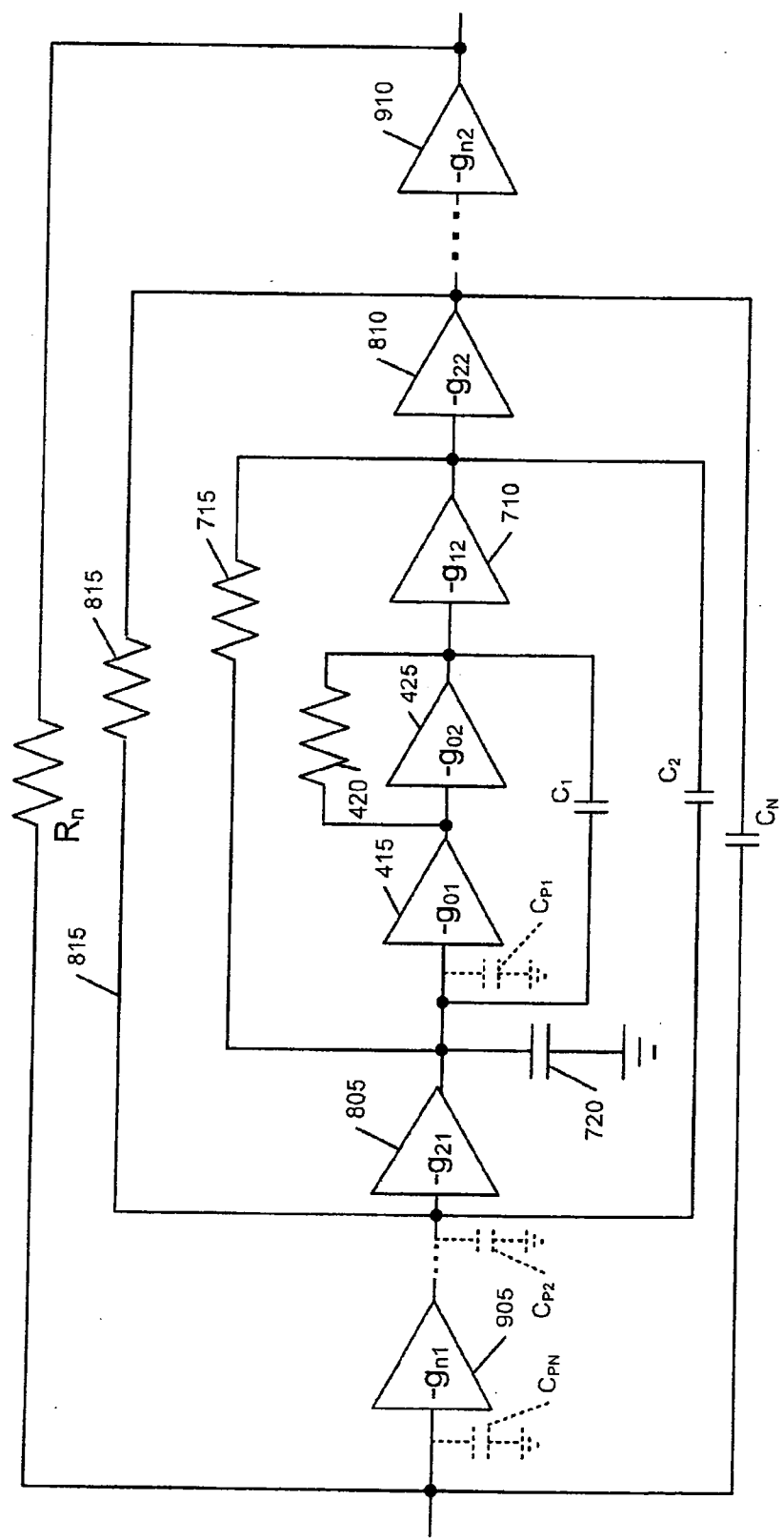


圖 17

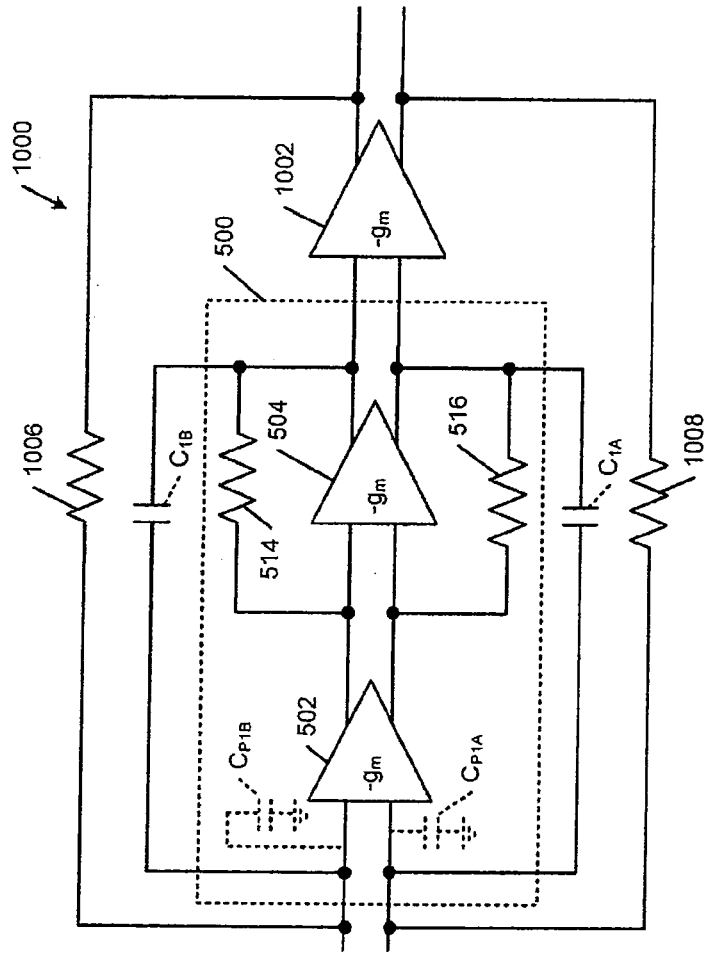


圖18

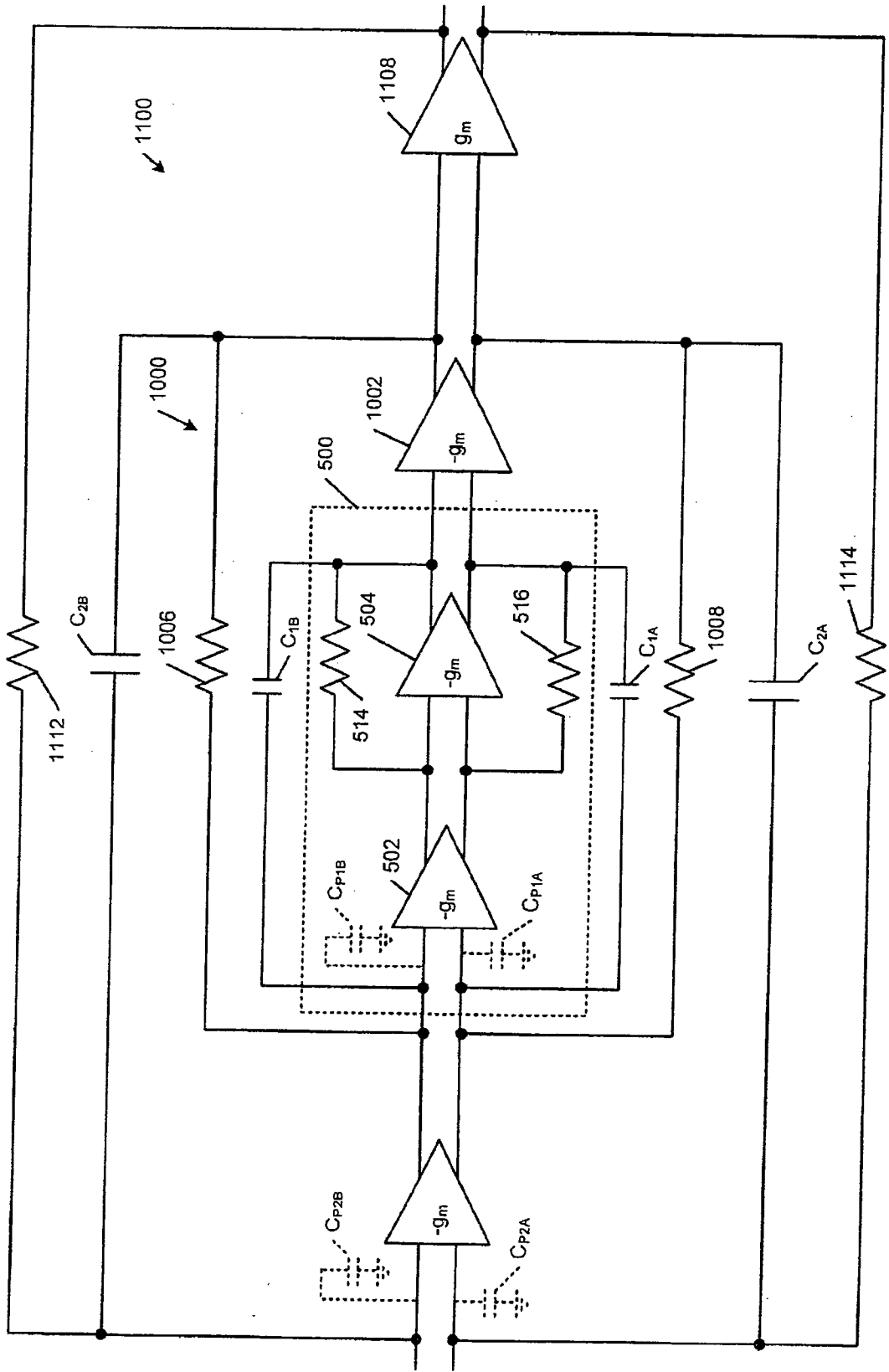


圖 19

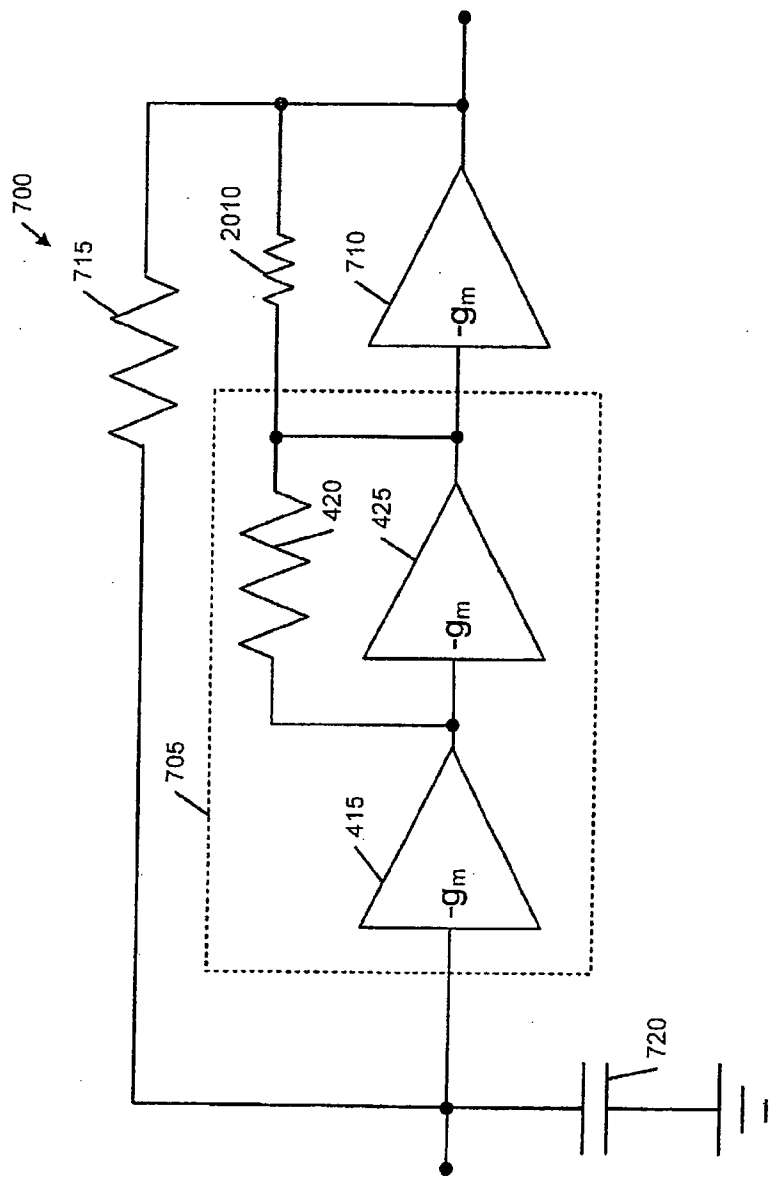


圖 20

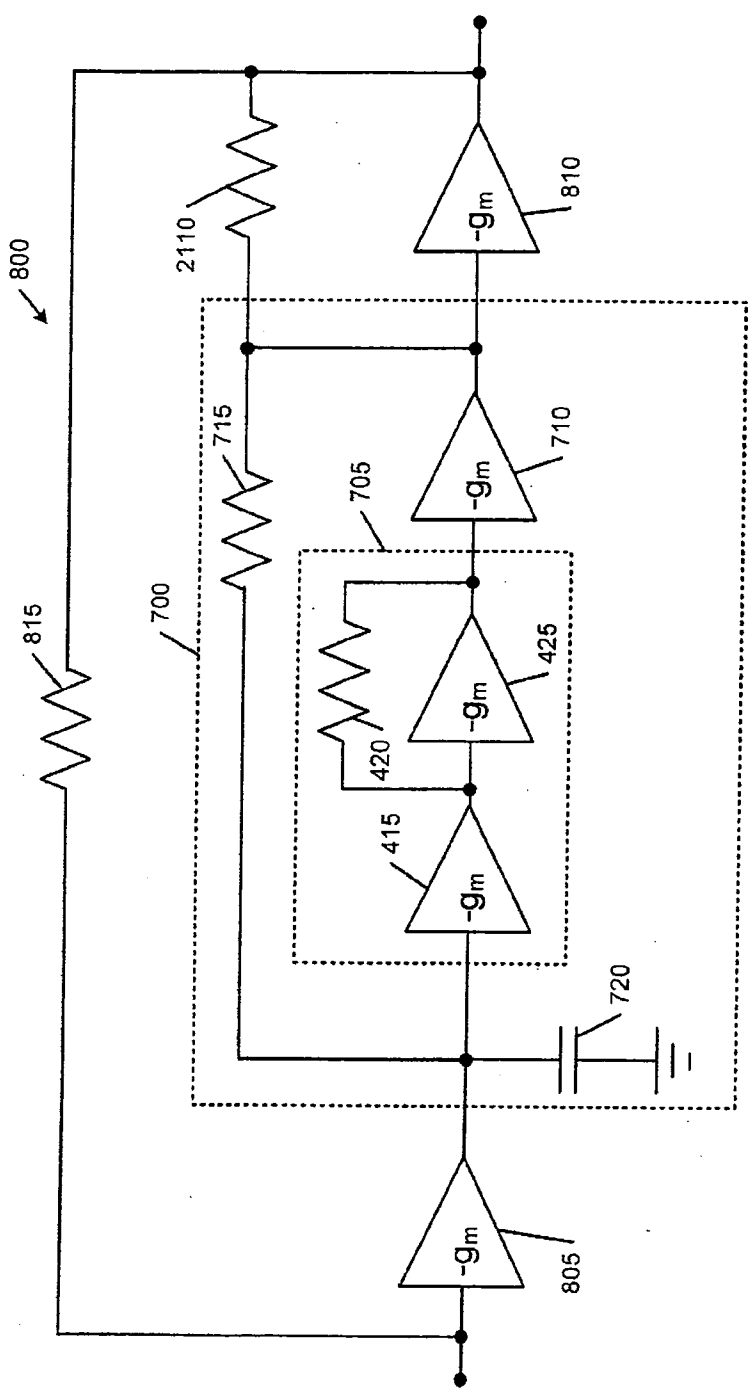


圖 21

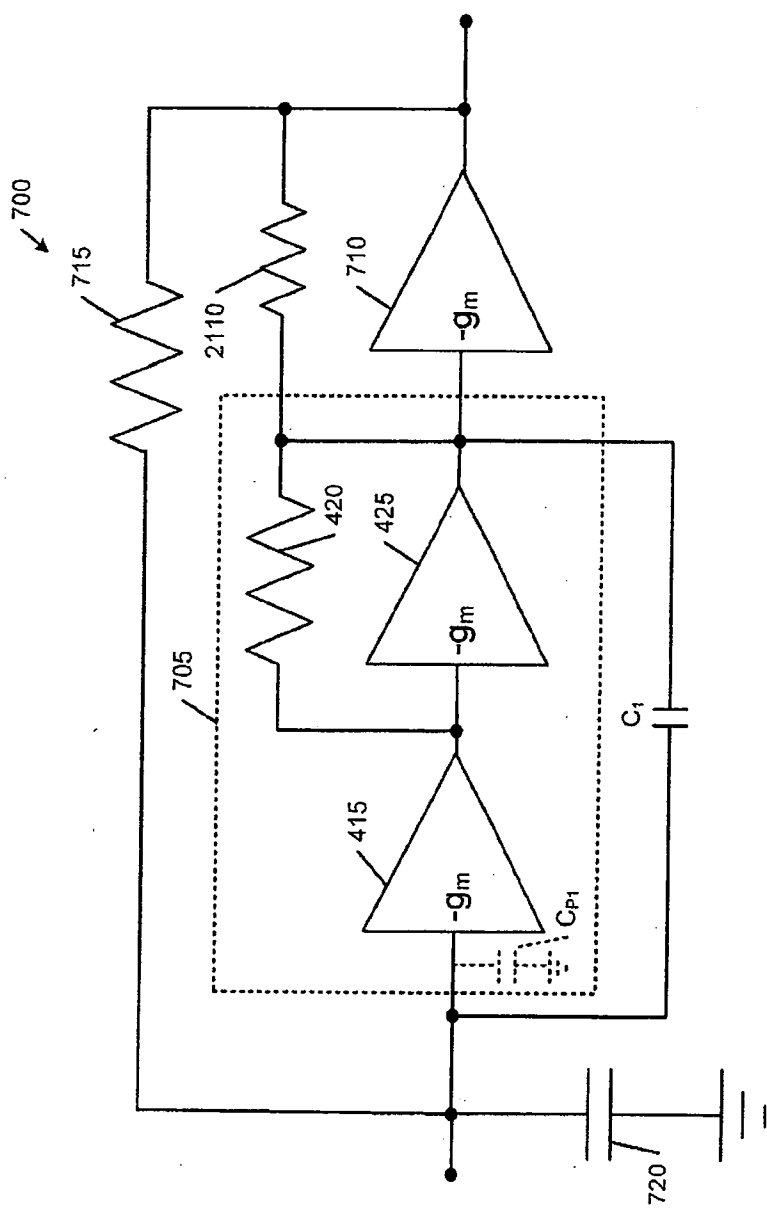


圖 22

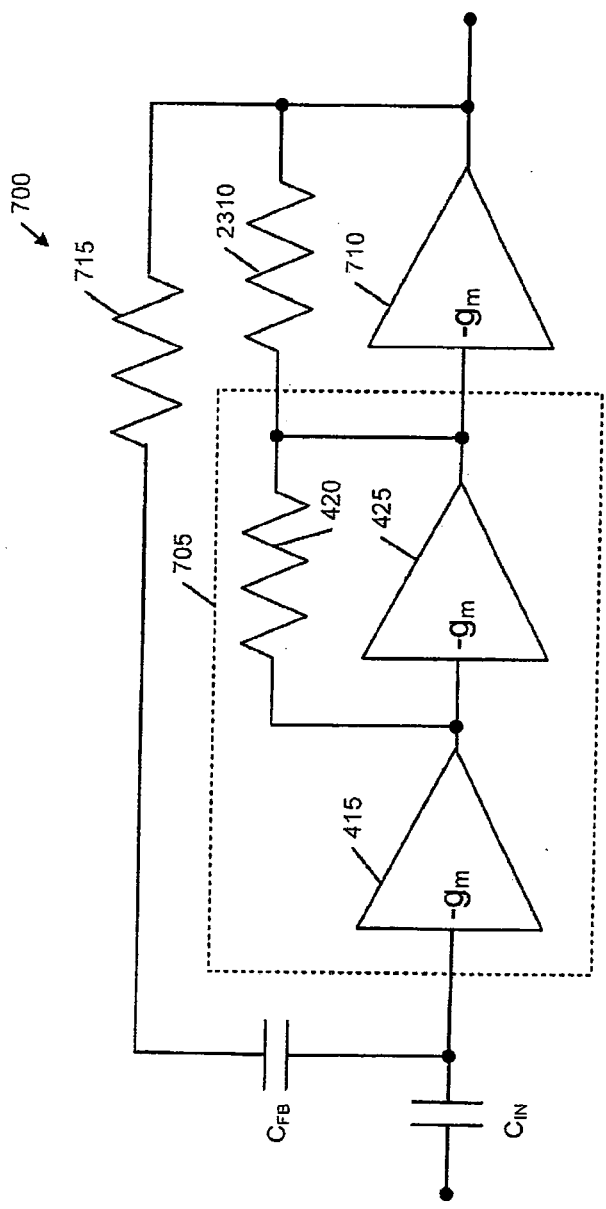


圖 23

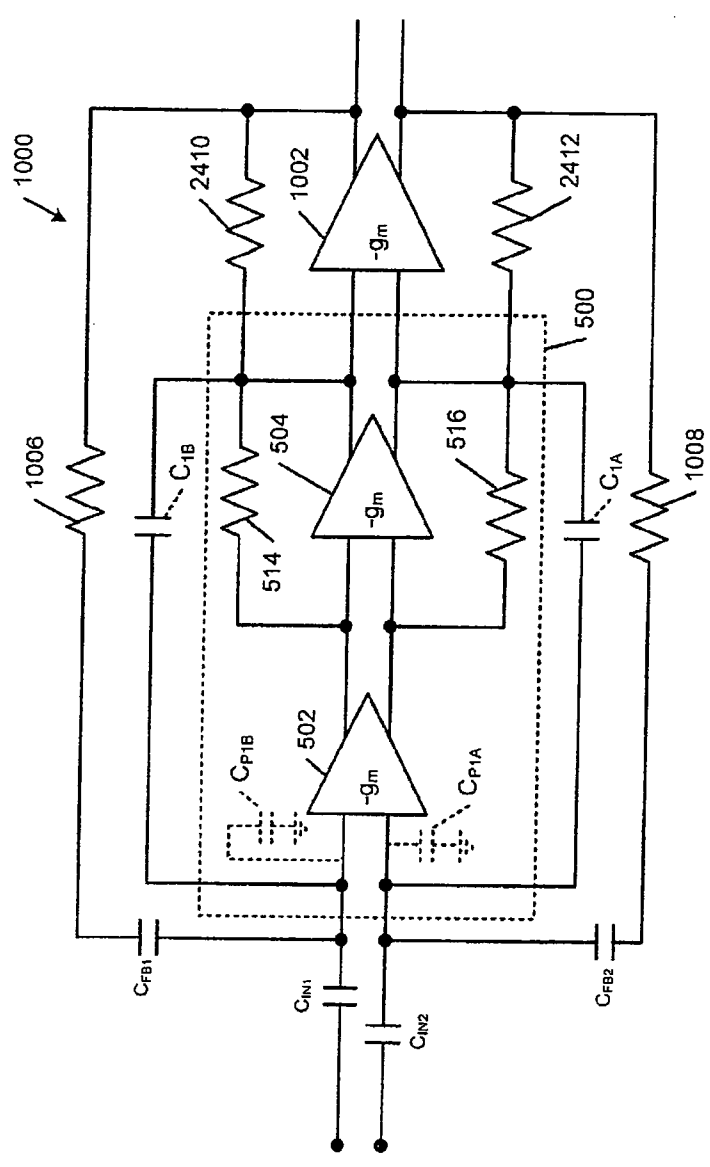


圖 24

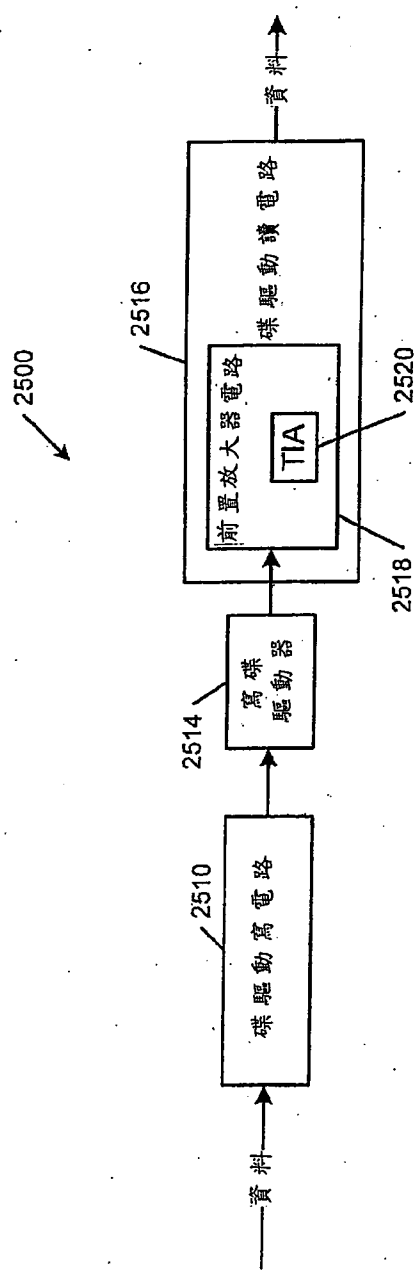
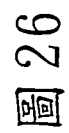


圖 25



26

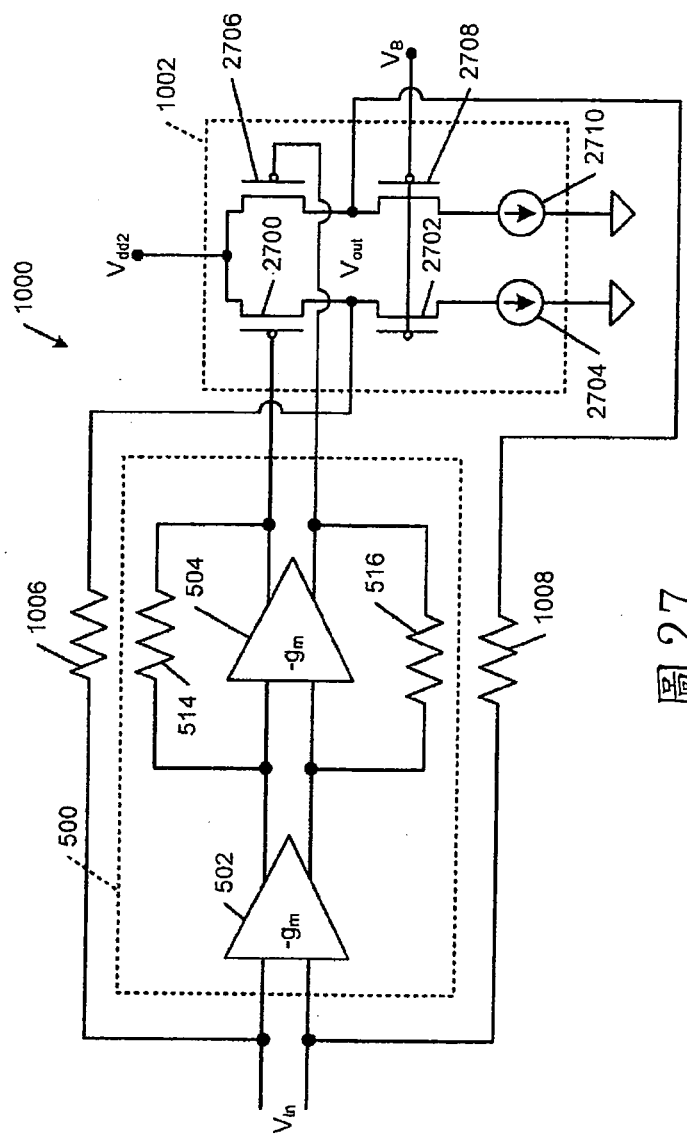


圖 27

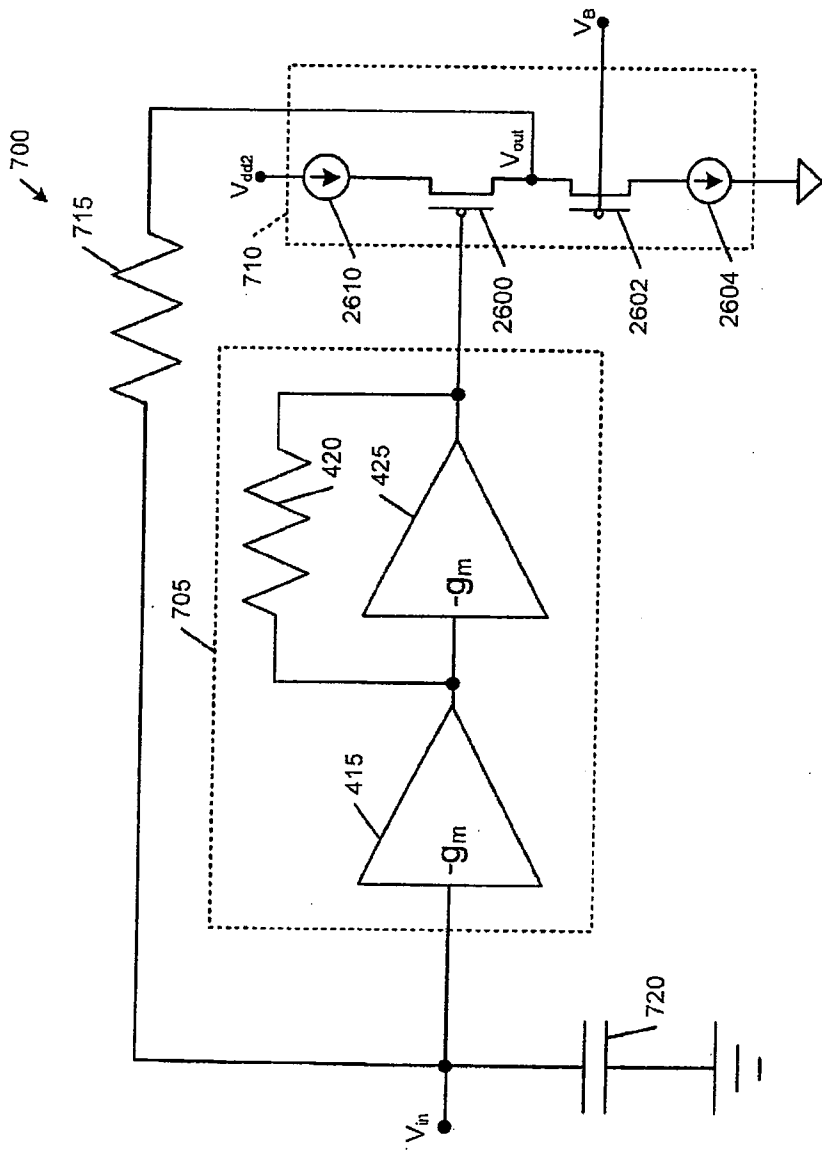


圖 28

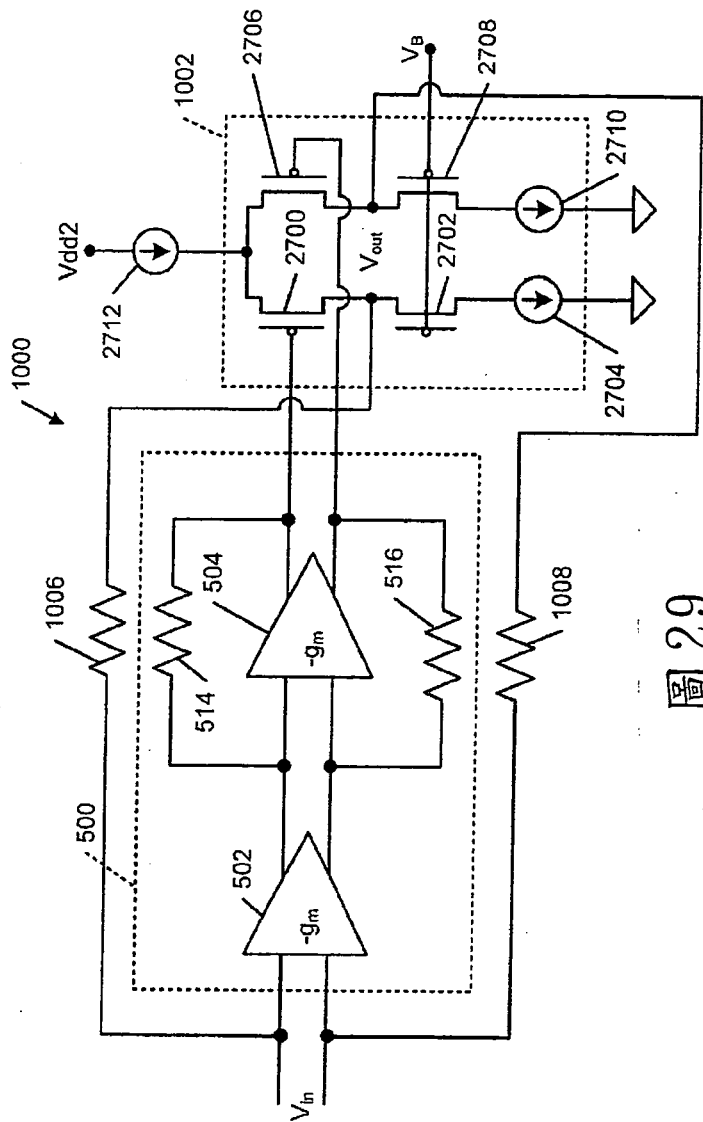
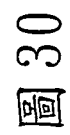


圖 29



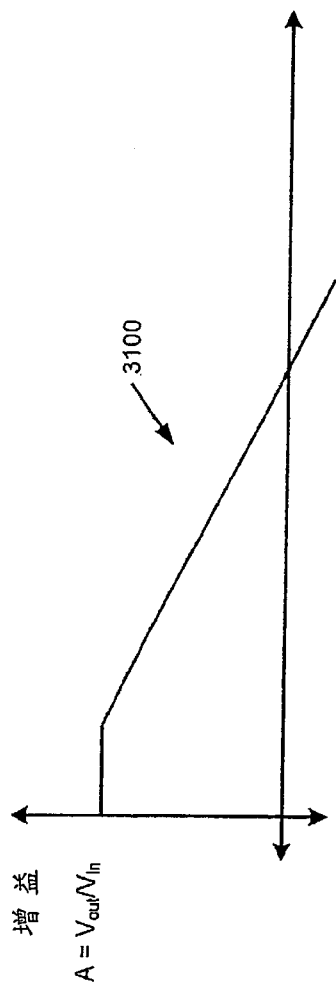


圖 31

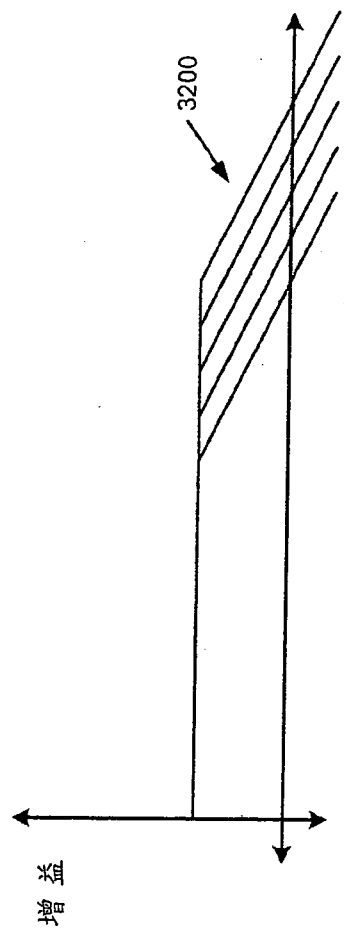


圖 32

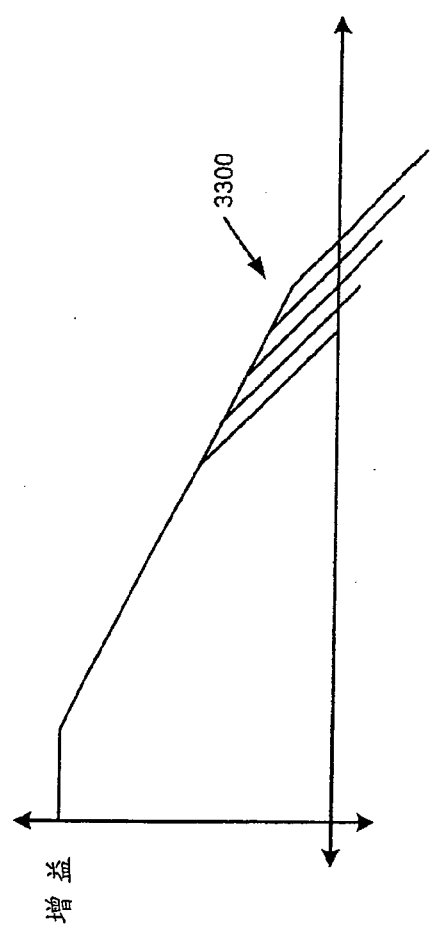


圖 33

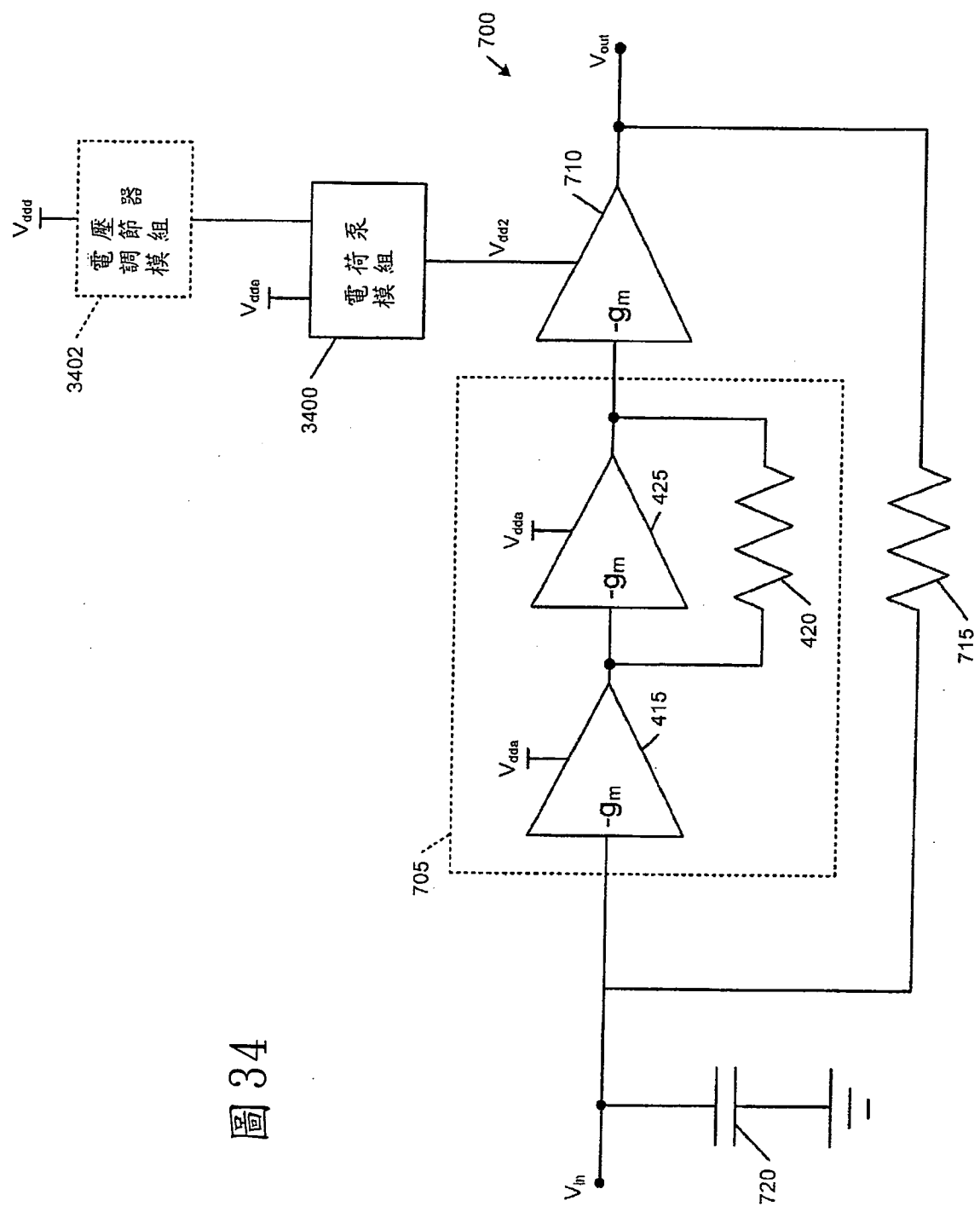


圖 34

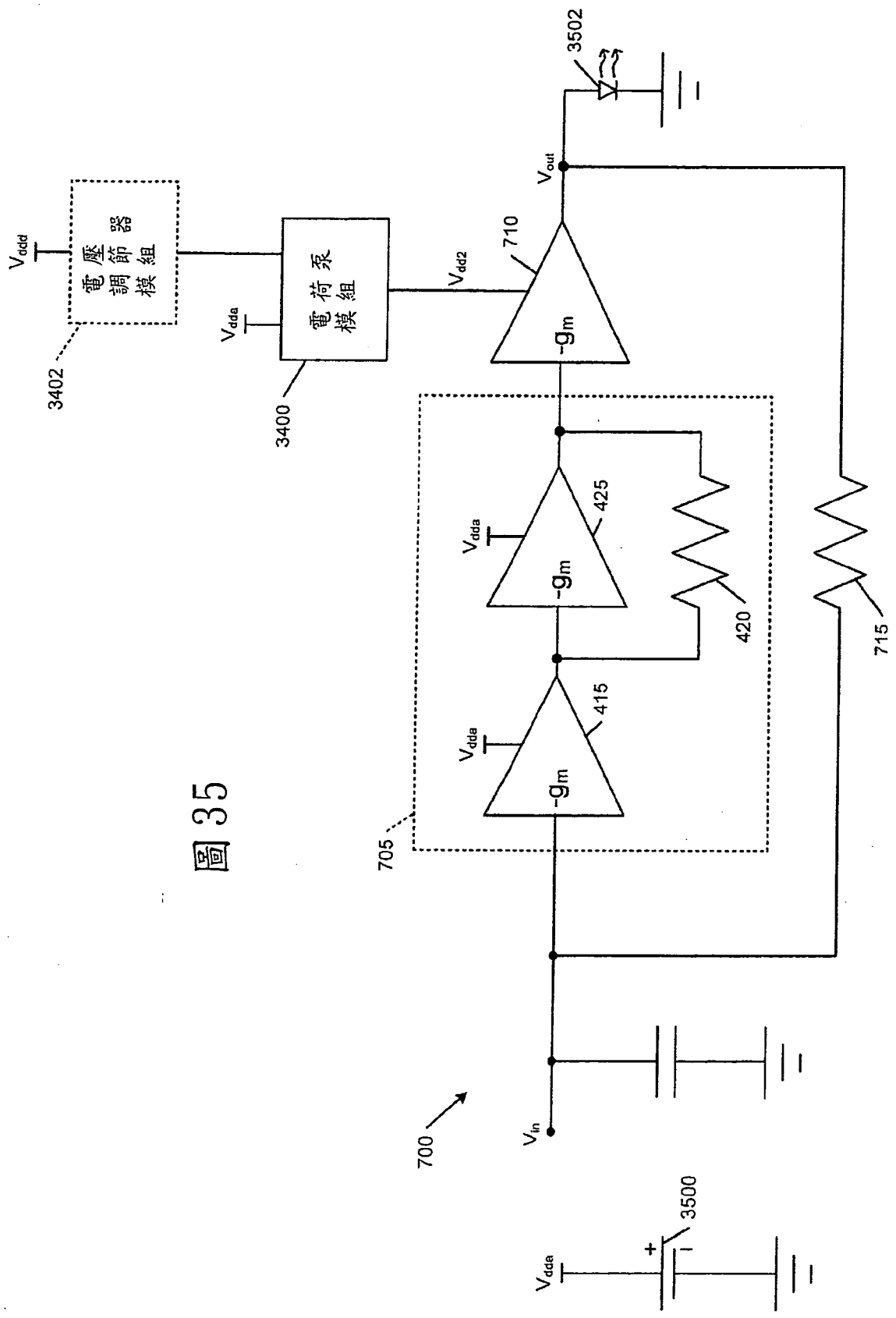


圖 35

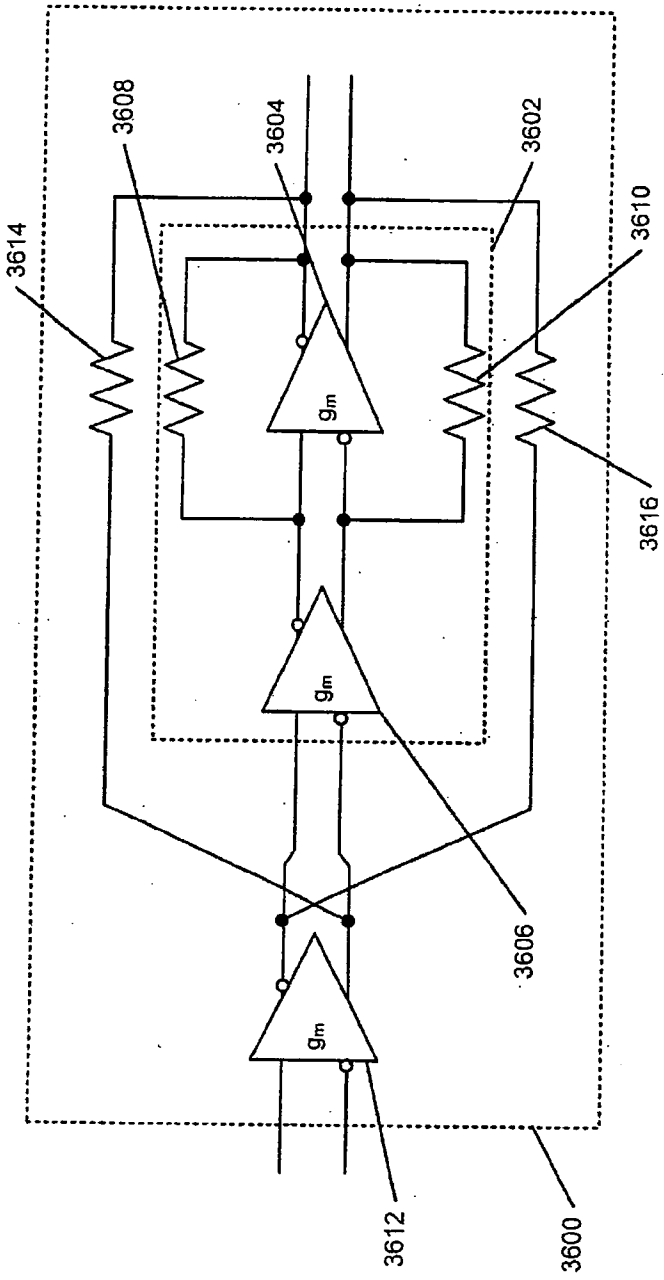
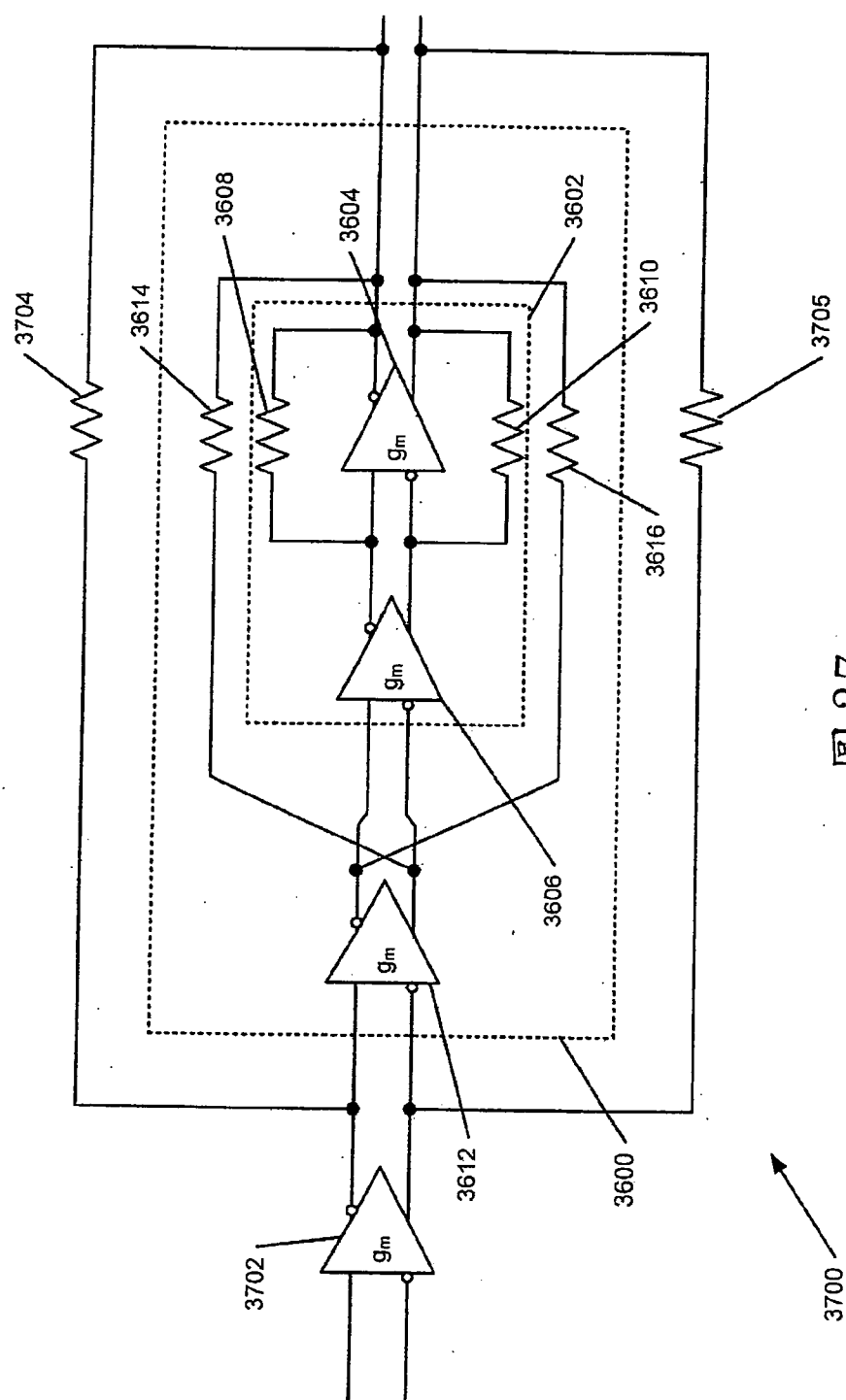


圖 36



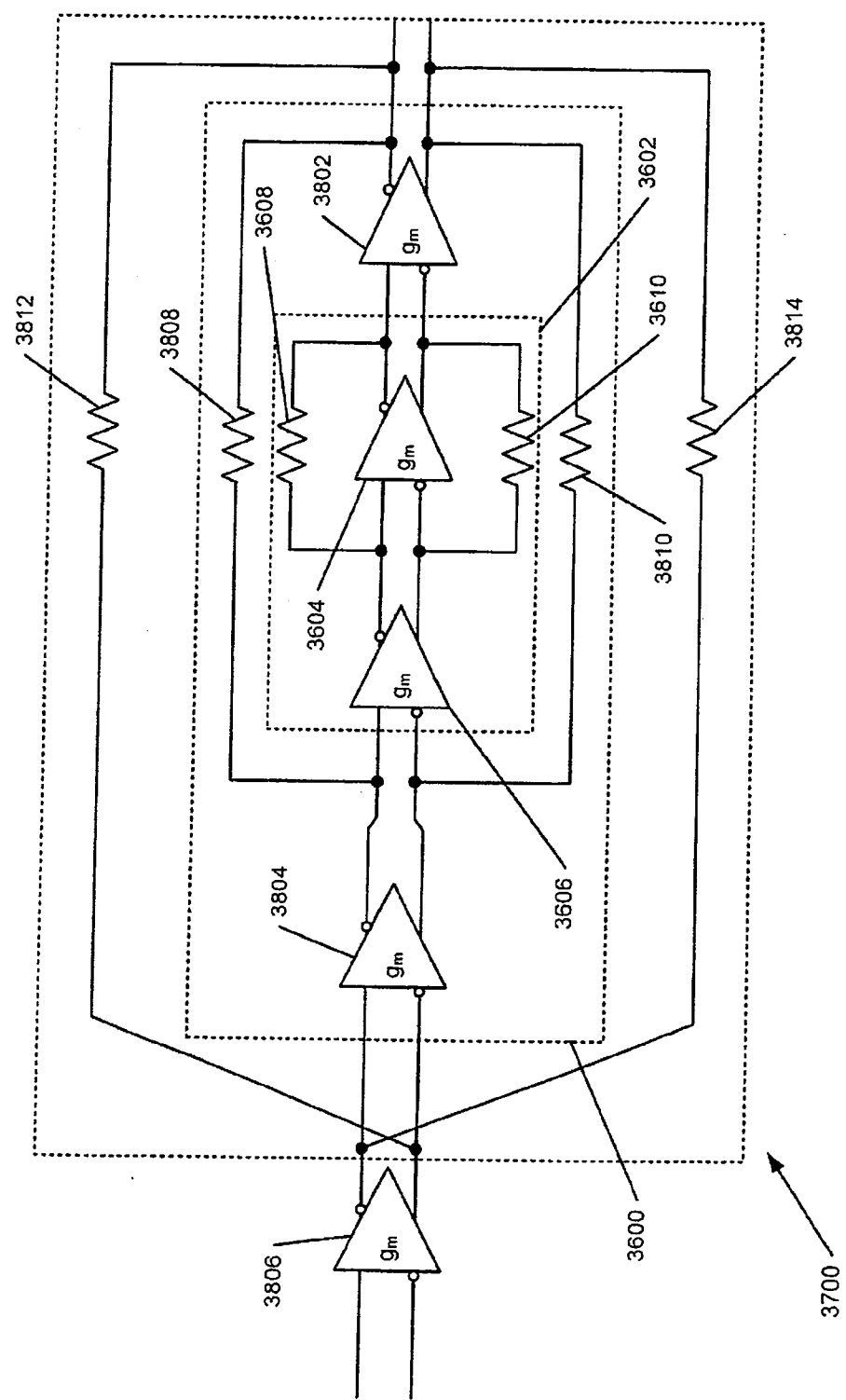


圖 38

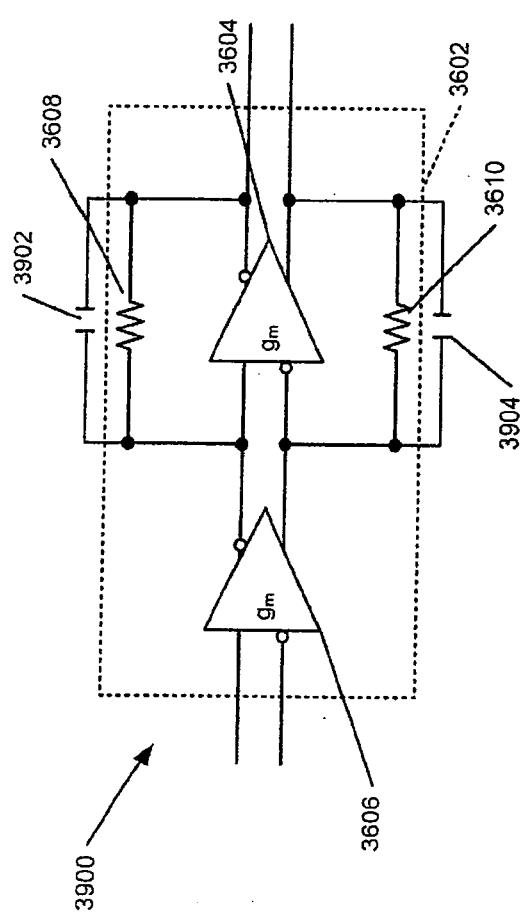


圖 39A

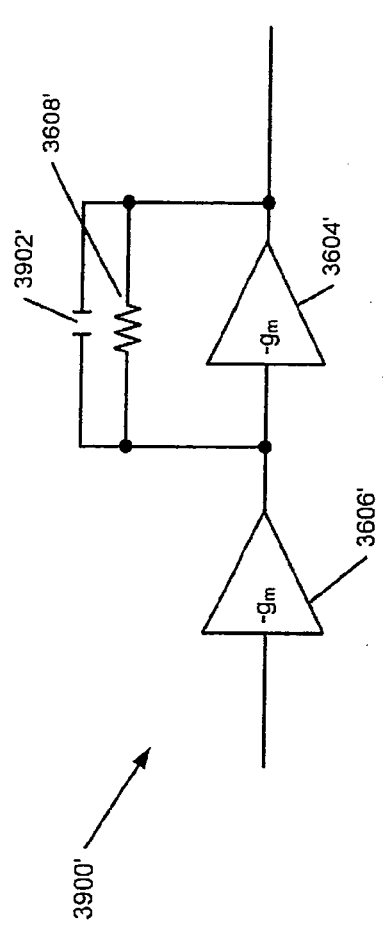


圖 39B

圖 40A

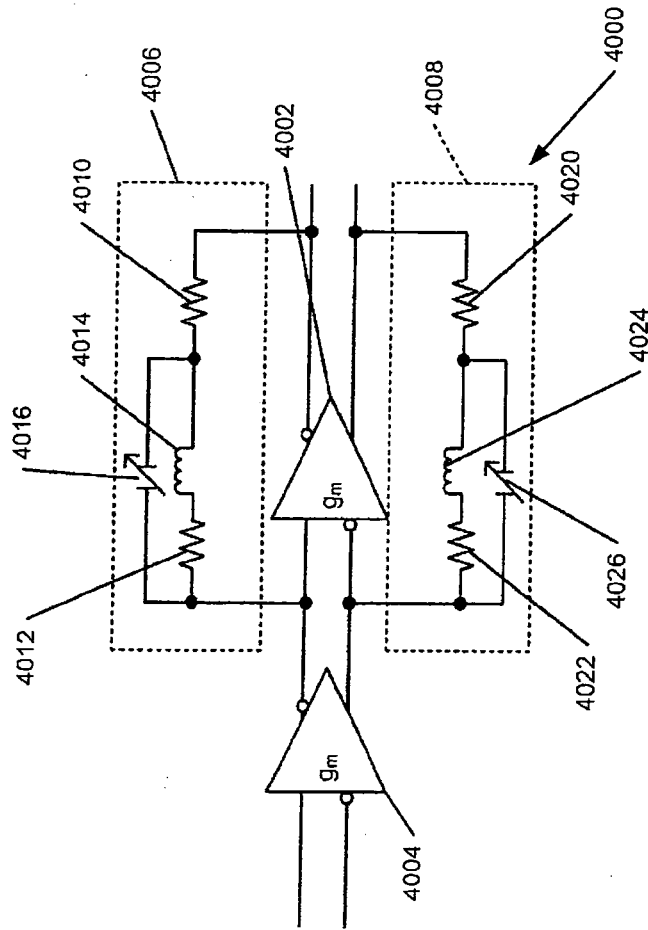
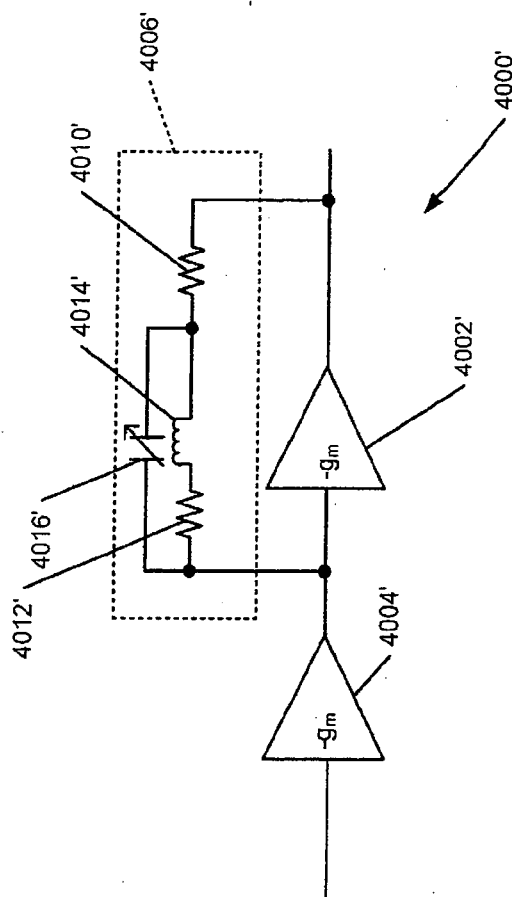


圖 40B



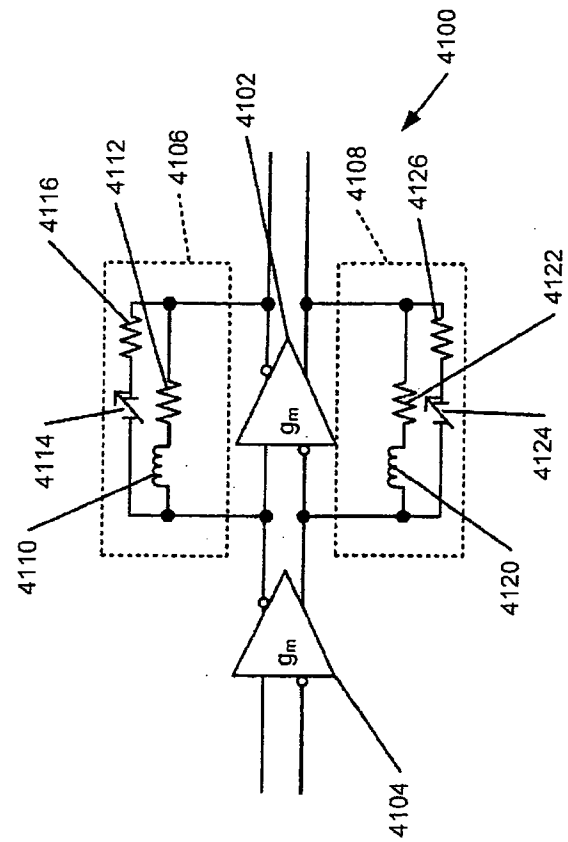


圖 41A

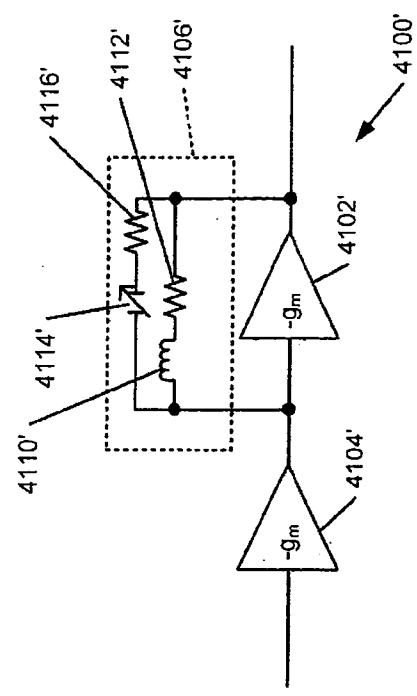


圖 41B

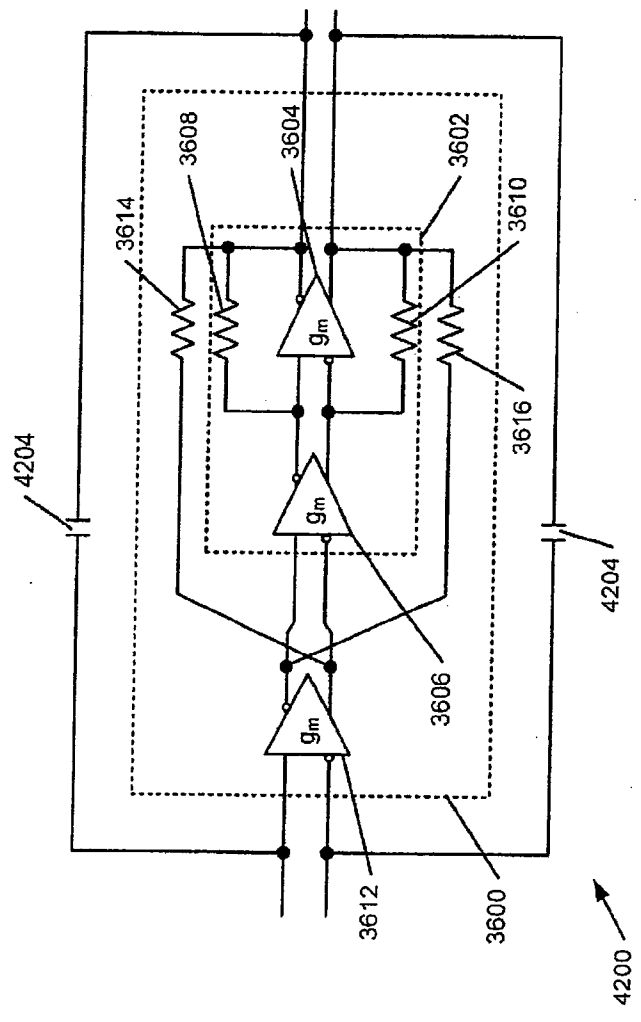


圖 42

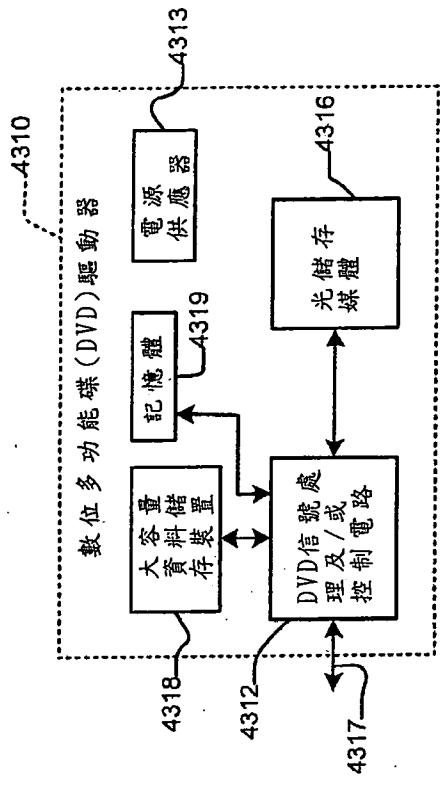


圖 43B

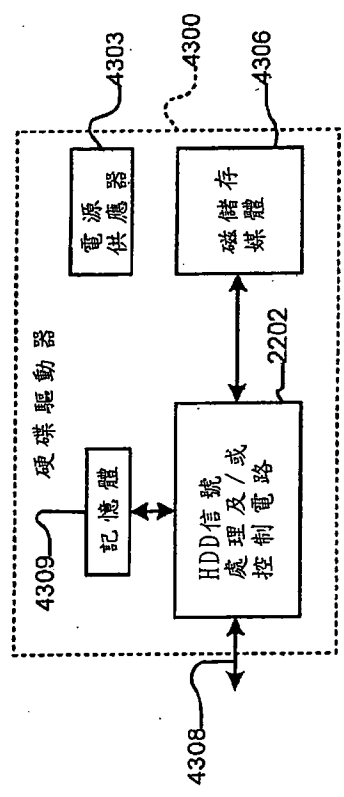


圖 43A

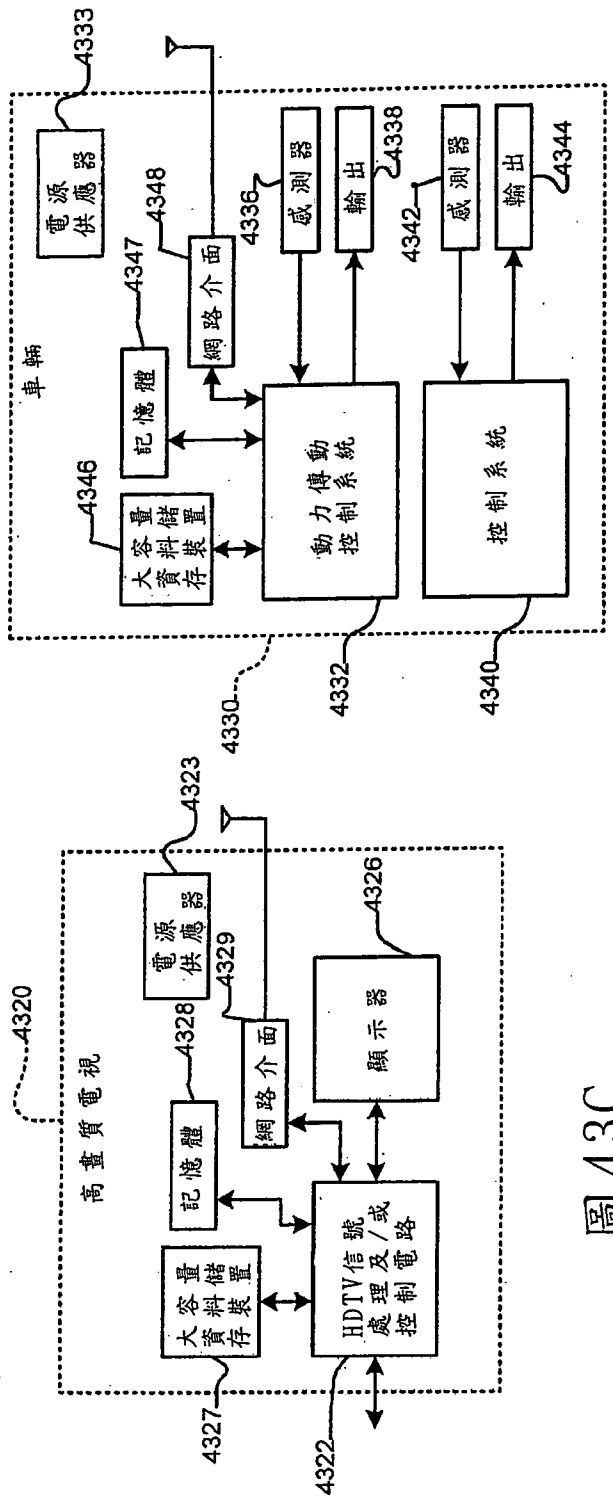


圖 43C

圖 43D

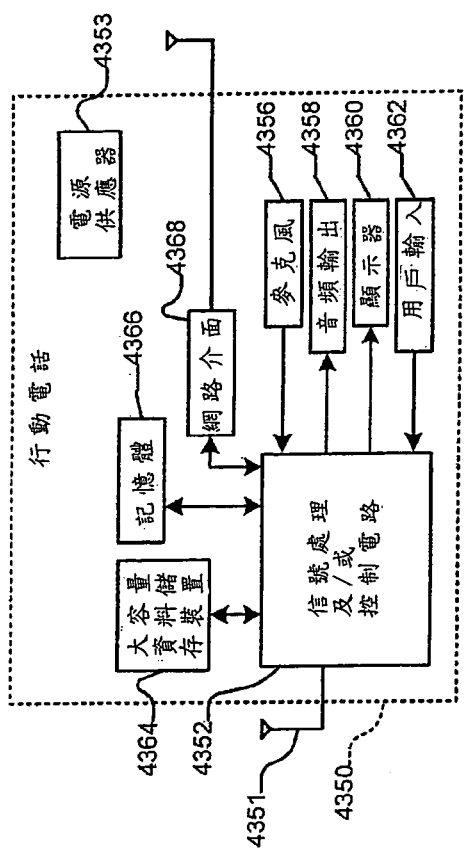


圖 43E

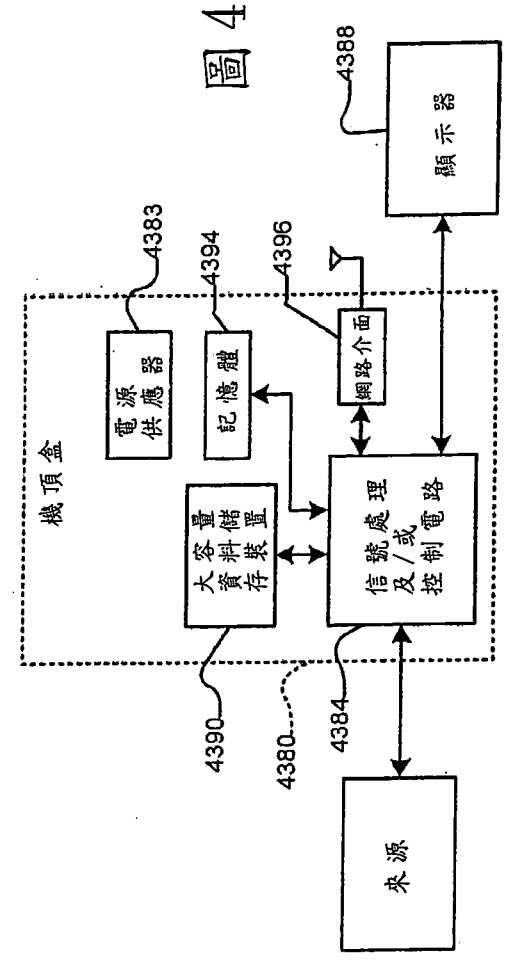


圖 43F

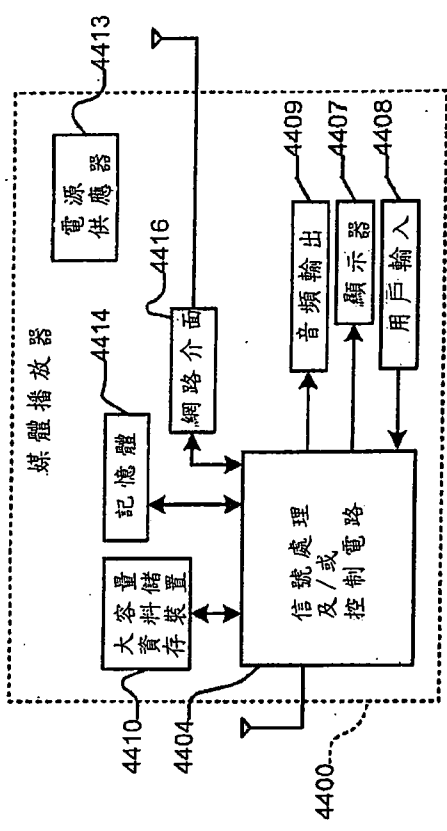


圖 43G

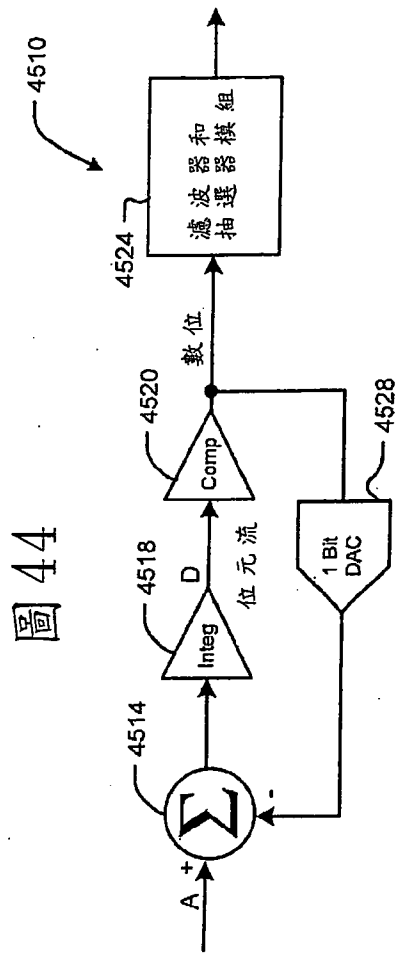


圖 44