

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4423848号  
(P4423848)

(45) 発行日 平成22年3月3日(2010.3.3)

(24) 登録日 平成21年12月18日(2009.12.18)

(51) Int.Cl.	F I	
<b>G09G 3/30 (2006.01)</b>	G09G 3/30	K
<b>G09G 3/20 (2006.01)</b>	G09G 3/20	6 1 1 A
<b>H05B 33/12 (2006.01)</b>	G09G 3/20	6 1 2 F
<b>H01L 51/50 (2006.01)</b>	G09G 3/20	6 2 3 F
	G09G 3/20	6 2 3 L
請求項の数 6 (全 26 頁) 最終頁に続く		

(21) 出願番号	特願2002-318065 (P2002-318065)	(73) 特許権者	000002185 ソニー株式会社 東京都港区港南1丁目7番1号
(22) 出願日	平成14年10月31日(2002.10.31)	(74) 代理人	100094053 弁理士 佐藤 隆久
(65) 公開番号	特開2004-151501 (P2004-151501A)	(72) 発明者	田村 光康 東京都品川区北品川6丁目7番35号 ソニー株式会社内
(43) 公開日	平成16年5月27日(2004.5.27)	(72) 発明者	長谷川 洋 東京都品川区西五反田3丁目9番17号 ソニーエンジニアリング株式会社内
審査請求日	平成16年10月13日(2004.10.13)	審査官	堀部 修平
最終頁に続く			

(54) 【発明の名称】 画像表示装置、および、その色バランス調整方法

(57) 【特許請求の範囲】

【請求項1】

各画素について赤(R)、緑(G)、青(B)それぞれの色で発光する発光素子を含む画素回路と、

所定の色配列で繰り返し配置された上記複数の画素回路を色ごとの画素回路ごとに接続する複数のデータ線と、

上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の発光を調整するための発光調整情報を取得する調整情報取得部と、

サンプルホールド信号を生成するタイミング制御部と、

上記それぞれの発光素子を発光させるために入力されるカラー画像信号から時系列のRGB信号を生成し、該時系列のRGB信号を上記サンプルホールド信号に同期して出力する信号処理回路と、

上記時系列のRGB信号に対し、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の輝度に比例する直流電圧のレベルを、上記発光調整情報に基づいて予め調整するレベル調整信号を生成するレベル調整部と、

上記レベル調整部において生成されたレベル調整信号に基づいて、上記信号処理回路からの時系列のRGB信号を、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の輝度に比例するように、上記サンプルホールド信号に同期したタイミングで直流電圧レベルを変化させることによって予め補正する信号送出回路と、

上記信号送出回路で予め補正された時系列のRGB信号の画素データを上記R、G、B

10

20

の色ごとにして保持する動作と、色ごとに保持した画素データを、上記 R , G , B それぞれの色で発光するそれぞれの発光素子を駆動する駆動信号として、対応する上記データ線に並列に出力する動作とを、上記サンプルホールド信号のパルスが印加されるたびに繰り返すデータ保持回路と、

を有する画像表示装置。

【請求項 2】

上記信号送出回路は、参照信号を参照して、上記時系列の R G B 信号をデジタル信号からアナログ信号に変換するデジタル - アナログ変換回路を有し、

上記レベル調整部は上記レベル調整信号を上記参照信号として上記デジタル - アナログ変換回路に印加する、

請求項 1 に記載の画像表示装置。

【請求項 3】

上記レベル調整部に入力され上記発光素子の輝度に比例する直流電圧のレベルを変化させるタイミングを制御する制御信号は、上記サンプルホールド信号と共通する信号である

請求項 1 に記載の画像表示装置。

【請求項 4】

上記レベル調整部に入力され上記発光素子の輝度に比例する直流電圧を変化させるタイミングを制御する制御信号は、上記サンプルホールド信号と同期した別の信号である、

請求項 1 に記載の画像表示装置。

【請求項 5】

各画素について赤 ( R )、緑 ( G )、青 ( B ) それぞれの色で発光する発光素子の色を調整する画像表示装置の色バランス調整方法であって、

上記 R , G , B それぞれの色で発光するそれぞれの発光素子の発光を調整するための発光調整情報を取得する調整情報取得のステップと、

サンプルホールド信号を生成するステップと、

上記それぞれの発光素子を発光させるために入力されるカラー画像信号から時系列の R G B 信号を生成し、該時系列の R G B 信号を上記サンプルホールド信号に同期して出力する信号処理のステップと、

上記時系列の R G B 信号に対し、上記 R , G , B それぞれの色で発光するそれぞれの発光素子の輝度に比例する直流電圧のレベルを、上記発光調整情報に基づいて予め調整するレベル調整信号を生成するレベル調整信号生成のステップと、

上記レベル調整信号の生成のステップにおいて生成されたレベル調整信号に基づいて、上記信号処理のステップで生成された時系列の R G B 信号を、上記 R , G , B それぞれの色で発光するそれぞれの発光素子の輝度に比例するように、上記サンプルホールド信号に同期したタイミングで直流電圧レベルを変化させることによって予め補正する信号補正のステップと、

上記予め補正された時系列の R G B 信号の画素データを上記 R , G , B の色ごとにして保持する動作と、色ごとに保持した画素データを、上記 R , G , B それぞれの色で発光するそれぞれの発光素子を駆動する駆動信号として、対応する上記データ線に並列に出力する動作とを、上記サンプルホールド信号のパルスが印加されるたびに繰り返すステップと、

上記データ線に出力された上記駆動信号を、上記 R , G , B それぞれの色で発光する発光素子に色ごとに印加して発光させる発光のステップと、

を含む画像表示装置の色バランス調整方法。

【請求項 6】

上記信号補正のステップは、参照信号を参照して、上記時系列の R G B 信号をデジタル信号からアナログ信号に変換するデジタル - アナログ変換のステップを含み、

上記デジタル - アナログの変換ステップは、上記レベル調整信号を上記参照信号として用いる、

10

20

30

40

50

請求項 5 に記載の画像表示装置の色バランス調整方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、入力される画像信号の輝度レベルに応じて発光する発光素子を画素内に有する画像表示装置、および、その輝度調整方法に関する。

【0002】

【従来の技術】

固定画素を有する画像表示装置として、現在最も普及している液晶ディスプレイは、バックライトを必要とするため、表示画像で高輝度を得るにはバックライトの発光量を増やす必要がある。ところが、バックライトの発光量を増やすと、表示画像の輝度は高くなるが、液晶により完全に光を遮断することが不可能になるためコントラストが低下する。つまり、液晶ディスプレイでは表示画面の輝度とコントラストがトレードオフの関係にあり、両者を高いレベルでバランスさせることが難しい。

10

この課題を解消できる画像表示装置として、画素内に発光素子を設け、その発光量により輝度が決まる自発光型画素を有する画像表示装置が知られている。

【0003】

自発光型画素を有する画像表示装置として、例えば、有機材料の電界発光（EL：electro luminescence）素子を用いた有機ELディスプレイが知られている。有機ELディスプレイは、比較的低電圧で高輝度が得られ、視野角依存性がなく、コントラストが高く、さらには応答性がよいため動画の表示性能に優れるなどの特長を有する。

20

【0004】

このように優れた特長を有する反面、有機ELディスプレイは経時的に画質が変化するという課題がある。即ち、有機EL素子に高い輝度を得るため大きな電流を流し続けると、長期間使用している間に発熱により有機EL素子を構成する有機材料層と電極との界面、あるいは有機材料層の品質そのものが低下することが知られている。有機EL素子の特性低下を改善するために、有機発光層および電極層等の材料面での改善が進められている。

【0005】

その一方、有機EL素子などを用いた自発光型画素の長寿命化のために、輝度を自動調整する技術が知られている。

30

このうち、必要以上に発光素子に電流が流れることを防止して、発光素子の長寿命化を図る技術として、例えば、発光素子に流れる電流を、複数の発光素子に共通の電圧供給線で検出し、検出結果に基づいて画像の輝度を最適化するパネルの駆動制御技術が知られている（例えば、特許文献1）。特許文献1には、有機EL素子の発光輝度の制御方法として、2つの方法が開示されている。

第1の方法は、水平走査線により駆動されるTFTトランジスタ、および、TFTトランジスタと直列に接続された有機EL素子に印加される駆動電圧を可変にして、上記電流の検出結果に基づいて、この駆動電圧を最適化するというものである。

第2の方法は、上記電流の検出結果に基づいて、発光時間のデューティ比、即ち発光時間を制御する信号のパルス幅を変化させるというものである。

40

【0006】

【特許文献1】

特開2002-215094号公報（第4頁から第6頁の第1および第2の実施の形態、第1図および第3図参照）。

【0007】

【発明が解決しようとする課題】

有機ELパネルの画面表示領域内の各画素に使用される赤（R）、緑（G）、青（B）の発光材料は色ごとに異なり、発光に伴う経時的な劣化特性も色ごとに異なることが分かっている。このような場合、画像表示の初期の段階と、ある程度の時間が経過した段階とでは

50

色バランスが異なってくるため、高品位な画質を長期間（例えば、10年以上）維持するには何らかの画質（色バランス）調整機構が必要となる。また、パネルの製造ばらつきにより、製造品の色バランスが設計値と異なることもあり、この点でも色バランス調整機構が必要となる。

【0008】

ところが、上記の特許文献1に記載された第1の方法および第2の方法を、この色バランスの調整に適用しようとした場合、特許文献1の第1図に記載された駆動電圧コントローラ、あるいは第2図に記載されたデューティ比コントローラが、色ごとに必要である。このため色バランスの調整回路が大規模となり、チップコストを上昇させるという第1の課題がある。上記特許文献1には、色ごとの調整の具体的な方法が開示されていない。

10

【0009】

また、特に第2の方法、即ち発光時間を制御する信号のデューティ比を変化させる方法では、有機EL素子の駆動電圧レベルは一定とするため、第1の方法に比べ発光素子特性の劣化を加速させにくく消費電力が抑制されるという利点があるが、ディスプレイパネルの駆動周波数によっては表示画像の品位に影響を与える。つまり、画素数が多い大画面で垂直および水平の駆動周波数が高い場合、発光時間を短くするとフリッカと呼ばれる画面のちらつき感が増大することがある。また、特に動画の場合に発光時間を長くすると、フィールド間あるいはフレーム間で画面が切り替わる瞬間で画像がぼけたように見えることがある。つまり、有機ELパネルは発光時間が長いと、1水平期間にわたって光を出しているLCDディスプレイなどのホールド型のディスプレイに近い画面表示となり、動画特性が低下する。したがって、有機ELディスプレイにおいては、画素の発光時間は動作周波数に対し最適な範囲があるため、発光時間を制御する第2の方法のみでは、その制御に限界があるという第2の課題がある。

20

【0010】

以上から、小規模の回路で簡単に色バランスの調整ができる画像表示装置、および、その色バランスの調整方法を提供することが望まれている。

また、出来るだけ小規模の回路で発光素子特性の低下および消費電力を極力抑制しながら画像の動きに応じてそれぞれ適した色バランスの調整ができる画像表示装置、および、その色バランスの調整方法を提供することが望まれている。

30

【0011】

【課題を解決するための手段】

本発明によれば、各画素について赤（R）、緑（G）、青（B）それぞれの色で発光する発光素子を含む画素回路と、所定の色配列で繰り返し配置された上記複数の画素回路を色ごとの画素回路ごとに接続する複数のデータ線と、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の発光を調整するための発光調整情報を取得する調整情報取得部と、サンプルホールド信号を生成するタイミング制御部と、上記それぞれの発光素子を発光させるために入力されるカラー画像信号から時系列のRGB信号を生成し、該時系列のRGB信号を上記サンプルホールド信号とともに出力する信号処理回路と、上記時系列のRGB信号に対し、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の輝度に比例する直流電圧のレベルを、上記発光調整情報に基づいて予め調整するレベル調整信号を生成するレベル調整部と、上記レベル調整部において生成されたレベル調整信号に基づいて、上記信号処理回路からの時系列のRGB信号を、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の輝度に比例するように、上記サンプルホールド信号に同期したタイミングで直流電圧レベルを変化させることによって予め補正する信号送出回路と、上記信号送出回路で予め補正された時系列のRGB信号の画素データを上記R、G、Bの色ごとに保持する動作と、色ごとに保持した画素データを、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子を駆動する駆動信号として、対応する上記データ線に並列に出力する動作とを、上記サンプルホールド信号のパルスが印加されるたびに繰り返すデータ保持回路と、を有する画像表示装置が提供される。

40

【0012】

50

また本発明によれば、各画素について赤（R）、緑（G）、青（B）それぞれの色で発光する発光素子の色を調整する画像表示装置の色バランス調整方法であって、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の発光を調整するための発光調整情報を取得する調整情報取得のステップと、サンプルホールド信号を生成するステップと、上記それぞれの発光素子を発光させるために入力されるカラー画像信号から時系列のRGB信号を生成し、該時系列のRGB信号を上記サンプルホールド信号とともに出力する信号処理のステップと、上記時系列のRGB信号に対し、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の輝度に比例する直流電圧のレベルを、上記発光調整情報に基づいて予め調整するレベル調整信号を生成するレベル調整信号生成のステップと、上記レベル調整信号の生成のステップにおいて生成されたレベル調整信号に基づいて、上記信号処理のステップで生成された時系列のRGB信号を、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子の輝度に比例するように、上記サンプルホールド信号に同期したタイミングで直流電圧レベルを変化させることによって予め補正する信号補正のステップと、上記予め補正された時系列のRGB信号の画素データを上記R、G、Bの色ごとに入力して保持する動作と、色ごとに保持した画素データを、上記R、G、Bそれぞれの色で発光するそれぞれの発光素子を駆動する駆動信号として、対応する上記データ線に並列に出力する動作とを、上記サンプルホールド信号のパルスが印加されるたびに繰り返すステップと、上記データ線に出力された上記駆動信号を、上記R、G、Bそれぞれの色で発光する発光素子に色ごとに印加して発光させる発光のステップと、を含む画像表示装置の色バランス調整方法が提供される。

10

20

【0017】

【発明の実施の形態】

以下、本発明の実施の形態を、図面を参照して説明する。本発明が適用できる画像表示装置（ディスプレイ）は、各画素に発光素子を有する。発光素子は、有機EL素子に限らないが、以下の説明では、有機EL素子を例として説明する。

【0018】

有機ELディスプレイの画素構成および駆動方式としては、単純（パッシブ）マトリクス方式とアクティブマトリクス方式がある。ディスプレイの大型化、高精細化を実現するには、単純マトリクス方式の場合は、各画素の発光期間が走査線（即ち、垂直方向の画素数）の増加によって減少するため、瞬間的に各画素の有機EL素子が高輝度で発光することが要求される。一方、アクティブマトリクス方式の場合は、各画素が1フレームの期間にわたって発光を持続するため、ディスプレイの大型化、高精細化が容易である。本発明は単純マトリクス方式、アクティブマトリクス方式の双方に適用できる。

30

また、駆動方式も、一定電流で駆動する方法、一定電圧で駆動する方法があり、本発明は、いずれの方法にも適用できる。

以下、アクティブマトリクス方式の有機LEディスプレイ装置を、一定電流で駆動する場合を例を中心に、実施の形態を説明する。

【0019】

〔第1の実施の形態〕

図1は、本実施の形態の有機ELディスプレイ装置の構成を示すブロック図である。図2は、本実施の形態の画素の構成を示す回路図である。

40

図1に図解したディスプレイ装置は、行方向の複数の走査線と列方向の複数のデータ線の各交点に有機EL素子を有する画素が所定の色配列で行列状に多数配置されたセルアレイ1と、入力されるアドレス信号に応じてデータ線に接続され、入力された画像信号に必要な信号処理を施してセルアレイ1のデータ線に供給する信号処理・データ線駆動部2を有する。

また、ディスプレイ装置は、走査線に接続され、所定の周期で走査線に走査信号SVを印加する走査線駆動（Vスキャン）回路3を有する。

【0020】

図2に示すセルアレイ1において、Vスキャン回路3に接続された走査線X(i)、X

50

( $i + 1$ ), ...と、サンプルホールド回路2 Aに接続されたデータ線 $Y(i)$ ,  $Y(i + 1)$ , ...とが互いに交差して配線されている。各走査線 $X(i)$ ,  $X(i + 1)$ , ...とデータ線 $Y(i)$ ,  $Y(i + 1)$ , ...とが交わる部分で、双方の配線に各画素回路 $Z(i, i)$ ,  $Z(i + 1, i)$ , ...が接続されている。各画素回路 $Z$ は、有機EL素子EL、データ保持用のキャパシタC、データ入力制御用の薄膜トランジスタTR a、バイアス電圧制御用の薄膜トランジスタTR bから構成されている。

データ線 $Y$ とグラウンドラインGDLとの間に、トランジスタTR aとキャパシタCが直列に接続され、トランジスタTR aのゲートが走査線 $X$ に接続されている。また、各画素回路に共通の電源ラインVDLとグラウンドラインGDLとの間に、有機EL素子ELとトランジスタTR bとが直列に接続されている。トランジスタTR bのゲートは、キャパシタCとトランジスタTR aとの接続中点に接続されている。

10

以下、図2に例示される画素を構成する回路、すなわち画素回路 $Z$ を画素 $Z$ と略称する

。

#### 【0021】

特に図示しないが、各有機EL素子ELは、例えば、透明ガラス等からなる基板の上に、透明導電層などからなる第1電極(アノード電極)、正孔輸送層、発光層、電子輸送層、電子注入層を順次堆積させて有機膜を構成する積層体を形成し、この積層体の上に第2電極(カソード電極)を形成した構造を有する。アノード電極が電源ラインVDLに電氣的に接続され、カソード電極がグラウンドラインGDLに電氣的に接続される。これらの電極間に所定のバイアス電圧を印加すると、注入された電子と正孔が発光層において再結合する際に発光する。有機EL素子は、有機膜を構成する有機材料を適宜選択することでRGBの各色での発光が可能であることから、この有機材料を、例えば各行の画素にRGBの発光が可能に配列することで、カラー表示が可能となる。

20

#### 【0022】

このように構成されたセルアレイ1において、例えば画素 $Z(i, i)$ に赤色の画素データを表示させる場合、走査線 $X(i)$ を選択して走査信号SVを印加する。また、データ線 $Y(i)$ に画素データに応じた電流(電圧でも可)の駆動信号SHRを印加する。これにより、画素 $Z(i, i)$ におけるデータ入力制御用のトランジスタTR aがオン状態になり、データ線 $Y(i)$ の駆動信号SHRから電荷がトランジスタTR aを介してトランジスタTR bのゲートに入力される。このため、トランジスタTR bのゲート電位が上昇し、これに応じた電流がトランジスタTR bのソース・ドレイン間に流れ、さらに、当該電流がトランジスタTR bに接続された発光素子ELに流れる。これにより画素 $Z(i, i)$ の発光素子ELが駆動信号SHRの赤色画素データに対応する輝度で発光する。

30

このセルにおいては、主に、キャパシタCの容量とトランジスタTR bのゲート容量等で決まる合成容量と、駆動信号による電荷供給能力とに応じて蓄積電荷量が決まる。蓄積電荷量が大きいと発光時間が長く持続する。蓄積電荷量は、通常、動画の画像ぼけやフリッカが生じない最適な範囲に設定されている。

#### 【0023】

本実施の形態における信号処理・データ線駆動部2は、データ線駆動信号SHR, SHG, SHBを生成する際に、アナログの画像信号を色ごとに一時保持するサンプルホールド回路2 Aと、サンプルホールドする前の時系列の信号(以下、RGB信号)のレベルを調整するレベル調整手段2 Bを有する。

40

また、ディスプレイ装置は、発光調整のための情報を取得し、この情報を上記レベル調整手段2 Bに提供する調整情報取得手段4を有する。調整情報取得手段4は、製造時にずれた色バランスを調整するためには、例えば外部からの操作によって与えられた情報を入力する入力手段であってもよい。あるいは、レベル調整が発光素子の特性低下防止のためである場合に、発光素子の特性低下量を直接測定する手段、測定対象となるリファレンス画素、測定結果をレベル調整に反映させるための制御手段、さらには、レベル調整値と特性低下量との関係を記憶した記憶手段などが、この調整情報取得手段4の実施形態に該当する。調整情報取得手段4は、上記目的に応じて信号処理・データ線駆動部2内、セルアレイ1

50

内、あるいは、それらの外部に設けられる。調整情報取得手段 4 の構成例は、後述する他の実施の形態で述べる。

調整情報取得手段 4 からの色バランス調整に関する情報 S 4 は、レベル調整手段 2 B に入力され、この情報 S 4 に基づいてレベル調整手段 2 B が、R G B 信号のレベルを調整する。

#### 【 0 0 2 4 】

[ 第 2 の実施の形態 ]

第 2 の実施の形態では、より詳細なディスプレイ装置の構成と、製造時にずれた色バランスの調整方法について説明する。

図 3 は、図 1 の構成の詳細な一構成例を示すディスプレイ装置のブロック図である。

図 3 に示すディスプレイ装置は、データ線駆動信号を生成するサンプルホールド回路 2 A と V スキャン回路 3 が、セルアレイ 1 とともにディスプレイパネル 1 0 内部に設けられている。ディスプレイパネル 1 0 の外の回路基板に、信号処理 I C 2 2 とドライバ I C が設けられている。

信号処理 I C は、例えば、解像度変換、I P (Interlace-Progressive) 変換、ノイズ除去等の必要なデジタル信号処理を入力画像信号 S I N に施す。

ドライバ I C は、信号処理後の画像信号 ( デジタル信号 ) をアナログ信号に変換し、かつパラレル - シリアル変換する。この変換後のシリアル・アナログ R G B 信号は、サンプルホールド回路 2 A に入力される。サンプルホールド回路 2 A は、シリアル・アナログ R G B 信号を色ごとの信号に分けてデータ線の駆動信号 S H R , S H G , S H B を生成する。ドライバ I C は、信号送出部 2 1 とレベル調整部 2 B とを有し、更に、信号送出部 2 1 内に、デジタルの R G B 信号をアナログの R G B 信号に変換するデジタル - アナログ変換器 ( D A C : D / A コンバータ ) 2 3 を有する。

#### 【 0 0 2 5 】

第 2 の実施の形態において、レベル調整部 2 B の出力が、D / A コンバータ 2 3 の基準電圧 V R E F の入力に接続されている。レベル調整部 2 B は、この基準電圧 V R E F の電位を、例えば V 0 ~ V 5 の 6 レベルに切り替える。D / A コンバータは、一般に、供給される基準電圧値が多いほど高い変換能力を発揮する。

D / A コンバータ 2 3 の構成は任意であるが、基準電圧 V R E F によって出力レベルがほぼ線形に変化することが望ましい。線形性が比較的良好で I C 化が可能なものとしては、例えば電流加算式あるいは電圧加算式の D / A コンバータがある。これらの D / A コンバータでは、単位抵抗 R および 2 倍の抵抗値を有する 2 R を組み合わせた抵抗回路、抵抗回路の各ノードに接続されたスイッチ回路およびバッファアンプを有し、入力デジタル信号により制御されるスイッチ回路の接続態様に応じて変化した合成抵抗値と基準電圧 V R E F とに比例した電圧がバッファアンプの出力から得られる。このため、入力したデジタル信号に応じてほぼ線形に変化するアナログ信号がオペアンプから出力される。

#### 【 0 0 2 6 】

図 4 から図 6 に、レベル調整部 2 B の構成例を示す。

図 4 に示す第 1 の構成例において、一定電圧 V R E F 0 と接地電位との間に、レジスタストリングが並列に接続されている。レジスタストリングは、等価的に、7 個の抵抗 R 0 ~ R 6 を直列接続させた構成を有している。レジスタストリングの抵抗体間の接続中点にそれぞれスイッチ S W 1 が接続されている。基本的には、このスイッチ S W 1 の何れか 1 つがオンすることによって、基準電圧 V R E F の電位 V 1 ~ V 5 の 1 つを出力する。ただし、複数のスイッチ S W 1 をオンする制御もでき、その場合、更に多くの電位を生成できる。

この 6 個のスイッチ S W 1 はスイッチ回路 2 C を構成する。スイッチ回路 2 C は、色バランス調整に関する情報 S 4 に基づいて制御される。ただし、実際には、図 3 に示すように、信号処理 I C 2 2 内の制御手段、例えば C P U 2 2 a によって情報 S 4 を元に、数ビットの制御信号 S 4 B が生成され、この制御信号 S 4 B がスイッチ回路 2 C の各スイッチ S W 1 を制御する。この数ビットの制御信号 S 4 B に応じて、色ごとにオンするスイッチが

10

20

30

40

50

切り替えられる。

【0027】

パネルの製造ばらつき調整のための色バランス調整においては、高い輝度の色の発光輝度を下げるように調整することができる。この場合、初期設定時の基準電圧  $V_{REF}$  の電位を  $V_0$  とし、発光輝度を下げる程度に応じて、 $V_1 \sim V_5$  の電位が選択される。あるいは、初期設定時の基準電圧  $V_{REF}$  の電位を中間の、例えば  $V_2$  に設定し、特定の色については発光輝度を上げるようにすることもできる。

パネルの製造ばらつき調整においては、発光輝度の  $RGB$  間の変動幅は、例えば  $\pm$  数%程度である。今、緑 ( $G$ ) の輝度が設計値どおりで、このときの基準電圧  $V_{REF}$  の電位  $V_2$  が  $6V$  であったとする。また、赤 ( $R$ ) の発光輝度が設計値より  $5\%$  低く、青 ( $B$ ) の発光輝度が設計値より  $5\%$  高く、基準電圧  $V_{REF}$  の変化ステップが  $0.15V$  であると

10

とする。この場合、 $R$  発光輝度を調整するために基準電圧の電位を初期値  $6V$  ( $V_2$ ) から  $5\%$  高い  $6.3V$  ( $V_0$ ) にする。また、 $B$  発光輝度を調整するために基準電圧の電位を初期値  $6V$  ( $V_2$ ) から  $5\%$  低い  $5.7V$  ( $V_4$ ) にする。

このように色ごとにスイッチ回路を制御することにより色バランスの調整が可能である。

【0028】

ただし、色によってはばらつき傾向が異なる場合がある。この場合、各色に共通の1つのレジスタリングを用いたのでは、精密な調整ができないことがある。そのような場合、レベル調整部の構成を、例えば図5のようにすることが望ましい。

図5に示す第2の構成例においては、一定電圧  $V_{REF0}$  と接地電位との間に、各色に対応した3本のレジスタリングが並列に接続されている。各レジスタリングは、7個の抵抗体  $R_0 \sim R_6$  から構成されていることは、前記の第1の構成例と同じである。ただし、本例では、抵抗体  $R_0 \sim R_6$  の抵抗値が色ごとの製造ばらつきの傾向に合わせて所定の組み合わせで変えてある。3つのレジスタリングから引き出された3つの接続中点がスイッチ  $SW_1$  により切り替えられ、電位  $V_0$  の値が決まる。この構成は他の電位  $V_1 \sim V_5$  についても同じである。

20

以上より、第2の構成例では、色ごとに適した値の基準電圧  $V_{REF}$  の電位  $V_0 \sim V_5$  が得られるという利点がある。

【0029】

色ごとのばらつき中心が予め分かっている場合は、例えば図6に示す構成が採用できる。図6に示す第3の構成例では、色ごとのオフセット抵抗体  $R_{6R}$ ,  $R_{6G}$ ,  $R_{6B}$  が互いに並列に、スイッチ  $SW_2$  と接地電位との間に接続されている。一定電位  $V_{REF0}$  とスイッチ  $SW_2$  との間に、抵抗体  $R_1 \sim R_5$  が直列接続されている。また、一定電位  $V_{REF0}$  と接地電位との間に、抵抗体  $R_{01}$  と  $R_{02}$  が直列接続されている。

30

第3の構成例では、色バランス調整時に相対的に高い輝度の色の発光輝度を下げるように構成されていることから、初期設定の出力電位  $V_0$  は、抵抗体  $R_{01}$  と  $R_{02}$  との分圧により固定となっている。なお、この構成は任意であり、図4と同様に抵抗体  $R_1$  と一定電圧  $V_{REF0}$  との間に抵抗体  $R_0$  を接続させ、両抵抗体  $R_0$  と  $R_1$  の接続中点から電位  $V_0$  を出力させるようにしてもよい。

隣接する抵抗体の接続中点および抵抗体  $R_5$  とスイッチ  $SW_2$  との接続中点にスイッチ  $SW_1$  が接続され、このスイッチ  $SW_1$  の何れかがオンすることにより、基準電圧  $V_{REF}$  の電位  $V_1 \sim V_5$  が選択され出力される。一方、スイッチ  $SW_2$  は画素の色に応じて切り替えられ、赤のときはオフセット抵抗体  $R_{6R}$  が選択され、緑のときはオフセット抵抗体  $R_{6G}$  が選択され、青のときはオフセット抵抗体  $R_{6B}$  が選択され、これに応じて電位  $V_1 \sim V_5$  の変化中心が変更される。

40

第3の構成例は、色ごとの変動を考慮して高い精度の色バランス調整ができるうえ、構成が図5の場合より簡素にできる利点がある。

【0030】

基準電圧  $V_{REF}$  の値によって画素の輝度を線形に変化させるには、図7に示すように、 $D/A$  コンバータを含めたドライバICの入出力特性が線形に変化することが望ましい。

50



ただし、線形性が低い場合でも、そのことを見込んで基準電圧  $V_{REF}$  を変化させることにより、目的の値に画素の輝度を制御できる。

#### 【0031】

図8に、有機ELパネルの入力電圧と輝度との関係を示す。

現在主流のLCD装置に用いられる液晶層の印加電圧と輝度（透過光出力）との関係は、図示しないが、全体的に非線形に変化し、特に高い電圧領域では液晶の分子配向が垂直にほぼ揃うため、パネルの出力カーブが飽和してしまう。

これに対し、有機EL素子の入出力特性は、図8に示すように実用領域でほぼ直線的に変化する。このため電流駆動が可能であり、また、有機ELパネルでは入出力特性補正のためのガンマ補正が基本的に不要であるという利点がある。

本実施の形態では、このような有機EL素子の入出力特性の線形性の高さを巧みに利用することにより、抵抗ラダーを用いた簡単な構成のレベル調整回路2BでRGBの色バランス調整を実現している。

#### 【0032】

つぎに、信号送出部からセルアレイまでの画素データ配列変化と、色バランス調整のタイミング制御について説明する。

図9(A)～図9(C)は、この信号処理における画像信号の変化の一例を示す説明図である。

図3に示す信号処理IC22に入力される画像信号SINは、コンポジットビデオ信号、Y/C信号、RGB信号（時系列のR信号、G信号、B信号）の何れの映像信号であってもよい。それぞれに対応した信号処理によって、最終的に、信号処理IC22からは時系列のRGB信号（デジタル信号）S22が出力される。このデジタルのRGB信号S22において、図9(A)に示すように、1ライン分のデジタルデータ内で8ビットの画素データが色ごとに時系列にならんでいる。図9(A)において、R1, R2, ..., G1, G2, ..., B1, B2, ...のそれぞれが8ビットの画素データを示している。ドライバIC内で必要な処理がされた後、その信号送出部21内でD/Aコンバータ23に入力され、アナログのRGB信号S23に変換される。

#### 【0033】

本例では、D/Aコンバータ23内で時分割の平行-シリアル変換がなされる。3系統のチャンネルから入力されたR信号、G信号、B信号がそれぞれD/Aコンバータ23内で、アナログのシリアルデータ（信号S23）に変換される。

ドライバICの出力数を、例えば240とする。画素配列時に隣り合うR, G, Bの画素データからなるシリアルデータ(R1, G1, B1)、(R2, G2, B3)、...、(R240, G240, B240)がドライバICから一斉にパネルインターフェイスに出力され、サンプルホールド回路2Aに入力される。

#### 【0034】

入力されるサンプルホールド信号 $S_{S/H}$ の最初のパルスが印加されると、サンプルホールド回路2Aは240個のシリアルデータ(R1, G1, B1)、(R2, G2, B3)、...、(R240, G240, B240)から、最初にR画素データを一斉に入力して、次のパルス入力がある3分の1H期間(1H:水平同期期間)中、保持する。次のパルス入力により、この保持データをセルアレイのR画素が接続されたデータ線に排出するとともに、次のG画素データを入力する。このように、サンプルホールド回路2Aは、画素データの入力と排出を信号 $S_{S/H}$ のパルス印加の度に繰り返すことにより、RGBの順でデータ線を駆動する。サンプルホールド回路2Aから出力される色ごとのデータ信号がパネルの駆動信号SHR, SHG, SHBとなる。

#### 【0035】

本例では、信号処理IC内のCPU22aによって、パネルの駆動が制御される。

図3において、サンプルホールド信号 $S_{S/H}$ 、Vスキャン回路3の制御信号S3およびドライバICの制御信号S21, S4Bが、画像信号に同期して信号処理ICから出力される。このうちレベル調整部2Bの制御信号S4Bは、調整情報取得手段4からの情報S

10

20

30

40

50

4に基づいて信号処理IC内で生成され、サンプルホールド信号 $S_{S/H}$ に同期した信号としてレベル調整部2Bに出力される。レベル調整部2B内において、ある3分の1H期間 $T_r$ (必ずしも、Rデータのサンプルホールド期間とは限らない)でR信号用の基準電圧 $V_{R0} \sim V_{R5}$ の何れかが選択され、次の3分の1H期間 $T_g$ でG信号用の基準電圧 $V_{G0} \sim V_{G5}$ の何れかが選択され、更に、次の3分の1H期間 $T_b$ でB信号用の基準電圧 $V_{B0} \sim V_{B5}$ の何れかが選択される。

以上より、レベル調整部2B内での制御信号の生成およびタイミング制御のための回路が不要であり、レベル調整部2Bが小規模に実現できる。

【0036】

特に、このように信号処理ICにより各種制御信号が生成される構成では、レベル調整部2Bを信号処理IC22内部に内蔵させることも可能である。また、色バランスのレベル調整では、例えば製造ばらつきが最も小さいと予想される1色を基準に、他の2色を合わせこむことが可能である。その場合、基準となる1色用の基準電圧 $V_{REF}$ は固定とするか、内部に信号送出部21内に保持させるようにしてもよい。さらに輝度が変化しやすい1色を調整するようにして、他の2色を固定にしてもよい。

【0037】

レベル調整のタイミング制御信号 $S_{4B}$ の生成は上記の例に限定されない。例えば、信号処理IC内のCPU22aが、入力画像信号 $S_{IN}$ に重畳された水平同期信号を検出して、動作クロック信号をカウントし、3分の1H期間が経過したと判断したらレベル調整を切り替えるパルスを生成する方法で、上記の制御信号 $S_{4B}$ を生成してもよい。このよう

な方法でも、生成された制御信号 $S_{4B}$ は、結果としてサンプルホールド信号 $S_4$ に同期した信号となる。

なお、制御信号 $S_{4B}$ の生成は信号処理ICで行う必要は必ずしもなく、レベル調整部2B内あるいは調整情報取得手段4内で生成する構成でもよい。

【0038】

以下の実施の形態では、EL素子の劣化による輝度補正、コントラストと消費電力とのバランス調整、あるいは、周囲の明るさに応じた輝度補正といった種々の目的に適合した、調整情報取得手段4およびレベル調整手段2Bの具体的構成、並びに、それらの制御方法を述べる。ただし、この補正をRGBごとの駆動信号に分ける前のRGB信号に対して行う点で、前記の第1および第2の実施の形態と共通する。したがって、以下の実施の形態

【0039】

[第3の実施の形態]

第3の実施形態では、有機EL素子のアノードまたはカソードの電位(以下、EL電圧という)を検出して、その結果によりRGBそれぞれの信号について適切な駆動電圧を出力する。EL電圧の検出結果は、第1の実施形態における“発光調整に関する情報”に該当し、この情報は常時監視できることから、特に、有機EL素子の特性の経時変化に応じてRGBそれぞれの色の輝度を自動補正することが可能となる。

以下、有機EL素子のアノード電圧を検出して、その結果を基に経時変化を自動補正する

【0040】

場合を例に、第3の実施の形態を説明する。

有機EL素子は、自発光素子であるため、高輝度で長時間発光させると、その有機積層体の熱疲労により輝度が低下する。

図10は、経時変化により特性が低下する前後で有機EL素子の電流(I) - 電圧(V)特性を示すグラフである。また、図11は、ある色の有機EL素子の輝度の経時変化を示すグラフである。

図10に示すように、高輝度で長時間発光させた有機EL素子は、同じバイアス電圧を印加しても初期の有機EL素子に比べてバイスを流れる電流が小さくなっている。これは、有機積層体の熱疲労により内部抵抗が大きくなって電荷の注入効率、再結合効率が低下し

10

20

30

40

50

てしまうために起こる。

このため、図 1 1 に示すように、時間とともに素子の発光輝度が低下する。輝度の低下は使用するデバイス構造によって異なり、R、G、Bの有機EL素子は発光有機材料が異なるため、それぞれの色によって輝度の経時変化の仕方が違う。その結果、経年変化によってELパネルの色バランスが崩れてしまうということになる。

#### 【0041】

第3の実施形態では、上記の内部抵抗の増大によるEL素子の両端にかかる電圧の増大を検出し、これにより色バランスを補正する。

図 1 2 は、この電圧検出のための回路を示す回路図である。

図 1 2 に示す調整情報取得手段 4 は、RGBの3種類のモニタセルから構成されている。このモニタセルは、図 1 に示すセルアレイ 1 内で、画像表示には使用されない、有効画面表示領域 1 a の周囲に設けられている。

各モニタセルは、RGBそれぞれの光を発光するEL素子ELR、ELG、ELBと、EL素子の両側の電圧を検出するためにEL素子に直列に接続された負荷抵抗をRR、RG、RBとする。本例の場合の各負荷抵抗は、ゲートに一定電圧が印加された薄膜トランジスタ(TFT)からなる。各EL素子のカソードと、負荷抵抗となるTFTのソースとの間に、EL素子にかかる電圧より十分高い一定の電圧VBが印加されている。

#### 【0042】

図 1 2 に示すレベル調整回路 2 B は、色に対応した数だけレベルシフト回路を有する。各レベルシフト回路は、上記モニタセルのEL素子と負荷抵抗との接続中点に接続された抵抗RA、当該抵抗を通った検出電圧を非反転(+)入りに印加し、反転(-)入力が抵抗RBを介して接地された差動増幅器AMPと、差動増幅器AMPの非反転入力と出力との間に接続された抵抗RCとを有する。このレベルシフト回路は、検出電圧VDA、VDG、またはVDBを所定の倍率で増幅し、出力する。

3つのレベルシフト回路の出力と、D/Aコンバータ23の基準電圧VREFの入力端子との間に、レベルシフト回路を選択するスイッチSW3が接続されている。スイッチSW3は、図3の場合と同様に、サンプルホールド信号SS/H、または、情報S4を元に生成されサンプルホールド信号に同期した信号S4Bにより制御される。

#### 【0043】

レベルシフト回路の増幅率は、例えば、EL素子に劣化がない場合に基準電圧VREFの初期設定値と同じ電圧がレベルシフト回路から出力される値に設定される。ただし、画素表示を実際に行う有機EL素子と同様に特性が劣化することが前提となる。モニタセルが画像表示セルと同じように劣化しないが、ある一定の相関がある場合、その相関係数に応じてレベルシフト回路の抵抗RCを可変として、その増幅率を変化させる必要がある。あるいは、スイッチSW3の部分で、図4~図6に示した抵抗ラダー回路に置き換え、レベルシフト回路の出力が必要な基準電圧値となるように、さらにレベルシフトする必要がある。

#### 【0044】

この抵抗Rを可変とする制御、あるいは、付加した抵抗ラダー回路を制御するためには、有機EL素子のEL電圧VDA、VDG、VDBをモニタする必要がある。有機EL素子は、無バイアス状態がある程度長く続くと特性が自己回復する現象が確認されており、実使用デバイス(画像表示セル)と、そうでない常に一定電圧が印加されたデバイス(モニタセル)とでは劣化特性に違いが生じるからである。このために、図 1 2 においては、EL電圧をモニタする電圧計DETが接続されている。なお、モニタセルと画像表示セルと同じように特性変化することが保証されている場合、この電圧計DETは不要である。

#### 【0045】

モニタセルの特性変化を画像表示セルの特性変化とできるだけ同じくするには、モニタセルを、例えば図2に示すような画像表示セルと同じセル構造とすることができる。この場合、有効画面表示領域 1 a の周囲に、余分に画像表示セルを作っておき、有効画面表示領域 1 a 内の所定の画像表示セルと同じバイアス電圧およびデータが、この余分な画像表示

10

20

30

40

50

セル（モニタセル）にダイナミックに印加されるように配線構造を工夫する。

例えば信号処理 IC 内の CPU 2 a、その他の制御手段が、このモニタセルの EL 電圧の検出値を平均化し、別に設けたルックアップテーブル等（負図示）を参照しながら、検出値を基に抵抗 RC あるいは抵抗ラダー回路のスイッチ回路を制御するための制御信号を生成する。

#### 【 0 0 4 6 】

以上の何れの方法によっても、EL 素子の特性低下に適合した基準電圧 VREF の生成が可能である。

例えば、初期状態において VDR が 5 V で発光輝度が  $100 \text{ cd/m}^2$  であった素子が、10 年後に VDR が 6 V で発光輝度が  $90 \text{ cd/m}^2$  と想定される場合において、発光輝度と EL 電圧が 1 : 1 の関係にあるとの仮定の下で、差動増幅器 AMP の増幅率を 1 . 1 とする。これにより基準電圧 VREF が 6 . 6 V となり、これが D/A コンバータ 23 に供給される。この基準電圧の調整を色ごとに行う。

色ごとに生成した基準電圧 VREF の値に応じて、D/A コンバータ 23 から出力されるアナログ RGB 信号 S23、更には、サンプルホールド回路 2A から出力される色ごとの駆動信号 SHR, SHG, SHB のレベルが適正に変化する。その結果、画素が初期設定時と同じ輝度で発光する。

#### 【 0 0 4 7 】

図 12 に示すモニタ専用のセルを用いた場合、発光輝度と EL 電圧が 1 : 1 の関係にあるとの仮定の下での調整となる。つまり、この方法では、線形の特性を仮定した調整しか実現することができない。EL 素子は主な実使用領域ではほぼ線形な特性を有するため、このような方法でも十分に効果を発揮する。

ただし、実際の画面には低輝度領域での発光もあり、この低輝度の発光が素子特性の低下に無関係とは必ずしもいえない。

#### 【 0 0 4 8 】

図 13 は、より精度が高い補正を行うことができるレベル調整部 2B の構成を示すブロック図である。

図示したレベル調整部 2B は、アナログ - デジタル変換器 (ADC : A/D コンバータ) 30、ROM 31、および D/A コンバータ 32 を有する。ROM 31 内には非線形特性カーブを参照して作成されたルックアップテーブルが予め記憶されている。ルックアップテーブルの参照対象となるデータは、モニタセルと同じ常時バイアスされたデバイスでの条件である。

また、D/A コンバータ 30 と各モニタセルとの間に、サンプルホールド信号  $S_{S/H}$ 、または、情報 S4 を元に生成されサンプルホールド信号に同期した信号 S4B により制御されるスイッチ SW4 が接続されている。なお、ROM は、特に図示しないがレベル調整部 2B 内に設けられた制御手段により、あるいは、他の制御手段により制御される。

#### 【 0 0 4 9 】

検出 EL 電圧 VDR, VDG, VDB は、スイッチ SW により切り換えられ、A/D 変換後、その何れかが ROM 31 を参照して補正され、さらに D/A 変換されて、基準電圧 VREF として D/A コンバータ 23 に入力される。

これにより、非線形特性に適合した精密な色バランス補正が可能となる。

#### 【 0 0 5 0 】

なお、前記と同様にモニタセルを実使用デバイスと同じ構成および動作条件とすることもできるが、他の方法として、ROM 31 内に、ルックアップテーブルを複数用意し、ディスプレイの使用条件や環境に応じてデータを選択することもできる。これにより、実使用状況に適した色バランス調整を実現することができる。

#### 【 0 0 5 1 】

[ 第 4 の実施の形態 ]

第 4 の実施形態は、第 3 の実施形態と同様、素子特性の経年変化に基づく色バランスの補正に関する。本実施の形態では、動作積算時間に基づいて色バランス調整を行う。

10

20

30

40

50

## 【 0 0 5 2 】

図 1 4 および図 1 5 は、第 4 の実施の形態のレベル調整に関する回路を示す回路図である。

図 1 4 において、本発明の“調整情報取得手段”の一実施形態として、計時手段 4 が設けられている。計時手段 4 は、例えば、マイクロコンピュータあるいは CPU などの、動作クロック周波数をカウントできる構成で実現できる。

図 1 4 に示すレベル調整回路は、シリアルデータ S 4 C を D / A 変換する D / A コンバータ 4 0 を有する。D / A コンバータ 4 0 の出力に、差動増幅器 AMP と 3 つの抵抗 R A ~ R C からなる第 3 の実施の形態と同様な構成のレベルシフト回路が接続され、レベルシフト回路と R G B 信号変換用の D / A コンバータ 2 3 との間に、図 4 ~ 図 6 の何れかの構成を有する抵抗ラダー回路が接続されている。抵抗ラダー回路は、図 3 の場合と同様、サンプルホールド信号 S<sub>S</sub> / H、または、情報 S 4 を元に生成されサンプルホールド信号に同期した信号 S 4 B により制御される。

10

## 【 0 0 5 3 】

計時手段 4 としては、マイクロコンピュータを用いることが望ましい。これは、実際の製品においてマイクロコンピュータが使用されている場合が殆どだからである。計時手段 4 は、パネル駆動時間をカウントし、積算時間に関するシリアルデータ S 4 C を出力する。シリアルデータ S 4 C は、D / A コンバータ 4 0 に送られる。ここで、シリアルデータ S 4 C の受け渡しは、一般的に用いられる I I C バスを使用し、D / A コンバータ 4 0 として、汎用の I I C バス対応 8 ビット D A コンバータを用いることとする。

20

## 【 0 0 5 4 】

D / A コンバータ 4 0 により変換された電圧は、R G B 信号変換用の D / A コンバータ 2 3 の参照電圧 V R E F に適応できるように、レベルシフト回路により、そのレベルをシフトする。レベルシフト後の電圧は、抵抗ラダー回路により、第 2 の実施形態と同様な方法で、R G B それぞれのサンプルホールド信号と同期したタイミングで切り替えられる。色ごとに生成した基準電圧 V R E F の値に応じて、D / A コンバータ 2 3 から出力されるアナログ R G B 信号 S 2 3、更には、サンプルホールド回路 2 A から出力される色ごとの駆動信号 S H R, S H G, S H B のレベルが適正に変化する。その結果、画素が初期設定時と同じ輝度で発光し、経時変化による色バランスのずれが補正される。

30

## 【 0 0 5 5 】

上記の制御において、例えば、初期状態から 1 0 年後までをマイクロコンピュータによりカウントできるとしたとき、マイクロコンピュータは R G B それぞれについて 1 0 年の時間を 8 ビットデータに変換する。さらに、R G B それぞれについて劣化係数をかけて、その結果をシリアルデータ S 4 C として出力する。

ここで劣化係数を掛けるのは、通常の構成の D A コンバータ 4 0 は、8 ビットデータを例えば 0 ~ 5 V に変換することから、初期状態（積算時間ゼロ）における D A コンバータ 4 0 の出力は R G B すべて 0 V となるからである。0 V の電圧をいくら増幅しても所望の電圧は得られない。そこで、上記例では、例えば 1 0 年後に最も劣化する色の素子が 5 V になるように、マイクロコンピュータ（計時手段 4）内部で劣化係数を掛けることにした。

40

## 【 0 0 5 6 】

図 1 5 に示す構成では、この劣化係数が掛けられるように、R O M 4 1 内のルックアップテーブルに予め作成している。また、R O M 4 1 を有するため、R O M 3 1 内に、ルックアップテーブルを複数用意し、ディスプレイの使用条件や環境に応じてデータを選択することもできる。これにより、実使用状況に適した色バランス調整を実現することができる。

## 【 0 0 5 7 】

## [ 第 5 の実施の形態 ]

第 5 の実施の形態は、画面の明るさに応じて、高いコントラストを維持しながら電力消費の抑制が可能な画像表示装置に関する。

一般に、ディスプレイ装置では、画面全体に明るい画像を表示している場合と、全体に暗

50

い画像を表示している場合とでは、コントラスト感が違って見える。

前者の場合においてはコントラスト感が高く、即ち信号のダイナミックレンジが実際よりも広く感じられ、後者の場合においては、逆にコントラスト感が低く、即ち信号のダイナミックレンジが狭く感じられる。

よって全体に明るい画面ではコントラスト感を低くするように、全体に暗い画面ではコントラスト感を高めるようにすることにより、高画質を維持することができる。言い換えれば、全体的な画面の明るさと、求められるコントラストの高さ、すなわち信号のダイナミックレンジの広さとの間に反比例の関係がある。

【 0 0 5 8 】

有機 E L ディスプレイのように自発光型セルでは、LCD のように光を透過させるものではないため黒表示の画素に周囲の明るい画素からの光の干渉が少なく、コントラストが高い画像が得られる。また、有機 E L セルは黒表示時に非発光であるため、黒表示時にもバックライトが点灯している LCD ディスプレイに比べ消費電力の面では有利である。

ただし、この低消費電力性を生かして小型の携帯端末での需要が見込まれており、更なる低消費電力化の要望が強い。

【 0 0 5 9 】

有機 E L ディスプレイを構成する画素においては輝度と発光するための消費電流が、比例または比例に近い関係にあることが分かっている。本実施の形態では、この関係に着目して、予め画面全体（表示一画面分）の積算輝度に一定の閾値を設定し、その閾値を超えるような画像信号が入力されると、閾値以下に表示輝度を下げる制御技術に関する。

【 0 0 6 0 】

図 1 6 に、第 5 の実施の形態のレベル調整に関する回路の構成を示す。

図 1 6 において、本発明の“調整情報取得手段”の一実施形態として、1 フィールド分のデジタル RGB 信号を基に、RGB のデータを演算する回路（図中、1 F ・ D A T A と表示）4 を有している。この演算回路 4 から演算結果を示す信号 S 4 D が出力される。なお、演算回路 4 は、図中の位置に設ける必要は必ずしもなく、例えば信号処理 IC 2 2 内で RGB 輝度信号のみに対して演算する回路でもよい。

演算手法は任意であるが、たとえば R 信号、G 信号、B 信号を加算することにより、1 フィールドの明るさに比例した信号 S 4 D を生成する。

【 0 0 6 1 】

図 1 6 に示すレベル調整回路は、ROM 5 0、D / A コンバータ 5 1 およびレベルシフト回路を有する。

ROM 5 0 内に、信号 S 4 D が示す演算結果が示す画面の明るさを示すデータと、コントラストを余り低下させない範囲で出来るだけ輝度を下げるために適した電圧との対応関係が記述されたルックアップテーブルが予め記憶されている。なお、ルックアップテーブルの画面の明るさを示すデータとして、1 H 内のブランキング期間の存在による画面の明るさの低下が補正されたデータが記憶されている。

図示を省略した制御手段が、信号 S 4 D のデータと、このルックアップテーブルとを参照して、8 ビットのデータ S 5 0 を生成する。この 8 ビットのデータは D / A コンバータ 5 1 によりアナログの電圧データ S 5 0 に変換された後、レベルシフト回路にて、更に、ドライバ IC 内の D / A コンバータ 2 3 の基準電圧 V R E F に適合したレベルに変換される。

レベルシフト回路は、差動増幅器 A M P と 3 つの抵抗 R A ~ R C からなる第 3 の実施の形態と同様な構成を有し、基準電圧 V R E F を生成する。

【 0 0 6 2 】

基準電圧 V R E F の値に応じて、D / A コンバータ 2 3 から出力されるアナログ RGB 信号 S 2 3、更には、サンプルホールド回路 2 A から出力される色ごとの駆動信号 S H R、S H G、S H B のレベルが一様に、あるいは同じ割合で変化する。その結果、画面の明るさがコントラストを低下させない程度で抑制され、その結果、余分な消費電力が低減される。

10

20

30

40

50

## 【 0 0 6 3 】

これと同じ効果を得ることを目的として、第2の実施形態で示す図4～図6のいずれかに示す抵抗ラダー回路を用いることも可能である。この場合、レベル調整回路内のD/Aコンバータ51と、レベルシフト回路とは省略可能である。また、ROM50は、図3に示す信号処理回路22内のROMと共用されるとする。

この構成では、演算回路4からの8ビットのデータS4Dは、図3に示す信号処理回路22内のCPU22aに戻される。CPU22aは、ROM内を参照して、抵抗ラダー回路を制御する信号S4Bを生成する。このとき、ROM内には、信号S4Dが示す演算結果と、当該演算結果が示す画面の明るさに応じてコントラストを余り低下させない範囲で出来るだけ輝度を下げるために適した電圧との対応関係が記述されたルックアップテーブルのほかに、電圧レベルを基準電圧VREFに適合させるための電圧レベル変換用のルックアップテーブルが保持されている。CPU22aは、この2つのルックアップテーブルを参照して制御信号S4Bを生成する。制御信号S4Bにより制御された抵抗ラダー回路によって、その出力の基準電圧VREFがRGB間で一様に、あるいは同じ割合で変化することとなる。

この場合も、その結果、画面の明るさがコントラストを低下させない程度で抑制され、余分な消費電力が低減される。

## 【 0 0 6 4 】

## [ 第6の実施の形態 ]

第6の実施の形態は、周囲の明るさに応じて、必要以上に画面を明るくさせないことにより電力消費の抑制が可能な画像表示装置に関する。

一般に、ディスプレイ装置では、周囲が明るい画面も明るくする必要があり、周囲が暗いと画面を暗くしても見やすい画像が得られる。本実施の形態は、周囲の明るさを検出して必要十分な輝度で発光素子を発光させる低消費電力技術に関する。

## 【 0 0 6 5 】

図17に、第6の実施の形態のレベル調整に関する回路の構成を示す。

図17において、本発明の“調整情報取得手段”の一実施形態として、受光画素回路4が、例えば図1の有効画面表示領域1aの外側のパネル縁部で、かつ、周囲の光量を検出できる位置に設けられている。受光画素回路4は、有機EL素子EL1、検出抵抗RDおよびRG、電流検出アンプ60を有する。有機EL素子EL1は接地電位GNDと正電圧、例えば+5Vの供給線との間に検出抵抗RDと直列に接続されて受光素子として機能する。有機EL素子EL1と検出抵抗RDに、有機EL素子EL1が周囲の光を受光することで、その光量に応じた検出電流Idが流れる。

## 【 0 0 6 6 】

電流検出アンプ60は、検出抵抗RDの両端に一端がそれぞれ接続された抵抗RE、RFと、これら抵抗RE、RFの他端に非反転(+)入力および反転(-)入力が接続されたオペアンプOPと、オペアンプOPの出力にベースが、非反転入力にコレクタが接続されたバイポーラトランジスタQとを有する。検出抵抗RGは、トランジスタQのエミッタと接地電位GNDとの間に接続されている。

## 【 0 0 6 7 】

周囲の明るさを有効に検出するには、素子や配置位置のばらつきを緩和するために、比較的たくさんの他の有機EL素子を、図示した有機EL素子EL1と並列に配置させることが望ましい。この場合、より大きな検出電流Idが得られ、上記のばらつきを緩和し、検出信号のS/N比を高めることが出来る。

## 【 0 0 6 8 】

図17に示すレベル調整回路2Bは、差動増幅器AMPと3つの抵抗RA～RCからなる第3の実施の形態と同様な構成を有し、基準電圧VREFを生成する、1つのレベル変換回路を有する。

## 【 0 0 6 9 】

受光画素回路4の検出電流Idは電流検出アンプ60により増幅されて、これに応じた電

10

20

30

40

50

流が検出抵抗 R G を流れ、検出抵抗 R G により変換され、検出電圧 S 4 E として、受光画素回路 4 から出力される。検出電圧 S 4 E は、レベルシフト回路にて、ドライバ I C 内の D / A コンバータ 2 3 の基準電圧 V R E F に適合したレベルに変換される。

【 0 0 7 0 】

基準電圧 V R E F の値に応じて、D / A コンバータ 2 3 から出力されるアナログ R G B 信号 S 2 3、更には、サンプルホールド回路 2 A から出力される色ごとの駆動信号 S H R , S H G , S H B のレベルが一様に、あるいは同じ割合で変化する。その結果、画面の明るさが周囲の明るさに適合し、コントラストを低下させない程度で最小限に抑制され、その結果、余分な消費電力が低減される。

【 0 0 7 1 】

[ 第 7 の実施形態 ]

第 7 の実施の形態は、動き検出によって表示する画像が動画か静止画かを判断し、その結果に応じた発光制御を行う技術に関する。

一般に、L C D 表示装置は応答速度が遅いために動画表示において画像ぼけが発生するというデメリットがある反面、静止画においてブラウン管のようなちらつき（フリッカ）が発生することがないというメリットをもつ。ブラウン管は、逆に、画像はぼけないが、フリッカが生じやすい。

第 7 の実施の形態では、既存回路を極力利用することによって液晶とブラウン管のメリットの両立を、自発光素子を有する画像表示装置において実現することを目的とする。

【 0 0 7 2 】

図 1 8 に、第 7 の実施の形態の画像表示装置の大まかな構成を示す。

本例の信号処理回路 2 2 に、動き検出回路（M . D E T）2 2 B が設けられている。信号処理回路 2 2 は、テレビ信号受信回路に用いられる 3 次元 Y C 分離 I C の機能を有する。いわゆる動き適応型と称される 3 次元 Y C 分離では、動きが遅い静止画などの場合は、精度を高めるためフレーム間で輝度信号と色信号との分離を行い、動きが速い映像の場合は部分的にフィールド間の加減算処理（2 次元 Y C 分離）を行う。これらの分離処理では、フィールド間やフレーム間で同じラインの色信号の位相差が 1 8 0 度反転していることを利用して、加算で輝度信号が抽出され、減算で色信号が抽出される。

このように、動き適応型 3 次元 Y C 分離では画像の動きを検出する機能を有する。本実施の形態では、この動き検出の機能を利用する。ただし、動き検出の手法はいかなる方法を用いても構わない。

【 0 0 7 3 】

図 1 8 に示すレベル調整回路 2 B は、図 4 ~ 図 6 の何れかに示す抵抗ラダー回路のほかに、基準電圧 V R E F の調整範囲中心を、例えば V R E F（大）と V R E F（小）とで切り替えるスイッチ S W 5 を有する。なお、このスイッチ S W 5 は、例えば図 6 のスイッチ S W 2 のようにオフセット抵抗値を切り替えるスイッチとして抵抗ラダー回路内に設けてもよい。この場合、このスイッチと一定電圧（図 6 では接地電位）との間に大、小 2 つのオフセット抵抗が設けられることとなる。

【 0 0 7 4 】

第 7 の実施形態では、E L ディスプレイパネル 1 0 に接続された発光時間比（以下、デューティ比（D . R A T I O）という）を、例えば 1 0 0 % の「D . R A T I O（大）」と、例えば 5 0 % の「D . R A T I O（小）」とに切り替えるスイッチ S W 6 を有する。なお、これらのデューティ比は図示を省略した R O M 等に予め記憶されている。

【 0 0 7 5 】

スイッチ S W 6 と、上記のスイッチ S W 6（あるいはスイッチ S W 2）は、動き検出回路 2 2 B から出力された動き検出信号 S 2 2 B によって差動的に制御される。動き検出信号 S 2 2 B がハイ（H）レベルのときは動画が検出されたとして、スイッチ S W 5 により V R E F（大）が選択され、スイッチ S W 6 により D . R A T I O（小）が選択される。逆に、動き検出信号 S 2 2 B がロー（L）レベルのときは静止画が検出されたとして、スイッチ S W 5 により V R E F（小）が選択され、スイッチ S W 6 により D . R A T I O（大

10

20

30

40

50



)が選択される。

なお、ここでは動画か静止画かの検出のみを行うが、その中間レベルが検出可能できるようにしてもよい。この場合、スイッチSW5とSW6は3個以上の切り換えタップを有し、動き検出信号S22Bによって差動的に制御される。中間レベルが多ければ、その分、制御の分解能を高めることができる。なお、スイッチの制御が単純に差動的に出来ない場合は、その制御の仕方を上記のROMに予め記憶させておくことも出来る。

#### 【0076】

スイッチSW5から画像の動きに適した値の基準電圧VREFがRGB信号変換用のD/Aコンバータ23に出力される。基準電圧VREFの値に応じて、D/Aコンバータ23から出力されるアナログRGB信号S23、更には、サンプルホールド回路2Aから出力される色ごとの駆動信号SHR, SHG, SHBのレベルが一様に、あるいは同じ割合で変化する。

一方、スイッチSW6からは、画像の動きに適したデューティ比の発光時間制御信号S70が出力される。ELパネル10のセルレイ内で、走査線と平行に配線された制御線が走査線と同期して選択され、発光時間制御信号S70が走査信号と同期して制御線に印加される。

#### 【0077】

図19は、発光時間制御が可能な画素の構成例を示す回路図である。

図19に示す画素において、発光時間の制御線LY(i)に制御される薄膜トランジスタTRcと、薄膜トランジスタTRdとが、図2に示す画素に更に付加されている。トランジスタTRcは、データの蓄積ノードND、即ちトランジスタTRbのゲートとトランジスタTRaとの間に接続されている。このトランジスタTRcとトランジスタTRaとの接続中点と、バイアス電圧の供給線VDLとの間に、トランジスタTRdが接続されている。トランジスタTRdのゲートは蓄積ノードNDに接続されている。

図19と図12に共通な素子の接続関係、働き(データの供給)は同じである。但し、有機EL素子ELとトランジスタTRbに対する、バイアス電圧の与え方が図2と図19で逆であるが、図19のバイアス電圧は負電圧であることから、両者は等価である。

#### 【0078】

今、走査線X(i)、データ線Y(i)および制御線LY(i)がともにHレベルで駆動されてトランジスタTRaおよびTRcがオンし、蓄積ノードに電荷が流入してトランジスタTRbがオンすると、有機EL素子ELが発光する。

この発光状態において、蓄積ノードNDに所定量の電荷が溜まるとトランジスタTRdがオンして、蓄積ノードNDに保持されていた電荷がトランジスタTRc、TRdを通して放電される。保持電荷がある程度放電され、トランジスタTRbのゲートとソース間の電位が閾値電圧を下回ると、トランジスタTRbがオフ状態となって有機EL素子ELの発光が停止する。

#### 【0079】

ここで、制御線LY(i)に印加される発光時間制御信号S70のパルス長が長い場合は、この保持電荷が放電されるが、時間制御信号S70のパルスがHレベルで継続している以上、供給電荷も多く、保持電荷の放電は進まないため、発光状態が持続する。ところが、時間制御信号S70のパルス長が短い場合は、すぐにトランジスタTRcがオフするため、トランジスタTRdによる放電がしばらく続いて、発光停止状態に移行する。

このように、図19に示す画素では、時間制御信号S70のパルス持続時間比(デューティ比)に応じた発光時間制御が可能となる。

#### 【0080】

有機EL素子の単位時間あたりの発光量は、デューティ比D・RATIOと、データ駆動信号のレベルに線形に変化する発光輝度Lとに対し、ともに比例関係にある。第2の実施の形態で述べたように、ドライバICの出力が基準電圧VREFに比例する場合、この発光量は、デューティ比D・RETIOと基準電圧VREFの双方に対し比例関係を持つ。本実施の形態では、この両者を画像の種類に応じて最適化する。

## 【 0 0 8 1 】

画像が動画の場合、デューティ比50%で発光時間が短い方に設定されるが、同時に、基準電圧VREF(大)が選択されて輝度が上げられ、画面の明るさの必要量が確保される。しかも、発光時間が短いので画面の切り替え時に画像が流れてぼける現象が抑制され、動画特性が向上する。この動画特性は、デューティ比100%のホールド型であるLCD表示装置を凌ぐものである。また、デューティ比50%での発光は、CRT表示装置のような瞬時の高輝度発光でないため、フリッカ耐性も高い。

## 【 0 0 8 2 】

一方、画像が静止画の場合は、デューティ比100%で発光時間が長い方に設定されるが、同時に、基準電圧VREF(小)が選択されて輝度が下げられ、画面の明るさが必要量以上にならないように抑制される。また、輝度が下げられるため有機EL素子の素子劣化が加速されず、不要な消費電力が削減される。

10

## 【 0 0 8 3 】

なお、上記の2つの制御の切り替え、およびデータ線や制御線の駆動を、全て水平または垂直の同期信号に同期させて行うことで、制御の切り替えがスムーズに行える。また、発光時間制御は1フィールド単位で発光、非発光を制御するという最も長い時間を要することから、その制御タイミングにあわせてドライバICのゲイン調整を行うことが望ましい。

## 【 0 0 8 4 】

従来の発光時間による制御のみでは、画像の種類によっては、静止画が必要以上に明るくなりすぎる、動画がぼける、あるいは、フリッカ現象が発生することを同時に防止することは難しかった。

20

本実施の形態では、発光時間による制御に輝度制御をうまく組み合わせることで、特にコンピュータなどで動画と静止画が切り替わるような機器において、ちらつき感のない見やすい静止画像を表示することができる。また、テレビ放送やビデオ映像などの動画においては、有機ELパネルの応答速度の速さを生かしたクリアな画像を表示し、静止画と動画にそれぞれ適した表示特性を自動的に切り替えることが可能となった。有機ELの応答速度は非常に速いため、制御に要する時間を考慮する必要はない事から、このような切り替えのための制御も容易である。

以上の結果、画面の見かけ上の明るさやコントラストなどを変えず、また画質を損なうことなく人の目に見やすい表示を行うことが容易にできる。

30

## 【 0 0 8 5 】

本発明の実施の形態によれば、以下の効果を奏する。

第1に、コストに関する以下の利点が得られる。

パネルの製造ばらつきや発光素子の特性劣化による色バランス調整(第1~第4の実施形態)、画面の明るさに応じた余分な消費電力や素子劣化の抑制(第5の実施の形態)、周囲の明るさに応じた画面の明るさの制御(第6の実施の形態)、あるいは、動画と静止画に適合した表示特性制御(第7の実施の形態)といった種々の調整および制御等が、画像信号が色ごとのデータ線の駆動信号SHR, SHG, SHBに分けられるまえのデジタルRGB信号S22でレベル調整される。このため、レベル調整回路がRGB共通となり、その分、チップコストが抑制できる。

40

更に、デジタル信号処理によるレベル調整ではDSPなどの専用回路が必要となるが、このような専用ICも不要である。既存のICに簡単な機能を付加するだけで実現できる。第7の実施の形態では、既存のICの動き検出機能の利用が可能であり、その分、コスト削減ができる。

## 【 0 0 8 6 】

第2に、調整対象が直流電圧であることによる以下の利点がある。

レベル調整が直流電圧に対してなされるため、抵抗ラダー回路あるいはレベルシフト回路からなる簡単な回路でレベル調整が行える。また、レベル調整結果が色ごとの駆動信号のレベルに比例できる回路ブロック、例えばD/Aコンバータ23にされるため、制御と結

50

果の線形関係が維持され、余分な非線形性の補正回路（例えばガンマ補正）が基本的に不要である。また、発光素子として有機EL素子を用いているので、この線形性の確保が容易である。

【0087】

第3に、同期および制御性に関する以下の利点がある。

色バランス補正のためのレベル調整が、サンプルホールド回路2Aに供給するサンプルホールド信号と同期しているため、レベル調整のRGBの切り替えタイミングの制御が楽である。特に、水平同期信号を基準とした同期制御を行うことで、他の信号との同期も取れる。また、レベル調整回路2BがRGB共通であるため制御もしやすい。

第7の実施の形態において、動画と静止画に適した表示特性の切り替え制御では、他の信号と同期しているために、切り替えがスムーズである。

10

【0088】

第4に、高解像度・狭画素ピッチのディスプレイの実現に向けての以下の利点がある。

基準電圧の制御による色バランス調整、基準電圧制御と発光時間とを組み合わせた画質調整は、発光時間のみでの色バランス調整に比べ、高解像度・狭画素ピッチのディスプレイでの調整が可能となる。また、発光時間調整を不要とした基準電圧のみによる色バランス調整を行うとした場合、セルごとに2つのトランジスタと制御線の配線が不要となる。これは、高解像度・狭画素ピッチのディスプレイを実現する上で大きな利点となる。

【0089】

第5に、画質に關与する以下の利点がある。

20

従来の発光時間制御と比較して、表示品位を損なわずに低消費電力化が実現できる（第5の実施の形態）。

従来の発光時間制御と比較して、表示品位を損なわずに周囲の明るさに応じて最適な画像表示を行なうことが出来る（第6の実施の形態）。

従来の発光時間制御で生じていた、動作周波数依存性による表示品位への影響（ちらつきや画像ぼけ）を回避することが出来る（第7の実施の形態）。

【0090】

【発明の効果】

本発明に係る他の画像表示装置、および、その色バランス調整方法では、RGBの各色に共通したRGB信号に対しレベル調整されるため、レベル調整手段が1つでよい。このため、色バランスを調整するための回路が小型で簡素な構成にできる。また、色ごとに同期をとって調整する必要がなくタイミング制御も楽である。

30

【0091】

本発明に係る他の画像表示装置、および、その色バランス調整方法では、動画などの動きが速い画像表示のときは上記と同様、RGB信号のレベル調整により色バランスを調整できる。このため、この色バランス調整のための回路が、個々の色ごとにバランス調整する場合に比べ小型で簡素に構成できる。動画の場合、発光時間のデューティ比を中間の適正範囲に制御すると、画像のぼけやフリッカが生じない。

一方、静止画表示のときは、発光時間のデューティ比を変えて色バランスを調整する。静止画の場合、デューティ比がかなり大きくなっても動画のように画像がぼけない。逆に、デューティ比がかなり小さくなっても動画のように画像にフリッカが生じない。発光時間のデューティ比を大きく変えると、その分、発光素子に印加される駆動電圧または駆動電流（駆動信号）のレベル変化を抑制でき、あるいは一定とすることができる。その結果、駆動信号レベルを大きく変化させることによる発光素子の特性低下および無駄な消費電力の増加が抑制できる。

40

このように、動画と静止画にそれぞれ適した色バランス調整が実現できる。

【図面の簡単な説明】

【図1】第1の実施の形態の有機ELディスプレイ装置の構成を示すブロック図である。

【図2】第2の実施の形態の画素の構成を示す回路図である。

【図3】第2の実施の形態に係り、図1の構成の詳細な一構成例を示すディスプレイ装置

50

のブロック図である。

【図 4】レベル調整部の第 1 の構成例を示す回路図である。

【図 5】レベル調整部の第 2 の構成例を示す回路図である。

【図 6】レベル調整部の第 3 の構成例を示す回路図である。

【図 7】ドライバ IC の入出力特性を示すグラフである。

【図 8】有機 EL パネルの入力電圧と輝度との関係を示すグラフである。

【図 9】信号処理における画像信号のデータ配列変化の例を示す説明図である。

【図 10】経時変化を説明する有機 EL 素子の I - V 特性を示すグラフである。

【図 11】ある色の有機 EL 素子の輝度の経時変化を示すグラフである。

【図 12】第 3 の実施の形態における電圧検出のための回路を示す回路図である。

10

【図 13】より精度が高い補正を行うことができるレベル調整部の構成を示すブロック図である。

【図 14】第 4 の実施の形態のレベル調整に関する回路の第 1 の構成例を示す回路図である。

【図 15】第 4 の実施の形態のレベル調整に関する回路の第 2 の構成例を示す回路図である。

【図 16】第 5 の実施の形態のレベル調整に関する回路の構成を示す回路図である。

【図 17】第 6 の実施の形態のレベル調整に関する回路の構成を示す回路図である。

【図 18】第 7 の実施の形態の有機 EL ディスプレイ装置の構成を示すブロック図である。

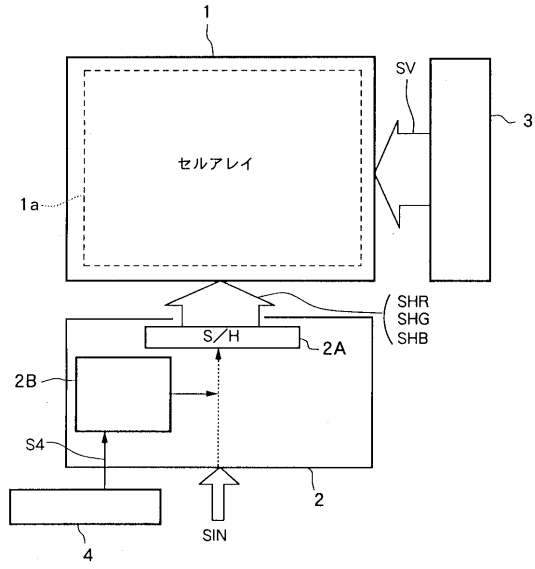
20

【図 19】発光時間制御が可能な画素の構成例を示す回路図である。

【符号の説明】

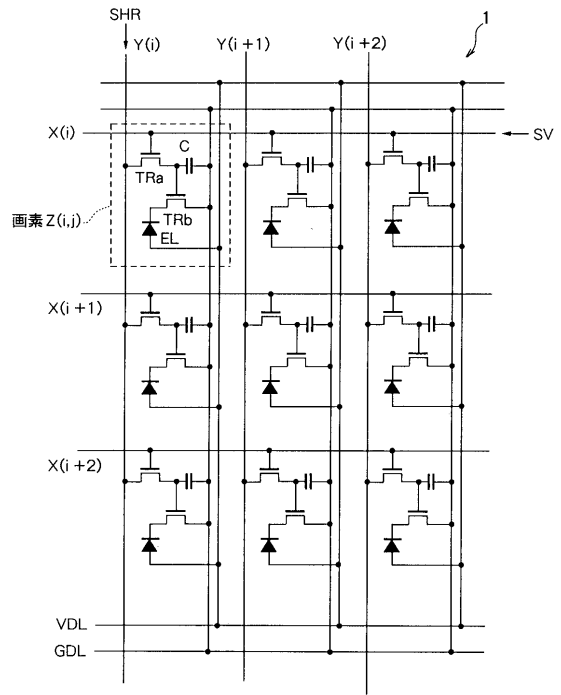
1 ... セルアレイ、 1 a ... 有効画面表示領域、 2 ... 画像信号から駆動信号を生成する回路、  
 2 A ... サンプルホールド回路、 2 B ... レベル調整回路、 3 ... V スキャン回路、 4 ... 調整情報取得手段、 1 0 ... 有機 EL パネル、 2 1 ... 信号送出部、 2 2 ... 信号処理 IC、 2 2 a ...  
 CPU、 2 2 B ... 動き検出回路、 2 3 , 4 0 , 5 1 ... D / A コンバータ、 4 1 , 5 0 ... R  
 OM、 6 0 ... 画素電流検出回路、 7 0 ... デューティ比調整手段

【図1】

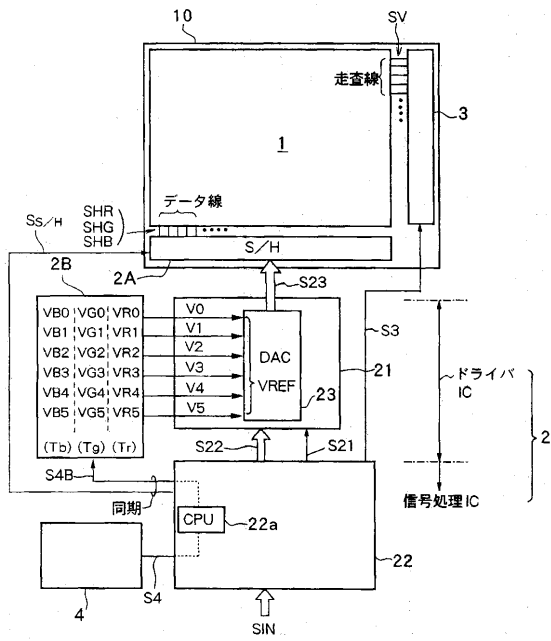


2: 画像信号から駆動信号を生成する回路  
 2A: サンプルホールド回路  
 2B: レベル調整手段  
 3: Vスキャン回路  
 4: 調整情報取得手段

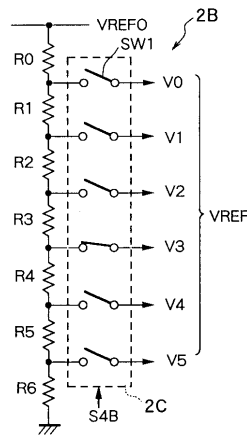
【図2】



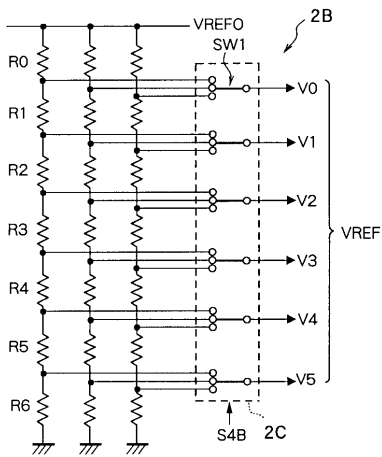
【図3】



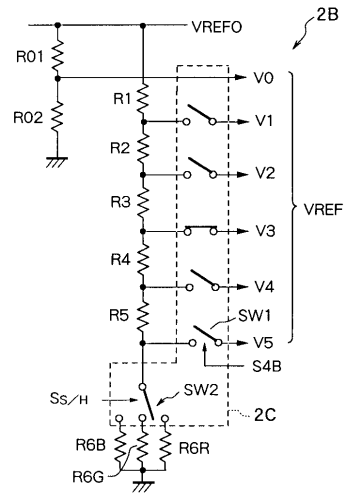
【図4】



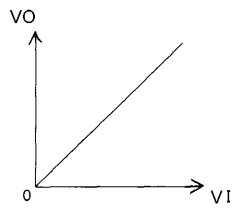
【図5】



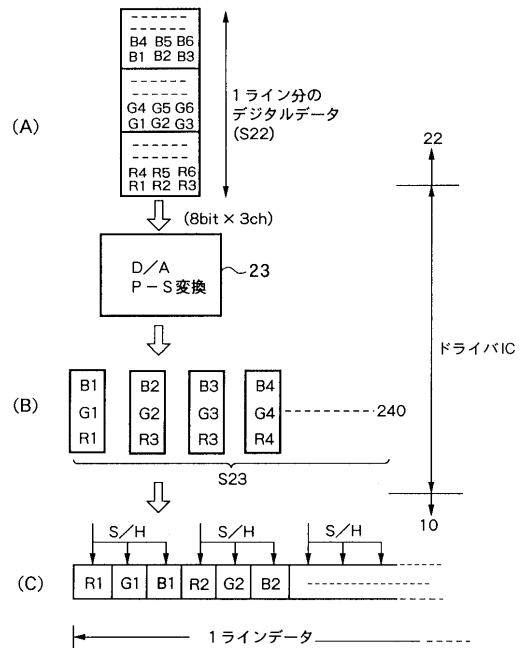
【図6】



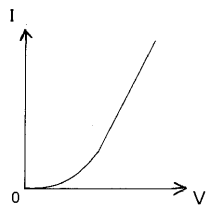
【図7】



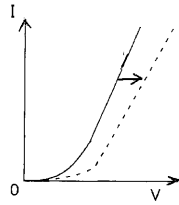
【図9】



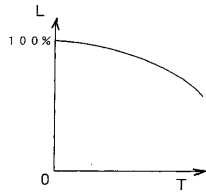
【図8】



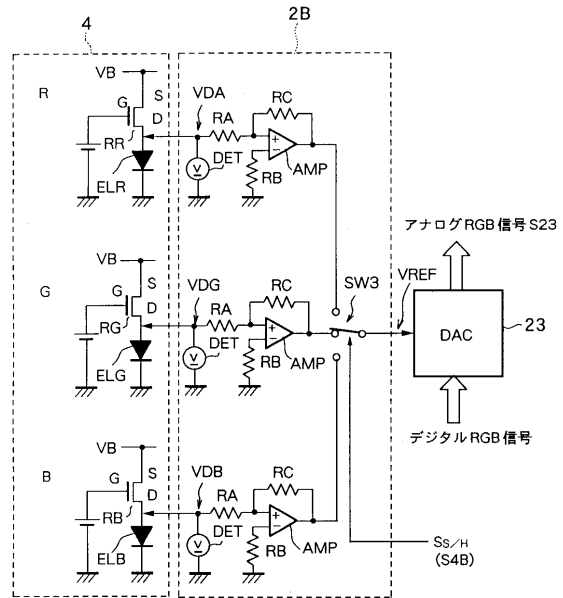
【図10】



【図11】

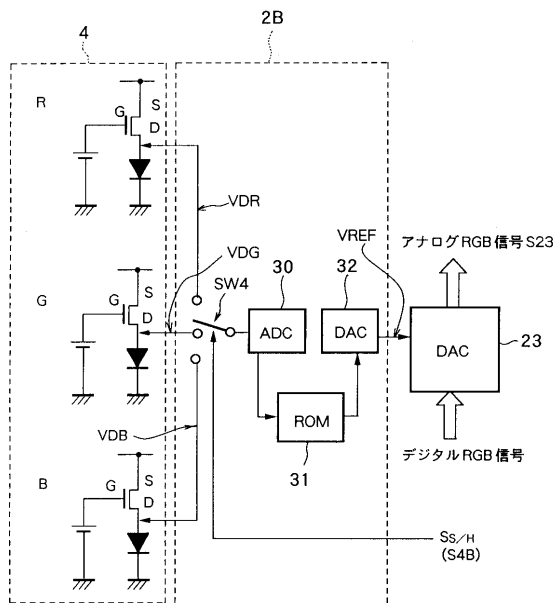


【図12】



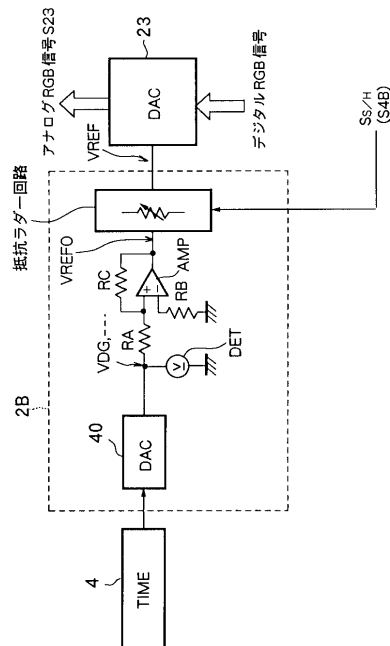
2B: レベル調整手段  
4: 調整情報取得手段  
23: D/Aコンバータ

【図13】

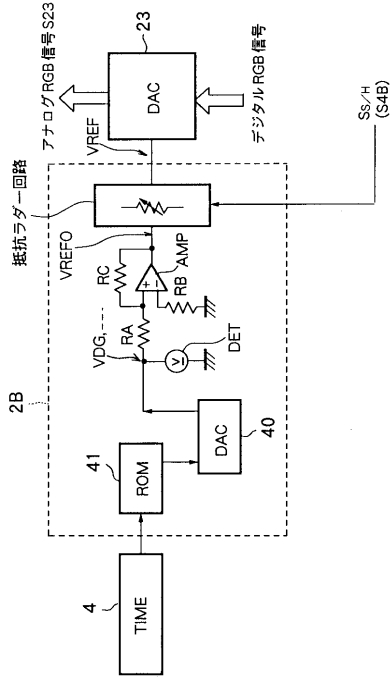


2B: レベル調整手段  
4: 調整情報取得手段  
23: D/Aコンバータ

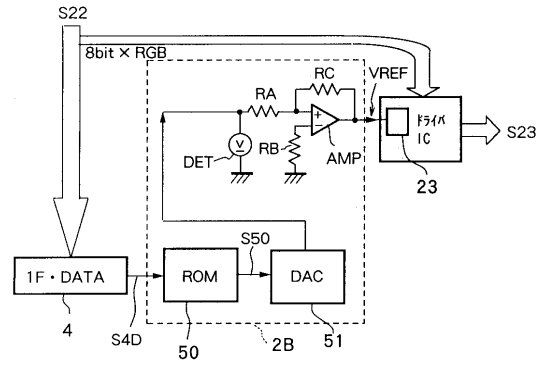
【図14】



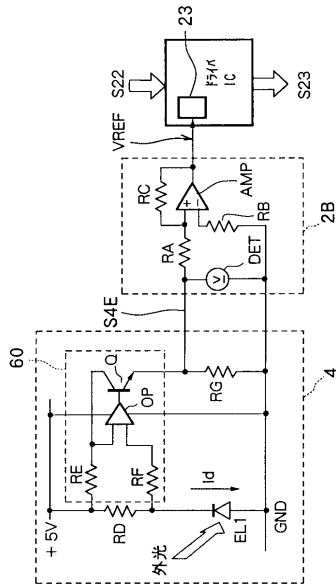
【図15】



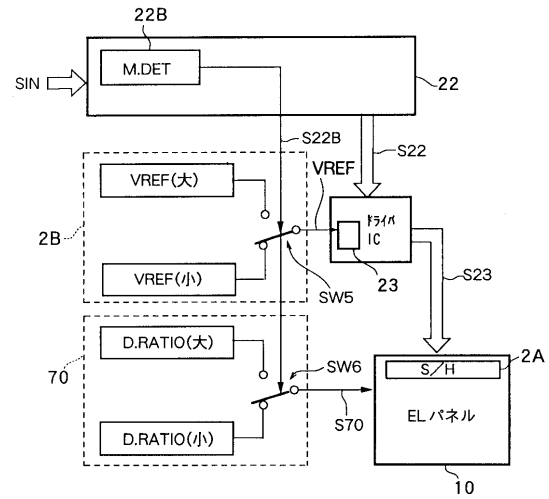
【図16】



【図17】

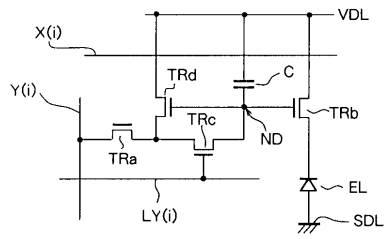


【図18】





【 図 19 】



## フロントページの続き

(51) Int.Cl.

F I

G 0 9 G	3/20	6 3 1 V
G 0 9 G	3/20	6 4 1 A
G 0 9 G	3/20	6 4 1 C
G 0 9 G	3/20	6 4 2 L
G 0 9 G	3/20	6 4 2 P
G 0 9 G	3/20	6 6 0 W
G 0 9 G	3/20	6 7 0 J
H 0 5 B	33/12	B
H 0 5 B	33/14	A

(56)参考文献 特開2001-290457(JP,A)  
特開2002-023686(JP,A)  
特開2001-056670(JP,A)  
特開2001-100697(JP,A)  
特開2002-175041(JP,A)  
特開2001-060076(JP,A)  
特開2002-287700(JP,A)  
特開昭63-138395(JP,A)  
特開2003-162255(JP,A)  
特開2002-140029(JP,A)  
特開2000-122607(JP,A)

(58)調査した分野(Int.Cl., DB名)

G09G 3/00 - 3/38