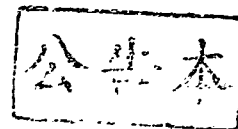


發明專利說明書

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)



※申請案號：97108347

※申請日期：97 年 03 月 10 日

※IPC 分類：

一、發明名稱：

H01Q 1/40, H01L 51/02, H01Q 1/00
(2006.01)

(中) 半導體裝置及其製造方法

(英) Semiconductor device and manufacturing method thereof

二、申請人：(共 1 人)

1. 姓 名：(中) 半導體能源研究所股份有限公司

(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎舜平

(英) 1. YAMAZAKI, SHUNPEI

地 址：(中) 日本國神奈川縣厚木市長谷三九八番地

(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本

JAPAN

三、發明人：(共 4 人)

1. 姓 名：(中) 杉山榮二

(英) SUGIYAMA, EIJI

國 籍：(中) 日本

(英) JAPAN

2. 姓 名：(中) 道前芳隆

(英) DOZEN, YOSHITAKA

國 籍：(中) 日本

(英) JAPAN

3. 姓 名：(中) 大谷久

(英) OHTANI, HISASHI

國 籍：(中) 日本

(英) JAPAN

4. 姓 名：(中) 鶴目卓也

(英) TSURUME, TAKUYA

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：◎本案申請前已向下列國家（地區）申請專利 ☐ 主張國際優先權：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 日本 ; 2007/03/13 ; 2007-064052 ☒ 有主張優先權

五、中文發明摘要

發明之名稱：半導體裝置及其製造方法

本發明提供一種即使在從外部受到局部施加的壓力時也不容易損壞的半導體裝置。另外，本發明還提供高成品率地製造即使受到來自外部的局部壓力也不損壞的可靠性高的半導體裝置的方法。在具有使用單晶半導體區域所形成的半導體元件的元件基底上，設置將有機樹脂浸滲在有機化合物或無機化合物的高強度纖維中而構成的結構體，並且進行加熱和壓接，從而製造固定有將有機樹脂浸滲在有機化合物或無機化合物的高強度纖維中而構成的結構體以及元件基底的半導體裝置。

六、英文發明摘要

發明之名稱：

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

The present invention provides a semiconductor device which is not easily damaged by external local pressure. The present invention further provides a manufacturing method of a highly-reliable semiconductor device, which is not destroyed by external local pressure, with a high yield. A structure body, in which high-strength fiber of an organic compound or an inorganic compound is impregnated with an organic resin, is provided over an element substrate having a semiconductor element formed using a single crystal semiconductor region, and heating and pressure bonding are performed, whereby a semiconductor device is manufactured, to which the element substrate and the structure body in which the high-strength fiber of an organic compound or an inorganic compound is impregnated with the organic resin are fixed together.

七、指定代表圖：

(一) 本案指定代表圖為：第(1A)圖

(二) 本代表圖之元件符號簡單說明：

113：纖維體	114：有機樹脂
1050：半導體裝置	1051：元件基底
1052：半導體基底	1053：p井區
1054a：雜質區	1054b：雜質區
1054d：雜質區	1054e：雜質區
1055a：閘極絕緣層	1055b：閘極絕緣層
1056a：閘電極	1056b：閘電極
1057a：間隔物	1057b：間隔物
1059：絕緣層	1060a：MOS電晶體
1060b：MOS電晶體	1061：導電層
1062：導電層	1063：絕緣層

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

九、發明說明

【發明所屬之技術領域】

本發明涉及一種具有使用單晶半導體基底或 SOI 基底所形成的半導體元件的半導體裝置及該半導體裝置製造方法。

【先前技術】

近年來，在成品小型化領域中，無線晶片、感測器等各種裝置的薄型化成為重要的要素，並且其技術和應用範圍急速地發展著。由於這些薄型化了的各種裝置在某種程度上具有撓性，所以可以設置在彎曲物體上來使用。

另外，在專利文獻 1（日本公開專利申請案第 2004-78991 號）中揭示了將尺寸為 0.5mm 以下的半導體晶片嵌入紙或薄膜狀介質中，從而改善了彎曲性和集中載荷的半導體裝置。

然而，將天線安裝在晶片（晶上）的半導體裝置具有如下問題，即如果晶片的尺寸較小，則天線的尺寸變小而使通信距離變短。另外，當將設置在紙或薄膜介質中的天線與晶片連接以製造半導體裝置的情況時，如果晶片的尺寸較小，則產生連接不良，成品率下降。

【發明內容】

於是，本發明提供一種即使局部受到來自外部的壓力也不容易損壞的半導體裝置。另外，提供一種高成品率地

製造即使局部受到來自外部的壓力也不損壞的可靠性高的半導體裝置的方法。

本發明的特徵在於：在具有使用單晶半導體基底或 SOI 基底而形成的半導體元件的元件基底上，設置在將有機樹脂浸滲在有機化合物或無機化合物的纖維體中而構成的結構體，並且通過進行加熱壓接，從而製造一種半導體裝置，在該半導體裝置中固定有將有機樹脂浸滲在有機化合物或無機化合物的纖維體中而構成的結構體、以及元件基底。

另外，本發明的特徵在於：形成具有使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底，在元件基底上設置將有機樹脂浸滲在有機化合物或無機化合物的纖維體中而構成的結構體，並且通過進行加熱壓接，從而在元件基底上形成將有機樹脂浸滲在有機化合物或無機化合物的纖維體中而構成的密封層，從剝離層剝離元件基底以製造半導體裝置。

另外，本發明的半導體裝置是包括：具有使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底，以及與元件基底接觸且使局部壓力緩和的密封層的半導體裝置。另外，有機樹脂固定元件基底和纖維體，並且浸滲在纖維體中。

另外，本發明的半導體裝置是包括：具有使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底，有機化合物或無機化合物的纖維體，以及固定元件基底和纖

維體的有機樹脂的半導體裝置。另外，有機樹脂固定元件基底和纖維體，並且浸滲在纖維體中。

另外，本發明的半導體裝置是包括：具有使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底，以及包含有機化合物或無機化合物的纖維體和浸滲在纖維體中的有機樹脂的密封層的半導體裝置。

元件基底的厚度一般選為 $1\ \mu\text{m}$ 以上且 $80\ \mu\text{m}$ 以下，選為 $1\ \mu\text{m}$ 以上且 $50\ \mu\text{m}$ 以下較好，選為 $1\ \mu\text{m}$ 以上且 $20\ \mu\text{m}$ 以下更好，選為 $1\ \mu\text{m}$ 以上且 $10\ \mu\text{m}$ 以下更好，選為 $1\ \mu\text{m}$ 以上且 $5\ \mu\text{m}$ 以下最好。另外，密封層的厚度最好選為 $10\ \mu\text{m}$ 以上且 $100\ \mu\text{m}$ 以下。通過採用這種厚度，可以製造能夠彎曲的半導體裝置。

作為纖維體，是使用有機化合物或無機化合物的高強度纖維而構成的織造布或無紡布。作為高強度纖維，具體為拉伸彈性模量高的纖維。或者是楊氏模量高的纖維。

另外，作為有機樹脂，可以使用熱可塑性樹脂或熱固化樹脂。

通過採用高強度纖維來作為纖維體，即使在對半導體裝置局部地施加壓力時，該壓力會分散到纖維體整體上，從而可以防止半導體裝置的一部分延伸。換而言之，可以防止伴隨部分延伸而產生的佈線、半導體元件等的損壞。

通過本發明，可以製造一種即使局部受到來自外部的壓力也不容易損壞、且可靠性高、成品率高的半導體裝置。

【實施方式】

下面，將參照圖式來說明本發明的實施方式。但是，本發明可以通過多種不同的形態來實施，所屬領域的普通技術人員可以很容易地理解一個事實就是其形態和詳細內容在不脫離本發明的宗旨及其範圍下可以進行各種變更。因此，本發明不應該被解釋為僅限定於本實施方式所記載的內容。另外，在用於說明實施方式的所有附圖中，在相同部分或具有相同功能的部分上標有相同符號，並且省略其重復說明。

（實施方式 1）

在本實施方式中，使用圖 1A 至 1D、圖 8A 及 8B 以及圖 9A 至 9D 來表示即使局部受到壓力（點壓、線壓等）也不容易損壞、且可靠性高的半導體裝置。

本實施方式的半導體裝置的特徵在於：在包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底上，形成包含有機化合物或無機化合物的纖維體、以及浸滲在纖維體中的有機樹脂的密封層。

作為包含在元件基底中的使用單晶半導體基底或 SOI 基底所形成的半導體元件的典型例子，有 MOS 電晶體、二極體、非易失性記憶元件等的有源元件；以及電阻元件、電容元件等的無源元件。另外，作為晶體半導體基底，最好有代表性地使用具有 n 型或 p 型導電類型的單晶矽基

底（矽片）、化合物半導體基底（GaAs 基底、InP 基底、GaN 基底、SiC 基底、藍寶石基底、ZnSe 基底等）。另外，作為 SOI 基底，可以使用所謂的 SIMOX（注入氧隔離）基底、或者使用智慧剝離（Smart-Cut）法或 ELTRAN 法（Epitaxial Layer Transfer：佳能公司的註冊商標）等所形成的 SOI 基底。所述 SIMOX 基底是通過在向鏡面拋光片注入氧離子之後進行高溫退火，從而從表面開始形成有一定深度的氧化層，同時消除在表面層所產生的缺陷而形成的。所述智慧剝離法是利用通過注入氫離子而形成的微小空隙經過熱處理而生長，從而劈開 Si 基底而形成的。作為元件基底的厚度，一般選為 $1\mu\text{m}$ 以上且 $80\mu\text{m}$ 以下，選為 $1\mu\text{m}$ 以上且 $50\mu\text{m}$ 以下較好，選為 $1\mu\text{m}$ 以上且 $20\mu\text{m}$ 以下更好，選為 $1\mu\text{m}$ 以上且 $10\mu\text{m}$ 以下更好，最好選為 $1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。通過設定這種厚度，可以製造能夠彎曲的半導體裝置。另外，半導體裝置的俯視面面積選為 4mm^2 以上較好，最好選為 9mm^2 以上。

圖 1A 至 1D 表示本實施方式的半導體裝置的截面圖。

在圖 1（A）所示的半導體裝置 1050 中，纖維體 113 利用有機樹脂 114 固定在包括 MOS 電晶體 1060a、1060b 的元件基底 1051 的一個表面上。另外，設置密封層 120 以使其覆蓋形成在元件基底上的半導體元件。在此，將固定在元件基底 1051 上的纖維體 113 及有機樹脂 114 表示為密封層 120。作為這種半導體裝置 1050 的典型例子，

有控制其他裝置、或對資料進行計算及加工的微處理器（MPU）。MPU 包括 CPU、主記憶體、控制器、介面、I/O 埠等，並且它們可以由 MOS 電晶體、電阻元件、電容元件、佈線等來構成。

另外，元件基底 1051 也可以具有光電二極體。典型地，在半導體基底上形成如 PN 二極體、PIN 二極體、雪崩二極體、肖特基二極體等的光電二極體。作為這種半導體裝置的典型例子，有圖像感測器。

另外，在圖 1（B）所示的半導體裝置 1070 中，纖維體 113 利用有機樹脂 114 固定在包括記憶元件 1072 以及 MOS 電晶體 1060a、1060b 的元件基底 1071 的一個表面上。作為記憶元件，包括：具有浮動閘極或電荷存儲層的非易失性記憶元件、MOS 電晶體以及與此 MOS 電晶體連接的電容元件、包括 MOS 電晶體以及與此 MOS 電晶體連接的鐵電體層的電容元件、有機化合物層夾在一對電極之間的有機記憶元件等。另外，作為包括這種記憶元件的半導體裝置，有如 DRAM（動態隨機存取記憶體）、SRAM（靜態隨機存取記憶體）、FeRAM（鐵電隨機存取記憶體）、掩模 ROM（唯讀記憶體）、EPROM（電可編程唯讀記憶體）、EEPROM（電可擦可編程唯讀記憶體）、快閃記憶體等的存儲裝置。在此，作為記憶元件 1072，表示包括浮動閘極 1073 的非易失性記憶元件。

另外，在圖 1（C）所示的半導體裝置 1080 中，纖維體 113 利用有機樹脂 114 固定在包括 MOS 電晶體 1060a

、1060b 的元件基底 1081，以及與 MOS 電晶體 1060a 或 1060b 電連接的天線 83 的一個表面上。作為這種半導體裝置的典型例子，有能夠以無線方式收發資訊的 ID 標籤、IC 標籤、RF（射頻）標籤、無線標籤、電子標籤、RFID（射頻識別）標籤、IC 卡、ID 卡等（以下稱為 RFID）。另外，本發明的半導體裝置包括：密封由 MOS 電晶體等構成的積體電路部和天線的嵌入體（inlet），以及將該嵌入體加工成封條狀或卡片狀後的該嵌體。另外，由於通過將半導體裝置 1080 的俯視面面積設定為 4mm^2 以上，最好設定為 9mm^2 以上，從而可以將天線的面積形成得較大，因而可以獲得與通信器的通信距離較長的 RFID。

另外，元件基底 1051、1071、1081 最好通過除去反面部的一部分而將其薄膜化。典型地說，一般元件基底 1051、1071、1081 的厚度選為 $1\mu\text{m}$ 以上且 $80\mu\text{m}$ 以下，選為 $1\mu\text{m}$ 以上且 $50\mu\text{m}$ 以下較好，選為 $1\mu\text{m}$ 以上且 $20\mu\text{m}$ 以下更好，選為 $1\mu\text{m}$ 至 $10\mu\text{m}$ 更好，最好選為 $1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。或者，也可以通過剝離半導體基底的一部分來將元件基底 1051、1071、1081 薄膜化。

再者，除了在圖 1（A）至 1（C）所示的元件基底的一個表面上以外，還可以在另一個表面上利用有機樹脂固定有纖維體 113。換而言之，在元件基底的兩個表面上具有密封層，並且設置相互對向的一對密封層以從兩面覆蓋形成在元件基底上的半導體元件。在圖 1（D）所示的半

導體裝置 1090 中，在圖 1 (A) 所示的半導體裝置的元件基底 1051 的一個表面上具有密封層 120a，而在元件基底 1051 的另一個表面上具有密封層 120b。此時，雖然爲了減少彎曲，密封層 120a、120b 最好選擇由相同材質的纖維體及有機樹脂來形成，但是在作爲判別正面和反面而使用的用途時，未必是相同的材質。因爲通過像這樣固定浸滲在纖維體中的有機樹脂，並且利用纖維體來支撐元件基底的兩面，因而可以減少半導體裝置的彎曲，並且容易將該半導體裝置安裝到後述的層壓膜或封條等上。

設置在元件基底的一個表面或兩個面上的纖維體 113 是採用有機化合物或無機化合物的高強度纖維而夠成的織造布或無紡布，並且纖維體 113 完全覆蓋整個元件基底。作爲高強度纖維，典型的是拉伸彈性模量高的纖維。或者是楊氏模量高的纖維。作爲高強度纖維的典型例子，有聚乙烯醇類纖維、聚酯類纖維、聚酰胺類纖維、聚乙烯類纖維、芳族聚酰胺類纖維、聚對亞苯基苯並雙噁唑纖維、玻璃纖維、或碳素纖維。作爲玻璃纖維可以採用使用了 E 玻璃、S 玻璃、D 玻璃、Q 玻璃等的玻璃纖維。另外，纖維體 113 也可以由一種上述高強度纖維來形成。另外，還可以由多種上述高強度纖維來形成。

另外，纖維體 113 還可以由織造布或無紡布構成，該織造布是在經線及緯線使用纖維（單股線）束（以下稱爲線束）而編織構成的，該無紡布是使多種纖維的線束在任意或一個方向上堆積而構成的。若是織造布，可以適當地

使用平紋織布、斜紋織布、緞紋織布等。

線束的截面可以是圓形的，也可以是橢圓形的。作為線束，還可以採用通過高壓水流、以液體為介質的高頻振盪、連續超聲波振動、以及利用滾筒的施壓等而經過開纖加工後的線束。經過開纖加工後的線束變寬，並且可以減少在厚度方向上的單股線數目，而使線束的截面成為橢圓形或平板狀。另外，因為使用弱撚紗線作為線束，所以容易將線束扁平化，而使線束的截面形狀成為橢圓形或平板狀。像這樣，通過使用其截面是橢圓形或平板狀的線束，可以使纖維體 113 的厚度變薄。因此，可以使密封層 120 的厚度變薄，從而可以製造薄型的半導體裝置。當線束寬度為 $4\text{ }\mu\text{ m}$ 以上且 $400\text{ }\mu\text{ m}$ 以下，甚至為 $4\text{ }\mu\text{ m}$ 以上且 $200\text{ }\mu\text{ m}$ 以下的條件下確認了本發明的效果，並且在原理上可以進一步減小寬度。另外，當線束厚度為 $4\text{ }\mu\text{ m}$ 以上且 $20\text{ }\mu\text{ m}$ 以下的條件下確認了本發明的效果，並且在原理上可以進一步減小厚度，這些取決於纖維的材料。

在本說明書的附圖中，表示纖維體 113 是使用截面為橢圓形的線束經過平紋編織後的織造布。另外，雖然 MOS 電晶體 1060a、1060b 比纖維體 113 的線束要大，但是也有 MOS 電晶體的大小比纖維體 113 的線束小的情況。

圖 8A 及 8B 表示織造布的俯視圖，該織造布是在經線及緯線上使用線束來編織纖維體 113 而構成的織物。

如圖 8(A) 所示，纖維體 113 是編織隔開一定距離

的經線 113a 以及隔開一定距離的緯線 113b 而構成的。在這種纖維體中具有不存在經線 113a 及緯線 113b 的區域（稱為籃孔（basket hole）113c）。當使用這種纖維體 113 時，能夠提高有機樹脂浸滲在纖維體中的比例，從而可以提高纖維體 113 及元件基底的緊密性。

另外，如圖 8（B）所示，纖維體 113 也可以是經線 113a 及緯線 113b 的密度較高、且籃孔 113c 的比例較低的織造布。典型地，籃孔 113c 的大小最好小於局部壓力的面積。典型地，最好是一邊長為 0.01mm 以上且 0.2mm 以下的矩形。若纖維體 113 的籃孔 113c 的面積這樣小，則即使在利用前端很細的構件（典型的為筆或鉛筆等的書寫工具）進行施壓時，也可以用纖維體 113 整體吸收該壓力。

另外，爲了提高有機樹脂向線束內部滲透的比例，還可以對線束進行表面處理。例如有爲了使線束表面活性化的電暈放電處理、等離子體放電處理等。另外，還有使用了矽氧烷耦合劑、鈦酸鹽耦合劑的表面處理。

作爲浸滲在纖維體 113 中、且密封元件基底表面的有機樹脂 114，可以使用熱固化樹脂，該熱固化樹脂諸如環氧樹脂、不飽和聚酯樹脂、聚酰亞胺樹脂、雙馬來酰亞胺三嗪樹脂或氰酸酯樹脂等。或者，還可以使用熱可塑性樹脂，該熱可塑性樹脂諸如聚苯醚樹脂、聚醚酰亞胺樹脂或氟樹脂等。另外，也可以使用上述熱可塑性樹脂及上述熱固化樹脂中的多種。通過使用上述有機樹脂，可以利用熱

處理將纖維體固定在元件基底上。另外，有機樹脂 114 的玻璃轉移溫度越高，該有機樹脂 114 越不容易由於受到局部壓力而損壞，因而比較好。

另外，密封層 120 的厚度為 $10\ \mu\text{m}$ 以上且 $100\ \mu\text{m}$ 以下較好，最好為 $10\ \mu\text{m}$ 以上且 $30\ \mu\text{m}$ 以下。通過使用具有這種厚度的密封層，可以製造薄型且能夠彎曲的半導體裝置。

也可以使高導熱填料在有機樹脂 114 或線束中分散。作為高導熱填料有氮化鋁、氮化硼、氮化矽、礬土等。另外，作為高導熱填料有如銀、銅等的金屬粒子。由於在有機樹脂或線束中包含導電填料，而容易將在元件基底中產生的熱向外部放出，所以可以抑制半導體裝置的蓄熱，並且可以降低半導體裝置的損壞。

另外，在圖 1 (D) 中，形成在元件基底 1051 上的密封層 120a 的纖維體的經線或緯線的方向、與密封層 120b 的纖維體的經線或緯線的方向可以偏差在 30 度以上且 60 度以下，最好偏差在 40 度以上且 50 度以下。在這種情況下，由於設置在元件基底正反面上的纖維體的拉伸方向在正反面上是不同的，所以當受到局部壓力時的拉伸方向是各向同性的。因此，可以進一步地減少由於局部壓力而引起的損壞。

在此，使用圖 2A 至 2D 來表示本實施方式所示的半導體裝置所具有的效果。

如圖 2 (A) 所示，在現有的半導體裝置 40 中，使用

黏著物 42a、42b 並由薄膜 43a、43b 來密封包括利用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底 41。向這種半導體裝置施加局部壓力 44。

結果，如圖 2 (B) 所示，構成元件基底 41 的層、黏著物 42a、42b、薄膜 43a、43b 分別延伸，在受壓部上產生曲率半徑較小的彎曲。結果，構成元件基底 41 的半導體元件、佈線等發生龜裂，從而導致半導體裝置損壞。

然而，如圖 2 (C) 所示，在本實施方式所示的半導體裝置 1050 中，在元件基底 1051 的一個表面或兩個表面上設置由包含有機樹脂的纖維體所構成的密封層。形成纖維體的纖維的拉伸彈性模量高或楊氏模量高。因此，即使受到點壓或線壓等局部壓力 44，纖維也不會延伸，所施壓的力會分散到纖維體整體，因而半導體裝置整體彎曲。結果，即使受到局部壓力，半導體裝置中所產生的彎曲會成為比曲率半徑大的彎曲，則構成元件基底 1051 的半導體元件、佈線等不會發生龜裂，並且能夠減少半導體裝置的損壞。

另外，通過將元件基底 1051 的厚度變薄，可以使半導體裝置彎曲。由此，可以增大元件基底 1051 的面積，並且使製造半導體裝置的步驟變得容易。另外，當該半導體裝置是內部安裝有天線的 RFID 的情況時，可以增加天線的大小。因此，可以製造通信距離較長的 RFID。

接著，下面來表示使用單晶半導體基底或 SOI 基底所形成的半導體元件的結構。

圖 1 (A) 所示的 MOS 電晶體 1060a 由半導體基底 1052、閘極絕緣層 1055a、閘電極 1056a 構成。另外，MOS 電晶體 1060b 由 p 井區 1053、閘極絕緣層 1055b、閘電極 1056b 構成。當半導體基底 1052 是 n 型的情況時，形成注入了 p 型雜質的 p 井區 1053。作為 p 型雜質，例如使用硼，並且以 $5 \times 10^{15} \text{cm}^{-3}$ 至 $1 \times 10^{16} \text{cm}^{-3}$ 左右的濃度來添加。通過形成 p 井區 1053，可以在該區域中形成 n 溝道型電晶體。另外，添加在 p 井區 1053 中的 p 型雜質具有控制 MOS 電晶體的臨限值電壓的作用。形成在半導體基底 1052 及 p 井區 1053 中的溝道形成區是在與閘電極 1056a、1056b 大致一致的區域中形成的，並且位於低濃度雜質區 1054d 之間及低濃度雜質區 1054e 之間、或者一對雜質區 1054a 之間及一對雜質區 1054b 之間。另外，可以使用 p 型半導體基底來形成半導體基底 1052，並且將 p 井區 1053 作為添加了 n 型雜質的 n 井區。

一對雜質區 1054a、1054b 是在 MOS 電晶體中作為源極及漏極來起作用的區域。通過大約以 1×10^{19} 原子/ cm^3 至 1×10^{21} 原子/ cm^3 的濃度分別添加 n 型雜質即磷或砷、以及 p 型雜質的硼來形成成對雜質區 1054a、1054b。

在閘極 1056a、1056b 的側壁上形成間隔物 1057a、1057b，從而獲得在其端部防止漏電流的效果。另外，利用該間隔物 1057a、1057b，能夠在閘極 1056a、1056b 的溝道長度方向上的兩端的下方形成低濃度雜質區 1054d、1054e。該低濃度雜質區 1054d、1054e 作為低摻雜漏極（

LDD) 來起作用。雖然低濃度雜質區 1054d、1054e 不是必需的結構，但是，通過設置該區域，可以緩和漏極端部的電場，並且可以抑制 MOS 電晶體的惡化。

可以通過進行熱處理使半導體基底 1052 的表面氧化並利用氧化矽膜來形成閘極絕緣層 1055a、1055b。另外，在通過熱氧化法形成氧化矽膜之後，通過進行氮化處理使氧化矽膜的表面氮化，通過這樣，能夠利用氧化矽膜以及含有氧和氮的膜（氧氮化矽膜）的疊層結構形成閘極絕緣層 1055a、1055b。閘極絕緣層 1055a、1055b 由厚度為 5nm 至 50nm 的氧化矽及氧氮化矽等的無機絕緣物來形成。另外，作為閘極絕緣層 1055a、1055b，可以形成高介電常數物質（也稱為 high-k 材料）即鉭氧化物、氧化鉛、氧化鉛矽酸鹽、氧化鋯、氧化鋁、氧化鈦等的金屬氧化物，或者氧化釷等的稀土氧化物。

閘極 1056a、1056b 最好由從鉭（Ta）、鎢（W）、鈦（Ti）、鉬（Mo）、鉻（Cr）、鈮（Nb）等之中所選擇的金屬，或者以這些金屬為主要成分的合金材料或化合物材料來形成。另外，還可以採用添加了磷等雜質元素的多晶矽。另外，也可以利用由一層或多層的金屬氮化物層和上述金屬層構成的疊層結構來形成該閘極。作為金屬氮化物，可以使用氮化鎢、氮化鉬、或氮化鈦。通過設置金屬氮化物層，可以提高形成在金屬氮化物層上的金屬層的緊密性，並且防止金屬層的剝離。

絕緣層 1059 起到使 MOS 電晶體和作為佈線的導電層

絕緣的層間絕緣層的作用。通過 CVD 法或濺射法等，能夠以：包含如氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜等的氧或氮的絕緣層；包含如 DLC（類金剛石碳）等的碳層；由環氧、聚酰亞胺、聚酰胺、聚乙烯苯酚、苯並環丁烯、丙烯酸等的有機材料或者矽氧烷樹脂等的矽氧烷材料所構成的單層或層疊結構，從而形成絕緣層 1059。

導電層 1061、1062 作為佈線、電線插頭等起作用。

通過 CVD 法或濺射法等，使用從鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）、釹（Nd）、碳（C）、矽（Si）之中所選的元素、或者以這些元素為主要成分的合金材料或化合物，並以單層或疊層的方式來形成導電層 1061、1062。以鋁為主要成分的合金材料相當於例如以鋁為主要成分且含有鎳的材料、或者以鋁為主要成分且含有碳和矽中的一方或雙方的合金材料，作為導電層 1061、1062，例如可以採用阻擋膜、鋁矽膜和阻擋膜的疊層結構、或者阻擋膜、鋁矽膜、氮化鈦膜和阻擋膜的疊層結構。另外，阻擋膜相當於由鈦、鈦的氮化物、鉬或鉬的氮化物所組成的薄膜。因為鋁或者鋁矽具有電阻位置較低、並且價格低廉的特性，所以作為形成導電層 1061、1062 的材料是最合適的。此外，當在上層和下層設置阻擋膜時，可以防止鋁或鋁矽的小丘的產生。此外，當形成由高還原性的元素即鈦所構成的阻擋膜時，即使可以在半導體基底上得到較薄的自然氧化膜，通過還原該自

然氧化膜，可以獲得與半導體基底的良好接觸。

另外，也可以在導電層 1062、絕緣層 1059 上形成作為保護薄膜起作用的絕緣層 1063。絕緣層 1063 是由氮化矽、氮氧化矽、氮化碳、DLC 等來形成的。通過設置作為保護薄膜起作用的絕緣層 1063，可以抑制水分從外部浸入 MOS 電晶體中，並且可以提高 MOS 電晶體以及半導體裝置的電特性的可靠性。

另外，也可以在絕緣層 1063 上形成一對或多對的導電層以及與該導電層絕緣的絕緣層，從而作為多層結構。通過採用多層結構，可以實現高集成化。在這種情況下，作為與導電層絕緣的絕緣層，最好使用 SiOF、SiOC、DLC、多孔二氧化矽等的介電常數大約為 4 以下的低介電常數材料來形成。另外，介電常數為 4 以下的低介電常數材料也被稱為 low-k 材料，並且使用 low-k 材料所製成的薄膜也被稱為 low-k 膜。這樣，通過使用 low-k 材料來形成絕緣層，可以降低佈線之間的電容，並且可以降低耗電量。

圖 1 (B) 所示的記憶元件 1072 是由 p 井區 1053、溝道氧化層 1055c、浮動閘極 1073、控制絕緣層 1074、控制閘極 1056c 而構成的非易失性記憶元件。

作為溝道氧化層 1055c，可以通過減壓 CVD 法、等離子體 CVD 法、熱氧化法等形成 1nm 至 10nm 厚、最好為 1nm 至 5nm 厚的氧化矽的單層或氧化矽和氮化矽的疊層結構。另外，可以通過利用等離子體處理使半導體層氧

化或氮化，從而形成溝道氧化層。而且，還可以通過等離子體處理將利用等離子體 CVD 法所形成的氧化矽氧化或氮化。通過進行該等離子體處理所形成的絕緣層很細緻且絕緣耐壓高，並且可靠性很高。

浮動閘極 1073 可以由導電層、聚矽層、矽點等來形成。另外，還可以使用由氮化矽、氮化鍺等所形成的電荷存儲層來替代浮動閘極。

作為控制絕緣層 1074，通過減壓 CVD 法或等離子體 CVD 法等形成氧化矽、氮化矽、氧氮化矽、氧化鋁等的一層或多層。以 1nm 至 20nm 的厚度，最好以 5nm 至 10nm 的厚度來形成第二絕緣層 22。

通過使用液滴噴射法（噴墨法、分配器法等）噴射含有諸如銀（Ag）、金（Au）、銅（Cu）、鎳（Ni）、鉑（Pt）、鈀（Pd）、鉭（Ta）、鉬（Mo）、以及鈦（Ti）等之中的任一種及多種的金屬粒子的液滴或糊劑並進行乾燥和焙燒來形成圖 1（C）所示的天線 83。通過使用液滴噴射法形成天線，可以減少步驟數目，從而可以減少成本。

另外，還可以使用絲網印刷法來形成天線 83。在使用絲網印刷法的情況下，作為天線 83 的材料選擇性地印刷將顆粒直徑為幾 nm 至幾十 μm 的導電粒子溶解或分散在有機樹脂中而形成的導電糊劑。作為導電粒子，可以使用從銀（Ag）、金（Au）、銅（Cu）、鎳（Ni）、鉑（Pt）、鈀（Pd）、鉭（Ta）、鉬（Mo）和鈦（Ti）等之

中選擇的任一種及多種的金屬粒子、鹵化銀的微粒，或分散性的納米粒子。此外，作為包含在導電糊劑中的有機樹脂，可以使用從作為金屬粒子的結合劑、溶劑、分散劑或塗敷材起作用的有機樹脂中的一種或多種。典型地，可以舉出如環氧樹脂和矽酮樹脂等的有機樹脂。此外，當形成導電層時，最好在擠出導電糊劑之後再進行焙燒。

另外，天線 83 除了絲網印刷法以外，還可以使用凹版印刷等來形成，並且可以使用電鍍法、濺射法等並由導電性材料來形成。

另外，應用電磁耦合方式或者電磁感應方式（例如，13.56MHz 頻帶）作為 RFID 的信號的傳送方式。在利用由於磁場密度的變化而引起的電磁感應的情況下，可以將天線的俯視形狀形成為環形（例如，環形天線）或者螺旋形（例如，螺旋天線）。

此外，也可以應用微波方式（例如 UHF 頻帶（860MHz 至 960MHz 頻帶）、2.45GHz 頻帶等）作為 RFID 的信號傳送方式。在這種情況下，可以考慮用於信號傳送的電磁波的波長，從而適當地設定天線的形狀如長度等。

圖 9（A）至 9（D）表示能夠應用微波方式的 RFID 的天線 83 的一個例子。例如，可以將天線的俯視形狀形成為直線形（例如，偶極天線（參照圖 9A））、平坦的形狀（例如貼片天線（參照圖 9B））、或者條帶形（參照圖 9C、9D）等。此外，作為天線起作用的導電層的形狀並不僅限於直線形，考慮到電磁波的波長，還可以以曲

線形狀、蛇行形狀或者其組合的形狀設置。

在以下實施方式中，以 RFID 作為半導體裝置的一個例子來舉例說明本實施方式中所表示的半導體裝置的製造方法。

（實施方式 2）

在本實施方式中，使用圖 3A 至 3C 來表示高成品率地製造半導體裝置的方法，其中該半導體裝置即使受到來自外部的局部性壓力也不容易損壞。

如圖 3（A）所示，形成包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底 1102 及天線 112。接著，在元件基底 1102 及天線 112 上設置將有機樹脂浸滲在纖維體中而構成的結構體 115。另外，作為元件基底 1102 的厚度，一般為 $1\mu\text{m}$ 以上且 $80\mu\text{m}$ 以下，為 $1\mu\text{m}$ 以上且 $50\mu\text{m}$ 以下較好，為 $1\mu\text{m}$ 以上且 $20\mu\text{m}$ 以下更好，為 $1\mu\text{m}$ 以上且 $10\mu\text{m}$ 以下更好，最好為 $1\mu\text{m}$ 以上且 $5\mu\text{m}$ 以下。通過設定這種厚度，可以製造能夠彎曲的半導體裝置。

在此，作為使用單晶半導體基底或 SOI 基底所形成的半導體元件的典型例子，表示實施方式 1 中所示的使用單晶半導體基底而形成的 MOS 電晶體 1060a、1060b。

另外，作為包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底 1102，表示 MOS 電晶體 1060a、1060b；覆蓋 MOS 電晶體 1060a、1060b 的絕緣層

106；通過絕緣層 106 與 MOS 電晶體 1060a 的半導體基底及 MOS 電晶體 1060b 的 p 井區 1053 的源區和漏區連接的佈線 108、109；覆蓋佈線 108、109 以及絕緣層 106 的絕緣層 111。另外，在元件基底 1102 上形成通過絕緣層 111 與佈線 109 連接的天線 112。

絕緣層 106 作為使 MOS 電晶體和佈線絕緣的層間絕緣層起作用。絕緣層 106 是通過濺射法、等離子體 CVD 法、塗敷法、印刷法等並且使用無機化合物以單層或多層形式而形成的。作為無機化合物的典型例子，有氧化矽、氮化矽、氧氮化矽、氮氧化矽等。另外，雖然這裏採用了絕緣層 106 的單層結構，但可以採用疊層形式。這裏，通過塗敷法塗敷用有機溶劑稀釋環氧樹脂後而得到的組合物、再進行乾燥和焙燒來形成絕緣層 106。

佈線 108、109 可以與實施方式 1 所示的導電層 1061、1062 同樣地來形成。在此，按順序層疊形成鈦層、鋁層、以及鈦層，然後使用通過光刻步驟所形成的抗蝕劑掩模而選擇性地進行刻蝕，從而形成佈線 108、109。

也可以在佈線 108、109 上設置氮化矽、氮氧化矽、類金剛石碳、氮化碳等的保護層。通過設置保護層，可以抑制水分從外部進入 MOS 電晶體中，並且可以提高 MOS 電晶體及半導體裝置的電特性的可靠性。

絕緣層 111 通過採用與絕緣層 106 相同的形成方法及材料來形成。另外，絕緣層 111 是之後形成的天線的基底層。因此，絕緣層 111 的表面最好是平坦的。因此，絕緣

層 111 最好是通過塗敷用有機溶劑稀釋有機樹脂後而得到的組合物、再進行乾燥和焙燒來形成。另外，通過採用稀釋感光樹脂而得到的組合物來形成絕緣層 111，由於步驟數目比採用通過現有的光刻步驟所形成的抗蝕劑掩模來進行刻蝕的步驟要少，因此提高了成品率。在此，塗敷用有機溶劑稀釋感光聚酰亞胺樹脂而得到的組合物、並使它乾燥，使用光掩模進行曝光，然後去除未固化部分並進行焙燒，從而形成絕緣層 111。

天線 112 是採用與實施方式 1 所示的天線 83 相同的形成方法及材料來形成的。在此，在通過濺射法形成鋁層之後，使用通過光刻步驟所形成的抗蝕劑掩模且選擇性地進行刻蝕，從而形成天線 112。

另外，元件基底 1102 最好是通過除去反面部的一部分而被薄膜化的。作為部分地除去反面部的方法，有物理研磨及化學除去。物理研磨是當在半導體基底的表面（形成半導體元件的一側）貼合保護膠帶之後，機械磨削半導體基底的反面，並且通過化學機械研磨來研磨反面的方法。另外，化學除去包括：使用 SF_6 、 CF_4 等的氣體的幹刻蝕；使用氟酸・硝酸・醋酸混合液或氫氧化鉀水溶液的幹刻蝕。典型地，元件基底 1102 的厚度一般為 $1\ \mu\text{m}$ 以上且 $80\ \mu\text{m}$ 以下，為 $1\ \mu\text{m}$ 以上且 $50\ \mu\text{m}$ 以下較好，為 $1\ \mu\text{m}$ 以上且 $20\ \mu\text{m}$ 以下更好，為 $1\ \mu\text{m}$ 以上且 $10\ \mu\text{m}$ 以下更好，最好為 $1\ \mu\text{m}$ 以上且 $5\ \mu\text{m}$ 以下。或者，也可以剝離半導體基底的一部分而將其薄膜化，從而形成元件基底

1102。

接著，在天線 112 上設置將有機樹脂 114 浸滲在纖維體 113 中而構成的結構體 115。這種結構體 115 也被稱為預浸漬體。具體地說預浸漬體是：在將用有機溶劑稀釋矩陣樹脂而得到的組合物浸滲在纖維體中之後，通過進行乾燥使有機溶劑揮發，從而使矩陣樹脂半固化而構成的。結構體 115 的厚度為 $10\ \mu\text{m}$ 以上且 $100\ \mu\text{m}$ 以下較好，最好為 $10\ \mu\text{m}$ 以上且 $30\ \mu\text{m}$ 以下。通過使用這種厚度的結構體，可以製造薄型且能夠彎曲的半導體裝置。

接著，加熱並壓接結構體 115，並使結構體 115 的有機樹脂 114 可塑化或固化。另外，在有機樹脂 114 是可塑性有機樹脂的情況下，通過此後冷卻至室溫來使可塑化後的有機樹脂固化。

通過加熱及壓合，有機樹脂 114 均勻地遍佈元件基底 1102 及天線 112 的表面並使其固化。結果，如圖 3 (B) 所示，可獲得浸滲在纖維體 113 中並且固定在元件基底 1102 和天線 112 的一個表面上的有機樹脂 121。另外，固定在元件基底 1102 和天線 112 的一個表面上的有機樹脂 121，以及纖維體 113 與實施方式 1 同樣地表示密封層 120。在大氣壓下或減壓下進行壓接結構體 115 的步驟。

如上所示，可以製造半導體裝置。另外，還可以在半導體基底 101 一側也形成密封層。在這種情況下，與圖 1 (A) 同樣地在半導體基底 101 上設置結構體，加熱並壓接結構體，從而使結構體有機樹脂可塑化或固化。在有

機樹脂具有可塑性的情況下，通過此後冷卻至室溫也使可塑化後的有機樹脂固化。結果，如圖 3 (C) 所示，可以形成由纖維體 113 和浸滲在纖維體 113 中的有機樹脂 121 所構成的密封層 125。換而言之，可以製造在元件基底 1102 的兩面上設置有密封層 120、125 的半導體裝置。

另外，在元件基底 1102 中包括多個半導體裝置的情況下，還可以將元件基底 1102 和密封層斷開，從而切出多個半導體裝置。通過進行這種步驟可以製造多個半導體裝置。當進行斷開時，可以通過切割、劃線、使用具有如剪刀或小刀等刀具的裁切機，或者鐳射切割法等選擇性地進行斷開。

在本實施方式所示的半導體裝置中，用有機樹脂將包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底、以及纖維體固定在一起。由於纖維體將局部施壓所產生的壓力分散在整個纖維上，所以不容易受到局部性的壓力。因此，構成半導體裝置的佈線和半導體元件不會延伸，而且半導體裝置不容易損壞。另外，因為在元件基底上固定由高強度纖維構成的纖維體，所以元件基底在剝離步驟中也不容易延伸。換而言之，可以抑制形成在元件基底上的半導體元件和佈線等延伸。因此，可以提高成品率。

另外，通過將元件基底的厚度變薄，可以使半導體裝置彎曲。因此，可以增大元件基底的面積。由此，製造半導體裝置的步驟變得容易。另外，在該半導體裝置是內部

安裝有天線的 RFID 的情況下，可以增大天線的尺寸。因此，可以製造通信距離較長的 RFID。

（實施方式 3）

在本實施方式中，使用圖 4A 至 4C 來說明比實施方式 2 更不容易損壞的半導體裝置的製造方法。

如圖 4（A）所示，與實施方式 1 一樣，形成包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底 1102 及天線 112。接著，在元件基底 1102 及天線 112 上設置結構體 115，並且在結構體 115 上設置保護薄膜 131。

保護薄膜 131 最好由高強度材料來形成。作為高強度材料的典型例子，有聚乙烯醇類樹脂、聚酯類樹脂、聚酰亞胺類樹脂、聚乙烯類樹脂、芳族聚酰胺類樹脂、聚對亞苯基苯並雙噁唑樹脂、玻璃樹脂等。

通過用高強度材料來形成保護薄膜 131，與實施方式 2 相比，可以進一步抑制由於受到局部壓力而導致的損壞。具體而言，當結構體 115 的纖維體 113 中沒有分佈經線及緯線的籃孔的面積大於受到局部壓力的面積時，若對籃孔局部地施加負荷，則不能用結構體 115 的纖維體 113 來吸收該壓力，從而導致直接地施加在元件基底 1102 及天線 112 上。結果，元件基底 1102 及天線 112 發生延伸，並且半導體元件或佈線發生損壞。

然而，通過在結構體 115 上設置由高強度材料所形成

的保護薄膜 131，由於保護薄膜 131 整體吸收局部性的負荷，所以成為由於受到局部壓力而導致的損壞較少的半導體裝置。

接著，如圖 4 (B) 所示，與實施方式 2 一樣，加熱並壓接結構體 115 來形成密封層 120。另外，有機樹脂 121 將保護薄膜 131 固定在元件基底 1102 及天線 112 上。換而言之，密封層 120 將纖維體 113 及保護薄膜 131 固定在元件基底 1102 及天線 112 上。另外，將包含在密封層 120 中的有機樹脂 121 浸滲在纖維體 113 中。

然後，如圖 4 (C) 所示，在元件基底 1102 的半導體基底 101 上設置結構體，在結構體上設置保護薄膜，進行加熱並壓接，從而利用密封層 125 將保護薄膜 141 固定在元件基底 1102 上。

另外，在圖 4 (A) 中，在保護薄膜 131 是熱可塑性材料的情況下，也可以在元件基底 1102 及天線 112 與結構體 115 之間設置保護薄膜 131，並進行加熱和壓接。另外，在圖 4 (C) 中，在保護薄膜 141 是熱可塑性材料的情況下，也可以在半導體基底 101 和密封層 125 之間設置保護薄膜 141，並進行加熱和壓接。在該結構中，也可以利用保護薄膜及密封層的纖維體來分散因受到局部壓力而承受的負荷，從而能夠減少損壞。

另外，當元件基底 1102 包括多個半導體裝置時，還可以將元件基底 1102 及密封層斷開，從而切出多個半導體裝置。通過進行這種步驟可以製造多個半導體裝置。

如上所述，可以製造由於受到局部壓力而導致的損壞較少的半導體裝置。

（實施方式 4）

在本實施方式中，使用圖 5A 至 5C 及圖 6A 及 6B 來說明一種半導體裝置的製造方法，其中在該半導體裝置中，在元件基底不形成天線，並且將設置在其他的基底上的天線與元件基底連接。

如圖 5（A）所示，與實施方式 2 相同，形成包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底 1151。接著在元件基底 1151 上設置將有機樹脂 114 浸滲在纖維體 113 中而得到的結構體。

在此，作為元件基底 1151，如實施方式 1 所示，在半導體基底 101 上形成 MOS 電晶體 1060a、1060b。在 MOS 電晶體 1060a、1060b 上形成絕緣層 106，並且形成通過絕緣層 106 與 MOS 電晶體的源區和漏區連接的佈線 108、109。在佈線 108、佈線 109 和絕緣層 106 上形成絕緣層 111，並且形成通過絕緣層 111 與佈線 109 連接的電極盤 152。

接著，與實施方式 1 相同，對設置在元件基底 1151 上的結構體進行加熱並壓接，從而在元件基底 1151 的一個表面上形成由有機樹脂 121 和纖維體 113 所構成的密封層 120。

接著，除去密封層 120 的一部分，使電極盤 152 的一

部分露出。在此，如圖 5 (A) 中的箭頭所示那樣，雷射光束從密封層 120 一側向電極盤 152 照射以除去密封層 120 的一部分。另外，除了該方法以外，還可以使用一般的光刻步驟除去密封層 120 的一部分以使電極盤 152 的一部分露出。

接著，如圖 5 (B) 所示，在密封層 120 的開口部上形成連接端子 161。連接端子 161 能夠通過印刷法、液滴噴射法等來形成。作為連接端子 161 的材料，可以使用銀 (Ag)、金 (Au)、銅 (Cu)、鎳 (Ni)、鉑 (Pt)、鈀 (Pd)、鉭 (Ta)、鉬 (Mo)、以及鈦 (Ti) 等中的任一種及多種的金屬粒子；鹵化銀的微粒子；或分散納米粒子。

然後，如圖 5 (C) 所示，使用黏著物 174 將固定在元件基底 1151 上的密封層 120 和形成有天線 172 的基底 171 黏接在一起。此時，使用各向異性導電黏著物 173 將形成在元件基底 1151 上的連接端子 161 和天線 172 電連接起來。

作為各向異性導電黏著物 173，是包含分散了的導電粒子（顆粒直徑為幾 nm 至幾十 μm ）的黏著樹脂，可以舉出環氧樹脂、酚醛樹脂等。另外，導電粒子由從金、銀、銅、鈀、鎳、碳、和鉑中所選的一種元素或多種元素來形成。另外，也可以是具有這些元素的多層結構的粒子。而且，還可以採用在由樹脂形成的粒子的表面上，形成有由從金、銀、銅、鈀、鎳和鉑中所選的一種元素或多種元

素所形成的薄膜的導電粒子。再者，還可以使用 CNT（碳納米管）作為導電粒子。

作為天線 172，可以適當地採用與實施方式 1 所示的天線 83 相同的材料及形成方法。

作為形成有天線 172 的基底 171，可以使用薄膜狀的塑膠基底，例如聚對苯二甲酸乙二醇酯（PET）、聚醚砜（PES）、聚萘二甲酸乙二醇酯（PEN）、聚碳酸酯（PC）、尼龍、聚醚醚酮（PEEK）、聚砜（PSF）、聚醚酰亞胺（PEI）、聚芳酯（PAR）、聚對苯二甲酸丁二醇酯（PBT）等。

接著，如圖 6（A）所示，與實施方式 1 相同，在半導體基底 101 的表面上設置結構體，加熱並壓接以在半導體基底 101 上形成密封層 125。

接著，如圖 6（B）所示，也可以設置薄膜 175，從而將形成有天線 172 的基底 171、密封層 120、元件基底 1151、以及密封層 125 密封起來。作為薄膜，可以使用與形成有天線 172 的基底 171 相同的薄膜。

雖然在上述形態中表示了具有天線 172 的基底 171 僅與元件基底 1151 的一個表面黏接的半導體裝置，但是也可以在元件基底 1151 的兩個面上分別黏接形成有天線的基底。下面使用圖 7A 至 7C 來說明其形態。

作為元件基底 1181，如實施方式 1 所示，在半導體基底 101 上形成 MOS 電晶體 1060a、1060b。在 MOS 電晶體 1060a、1060b 上形成絕緣層 106，並且形成通過絕緣

層 106 與 MOS 電晶體的源區和漏區連接的佈線 108、109。在佈線 108、109 和絕緣層 106 上形成絕緣層 111，並且形成通過絕緣層 111 與佈線 109 連接的電極盤 152 及導電層 153。

接著，在半導體基底 101、絕緣層 106、絕緣層 111 上形成貫通孔，並且在貫通孔的表面上形成貫通電極 183。另外，貫通電極 183 與導電層 153 接觸。另外，利用絕緣層 184 使貫通電極 183 和半導體基底 101 絕緣。

然後，在該元件基底 1181 的一個表面上，通過與圖 5 (A) 及 (B) 相同的步驟來形成連接端子 161。接著，通過與圖 5 (C) 相同的步驟，並利用黏著物 174 將形成有天線 172 的基底 171 和設置在元件基底 1181 的一個表面上的密封層 120 黏接起來。此時，使用各向異性導電黏著物 173 將形成在元件基底 1181 上的連接端子 161 和天線 172 電連接起來。另外，在元件基底 1181 的另一個表面上設置密封層 125。

接著，當在元件基底 1181 的半導體基底 101 上設置結構體之後，進行加熱和壓接以形成密封層 125。然後，為了形成與貫通電極 183 連接的連接端子，在密封層 125 的一部分上形成開口部。在此，從密封層 125 一側向貫通電極 183 照射雷射光束 185 來形成開口部，從而使貫通電極 183 的一部分露出。

接著，如圖 7 (B) 所示，形成連接端子 186，以填充開口部。連接端子 186 可以用與連接端子 161 同樣的方式

來形成。

接著，如圖 7 (C) 所示，使用黏著物 194 將密封層 125 和形成有天線 192 的基底 191 黏接在一起，並且使用各向異性導電黏著物 193 將連接端子 186 和天線 192 電連接起來。

通過上述步驟，可以製造在元件基底的兩面設置有天線的半導體裝置。當將這種結構可以接收 UHF 頻帶的電波的 RFID 那樣應用於具有對稱結構的天線的半導體裝置中時，因為可以減少半導體裝置的大小，所以比較好。

另外，當在元件基底 1151、1181 中包括多個半導體裝置時，還可以將元件基底 1151、1181、以及密封層斷開，從而切出多個半導體裝置。通過這種步驟可以製造多個半導體裝置。

在本實施方式所示的半導體裝置中，用有機樹脂將包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底、以及纖維體固定在一起。由於纖維體將由於局部壓力所產生的壓力分散到纖維整體上，所以不容易受到局部性的壓力。因此，構成半導體裝置的佈線和半導體元件不會延伸，而且半導體裝置不容易損壞。另外，由於在元件基底上固定有由高強度纖維所構成的纖維體，所以元件基底在剝離步驟中也不容易延伸。換而言之，可以抑制形成在元件基底中的半導體元件和佈線等發生延伸。因此，可以提高成品率。

另外，通過將元件基底的厚度變薄，可以使半導體裝

置彎曲。因此，可以增大元件基底的面積。因此，當將外部天線與元件基底連接時，可以增大連接面積，並且可以容易進行製造半導體裝置的步驟。另外，當該半導體裝置是內部安裝有天線的 RFID 時，可以增加天線的大小。因此，可以製造通信距離較長的 RFID。

（實施方式 5）

在本實施方式中，用圖 10A 及 10B 來說明一種半導體裝置，在該半導體裝置中，實施方式 1 至 4 所示的包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底與印刷基底連接。

圖 10（A）表示本實施方式的半導體裝置 250 的立體圖。在半導體裝置 250 中，在柔性印刷基底上設置有實施方式 1 至 4 中所示的包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底。例如，在由聚酯、聚酰亞胺等形成的基極薄膜 251 上，設置有由銅、金、銀、鋁等形成的佈線 252。在每一疊層體 253a、253b 中，包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底（說明於實施方式 1 至 4 其中之一中）與密封層係被堆疊，疊層體 253a、253b 係設置在佈線 252 上，其中絕緣層係插於佈線 252 及疊層體 253a、253b 之間。另外，佈線 252 及疊層體 253a、253b 通過形成在密封層的接觸孔中的連接端子來連接。用保護薄膜 254 來覆蓋基極薄膜 251、佈線 252、以及疊層體 253a、253b。另外，在

半導體裝置 250 的端部，切除保護薄膜 254 的一部分，從而使連接器等的外部電路和佈線 252 露出。

通過密封層將元件基底設置在佈線上並且進行加熱和壓接，通過這樣可以將元件基底固定在佈線及基極薄膜上。

另外，雖然在這裏表示了具有一層佈線 252 的半導體裝置，但還可以替代一層而採用多層佈線結構。另外，也可以使用多個佈線來夾住疊層體 253a、253b。通過將佈線設置為多層，可以提高安裝密度。

圖 10 (B) 表示本實施方式的半導體裝置 260 的截面圖。在半導體裝置 260 中，在印刷基底上設置有實施方式 1 至 4 中所示的包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底。例如，在核心層 261 的一個表面上設置有實施方式 1 至 4 中所示的包括使用單晶半導體基底或 SOI 基底形成的半導體元件的元件基底 262。另外，用貫通密封層 263 的通孔 264 將核心層 261，和實施方式 1 至 4 中所示的在包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的元件基底 262 上所具有的半導體元件或佈線連接起來。

另外，在元件基底 262 上設置組合層 265。形成在核心層 261、元件基底 262 中的半導體元件及佈線等，通過形成在組合層 265 的有機樹脂層 266 中的通孔 267，與形成在半導體裝置 260 表面上的導體圖形 268 連接。

另外，在核心層 261 的另一個表面上設置有組合層

269。

另外，也可以使用導電糊劑或引線等安裝構件 272 將電容器、線圈、電阻器、二極體等的晶片 271 安裝在半導體裝置 260 上。

在本實施方式的半導體裝置中，在印刷基底上具有：包括使用單晶半導體基底或 SOI 基底所形成的半導體元件的層。另外，利用使用了纖維體而構成的預浸漬體來將元件基底設置在印刷基底中。因此，因為用纖維體來分散壓力，所以即使受到局部壓力（點壓、線壓等）也可以減少由於安裝步驟和彎曲而導致的損壞。另外，可以實現高集成化。

（實施方式 6）

在本實施方式中表示本發明的半導體裝置的結構以及應用例子。在此，作為半導體裝置的典型例子，對於 RFID 及存儲裝置進行說明。

首先，對於本發明的半導體裝置中的一種即 RFID 501 的電路結構例進行說明。圖 11 表示 RFID 501 的方框電路圖。

圖 11 的 RFID 501 的規格以國際標準規格的 ISO 15693 為基準，是附近型 RFID，且其通信信號頻率為 13.56MHz。另外，接收只對應於讀取資料的指令，而發送的資料傳送速率大約為 13kHz，並且資料編碼形式為曼徹斯特代碼。

RFID 501 的電路部 412 大致是由電源部 460 和信號處理部 461 構成的。電源部 460 具有整流電路 462 和保持電容器 463。另外，還可以在電源部 460 中設置當從天線 411 接收到的功率過多時用於保護內部電路的保護電路部（也稱為限制電路部），和用來控制是否使保護電路部工作的保護電路控制電路部。通過設置該電路部，可以防止在 RFID 與通信器之間的通信距離極短等的情況下、由於 RFID 接收大功率而產生的不良情況，而且可以提高 RFID 的可靠性。換而言之，可以使 RFID 正常地工作，而不導致 RFID 內部的元件退化以及 RFID 本身的損壞。

另外，在此，最好具有利用無線通信方式使通信器與 RFID 進行資訊收發的單元，例如舉出讀取資訊的讀取器、具有讀取功能及寫入功能的讀取/寫入器等。另外，還包括具有讀取功能和寫入功能中的一種或兩種的手機或電腦等。

整流電路 462 對用天線 411 所接收到的載波進行整流，從而產生直流電壓。保持電容器 463 使由整流電路 462 所產生的直流電壓平滑。將在電源部 460 中所產生的直流電壓作為電源電壓，並且提供給信號處理部 461 的各電路。

信號處理部 461 具有：解調電路 464、時鐘產生/校正電路 465、識別/判斷電路 466、存儲控制器 467、掩模 ROM 468、編碼電路 469、以及調變電路 470。

解調電路 464 是對天線 411 所接收到的信號進行解調

的電路。將解調電路 464 所解調的接收信號輸入到時鐘產生/校正電路 465 和識別/判斷電路 466 中。

時鐘產生/校正電路 465 具有：產生信號處理部 461 的工作所需的時鐘信號、並對該時鐘信號進行校正的功能。例如，時鐘產生/校正電路 465 具有電壓控制振盪電路（以下稱爲 VCO（電壓控制振盪器）電路），將 VCO 電路的輸出作爲反饋信號並與所提供的信號的相位進行比較，並利用負反饋來調節輸出信號，從而使所提供的信號和反饋信號成爲一定的相位。

識別/判斷電路 466 識別並判斷命令碼。識別/判斷電路 466 所識別並判斷的命令碼是幀結束信號（EOF、幀結束）、幀開始信號（SOF、幀開始）、標記、指令碼、掩模長度（mask length）、掩模值（mask value）等。另外，識別/判斷電路 466 還具有識別發送錯誤的迴圈冗餘校驗（CRC、cyclic redundancy check）的功能。

存儲控制器 467 根據用識別/判斷電路 466 所處理的信號，從掩模 ROM 468 中讀取資料。另外，掩模 ROM 468 存儲有 ID 等。通過安裝掩模 ROM 468，構成不能複製和竄改的讀取專用的 RFID 501。可以通過將這種讀取專用的 RFID 501 抄入紙中，從而能夠提供防止偽造的紙。

編碼電路 469 對存儲控制器 467 從掩模 ROM 468 中所讀取的資料進行編碼。編碼後的資料用調變電路 470 進行調變。將用調變電路 470 所調變的資料作爲載波從天線

411 發送出去。

接著，表示 RFID 的使用例子。本發明的 RFID 可以用於任何紙介質以及薄膜介質中。特別地，本發明的 RFID 可以用於要求防止偽造的任何紙介質中。例如為紙幣、戶籍副本、居民卡、護照、駕駛執照、身份證、會員證、鑒定書、診察券、月票、票據、支票、貨票、提單、倉庫證券、股票、債券、商品券、券、抵押證券等。

另外，由於通過實施本發明可以使紙介質及薄膜介質具有紙介質上視覺所示的資訊以外的很多資訊，因此，通過將本發明的 RFID 應用到商品簽條等中，可以實現商品管理的電子系統化或者防止商品的盜竊。以下，使用圖 12A 至 12E 來說明與本發明相關的紙的使用例子。

圖 12 (A) 是使用了抄有本發明的 RFID 501 的紙的無記名債券類 511 的一個例子。雖然無記名債券類 511 包括郵票、票、券、入場券、商品券、書籍券、文具券、啤酒券、米券、各種禮物券、各種服務券等，然而當然不局限於這些。另外，圖 12 (B) 是使用了抄有與本發明相關的 RFID 501 的紙的證書類 512 (例如，居民卡或戶籍副本) 的一個例子。

圖 12 (C) 是將本發明的 RFID 應用到簽條的一個例子。在簽條襯紙 (剝離紙) 513 上，用抄有 RFID501 的紙來形成簽條 (ID 封條) 514。簽條 514 被收納在容器 515 內。在簽條 514 上印刷有與該商品或服務相關的資訊 (商品名、牌子、商標、商標權人、銷售人、製造人等)。而

且，由於在 RFID 501 中存儲有該商品（或商品的種類）所固有 ID 號碼，因此可以容易地發現偽造、侵犯知識產權如商標權及專利權等、不正當競爭等的違法行為。可以預先向 RFID 501 內輸入在商品的容器或標籤上記不完的大量資訊，例如，商品的產地、銷售地、品質、原材料、功能、用途、數量、形狀、價格、生產方法、使用方法、生產日期、使用日期、食品保質期限、使用指南、與商品相關的知識產權資訊等。因此，客商和消費者可以使用簡單的通信器來獲取這些資訊。另外，其結構是：生產者可以容易地重寫及擦除等，而客商和消費者不能重寫及消除等的結構。

圖 12（D）表示由抄有 RFID 501 的紙或薄膜所構成的標籤 516。通過使用抄有 RFID 501 的紙或薄膜所製造的標籤 516，可以製造比使用了塑膠框體的現有的 ID 標籤更低廉的標籤。圖 12（E）是將本發明的 RFID 用於封面的書籍 517，其封面上抄有 RFID 501。

在商品上附加安裝有本發明的半導體裝置的一個例子即 RFID 的簽條 514 或標籤 516，通過這樣可以容易地管理商品。例如，在商品被盜竊時，可以通過跟蹤商品的路徑而迅速找出犯人。如此，通過將本發明的 RFID 作為 ID 標籤，可以進行商品的履歷管理或跟蹤查詢，例如履歷管理包括該商品的原材料和原產地、製造及加工、流通、出售等。換而言之，可以實現商品可追溯性（traceability）。另外，通過使用本發明，可以以比傳統更低的成本來實

現商品的可追溯性管理系統。

另外，本發明的半導體裝置的一個例子即 RFID 不容易由於受到局部壓力而損壞。因此，當對具有本發明的半導體裝置的一個例子即 RFID 的紙介質及薄膜介質進行貼合和設置等處理時，可以使其彎曲，從而提高處理效率。另外，由於可以用書寫工具在具有本發明的半導體裝置的一個例子即 RFID 的紙介質及薄膜介質上寫入資訊，所以其用途很廣泛。

接著，下面表示本發明的半導體裝置的一個形態即存儲裝置的結構。在此，使用非易失性存儲裝置來作為存儲裝置的典型例子進行描述。

圖 13 表示非易失性半導體存儲裝置的電路區塊圖的一個例子。在非易失性半導體存儲裝置中，在相同的元件基底上形成記憶體單元陣列 552 和週邊電路 554。記憶體單元陣列 552 具有如實施方式 1 所示的非易失性記憶元件。週邊電路 554 的結構如下所述。

在記憶體單元陣列 552 的周圍設置：用於選擇字線的行解碼器 562，和用於選擇位線的列解碼器 564。位址通過位址緩衝器 556 傳送到控制電路 558 中，並且內部行位址信號及內部列位址信號分別轉送到行解碼器 562 及列解碼器 564 中。

當進行資料的寫入以及擦除時，使用使電源電位升壓後的電位。因此，設置利用控制電路 558 並根據工作模式而進行控制的升壓電路 560。升壓電路 560 的輸出通過行

解碼器 562 或列解碼器 564 提供到字線或位線中。從列解碼器 564 中所輸出的資料輸入到讀出放大器 566 中。由讀出放大器 566 所讀取的資料保存在資料緩衝器 568 中，然後利用來自控制電路 558 的控制對資料進行隨機存取，並且通過資料輸入/輸出緩衝器 570 進行輸出。寫入資料通過資料輸入/輸出緩衝器 570 暫時保存在資料緩衝器 568 中，而且利用控制電路 558 的控制，將其轉送到列解碼器 564 中。

（實施方式 7）

在本實施方式中，下面表示使用了本發明的半導體裝置後的電子設備。

作為應用本發明的半導體裝置的電子設備，可以舉出攝像機或數位照相機等影像拍攝裝置、護目鏡型顯示器（頭戴顯示器）、導航系統、音頻再現裝置（汽車身歷聲、音響元件等）、電腦、遊戲機、攜帶型資訊終端（移動電腦、手機、攜帶型遊戲機或電子書籍等）、具有記錄媒質的圖像再現裝置（具體地說，能夠播放記錄媒質比如 DVD（數位通用光碟）等並且具有能夠顯示其圖像的顯示器的裝置）等。在圖 14A 至 14E 中表示這些電子設備的具體例子。

圖 14（A）和 14（B）表示一種數碼相機。圖 14（B）為表示圖 14（A）的背面的圖。該數位照相機包括框體 2111、顯示部 2112、鏡頭 2113、操作鍵 2114、以及快門

按鈕 2115 等。在框體 2111 內部安裝有：具有存儲裝置、MPU、圖像感測器等的功能的本發明的半導體裝置 2116。

此外，圖 14 (C) 表示一種手機，它是移動終端的一個典型例子。該手機包括框體 2121、顯示部 2122、以及操作鍵 2123 等。另外，在該手機的內部還安裝有：具有存儲裝置、MPU、圖像感測器等的功能的本發明的半導體裝置 2125。

此外，圖 14 (D) 表示一種數位音響設備，它是音頻裝置的一個典型例子。圖 14 (D) 所示的數位音響設備包括：主體 2130；顯示部 2131；具有存儲裝置、MPU、圖像感測器等的功能的本發明的半導體裝置 2132；操作部 2133；以及耳機 2134 等。

另外，圖 14 (E) 表示電子書籍（也稱為電子紙）。該電子書籍包括：主體 2141；顯示部 2142；操作鍵 2143；以及具有存儲裝置、MPU、圖像感測器等的功能的本發明的半導體裝置 2144。另外，可以在主體 2141 的內部安裝數據機，也可以構成能夠以無線方式收發資訊的結構。

如上所述，本發明的半導體裝置的應用範圍很廣泛，可以應用於其他電子設備中。

【圖式簡單說明】

圖 1A 至 1D 是說明本發明的半導體裝置的截面圖。

圖 2A 至 2D 是說明本發明的半導體裝置的製造方法

的截面圖。

圖 3A 至 3C 是說明本發明的半導體裝置的製造方法的截面圖。

圖 4A 至 4C 是說明本發明的半導體裝置的製造方法的截面圖。

圖 5A 至 5C 是說明本發明的半導體裝置的製造方法的截面圖。

圖 6A 及 6B 是說明本發明的半導體裝置的製造方法的截面圖。

圖 7A 至 7C 是說明本發明的半導體裝置的製造方法的截面圖。

圖 8A 及 8B 是說明能夠應用到本發明中的纖維體的俯視圖。

圖 9A 至 9D 是說明能夠應用到本發明中的天線的俯視圖。

圖 10A 及 10B 是分別說明本發明的半導體裝置的立體圖以及截面圖。

圖 11 是說明本發明的半導體裝置的圖。

圖 12A 至 12E 是說明本發明的半導體裝置的應用例子的立體圖。

圖 13 是說明本發明的半導體裝置的圖。

圖 14A 至 14E 是各別說明能夠應用本發明的半導體裝置的電子設備的圖。

【 主 要 元 件 符 號 說 明 】

40：半 導 體 裝 置

41：元 件 基 底

42a：黏 著 物

42b：黏 著 物

43a：薄 膜

43b：薄 膜

44：局 部 壓 力

83：天 線

101：半 導 體 基 底

106：絕 緣 層

108：佈 線

109：佈 線

111：絕 緣 層

112：天 線

113：纖 維 體

113a：經 線

113b：緯 線

113c：籃 孔

114：有 機 樹 脂

115：結 構 體

120：密 封 層

120a：密 封 層

120b：密 封 層

- 121：有機樹脂
- 125：密封層
- 131：保護薄膜
- 141：保護薄膜
- 152：電極盤
- 153：導電層
- 161：連接端子
- 171：基底
- 172：天線
- 173：各向異性導電黏著物
- 174：黏著物
- 175：薄膜
- 183：貫通電極
- 184：絕緣層
- 185：雷射光束
- 186：連接端子
- 191：基底
- 192：天線
- 193：各向異性導電黏著物
- 194：黏著物
- 250：半導體裝置
- 251：基極薄膜
- 252：佈線
- 253a：疊層體

253b：疊層體

254：保護薄膜

260：半導體裝置

261：核心層

262：元件基底

263：密封層

264：通孔

265：組合層

266：有機樹脂層

267：通孔

268：導體圖形

269：組合層

271：晶片

272：安裝構件

411：天線

412：電路部

460：電源部

461：信號處理部

462：整流電路

463：保持電容器

464：解調電路

465：時鐘產生/校正電路

466：識別/判斷電路

467：存儲控制器

- 468 : 掩模 ROM
- 469 : 編碼電路
- 470 : 調變電路
- 501 : RFID
- 511 : 無記名債券類
- 512 : 證書類
- 513 : 簽條襯紙
- 514 : 簽條
- 515 : 容器
- 516 : 標籤
- 517 : 書籍
- 552 : 記憶體單元陣列
- 554 : 週邊電路
- 556 : 位址緩衝器
- 558 : 控制電路
- 560 : 升壓電路
- 562 : 行解碼器
- 564 : 列解碼器
- 566 : 讀出放大器
- 568 : 資料緩衝器
- 570 : 輸入/輸出緩衝器
- 1050 : 半導體裝置
- 1051 : 元件基底
- 1052 : 半導體基底

- 1053 : p 井 區
- 1054a : 雜 質 區
- 1054b : 雜 質 區
- 1054d : 雜 質 區
- 1054e : 雜 質 區
- 1055a : 閘 極 絕 緣 層
- 1055b : 閘 極 絕 緣 層
- 1055c : 溝 道 氧 化 層
- 1056a : 閘 電 極
- 1056b : 閘 電 極
- 1056c : 控 制 閘 極
- 1057a : 間 隔 物
- 1057b : 間 隔 物
- 1059 : 絕 緣 層
- 1060a : MOS 電 晶 體
- 1060b : MOS 電 晶 體
- 1061 : 導 電 層
- 1062 : 導 電 層
- 1063 : 絕 緣 層
- 1070 : 半 導 體 裝 置
- 1071 : 元 件 基 底
- 1072 : 記 憶 元 件
- 1073 : 浮 動 閘 極
- 1074 : 控 制 絕 緣 層

1080：半 導 體 裝 置
 1081：元 件 基 底
 1090：半 導 體 裝 置
 1102：元 件 基 底
 1151：元 件 基 底
 1181：元 件 基 底
 2111：框 體
 2112：顯 示 部
 2113：鏡 頭
 2114：操 作 鍵
 2115：快 門 按 鈕
 2116：半 導 體 裝 置
 2121：框 體
 2122：顯 示 部
 2123：操 作 鍵
 2125：半 導 體 裝 置
 2130：主 體
 2131：顯 示 部
 2132：半 導 體 裝 置
 2133：操 作 部
 2134：耳 機
 2141：主 體
 2142：顯 示 部
 2143：操 作 鍵
 2144：半 導 體 裝 置

十、申請專利範圍

1. 一種半導體裝置，包括：

半導體元件；

包括纖維體和有機樹脂且其厚度為 $10\ \mu\text{m}$ 以上且 $100\ \mu\text{m}$ 以下的密封層，該纖維體浸滲有該有機樹脂；以及

該密封層上的保護薄膜，

其中，該密封層固定在該半導體元件的至少一個表面上。

2. 如申請專利範圍第 1 項之半導體裝置，其中，該纖維體是織物和無紡織物中的一種。

3. 如申請專利範圍第 1 項之半導體裝置，其中，該有機樹脂包含熱固化樹脂和熱可塑性樹脂中的一種。

4. 如申請專利範圍第 3 項之半導體裝置，其中，該熱固化樹脂是環氧樹脂、不飽和聚酯樹脂、聚醯亞胺樹脂、雙馬來醯亞胺三吡樹脂和氰酸酯樹脂中的一種。

5. 如申請專利範圍第 3 項之半導體裝置，其中，該熱可塑性樹脂是聚苯醚樹脂、聚醚醯亞胺樹脂和氟樹脂中的一種。

6. 如申請專利範圍第 1 項之半導體裝置，其中，該半導體元件是 MOS 電晶體、非易失性記憶元件、以及二極體中的一種或更多種。

7. 如申請專利範圍第 1 項之半導體裝置，還包括位於該半導體元件和該密封層之間的天線，且該天線與該半導體元件電連接。

8.如申請專利範圍第 1 項之半導體裝置，其中，該保護薄膜包含聚乙烯醇類樹脂、聚酯類樹脂、聚酰胺樹脂、聚乙烯類樹脂、芳族聚酰胺類樹脂、聚對亞苯基苯並雙噁唑樹脂和玻璃樹脂中的一種。

9.一種半導體裝置，包括：包括有源元件和絕緣層且其厚度為 $1\mu\text{m}$ 以上且 $80\mu\text{m}$ 以下的元件基底，該有源元件由單晶半導體基底和 SOI 基底中的一種來形成，並且用該絕緣層覆蓋該有源元件；

包括纖維體和有機樹脂且其厚度為 $10\mu\text{m}$ 以上且 $100\mu\text{m}$ 以下的密封層，並且該纖維體中浸滲有該有機樹脂；以及

該密封層上的保護薄膜，

其中，該密封層固定在該元件基底的至少一個表面上。

10.如申請專利範圍第 9 項之半導體裝置，其中，該纖維體是織物和無紡織物中的一種。

11.如申請專利範圍第 9 項之半導體裝置，其中，該有機樹脂包含熱固化樹脂和熱可塑性樹脂中的一種。

12.如申請專利範圍第 11 項之半導體裝置，其中，該熱固化樹脂是環氧樹脂、不飽和聚酯樹脂、聚醯亞胺樹脂、雙馬來醯亞胺三吡樹脂和氰酸酯樹脂中的一種。

13.如申請專利範圍第 11 項之半導體裝置，其中，該熱可塑性樹脂是聚苯醚樹脂、聚醚醯亞胺樹脂和氟樹脂中的一種。

14.如申請專利範圍第 9 項之半導體裝置，其中，該有源元件是 MOS 電晶體、非易失性記憶元件、以及二極體中的一種或更多種。

15.如申請專利範圍第 9 項之半導體裝置，還包括位於該元件基底和該密封層之間的天線，且該天線與該元件基底的有源元件電連接。

16.如申請專利範圍第 9 項之半導體裝置，其中，該保護薄膜包含聚乙烯醇類樹脂、聚酯類樹脂、聚酰胺樹脂、聚乙烯類樹脂、芳族聚酰胺類樹脂、聚對亞苯基苯並雙噁唑樹脂和玻璃樹脂中的一種。

17.一種半導體裝置，包括：包括有源元件和絕緣層且其厚度為 $1\mu\text{m}$ 以上且 $80\mu\text{m}$ 以下的元件基底，該有源元件由單晶半導體基底和 SOI 基底中的一種來形成，並且用該絕緣層覆蓋該有源元件；

包括纖維體和有機樹脂且其厚度為 $10\mu\text{m}$ 以上且 $100\mu\text{m}$ 以下的密封層，並且該纖維體中浸滲有該有機樹脂且具有各由多個單線束所形成的多個經線及多個緯線；以及該密封層上的保護薄膜，

其中，該密封層固定在該元件基底的至少一個表面上。

18.如申請專利範圍第 17 項之半導體裝置，其中，該纖維體是織物和無紡織物中的一種。

19.如申請專利範圍第 17 項之半導體裝置，其中，該多個經線之間的距離和該多個緯線之間的距離各自是在

0.01mm 以上且 0.2mm 以下。

20.如申請專利範圍第 17 項之半導體裝置，其中，該有機樹脂包含熱固化樹脂和熱可塑性樹脂中的一種。

21.如申請專利範圍第 20 項之半導體裝置，其中，該熱固化樹脂是環氧樹脂、不飽和聚酯樹脂、聚醯亞胺樹脂、雙馬來醯亞胺三吡樹脂和氰酸酯樹脂中的一種。

22.如申請專利範圍第 20 項之半導體裝置，其中，該熱可塑性樹脂是聚苯醚樹脂、聚醚醯亞胺樹脂和氟樹脂中的一種。

23.如申請專利範圍第 17 項之半導體裝置，其中，該有源元件是 MOS 電晶體、非易失性記憶元件、以及二極體中的一種或更多種。

24.如申請專利範圍第 17 項之半導體裝置，還包括位於該元件基底和該密封層之間的天線，且該天線與該元件基底的有源元件電連接。

25.如申請專利範圍第 17 項之半導體裝置，其中，該保護薄膜包含聚乙烯醇類樹脂、聚酯類樹脂、聚酰胺樹脂、聚乙烯類樹脂、芳族聚酰胺類樹脂、聚對亞苯基苯並雙噁唑樹脂和玻璃樹脂中的一種。

26.一種半導體裝置的製造方法，包括如下步驟：

形成半導體元件；

在該半導體元件上設置將有機樹脂浸滲在纖維體中而構成的結構體；

進行加熱並壓接，以在該半導體元件上形成包含該纖

維體以及浸滲在該纖維體中的有機樹脂的密封層；以及
在該密封層上形成保護薄膜。

27.如申請專利範圍第 26 項之半導體裝置的製造方法，其中該半導體元件是 MOS 電晶體、非易失性記憶元件、以及二極體中的一種或更多種。

28.一種半導體裝置的製造方法，包括如下步驟：形成元件基底，該元件基底包括使用單晶半導體基底和 SOI 基底中的一種所形成的有源元件、以及覆蓋該有源元件的絕緣層；

在該元件基底上設置將有機樹脂浸滲在纖維體中而構成的結構體；

進行加熱並壓接，以在該元件基底上形成包含該纖維體、以及浸滲在該纖維體中的有機樹脂的密封層；以及
在該密封層上形成保護薄膜。

29.如申請專利範圍第 28 項之半導體裝置的製造方法，其中，使用單晶半導體基底和 SOI 基底中的一種所形成的該有源元件是 MOS 電晶體、非易失性記憶元件、以及二極體中的一種或更多種。

30.一種半導體裝置的製造方法，包括如下步驟：形成元件基底，該元件基底具有使用單晶半導體基底和 SOI 基底中的一種所形成的有源元件、以及覆蓋該有源元件的絕緣層；

在該元件基底的一個表面上，設置將第一有機樹脂浸滲在第一纖維體中而構成的第一結構體；

進行加熱並壓接，以在該元件基底的該一個表面上形成包含該第一纖維體、以及浸滲在該第一纖維體中的該第一有機樹脂的第一密封層；

在該第一密封層上形成第一保護薄膜；

在該元件基底的另一個表面上，設置將第二有機樹脂浸滲在第二纖維體中而構成的第二結構體；

進行加熱並壓接，以在該元件基底的另一個表面上形成包含該第二纖維體、以及浸滲在該第二纖維體中的該第二有機樹脂的第二密封層；以及

在該第二密封層上形成第二保護薄膜。

31.如申請專利範圍第 30 項之半導體裝置的製造方法，其中，使用單晶半導體基底和 SOI 基底中的一種所形成的該有源元件是 MOS 電晶體、非易失性記憶元件、以及二極體中的一種或更多種。

圖 1A

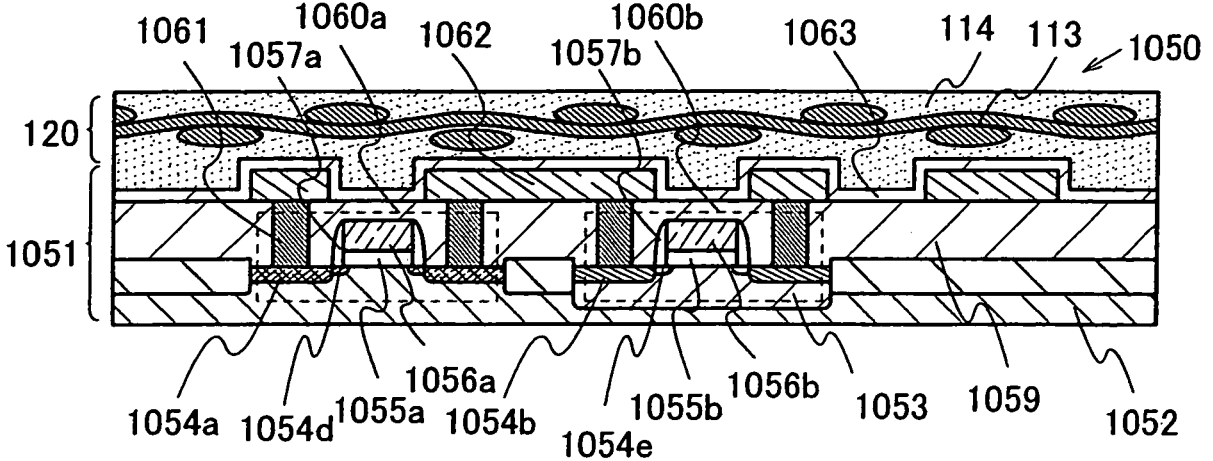


圖 1B

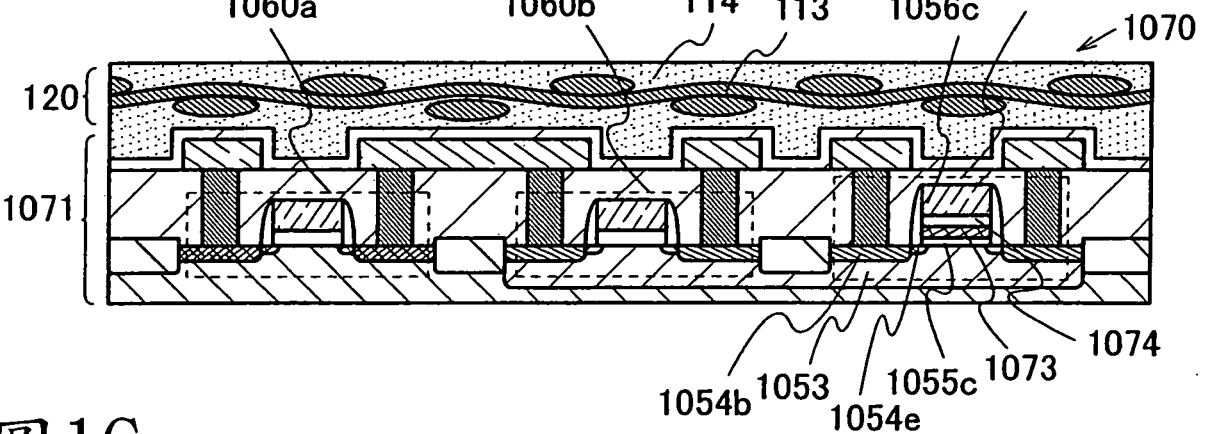


圖 1C

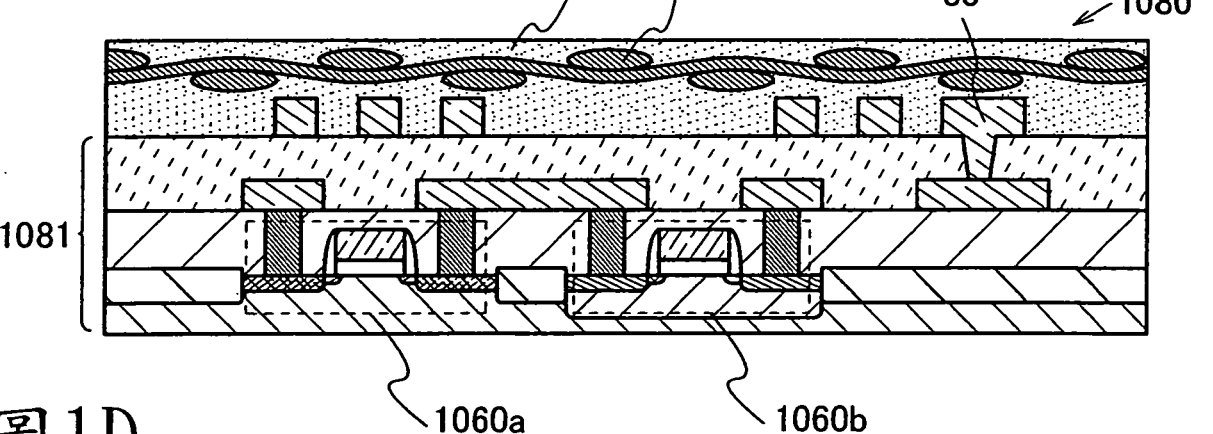


圖 1D

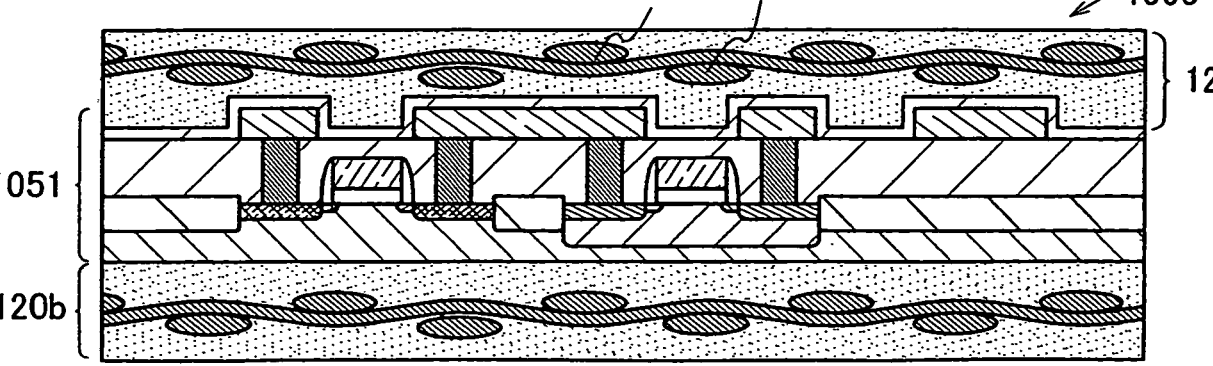


圖 2A

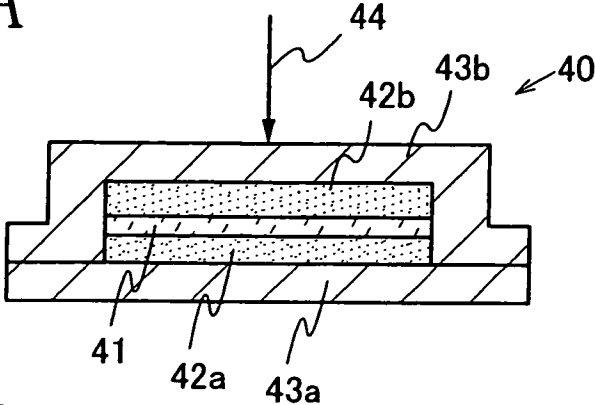


圖 2B

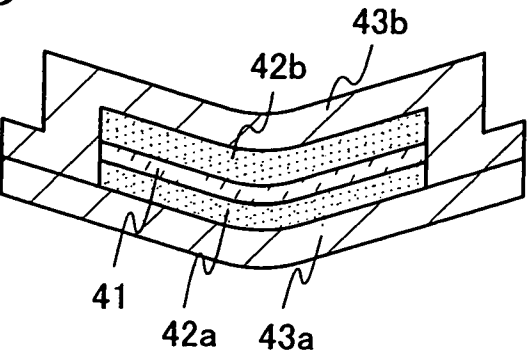


圖 2C

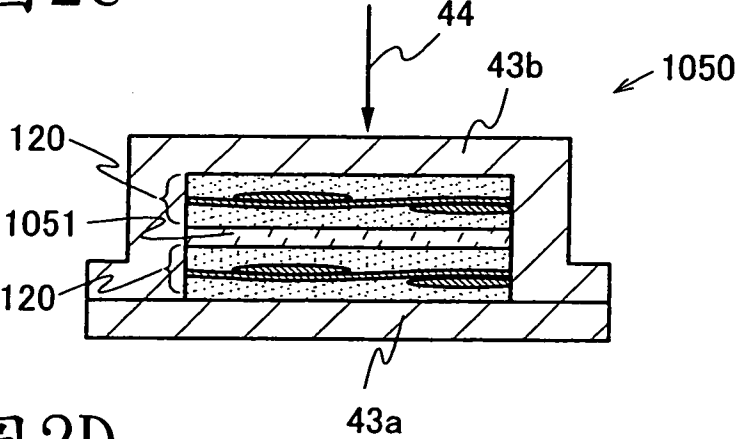


圖 2D

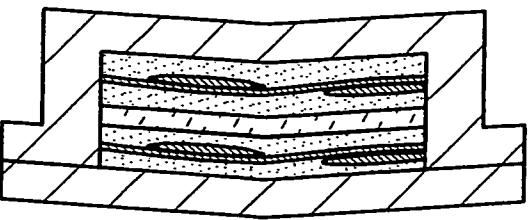


圖 3A

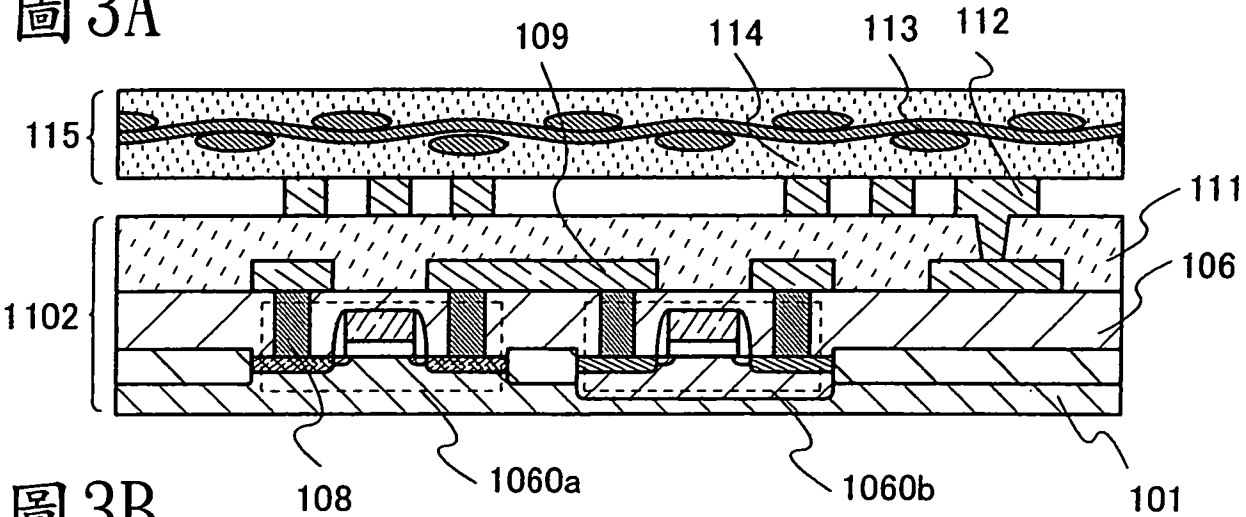


圖 3B

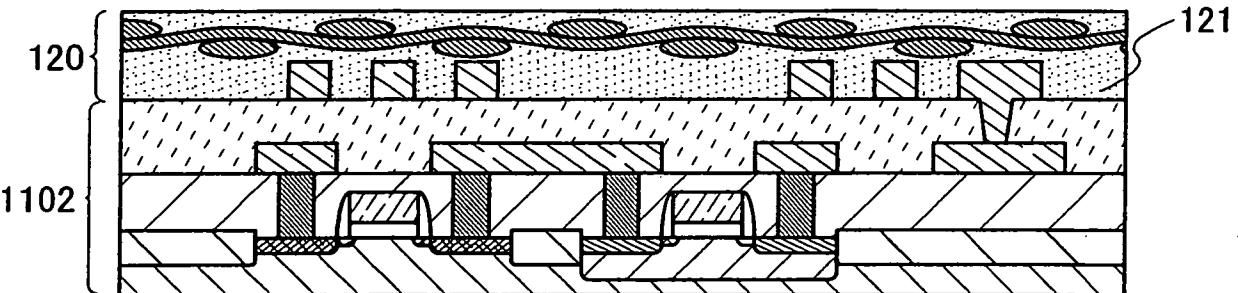


圖 3C

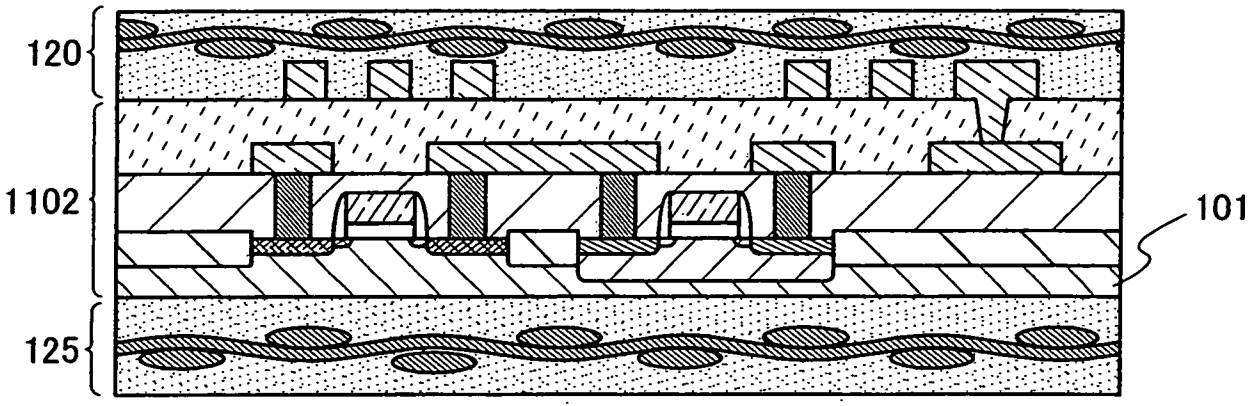


圖 4A

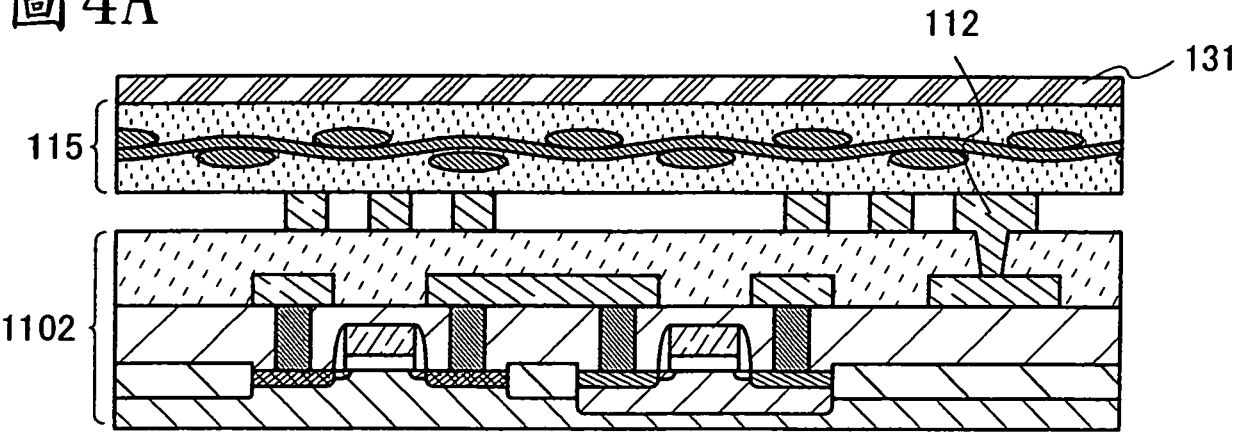


圖 4B

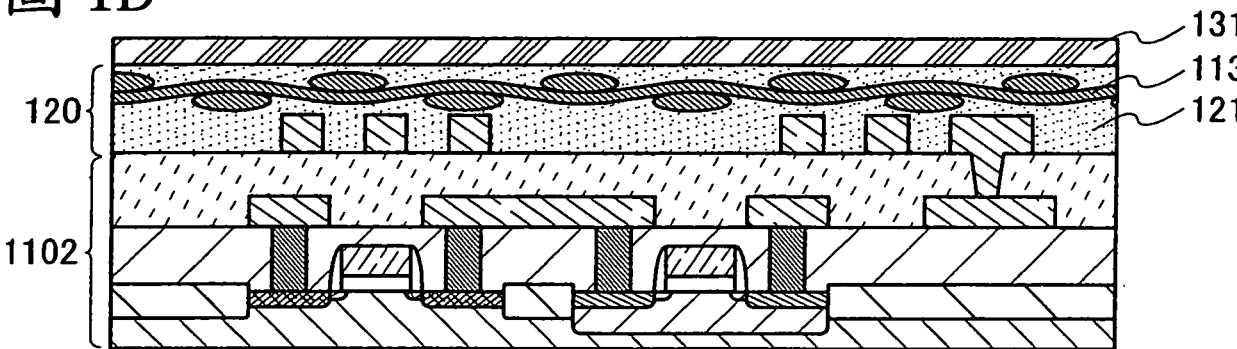


圖 4C

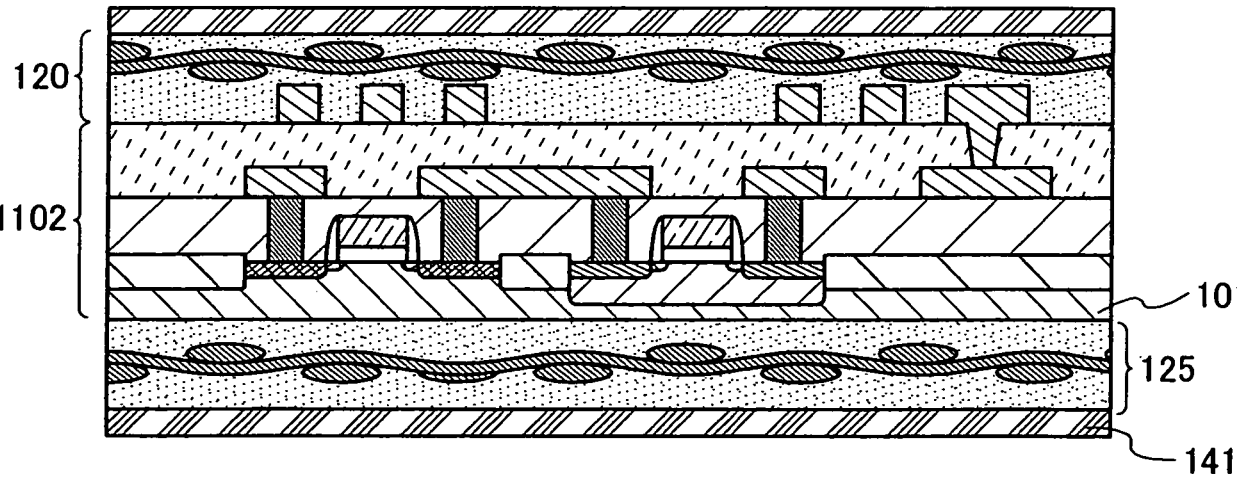


圖 5A

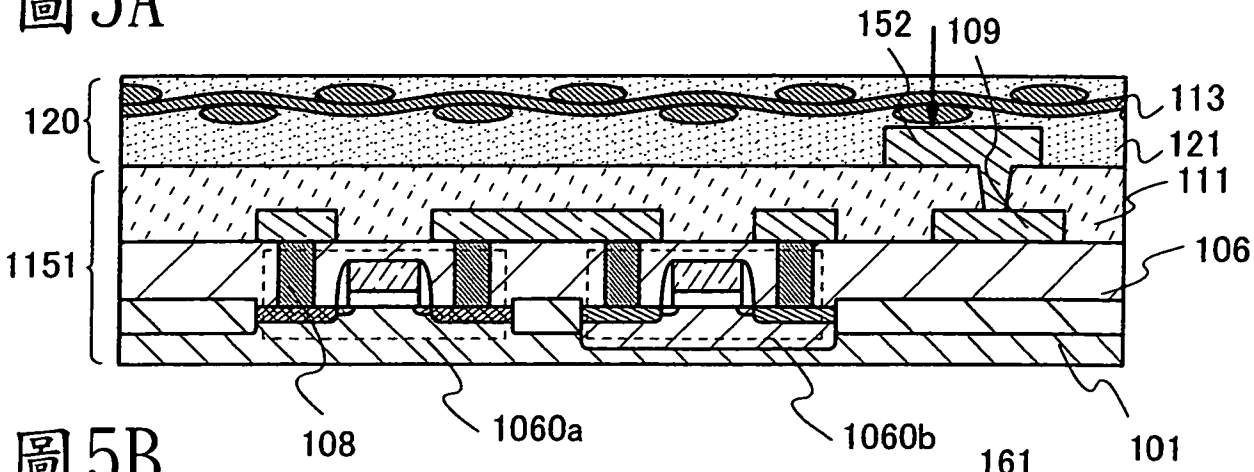


圖 5B

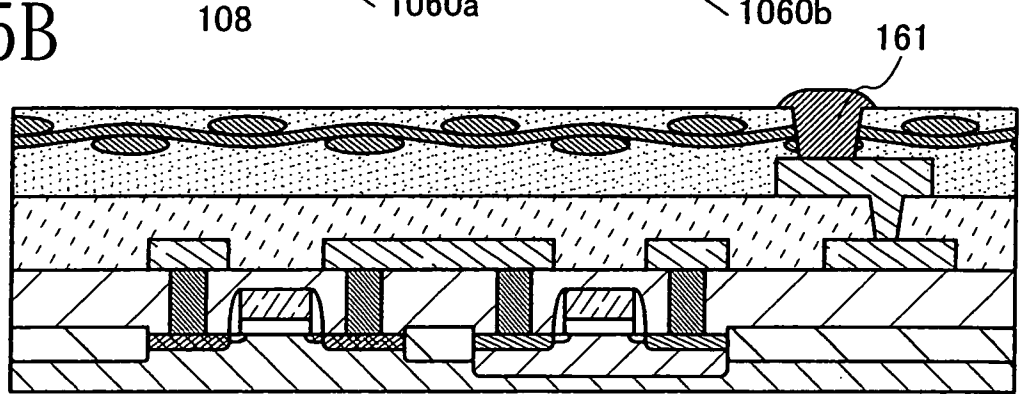


圖 5C

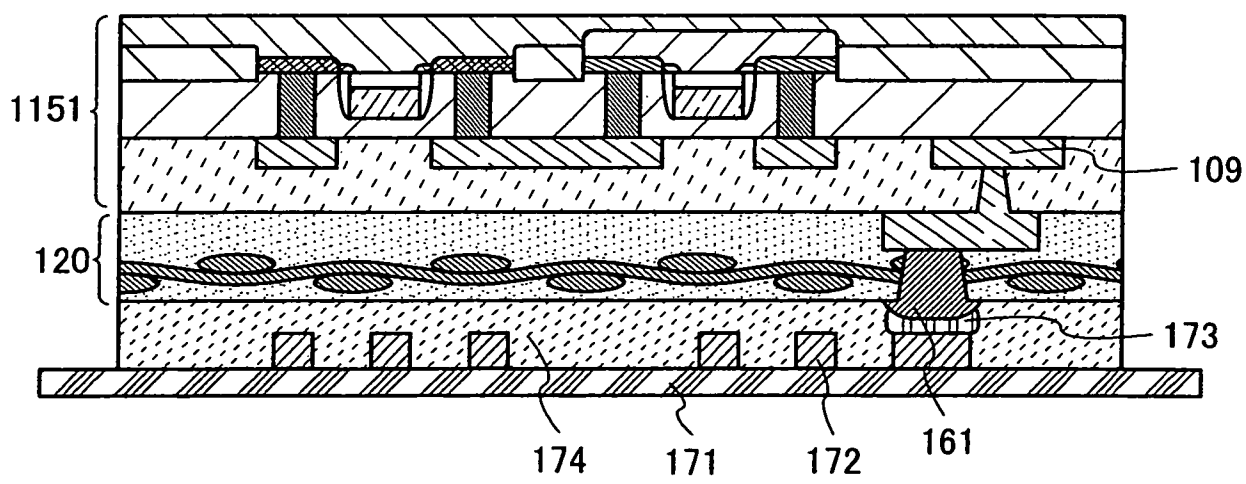


圖 6A

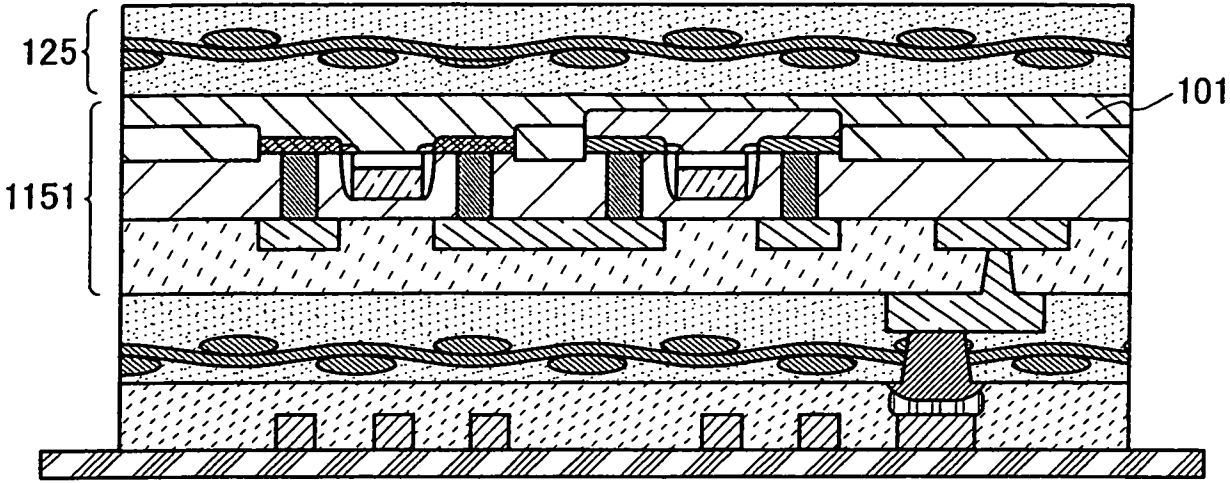


圖 6B

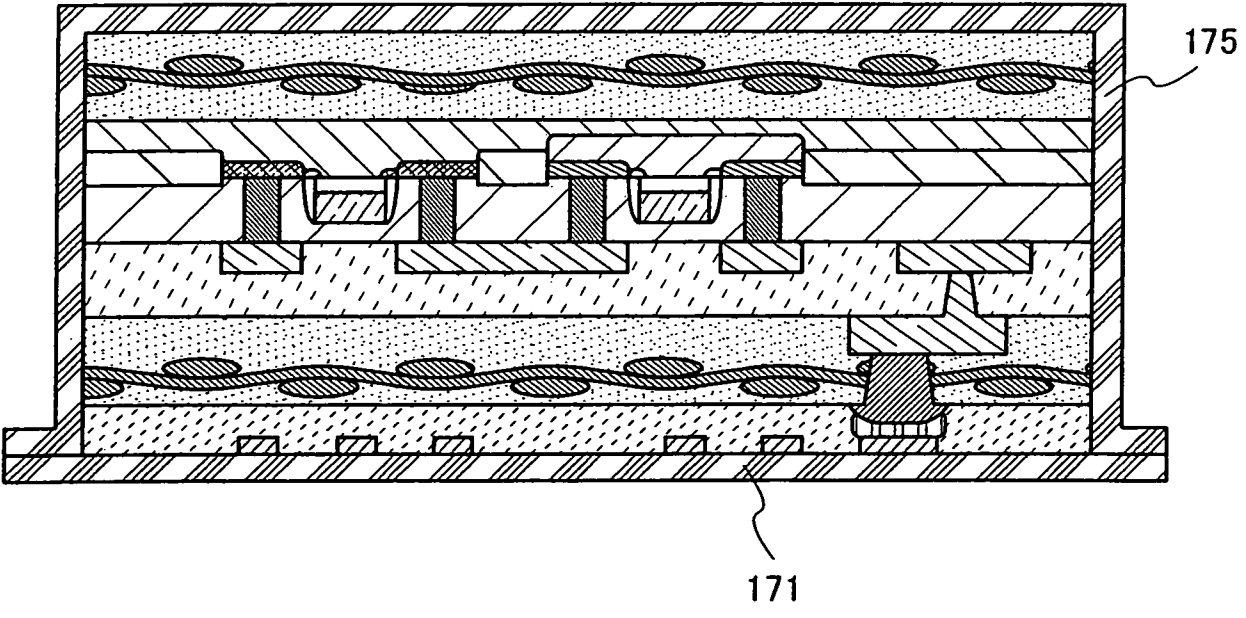


圖 7A

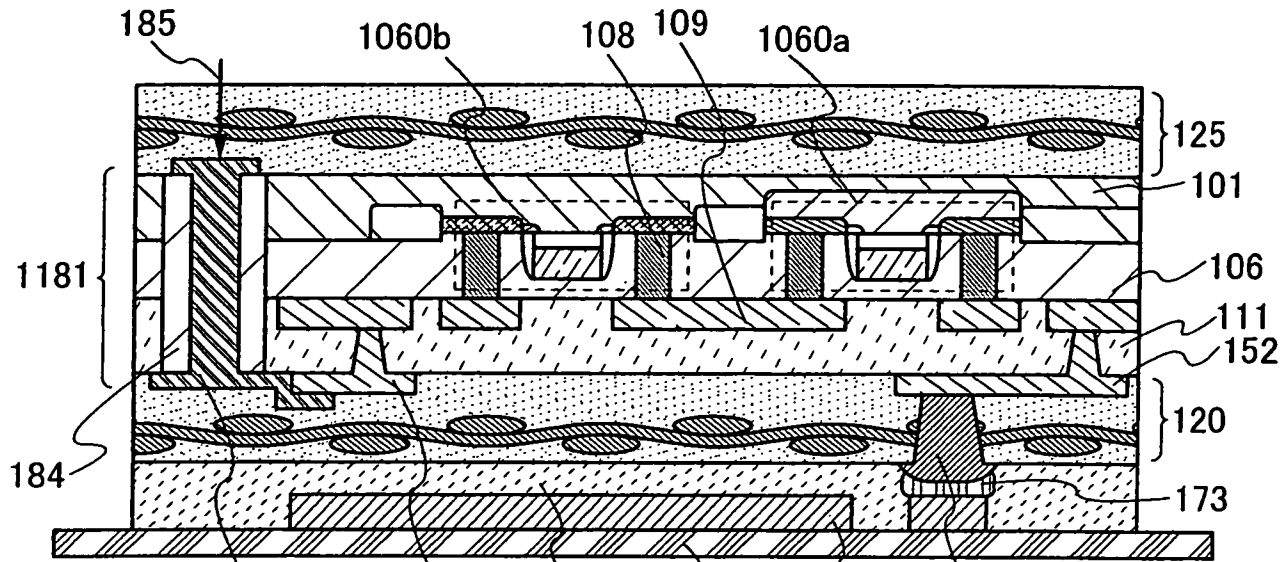


圖 7B

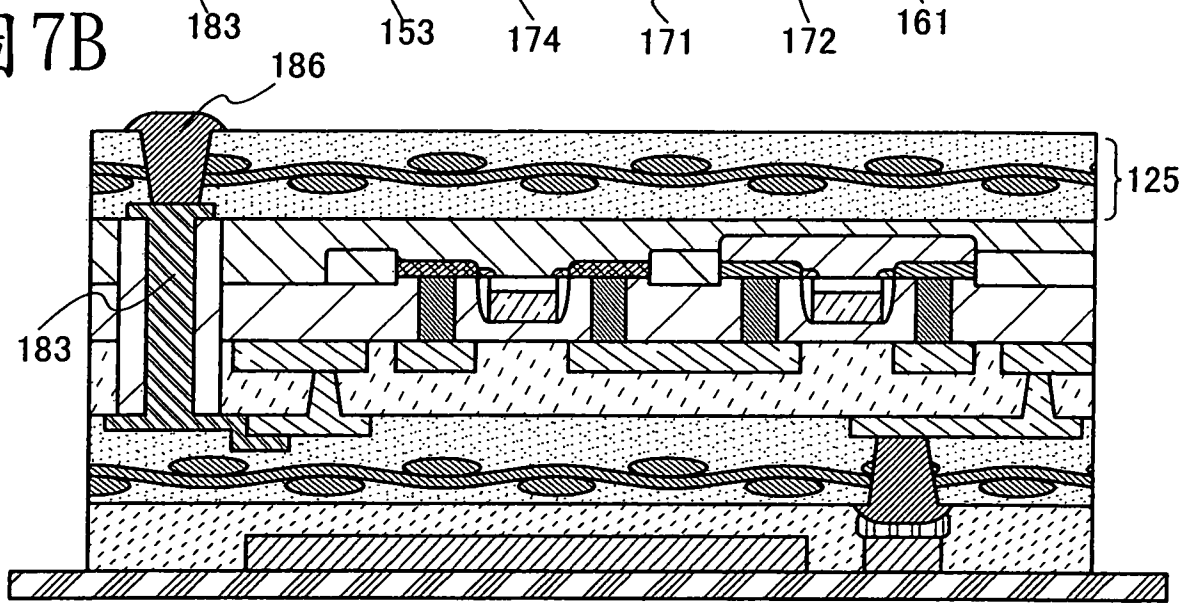


圖 7C

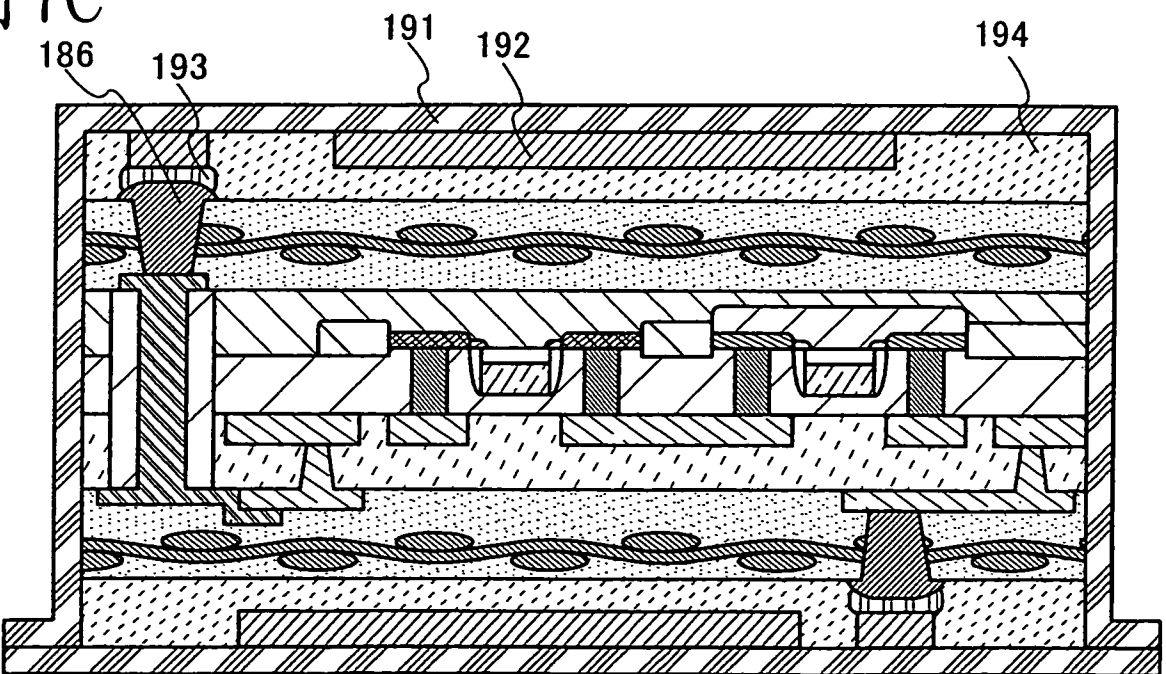


圖 8A

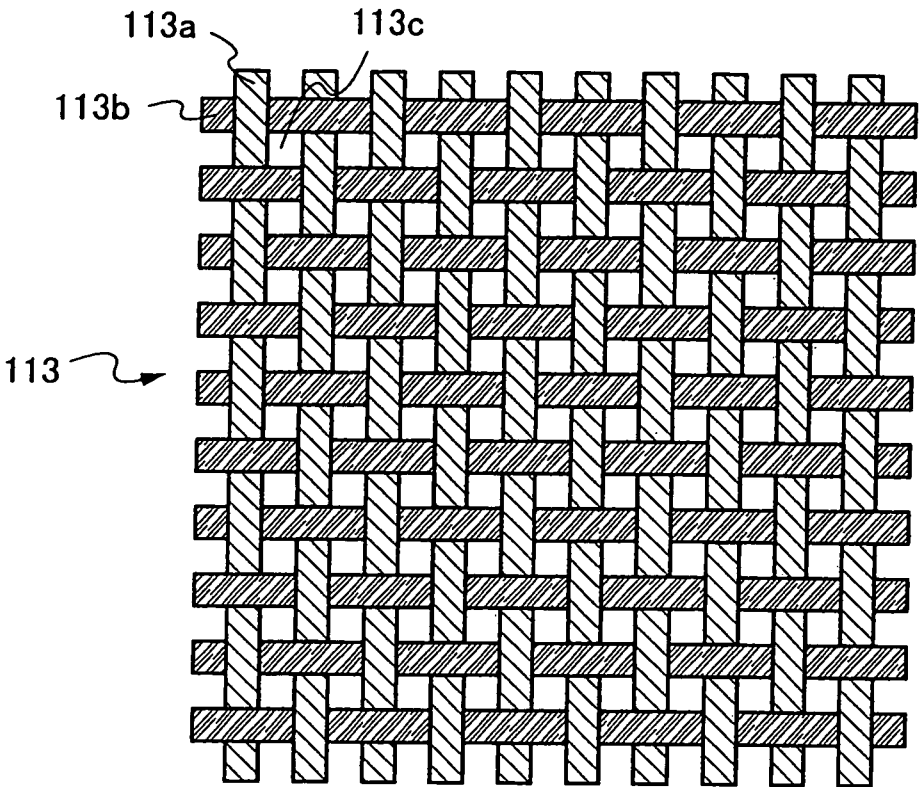


圖 8B

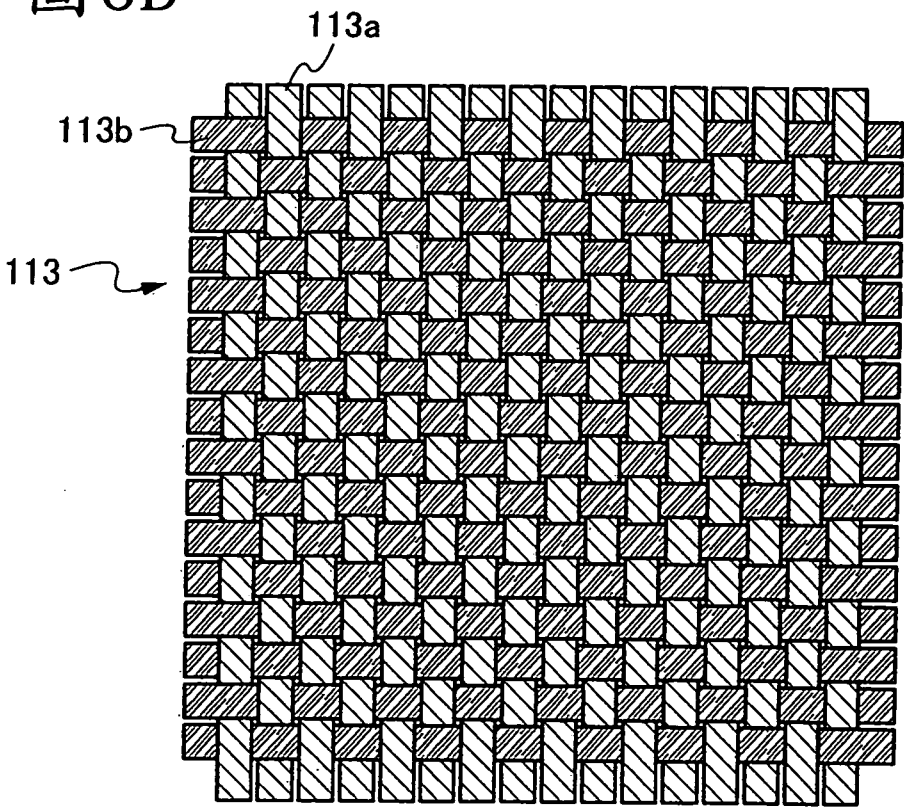


圖 9A

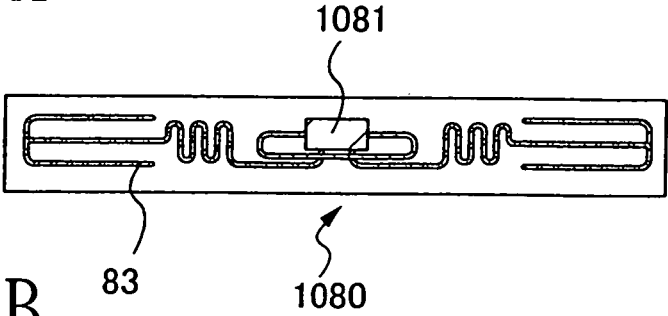


圖 9B

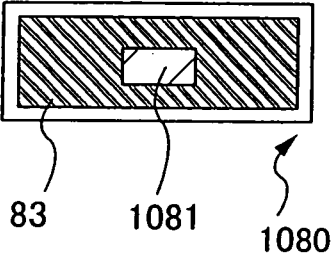


圖 9C

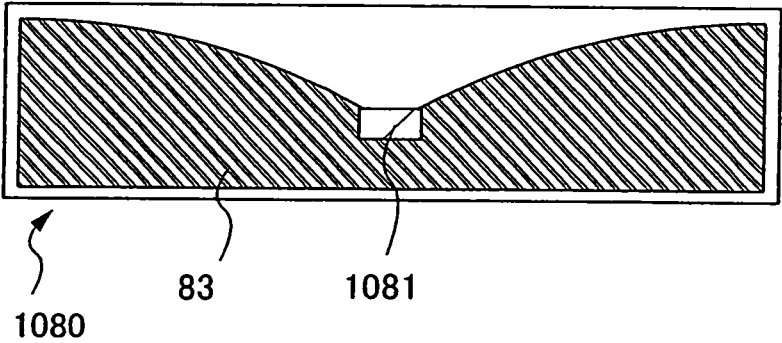


圖 9D

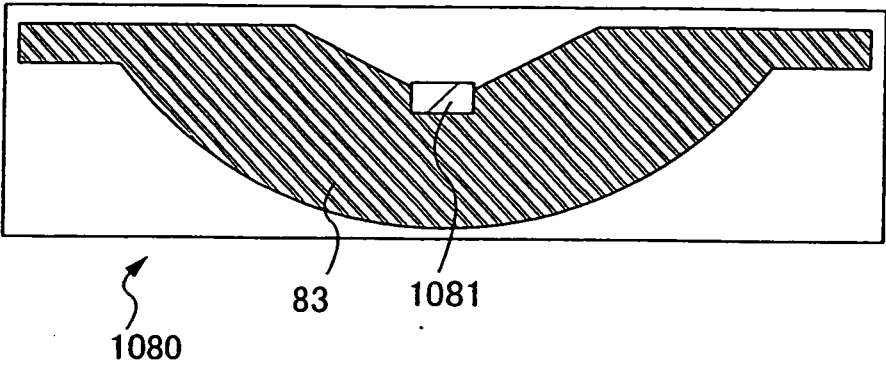


圖 10A

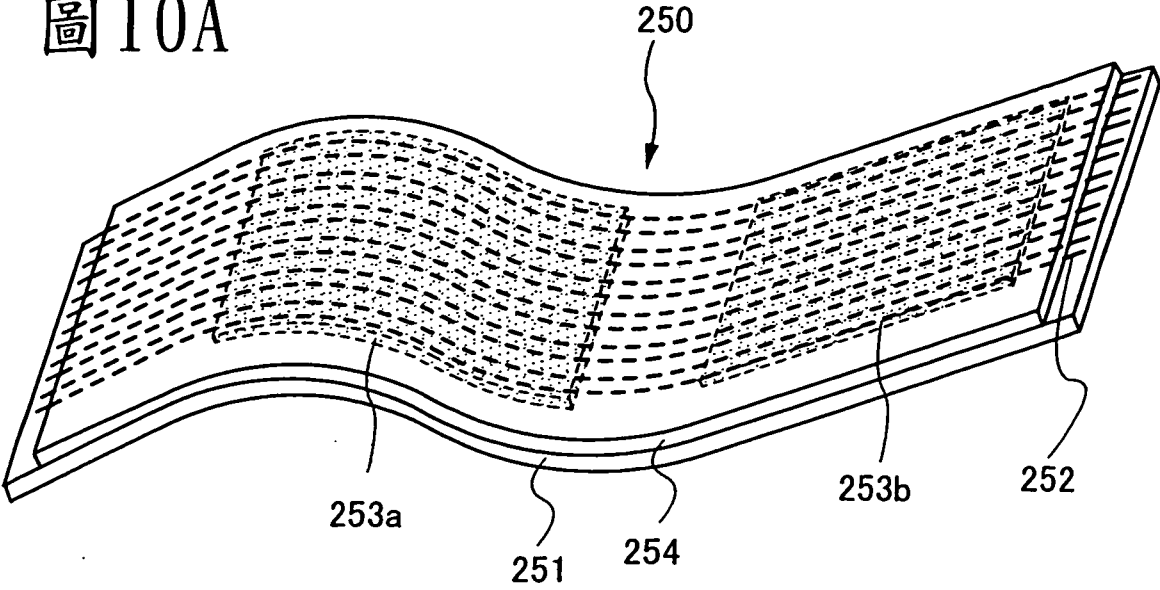


圖 10B

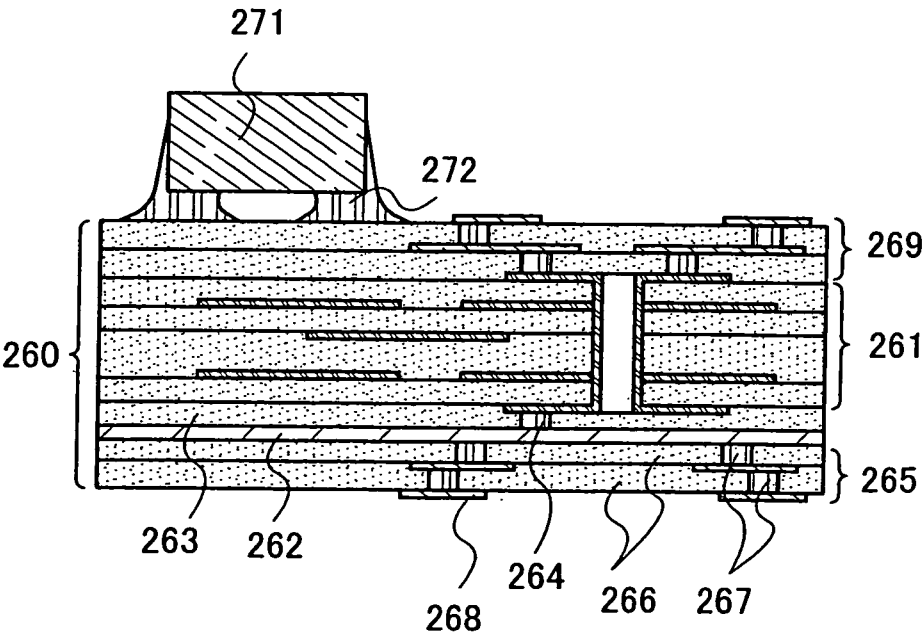


圖 11

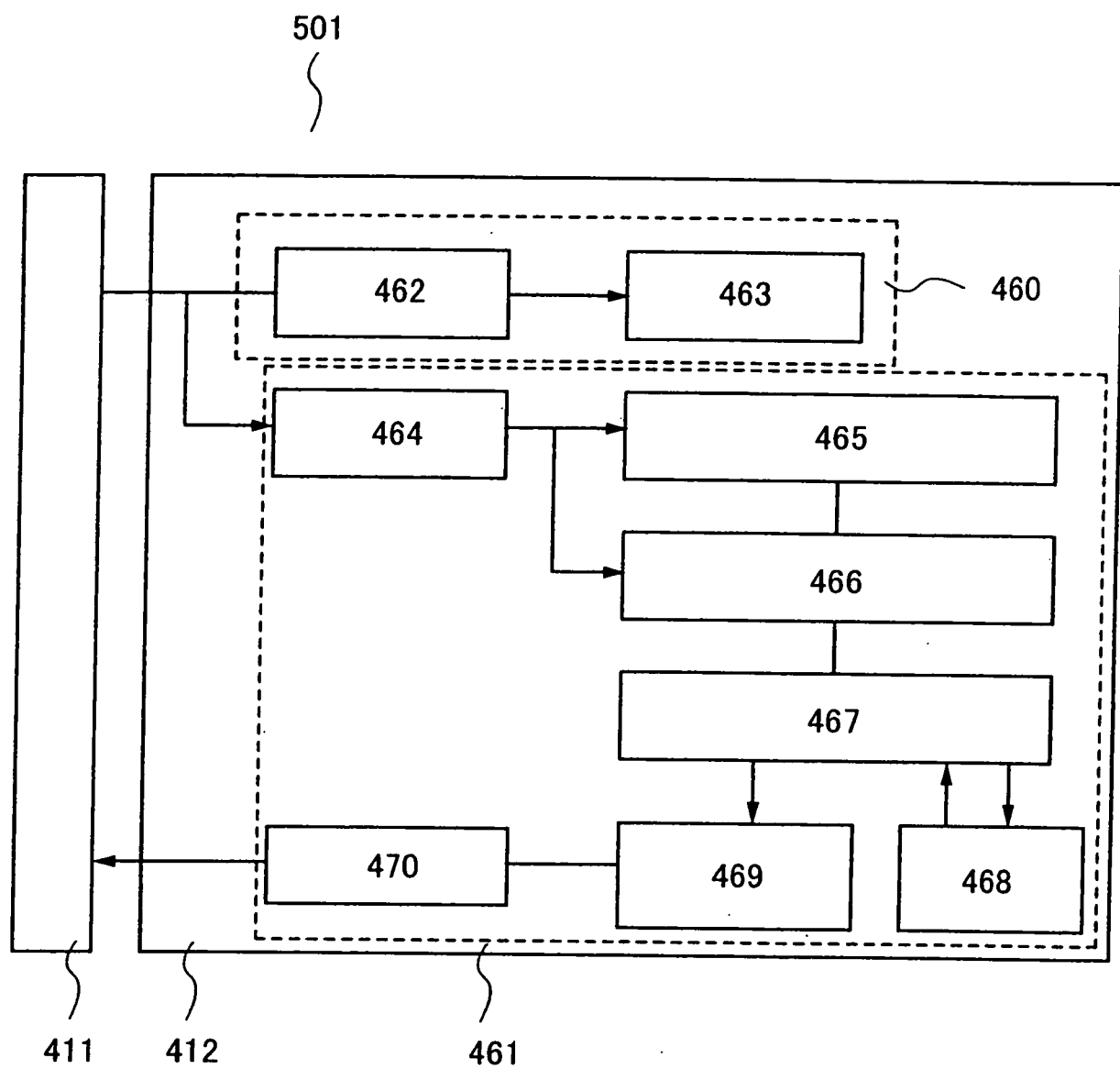


圖 12A

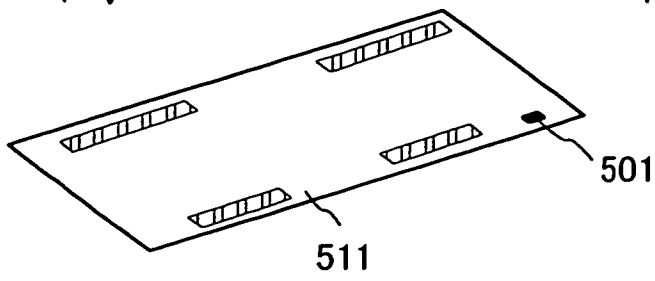


圖 12B

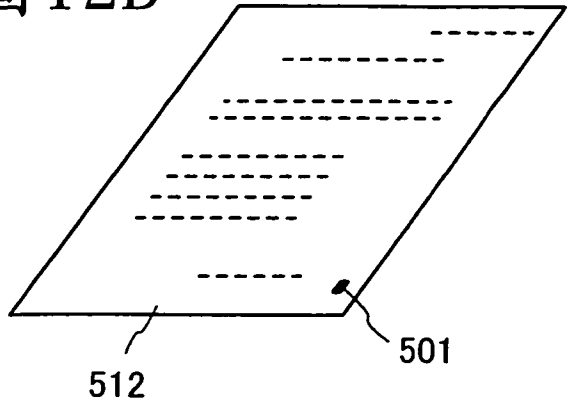


圖 12C

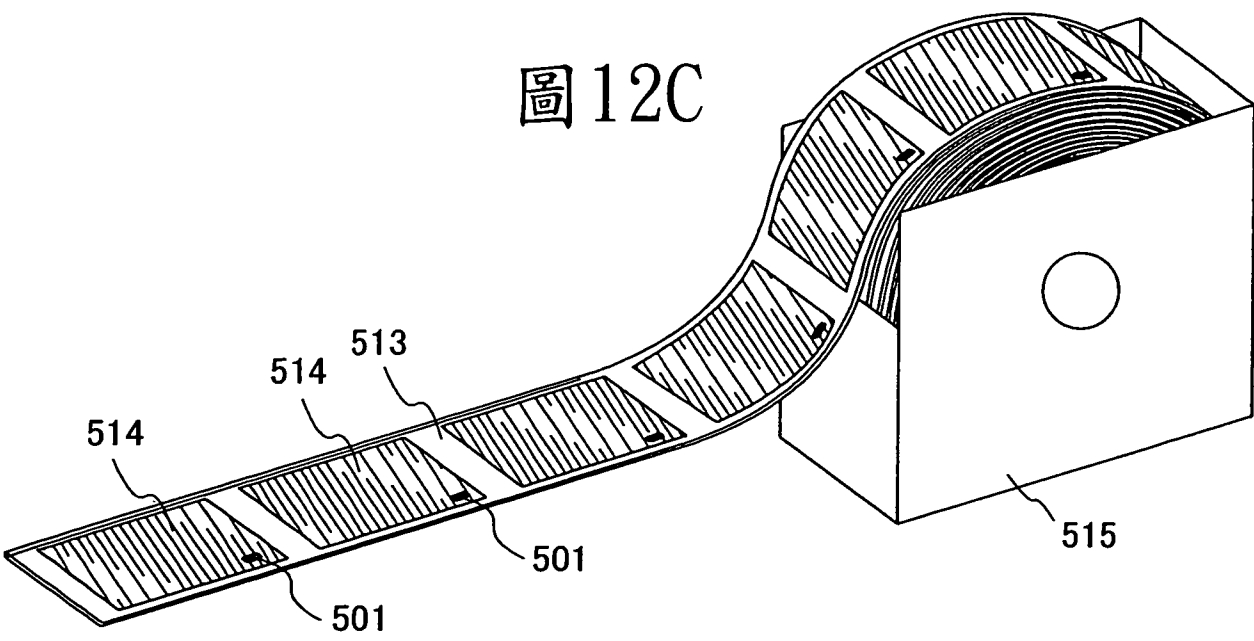


圖 12D

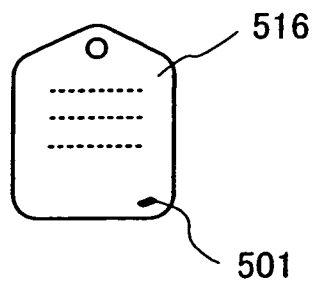


圖 12E

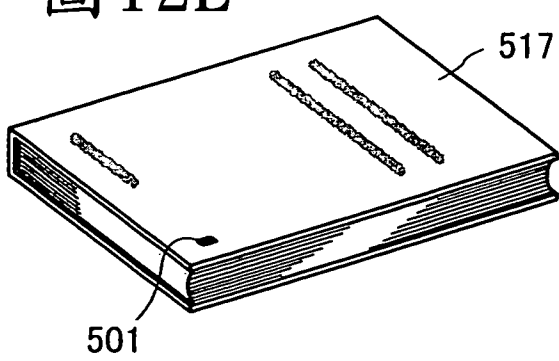


圖 13

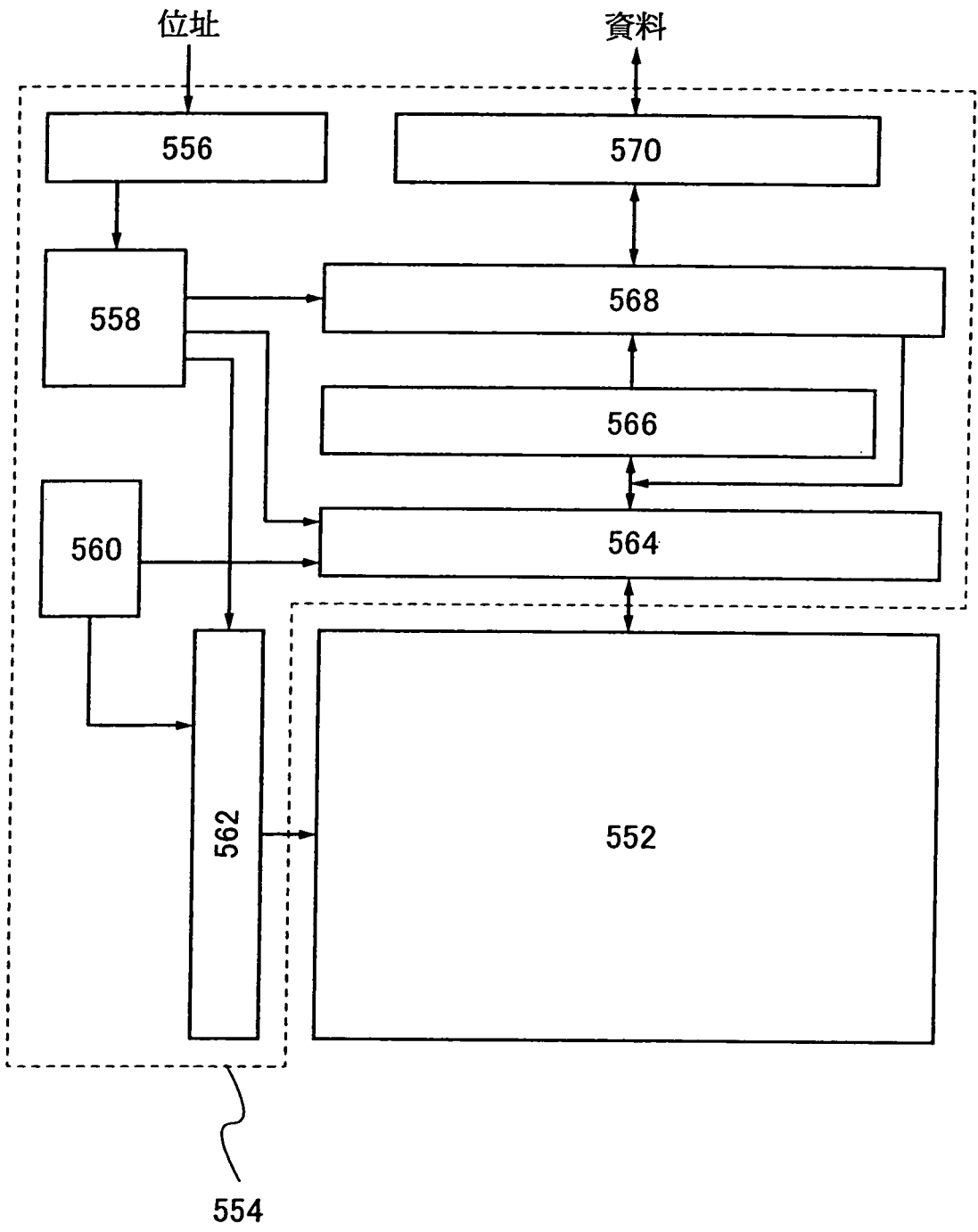


圖 14A

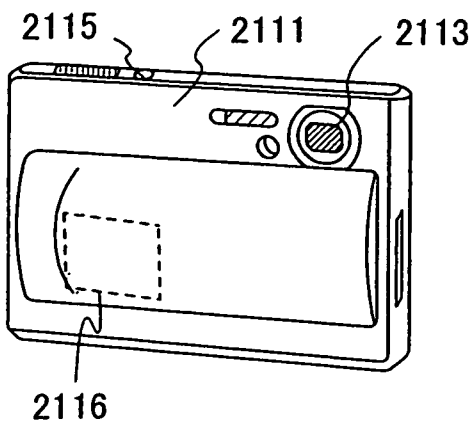


圖 14B

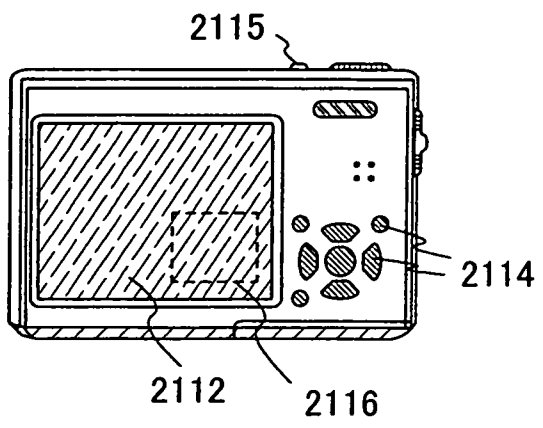


圖 14C

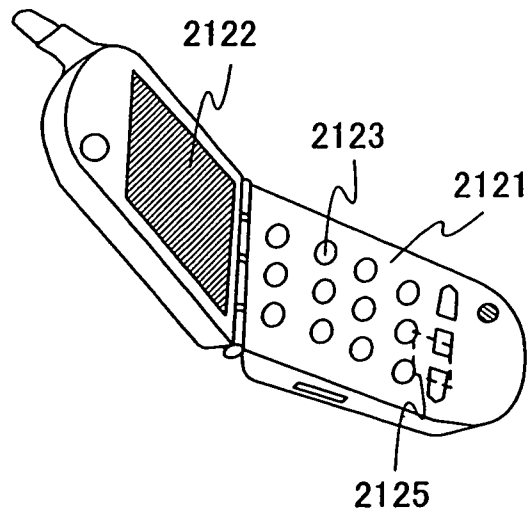


圖 14D

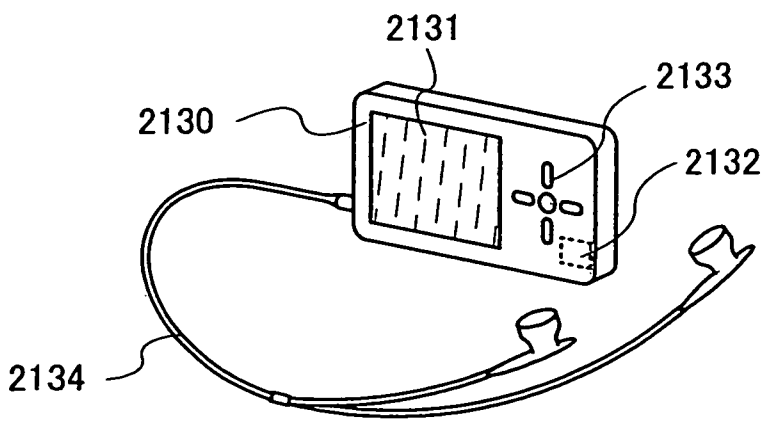


圖 14E

