

(19) 日本国特許庁 (JP)

(12) 公 開 特 許 公 報 (A)

(11) 特許出願公開番号

特開2012-119678

(P2012-119678A)

(43) 公開日 平成24年6月21日 (2012.6.21)

(51) Int.Cl.		F I		テーマコード (参考)
<i>H O 1 L 29/786 (2006.01)</i>		H O 1 L 29/78	6 1 7 V	5 F 1 1 O
<i>H O 1 L 21/336 (2006.01)</i>		H O 1 L 29/78	6 1 7 T	
<i>H O 1 L 51/05 (2006.01)</i>		H O 1 L 29/78	6 1 8 B	
<i>H O 1 L 51/30 (2006.01)</i>		H O 1 L 29/28	1 0 0 A	
<i>H O 1 L 51/40 (2006.01)</i>		H O 1 L 29/28	2 5 0 Z	
審査請求 未請求 請求項の数 3 O L (全 18 頁) 最終頁に続く				

(21) 出願番号	特願2011-253263 (P2011-253263)	(71) 出願人	596170170
(22) 出願日	平成23年11月18日 (2011.11.18)		ゼロックス コーポレーション
(31) 優先権主張番号	12/957, 461		XEROX CORPORATION
(32) 優先日	平成22年12月1日 (2010.12.1)		アメリカ合衆国、コネチカット州 068
(33) 優先権主張国	米国 (US)		56、ノーウォーク、ビーオーボックス
			4505、グローバー・アヴェニュー 4
			5
		(74) 代理人	110001210
			特許業務法人 Y K I 国際特許事務所
		(74) 代理人	100093861
			弁理士 大賀 真司
		(74) 代理人	100129218
			弁理士 百本 宏之
		最終頁に続く	

(54) 【発明の名称】 誘電性組成物

(57) 【要約】 (修正有)

【課題】電子機器（例えば、薄膜トランジスタ）は、基板と、誘電性組成物から作られた誘電層とを備える。薄く、平滑で、ピンホールを含まないゲート誘電層を提供する。

【解決手段】誘電性組成物は、誘電性材料と、低表面張力添加剤とを含む。低表面張力添加剤によって、ピンホールが少なく、機器の収量が大きい、薄い平坦な誘電層を作成することができる。特定の実施形態では、誘電性材料は、低 k 誘電性材料と、高 k 誘電性材料とを含む。堆積したら、低 k 誘電性材料と高 k 誘電性材料とは、別個の相を形成する。

【選択図】なし

【特許請求の範囲】**【請求項 1】**

基板の上に、誘電性材料と、低表面張力添加剤とを含む誘電性組成物を堆積させることと；

前記誘電性組成物を加熱し、前記基板の上に誘電層を作成することとを含む、電子機器を製造するプロセス。

【請求項 2】

誘電性材料と、低表面張力添加剤とを含み、この添加剤が、ピンホールの密度を下げ、前記誘電性材料から作られた誘電層の表面粗さを下げる、誘電性組成物。

【請求項 3】

誘電層が、1000nm未満の厚みを有し；

前記誘電層が、誘電性材料と、前記誘電性材料の約0.0001～約1.0wt%の量で存在する低表面張力添加剤とを含む、誘電層を含む、電子機器。

【発明の詳細な説明】**【背景技術】****【0001】**

本開示は、種々の実施形態では、誘電層を備える薄膜トランジスタ(TFT)および/または他の電子機器に関する。誘電層は、本明細書に記載されるような、低表面張力添加剤を含む誘電性組成物から作られる。これにより、最終的な誘電層をもっと薄く平滑にすることができ、ピンホールを少なくすることができる。

【0002】

有機薄膜トランジスタ(OTFT)は、無線自動識別(RFID)タグおよびディスプレイ(例えば、標識、リーダ、液晶ディスプレイ)のバックプレーンスイッチング回路のような、高いスイッチング速度および/または高密度が必須ではない用途で用いることができる。また、OTFTは、物理的に小型であり、軽量であり、可とう性であるといった、魅力的な機械特性を有している。

【0003】

有機薄膜トランジスタは、スピンコーティング、溶液キャスト法、浸漬コーティング、ステンシル/スクリーン印刷、フレキソ印刷、グラビア印刷、オフセット印刷、インクジェット印刷、マイクロコンタクトプリントなど、またはこれらのプロセスの組み合わせのような、低コストの溶液系パターンニングおよび堆積技術を用いて製造することができる。このようなプロセスは、一般的に、電子機器用のケイ素系薄膜トランジスタ回路を製造するのに用いられる複雑なフォトリソグラフィープロセスよりも単純で、費用対効果も高い。したがって、薄膜トランジスタ回路の製造において、これらの溶液系プロセスの使用を可能にするために、溶液で処理可能な材料が必要とされている。

【0004】

この観点で、これらの溶液系プロセスによってゲート誘電層を作成してもよい。しかし、このようにして作られたゲート誘電層は、ピンホールを含まず、表面粗さが低く(または、表面平滑性が高く)、リーク電流が小さく、誘電定数が高く、破壊電圧が高く、ゲート電極に十分に接着し、室温において溶液中で安定であり、他の機能を与えなければならない。また、誘電層と有機半導体層との界面が、TFTの性能に重大な影響を及ぼすため、ゲート誘電層は、半導体材料とも相性がよくなければならない。

【0005】

薄く、平滑で、ピンホールを含まない誘電層を提供することが望ましいだろう。この誘電層を製造するための誘電性組成物も望ましいだろう。

【発明の概要】**【0006】**

いくつかの実施形態では、電子機器、およびこのような電子機器を製造するプロセスが開示されている。一般的に、誘電層は、本明細書に記載されるような、低表面張力添加剤を含む誘電性組成物から作られる。この組成によって、得られる誘電層をもっと薄く平滑

10

20

30

40

50

にしつつ、ピンホールがない状態を維持することができる。電子機器は、このような誘電性組成物から作られる誘電層を備えている。いくつかの実施形態では、電子機器は、薄膜トランジスタであり、特に、可とう性基板（例えば、低コストポリエチレンテレフタレート（PET））の上にある薄膜トランジスタである。

【0007】

いくつかの実施形態では、電子機器を製造するプロセスが開示されている。誘電性組成物は、基板の上に堆積する。誘電性組成物は、誘電性材料と低表面張力添加剤とを含む。誘電性組成物を、場合により加熱して硬化し、基板の上に誘電層を作成する。また、半導体層を基板の上に作成してもよい。

【0008】

低表面張力添加剤は、誘電性材料の約0.0001～約3.0wt%の量で存在してもよい。

【0009】

低表面張力添加剤は、改質ポリシロキサン、フルオロカーボンで改質されたポリマー、アクリレートコポリマーからなる群から選択されてもよい。ある実施形態では、改質ポリシロキサンは、ポリエーテルで改質されたアクリル官能化ポリシロキサン、ポリエーテル-ポリエステルで改質されたヒドロキシル官能化ポリシロキサン、またはポリアクリレートで改質されたヒドロキシル官能化ポリシロキサンである。

【0010】

低表面張力添加剤は、ヒドロキシル官能基とシロキサン官能基とを含んでいてもよい。

【0011】

誘電性組成物は、架橋剤をさらに含んでいてもよい。

【0012】

ある実施形態では、誘電性材料は、低k誘電性材料と、高k誘電性材料とを含む。低k誘電性材料は、誘電定数が4.0未満であってもよい。高k誘電性材料は、誘電定数が4.0以上であってもよい。特定の実施形態では、低k誘電性材料は、ポリ（メチルシルセスキオキサン）であり、高k誘電性材料は、ポリ（ビニルフェノール）である。その他では、低k誘電性材料は、ポリスチレン、ポリシロキサン、ポリシルセスキオキサン、ポリフェニレン、ポリ（1,3-ブタジエン）、ポリ（-ビニルナフタレン）、ポリプロピレン、ポリイソブレン、ポリイソブチレン、ポリエチレン、ポリ（4-メチル-1-ペンテン）、ポリ（p-キシレン）、ポリ（シクロヘキシルメタクリレート）、ポリ（プロピルメタクリルPOSS-コ-メチルメタクリレート）、ポリ（プロピルメタクリルPOSS-コ-スチレン）、ポリ（スチリルPOSS-コ-スチレン）、ポリ（桂皮酸ビニル）；ポリ（メチルシルセスキオキサン）からなる群から選択され、高k誘電性材料は、ポリイミド、ポリエステル、ポリエーテル、ポリアクリレート、ポリビニル、ポリケトン、ポリスルホン、分子状ガラス化合物からなる群から選択されるポリ（ビニルフェノール）である。

【0013】

誘電性組成物は、熱酸発生剤または光酸発生剤をさらに含んでいてもよい。

【0014】

誘電層は、厚みが約10nm～約1000nmであってもよい。この厚みは、これに匹敵する従来技術の誘電層よりもかなり小さい。また、誘電層は、表面粗さが10nm未満であってもよい。

【0015】

また、いくつかの実施形態では、誘電性材料と低表面張力添加剤とを含む誘電性組成物が開示され、この添加剤は、ピンホールの密度を下げ、誘電性材料から作られる誘電層の表面粗さを小さくする。

【0016】

低表面張力添加剤は、改質ポリシロキサン、フルオロカーボンで改質されたポリマー、アクリレートポリマーからなる群から選択されてもよい。ある実施形態では、改質ポリシ

10

20

30

40

50

ロキサンは、ポリエーテルで改質されたアクリル官能化ポリシロキサン、ポリエーテル - ポリエステルで改質されたヒドロキシル官能化ポリシロキサン、またはポリアクリレートで改質されたヒドロキシル官能化ポリシロキサンである。

【0017】

誘電性組成物は、架橋剤をさらに含んでもよい。

【0018】

誘電性材料は、低k誘電性材料と、高k誘電性材料とを含んでもよく、低k誘電性材料も、高k誘電性材料も、両方が共通の溶媒に混和性である。ある実施形態では、低k誘電性材料は、ポリ(メチルシルセスキオキサン)であり、高k誘電性材料は、ポリ(ビニルフェノール)である。

10

【0019】

他の実施形態では、誘電層を備える電子機器が開示されている。誘電層は、厚みが1000nm未満であり、低表面張力添加剤と誘電性材料とを含む。低表面張力添加剤は、誘電性材料の約0.0001~約1.0wt%の量で存在する。

【図面の簡単な説明】

【0020】

【図1】図1は、本開示にかかるTF Tの第1の実施形態をあらわす。

【図2】図2は、本開示にかかるTF Tの第2の実施形態をあらわす。

【図3】図3は、本開示にかかるTF Tの第3の実施形態をあらわす。

【図4】図4は、本開示にかかるTF Tの第4の実施形態をあらわす。

20

【図5】図5は、比較例の誘電膜の顕微鏡写真である。

【図6】図6は、本開示にしたがって作成された誘電膜の顕微鏡写真である。

【図7】図7は、本開示の誘電層を備えるトランジスタのI-V曲線である。

【発明を実施するための形態】

【0021】

図1は、本開示にかかるボトム - ゲート型でボトム - コンタクト型のTF T構造を示す。TF T10は、ゲート電極18と接する基板16と、ゲート誘電層14とを備えている。ゲート電極18は、ここでは基板16の上側に示されているが、ゲート電極は、基板の中の凹部に配置されていてもよい。ゲート誘電層14が、ゲート電極18を、ソース電極20、ドレイン電極22、半導体層12と分離していることが重要である。半導体層12は、ソース電極20およびドレイン電極22を覆うように、これらの間にある。この半導体は、ソース電極20とドレイン電極22との間に所定のチャンネル長を有する。

30

【0022】

図2は、本開示にかかるボトム - ゲート型でトップ - コンタクト型の別のTF T構造を示す。TF T30は、ゲート電極38と接する基板36と、ゲート誘電層34とを備えている。半導体層32は、ゲート誘電層34の上部に配置されており、ゲート誘電層34をソース電極40およびドレイン電極42から分離している。

【0023】

図3は、本開示にかかるボトム - ゲート型でボトム - コンタクト型のTF T構造を示す。TF T50は、ゲート電極としても作用し、ゲート誘電層54と接する基板56を備えている。ソース電極60、ドレイン電極62、半導体層52は、ゲート誘電層54の上部に配置されている。

40

【0024】

図4は、本開示にかかるトップ - ゲート型でトップ - コンタクト型のTF T構造を示す。TF T70は、ソース電極80、ドレイン電極82、半導体層72と接する基板76を備えている。半導体層72は、ソース電極80およびドレイン電極82を覆うように、これらの間にある。ゲート誘電層74は、半導体層72の上部にある。ゲート電極78は、ゲート誘電層74の上部にあり、半導体層72とは接していない。

【0025】

本開示のいくつかの局面は、誘電層を備え、この誘電層が低表面張力添加剤を含む、電

50

子機器（例えば、薄膜トランジスタ）に関する。ある実施形態では、誘電層は、単一の均一層であり、すなわち、言い換えると、複数の相が分離した材料で構成されたものではない。本開示のさらなる局面は、相が分離した誘電性構造を備え、この誘電性構造が低表面張力添加剤を含む、電子機器に関する。薄膜トランジスタという観点で、この誘電性構造は、「ゲート誘電体」と呼ばれてもよい。誘電層（相分離した構造または均一層の構造）を任意の適切な電子機器で用いてもよい。薄膜トランジスタ以外に、他の種類の適切な電子機器としては、例えば、内蔵コンデンサおよびエレクトロルミネセントランプが挙げられる。

【0026】

薄く、平滑で、さらにピンホールを含まない誘電層が一般的に好ましい。多くの用途において、トランジスタの電流（ I_d ）が十分であることが、回路の設計上必要である。電流を増加させるためのある方法は、高い電界効果移動度（ μ ）を有する半導体を用いることである。別の様式は、誘電層のキャパシタンス（ C_i ）を増やすことである。キャパシタンス C_i は、誘電定数に比例し、誘電層の厚み d に反比例する。誘電層の厚みを小さくすることによって、キャパシタンスを大きくし、これにより、電流が増加するはずである。しかし、誘電層の厚みも小さくすることによって、ピンホールの数も増えてしまい、電流の漏れが大きくなり、および/または機器の歩留まりが低くなる。従来の誘電層は、一般的に、ピンホールを含まない誘電層を達成するために、 $400\text{ nm} \sim 500\text{ nm}$ の厚みでコーティングすることが必要であった。

【0027】

本発明の誘導性構造を製造する際に、誘電性材料と、低表面張力添加剤とを含む誘電性組成物が調製される。低表面張力添加剤が存在することによって、ピンホールの密度が小さくなり、かなり薄く、表面粗さが顕著に低い誘電層を備えるデバイスの歩留まりが大きくなる。また、誘電性組成物は、架橋剤、熱酸発生剤または光酸発生剤、および/または溶媒または液体を含んでもよい。

【0028】

いくつかの実施形態では、任意の適切な絶縁性材料を誘電性材料として用いてもよい。さらなる実施形態では、誘電性材料は、熱によって架橋可能な誘電性材料である。用語「熱によって架橋可能な」は、誘電性材料が、加熱すると、さらなる架橋剤または誘電性材料自体の他の官能基と反応し、架橋した網目構造を生じることが可能な官能基を含むという事実を指す。誘電性材料は、異なる誘電定数を有する2種類以上の異なる材料を含んでもよい。例えば、誘電性材料は、低 k 誘電性材料と、高 k 誘電性材料とを含んでもよい。

【0029】

用語「低 k 誘電性」および「高 k 誘電性」は、誘電性組成物および相が分離した誘電性構造の中の2種類の材料を（誘電定数に基づいて）区別するために用いられる。

【0030】

いくつかの実施形態では、低 k 誘電性材料は、電気絶縁性であり、デバイス内の半導体層と相性がいいか、または、良好な適合性を有する。用語「相性がいい」および「適合性」は、半導体層が、低 k 誘電性材料を多く含む表面に隣接するか、または接する場合に、どのように電氣的に十分に機能するかを指す。

【0031】

いくつかの実施形態では、低 k 誘電性材料は、疎水性表面を有しており、したがって、ポリチオフェン半導体ポリマーと優れた満足のいく適合性を示す場合がある。いくつかの実施形態では、低 k 誘電性材料は、誘電定数（誘電率）が、例えば、4.0未満、または約3.5未満、または、特に、約3.0未満である。低 k 誘電性材料は、非極性の基または極性の低い基、例えば、メチル基、フェニレン基、エチレン基、 $\text{Si}-\text{C}$ 、 $\text{Si}-\text{O}-\text{Si}$ などを有していてもよい。特定の実施形態では、低 k 誘電性材料は、ポリマーである。

【0032】

10

20

30

40

50

いくつかの実施形態では、低 k 誘電性ポリマーの表面は、膜としてキャスト成形される場合、表面エネルギーが低い。表面エネルギーを特性決定するために、水の前進接触角を用いてもよい。接触角が大きいことは、表面エネルギーが低いことを示す。いくつかの実施形態では、接触角は、 80° 以上であるか、または約 90° より大きい、または、特に、約 95° よりも大きい。

【0033】

いくつかの実施形態では、高 k 誘電性材料は、電気絶縁性であり、ヒドロキシル基、アミノ基、シアノ基、ニトロ基、 $C=O$ 基などのような極性基を含む。いくつかの実施形態では、高 k 誘電性材料は、誘電定数が 4.0 以上、 5.0 以上、または、特に、 6.0 以上である。特定の実施形態では、高 k 誘電性材料は、ポリマーである。一般的な種類の高 k 誘電性ポリマーとしては、ポリイミド、ポリエステル、ポリエーテル、ポリアクリレート、ポリビニル、ポリケトン、ポリスルホンを挙げることができる。他の実施形態では、高 k 誘電性材料は、分子状ガラス化合物のような、分子状化合物である。

10

【0034】

いくつかの実施形態では、高 k 誘電性ポリマーは、膜としてキャスト成形される場合、表面エネルギーが高い。水の前進接触角の観点で、角度は、例えば、 80° より小さいか、または、約 60° より小さいか、または約 50° よりも小さい。

【0035】

いくつかの実施形態では、低 k 誘電性材料の誘電定数に対する高 k 誘電性材料の誘電定数の大きさの差は、少なくとも約 0.5 、または少なくとも約 1.0 、または少なくとも約 2.0 、例えば、約 $0.5 \sim 200$ である。

20

【0036】

いくつかの実施形態では、誘電性構造は、全体的な誘電定数が約 4.0 より大きい、または約 5.0 より大きい、特に、約 6.0 より大きい。全体的な誘電定数は、金属/誘電性構造/金属コンデンサを用いて特性決定してもよい。特に、薄膜トランジスタ用途の場合、いくつかの実施形態では全体的な誘電定数が高いことが望ましく、その結果、このデバイスは、比較的低い電圧で操作することができる。

【0037】

特定の実施形態では、誘電性材料は、低 k 誘電性材料と高 k 誘電性材料との組み合わせである。低 k 誘電性材料は、ポリ(メチルシルセスキオキサン)であり、高 k 誘電性材料は、ポリ(ビニルフェノール)である。

30

【0038】

任意の適切な低表面張力添加剤を、誘電性組成物で用い、誘電層を作成してもよい。低表面張力添加剤は、動的条件および静的条件で、誘電性組成物および/または誘電層の表面張力を減らすことが可能な添加剤である。これにより、誘電性組成物/層が、最適な濡れ性および水平化効果を得ることができる。低表面張力添加剤は、誘電性材料の約 $0.0001 \sim 3.0 \text{ wt} \%$ の量で存在してもよい(約 $0.0001 \sim 1.0 \text{ wt} \%$ を含む)。ある実施形態では、低表面張力添加剤は、誘電性材料の任意の架橋に関与しない。他の実施形態では、低表面張力添加剤は、同様に誘電性材料と架橋させ、誘電層中の存在を維持することができる。ある種の官能基(例えば、ヒドロキシル基またはカルボキシル基)が、低表面張力添加剤を誘電性材料と架橋させることができるように、低表面張力添加剤中に存在してもよい。

40

【0039】

いくつかの実施形態では、低表面張力添加剤は、ヒドロキシル官能基、シロキサン官能基($-SiR_2O-$)、フルオロ炭素官能基および/またはアクリル官能基を含む。ある実施形態では、低表面張力添加剤は、改質ポリシロキサン、フルオロカーボンで改質されたポリマー、またはアクリレートコポリマーである。特定の実施形態では、低表面張力添加剤は、ヒドロキシル官能基およびシロキサン官能基を含む。

【0040】

ある実施形態では、低表面張力添加剤は、改質ポリシロキサンである。改質ポリシロキ

50

サンは、ポリエーテルで改質されたアクリル官能化ポリシロキサン、ポリエーテル - ポリエステルで改質されたヒドロキシル官能化ポリシロキサン、またはポリアクリレートで改質されたヒドロキシル官能化ポリシロキサンであってもよい。

【0041】

他の実施形態では、低表面張力添加剤は、フルオロカーボンで改質されたポリマー、低分子フルオロカーボン化合物、フルオロカーボンポリマー化合物などである。

【0042】

低表面張力添加剤は、誘電層を作成するために用いられる誘電性材料とは異なる。添加剤を誘電性材料から区別するための方法のひとつは、誘電性組成物における濃度差である。上述のように、添加剤は、誘電性材料のわずか3.0wt%である。

10

【0043】

架橋剤は、誘電性組成物中に存在していてもよい。誘電性組成物は、2種類以上の材料（例えば、高k誘電性材料および低k誘電性材料）を含み、これらを、硬化中に2種類以上の相に分離させることができる場合、架橋剤によって、相全体で高k誘電性材料と低k誘電性材料との間に架橋を生じさせることができる。他の材料を誘電性組成物に加えてもよい。代表的な架橋剤としては、ポリ（メラミン - コ - ホルムアルデヒド）樹脂、オキサゾリン官能化架橋剤、保護されたポリイソシアネート、特定のジアミン化合物、ジチオール化合物、ジイソシアネートなどが挙げられる。

【0044】

また、熱酸発生剤が、誘電性組成物中に存在していてもよい。熱酸発生剤は、加熱すると酸を発生し、誘電性材料の架橋を触媒し、良好な機械特性および電気特性を有する架橋した誘電層を生成する。また、熱酸発生剤は、一般的に、誘電性組成物中で良好な貯蔵寿命を有していなければならない。

20

【0045】

特定の実施形態では、熱酸発生剤は、ヒドロカルビルスルホン酸である。用語「ヒドロカルビル」は、水素および炭素を含有する基を指し、置換されていてもよい。熱酸発生剤は、誘電層中に、または誘電性組成物中に、液体を含まない誘電組成物の誘電層の重量の約0.001~約3wt%の量で存在していてもよい（約0.1~約2wt%）。

【0046】

また、光酸発生剤は、誘電性材料の架橋を触媒するために、誘電性組成物中に存在していてもよい。光酸発生剤は、可視光にさらされると酸を発生する化合物である。

30

【0047】

1種類、2種類、またはそれ以上の適切な流体を、誘電性組成物で使用される液体（液相成長を促進する液体）または溶媒として用いてもよい。いくつかの実施形態では、液体/溶媒は、低k誘電性ポリマーおよび高k誘電性ポリマーを溶解することができる。液体/溶媒は、誘電性組成物の約0~約98wt%であってもよい（約50wt%~約90wt%を含む）。

【0048】

また、無機ナノ粒子は、誘電層の全体的な誘電定数を上げるために、場合により含まれていてもよい。これらのナノ粒子は、誘電性ポリマーと反応せず、一般的に、誘電層全体に分散する。このナノ粒子は、粒径が約3nm~約500nm、または約3nm~約100nmである。任意の適切な無機ナノ粒子を用いてもよい。無機ナノ粒子を加えることは、いくつかの利点がある。第1に、全体的なゲート誘電層の誘電定数を高めることができる。第2に、金属ナノ粒子を加えると、この粒子は、ゲート誘電層のゲートの漏れを小さくするような電子トラップとして機能させることができる。

40

【0049】

誘電性組成物中の上に列挙した各成分の濃度は、組成物の約0.001~約99重量%までさまざまである。低k誘電性材料の濃度は、例えば、約0.1~約30重量%、または約1~約20重量%である。高k誘電性材料の濃度は、例えば、約0.1~約50重量%、または約5~約30重量%である。架橋剤の濃度は、誘電性ポリマーの濃度に依存し

50

て変わるだろう。架橋剤と誘電性ポリマーとの比率は、例えば、重量で約 1 : 99 ~ 約 50 : 50、または約 5 : 95 ~ 約 30 : 70 である。触媒と誘電性ポリマーとの比率は、例えば、重量で約 1 : 9999 ~ 約 5 : 95、または約 1 : 999 ~ 約 1 : 99 である。無機ナノ粒子は、例えば、約 0.5 ~ 約 30 重量%、または約 1 ~ 約 10 重量%であってもよい。

【0050】

いくつかの実施形態では、低 k 誘電性材料と、高 k 誘電性材料とは、誘電性組成物中で相分離しない。句「相分離しない」は、低 k 誘電性材料と、高 k 誘電性材料とが、液体に溶解していることを意味する。用語「溶解する」は、低 k 誘電性材料と高 k 誘電性材料とが液体中に完全に溶解しているか、または部分的に溶解していることを示す。低 k 誘電性ポリマーと、高 k 誘電性ポリマーと、液体は、温度、圧力、組成の特定の範囲にわたって、単一相を形成するような混和性であってもよい。温度範囲は、例えば、0 ~ 150、特にほぼ室温である。圧力は、一般的に、約 1 気圧である。液相成長前の誘電性組成物において、低 k 誘電性材料および高 k 誘電性材料は、例えば、低 k 誘電性ポリマーと高 k 誘電性ポリマーと液体との合計重量を基準として、約 0.1 ~ 約 98 重量%、または約 0.5 ~ 約 50 重量%で存在してもよい。低 k 誘電性材料と高 k 誘電性材料との比率は、例えば、約 1 : 99 ~ 99 : 1、または約 5 : 95 ~ 約 95 : 5、特に、約 10 : 90 ~ 約 40 : 60 であってもよい（それぞれの比率で最初に引用されている値は、低 k 誘電性ポリマーをあらわす）。

10

【0051】

液相成長前に、低 k 誘電性ポリマーと、高 k 誘電性材料と、液体が単一相（典型的には、透明溶液）を形成するように混和性であるような実施形態では、単一相は、光分散技術によって確認されるか、または、いかなる手段も用いることなく、肉眼で視覚的に検出されてもよい。

20

【0052】

液相成長前に、誘電性組成物は、いくつかの実施形態では、低 k 誘電性材料および/または高 k 誘電性ポリマーの凝集物を含んでいてもよい。これらの凝集物は、例えば、可視光の波長よりも小さくてもよく、または、100 nm 未満、特に、50 nm 未満の大きさであってもよい。本開示の目的のために、これらの凝集物は、誘電性組成物中に存在する場合、層分離の結果を考慮しないか、または相分離しており、さらに、これらの凝集物は、「第 1 の相」および/または「第 2 の相」を考慮したものではない。

30

【0053】

誘電性組成物は、基板の上に液相成長する。任意の適切な液相成長技術を用いてもよい。いくつかの実施形態では、液体成長は、スピンコーティング、ブレードコーティング、ロッドコーティング、浸漬コーティングなどのブランクートコーティング、スクリーン印刷、インクジェット印刷、スタンピング、ステンシル印刷、スクリーン印刷、グラビア印刷、フレキソ印刷などのような印刷を含む。

【0054】

いくつかの実施形態では、液相成長は、1 工程で達成されてもよい。用語「1 工程」は、第 1 の誘電性材料および第 2 の誘電性材料を 1 種類の誘電性組成物から同時に液相成長させることを指す。これは、2 つの異なる誘電性材料を 2 種類の異なる誘電性組成物から別個に堆積させる従来の二層誘電構造を製造するプロセスとは異なっている。「1 工程」の「工程」は、用語「パス」とは異なる。いくつかの実施形態では、誘電性構造の厚みを大きくするために、誘電性組成物の 1 工程の堆積中に、2 回以上のパスを行ってもよい。

40

【0055】

いくつかの実施形態では、本発明の相が分離した誘電性構造の「相が分離した」性質は、第 1 の相および第 2 の相の以下の可能な代表的な任意の形態であらわされる：(1) 相間（層の形態で）が、第 1 の相（層の形態で）と第 2 の相（層の形態で）との間に存在する；(2) ある相が、他の相の連続するマトリックス内に複数の「点」を形成する；(3) ある相が、他の相の連続するマトリックス内に複数の棒状の要素（例えば、円筒形）を

50

形成する；（４）ある相が、他の相と相互に貫通し、両方とも連続した領域を形成する。いくつかの実施形態では、形態（２）、（３）または（４）が存在してもよいが、（１）は存在しない。

【００５６】

本発明の相が分離した誘電性構造の「相が分離した」性質は、第１の相および第２の相の形態に関し、種々の分析、例えば、以下のもの：走査型電子顕微鏡法（ＳＥＭ）、原子間力顕微鏡法（ＡＦＭ）による、誘電性構造の表面および断面の分析；および透過型電子顕微鏡法（ＴＥＭ）による、誘電性構造の断面の分析によって決定することができる。光分散およびＸ線（広角および狭角のＸ線）分散のような他のツールを用いることもできる。

10

【００５７】

いくつかの実施形態では、相間を含む形態（１）は、界面層を有する従来の二層ゲート誘電体とは、相間が組成変化の勾配を含むという点で異なっており、一方、界面層は、勾配のある組成変化ではなく、不連続な組成変化を含む。いくつかの実施形態では、別の違いは、本発明の相間は、約１０ｎｍ～約５０ｎｍの範囲の厚みを含め、比較的厚く、典型的には、界面層の厚みが約５ｎｍ未満、特に、約３ｎｍ未満であってもよい従来の二層ゲート誘電体でみられるどの界面層よりも顕著に大きい。

【００５８】

いくつかの実施形態では、低ｋ誘電性材料は、第１の相の大部分を占めており、高ｋ誘電性材料は、第２の相の大部分を占めている。同様に、高ｋ誘電性材料は、第１の相では少数であり、低ｋ誘電性材料は、第２の相では少数である。用語「大部分」は、相が分離した誘電性構造の相において、低ｋ誘電性材料および高ｋ誘電性材料の合計重量の５０重量％より多いことを意味する。用語「少数」は、相が分離した誘電性構造の相において、低ｋ誘電性材料および高ｋ誘電性材料の合計重量の５０重量％より少ないことを意味する。

20

【００５９】

いくつかの実施形態では、低ｋ誘電性材料は、半導体層に最も近い誘電性構造の領域において、高ｋ誘電性相よりも高い濃度で存在する。言い換えれば、第１の相は、第２の相よりも半導体層に近い。

【００６０】

用語「領域」は、半導体層に最も近い、相分離した誘電性構造の薄片（誘電性構造の表面に平行）を指す。この領域は、低ｋ誘電性材料および高ｋ誘電性ポリマーの濃度を明らかにするために試験される。いくつかの実施形態では、この領域は、第１の相の一部またはすべてと、場合により、第２の相の一部またはすべてとを含む。

30

【００６１】

２種類の誘電性ポリマーの濃度を明らかにするために、種々の方法を用いてもよい。例えば、Ｘ線光電子分光法（ＸＰＳ）を用い、領域中の各原子の濃度を分析することができる。ＡＦＭを用い、異なる相の区域の大きさを明らかにすることができる。また、領域の断面に対するＴＥＭを用い、異なる相の区域の大きさと、異なる誘電性材料の各原子の濃度を明らかにすることができる。特定の実施形態では、異なる方法の組み合わせを用いてもよい。異なる方法から生じる結果にかなり変動がある場合には、ＴＥＭ分析からの結果が好ましい。

40

【００６２】

いくつかの実施形態の「領域」では、低ｋ誘電性材料は、例えば、約６０％～１００％、または約８０％～１００％の範囲の濃度であり、高ｋ誘電性材料は、約４０％～０％、または約２０％～０％の範囲の濃度である。

【００６３】

相分離を達成するために、いくつかの実施形態では、低ｋ誘電性材料および高ｋ誘電性材料は、意図的に、固体状態で混和しないか、または部分的に混和するように選択される。２種類の誘電性ポリマーの混和性（混合物が単一相を形成する能力）は、相互作用パラ

50

メーター を観察することによって予想することができる。一般的に言えば、ある材料は、類似する別の材料と混和性である。

【 0 0 6 4 】

いくつかの実施形態では、相が分離した誘電性構造は、材料のブレンドを含む。いくつかの実施形態では、相が分離した材料のブレンドは、二成分系のブレンドである。他の実施形態では、相が分離した材料のブレンドは、それぞれ、第 3 の誘電性材料または第 4 の誘電性材料が加えられる場合、三成分系または四成分系のブレンドである。本明細書で 사용되는場合、用語「ブレンド」は、単に、2 種類以上のポリマーが存在することを示し、第 1 の相および第 2 の相における低 k 誘電性材料および高 k 誘電性材料の濃度または分布を暗示するものではない。本開示のさらなる局面は、相が分離した材料ブレンドのゲート誘電体を備える薄膜トランジスタに関する。

10

【 0 0 6 5 】

いくつかの実施形態では、本発明の相が分離した誘電性構造は、意図的に作成した孔（空隙または開口部とも呼ばれる）、例えば、L o p a t i n ら、米国特許第 6 , 5 2 8 , 4 0 9 号；F o s t e r ら、米国特許第 6 , 7 0 6 , 4 6 4 号；C a r t e r ら、米国特許第 5 , 8 8 3 , 2 1 9 号に記載されるのと似たプロセスおよび材料を用いて作成されるものを含んでいる。他の実施形態では、本発明の相が分離した誘電性構造は、これらの意図的に作成した孔を含まない（しかし、特定の実施形態では、意図的に作成したのではなく、本発明のプロセスの望ましくない副生成物であるピンホールが存在していてもよい）。いくつかの実施形態におけるピンホールの密度は、例えば、 1 mm^2 （平方ミリメートル）あたり 5 0 未満、または 1 mm^2 あたり 1 0 未満、または 1 mm^2 あたり 5 未満、または 1 mm^2 あたり 2 未満である。さらなる実施形態では、本発明の誘電性構造は、実質的にピンホールが存在しない（すなわち、 1 mm^2 あたり 1 0 未満、または 1 mm^2 あたり 5 未満）。ピンホールは、原子間力顕微鏡のような種々の技術によって特定することができる。いくつかの実施形態では、誘電性構造中に孔を作成する工程が存在しない。

20

【 0 0 6 6 】

得られた誘電層は、電子機器で通常用いられるものよりも薄くてもよい。いくつかの実施形態では、誘電層は、厚みが約 10 nm ~ 約 1000 nm である。より特定のな実施形態では、誘電層は、厚みが約 10 nm ~ 約 500 nm である。ある実施形態では、誘電層は、厚みが約 300 nm 未満である。

30

【 0 0 6 7 】

また、得られた誘電層は、表面粗さが低い（すなわち、表面平滑性が高い）。表面粗さは、平均二乗偏差（ rms ）法によって明らかにされる。簡単にいうと、表面粗さを層上の数点で測定される。報告される表面粗さは、測定値の 2 乗の算術平均（平均）の平方根である。いくつかの実施形態では、誘電層は、表面粗さが 1 0 ナノメートル未満である（5 ナノメートル未満を含む）。

【 0 0 6 8 】

任意要素の界面層が、半導体層と相が分離した誘電性構造との間に存在していてもよい。界面層は、例えば米国特許第 7 , 2 8 2 , 7 3 5 号に開示される材料および手順を用いて調製されてもよく、この開示内容は、全体的に本明細書に参考として組み込まれる。

40

【 0 0 6 9 】

誘電性組成物は、典型的には、加熱することによって硬化し、誘電層が生成する。本発明の誘電性組成物は、約 8 0 ~ 約 2 0 0 、または約 8 0 ~ 約 1 4 0 の温度で熱によって硬化してもよい。本発明の誘電性組成物は、約 0 . 5 分間 ~ 約 3 0 分間、または約 0 . 5 分間 ~ 約 5 分間で熱によって硬化させることができる。

【 0 0 7 0 】

本開示の誘電層は、従来の誘電層よりも薄く、平滑であり、ピンホールが生じにくい。これにより、誘電層を用いた電子機器の歩留まりが約 1 0 0 % まで大きくなる。いくつかの実施形態では、機器の歩留まりの向上は、低表面張力添加剤が存在しない誘電層を含む機器と比較して、5 0 % より大きく、または 1 0 0 % より大きく、または 2 0 0 % よりも

50

大きい。

【0071】

誘電性組成物が熱酸発生剤を含み、可とう性基板と組み合わせて用いられる場合、さらなる利点を生む場合がある。ロール・ツー・ロール方式の製造において、基板は、構造的に可とう性の、例えば、ポリ（エチレンテレフタレート）（PET）のようなプラスチックでなければならない。上述のように、誘電性組成物を基板の上に堆積させた後、誘電性組成物を加熱することによって硬化させ、基板の上に誘電層を作成する。通常は、誘電性組成物を、熱源（例えば、ホットプレートまたは乾燥器による加熱）を用いて硬化させ、液体／溶媒を除去し、誘電性組成物を硬化させる。他の加熱方法としては、マイクロ波、紫外線、フラッシュ定着が挙げられる。これらの加熱方法は、典型的には、基板の上に存在する電子機器／トランジスタのすべての部分を、誘電性組成物を塗布したときに加熱する。それぞれの部分／層が異なる構成であるため、熱を加えると、例えば、基板が変形することがある。それに加え、誘電性材料は、比較的長い硬化時間を必要とする場合がある（例えば、10分以上）。したがって、硬化時間を短くすることが望ましい。また、基板の変形を避けるために、基板が受ける処理温度を下げることも望ましい。一般的に、硬化時間は、硬化温度を上げることによって短くすることができる。

10

【0072】

誘電性組成物中に熱酸発生剤が含まれることで、硬化時間が短くなり、基板が受ける処理温度を低くすることができる。従来の誘電性組成物は、140 ~ 160 の温度で熱によって硬化させる必要があるのに対し、本発明の誘電性組成物は、約80 ~ 約120 の温度で熱によって硬化させることができる。従来の誘電性組成物は、約30分間硬化させる必要があるのに対し、本発明の誘電性組成物は、約2分間~約10分間で熱によって硬化させることができる。所望な場合、誘電性組成物は、硬化を開始する前に、まず乾燥させてもよい。

20

【0073】

特定の実施形態では、誘電層は、ポリ（メチルシルセスキオキサン）と、ポリ（4 - ビニルフェノール）と、架橋剤と、低表面張力添加剤とを含む誘電性組成物から作られる。この誘電性組成物を、PET基板の上に堆積させる。

【0074】

（電極）

ゲート電極は、金属薄膜、導電性ポリマー膜、導電性インクまたはペーストから製造される導電性膜であってもよく、または、基板自体が、ゲート電極、例えば、高濃度にドーブされたケイ素であってもよい。ゲート電極の材料の例としては、限定されないが、アルミニウム、金、クロム、インジウムスズオキシド、導電性ポリマー、例えば、ポリスチレンスルホネートがドーブされたポリ（3, 4 - エチレンジオキシチオフエン）（PSS - PEDOT）、カーボンブラック／グラファイトまたはコロイド状の銀をポリマーバインダーに分散させたもので構成される導電性インク／ペースト、例えば、ELECTRODAGTM（Acheson Colloids Companyから入手可能）が挙げられる。ゲート電極層は、金属または導電性金属酸化物の真空蒸発、スパッタリング、スピンコーティング、キャスト成形または印刷による、導電性ポリマー溶液または導電性インクからのコーティングによって調製することができる。ゲート電極層の厚みは、例えば、金属膜の場合、約10 ~ 約200ナノメートルの範囲であり、ポリマー導電体の場合、約1 ~ 約10マイクロメートルの範囲である。

30

40

【0075】

ソース電極層およびドレイン電極層は、半導体層に対し、低抵抗オーム接触を与える材料から製造されてもよい。ソース電極およびドレイン電極として用いるのに適した典型的な材料としては、金、ニッケル、アルミニウム、白金、導電性ポリマーおよび導電性インクのような、ゲート電極の材料が挙げられる。ソース電極およびドレイン電極の典型的な厚みは、例えば、約40ナノメートル~約10マイクロメートルであり、より特定の厚みは、約100 ~ 約400ナノメートルである。

50

【0076】

(半導体層)

有機半導体層として用いるのに適した材料としては、アセン、例えば、アントラセン、テトラセン、ペンタセン、置換ペンタセン、ペリレン、フラレーン、フタロシアニン、オリゴチオフエン、ポリチオフエン、これらの置換誘導体が挙げられる。いくつかの実施形態では、有機半導体層は、液体処理可能な材料から作られる。適切な半導体材料の例としては、ポリチオフエン、オリゴチオフエン、米国特許第6,621,099号、第6,774,393号、第6,770,904号、第6,949,762号に記載の半導体ポリマーが挙げられ、この開示内容は、その全体が本明細書に参考として組み込まれる。さらに、適切な材料としては、「Organic Thin-film transistors for Large Area Electronics」、C.D. DimitrakopoulosおよびP.R.L. Malenfant、Adv. Mater.、Vol. 12、No. 2、pp. 99-117(2002)に開示されている半導体ポリマーが挙げられ、この開示内容も、本明細書に参考として組み込まれる。

10

【0077】

半導体層は、限定されないが、真空蒸発、スピンコーティング、溶液キャスト成形、浸漬コーティング、ステンスル/スクリーン印刷、フレキソ印刷、グラビア印刷、オフセット印刷、インクジェット印刷、マイクロコンタクト印刷、これらのプロセスの組み合わせなどを含む任意の適切な手段によって作成されてもよい。いくつかの実施形態では、半導体層は、液相成長法によって作成される。いくつかの実施形態では、半導体層は、厚みが約10ナノメートル～約1マイクロメートルである。さらなる実施形態では、有機半導体層は、厚みが約30～約150ナノメートルである。他の実施形態では、半導体層は、厚みが約40～約100ナノメートルである。

20

【0078】

(ゲート誘電体)

ゲート誘電体の組成および作成を本明細書に記載している。いくつかの実施形態では、誘電体は、赤外線吸収剤を含む、硬度に架橋した丈夫な層である。ある実施形態では、誘電体は、相分離していない均一層である。他の実施形態では、誘電体は、相が分離したゲート誘電体であり、ゲート誘電体の第1の相と第2の相とが互いに接している。他の実施形態では、相間は、第1の相と第2の相との間に存在する。いくつかの実施形態では、ゲート誘電体の第1の相が、半導体層と接しており；他の実施形態では、界面層は、第1の相と半導体層との間に存在する。いくつかの実施形態では、ゲート誘電体の第1の相および第2の相の両方が半導体層と接している。他の実施形態では、ゲート誘電体の第1の相および第2の相の両方が半導体層と接しており、半導体層と第1の相との接触面積が、薄膜トランジスタのチャンネル領域(ソース電極とドレイン電極との間の領域)における半導体層と第2の相との接触面積よりも大きい。

30

【0079】

ゲート誘電体、ゲート電極、半導体層、ソース電極、ドレイン電極が、任意の順序で基板の上に作られる。いくつかの実施形態では、ゲート電極および半導体層は、ゲート誘電層の反対側にあり、ソース電極およびドレイン電極は、両方とも半導体層と接している。句「任意の順序で」は、順次作成することと、同時に作成することを含む。例えば、ソース電極およびドレイン電極を同時に作成してもよく、順次作成してもよい。組成物、製造、電界効果移動度の操作は、Baor、米国特許第6,107,117号に記載されており、この開示内容は、全体的に本明細書に参考として組み込まれる。用語「基板の上」は、基板の上部にある層および要素について、底部または支持板であるような基板に対する、種々の層および要素を指す。言い換えると、すべての要素は、すべてが基板と直接接していない場合であっても、基板の上にある。例えば、誘電層および半導体層は、一方の層が他の層よりも基板に近い場合であっても、両方とも基板の上にある。

40

【実施例】

【0080】

50

(比較例 1 ~ 3)

コンデンサを以下のように製造した。ポリ(4-ビニルフェノール)(PVP、Aldrich、 $M_w = 25,000$)およびメラミン-ホルムアルデヒド樹脂(Aldrich、n-ブタノール中、84wt%)を、PVPとメラミン-ホルムアルデヒドとの比率が重量で1:1になるように、n-ブタノールに溶解した。この混合物にポリ(メチルシルセスキオキサン)(PMSSQ)溶液(n-ブタノール中、約26wt%)を加えた。得られた誘電性組成物を0.2 μ mシリンジフィルターで濾過し、ガラス基板の上部に2000rpmで60秒間スピンコーティングした。80℃で約5分間乾燥した後、誘電層を120℃で10分間硬化させた。硬化させた後、誘電層の厚みを測定した。誘電層をn-ブタノールで十分に洗浄し、次いで、誘電層の厚みを再び測定した。また、表面粗さは、DEKTAKT^M 6表面形状測定装置を用いて測定した。次いで、誘電層の上部でアルミニウム電極を蒸発させ、コンデンサを作成した。次いで、コンデンサの収量を測定した。

10

【0081】

比較例 1 において、誘電性組成物は、6.5wt%のPVPを含んでいた。

【0082】

比較例 2 において、誘電性組成物は、4.6wt%のPVPを含んでいた。

【0083】

比較例 3 において、誘電性組成物は、3.5wt%のPVPを含んでいた。

【0084】

20

(実施例 1 ~ 3)

比較例と同様に、実施例 1 ~ 3 を製造した。しかし、この溶液(PVPが0.001wt%)に、濾過前に、低表面張力添加剤SILCLEAN 3700も加えた。

【0085】

実施例 1 において、誘電性組成物は、6.5wt%のPVPを含んでいた。

【0086】

実施例 2 において、誘電性組成物は、4.6wt%のPVPを含んでいた。

【0087】

実施例 3 において、誘電性組成物は、3.5wt%のPVPを含んでいた。

【0088】

30

(結果)

表 1 および表 2 は、実施例および比較例の結果をまとめたものである。表 1 は、低表面張力添加剤を加えた場合、加えなかった場合の誘電層の厚みを示す。誘電層の厚みは、誘電性組成物中のPVPの量を調節することによって制御された。PVP濃度が高くなるにつれ、誘電層の厚みも大きくなった。表 1 からわかるように、低表面張力添加剤は、誘電体の架橋に悪い影響を与えなかった。というのも、洗浄後の顕著な厚み低下が実施例ではみられなかったからである。

【表 1】

表 1：誘電層の厚み

wt% PVP	比較例		実施例	
	洗浄前の厚み	洗浄後の厚み	洗浄前の厚み	洗浄後の厚み
6.5	540 nm	540 nm	—	—
4.6	337 nm	335 nm	331 nm	322 nm
3.5	233 nm	236 nm	238 nm	235 nm

40

【0089】

表 2 は、低表面張力添加剤を含まない誘電層を備えるコンデンサのコンデンサ収量を、低表面張力添加剤を含む、層の厚みがさまざまなコンデンサと比較して示す。比較例(低表面張力添加剤を含まない)の場合、層の厚みが小さくなると、コンデンサの収量が顕著

50

に低下した。しかし、実施例（低表面張力添加剤を含む）において、層の厚みが小さくなくても、コンデンサの収量は低下しなかった。層の厚みが230 nmの場合、実施例は、まだ100%の収量を達成していたが、比較例は、たった20%の収量しか達成されなかった。比較例は、100%の収量を得るのに、540 nmの厚みが必要であった。これは、100%の収量を得られる実施例の厚みの2倍を超える。この結果から、少量の低表面張力添加剤を加えると、機器の収量がさらに向上することが示された。

【表2】

表2：コンデンサの収量

厚み (nm)	比較例のコンデンサの収量 (低表面張力添加剤なし)	実施例のコンデンサの収量 (低表面張力添加剤)
～540 nm	100%	—
～330 nm	60%	100%
～230 nm	20%	100%

10

【0090】

これに加え、表面粗さが低下した。図5は、厚みが230 nmであり、低表面張力添加剤を含まずに作成された誘電膜の顕微鏡写真である。図6は、厚みが230 nmであり、低表面張力添加剤を用いて作成された誘電膜の顕微鏡写真である。図5の表面粗さは、約16 nmであると測定され、図6の表面粗さは、約6 nmであった。図6において、膜上の引っかき傷が、顕微鏡写真の上部に沿って水平に走っていることが示されていることを注記されたい。

20

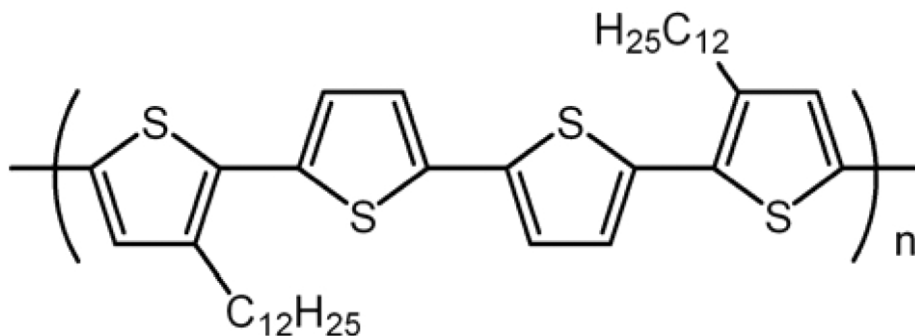
【0091】

(実施例4)

ゲート電極としてアルミニウムを用い、ポリ(エチレンテレフタレート)(PET)基板上に薄膜トランジスタを製造した。ゲート誘電層(厚み230 nm)を、アルミニウムゲート電極の上に作成した。次いで、ポリチオフェン半導体層を、1000 rpmで120秒間スピンコーティングすることによって、誘電層の上部に堆積させ、次いで、減圧乾燥機中、140℃で10分間アニーリングした。ポリチオフェン(PQT-12として知られる)は、以下の式を有する。

30

【化1】



40

次いで、PQT-12半導体の上部で金ソース/ドレイン電極を蒸発させ、デバイスを完成させた。チャンネル長が90 μmであり、チャンネル幅が1000 μmのトランジスタをKeithley SC5-4200システムで特性決定した。

【0092】

図7は、得られた移動曲線を示す。曲線は、ドレインの電流であり、一方、点線は、ド

50

レインの電流の平方根であり、最良の当てはめ線は、ドレインの電流の平方根について示されている。トランジスタは $0.06 \text{ cm}^2 / \text{V} \cdot \text{秒}$ までの移動度を示し、電流のオン/オフ比が 10^4 であった。この性能は、もっと厚い誘電層を備える以前のデバイスに匹敵するものであるが、実施例 4 のデバイスは、同じゲートバイアスがかかった状態では、電流が少し大きくなったことが示された。

【図 1】

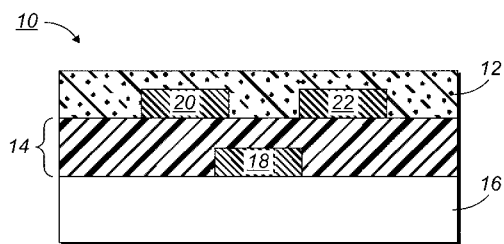


図 1

【図 3】

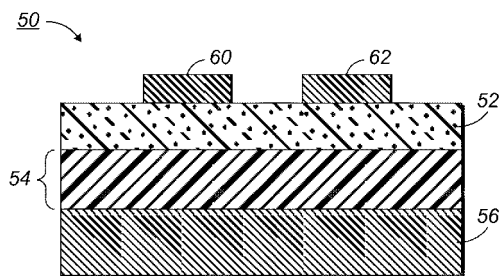


図 3

【図 2】

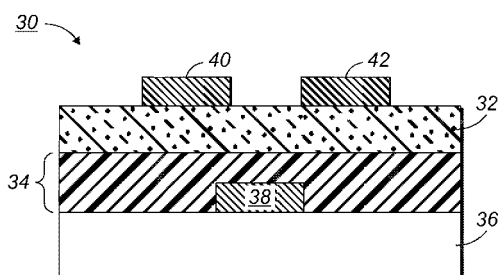


図 2

【図 4】

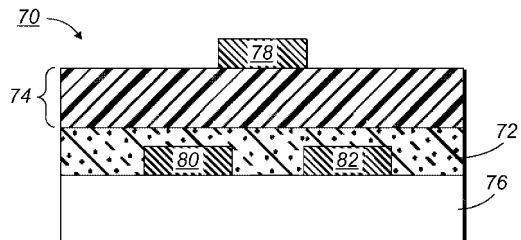
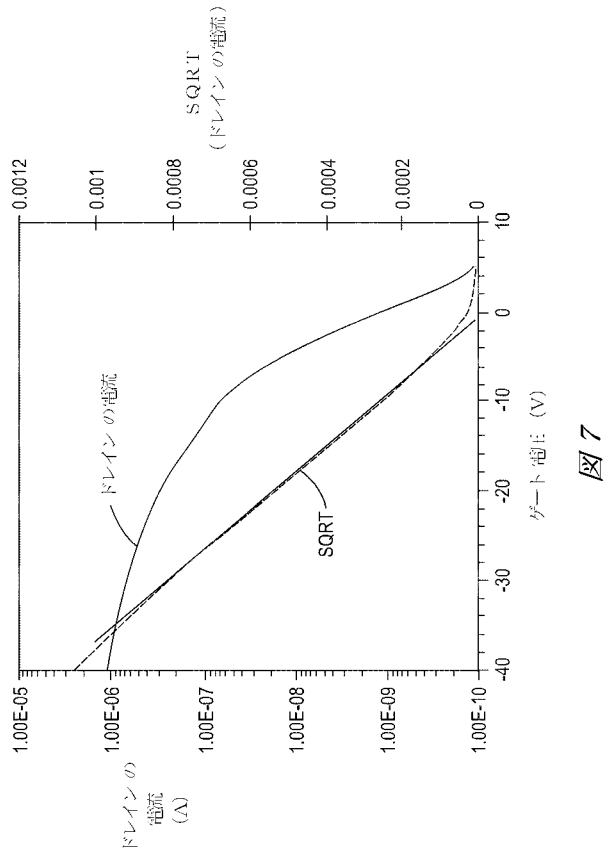


図 4

【図 7】



【図 5】

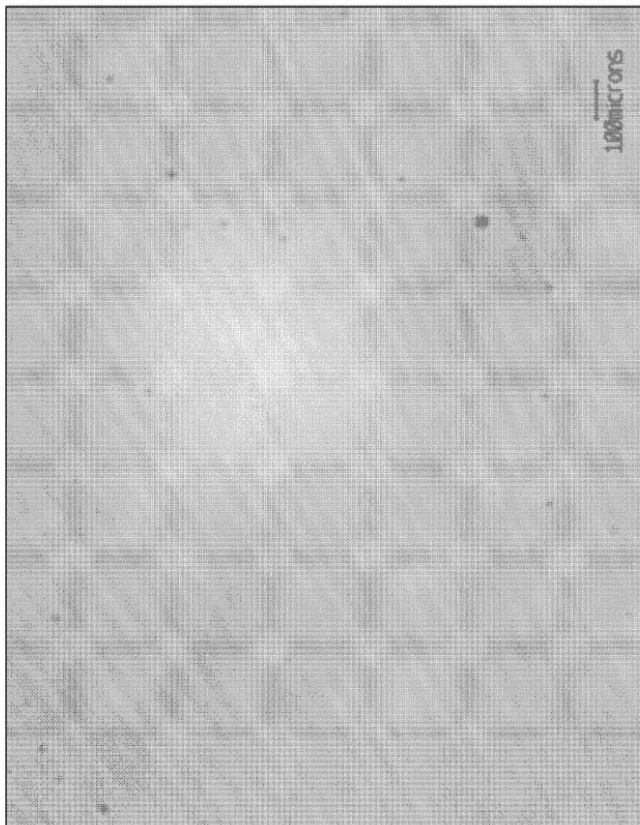


図 5

【図 6】

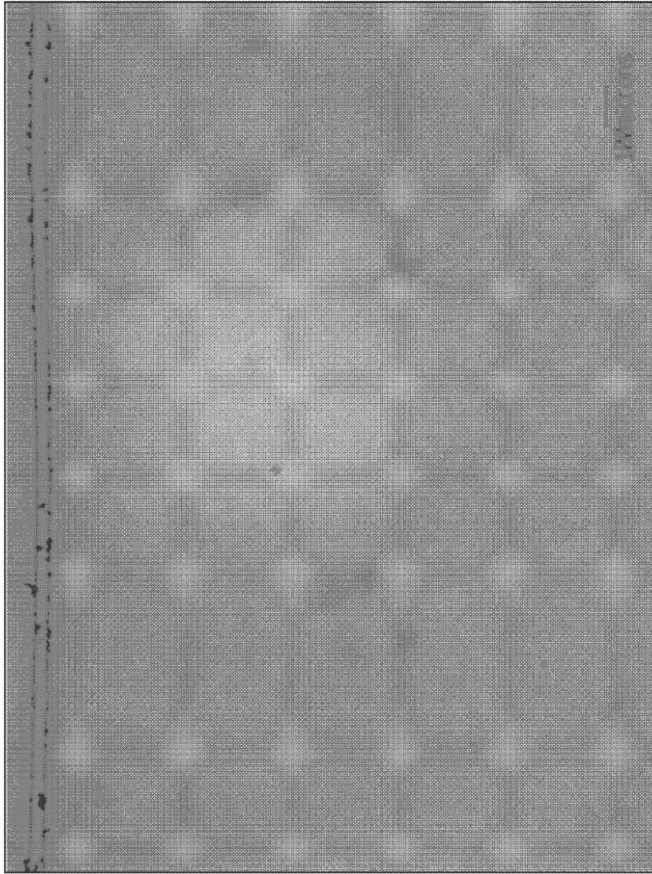


図 6

フロントページの続き

(51)Int.Cl. F I テーマコード(参考)
H 0 1 L 29/28 3 9 0

(72)発明者 イリアン・ウー
カナダ国 オンタリオ州 エル6エイチ 0シー6 オークビル テイラーウッド・ドライヴ 2
3 9 4

(72)発明者 ユーリン・ワン
カナダ国 オンタリオ州 エル6エム 3シー2 オークビル ヘリテージ・ウェイ 1 4 0 9

(72)発明者 ビン・リウ
カナダ国 オンタリオ州 エル5エム 3エイチ2 ミシソーガ デルダーフィールド・クレセン
ト 1 7 3 3

(72)発明者 ナン・シン・フー
カナダ国 オンタリオ州 エル6エイチ 6ビー4 オークビル ファーンリー・クレセント 1
5 9

(72)発明者 アンソニー・ウィグルスワース
カナダ国 オンタリオ州 エル6エム 5シー5 オークビル リープス・ゲート 7 - 1 5 5 1

F ターム(参考) 5F110 AA26 BB01 CC03 CC05 CC07 DD01 EE01 EE02 EE03 EE04
EE09 EE42 EE43 EE44 FF01 FF27 GG05 GG24 GG25 GG28
GG29 GG42 HK01 HK02 HK03 HK32