

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第2区分

【発行日】平成29年7月20日(2017.7.20)

【公開番号】特開2015-232601(P2015-232601A)

【公開日】平成27年12月24日(2015.12.24)

【年通号数】公開・登録公報2015-081

【出願番号】特願2014-118645(P2014-118645)

【国際特許分類】

G 09 G 3/36 (2006.01)

G 06 F 3/041 (2006.01)

G 06 F 3/044 (2006.01)

G 09 G 3/20 (2006.01)

【F I】

G 09 G 3/36

G 06 F 3/041 4 1 2

G 06 F 3/041 5 1 2

G 06 F 3/044 1 2 0

G 09 G 3/20 6 9 1 D

G 09 G 3/20 6 2 4 B

G 09 G 3/20 6 2 4 E

G 09 G 3/20 6 2 1 A

G 09 G 3/20 6 2 1 K

G 09 G 3/20 6 2 2 E

G 09 G 3/20 6 2 1 M

G 09 G 3/20 6 2 2 C

G 09 G 3/20 6 2 4 D

G 09 G 3/20 6 2 2 D

【手続補正書】

【提出日】平成29年6月5日(2017.6.5)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

表示装置は、

表示用の共通電極とタッチ検出用の走査電極とが共用するようにされる対向電極と、

ゲート線を走査する第1走査回路と、

前記対向電極を走査する第2走査回路と、

を備え、

前記表示装置は、1フレーム期間内に、書き込み期間とタッチ検出期間とが交互に複数回現れる第1モードを有し、

前記第1走査回路は第1シフトレジスタ部を有し、

前記第2走査回路は第2シフトレジスタ部とスイッチ部とを有し、

前記第1走査回路および第2走査回路は、それぞれ薄膜トランジスタで構成され、前記第1モードの書き込み期間中、前記第2シフトレジスタ部の出力を固定するための第1制御信号が入力される。

**【請求項 2】**

請求項 1 の表示装置において、

1 フレーム期間内に、書き込み期間とタッチ検出期間とが同じ回数現われる。

**【請求項 3】**

請求項 2 の表示装置において、

前記第2シフトレジスタ部は、前記第1制御信号によって内部ノードを充電するための薄膜トランジスタを有する。

**【請求項 4】**

請求項 1 の表示装置において、

前記第1モードのタッチ検出期間中、前記第1シフトレジスタ部の出力ノードを固定するための第2制御信号が入力される。

**【請求項 5】**

請求項 4 の表示装置において、

前記第1シフトレジスタ部は、前記第2制御信号によって内部ノードを充電するための薄膜トランジスタを有する。

**【請求項 6】**

請求項 1 の表示装置において、

前記表示装置は、アレイ基板と、対向基板とを備え、

前記対向基板はタッチ検出用の検出電極を有する。

**【請求項 7】**

表示装置は、

アレイ基板と、

対向基板と、

制御回路と、

を備え、

前記アレイ基板は、

表示用共通電極とタッチ検出用走査電極とが共用するようにされる対向電極と、

ゲート線を走査する第1走査回路と、

前記対向電極を走査する第2走査回路と、

を備え、

前記表示装置は、1フレーム期間内に、書き込み期間とタッチ検出期間とが交互に複数回現れ、

前記第1走査回路は第1シフトレジスタ部を有し、前記書き込み期間中、前記ゲート線を走査し、

前記第2走査回路は第2シフトレジスタ部を有し、前記タッチ検出期間中、前記タッチ検出用走査電極を走査し、

前記第1走査回路および第2走査回路は、それぞれ薄膜トランジスタで構成され、

前記制御回路は、前記タッチ検出期間中、前記第1シフトレジスタ部の第1出力ノードを固定するための第1制御信号を出力し、

前記制御回路は、前記書き込み期間中、前記第2シフトレジスタ部の第2出力ノードを固定するための第2制御信号を出力する。

**【請求項 8】**

請求項 7 の表示装置において、

前記第1シフトレジスタ部は前記第1制御信号によって第1保持ノードを充電するための第1薄膜トランジスタを有し、

前記第2シフトレジスタ部は前記第2制御信号によって第2保持ノードを充電するための第2薄膜トランジスタを有する。

**【請求項 9】**

請求項 8 の表示装置において、

前記充電された第1保持ノードによって前記第1シフトレジスタ部の出力ノードを L o

w 固定し、

前記充電された第 2 保持ノードによって前記第 2 シフトレジスタ部の出力ノードを L o w 固定する。

#### 【請求項 1 0】

請求項 9 の表示装置において、

前記第 1 シフトレジスタ部は前記第 1 シフトレジスタ部の出力ノードに L o w 電圧を出力する第 3 薄膜トランジスタを有し、前記第 1 保持ノードが前記第 3 薄膜トランジスタのゲート電極に接続し、

前記第 2 シフトレジスタ部は前記第 2 シフトレジスタ部の出力ノードに L o w 電圧を出力する第 4 薄膜トランジスタを有し、前記第 2 保持ノードが前記第 4 薄膜トランジスタのゲート電極に接続する。

#### 【請求項 1 1】

請求項 7 の表示装置において、

前記第 1 走査回路は複数のゲート線を同時駆動する機能と線順次駆動する機能を有する。

#### 【請求項 1 2】

請求項 1 1 の表示装置において、

前記第 1 走査回路は前記ゲート線へ出力する機能の分割回路部を有する。

#### 【請求項 1 3】

請求項 1 2 の表示装置において、

前記第 1 および第 2 シフトレジスタ部は、それぞれ位相の異なる第 1 シフトクロック信号および第 2 シフトクロック信号により順次動作する。

#### 【請求項 1 4】

請求項 1 3 の表示装置において、

線順次駆動時、前記分割回路部は前記第 1 シフトクロック信号または第 2 シフトクロック信号の H i g h 期間で位相の異なる第 1 ゲートクロック信号または第 2 ゲートクロック信号と同期して前記ゲート線へ順次出力する。

#### 【請求項 1 5】

請求項 1 4 の表示装置において、

前記分割回路部は前記ゲート線に H i g h を出力する第 5 薄膜トランジスタと前記ゲート線に L o w を出力する第 6 薄膜トランジスタとを備え、前記第 6 薄膜トランジスタのゲート電極は前記第 2 シフトクロック信号で充電するようされる。

#### 【請求項 1 6】

請求項 1 3 の表示装置において、

同時駆動時、前記分割回路部は前記第 1 シフトクロック信号または第 2 シフトクロック信号の H i g h 期間で同位相の第 1 ゲートクロック信号または第 2 ゲートクロック信号と同期して 2 つの前記ゲート線へ同時出力する。

#### 【請求項 1 7】

請求項 1 6 の表示装置において、

前記分割回路部は前記ゲート線に H i g h を出力する第 5 薄膜トランジスタと前記ゲート線に L o w を出力する第 6 薄膜トランジスタとを備え、前記第 6 薄膜トランジスタのゲート電極は前記第 2 シフトクロック信号で充電するようされる。

#### 【請求項 1 8】

請求項 7 の表示装置において、

1 フレーム期間内に、書き込み期間とタッチ検出期間とが交互に複数回現れるモードで動作することができる。

#### 【請求項 1 9】

請求項 7 の表示装置において、

前記第 2 走査回路はスイッチ部を有し、

前記第 1 走査回路は、平面視で前記第 2 シフトレジスタ部と前記スイッチ部との間に配

置される。