

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第3679923号
(P3679923)

(45) 発行日 平成17年8月3日(2005.8.3)

(24) 登録日 平成17年5月20日(2005.5.20)

(51) Int. Cl.⁷

H01L 21/60

F I

H01L 21/60 301A

請求項の数 7 (全 10 頁)

(21) 出願番号	特願平10-124555	(73) 特許権者	000003078
(22) 出願日	平成10年5月7日(1998.5.7)		株式会社東芝
(65) 公開番号	特開平11-317419		東京都港区芝浦一丁目1番1号
(43) 公開日	平成11年11月16日(1999.11.16)	(74) 代理人	100058479
審査請求日	平成16年5月26日(2004.5.26)		弁理士 鈴江 武彦
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100068814
			弁理士 坪井 淳
		(74) 代理人	100092196
			弁理士 橋本 良郎
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠

最終頁に続く

(54) 【発明の名称】 半導体装置

(57) 【特許請求の範囲】

【請求項1】

半導体チップのコーナー部以外の周辺部に第1のピッチで配置された第1の信号用パッドと、

前記半導体チップのコーナー部に配置された電源用パッドと、

前記第1のピッチより広い第2のピッチで前記コーナー部の前記電源用パッドに隣接するように配置された第2の信号用パッドとを具備し、

前記電源用パッドと前記第2の信号用パッドが交互に前記第1のピッチで配置されていることを特徴とする半導体装置。

【請求項2】

半導体チップの周辺部に第1のピッチで配置された信号用回路と、

前記信号用回路に対応するように前記半導体チップのコーナー部以外の周辺部に前記第1のピッチで配置され、前記信号用回路に接続された第1の信号用パッドと、

前記半導体チップのコーナー部に配置された電源用パッドと、

前記第1のピッチより広い第2のピッチで前記コーナー部の前記電源用パッドに隣接するように配置された第2の信号用パッドとを具備し、

前記電源用パッドと前記第2の信号用パッドが交互に前記第1のピッチで配置されていることを特徴とする半導体装置。

【請求項3】

半導体チップの周辺部に第1のピッチで配置された信号用回路及び電源用回路と、

10

20

前記信号用回路及び電源用回路に対応するように前記半導体チップのコーナー部以外の周辺部に前記第1のピッチより広い第2のピッチで配置され、前記信号用回路に接続された第1の信号用パッドと、

前記半導体チップのコーナー部に配置され、前記電源用回路に接続された電源用パッドと、

前記第2のピッチより広い第3のピッチで前記コーナー部の前記電源用パッドに隣接するように配置された第2の信号用パッドと、

を具備することを特徴とする半導体装置。

【請求項4】

前記電源用パッドと前記第2の信号用パッドが交互に配置されていることを特徴とする請求項3記載の半導体装置。 10

【請求項5】

前記電源用パッドと前記第2の信号用パッドが前記第2のピッチで配置されていることを特徴とする請求項4記載の半導体装置。

【請求項6】

半導体チップのコーナー部以外の周辺部に第1のピッチで配置された第1の信号用パッドと、

前記半導体チップのコーナー部に配置された電源用パッドと、

前記第1のピッチより広い第2のピッチで前記コーナー部の前記電源用パッドに隣接するように配置された第2の信号用パッドとを具備し、 20

前記第1、第2の信号用パッドは金属ワイヤがボンディングされるパッドであり、前記電源用パッドは金属ワイヤがボンディングされないパッドであることを特徴とする半導体装置。

【請求項7】

半導体チップの周辺部に第1のピッチで配置された信号用回路と、

前記信号用回路に対応するように前記半導体チップのコーナー部以外の周辺部に前記第1のピッチで配置され、前記信号用回路に接続された第1の信号用パッドと、

前記半導体チップのコーナー部に配置された電源用パッドと、

前記第1のピッチより広い第2のピッチで前記コーナー部の前記電源用パッドに隣接するように配置された第2の信号用パッドとを具備し、 30

前記第1、第2の信号用パッドは金属ワイヤがボンディングされるパッドであり、前記電源用パッドは金属ワイヤがボンディングされないパッドであることを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体装置に関するものであり、特に半導体装置におけるパッドの配置に関するものである。

【0002】

【従来の技術】

従来より、半導体装置では、ウェハに形成された半導体装置(チップ)を各チップに切り離す前に、プローブを立ててダイソートを行っている。このダイソートでは、チップサイズが同じチップであればデザインの異なるものであっても、パッドの配置を同じにし、かつ電源用パッドの場所もそろえれば、同じプローブを兼用して使用することができる。例えば、ASICのように予め決められたパッド配置のマスタを使う品種では、異なるデザインであっても、同じチップサイズで同じパッド配置になる製品が多数存在する。このため、ASICの多数のチップに同じプローブが共用でき、そのメリットは大きい。

【0003】

しかし、その他の品種では、電源用パッドをどこに設けるかは製品仕様により異なり、全ての製品で電源用パッドとなるパッドは存在しない。ある製品では、信号用パッドになっ 50

たり、NC（非接続）パッドになったりするのが現状である。

【0004】

そこで、通常、電源用あるいは入出力信号用などの用途が選択できる汎用パッド以外に、電源専用のパッドを設けている。図4は、従来のチップにおけるパッドの配置構成の一例を示す図である。この図4に示すように、チップ40のコーナー部近傍には電源専用パッド42が配置され、チップ40の周辺の中央部付近には汎用パッド44が配置される。汎用パッド44が入出力信号用パッドであるとき、これらは入出力用回路46にそれぞれ接続される。

【0005】

このように、チップ40のコーナー部近傍に電源専用パッドを配置するのは、コーナー部近傍にパッドを配置した場合、これに隣接して入出力用回路のトランジスタを形成するための領域が確保できないからである。この場合、全部の電源用パッドは同じ配置にはならないが、少なくともコーナー部近傍の電源専用パッドは同じ配置になる。このため、1つのプローブを複数の製品に共用することが可能になる。

10

【0006】

【発明が解決しようとする課題】

しかしながら、図4に示すようなパッドの配置構成では、チップ側のパッドとパッケージ側のピンとの接続を金属ワイヤによるボンディングにて行う場合、一般にチップの周辺の中央部付近ではボンディングが比較的容易であるが、チップのコーナー部近傍ではボンディングが困難である。これは、チップ側のパッドよりもパッケージ側のピンの方が配列ピッチが広いために起こる問題であり、チップのパッドの配置ピッチはコーナー部近傍の方が広がっているのが望ましい。

20

【0007】

このため、チップのコーナー部近傍の汎用パッドを、入出力用回路のトランジスタ形成領域からできるだけ離れたコーナー部近傍に配置し、電源専用パッドをチップのコーナー部近傍に配置しない手法が取られることがあり、むしろこの配置構成の方が一般的である。図5は、このようなパッドの配置構成を示す図である。この図5に示すように、チップ50のコーナー部近傍には、入出力用回路52のトランジスタ形成領域からできるだけ離れた位置に汎用パッド54がピッチを広くして配置される。チップ50のコーナー部近傍を除いた周辺の中央部付近には汎用パッド56が配置される。しかしながら、この場合はプローブを共用することはできない。

30

【0008】

そこで本発明は、前記課題に鑑みてなされたものであり、コーナー部近傍で実際にボンディングが必要なパッドの配置ピッチを広げると共に、電源専用のパッドも形成することにより、チップのコーナー部近傍に配置されたパッドへのワイヤボンディングを容易に行うことができ、さらに評価用のプローブの共用も可能な半導体装置を提供することを目的とする。

【0009】

【課題を解決するための手段】

前記目的を達成するために、この発明に係る半導体装置は、半導体チップのコーナー部以外の周辺部に第1のピッチで配置された第1の信号用パッドと、前記半導体チップのコーナー部に配置された電源用パッドと、前記第1のピッチより広い第2のピッチで前記コーナー部の前記電源用パッドに隣接するように配置された第2の信号用パッドとを具備することを特徴とする。

40

【0010】

また、この発明に係る半導体装置は、半導体チップの周辺部に第1のピッチで配置された信号用回路と、前記信号用回路に対応するように前記半導体チップのコーナー部以外の周辺部に前記第1のピッチで配置され、前記信号用回路に接続された第1の信号用パッドと、前記半導体チップのコーナー部に配置された電源用パッドと、前記第1のピッチより広い第2のピッチで前記コーナー部の前記電源用パッドに隣接するように配置された第2の

50

信号用パッドとを具備することを特徴とする。

【0011】

また、この発明に係る半導体装置は、前記半導体チップの周辺部に第1のピッチで配置された信号用回路及び電源用回路と、前記信号用回路及び電源用回路に対応するように前記半導体チップのコーナー部以外の周辺部に前記第1のピッチより広い第2のピッチで配置され、前記信号用回路に接続された第1の信号用パッドと、前記半導体チップのコーナー部に配置され、前記電源用回路に接続された電源用パッドと、前記第2のピッチより広い第3のピッチで前記コーナー部の前記電源用パッドに隣接するように配置された第2の信号用パッドとを具備することを特徴とする。

【0012】

【発明の実施の形態】

以下、図面を参照してこの発明の実施の形態について説明する。

まず、この発明の第1の実施の形態の半導体装置について説明する。

図1は、この発明に係る第1の実施の形態の半導体装置のコーナー部におけるパッドの配置構成を示す図である。

【0013】

この第1の実施の形態は、集積回路が形成された半導体装置(チップ)のコーナー部近傍に、入出力信号用あるいは電源用のいずれかが選択可能な汎用パッドと電源専用パッドを設け、かつ汎用パッドの配置ピッチを半導体装置周辺の中央部付近よりコーナー部近傍において広げるものである。コーナー部近傍とは、ワイヤボンディングにてチップのパッドとパッケージのピンとを接続する場合、チップ側のパッドよりもパッケージ側のピンの方が配置ピッチが広いために、チップ周辺の中央部付近よりもボンディングを行うのが困難になるチップのコーナー付近の領域をいう。

【0014】

図1に示すように、集積回路が形成された半導体装置(以下チップと記す)2のコーナー部近傍の一边側には、集積回路の端子であるパッド4a、4b、4c、...、4j、4k、...が所定のピッチで配置される。コーナー側から1番目のパッド4a、3番目のパッド4c、及び5番目のパッド4eは入出力信号用パッドであり、コーナー側から2番目のパッド4b、4番目のパッド4d、及び6番目のパッド4fは電源専用パッドである。さらに、パッド4g~4kは、入出力信号用あるいは電源用のいずれかが選択可能な汎用パッドであり、ここでは入出力信号用パッドを示している。

【0015】

コーナー部近傍の他辺側には、集積回路の端子であるパッド6a、6b、6c、...、6f、6g、...が所定のピッチで配置される。コーナー側から1番目のパッド6a、3番目のパッド6c、及び5番目のパッド6eは入出力信号用パッドであり、コーナー側から2番目のパッド6b、4番目のパッド6d、及び6番目のパッド6fは電源専用パッドである。

【0016】

また、チップ2には電源電圧V_{DD}が供給されるV_{DD}パターン8と基準電圧V_{SS}が供給されるV_{SS}パターン10が形成されている。さらに、チップ2のパッドの内側には、トランジスタ等を有する入出力用回路12が形成されている。

【0017】

前記一边側の入出力用回路12には、コーナー部近傍の入出力信号用パッド4a、4c、4e、及び中央部付近の入出力信号用パッド4g~4kがそれぞれA1等の金属配線にて接続される。同様に、他辺側の入出力用回路12には、コーナー部近傍の入出力信号用パッド6a、6c、6e、及び中央部付近の入出力信号用パッド6gがそれぞれA1等の金属配線にて接続される。

【0018】

前記一边側において、コーナー部近傍の電源専用パッド4b、4fはV_{DD}パターン8にA1等の金属配線にて接続され、コーナー部近傍の電源専用パッド4dはV_{SS}パターン10

10

20

30

40

50

にA1等の金属配線にて接続される。同様に、前記他辺側において、コーナー部近傍の電源専用パッド6b、6fはVDDパターン8にA1等の金属配線にて接続され、コーナー部近傍の電源専用パッド6dはVSSパターン10にA1等の金属配線にて接続される。

【0019】

すなわち、この第1の実施の形態では、チップ2のコーナー部近傍において、入出力用として割り当てられた入出力信号用パッド4a、4c、4eに電源専用パッド4b、4d、4fを隣接させて配置する。同様に、入出力信号用パッド6a、6c、6eに電源専用パッド6b、6d、6fを隣接させて配置する。

【0020】

このように、金属ワイヤによるボンディングを必要とする入出力信号用パッドと金属ワイヤによるボンディングを必ずしも必要としない電源専用パッドを交互に配置することにより、入出力信号用パッドの間隔を広げ、金属ワイヤによるボンディングが容易に行えるようにする。さらに、チップのコーナー部近傍の同じ位置に電源専用パッドを配置することにより、評価等のために用いるプローブを共用できるようにする。なお、チップのコーナー部近傍に入出力信号用パッドを配置した分、チップのコーナー部近傍を除いた部分(中央部)の汎用パッドの一部を電源専用パッドとしている。

10

【0021】

以上説明したようにこの第1の実施に形態によれば、チップのコーナー部近傍において、パッドのピッチを広げることなく、実際にボンディングが必要な入出力信号用パッドのピッチを広げることができるとともに、電源専用パッドも形成できるため、コーナー部近傍に配置されたパッドへのワイヤボンディングが容易に実行でき、評価用のプローブの共用も可能となる。

20

【0022】

なお、この第1の実施の形態では、コーナー部近傍のパッドの配置は、同一のピッチで配置してもよいし、また異なるピッチで配置してもよい。さらに、コーナー側から奇数番目のパッドを入出力信号用パッドとし、偶数番目を電源専用パッドとしたが、これに限るわけではなく、コーナー側から奇数番目のパッドを電源専用パッドとし、偶数番目を入出力信号用パッドとしてもよい。

【0023】

次に、この発明の第2の実施の形態の半導体装置について説明する。

30

図2は、この発明に係る第2の実施の形態の半導体装置のコーナー部におけるパッドの配置構成を示す図である。

【0024】

前記第1の実施の形態では、パッドと入出力用回路が同じピッチで配置されている場合を説明したが、この第2の実施の形態では入出力用回路の配置ピッチの2倍のピッチでパッドが配置されている場合を説明する。

【0025】

この第2の実施の形態は、前記第1の実施の形態と同様に、集積回路が形成された半導体装置(チップ)のコーナー部近傍に、入出力信号用あるいは電源用のいずれかが選択可能な汎用パッドと電源専用パッドを設け、かつ汎用パッドの配置ピッチを半導体装置周辺の中央部付近よりコーナー部近傍において広げるものである。コーナー部近傍とは、ワイヤボンディングにてチップのパッドとパッケージのピンとを接続する場合、チップ側のパッドよりもパッケージ側のピンの方が配置ピッチが広いために、チップ周辺の中央部付近よりもボンディングを行うのが困難になるチップのコーナー付近の領域をいう。

40

【0026】

図2に示すように、集積回路が形成されたチップ22のコーナー部近傍の一辺側には、集積回路の端子であるパッド24a、24b、24c、...、24j、24k、...が所定のピッチで配置される。コーナー側から1番目のパッド24a、3番目のパッド24c、及び5番目のパッド24eは入出力信号用パッドであり、コーナー側から2番目のパッド24b、4番目のパッド24d、及び6番目のパッド24fは電源専用パッドである。さらに

50

、パッド24g～24kは、入出力信号用あるいは電源用のいずれかが選択可能な汎用パッドであり、ここでは入出力信号用パッドを示している。

【0027】

コーナー部近傍の他辺側には、集積回路の端子であるパッド26a、26b、26c、…、26f、26g、…が所定のピッチで配置される。コーナー側から1番目のパッド26a、3番目のパッド26c、及び5番目のパッド26eは入出力信号用パッドであり、コーナー側から2番目のパッド26b、4番目のパッド26d、及び6番目のパッド26fは電源専用パッドである。

【0028】

また、チップ22には電源電圧VDDが供給されるVDDパターン28と基準電圧VSSが供給されるVSSパターン30が形成されている。さらに、チップ22のパッドの内側には、入出力信号用パッドに接続されるトランジスタ等から成る入出力用回路32、電源用パッドに接続される電源用回路34、及び入出力信号用パッドに接続される入出力用回路36が形成されている。入出力用回路36は、その他の入出力用回路32の2倍の面積を有しており、入出力用回路32に比べて高機能な回路や大きな電流駆動能力を持つ回路となっている。

10

【0029】

前記一辺側の入出力用回路32には、コーナー部近傍の入出力信号用パッド24a、24c、24e、及び中央部付近の入出力信号用パッド24g、24i、24j、24kがそれぞれA1等の金属配線にて接続される。さらに、入出力用回路34には、中央部付近の入出力信号用パッド24hがA1等の金属配線にて接続される。同様に、他辺側の入出力用回路32には、コーナー部近傍の入出力信号用パッド26a、26c、26e、及び中央部付近の入出力信号用パッド26gがそれぞれA1等の金属配線にて接続される。

20

【0030】

前記一辺側において、コーナー部近傍の電源専用パッド24b、24d、24fはA1等の金属配線にて電源用回路34にそれぞれ接続される。同様に、前記他辺側において、コーナー部近傍の電源専用パッド26b、26d、26fはA1等の金属配線にて電源用回路34にそれぞれ接続される。さらに、電源用回路34は、VDDパターン28またはVSSパターン30に接続されている。

【0031】

すなわち、この第2の実施の形態では、チップ22のコーナー部近傍において、入出力用として割り当てられた入出力信号用パッド24a、24c、24eに電源専用パッド24b、24d、24fを隣接させて配置する。同様に、入出力信号用パッド26a、26c、26eに電源専用パッド26b、26d、26fを隣接させて配置する。

30

【0032】

このように、金属ワイヤによるボンディングを必要とする入出力信号用パッドと金属ワイヤによるボンディングを必ずしも必要としない電源専用パッドを交互に配置することにより、入出力信号用パッドの間隔を広げ、金属ワイヤによるボンディングが容易に行えるようにする。さらに、チップのコーナー部近傍の同じ位置に電源専用パッドを配置することにより、評価等のために用いるプローブを共用できるようにする。なお、チップのコーナー部近傍に入出力信号用パッドを配置した分、チップのコーナー部近傍を除いた部分(中央部)の汎用パッドの一部を電源専用パッドとしている。

40

【0033】

また、この第2の実施の形態の変形例として、図3に示すような構成としてもよい。図3は、この発明に係る第2の実施の形態の変形例の半導体装置のコーナー部におけるパッドの配置構成を示す図である。

【0034】

前記第2の実施の形態では、電源専用パッド24bを電源用回路34に接続したが、この第2の実施の形態の変形例では、図3に示すように電源専用パッド24b、及び26bを直接、VDDパターン28に接続している。これに伴い、電源専用パッド24d、24f、

50

及び 26d、26f が接続される電源用回路 34 も 1 つずつコーナー側の回路となる。その他の構成については、前記第 2 の実施の形態と同様である。

【0035】

以上説明したようにこの第 2 の実施の形態及びその変形例によれば、チップのコーナー部近傍において、パッドのピッチを広げることなく、実際にボンディングが必要な入出力信号用パッドのピッチを広げることができると共に、電源専用パッドも形成できるため、コーナー部近傍に配置されたパッドへのワイヤボンディングが容易に実行でき、評価用のプローブの共用も可能となる。

【0036】

なお、この第 2 の実施の形態及びその変形例では、コーナー側から奇数番目のパッドを入出力信号用パッドとし、偶数番目を電源専用パッドとしたが、これに限るわけではなく、コーナー側から奇数番目のパッドを電源専用パッドとし、偶数番目を入出力信号用パッドとしてもよい。さらに、入出力用回路の配置ピッチの 2 倍のピッチでパッドが配置されている場合を説明したが、これに限るわけではなく、2.5 倍、3 倍のピッチでパッドが配置されている場合にも本発明を適用することができる。

【0037】

【発明の効果】

以上述べたように本発明によれば、コーナー部近傍で実際にボンディングが必要なパッドの配置ピッチを広げると共に、電源専用のパッドも形成することより、チップのコーナー部近傍に配置されたパッドへのワイヤボンディングを容易に行うことができ、さらに評価用のプローブの共用も可能な半導体装置を提供することができる。

【図面の簡単な説明】

【図 1】第 1 の実施の形態の半導体装置のコーナー部におけるパッドの配置構成を示す図である。

【図 2】第 2 の実施の形態の半導体装置のコーナー部におけるパッドの配置構成を示す図である。

【図 3】第 2 の実施の形態の変形例の半導体装置のコーナー部におけるパッドの配置構成を示す図である。

【図 4】従来の半導体装置におけるパッドの配置構成の一例を示す図である。

【図 5】従来の半導体装置におけるパッドの配置構成の別の例を示す図である。

【符号の説明】

2 ... 半導体装置 (チップ)

4 a、4 c、4 e ... 入出力信号用パッド

4 b、4 d、4 f ... 電源専用パッド

4 g ~ 4 k ... 入出力信号用パッド

6 a、6 c、6 e、6 g ... 入出力信号用パッド

6 b、6 d、6 f ... 電源専用パッド

8 ... VDDパターン

10 ... VSSパターン

12 ... 入出力用回路

22 ... 半導体装置 (チップ)

24 a、24 c、24 e ... 入出力信号用パッド

24 b、24 d、24 f ... 電源専用パッド

24 g ~ 24 k ... 入出力信号用パッド

26 a、26 c、26 e、26 g ... 入出力信号用パッド

26 b、26 d、26 f ... 電源専用パッドである。

28 ... VDDパターン

30 ... VSSパターン

32 ... 入出力用回路

34 ... 電源用回路

10

20

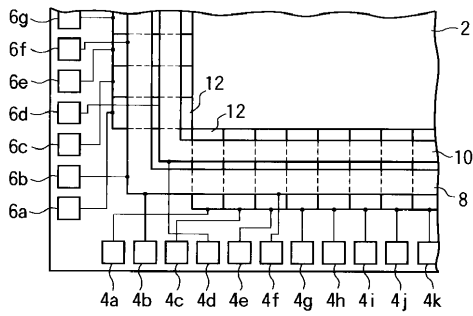
30

40

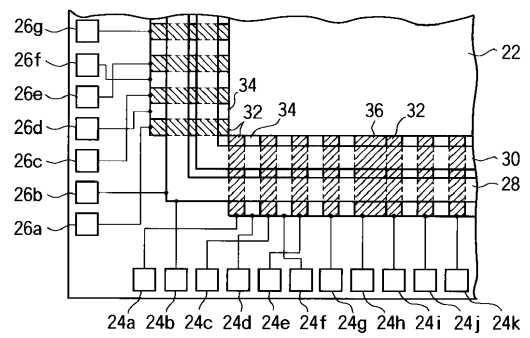
50

3 6 ... 入出力用回路

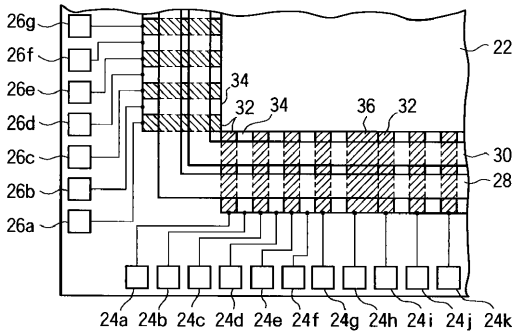
【 図 1 】



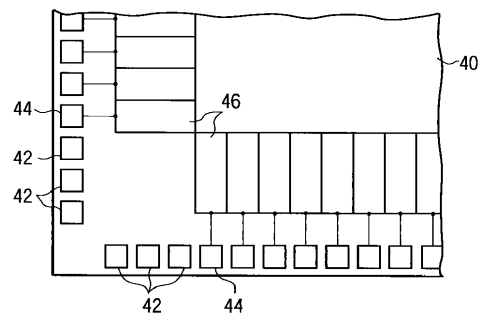
【 図 3 】



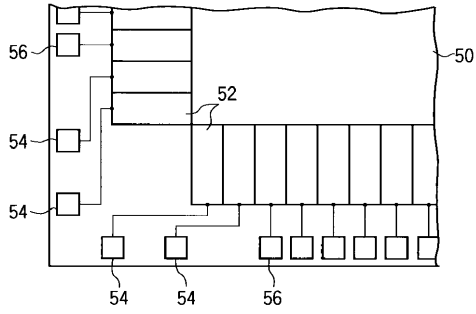
【 図 2 】



【 図 4 】



【 図 5 】



フロントページの続き

(74)代理人 100070437

弁理士 河井 将次

(72)発明者 清 俊和

神奈川県川崎市幸区堀川町580番1号 株式会社東芝半導体システム技術センター内

(72)発明者 梅本 安伸

神奈川県川崎市幸区堀川町580番1号 株式会社東芝半導体システム技術センター内

審査官 池淵 立

(56)参考文献 特開平11-040754(JP,A)

特開平06-005782(JP,A)

特開平10-074791(JP,A)

(58)調査した分野(Int.Cl.⁷, DB名)

H01L 21/60 301

H01L 27/04

H01L 21/66