

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5654288号
(P5654288)

(45) 発行日 平成27年1月14日 (2015. 1. 14)

(24) 登録日 平成26年11月28日 (2014. 11. 28)

(51) Int. Cl.

F I

G O 2 B 6/42 (2006. 01)
H O 1 S 5/022 (2006. 01)
H O 1 L 31/02 (2006. 01)
H O 4 B 10/40 (2013. 01)

G O 2 B 6/42
H O 1 S 5/022
H O 1 L 31/02 B
H O 4 B 9/00 4 O O

請求項の数 23 (全 25 頁)

(21) 出願番号 特願2010-187471 (P2010-187471)
(22) 出願日 平成22年8月24日 (2010. 8. 24)
(65) 公開番号 特開2012-47823 (P2012-47823A)
(43) 公開日 平成24年3月8日 (2012. 3. 8)
審査請求日 平成25年6月14日 (2013. 6. 14)

(73) 特許権者 301005371
日本オクラロ株式会社
神奈川県相模原市中央区小山四丁目1番5
5号
(74) 代理人 110000154
特許業務法人はるか国際特許事務所
(72) 発明者 坂 卓磨
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内

審査官 吉田 英一

最終頁に続く

(54) 【発明の名称】 光モジュール及び高周波モジュール

(57) 【特許請求の範囲】

【請求項 1】

光電変換を行う光素子を内包するパッケージ筐体と、
前記パッケージ筐体の一端に設けられ積層絶縁体で構成された第1の基板と、
前記第1の基板に設けられた導体部と電氣的に接続する接続部を一端に有する導体パター
ンが主表面に設けられてなる第2の基板と、を備え、
前記導体部は、前記第1の基板の主表面に設けられた信号用導体パターンと接地用導体
パターンとを含み、
前記信号用導体パターンと接地用導体パターンのそれぞれに固着された第1のリードピ
ンと第2のリードピンは、その一端が前記第1の基板の主表面より外側に突き出るように
設けられ、

前記突き出た第1および第2のリードピンの概ね直下に位置する前記第1の基板の側面
に第1および第2の導体層がそれぞれ設けられ、

前記第1の導体層が設けられた側面と、前記第2の導体層が設けられた側面との間で前
記信号用導体パターンに沿った第1の方向に高低差を有する
ことを特徴とする光モジュール。

【請求項 2】

請求項 1 に記載の光モジュールにおいて、

前記第1の導体層が設けられた側面を、前記第1の方向に沿って前記パッケージ筐体方
向に移動した位置に設けることにより、前記第2の導体層が設けられた側面との間で前記

10

20

第 1 の方向に高低差を構成すること
ことを特徴とする光モジュール。

【請求項 3】

請求項 1 に記載の光モジュールにおいて、

前記第 1 の基板の側面に切り欠き部を設けることにより、前記第 1 の導体層が設けられた側面を前記パッケージ筐体に向かって前記第 1 の方向へ後退させる
ことを特徴とする光モジュール。

【請求項 4】

請求項 3 に記載の光モジュールにおいて、

前記切り欠き部は、前記高低差が概ね 100 ミクロン以上で 300 ミクロン以下となる
ように設定されている
ことを特徴とする光モジュール。 10

【請求項 5】

請求項 1 に記載の光モジュールにおいて、

前記第 2 の導体層が設けられた側面の位置が、前記第 1 の導体層が設けられた側面の位置よりも、前記第 2 の基板の前記接続部に近接するように配置されている
ことを特徴とする光モジュール。

【請求項 6】

請求項 1 に記載の光モジュールにおいて、

前記突き出た第 1 および第 2 のリードピンは、前記信号用導体パターンおよび前記接地用導体パターンのそれぞれと固着されていない延在部を有し、その延在部の長さは前記第 1 のリードピンと前記第 2 のリードピンとで異なる
ことを特徴とする光モジュール。 20

【請求項 7】

請求項 1 に記載の光モジュールにおいて、

前記第 1 および第 2 の導体層は、前記第 1 の基板の側面に金属が塗布された層か、あるいは、前記第 1 の基板の側端に設けられたビアの一部であるか、あるいは、前記第 1 の基板の側端に設けられた導体層を有するキャストレーションである
ことを特徴とする光モジュール。

【請求項 8】

請求項 1 に記載の光モジュールにおいて、

前記第 1 の基板は、多層セラミックで構成され、
前記第 2 の基板は、フレキシブル基板で構成されている
ことを特徴とする光モジュール。 30

【請求項 9】

請求項 1 に記載の光モジュールにおいて、

前記第 2 の基板は、有機物質を基材とするプリント基板であるか、セラミックを基材とするプリント基板であるか、あるいは、液晶ポリマーやポリイミド系物質を基材としたフレキシブル基板である
ことを特徴とする光モジュール。 40

【請求項 10】

請求項 1 に記載の光モジュールにおいて、

前記第 2 の基板上の前記接続部にはスルーホールが設けられ、
前記スルーホールに前記第 1 および第 2 のリードピンが挿入され、半田、導電性接着剤等によって固着されている
ことを特徴とする光モジュール。

【請求項 11】

請求項 1 に記載の光モジュールにおいて、

前記第 1 の基板上の導体パターンの上面と、前記第 2 の基板上の導体パターンの上面と、同一方向から前記リードピンが半田、導電性接着剤、金属によって固着されていること 50

を特徴とする光モジュール。

【請求項 1 2】

請求項 1 に記載の光モジュールにおいて、

前記信号用導体パターンと接地用導体パターンのそれぞれの主表面に前記第 1 および第 2 のリードピンが配置固定され、

前記第 2 の基板上の導体パターンは、前記第 1 および第 2 のリードピンの上方向に配置され、該導体パターンと前記第 1 および第 2 のリードピンとが固着されることを特徴とする光モジュール。

【請求項 1 3】

請求項 1 に記載の光モジュールにおいて、

前記第 1 の基板の接地用導体パターンの一部と、前記第 2 の基板の接地用導体パターンの一部が、前記第 1 の方向と概ね垂直方向に、前記リードピンを介して重畳されていることを特徴とする光モジュール。

【請求項 1 4】

請求項 1 2 に記載の光モジュールにおいて、

前記第 1 のリードピンが、前記信号用導体パターンと接続されずに概ね前記第 1 の方向に延在する部分を有している

ことを特徴とする光モジュール。

【請求項 1 5】

請求項 6 に記載の光モジュールにおいて、

前記延在部の長さは、前記第 1 および第 2 の導体パターンのインピーダンスのそれぞれに対する前記第 1 および第 2 のリードピン周囲の特性インピーダンスの比が 1 2 0 % を超えないように設定されることを特徴とする光モジュール。

【請求項 1 6】

請求項 1 に記載の光モジュールにおいて、

前記第 1 のリードピンが設けられた前記第 1 の基板上の面と、前記第 2 のリードピンが設けられた前記第 1 の基板上の面とが異なる

ことを特徴とする光モジュール。

【請求項 1 7】

請求項 3 に記載の光モジュールにおいて、

前記信号用導体パターンを 2 つ有し、

少なくとも前記信号用導体パターンと前記第 1 のリードピンとの固着領域において、前記 2 つの信号用導体パターンは並置され、

前記切り欠き部の側面に、前記 2 つの信号用導体パターンのそれぞれに接続する 2 つの前記第 1 の導体層が前記第 1 の方向に概ね同一位置となるように併設され、

前記第 2 の導体層が設けられた前記第 1 の基板の側面と、前記第 1 の導体層が設けられた前記切り欠き部の側面とは、前記第 1 の方向にずれて配置されている

ことを特徴とする光モジュール。

【請求項 1 8】

請求項 3 に記載の光モジュールにおいて、

前記信号用導体パターンを 2 つ有し、

少なくとも前記信号用導体パターンと前記第 1 のリードピンとの固着領域において、前記接地用導電パターンの両側に前記信号用導体パターンが並置され、

前記切り欠き部の側面に、前記 2 つの信号用導体パターンのそれぞれに接続する 2 つの前記第 1 の導体層と前記接地用導電パターンに接続する前記第 2 の導体層が、前記第 1 の方向に概ね同一位置となるように併設され、

前記接地用導体パターン以外に接続する前記第 2 の導体層が設けられた前記第 1 の基板の側面と、前記切り欠き部の側面とは、前記第 1 の方向にずれて配置されている

ことを特徴とする光モジュール。

【請求項 1 9】

10

20

30

40

50

請求項 3 に記載の光モジュールにおいて、
前記信号用導体パターンを 2 つ有し、
少なくとも前記信号用導体パターンと前記第 1 のリードピンとの固着領域において、前記接地用導体パターンの両側に前記信号用導体パターンが並置され、
前記切り欠き部を複数有し、前記切り欠き部の一つと他の一つが前記第 1 の基板の側面を介して並置され、
前記切り欠き部の一つおよび他の一つの側面には、前記第 1 の導体層が設けれ、前記第 1 の基板の側面には、前記第 2 の導体層が設けられている
ことを特徴とする光モジュール。

【請求項 2 0】

光電変換を行う光素子を内包するパッケージ筐体と、
前記パッケージ筐体の一端に設けられ積層絶縁体で構成された第 1 の基板と、
前記第 1 の基板に設けられた導体部と電氣的に接続する接続部を一端に有する導体パターンが主表面に設けられてなる第 2 の基板と、を備え、
前記導体部は、前記第 1 の基板の主表面に設けられた信号用導体パターンと接地用導体パターンとを含み、
前記第 1 の基板上に設けられ前記信号用導体パターンを配置する信号用導体パターン配置基板を有し、
前記信号用導体パターンに固着された第 1 のリードピンは、その一端が前記信号用導体パターン配置基板の主表面より外側に突き出るように設けられ、
前記接地用導体パターンに固着された第 2 のリードピンは、その一端が前記第 1 の基板の主表面より外側に突き出るように設けられ、
前記突き出た第 1 および第 2 のリードピンの概ね直下に位置する前記信号用導体パターン配置基板の側面および前記第 1 の基板の側面のそれぞれに第 1 および第 2 の導体層が設けられ、
前記信号用導体パターン配置基板の主表面と前記第 1 の基板の主表面との間に前記第 1 の基板の主表面に垂直な方向に高低差を設け、
前記第 1 の導体層と、前記第 2 の導体層との間で前記信号用導体パターンに沿った第 1 の方向に垂直な方向に高低差を有する
ことを特徴とする光モジュール。

【請求項 2 1】

請求項 2 0 に記載の光モジュールにおいて、
前記信号用導体パターン配置基板の側面を、前記第 1 の基板の側面に対して前記第 1 の方向に沿って前記パッケージ筐体方向に後退した位置に設けることにより、
前記第 1 の導体層と、前記第 2 の導体層との間で前記第 1 の方向および前記第 1 の方向に垂直な方向のいずれにも高低差を有する
ことを特徴とする光モジュール。

【請求項 2 2】

電子素子を内包する第 1 の基板と、
前記第 1 の基板の一端に設けられた導体部と電氣的に接続する接続部を一端に有する導体パターンが、主表面に設けられてなる第 2 の基板と、を備え、
前記導体部は、前記第 1 の基板の主表面に設けられた信号用導体パターンと接地用導体パターンとを含み、
前記信号用導体パターンと接地用導体パターンのそれぞれに固着された第 1 のリードピンと第 2 のリードピンは、その一端が前記第 1 の基板の主表面より外側に突き出るように設けられ、
前記突き出た第 1 および第 2 のリードピンの概ね直下に位置する前記第 1 の基板の側面に第 1 および第 2 の導体層がそれぞれ設けられ、
前記第 1 の導体層が設けられた側面と、前記第 2 の導体層が設けられた側面との間で前記信号用導体パターンに沿った第 1 の方向に高低差を有する

ことを特徴とする高周波モジュール。

【請求項 23】

請求項 22 に記載の高周波モジュールにおいて、

請求項 1 に記載の光モジュールと前記第 2 の基板を介して電氣的に接続されていることを特徴とする高周波モジュール。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、セラミック基板を利用した光モジュールや高周波モジュールに係り、特に、光モジュールの高周波伝達特性に優れ、光モジュールからの電磁波放射の防止技術に関する。

10

【背景技術】

【0002】

光通信網は、光信号を伝播するための媒体として光ファイバと、光信号を送受信するための光モジュールによって構成されている。光モジュールは、その筐体内に、電気信号を光信号に、光信号を電気信号に変換するための光電変換部と、制御のための電子素子や電気コネクタ等が搭載されたプリント基板とによって構成される。これら光モジュールの形状は、各ベンダ間で共通化されていることが多く、たとえば 10 Gbps を伝送するものでは、XFP、Xenpak、X2、300PIN の通称で呼ばれた MSA (Multi Source Agreement) 規格で知られ、数社より製品化されている。

20

【0003】

近年の光モジュールは、レーザ（発光素子）、フォトダイオード（受光素子）といった光電気変換を行う光素子を内部に搭載したパッケージと、パッケージ上の伝送線路と半田接続されたフレキシブル基板とを含んで成される。このフレキシブル基板が、プリント基板上の導体パターンと、半田固着される。一般的に、これら光モジュールのうち、パッケージとフレキシブル基板の結合体を、受光側では ROSA、送信側では TOSA などと呼ぶこともある。近年、これらの TOSA・ROSA のうち、10 Gbps 伝送クラスでは、XMD と呼ばれる MSA 規格に対応した光モジュールが数社より製品化されている。なお、この TOSA と ROSA を光モジュールと言い、TOSA・ROSA を、IC などが搭載されたボードに取り付けたものを光トランシーバと指し示す場合もあるが、本特許では、光トランシーバも広義の光モジュールであるとして説明する。

30

【0004】

10 Gbps を伝送する高周波パッケージでは、しばしば、光素子や IC に、汚れや水分等が付着するのを防ぐために、気密封止されていることが多く、このようなパッケージには、パッケージ内部と外部の信号伝送にセラミック基板を用いた、パッケージがしばしば用いられる。これらのセラミック基板の代表的な材質として、アルミナやアルミナイトライド等が知られている。

【0005】

そして、パッケージ外部のセラミック基板上の信号、グランド、電源パターン等には、リードピンが固着されており、このリードピンはプリント基板やフレキシブル基板上の導体パターンと半田固着される。

40

【0006】

このような光モジュールの一例として、特許文献 1 が開示されている。

【0007】

特許文献 1 では、パッケージ外部の積層セラミックス基板の表層に、高周波信号、電源、グランド等の伝送路がパターンニングされている。このパターンニング上に、リードピンが搭載接続されている。このリードピンの接続強度を高くするために、積層セラミックス端の側面にもメタライズが成されている。すなわち、リードピンを取り付けるために用いる半田金属は、リードピンが搭載されたパターン上だけでなく、側面のメタライズ上にも濡れ広がり、リードピンに外部から応力がかかった場合においても、剥離しづらいという利

50

点を有している。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特開2006-135353号公報

【発明の概要】

【発明が解決しようとする課題】

【0009】

しかしながら、前述の光モジュールでは、以下の(1)～(3)が課題であった。

(1) 10 Gbps を伝送する光モジュールでは、高周波信号用のパターンとグランドパターンは隣接しているのが一般的であり、これらのパターンにも、強度を保ちながらリードピンを取り付けようとした場合、この信号用の側面メタライズと、グランド用の側面メタライズとの間に、電磁界的な容量結合が起こり、特性インピーダンスが低下してしまう。特に、パッケージに用いているアルミナなどのセラミックは、比誘電率が8以上と大きいため、電気力線はパッケージ内に偏在しやすく容量結合は大きくなってしまふ。

(2) 側面メタライズはパターン端部(すなわちセラミック端部)にある。したがって、外部のプリント基板やフレキシブル基板上のパターンとリードピンを接続しようとした場合、基板上のパターンと側面メタライズ間にも容量結合が引き起こされ、更なる特性インピーダンスの低下が起きてしまふ。

(3) 以上の特性インピーダンス低下によって、高周波信号は、側面メタライズ周囲で反射もしくは放射を起こしてしまう。これらの反射、放射は、光モジュールの高周波伝達性能を劣化させてしまふ。電磁界の放射に関しては、ボード上の能動電子素子(IC)の誤動作の原因となる。

【0010】

従来の光モジュールは、10 Gbps 以下の伝送を目的としており、10 GHz 以下では、これらの反射や放射は問題にならないほど小さかった。しかしながら、近年、20 Gbps、さらには40 Gbps 程度の伝送速度に対応した光モジュール、及び光トランシーバが必要となってきており、10 GHz 以上の高周波域においても、光モジュール自体の高周波伝達特性を高め、光モジュールからの電磁界放射を防ぐ必要性が出てきた。

【0011】

そこで、本発明は、前記従来技術の問題点を解決するためになされたものであり、本発明の目的は、強度等の機械的信頼性を損なうことなく、高周波性能に優れ、セラミック基板を一部に具備した光モジュールと、それを適用した光トランシーバを提供することにある。

【0012】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかにする。

【課題を解決するための手段】

【0013】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記の通りである。

【0014】

本発明の光モジュールでは、パッケージの一部が多層セラミック基板によって構成されており、さらに多層セラミック基板の内部または表層には信号が伝播する導体パターンやグランド導体のパターニングされている。この多層セラミック基板を第1の基板と指し示している。これらの光モジュール用のパッケージは、一般的に箱型もしくは同軸型形状を成しているが、目的に応じて形状が変わっても良い。なお、導体パターンとは、セラミック基板上にパターニングされたパターンだけでなく、セラミック基板内のパターン、セラミック基板を貫通するビアやスルーホールも含める。またグランド導体とは、接地導体などとも言われ、高周波信号が伝播する導体パターンの、特性インピーダンスが保つように

、信号導体パターンに近接して配置される導体パターンのことを指し、グランド用導体の面積は、高周波信号が伝播する導体パターンの数十倍以上の広さを持つことが多い。またグランド用導体とは、必ずしも、パッケージ外部を覆う金属や金属パターン、もしくは、光モジュールおよび光トランシーバの筐体等と導通が取られている必要は無い。

【 0 0 1 5 】

さらに、本発明の光モジュールでは、第 1 の多層セラミック基板の導体パターンと、リードピンと半田等の導体を介して、導通がとられる導体パターンを有した第 2 の基板が取り付けられる。本発明の光モジュールとは、少なくとも、この第 2 の基板とパッケージを含めて指しているが、無論、パッケージ、第 1、第 2 の基板と接続された部材等も指しても良い。

10

【 0 0 1 6 】

本発明の光モジュールでは、第 1 の多層セラミック基板上の導体パターン端には、リードピンの取り付け強度を高めるために、ハーフビア、キャストレーション等によって側面がメタライズされており、少なくとも一つのグランド用とシグナル用の側面メタライズの位置が信号伝送方向にずれて位置するべく、第 1 の多層セラミック基板自体に機構が設けられていることを特徴とする。

【 0 0 1 7 】

すなわち、本構成により効果が得られる原理を以下に述べる。本発明の光モジュールでは、セラミック基板端に設けられた、少なくとも 1 対の信号とグランドの側面メタライズが隣接することなく配置されており、信号とグランドの側面メタライズ間には比誘電率の低い空気層が多く位置している。また、信号とグランドの側面メタライズ間の距離も長くなる。容量結合とは、一般的に 2 平行平板間の容量で考えると、 $\epsilon_s \epsilon_0 \times S / d$ (ϵ_s : 比誘電率、 ϵ_0 : 真空の誘電率、 S : 平板面積、 d : 距離) に比例する。信号とグランドの側面メタライズの形状は、2 平行平板では無いが、本願によって開示される技術によって、2 つの側面メタライズ間に空気層が多く位置することで実効的な比誘電率が下がり、また 2 つの側面メタライズ間の距離が長くなる。

20

【 0 0 1 8 】

以上により、2 つの側面メタライズ間の容量結合が小さく、特性インピーダンスの低下がおきにくい。また、光モジュールのパッケージに、外部のプリント基板やフレキシブル基板等の第 2 の基板を接続した場合、信号の側面メタライズと第 2 の基板上のパターンとの間に容量結合が生じることがなく、特性インピーダンス低下が抑制されている。

30

【発明の効果】

【 0 0 1 9 】

本発明によれば、高周波信号の反射や放射の少ない、高周波伝達特性の高い光モジュールを提供することが可能となる。また、本光モジュールからの電磁界放射が抑制されているため、光モジュールおよび光トランシーバ自体の誤動作がなく、性能向上が可能となる。

【図面の簡単な説明】

【 0 0 2 0 】

【図 1】本発明の実施例 1 の光モジュールの構成を示す斜視図である。

40

【図 2】図 1 の光モジュールの断面図である。

【図 3】本発明の実施例 2 の光モジュール構成を示す斜視図である。

【図 4】図 3 の光モジュールの上面図である。

【図 5】本発明の実施例 3 の光モジュール構成を示す上面図である。

【図 6】図 5 の光モジュールの側面図である。

【図 7】図 5 の光モジュールの上面図である。

【図 8】本発明の実施例 4 の光モジュールの構成を示す上面図である。

【図 9】図 8 の光モジュールの側面図である。

【図 10】本発明の実施例 5 の光モジュールの構成を示す上面図である。

【図 11】本発明の実施例 6 の光モジュール構成を示す斜視図である。

50

【図 1 2】本発明の実施例 7 の光モジュール構成を示す斜視図である。

【図 1 3】図 7 の光モジュールの上面図である。

【図 1 4】本発明実施例 8 の光モジュール構成を示す上面図である。

【図 1 5】本発明実施例 9 の光モジュール構成を示す上面図である。

【図 1 6】図 1 5 の光モジュールの上面図である。

【図 1 7】本発明実施例 1 0 の光モジュール構成を示す上面図である。

【図 1 8】図 1 7 の光モジュールの側面図である。

【図 1 9】本発明実施例 1 1 の光モジュール構成を示す上面図である。

【図 2 0】図 1 9 の光モジュールの側面図である。

【図 2 1】本発明の実施例 1 1 の光モジュール構成を示す斜視図である。

【図 2 2】本発明の実施例 1 2 の光モジュールと高周波モジュール構成を示す斜視図である。

【図 2 3】本発明の実施例 1 3 の高周波モジュール構成を示す斜視図である。

【図 2 4】反射ロスと入力周波数との関係を示す図である。

【発明を実施するための形態】

【 0 0 2 1 】

以下、図面を参照して本発明の実施例を詳細に説明する。

【 0 0 2 2 】

なお、実施例を説明するための全図において、同一機能を有するものは、その繰り返しの説明は省略する。

< 実施例 1 >

図 1 は、本発明の実施例 1 の光モジュール構成を示す斜視図であり、図 2 は、当該光モジュールの断面図である。また、便宜的に座標軸を図のように設定し、光信号の入出力方向を Z 軸とした。なお、図示の都合上、同じ部材がある場合は、符号は代表する部材に付す場合がある。例えば、図 1 において、セラミック基板 0 1 1 5 上の導体パターン 0 1 2 2 や、図 2 においてフレキシブル基板 0 1 1 4 上の導体パッド 0 1 4 8 などは、代表して 1 つの部材に符号を付している。図 1、2 以外の図においても同様とする。

【 0 0 2 3 】

図 1 において、パッケージの筐体 0 1 0 1 は金属でできており、パッケージ内部と外部で、信号、グランド、電源を伝送するために、パッケージの筐体 0 1 0 1 の一側面に多層セラミック基板 0 1 0 3 が取り付けられている。セラミック基板 0 1 1 5 は多層セラミック基板 0 1 0 3 の一部である。このセラミック基板 0 1 0 3 の材質としては、アルミナ、アルミナイトライド等が知られているが、無論、別材質でもよい。ここで多層セラミック基板 0 1 0 3 とセラミック基板 0 1 1 5 は本質的に同じであり、セラミック基板 0 1 1 5 は、多層セラミック基板 0 1 0 3 のうちの複数もしくは 1 つの層である。また多層セラミック基板 0 1 0 3 とセラミック基板 0 1 1 5 は、複数の単層セラミック基板が積み重ねられて構成されている。一般的に、単層セラミック基板は、XZ 平面を主平面とし、厚さ数百ミクロン程度であることが多い。ここでは、多層セラミック基板 0 1 1 5 の主平面上には、信号伝送用の導体パターン 0 1 0 6、電源や調整用の導体パターン 0 1 2 2、グランド用導体パターン 0 1 3 6 等がパターンニングされている。たとえば、信号用の導体パターン 0 1 0 6 上には、リードピン 0 1 2 0 が搭載接続されている。リードピン 0 1 2 0 を接続する際に、銀口ウ等によって口ウ付けされることが多いが、別材質でも構わない。以上は、他の導体パターンとリードピンにおいても同様である。セラミック基板 0 1 1 5 上の導体パターン端にはハーフビア 0 1 0 4、0 1 0 7、0 1 0 8 等があるが、これは、おおよそ Y 軸を主軸とする円柱または多角柱状のビアを半分に割ったハーフビア構造となっている。これらのハーフビアは、例えば信号用の導体パターン 0 1 0 6 にリードピン 0 1 2 0 を取り付ける場合、接続用の銀口ウなどが導体パターン 0 1 0 6 だけでなく、ハーフビア 0 1 0 7 にも濡れ広がり、リードピン 0 1 2 0 の接続強度を高めている。無論、必ずしも形状はハーフビアである必要はなく、セラミック基板 0 1 1 5 側面にメタライズが施されていれば、その機能は同じである。

10

20

30

40

50

【 0 0 2 4 】

信号用のリードピン 0 1 2 0 は、隣接して 2 本取り付けられており、さらに信号用のリードピン 0 1 2 0 の両脇には、グランド用のリードピン 0 1 2 1 が位置している。すなわち、信号入出力部は、G S S G (G N D - S I G N A L - S I G N A L - G N D を略した表記である) 配置となっており、これは図示した例が差動信号伝送用であることを示している。

【 0 0 2 5 】

さて、本光モジュールのセラミック基板 0 1 1 5 には、切り欠き部 0 1 0 5 が設けられており、Z 軸方向に、グランド用のハーフビア 0 1 0 4 と、シグナル用のハーフビア 0 1 0 7 の位置が、距離 L 1 (図 2 を参照) だけ、Z 軸方向にずらされて位置している。つまり、ハーフビア 0 1 0 4 とハーフビア 0 1 0 7 との間の一部には空気層が位置することになる。

10

【 0 0 2 6 】

さて、本実施例のフレキシブル基板 0 1 1 4 上の一つの主平面上には、導体パターン 0 1 1 3、0 1 1 9 や導体パッド 0 1 0 9、0 1 1 6、0 1 1 2 がパターンニングされおり、スルーホール 0 1 1 7、0 1 1 8、0 1 1 0、0 1 1 1 によって、フレキシブル基板 0 1 1 4 裏面側の導体パターンや導体パッド (図示されず) と電気的コンタクトがなされている。なお、前述した導体パターンと導体パッドはつながっている限り、同一であり、便宜的に呼称を変えているに過ぎない。たとえば、信号伝送用の導体パッド 0 1 1 6 と、導体パターン 0 1 1 9 は、その基材は同一であり、導通がとられ、つながっている。

20

【 0 0 2 7 】

ただし、一般的に導体パッドは、半田等によって他の導体と接続するために設けられた部位を指すことが多く、その基材上面には、半田メッキや金メッキ等が施されることが多い。そして、導体パターンは、電源や信号を伝送するために、フレキシブル基板 0 1 1 4 上に長く延在し、その基材上面にはカバー層などによって外気から保護されることが多い。

【 0 0 2 8 】

スルーホール 0 1 1 8 にはリードピン 0 1 2 0 を挿入し、半田等によって両者を導通固着するために設けられている。以上によって信号は、フレキシブル基板 0 1 1 4 上の導体パターン 0 1 1 9 と、セラミック基板 0 1 1 5 上の導体パターン 0 1 0 6 を伝達することが可能となる。

30

【 0 0 2 9 】

図 2 は、フレキシブル基板 0 1 1 4 をセラミック基板 0 1 1 5 に対して固定した時の断面図である。

筐体 0 1 0 1 内には、導体パターン 0 1 3 0 等がパターンニングされ、平板コンデンサ 0 1 3 9、ドライバ IC 0 1 3 2 等が搭載された基板 0 1 2 7 が搭載されている。基板 0 1 2 7 上には、光素子 0 1 2 9 が搭載された光素子搭載基板 0 1 2 8 が搭載されている。

【 0 0 3 0 】

以上のように、基板 0 1 2 7 は、様々な電子素子を搭載していてよく、様々なパターンニングがなされることが多い。また光素子搭載基板 0 1 2 8 は、温度コントローラ等の上に搭載されることもある。さらに、本実施例に記載されていなくても、筐体 0 1 0 1 内の光素子 0 1 2 9 の搭載法には様々な搭載法がある。筐体 0 1 0 1 内のパターン、電子素子等の電気的導通には、半田、導電性接着剤のほか、ワイヤ 0 1 3 3 等が使われている。

40

【 0 0 3 1 】

筐体 0 1 0 1 には透光性窓 0 1 2 6 が取り付けられており、筐体 0 1 0 1 内部と外部の光信号の伝播が可能となっている。光ファイバ 0 1 2 4 はスリーブ 0 1 2 5 に取り付けられ、スリーブ 0 1 2 5 は、ホルダ 0 1 2 3 に取り付けられている。スリーブ 0 1 2 5 は、ジルコニアなどのセラミックが使われることが多い。ホルダ 0 1 2 3 自体は、筐体 0 1 0 1 に、溶接、半田、接着剤などによって固定されている。ホルダ 0 1 2 3 は外部から光ファイバコネクタが取り付けられるようになっている。レンズ 0 1 4 6 はレンズホルダ 0 1

50

47に固定されており、光ファイバ0124を通る光信号と、光素子0129の光結合効率を高める役割を担っている。

【0032】

多層セラミック基板0103は、筐体0101内部と外部の電氣的な接続をする役割を担っている。多層セラミック基板0103のある層のセラミック基板0134の主平面上には導体パターン0122、0135、0137等がパターンニングされているが、特に信号伝送用の導体パターン0137は導体パターン0106と同一主平面上にパターンニングされていることが多い。ビア0138、0145によって、グランド用の導体パターン0135、0136は、多層セラミック基板0103内の他層にパターンニングされたグランド用導体パターンと接続されている。また、グランドだけでなく、信号、電源、調整用の導体パターンもビアによってセラミック基板0103内もしくは表裏面にパターンニングされた導体パターンと導通がとられることがある。

10

【0033】

フレキシブル基板0114に設けられたスルーホール0110にリードピン0102が挿入され、半田0149によって固着されるが、他のスルーホールやリードピンも同様である。以上によって、フレキシブル基板0114が、セラミック基板0103に対して位置が固定されていることがわかる。

【0034】

さて、切り欠き部0105が配置されることで、信号用のハーフビア0107とグランド用のハーフビア0104の距離が離間される。更に、自動的に2つのハーフビア中心間を結ぶ直線の間に空気層が位置することとなる。空気の比誘電率は1と、セラミック基板に対して低く、信号用のハーフビア0107とグランド用ハーフビア0104の間の容量結合が十分小さくなるという利点を有している。セラミック基板0103、0115に設ける切り欠き0105の、Z軸方向の距離L1とX軸方向の幅、そして形状によって、以上の容量結合の大きさは変化させることが可能である。

20

【0035】

さらに、筐体0101とセラミック基板0103を基材とするパッケージと、フレキシブル基板0114との接続を行うと、もし切り欠き0105が無ければ、信号用のハーフビア0107と、グランド用導体パッド0112との間に大きな容量結合が形成され、特性を劣化させやすい。

30

【0036】

しかし、切り欠き部0105によって、信号用のハーフビア0107と、グランド用導体パッド0112との間が離間され、間に空気層が入ることによって、容量結合を小さくすることが可能となっている。セラミック基板0115に設ける切り欠き部0105の、Z軸方向の距離L1とX軸方向の幅、そして形状によって、以上の容量結合は変化させることが可能である。特に本実施例のようにフレキシブル基板0114に設けたスルーホールに、リードピンを挿して固定する場合、距離L1によって、ハーフビア0107とグランド用導体パッド0112との間にできる容量結合をコントロールすることが可能となる。つまり、他の新たな他部材を使用すること無く、フレキシブル基板0114上の導体パッドとハーフビア0106間の距離を規定することが出来、高周波性能をコントロールすることが出来るという利点を有している。

40

<実施例2>

図3は、本発明の実施例2の光モジュール構成を示す斜視図であり、図4は、該光モジュールの上面図である。

【0037】

図3では、フレキシブル基板0216の主平面が、リードピン0203、0204、0205、0212、0213の主軸とおおよそ平行である。フレキシブル基板0216とセラミック基板0211の固定を行う場合、例えば、信号用のリードピン0205は、導体パターン0218上と、半田接続されるのが一般的である。このほか、導通接続の方法には、導電性接着剤等が用いられることがある。図3では、フレキシブル基板0216の

50

表面側の導体パターンしか示していないが、実際は、裏面側にも導体パターンがパターンニングされるのが普通である。スルーホール0220は表面側のグランド用導体パターン0220と裏面側の導体パターンとを導通させる役割を担っている。無論グランド用導体パターン0220以外の導体パターンにも、スルーホールを設けることは可能であり、これはパターン設計の範疇である。

【0038】

図4は、図3に示された光モジュールにおいて、フレキシブル基板0216をセラミック基板0211、0202に対して固定した時の、Y軸正方向から見たときの上面図である。フレキシブル基板0216上の導体パターン0217、0218、0219、0217の上にリードピン0203、0204、0205、0213が配置されるように取り付けられているが、これは使用方法に応じて、逆でも構わず、リードピンがフレキシブル基板0216に対してY軸負方向に位置することもある。

10

【0039】

セラミック基板0211上の信号伝送用リードピン0205は隣接して配置されており、その隣にはグランド用リードピン0204が位置している。すなわち、セラミック基板0211とフレキシブル基板0216上の信号パターンの配置はGSSG(GND-SIGNAL-SIGNAL-GND)となっており、2本のシグナルラインには差動信号が伝播している。

【0040】

さて、セラミック基板0211には切り欠き部0215が設けられている。そのため、隣接したシグナル用ハーフビア0208とグランド用ハーフビア0209との間の電磁界結合は小さくなり、容量結合が小さくなる。また、シグナル用ハーフビア0208はフレキシブル基板0216に対して、Z軸正方向に後退しているため、シグナル用ハーフビア0208とフレキシブル基板上の導体パターン間の電磁界結合は小さくなる。

20

【0041】

したがって、フレキシブル基板0216とセラミック基板0211の接続部において、高周波伝送導体パターンの特性インピーダンスは低下することがなく、反射ロスが抑制される。さらに、この反射によって生じる電磁界放射も抑制されるため、本発明の光モジュールを適用した光トランシーバは、高周波ノイズによる誤動作が抑制されている。

【0042】

また、フレキシブル基板0216は、リードピン0205等に対してY軸負方向から接続している。すなわち、フレキシブル基板0216とセラミック基板0211はオーバーラップすること無く、フレキシブル基板0216の位置は、セラミック基板0211端面によって規定される。これは、シグナル用ハーフビア0208と、フレキシブル基板0216上の導体パターン間の容量結合を他部材を用いることなく制御することが可能であるという利点を有している。

30

【0043】

本実施例をモデリング化し、シミュレーションによる反射計算を行った。シミュレータにはAnsoft社のHFSSを用いている。計算に際しては、厚さ0.2mm、比誘電率5.0の基板に信号とグランド配線をパターンニングした基板を、パッケージに使用されるセラミック基板のZ軸正方向に配置し、2つの基板のパターン同士はワイヤによって接続した。また、パッケージに使用されるセラミック基板としては、比誘電率を8.7、信号配線パターンから直下のグランドパターンまでの基板厚を0.75mmとした。セラミック基板上の導体パターンには、幅0.2mm、高さ0.1mmのリードピンを搭載し、リードピンをフレキシブル基板上の導体パターンに接触させた。セラミック基板に設けるビアは0.2mm(径)の円柱状とした。すなわち、リードピン取り付けに際して、パターン端に配置するハーフビアは、Y軸方向から見ると半円状である。計算では、ハーフビアの高さをシグナル側は0.25mm、グランド側を0.75mmとした。フレキシブル基板は、厚さ50μm、比誘電率3程度のフィルム上下に、導体パターンをパターンニングしたものである。また導体パターンの一部を保護するために、一部の導体パターン上にカ

40

50

パーフィルムを接着している。パッケージに使用されるセラミック基板に設ける切り欠き部の形状は直方体とし、そのX軸方向の幅は1.6mm、Y軸方向の高さは0.75mmである。

【0044】

図24にフレキシブル基板側から見た40GHzまでの反射ロスのシミュレーション結果を示す。図の縦軸は、反射ロス(Return loss)を示し、横軸は入力周波数(Frequency)を示している。各グラフは、切り欠き部のZ軸方向深さ(すなわち図4のL1)をパラメータとして変化させた時の周波数と反射ロスとの関係を示している。例えば30GHzにおける反射ロスを見ると、切り欠き部のZ軸方向深さL1が0ミクロンの場合(すなわち切り欠き部がない場合)より、150μmとした場合において、反射ロスが13dB程度改善していることが分かる。但し300μmでは逆に劣化が見られるが、これは信号用リードピン0205が空気中に延在する長さが増え、インダクタンス成分が大きくなってしまい、50オーム系で設計した場合、リードピン周囲の特性インピーダンスが60オーム以上になってしまうためである。

10

【0045】

これらの結果は、ハーフビア間の距離、形状、大きさによって変化するが、性能を鑑みるとL1の長さは100ミクロン以上300ミクロン以下が適当である。上限は、リードピン周囲の特性インピーダンスが、他の伝送線路の特性インピーダンスよりも20%以上増えない程度(即ち、120%以下)で規定するのが適当である。

20

【0046】

以上より、本発明による効果が確認された。ここで、セラミック基板に設けた切り欠き部によって生じる、信号とグランド用ハーフビアの、信号伝播方向の位置ずれの大きさ(図4ではZ軸方向の位置ずれ)は、数百μm程度であり、これはセラミック基板のゆがみ、欠けによって生じる程度のもので無いのは明らかである。

<実施例3>

図5は、本発明の実施例3の光モジュール構成の一部を示す上面図であり、図6は、Z軸負方向から光モジュールの一部を見た側面図であり、図7は、Y軸負方向からみた裏面図である。なお、以下の説明において、実施例1等での説明と重複する部分、例えば、パッケージの筐体やリードピンなどは、図中の符号は付してあるが、説明は省略している。実施例4以降においても、図中の符号の付し方は、同様とする。

30

【0047】

セラミック基板0310上には、高周波伝送路として、グランド用導体パターン0311、0305と、信号用導体パターン0302がパターンニングされている。すなわち、信号線の並び方は、GSGSG(GND-SIGNAL-GND-SIGNAL-GNDを略した表記)構成となっている。切り欠き部0304によって、両脇のGND用ハーフビア0315とシグナル用のハーフビア0318の位置はZ軸方向にずれており、ハーフビア0315とハーフビア0318間に出来る容量結合を小さくする効果を持っている。

【0048】

ところで、真ん中のGND用ハーフビア0317は信号用ハーフビア0318とZ軸方向にズレは無い。無論、GND用ハーフビア0317と信号用ハーフビア0318の間に容量結合がつきやすい構成となるが、セラミック基板0310に切り欠き部0304の作成を考えた場合、L2(図5を参照)の幅を広く取ることが出来るため、加工性に優れるという利点を有している。このように加工性を鑑みて、全てのGND用ハーフビアと信号用ハーフビアの位置をずらす必要は必ずしも無く、必要とする性能を鑑み、一部のGND用ハーフビアと信号用ハーフビアの位置をずらす必要がある。

40

【0049】

ところで、GND用のハーフビア0315はGND用導体パターン0311とGND用導体パターン0316を接続している。これはセラミック基板0309、0310の表面または内部にパターンニングされたGND用導体パターンの電位を安定にさせ、光モジュールが誤動作することが無いようにする効果を持っている。

50

【 0 0 5 0 】

図 7 では、Y 軸負方向からセラミック基板 0 3 1 0 を見たものであるが、信号用リードピン 0 3 0 3 直下付近の G N D 用導体パターン 0 3 1 6 がパターニングされていない部分があり、セラミック基板 0 3 1 0 が表出している。これは、ハーフビア 0 3 1 8 と G N D 用導体パターン 0 3 1 6 の容量結合を小さくするという効果を有している。

< 実施例 4 >

図 8 は、本発明の実施例 4 の光モジュール構成の一部を示す上面図であり、図 9 は、Z 軸負方向から光モジュールの一部を見た側面図である。

セラミック基板 0 4 1 1 上には、グランド用の導体パターン 0 4 0 7、電源や調整端子用の導体パターン 0 4 0 3、信号用導体パターン 0 4 0 9 等がパターニングされている。高周波信号が伝送する導体パターンは、G S G S G (G N D - S i g n a l - G N D - S i g n a l - G N D を略した表記) 構造となっている。信号用導体パターン 0 4 0 9 の端部に配置されたハーフビア 0 4 1 5 は、切り欠き部 0 4 0 6 によって、G N D 用ハーフビア 0 4 1 2 より距離 L 3 (図 8 を参照) だけ、Z 軸正方向に配置されていることが分かる。これにより、信号用のハーフビア 0 4 1 5 と G N D 用ハーフビア 0 4 1 2 との間に出来る電磁界結合が大きくなるのを防いでいる。

【 0 0 5 1 】

なお、本実施例において、切り欠き部 0 4 0 6 は幅 L 4 (図 8 を参照)、深さ L 3 の直方体形状になっているが、この形状は必ずしも直方体形状である必要は無い。ハーフビア 0 4 1 5 とハーフビア 0 4 1 2 との Z 軸方向距離が距離 L 3 だけずれていれば、形状は問

【 0 0 5 2 】

また、切り欠き部 0 4 0 6 を作成する方法としては、セラミック基板 0 4 0 2、0 4 1 1 を焼結する前に、セラミック基板を型によってプリフォームし、その後、セラミック基板 0 4 0 2、0 4 1 1 を焼結するのが一般的である。したがって、型の作製の容易さなどによって、L 3 の長さは 1 0 0 μ m 以上となることが多い。また L 3 が数百 μ m 程度の時は、L 4 が L 3 以上の長さを有している方が、セラミック基板をプリフォームし易い。

< 実施例 5 >

図 1 0 は、本発明の実施例 5 の光モジュール構成の一部を示す上面図である。

【 0 0 5 3 】

セラミック基板 0 5 0 3 にはグランド用のリードピン 0 5 0 6、0 5 0 8 が固定されており、その真ん中に信号用のリードピン 0 5 0 7 が固定されている。すなわち、信号入出力部は、G S G (G N D - S I G N A L - G N D を略した表記) 構造となっている。

【 0 0 5 4 】

さて、ここで切り欠き部 0 5 0 9 は、グランド側に形成されている。すなわち、グランド用導体パターン 0 5 1 2 端に設けられたハーフビア (図示されず) は、信号用導体パターン 0 5 1 3 端に設けられたハーフビア (図示されず) よりも Z 軸正方向に位置している。

【 0 0 5 5 】

以上のように、信号用とグランド用のハーフビアの位置が Z 軸正方向にずれていれば、信号用導体パターン端に設けられたハーフビアが Z 軸正方向にずれていても良い。ハーフビア間の容量結合を小さくするという効果は他実施例と同様にある。

< 実施例 6 >

図 1 1 は、本発明の実施例 6 の光モジュール構成を示す斜視図である。

【 0 0 5 6 】

信号用のリードピンの Y 軸下方には、切り欠き部 0 6 1 0 が設けられている。切り欠き部 0 6 1 0 は、セラミック基板 0 6 0 5 裏面につながっていない。しかしながら、この切り欠き部 0 6 1 0 によって信号用導体パターン端に設けられたハーフビア 0 6 0 8 と、グランド用導体パターン端に設けられたハーフビア 0 6 0 7 の位置は、Z 軸方向にずれている。

【 0 0 5 7 】

セラミック基板 0 6 0 5 の上面の導体パターンには、それぞれ電源や調整端子用のリードピン 0 6 0 6 と、信号用のリードピン 0 6 0 3 が固定されている。セラミック基板 0 6 0 5 の下面の導体パターンには、グランド用のリードピン 0 6 0 2 が固定されている。このように、リードピンの取付位置はセラミック基板の同一面上である必要は必ずしもない。

セラミック基板 0 6 0 5 とフレキシブル基板 0 6 1 3 の固定は、リードピンをフレキシブル基板 0 6 1 3 に設けられたスルーホールに挿入し、半田などによって固着することによってなされる。例えば、スルーホール 0 6 1 1 にリードピン 0 6 0 3 を挿入し、グランド用のスルーホール 0 6 1 9 にリードピン 0 6 0 2 を挿入することとなる。

10

< 実施例 7 >

図 1 2 は、本発明の実施例 7 の光モジュール構成を示す斜視図であり、図 1 3 は、Y 軸正方向から光モジュールを構成するパッケージを見た上面図である。

【 0 0 5 8 】

セラミック基板 0 7 1 3 と 0 7 0 3 は、セラミック基板 0 7 0 2 の一部である。セラミック基板 0 7 1 3 上に信号用導体パターン 0 7 1 2 が形成されている。セラミック基板 0 7 0 3 上にはグランド用導体パターン 0 7 0 8 や、電源および調整端子用の導体パターン 0 7 1 1 がパターンニングされている。導体パターン 0 7 1 2 の主平面は、導体パターン 0 7 0 8、0 7 1 1 の主平面よりも、Y 軸方向に高い。無論、図示はしていないが、0 7 0 8、0 7 1 1 の Y 軸方向の高さは、導体パターン 0 7 1 2 と同等か、高くなるように、セラミック基板 0 7 0 2 の形状が調整されていても良い。ただし、信号用の導体パターン 0 7 1 2 の特性インピーダンスは、セラミック基板 0 7 0 2 の表面および内部にて、おおそ一定に保たれている。

20

【 0 0 5 9 】

さて、本実施例の光モジュール構成では、グランド用の導体パターン 0 7 0 8 が信号用の導体パターン 0 7 1 2 の Y 軸下方向に位置しているために、信号用導体パターン 0 7 1 2 の Y 軸直下にグランド用導体パターンを配した、マイクロストリップ線路構造を構成しやすい。実際、本実施例では、セラミック基板 0 7 0 2 内において、信号用の導体パターン 0 7 1 2 の Y 軸方向直下にグランド用導体パターン 0 7 0 8 が位置している部分がある。

30

【 0 0 6 0 】

信号用導体パターン 0 7 1 2 端にあるハーフビア 0 7 0 9 の位置は、グランド用導体パターン端 0 7 0 8 端にあるハーフビア 0 7 0 7 の位置より、Z 軸方向正方向にある。これにより、ハーフビア 0 7 0 9 と 0 7 0 7 間の容量結合は低減されている。

【 0 0 6 1 】

図 1 3 から明らかなように、グランド用導体パターン 0 7 0 8 の一部が後退し、セラミック表出部 0 7 2 4 をなしている。すなわち、ハーフビア 0 7 0 9 の直下には、グランド用導体パターン 0 7 0 8 が来ていない構造となっている。これはハーフビア 0 7 0 9 とグランド用導体パターン 0 7 0 8 との容量結合を防ぐ役割を担っている。

【 0 0 6 2 】

40

さて、本実施例では、フレキシブル基板 0 7 2 3 を、セラミック基板 0 7 0 2、0 7 0 3、0 7 1 3 に対して固定しようとした場合、リードピンを、フレキシブル基板 0 7 2 3 に設けたスルーホールに貫通し、半田、導電性接着剤等によって接着する方法が一般的である。例えば、信号用のリードピン 0 7 0 6 は、スルーホール 0 7 1 5 に貫通し、半田によってリードピンと導体パッド 0 7 1 6 とを導通固定する。その際、ハーフビア 0 7 0 9 と、フレキシブル基板 0 7 2 3 (もしくはフレキシブル基板 0 7 2 3 上の導体パターン)との間に、おおそ L 7 (図 1 3 を参照) だけ間隙が出来る。すなわち、信号用の導体パターン 0 7 1 2 と導体パッド 0 7 1 6 の間に、信号用のリードピン 0 7 0 6 が空气中を延在する部分が構成される。そのため、他部材を使用することなく、導体パターン 0 7 1 2 と導体パッド 0 7 1 6 の間にインダクタンス成分が付加することが可能となり、ハーフビ

50

ア 0 7 0 9 による容量成分増加をキャンセルすることが可能となる。

【 0 0 6 3 】

なお、本実施例とは逆に、グランド用の導体パターン 0 7 0 8 端にあるハーフビア 0 7 0 7 を、ハーフビア 0 7 0 9 より Z 軸正方向に配することも可能である。しかしながら、グランドにインダクタンス成分を付加することは、グランド用導体パターンの共振などの原因になりやすく、光モジュール全体の安定性を損なう可能性がある。

< 実施例 8 >

図 1 4 は、本発明の実施例 8 の光モジュール構成を示す上面図である。セラミック基板 0 8 0 6 は、セラミック基板 0 8 0 2 の一部である。セラミック基板 0 8 0 6 上には、信号用の導体パターン 0 8 0 7、グランド用の導体パターン 0 8 1 0、電源、調整端子用の導体パターン 0 8 0 9 がパターンニングされている。これら各種導体パターン上に、リードピン 0 8 0 4、0 8 0 5、0 8 0 8 等が固着されている。このリードピンの Y 軸上方からフレキシブル基板 0 8 1 6 を搭載する。点線は、フレキシブル基板搭載位置 0 8 1 8 である。切り欠き部 0 8 1 5 によって、信号用導体パターン端にあるハーフビア（図示せず）の位置は、おおそ距離 $L 5 + L 6$ だけ、グランド用導体パターン端にあるハーフビア（図示せず）の位置よりも、Z 軸正方向に位置している。

【 0 0 6 4 】

したがって、信号用ハーフビアとグランド用ハーフビア間に出来る容量結合は小さくなり、 $L 5 + L 6$ によって、その大きさを制御することが可能である。ここで、フレキシブル基板搭載位置 0 8 1 8 端は、距離 $L 6$ だけ、セラミック基板 0 8 0 6 端より Z 軸正方向にオーバーラップしている。すなわち、信号用導体パターン 0 8 0 7 と導体パッド 0 8 1 9 との間に出来るインダクタンス成分は距離 $L 5$ によって制御することが可能である。

【 0 0 6 5 】

本実施例における光モジュールでは以下の利点がある。

（ 1 ）信号伝送用リードピン 0 8 0 5 と導体パターン 0 8 0 7 の接合長さは $L 8$ である。この接合部は一般的に、製造工程において特性インピーダンスばらつきが生じ易いため、特性確保のため、 $L 8$ の長さは短いほど良く、一般的に数百ミクロン程度が良い。一方、リードピン 0 8 0 4、0 8 0 8 と、導体パターン 0 8 0 9、0 8 1 0 との接合長さは $L 5 + L 6 + L 8$ であり、その接合強度は $L 6$ の長さを長くすることによって強化することが可能となる。すなわち、性能向上を目的に $L 8$ を短くしても、 $L 6$ の長さを調整することで、取り付けしているフレキシブル基板 0 8 1 6 を介して、リードピンに応力等が加わっても、リードピンが、セラミック基板から剥離するなどの恐れが少ないという利点を有している。つまり性能にも優れ、接続強度も強い光モジュール構成が可能となっている。

（ 2 ）グランド用導体パターン 0 8 1 0 とフレキシブル基板 0 8 1 6 上のグランド用導体パッド 0 8 1 4 は、Y 軸方向から見た場合、オーバーラップをしている。すなわち、この接続部において、グランドには、リードピンが空气中を延在することによるインダクタンス成分が付加されにくくなり、共振等がおきにくくなる。

（ 3 ）他実施例と比して、グランド用導体パターン 0 8 1 0 端にあるハーフビア（図示せず）と、信号用導体パターン 0 8 0 7 端のハーフビア（図示せず）の位置は、 $L 6$ だけ多く離間されている。すなわち、信号とグランド用のハーフビア間の容量結合がより小さく抑制されていることがわかる。

【 0 0 6 6 】

切り欠き部 0 8 1 5 の寸法、形状等は、その目的によって変わる。また、 $L 5$ と $L 6$ の大きさは、その目的に応じて長さが変化する。ただし、切り欠き部 0 8 1 5 は、セラミック基板を焼結する前に、型抜き等によって形作るのが一般的であり、型の作製精度を鑑みると、 $L 5 + L 6$ は少なくとも 1 0 0 ミクロン以上はある。

< 実施例 9 >

図 1 5 は、本発明の実施例 9 の光モジュール構成の一部を示す上面図であり、図 1 6 は、側面図である。

【 0 0 6 7 】

セラミック基板 0903 は、セラミック基板 0902 の一部であり、セラミック基板 0902 上には信号用の導体パターン 0911、グランド用導体パターン 0909、電源および調整端子用の導体パターン 0904 がパターンニングされている。本実施例の光モジュールでは、これら導体パターン端にキャストレーション 0905、0906、0908 が設けられている。キャストレーションとはセラミック基板に形成された凹であり、その内壁がメタライズされている。すなわち、導体パターンにリードピン（図示せず）を、半田、銀口ウ付けなどによって接続する場合、ロウ材となる金属がキャストレーション上にも濡れ広がり、リードピンの取り付け強度が強くなるというメリットを有している。

【0068】

本実施例では、セラミック基板 0903 に切り欠き部 0907 が設けられることで、信号用のキャストレーション 0908 と、グランド用のキャストレーション 0906 の間に出来る容量結合が小さくなるという利点を有している。

【0069】

図 16 で示したとおり、グランド側のキャストレーション 0906 は、上面のグランド導体パターン 0909 と、下面のグランド導体パターン 0912 を接続している。これによってセラミック基板 0902、0903 の内部、表面にパターンニングされたグランド導体パターンの電位が揺らぐことが防がれている。図 16 では、グランド用の導体パターン 0912 がハーフビア 0908 の直下ではパターンニングされていない。これは、信号用ハーフビア 0908 と導体パターン 0912 との間の容量結合を小さくするためである。

<実施例 10>

図 17 は、本発明の実施例 10 の光モジュール構成の一部を示す上面図であり、図 18 は、側面図である。

【0070】

本実施例では、信号用導体パターン 1012 端にハーフビア 1011、グランド用の導体パターン 1009 端にハーフビア 1007、電源もしくは調整端子用の導体パターン 1004 端にハーフビア 1006 が配されている。ハーフビア 1006、1007、1011 の形状は、円柱を半分に切った形状をなしている。

【0071】

信号用のハーフビア 1011 の直下には、グランド用の導体パターン 1013 が配されている。ハーフビア 1011 と導体パターン 1013 間で容量結合が生じやすいが、セラミック基板 1003 の厚さによって、その影響を小さくすることは可能である。

<実施例 11>

図 19 は、本発明の実施例 11 の光モジュール構成の一部を示す上面図であり、図 20 は、側面図である。セラミック基板 1103 はセラミック基板 1102 の一部であり、セラミック基板 1103 上には導体パターン 1104、1106、1107 がパターンニングされており、これらの導体パターン端のセラミック基板 1103 側面部には、メタライズ 1110、1111、1112 がパターンニングされている。これは、リードピン（図示せず）を取り付ける場合において、接続強度を高めることが可能となる。

【0072】

セラミック基板 1103 には、切り欠き部 1108 が設けられており、信号用のメタライズ面 1112 とグランド用メタライズ面 1111 の Z 軸方向の位置がずれて配置されている。これによって信号用のメタライズ面 1112 とグランド用のメタライズ面 1111 との間の容量結合が低減されるという利点を有している。

<実施例 12>

図 21 に、本発明の実施例 12 の光モジュールを示す斜視図である。光モジュールは、筐体 1216 がプリント基板 1212 に固定されることからなる光受信モジュールと、筐体 1202 とフレキシブル基板 1207 から構成される光送信モジュールによって構成されている。この光受信モジュール、光送信モジュール、プリント基板 1212、およびそれらに接続された部材を含めて、光トランシーバという呼び方もあるが、本発明では光トランシーバを広義の光モジュールとして含めて扱っている。光受信モジュールの筐体 12

10

20

30

40

50

16は同軸型をなしている。筐体1216にはセラミック基板1203が取り付けられている。セラミック基板1203には切り欠き部1204が設けられており、プリント基板1212とセラミック基板1203の接続部において高周波信号の反射を低減する役割を担っている。

【0073】

一方、光送信モジュールにおいては、筐体1202の形状がボックス型を成しており、フレキシブル基板1207はリードピン1205を介して、セラミック基板1203に固定されている。フレキシブル基板1207上の導体パターンは、半田等によってプリント基板1212上の導体パターンに固着されている。さて、セラミック基板1203には切り欠き部1204が設けられているが、これはフレキシブル基板1207とセラミック基板1203接続部における高周波信号の反射を低減している。

10

【0074】

プリント基板1212上には、電子素子1208、1209、1210、1211、1213、1214、1215等が搭載されており、これらは、増幅作用、波形整形作用、調整機能を伴った能動素子がパッケージングされたものであるか、チップコンデンサ、インダクタ、抵抗などに代表される受動素子である。プリント基板1212の裏面には電気コネクタ1211が取り付けられている。この電気コネクタは、ルータ、サーバなどに代表される伝送装置のボードとの電気インターフェースをなしている。

【0075】

さて、本実施例では、光モジュールを構成するセラミック基板1203に切り欠き部1204を設けることで、接続部における高周波信号の反射を低減している。

20

高周波基板の反射は、例えば、フレキシブル基板1207の信号用導体パターンを往復し、共振することで、光トランシーバ内にノイズとして放出される。すなわち、高周波反射を引き起こすことになる。これらのノイズは、例えば、プリント基板1212上に搭載された電子素子1209の誤動作などを引き起こしてしまう。すなわち、切り欠き部1204を設けることは図21で示した光モジュール全体の性能を向上させるという利点を有している。

<実施例13>

【0076】

図22に、本発明の実施例13の光モジュールと高周波モジュールを示す斜視図を示す。筐体1301などで構成される光モジュール1327とセラミック基板1322などによって構成される高周波モジュール1328は、フレキシブル基板1315によって接続されている。光モジュール1327は、送信または受信光モジュールであって、筐体1301内には、光素子と電子素子が内包されている。筐体にはファイバホルダ1302が取り付けられており、光信号の入出力は光ファイバ1303によって行われる。筐体1301はセラミックによって構成されており、材質はアルミナ、アルミナイトライド、LTCなどが使われている。筐体1301にはセラミック基板1304が取り付けられており、表面または内装に導体パターンがパターンニングされている。セラミック基板1304表面には、信号入出力用導体パターンとして、一つの信号用導体パターン1305と、両サイドに2つのグランド導体パターン1306がパターンニングされ、リードピン1309、1310が固着されている。これらのリードピンは、フレキシブル基板1315上の導体パターンと半田、導電性接着剤、金属によって固着されている。

30

40

【0077】

例えば、信号用の導体パターン1314は、リードピン1310に固着されている。セラミック基板1304には切り欠き部1308が設けられている。これによって信号用の導体パターン1305とグランド用導体パターン1309の端に配置されたハーフビアや側面メタライズ(図示されず)の位置は、おおよそ信号伝送方向にずれて配置されており、セラミック基板1304とフレキシブル基板1314との接続部において高周波伝送特性が優れるという利点を有している。

【0078】

50

一方、高周波モジュール 1 3 2 8 はセラミック基板 1 3 2 2 を筐体として使用している。セラミック基板の表裏面もしくは内部には導体パターンがパターンニングされている。さらに目的によってセラミック基板 1 3 2 2 内には電子素子が内包されており、例えば、ドライバ、増幅 IC、波形整形 IC、シリアルパラレル変換 IC、コントロール IC 等の能動素子の他、チップコンデンサ、チップインダクタ、チップ抵抗等などの受動素子が搭載されている。セラミック基板 1 3 2 2 の表面には、導体パターンがパターンニングされており、フレキシブル基板を接続にはリードピンが取り付けられている。例えば、信号用導体パターン 1 3 2 1 上にはリードピン 1 3 1 6 が取り付けられている。セラミック基板 1 3 2 2 には切り欠き部 1 3 2 0 が設けられている。そのため、信号用導体パターン 1 3 2 1 端に設けられたハーフビア（図示されず）と、グランド用導体パターン 1 3 1 8 端に設けられたハーフビア（図示されず）の位置は信号伝送方向にずれて配置されている。

10

【 0 0 7 9 】

セラミック基板 1 3 2 2 の下面には導体パターンがパターンニングされており、プリント基板 1 3 2 4 との固着導通には半田のボールグリッドアレイ 1 3 2 3 によって行われている。プリント基板 1 3 2 4 には電子素子 1 3 2 5、1 3 2 6 等が搭載される。

【 0 0 8 0 】

以上で説明したように、本発明は、光モジュールおよび高周波モジュールに適用され、その高周波特性に優れるという利点を有している。

< 実施例 1 4 >

【 0 0 8 1 】

20

図 2 3 に本発明の実施例 1 4 の高周波モジュールを示す斜視図を示す。高周波モジュールはセラミック基板 1 4 0 1 から成り、内部に電子素子を内包し、セラミック基板の表裏面および内部には導体パターンがパターンニングされている。

セラミック基板裏面には、信号用導体パターン 1 4 0 5、グランド用導体パターン 1 4 0 7、電源や制御端子用導体パターン 1 4 0 6 がパターンニングされる。これらの導体パターン上には、リードピン 1 4 0 2、1 4 0 3、1 4 0 4、1 4 1 2 等が固着されている。これらリードピンの固着強度を高めるために、それぞれの導体パターン端にはハーフビアが配置されている。例えば、信号用導体パターン 1 4 0 5 のパターン端にはハーフビア 1 4 0 8 が配置されており、リードピン 1 4 0 4 の取り付け強度を高めている。セラミック基板 1 4 0 1 には切り欠き部 1 4 1 1 が設けられており、信号用のハーフビア 1 4 0 8 とグランド用のハーフビア 1 4 0 9 の位置は信号伝送方向にずれて配置されている。これは、高周波伝送性能を高める役割を担っている。

30

【 0 0 8 2 】

プリント基板 1 4 1 3 には信号用の導体パターン 1 4 1 8、グランド用の導体パターン 1 4 1 5、信号や制御用導体パターン 1 4 1 6 がパターンニングされており、セラミック基板 1 4 0 1 をプリント基板 1 4 1 3 に固着する際には、リードピン 1 4 0 2、1 4 0 3、1 4 0 4、1 4 1 2 等を半田もしくは導電性接着剤もしくは金属によって固着する。

【 0 0 8 3 】

プリント基板 1 4 1 3 上には、ボールグリッドアレイ 1 4 2 0 を用いて電子素子 1 4 1 9 が搭載されている。また半田や導電性接着剤によって電子素子 1 4 2 1、1 4 2 2 等が、プリント基板 1 4 1 3 上に搭載されている。

40

以上より、本発明は高周波モジュールに適用され、その高周波的特性を高めることが可能となる。

【 符号の説明 】

【 0 0 8 4 】

0 1 0 1, 0 2 0 1, 0 3 0 1, 0 4 0 1, 0 5 0 1, 0 6 0 1, 0 7 0 1, 0 8 0 1, 0 9 0 1, 1 0 0 1, 1 1 0 1, 1 2 0 2, 1 3 0 1 ... 筐体、
0 1 0 2, 0 1 2 0, 0 1 2 1, 0 2 0 3, 0 2 0 4, 0 2 0 5, 0 2 1 2, 0 2 1 3, 0 3 0 3, 0 3 0 7, 0 3 0 8, 0 3 1 2, 0 4 0 4, 0 4 0 5, 0 4 1 0, 0 5 0 4, 0 5 0 5, 0 5 0 6, 0 5 0 7, 0 5 0 8, 0 6 0 2, 0 6 0 3, 0 6 0 6, 0 7 0 6, 0 8 0 5, 0 8 0 8, 1 3

50

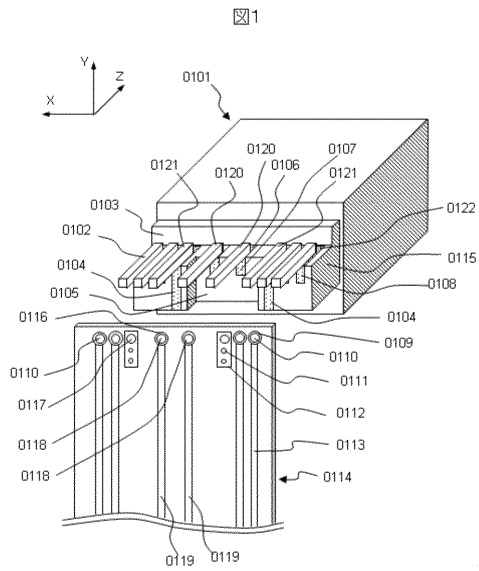
0 9, 1 3 1 0, 1 3 1 6, 1 3 1 7, 1 4 0 2, 1 4 0 3, 1 4 0 4, 1 4 1 2 ... リードピン
 、
 0 1 0 3, 0 1 1 5, 0 1 3 4, 0 2 0 2, 0 3 0 9, 0 3 1 0, 0 4 0 2, 0 4 1 1, 0 5 0 2
 , 0 5 0 3, 0 6 0 4, 0 6 0 5, 0 7 0 2, 0 7 0 3, 0 7 1 3, 0 8 0 2, 0 9 0 2, 0 9 0
 3, 1 0 0 2, 1 0 0 3, 1 1 0 2, 1 1 0 3, 1 2 0 3, 1 2 0 5, 1 3 0 4, 1 3 2 2, 1 4
 0 1 ... セラミック基板、
 0 1 0 4, 0 1 0 7, 0 1 0 8, 0 2 0 6, 0 2 0 8, 0 2 1 0, 0 2 1 1, 0 3 1 4, 0 3 1 5
 , 0 3 1 8, 0 4 1 3, 0 4 1 5, 0 6 0 7, 0 6 0 8, 0 6 0 9, 0 7 0 4, 0 7 0 5, 0 7 0
 7, 0 7 1 0, 1 0 0 6, 1 0 0 7, 1 0 1 1, 1 4 0 8, 1 4 0 9, 1 4 1 0 ... ハーフピア、
 0 1 0 6, 0 1 1 3, 0 1 1 9, 0 1 2 2, 0 1 3 0, 0 1 3 1, 0 1 3 5, 0 1 3 6, 0 1 3 7
 , 0 1 3 8, 0 1 4 0, 0 1 4 1, 0 1 4 2, 0 1 4 4, 0 1 4 5, 0 2 0 7, 0 2 0 9, 0 2 1
 4, 0 2 1 7, 0 2 1 8, 0 2 1 9, 0 2 2 2, 0 2 2 3, 0 3 0 2, 0 3 0 5, 0 3 0 6, 0 3
 1 1, 0 3 1 3, 0 3 1 6, 0 3 1 7, 0 4 0 3, 0 4 0 7, 0 4 0 8、0 5 1 1, 0 7 1 4, 0
 8 1 1, 0 9 1 0, 1 0 0 8, 1 1 0 5 ... ピア、
 0 4 0 9, 0 4 1 2, 0 4 1 4, 0 5 1 0, 0 5 1 2, 0 5 1 3, 0 6 1 4, 0 6 1 8, 0 7 0 8
 , 0 7 0 9, 0 7 1 1, 0 7 1 2, 0 7 2 1, 0 7 2 2, 0 8 0 4, 0 8 0 6, 0 8 0 7, 0 8 0
 9, 0 8 1 0, 0 8 1 7, 0 9 0 4, 0 9 0 9, 0 9 1 1, 0 9 1 2, 1 0 0 4, 1 0 0 9, 1 0
 1 2, 1 0 1 3, 1 1 0 4, 1 1 0 6, 1 1 0 7, 1 1 0 9, 1 1 1 0, 1 2 0 6, 1 3 0 5, 1
 3 0 6, 1 3 0 7, 1 3 1 4, 1 3 1 8, 1 3 1 9, 1 3 2 1, 1 4 0 5, 1 4 0 6, 1 4 0 7,
 1 4 1 5, 1 4 1 6, 1 4 1 8 ... 導体パターン、
 0 1 0 5, 0 2 1 5, 0 3 0 4, 0 4 0 6, 0 5 0 9, 0 6 1 0, 0 8 1 5, 0 9 0 7, 1 0 1 0
 , 1 1 0 8, 1 2 0 4, 1 3 0 8, 1 3 2 0, 1 4 1 1 ... 切り欠き部、
 0 1 0 9, 0 1 1 2, 0 1 1 6, 0 1 4 8, 0 6 1 2, 0 6 1 5, 0 6 1 7, 0 7 1 6, 0 7 1 7
 , 0 7 1 9, 0 8 1 3, 0 8 1 4, 0 8 1 9, 1 3 1 2 ... 導体パッド、
 0 1 1 0, 0 1 1 1, 0 1 1 7, 0 1 1 8, 0 2 2 0, 0 6 1 1, 0 6 1 6, 0 7 1 5, 0 7 1 8
 , 0 7 2 0, 0 8 1 2, 1 3 1 1, 1 3 1 3, 1 4 1 4, 1 4 1 7 ... スルーホール、
 0 1 1 4, 0 2 1 6, 0 6 1 3, 0 7 2 3, 0 8 1 6, 1 2 0 7, 1 3 1 5 ... フレキシブル基板
 、
 0 1 2 3, 0 2 2 1, 0 8 0 3 ... ホルダ、
 0 1 2 4, 1 3 0 3 ... 光ファイバ、0 1 4 9 ... 半田、
 0 1 2 5 ... スリーブ、0 1 2 6 ... 透光性窓、0 1 2 7 ... 基板、0 1 2 8 ... 光素子搭載基板
 、0 1 2 9 ... 光素子、0 1 3 2 ... ドライバIC、0 1 3 3 ... ワイヤ、0 1 3 9 ... 平板コン
 デンサ、0 1 4 3 ... チップサーミスタ、0 1 4 6 ... レンズ、0 1 4 7 ... レンズホルダ、
 0 7 2 4 ... セラミック表出部、0 8 1 8 ... フレキシブル基板搭載位置、0 9 0 5, 0 9 0
 6, 0 9 0 8 ... キャスタレーション、1 1 1 1, 1 1 1 2 ... メタライズ、1 2 0 8, 1 2 0
 9, 1 2 1 0, 2 1 3, 1 2 1 4, 1 2 1 5, 1 3 2 5, 1 3 2 6, 1 4 1 9, 1 4 2 1, 1 4 2
 2 ... 電子素子、1 2 1 1 ... 電気コネクタ、1 2 1 2, 1 3 2 4, 1 4 1 3 ... プリント基板、
 1、1 2 1 6 ... ステム、1 2 1 7, 1 3 0 2 ... ファイバホルダ、1 3 2 3, 1 4 2 0 ... ボー
 ルグリッドアレイ、1 3 2 7 ... 光モジュール、1 3 2 8 ... 高周波モジュール。

10

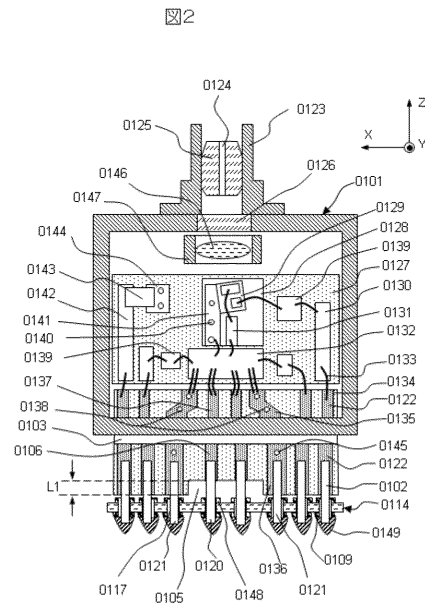
20

30

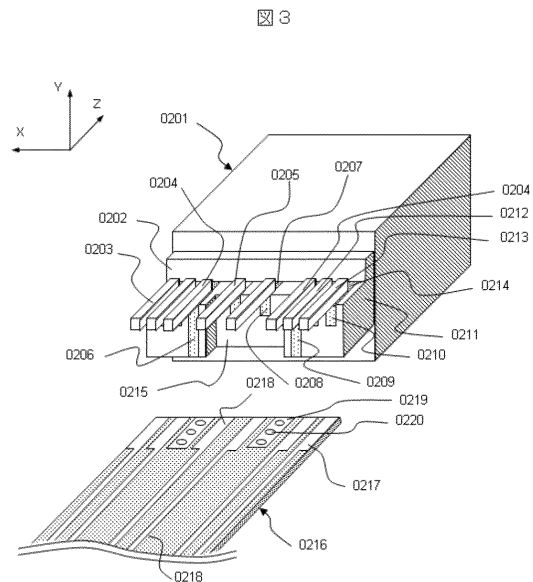
【図 1】



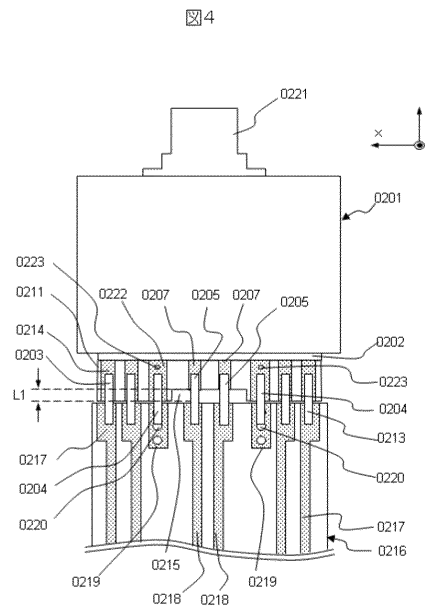
【図 2】



【図 3】

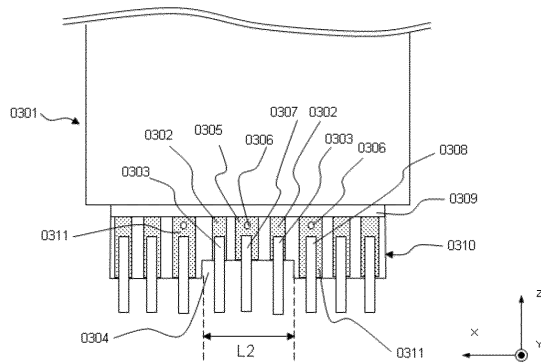


【図 4】



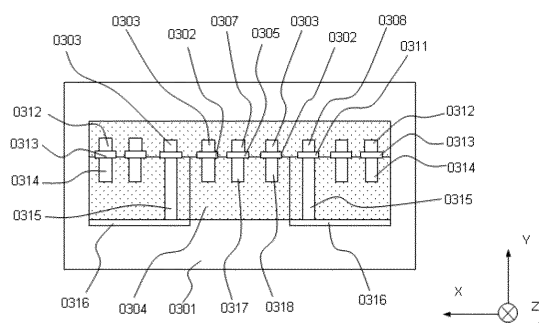
【図5】

図5



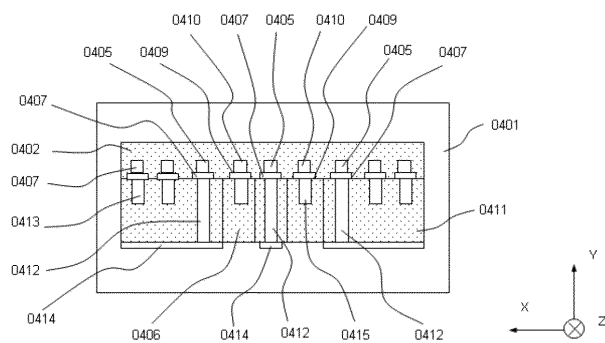
【図6】

図6



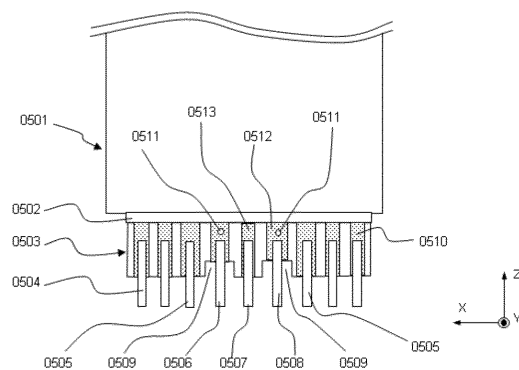
【図9】

図9



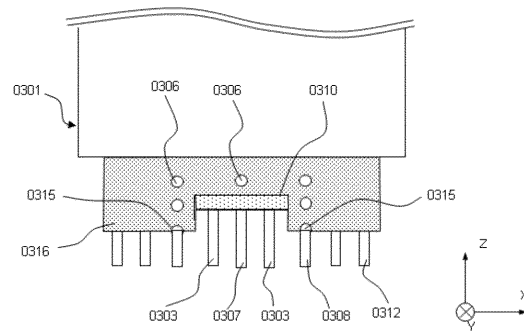
【図10】

図10



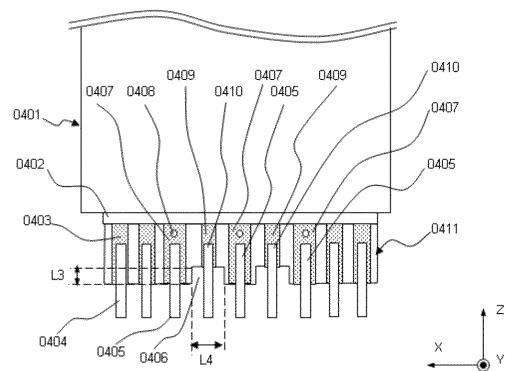
【図7】

図7



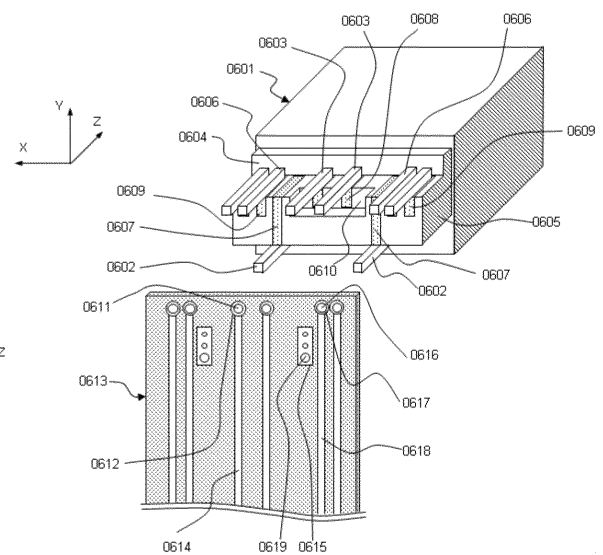
【図8】

図8



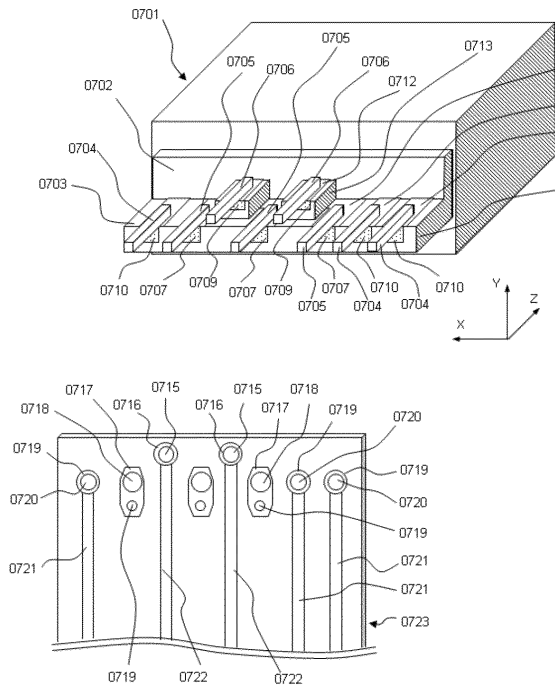
【図11】

図11



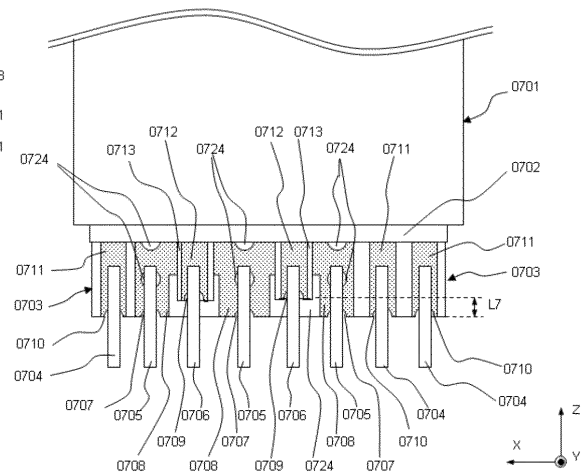
【 図 1 2 】

☒ 1 2



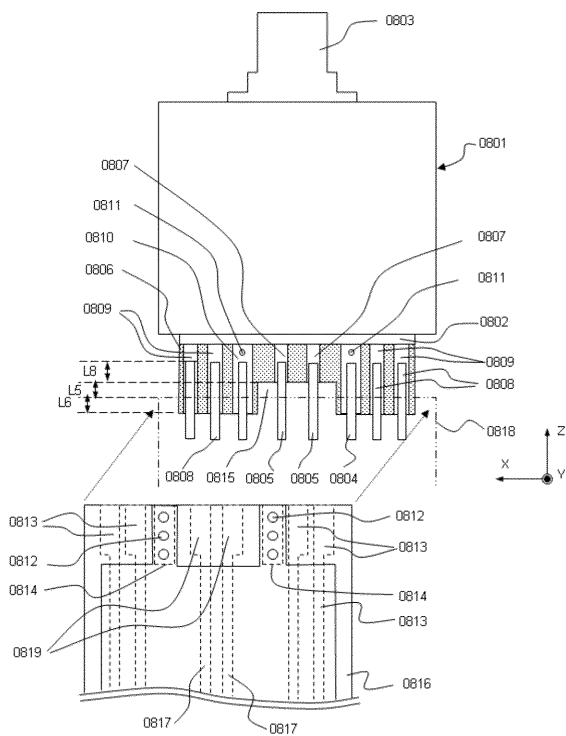
【 図 1 3 】

13



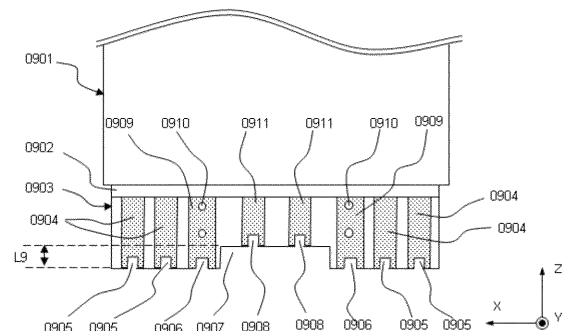
【 図 1 4 】

图 1-4



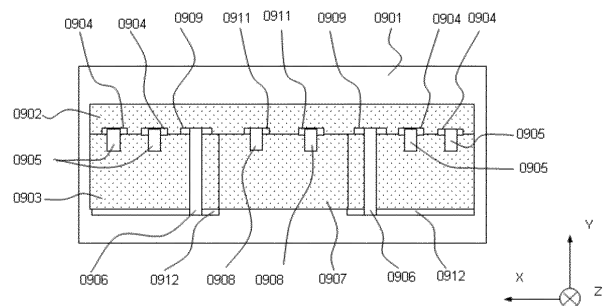
【 図 1 5 】

15



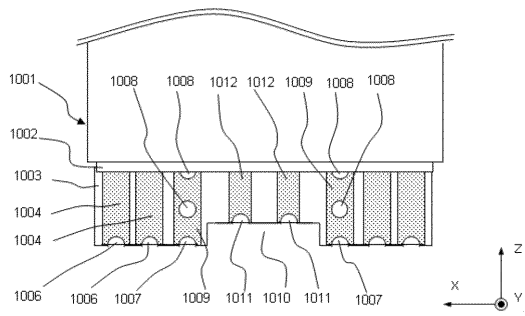
【 図 1 6 】

图 16



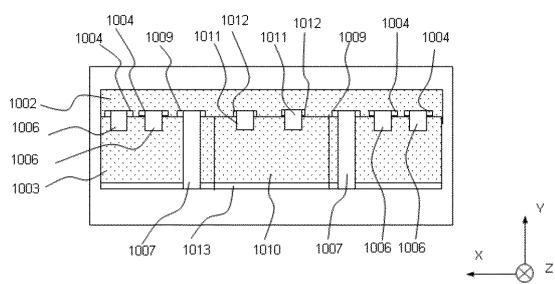
【 図 1 7 】

图 1-7



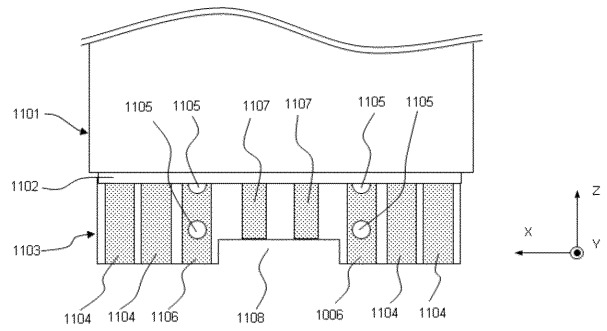
【 図 1 8 】

☒ 1 8



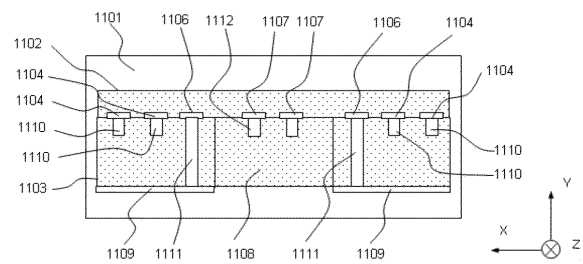
【 図 1 9 】

19



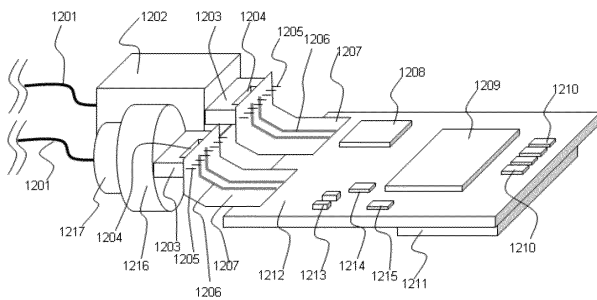
【 図 2 0 】

☒ 20



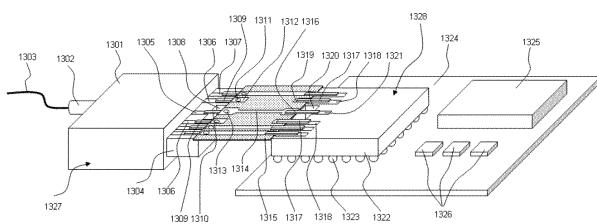
【 図 2 1 】

图 21



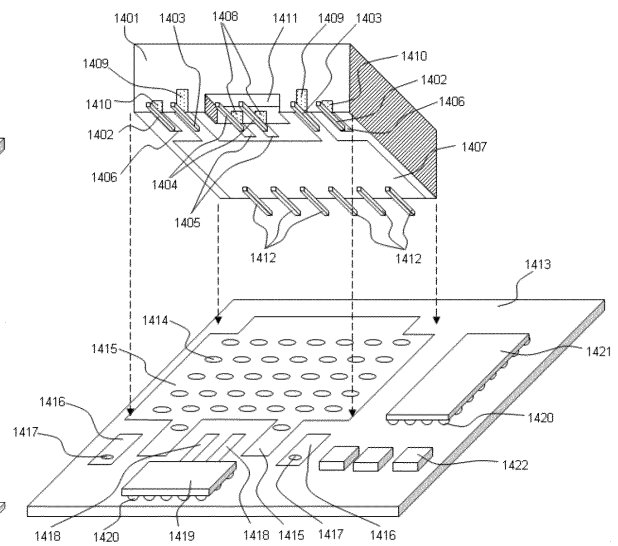
【 図 2 2 】

22



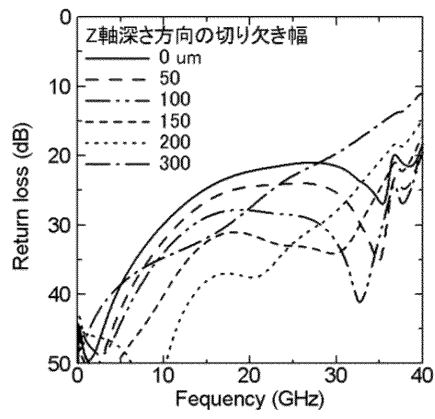
【 図 2 3 】

图 2-3



【図 24】

図 24



フロントページの続き

(56)参考文献 特開2009-004460(JP,A)
特開2008-166730(JP,A)
特開2007-207803(JP,A)
特開2005-222003(JP,A)
特開2004-356340(JP,A)
特開2003-224324(JP,A)
特開2002-184888(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02B	6/42
H01L	31/02
H01S	5/022
H04B	10/40