(19) Europäisches Patentamt
European Patent Office
Office européen des brevets

(11) Veröffentlichungsnummer: **0 304 813 B1**

(12) # EUROPÄISCHE PATENTSCHRIFT

(45) Veröffentlichungstag der Patentschrift: **27.10.93**

(51) Int. Cl.[5]: **H04H 5/00**, H04J 3/04

(21) Anmeldenummer: **88113485.2**

(22) Anmeldetag: **19.08.88**

(54) **Serielle Schnittstelle.**

(30) Priorität: **28.08.87 DE 3728793**

(43) Veröffentlichungstag der Anmeldung:
01.03.89 Patentblatt 89/09

(45) Bekanntmachung des Hinweises auf die Patenterteilung:
27.10.93 Patentblatt 93/43

(84) Benannte Vertragsstaaten:
AT BE CH DE ES FR GB GR IT LI LU NL SE

(56) Entgegenhaltungen:
GB-A- 2 150 793
GB-A- 2 164 526

(73) Patentinhaber: **Deutsche Thomson-Brandt GmbH**
Postfach 2060
D-78010 Villingen-Schwenningen(DE)

(72) Erfinder: **Rottmann, Dieter, Dipl.-Ing.**
Girlitzpark 20
D-3000 Hannover 61(DE)
Erfinder: **Laabs, Jürgen, Dipl.-Ing.**
Zehlendorfer Strasse 60
D-3017 Pattensen(DE)

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99(1) Europäisches Patentübereinkommen).

EP 0 304 813 B1

Beschreibung

Die Erfindung betrifft eine Schaltungsanordnung zur Auswertung von Steuersignalen nach dem Oberbegriff des Anspruchs 1.

Bei hochintegrierten Datenprozessoren werden Einschränkungen bei der Herausführung von Steuer-Ports vorgenommen, um entweder genormte Gehäusegrößen verwenden zu können, oder aber die Ausmaße des Gehäuses und die Anzahl der Anschlußpins in Grenzen zu halten. Sind beispielsweise nur zwei Steuer-Ports vorhanden, so können mit statischen Steuersignalen lediglich $2^2 = 4$ unterschiedliche Befehle erteilt werden. Um weitere Befehle ausgeben zu können, ist es möglich, dynamische Steuersignale zu verwenden, die den statischen überlagert werden.

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung zur Auswertung von Steuersignalen zu schaffen, die zuverlässig die unterschiedlich gebildeten Steuersignale trennt und für Steuerzwecke auswertet. Diese Aufgabe wird bei einer Schaltungsanordnung nach dem Oberbegriff des Anspruchs 1, durch die im kennzeichnenden Teil angegebenen Merkmale gelöst.

Das besondere Problem bei der Auswertung von statischen und dynamischen Steuersignalen liegt darin, daß die statischen Steuersignale nur über einen verhältnismäßig langen Zeitraum statisch sind, bei Änderung des Befehls aber ihren Zustand ändern und diese Änderung mit einer dynamischen Zustandsänderung verwechselt werden kann. Umgekehrt verhalten sich die dynamischen Zustandsänderungen wie kurze statische, so daß auch in dieser Richtung eine Verwechselungsgefahr besteht. Bei der erfindungsgemäßen Schaltung werden die statischen Zustände zunächst gespeichert und der Ausgang des Speichers dann als Steuersignal verwendet. Dadurch wird erreicht, daß eine dynamische Zustandsänderung keinen Einfluß auf die aus den statischen Steuersignalen gewonnenen Steuersignale ausüben kann. Die dynamischen Steuersignale werden zur Synchronisation eines Flip-Flop benutzt, so daß auch bei einer Fehlsynchronisation durch Änderung statischer Steuersignale dieser Fehler anschließend ausgeglichen wird.

Eine Weiterbildung sieht vor, eine Synchronisation nur innerhalb eines Zeitfensters zuzulassen, in welchem die dynamischen Steuersignale auftreten können, und vermeidet so eine Fehlsynchronisation. Zusätzliche Weiterbildungen und vorteilhafte Ausführungsformen der Erfindung ergeben sich aus den Ansprüchen, der Beschreibung und der Zeichnung, die ein Ausführungsbeispiel veranschaulicht.

In der Zeichnung zeigen:

Fig.1: Ein die Erfindung verkörperndes Schaltbild als Bestandteil eines Empfängers für digitalen Satelliten-Rundfunk,

Fig.2: ein Impuls-Diagramm zur Erläuterung der in Fig.1 dargestellten Schaltung.

Der Empfänger für digitalen Satelliten-Rundfunk ist dafür vorgesehen, Hörfunkprogramme nach den Spezifikationen des Hörfunk-Übertragunsverfahrens im TV-SAT zu empfangen. Die Verschachtelung der Programme in eine Rahmenstruktur und die Unterbringung zusätzlicher Programminformationen in Sonderdienst-Rahmen und Sonderdienst-Überrahmen, sowie in einem Zusatzinformations-Rahmen sind in der DE-OS 33 080 25 oder den technischen Richtlinien ARD/ZDF Nr. 3R1 "Digitaler Sateliten-Rundfunk (DSR) - Spezifikationen des Hörfunk-Übertragungsverfahrens im TV-SAT", herausgegeben vom IRT Institut für Rundfunktechnik, näher beschrieben.

Im Hauptrahmen A nach den Spezifikationen wird neben den anderen Daten ein Sonderdienst-Bit, sowie zwei Zusatzinformations-Bit übertragen. Vierundsechzig Hauptrahmen werden bei den Sonderdienst-Bit zu einem Sonderdienst-Rahmen SA und bei den Zusatzinformations-Bit zu einem Zusatzinformations-Rahmen zusammengefaßt. In dem Zusatzinformations-Rahmen ist ein Teil der verfügbaren Daten für Skalen-Faktoren und ein anderer Teil für Programmbegleitinformationen PI reserviert. Die Programmbegleitinformationen PI beziehen sich auf die Programme, deren Abtastwerte zuvor übertragen werden. Die Anzahl der zur Verfügung stehenden Bit reicht jedoch nicht aus, um im Zusatzinformations-Rahmen für alle Kanäle Programminformationen übertragen zu können. Lediglich bei Stereo-Programmen, bei denen die Programminformationen für beide Kanäle gemeinsam sind, ist es möglich, vollständige Programminformationen in einem Zusatzinformations-Rahmen unterzubringen. Werden dagegen die Kanäle einzeln, also für Mono-Darbietungen genutzt, so werden die Programminformationen wechselweise für die Mono-Kanäle übertragen, wobei die Zuordnung so definiert ist, daß mit dem Beginn eines Sonderdienst-Überrahmens die Programminformation für den linken Mono-Kanal von Programm 1 übertragen wird. Je nach dem welcher Mono-Kanal gewählt ist, muß also nach dem Beginn des Sonderdienst-Überrahmens jeder folgende Zusatzinformations-Rahmen ungeradzahliger Ordnungszahl oder jeder folgende Zusatzinformations-Rahmen geradzahliger Ordnungszahl ausgewertet werden.

In Fig. 1 ist ein Datenprozessor 13 dargestellt, an dessen einem Steuerausgang Steuersignale M1 und an dessem anderen Steuerausgang Steuersignale M2 auftreten. Durch den Zustand der statischen Steuersignale M1S und M2S wird angezeigt, welche Betriebsart vorliegt. Die Codierung ist so

gewählt, daß bei Stereo beide Ausgänge auf logisch L sind, bei Zwei-Ton-Sendungen beide Ausgänge auf logisch H, bei Mono-links M1S auf logisch H und M2S auf logisch L und bei Mono-rechts M1 auf logisch L und M2S auf logisch H liegt. Ein dynamisches Signal M1D, das den Zustand von M1 kurzzeitig ändert, wird dann ausgegeben, wenn durch den Datenprozessor festgestellt wurde, daß das Synchronwort für den Sonderdienst-Überrahmen richtig erkannt worden ist. Die Signale werden dazu ausgenutzt, in der Betriebsart "Mono" ein Zeitfenster für Programm-Informationen so zu legen, daß nur die Programm-Informationen für den eingeschalteten Kanal ausgewertet und die anderen unterdrückt werden. Zur Erläuterung der Funktionsweise der in Fig. 1 dargestellten Schaltung wird zusätzlich auf Fig. 2 Bezug genommen, wobei die Signale dort in verschiedenen gedehnten Maßstäben dargestellt sind.

Die Zusatzinformations-Rahmen, wie auch die Sonderdienst-Rahmen enthalten jeweils 64 Bit. Acht Sonderdienst-Rahmen ergeben, wie Fig. 2a zeigt, einen Sonderdienst-Überrahmen. In Fig. 2b sind als Dauersignale solche Signale dargestellt, die regelmäßig in dem Zusatzinformations-Rahmen vorkommen. Es handelt sich einmal um ein Signal G9, des während der Dauer des neunten Taktes erscheint, und um ein Signal G89N, das während der Dauer des 18. und 19. Taktes erscheint. Ferner ist ein Fenster-Signal FE dargestellt, durch das die die Programmbegleit-Informationen enthaltenen Daten aus dem Datenstrom ausgekoppelt werden können. Bei dem darunter dargestellten Betriebszustand "Stereo-Betrieb" in Fig. 2c werden die Programmbegleit-Informationen für die Stereo-Programme in jedem Zusatzinformations-Rahmen übermittelt. Es ist daher zulässig, in jedem Zusatzinformations-Rahmen die während der Dauer des Signals FE auftretenden PI-Bit auszuwerten. In diesem Falle liegen die Steuersignale M1, M2 auf logisch L, wodurch beide Flip-Flops 1,2 über ihre Ausgänge und die nachgeschalteten NOR-Verknüpfungsglieder 3,4 logisch L an deren Ausgängen hervorrufen. Dementsprechend sind die NAND-Gatter 6,7 gesperrt und erzeugen an dem AND-Gatter 8 logisch H. Das an einem dritten Eingang anliegende Signal FE wird nun während jedes Zusatzinformations-Rahmens durchgeschaltet.

Unterhalb der Darstellung für den Stereo-Betrieb ist in Fig. 2d die Betriebsart "Mono-links" veranschaulicht. Die statischen Steuersignale sind entsprechend bei M1 auf logisch H und M2 auf logisch L. Nach der Erkennung des Synchron-Wortes des Sonderdienst-Überrahmens SAÜ invertiert der Datenprozessor kurzzeitig die Steuersignale und gibt auf diese Weise ein dynamisches Steuersignal M1D ab, das zur Auswahl des Fensters weiterverwendet werde soll, in welchen die Programminformationen für den linken Mono-Kanal enthalten sind. Die statischen Steuersignale liegen an den Eingängen des Flip-Flops 1 und des Flip-Flops 2 bereits vor dem Ereignis der dynamischen Steuersignale M1D an und werden zuvor gespeichert. Zur Übernahme in die Speicher wird einmal ein Takt T32N verwendet, der dauernd anliegt, und ein Signal G9, das während des neunten Bits im Zusatzinformations-Rahmen anliegt über das UND-Verknüpfungsglied 5 übernommen. Das entsprechende Pulsdiagramm zeigt Fig. 2e

Zustandsänderungen an den Eingängen der Flip-Flops 1 und 2 bewirken während der übrigen Zeit im Zusatzinformations-Rahmen nun keine Änderung mehr. Bei Auftreten des dynamischen Signals M1D, das während des 18. oder 19. Bit im Zusatzinformations-Rahmen erwartet wird, vergl. hierzu die zeitlich gedehnte Darstellung in Fig. 2f, wird ein Flip-Flop 10 über einen hochfrequenten Takt T512N gesetzt, das über einen Ex-OR-Gatter 11 als Puls zu einem NOR-Gatter 12 gelangt und als Rücksetzsignal das Flip-Flop 9 zurücksetzt. Das entsprechende Pulsdiagramm zeigt Fig. 2g. Durch Verknüpfung des Ausgang Q des Flip-Flops 9 mit dem Ausgang des NOR-Gatters 3 wird über ein NAND-Verknüpfungsglied 6 erreicht, daß das Gatter 8 nur während Zusatzinformations-Rahmen der Ordnungszahl 1 freigegeben wird. Das in einen definierten Zustand versetzte Flip-Flop 9 wird nämlich im nächsten Zusatzinformations-Rahmen durch T32N in dem Zeitintervall G9 umgeschaltet und führt durch Verknüpfung seines Ausgangssignals mit dem des NOR-Gliedes 3 zu einer Sperrung des NAND-Gliedes 8 und somit auch zu einer Sperrung des Fenstersignals FE. Erst wenn beim dritten Zusatzinformations-Rahmen wieder das Flip-Flop 9 in die ursprüngliche Lage schaltet, wird das AND-Gatter 8 freigegeben, sodaß das Signal FE durchgeschaltet und als Signal PIF weiterverarbeitet werden kann.

Patentansprüche

1. Schaltungsanordnung zur Auswertung von aus einem Datenprozessor ausgegebenen Steuersignalen, die aus statischen Steuersignalen und den statischen Steuersignalen überlagerten dynamischen Steuersignalen bestehen, **dadurch gekennzeichnet**, daß wenigstens ein Speicher (1,2) vorgesehen ist, dem die statischen Steuersignale (M1S,M2S) zugeführt sind und daß ein weiterer Speicher (9) vorgesehen ist, welcher durch das dynamische Steuersignal (M1D) synchronisiert wird.

2. Schaltungsanordnung nach Anspruch 1, wobei die statischen Steuersignale (M1S,M2S) zur

Kennzeichnung einer Betriebsart und die dynamischen Steuersignale (M1D) zur Synchronisation einer Auswahlschaltung für betriebsartspezifische Daten aus einem seriellen Datenstrom dienen, insbesondere zur Auswertung von Programminformationen beim digitalen Satelliten-Rundfunk, **dadurch gekennzeichnet**, daß ein erstes und ein zweites statisches Steuersignal (M1S, M2S) zwei Flip-Flops (1,2) zugeführt werden, die die Zustände der Steuersignale zu vorgegebenen Zeiten speichern, daß ein Flankendetektor (10,11) für die dynamischen Steuersignale (M1D) vorgesehen ist, dessen Ausgangssignal an einem Setzeingang (R) eines als Frequenzteiler geschalteten Flip-Flop (9) geführt ist, welches mit demselben Takt (T32N) wie die beiden anderen Flip-Flops (1,2) getaktet ist und daß die Ausgänge der Flip-Flops (1,2) über eine Verknüpfungsschaltung (3,4,6,7,8) mit einem Fenstersignal (FE) verknüpft sind.

3. Schaltungsanordnung nach Anmspruch 2, **dadurch gekennzeichnet**, daß der Takt (T32N) für die Flip-Flops (1,2,9) mit einem in einem ersten Zeitraum anliegenden Hilfssignal (G9) und das dynamische Steuersignal (M1D) mit einem zweiten Hilfssignal (G89) verknüpft ist und daß das erste (G9) und das zweite Hilfssignal (G89) zeitlich gegeneinander versetzt sind.

Claims

1. A circuit arrangement for the analysis of control signals which are output from a data processor and which consist of static control signals and dynamic control signals superimposed upon the static control signals, characterised in that at least one store (1, 2) is provided which is supplied with the static control signals (M1S, M2S), and that a further store (9) is provided which is synchronized by the dynamic control signal (M1D).

2. A circuit arrangement as claimed in Claim 1, wherein the static control signals (M1S, M2S) serve to identify an operating mode and the dynamic control signals (M1D) serve to synchronize a selector circuit for data items characteristic of operating modes from a serial data stream, in particular for the analysis of items of programme information in digital satellite broadcasting, characterised in that a first and a second static control signal (M1S, M2S) are fed to two flip-flops (1, 2) which store the states of the control signals at predetermined times, that an edge detector (10, 11) for the dynamic control signals (M1D) is provided, the output signal of which is fed to a setting input (R) of a flip-flop (9) which is connected as frequency divider and which is clocked with the same clock signal (T32N) as the two other flip-flops (1, 2), and that the outputs of the flip-flops (1, 2) are linked to a window signal (FE) via a linking circuit (3,4,6,7,8).

3. A circuit arrangement as claimed in Claim 2, characterised in that the clock signal (T32N) for the flip-flops (1, 2, 9) is linked with an auxiliary signal (G9) occurring in a first time interval, and the dynamic control signal (M1D) is linked with a second auxiliary signal (G89), and that the first auxiliary signal (G9) and the second auxiliary signal (G89) are offset in time in relation to one another.

Revendications

1. Dispositif de circuit pour l'exploitation de signaux de commande, émis par un processeur de données, qui se composent de signaux de commande statiques et de signaux de commande dynamiques superposés aux signaux de commande statiques, **caractérisé en ce** qu'il est prévu au moins une mémoire (1, 2) à laquelle sont amenés les signaux de commande statiques (M1S, M2S) et qu'il est prévu une autre mémoire (9) qui est synchronisée par le signal de commande dynamique (M1D).

2. Dispositif de circuit selon la revendication 1, les signaux de commande statiques (M1S, M2S) servent à l'identification d'un mode et les signaux de commande dynamiques (M1D) servent à la synchronisation d'un circuit d'exploitation pour des données spécifiques du mode à partir d'un flux de données série, en particulier pour l'exploitation d'informations de programme pour la radiodiffusion numérique par sattelite, **caractérisé en ce** qu'un premier et un second signal de commande statique (M1S, M2S) sont amenés à deux flip-flops (1, 2) qui mettent en mémoire les états des signaux de commande à des moments prédéterminés, qu'il est prévu un détecteur de flancs (10, 11) pour les signaux de commande dynamiques (M1D) dont le signal de sortie est amené à une entrée de mise à un (R) d'un flip-flop (9) commuté comme diviseur de fréquence (9) qui est rythmé avec le même cycle (T32N) que les deux autres flip-flops (1, 2) et que les sorties des flip-flops (1, 2) sont enchaînées par un circuit combinatoire (3, 4, 6, 7, 8) avec un signal de fenêtre (FE).

3. Dispositif de circuit selon la revendication 2, **caractérisé en ce** que le cycle (T32N) pour les flip-flops (1, 2, 9) est enchaîné avec un signal auxiliaire (G9) qui existe dans une première période et le signal dynamique (M1D) est enchaîné avec un deuxième signal auxiliaire (G89) et que le premier (G9) et le second signal auxiliaire (G89) sont décalés dans le temps l'un par rapport à l'autre.

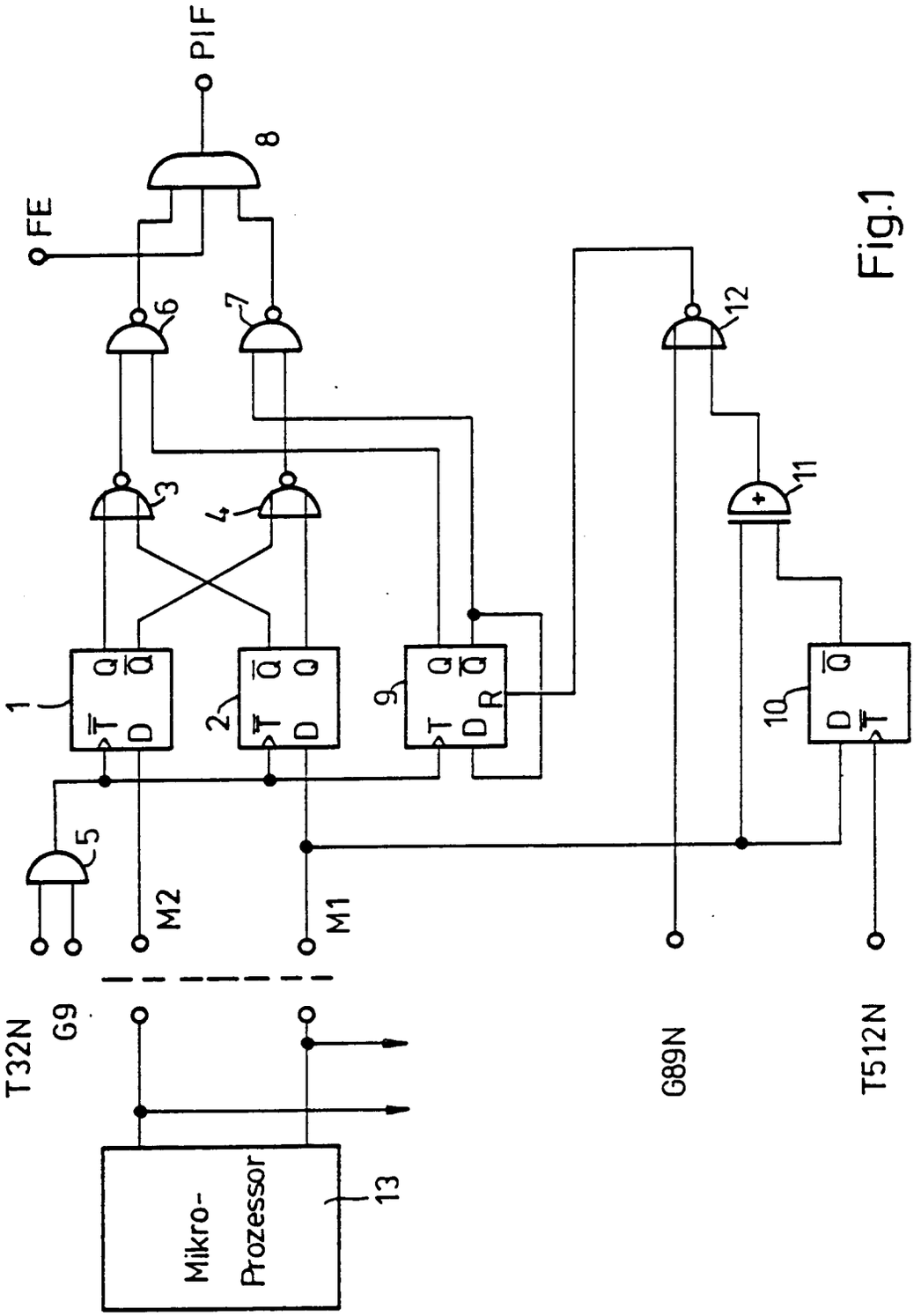

PIF
FE
8
6
7
12
3
4
11
1
2
9
10
5
M2
M1
T32N
G9
G89N
T512N
Mikro-
Prozessor
13

Fig.1

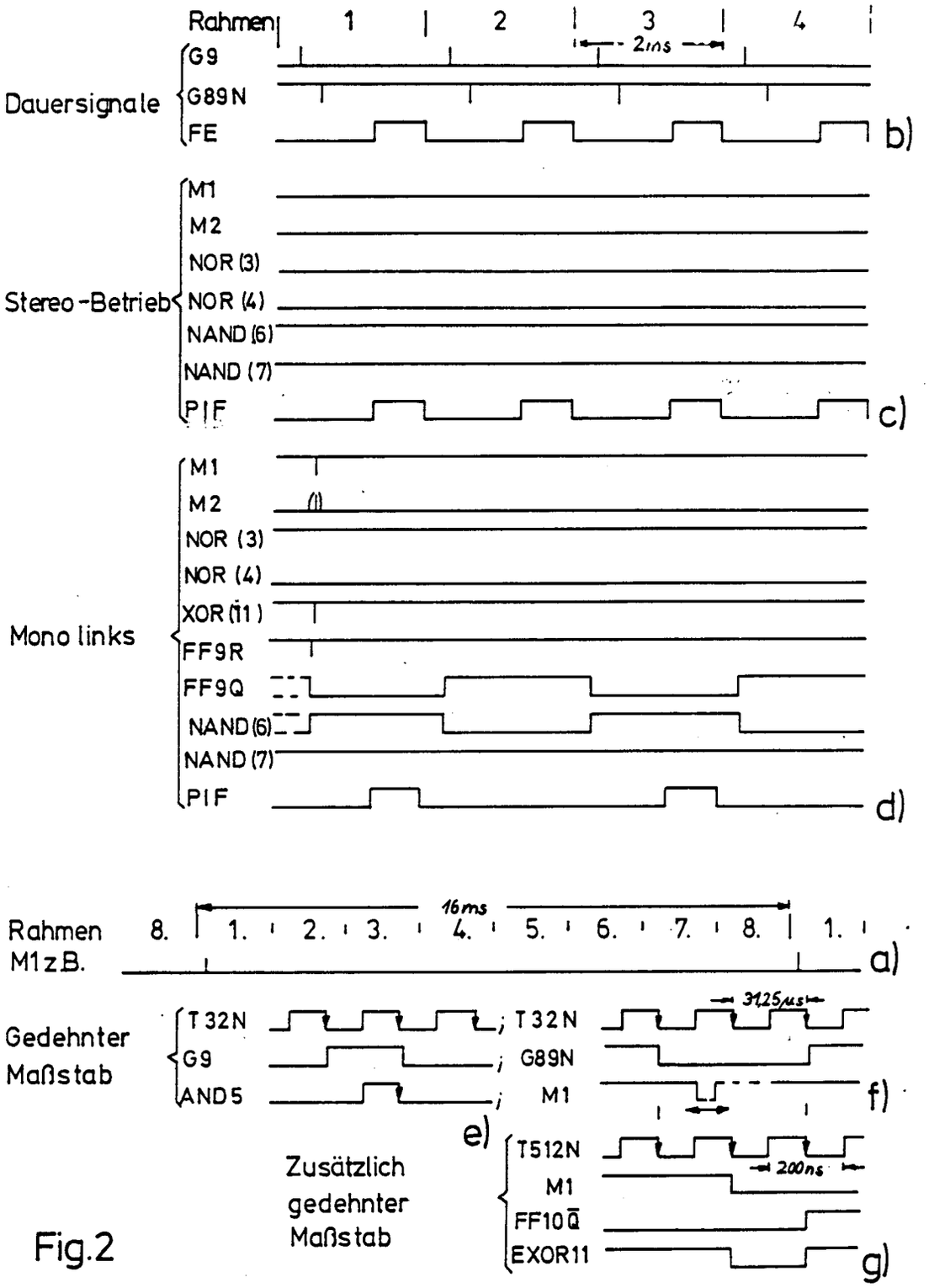

Rahmen
1
2
3
4
2ms
Dauersignale
G9
G89N
FE
b)
Stereo-Betrieb
M1
M2
NOR (3)
NOR (4)
NAND (6)
NAND (7)
PIF
c)
Mono links
M1
M2
NOR (3)
NOR (4)
XOR (11)
FF9R
FF9Q
NAND (6)
NAND (7)
PIF
d)
16ms
Rahmen
8.
1.
2.
3.
4.
5.
6.
7.
8.
1.
M1 z.B.
a)
Gedehnter Maßstab
T32N
G9
AND5
e)
T32N
G89N
M1
31,25µs
f)
Zusätzlich gedehnter Maßstab
T512N
M1
FF10Q̄
EXOR11
200ns
g)

Fig.2