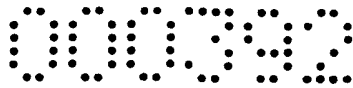


ZUSAMMENFASSUNG

Eine Halbleiterschaltanordnung, mit zumindest einer Halbbrücke, welche in jedem Brückenarm einen in sich selbst enthaltenden Inversdiode (ID1, ID2) besitzenden Schalttransistor (ST1, ST2) enthält und jedem Schalttransistor eine externe Freilaufdiode (FD1, FD2) gleichsinnig zu der inhärenten Inversdiode parallel geschaltet ist, wobei die Schalttransistoren von einer Ansteuerschaltung (AST) angesteuert werden, um über je einen Arm eine positive bzw. negative Gleichspannung (+U, -U) an eine Last (LAS) zu schalten. Dabei ist in jedem Brückenarm in Serie mit dem Schalttransistor (ST1, ST2), gegenpolig zu diesem ein Hilfstransistor (HT1, HT2) geschaltet, welcher von der Ansteuerschaltung (AST) durchgesteuert wird, wenn die Stromrichtung in dem Brückenarm der Durchlassrichtung der Inversdiode (ID1, ID2) des Schalttransistors (ST1, ST2) entspricht. Zweckmäßigerweise besitzt jeder Hilfstransistor (HT1, HT2) eine bezüglich der Sperrspannung des Schalttransistors (ST1, ST2) niedrige Sperrspannung.

Fig. 4



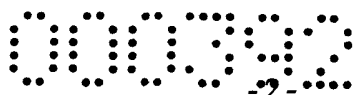
BRÜCKENZWEIG MIT ZWEI SCHALTTRANSISTOREN

Die Erfindung bezieht sich auf eine Halbleiterschaltanordnung mit zumindest einer Halbbrücke, welche in jedem Brückenarm einen eine inhärente Inversdiode besitzenden Schalttransistor enthält und jedem Schalttransistor eine externe Freilaufdiode gleichsinnig zu der inhärenten Inversdiode parallel geschaltet ist, wobei die Schalttransistoren von einer Ansteuerschaltung angesteuert werden, um über je einen Arm eine positive bzw. negative Gleichspannung an eine Last zu schalten.

Netzteile bzw. elektronisch steuerbare Leistungsstromquellen (Leistungsverstärker) etc. werden heute wegen des höheren Wirkungsgrades meist nicht mehr als Längsregler (Netzgeräte) bzw. als konventionelle Linearverstärker (komplementäre Endstufen im A- bzw. AB-Betrieb) sondern zunehmend als geschaltete Systeme ausgeführt.

Das einer praktischen, beispielsweise Realisierung gemäß Fig. 1 entnehmbare Grundprinzip einer elektronisch steuerbaren Leistungsstromquelle (Leistungsverstärker) basiert darauf, dass ein zu verstärkendes Steuersignal u_I in einer Ansteuerschaltung AST zunächst in ein pulsbreitenmoduliertes Rechtecksignal s umgeformt wird, z. B. mittels eines Komparators KOM und eines Dreieckgenerators DEG. Dieses Signal wird mit Hilfe eines nicht invertierenden und eines invertierenden Verstärkerelements VSE bzw. NVE zu zwei komplementären Signalen s_1 und s_2 verarbeitet. Diese steuern einen leistungselektronischen Umschalter, an dessen Wurzelpunkt ein pulsbreitenmoduliertes Leistungssignal u_S entsteht. Die Amplitude dieses Signals entspricht dabei näherungsweise der konstanten Versorgungsgleichspannung $\pm U$. Als Arbeitsfrequenz (Taktfrequenz des elektronischen Umschalters) muss ein Wert gewählt werden, der signifikant größer ist als die Bandbreite des Eingangssignales u_I . Anschließend wird die pulsbreitenmodulierte Spannung einem idealerweise verlustfreien Reaktanzfilter L-C zugeführt, welches die unerwünschten taktfrequenten Frequenzkomponenten wieder unterdrückt, so dass am Ausgang des Verstärkers an einer Last LAS wiederum das gewünschte quasikontinuierliche Signal u_O zu liegen kommt.

Die in Fig. 1 schematisch dargestellte Halbleiterschaltanordnung wird üblicherweise aus zwei Leistungs-MOSFETs ST1, ST2 einer Halbbrücke gebildet, welche alternierend durch die komplementären Signale s_1 und s_2 angesteuert werden. Dieser Transistortyp weist als Majoritätsträgerbauteil eine im Prinzip sehr hohe Schaltgeschwindigkeit auf, doch kann dieser Vorteil nicht ausgenutzt werden, weil die den Brückenarm bildenden MOSFETs auch jeweils eine, aus der vertikalen Halbleiterstruktur begründete, Inversdiode ID1 bzw. ID2 beinhalten. Der Stromübergang (Kommütierung) erfolgt dabei stets zwischen einem Transistor und der gegenüberliegenden Inversdiode, hier Transistor ST1 und Inversdiode ID2 oder Transistor ST2 und Inversdiode ID1) bzw. umgekehrt. Die Inversdioden der MOSFETs können zwar als Freilaufdioden genutzt werden, doch führt dies zu hohen Schaltverlusten, weil die Dioden als an sich parasitäre Bauelemente schlechte dynamische Eigenschaften, d. h., eine große Sperrverzugszeit bzw. Sperrverzugsladung aufweisen, welche nicht mit den Werten von optimierten externen Dioden zu vergleichen sind.



Bei einfachen, aus zwei MOSFETs bestehenden Halbbrücken kann somit die an sich hohe Schaltgeschwindigkeit der Transistoren nicht effizient genutzt werden. Es treten hohe Schaltverluste auf bzw. es ist die erreichbare Schaltfrequenz auf relativ niedere Werte begrenzt, da bei jedem Schaltvorgang stets ein langsames Bauteil, nämlich die Inversdiode, involviert ist. Die erreichbare Schaltfrequenz ist von der, wie oben erwähnt relativ langsamen Inversdiode bestimmt.

Zur Umgehung dieses fundamentalen Nachteiles liegt es nahe, jedem MOSFET gemäß Fig. 2 eine zusätzliche, externe Freilaufdiode EFD mit guten Schalteigenschaften parallel zu schalten. Leider bringt diese Anordnung nicht den gewünschten Erfolg, weil die Inversdiode des MOSFETs üblicherweise eine geringere Fluss-Spannung wie die parallelgeschaltete schnelle Diode EFD aufweist. Diese übernimmt deshalb den zu führenden Gesamtstrom nur zu einem sehr geringen Teil, der Großteil verbleibt weiterhin in der (langsamen) internen Inversdiode ID1.

Nach dem derzeitigen Stand der Technik wird deshalb, wie in Fig. 3 dargestellt, meist durch eine zusätzliche, in Serie zu dem Transistor ST1 geschaltete Sperrdiode SPD verhindert, das die Inversdiode ID1 des Transistors Strom in Vorwärtsrichtung annehmen kann und die Schalteigenschaften des Brücken-zweiges verschlechtert. Die Schalteigenschaften werden nämlich nun durch die externe gute Freilaufdiode FD1 bestimmt. Das "Abklemmen" der internen Inversdiode des Haupttransistors ID1 mit der Sperrdiode SPD führt so zu wesentlich geringeren Schaltverlusten bzw. ermöglicht die angestrebte hohe Schaltfrequenz. Allerdings bringt diese Lösung wieder den Nachteil, dass die Diode SPD zusätzlich im Hauptstrompfad des Transistors ST1 liegt. Daher wird die effektive Durchlassspannung des Transistors ST1 um die Leitspannung der Diode SPD erhöht. Zwar kann die Diode SPD in vorteilhafter Weise als Schottky-Diode ausgebildet sein, da dieser Typ eine geringe Fluss-Spannung besitzt, dennoch ergeben sich deutlich höhere Leitverluste der Schalteranordnung.

Eine Aufgabe der Erfindung ist es daher, eine Schalteinrichtung zu schaffen, bei welcher eine Stromführung der Inversdiode von Schalttransistoren, insbesondere MOSFETs in Brücken-zweigen unterbunden wird, bei welcher jedoch keine nennenswerten Zusatzverluste auftreten, die von einer in Serie zu dem Transistor geschalteten Sperrdiode herrühren.

Diese Aufgabe wird mit einer Halbleiterschaltanordnung der eingangs genannten Art erfindungsgemäß dadurch gelöst, dass in jedem Brücken-zweig in Serie mit dem Schalttransistor, gegenpolig zu diesem ein Hilfstransistor geschaltet ist, welcher von der Ansteuer-schaltung durchgesteuert wird, wenn die Stromrichtung in dem Brücken-zweig der Durchlassrichtung der Inversdiode des Schalttransistors entspricht.

Die Erfindung bietet insbesondere in jenen Fällen, in welchen hohe Leistungen geschaltet oder gesteuert werden sollen den Vorteil, dass dies mit hohen Schaltfrequenzen und geringen Verlusten erfolgen kann.



Bei einer zweckmäßigen Ausführungsform ist vorgesehen, dass die Ansteuerschaltung dazu eingerichtet ist, jeden Hilfstransistor dann durchzusteuern, wenn dessen Drain-Source-Spannung negativ ist. Auf diese Weise kann, ausgehend von einer einfachen Spannungsmessung, der Hilfstransistor leicht angesteuert werden.

Eine weitere zweckmäßige, weil besonders kostengünstige Ausführungsform zeichnet sich dadurch aus, dass jeder Hilfstransistor eine bezüglich der Sperrspannung des Schalttransistors niedrige Sperrspannung besitzt.

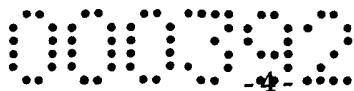
Im Sinne einer anderen günstigen Weiterbildung der Erfindung kann vorgesehen sein, dass dem Hilfstransistor eine Schottky-Diode parallel geschaltet ist, wobei deren Polung jener der dem Hilfstransistor inhärenten Inversdiode entspricht.

Die Erfindung samt weiterer Vorteile ist im folgenden an Hand beispielsweise Ausführungen näher erläutert, die in der Zeichnung veranschaulicht sind. In dieser zeigen

- Fig. 1 den prinzipiellen Aufbau einer Halbleiterschaltanordnung mit einer Halbbrücke, nach dem Stand der Technik,
- Fig. 2 ein Lösungsansatz zur Vermeidung der Nachteile der Inversdiode der Schalttransistoren in einem Ausschnitt einer Schaltung nach Fig. 1, gleichfalls nach dem Stand der Technik,
- Fig. 3 eine verbesserte Lösung nach dem Stand der Technik zur Vermeidung der Nachteile der Inversdiode der Schalttransistoren, wieder in einem Ausschnitt einer Schaltung nach Fig. 1 und
- Fig. 4 eine Schaltung nach der Erfindung in einer der Fig. 1 entsprechenden Schaltungskonfiguration.

Ein mögliches Ausführungsbeispiel der Erfindung, wie nun in Zusammenhang mit Fig. 4 beschrieben, entspricht in der Grundstruktur der Schaltung nach Fig. 1, jedoch ist nun in jedem Brückenweig in Serie mit dem Schalttransistor ST1, ST2, gegenpolig zu diesem ein Hilfstransistor HT1, HT2 geschaltet. Dieser Hilfstransistor wird gleichfalls von der Ansteuerschaltung angesteuert und zwar so, dass er immer durchgesteuert wird, wenn die Stromrichtung in dem Brückenweig der Durchlassrichtung der Inversdiode ID1, ID2 des Schalttransistors ST1, ST2 entspricht, wodurch eine aktive Unterdrückung des Inversstromes durch den zugehörigen Schalttransistor erfolgt.

Auf einfache Weise kann als Kriterium für das Ansteuern der Hilfstransistoren HT1, HT2 deren Drain-Source-Spannung in folgender Weise herangezogen werden: Immer wenn diese Spannung negativ ist, erfolgt über die Ansteuerschaltung AST ein Durchsteuern der Hilfstransistoren und zu diesem Zweck wird die genannte Spannung über aus Fig. 4 ersichtliche Leitungen s und d der Ansteuerschaltung AST als Schaltkriterium zugeführt. An dieser Stelle sei angemerkt, dass die Source-Anschlüsse der jeweiligen Haupt- und Hilfstransistoren ST1, ST2 und HT1, HT2 nicht „direkt“ miteinander verbunden sein müssen, d. h., es



könnte zwischen diesen Source-Anschlüssen beispielsweise auch ein niederohmiger Messwiderstand liegen. Dieser kann vorteilhafterweise z. B. dazu verwendet werden, um für die Ansteuerschaltung AST eine einfache Möglichkeit zur Messung des Laststromes zu schaffen, etwa um eine Überstrom-Abschaltung zu realisieren.

Alternativ zu dieser Steuerungsmethode für die Hilfstransistoren HT1, HT2 ist es aber auch denkbar, diese Transistoren über ein Signal anzusteuern, welches beispielsweise aus den externen Leitbedingungen des Brückenzweiges abgeleitet wird. Beispielsweise können die Hilfstransistoren immer dann angesteuert werden, wenn der Ausgangsstrom des Brücken-zweiges positiv ist.

Eine weitere vorteilhafte Ausführungsvariante ergibt sich dadurch, dass parallel zu jedem Hilfstransistor HT1, HT2 in gleicher Polung wie dessen Inversdiode ID1, ID2 eine externe Schottky-Diode SD1 angeordnet wird. Dadurch wird verhindert, dass die Inversdiode beim Ein- bzw. Abschalten der Gate-Ansteuerung des Hilfstransistors HT1, HT2 kurzfristig leitend wird, wodurch die dynamischen Eigenschaften der Gesamtschaltung verbessert werden. Eine solche, in Fig. 4 gestrichelt gezeichnete Variante empfiehlt sich beispielsweise falls das Steuersignal nicht besonders zeitstabil ist.

Die gezeigte Ausführung der Erfindung kann im Rahmen des beantragten Schutzes in vielerlei Hinsicht abgeändert werden. Beispielsweise ist die Erfindung auch in Zusammenhang mit einer Vollbrücke, in diesem Fall mit vier Schalttransistoren, verwendbar.

Wien, den 13. Jan. 2005



ANSPRÜCHE

1. Halbleiterschaltanordnung, mit zumindest einer Halbbrücke, welche in jedem Brückenast einen in sich inhärenten Inversdiode (ID1, ID2) besitzenden Schalttransistor (ST1, ST2) enthält und jedem Schalttransistor eine externe Freilaufdiode (FD1, FD2) gleichsinnig zu der inhärenten Inversdiode parallel geschaltet ist, wobei die Schalttransistoren von einer Ansteuerschaltung (AST) angesteuert werden, um über je einen Ast eine positive bzw. negative Gleichspannung (+U, -U) an eine Last (LAS) zu schalten,

dadurch gekennzeichnet, dass

in jedem Brückenast in Serie mit dem Schalttransistor (ST1, ST2), gegenpolig zu diesem ein Hilfstransistor (HT1, HT2) geschaltet ist, welcher von der Ansteuerschaltung (AST) durchgesteuert wird, wenn die Stromrichtung in dem Brückenast der Durchlassrichtung der Inversdiode (ID1, ID2) des Schalttransistors (ST1, ST2) entspricht.

2. Halbleiterschaltanordnung nach Anspruch 1, dadurch gekennzeichnet, dass die Ansteuerschaltung (AST) dazu eingerichtet ist, jeden Hilfstransistor (HT1, HT2) dann durchzusteuern, wenn dessen Drain-Source-Spannung negativ ist.

3. Halbleiterschaltanordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass jeder Hilfstransistor (HT1, HT2) eine bezüglich der Sperrspannung des Schalttransistors (ST1, ST2) niedrige Sperrspannung besitzt.

4. Halbleiterschaltanordnung nach Anspruch 2 oder 3, dadurch gekennzeichnet, dass dem Hilfstransistor (HT1, HT2) eine Schottky-Diode (SD1, SD2) parallel geschaltet ist, wobei deren Polung jener der dem Hilfstransistor inhärenten Inversdiode (HI1, HI2) entspricht.

Wien, den 13. Jan. 2005

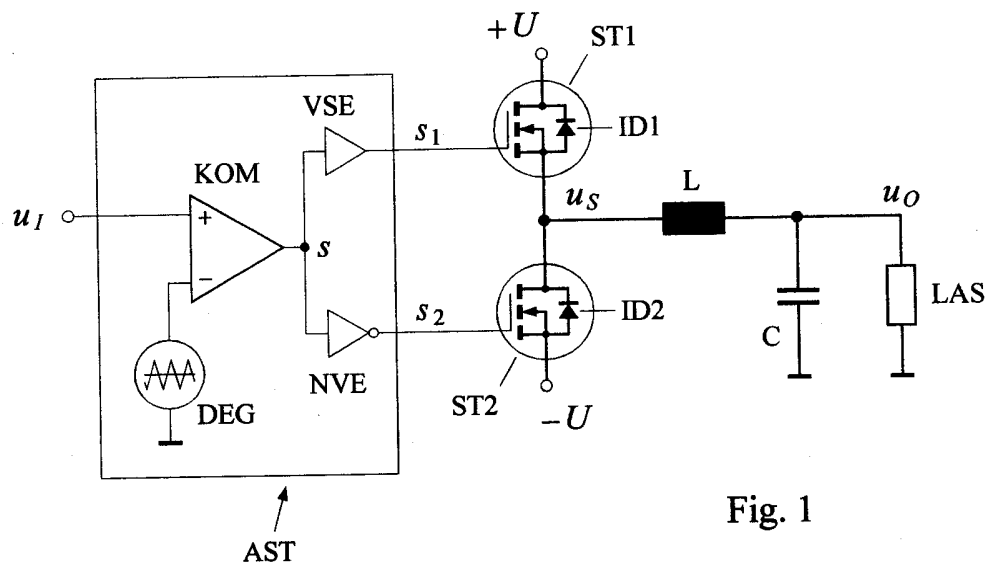


Fig. 1

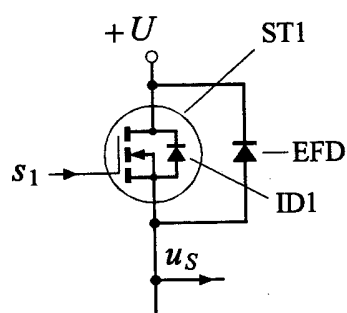


Fig. 2

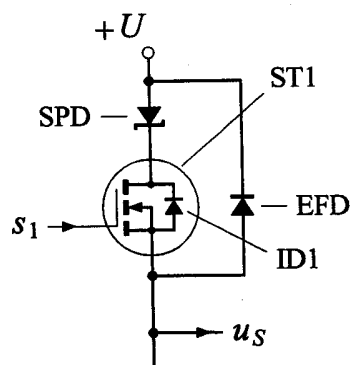


Fig. 3

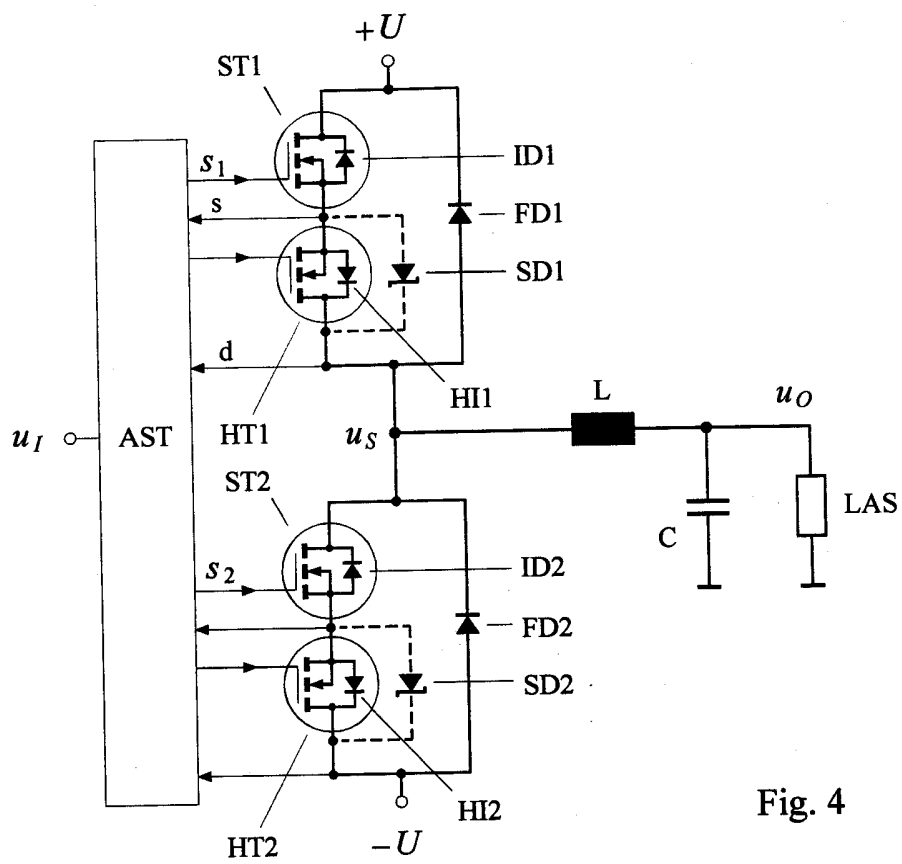


Fig. 4

ANSPRÜCHE

1. Halbleiterschaltanordnung, mit zumindest einer Halbbrücke, welche in jedem Brückenast einen in einer inhärenten Inversdiode (ID1, ID2) besitzenden Schalttransistor (ST1, ST2) enthält und jedem Schalttransistor eine externe Freilaufdiode (FD1, FD2) gleichsinnig zu der inhärenten Inversdiode parallel geschaltet ist, wobei die Schalttransistoren von einer Ansteuerschaltung (AST) angesteuert werden, um über je einen Ast eine positive bzw. negative Gleichspannung (+U, -U) an eine Last (LAS) zu schalten,

dadurch gekennzeichnet, dass

in jedem Brückenast in Serie mit dem Schalttransistor (ST1, ST2), gegenpolig zu diesem ein Hilfstransistor (HT1, HT2) geschaltet ist, welcher von der Ansteuerschaltung (AST) durchgesteuert wird, wenn die Stromrichtung in dem Brückenast der Durchlassrichtung der Inversdiode (HI1, HI2) des Hilfstransistors (HT1, HT2) entspricht.

2. Halbleiterschaltanordnung nach Anspruch 1, **dadurch gekennzeichnet, dass** die Ansteuerschaltung (AST) dazu eingerichtet ist, jeden Hilfstransistor (HT1, HT2) dann durchzusteuern, wenn dessen Drain-Source-Spannung negativ ist.

3. Halbleiterschaltanordnung nach Anspruch 1 oder 2, **dadurch gekennzeichnet, dass** jeder Hilfstransistor (HT1, HT2) eine bezüglich der Sperrspannung des Schalttransistors (ST1, ST2) niedrige Sperrspannung besitzt.

4. Halbleiterschaltanordnung nach Anspruch 2 oder 3, **dadurch gekennzeichnet, dass** dem Hilfstransistor (HT1, HT2) eine Schottky-Diode (SD1, SD2) parallel geschaltet ist, wobei deren Polung jener der dem Hilfstransistor inhärenten Inversdiode (HI1, HI2) entspricht.

24. Okt. 2005

NACHGEREICHT



Klassifikation des Anmeldungsgegenstands gemäß IPC⁸:

H03K 17/0416 (2006.01); **H03K 17/06** (2006.01); **H03K 17/16** (2006.01); **H03K 17/687** (2006.01);
H03F 3/217 (2006.01)

Recherchierter Prüfstoff (Klassifikation):

H03F, H03K, H02M

Konsultierte Online-Datenbank:

WIPO, EPODOC, PAJ

Dieser Recherchenbericht wurde zu den am **13. Jänner 2005** eingereichten Ansprüchen **1-4** erstellt.

Kategorie ⁹	Bezeichnung der Veröffentlichung: Ländercode, Veröffentlichungsnummer, Dokumentart (Anmelder), Veröffentlichungsdatum, Textstelle oder Figur soweit erforderlich	Betreffend Anspruch
A	US 5808327 A (MAIER et al.) 15. September 1998 (15.09.1998) <i>Zusammenfassung; Fig. 1, 3; Spalte 2, Zeile 5-29</i> --	1, 2
A	DE 10259732 A1 (DELPHI TECHNOLOGIES, INC) 1. Juli 2004 (01.07.2004) <i>Fig.2; Seite 6, Absatz [0049-0050]</i> --	1, 2
A	US 6304422 B1 (SANDER et al.) 16. Oktober 2001 (16.10.2001) <i>Fig. 3; Spalte 2, Zeile 25 - Spalte 3, Zeile 22</i> --	1, 2
A	US 2003/0137858 A1 (TSUJI et al.) 24. Juli 2003 (24.07.2003) <i>Fig. 3; Seite 3, Absatz [0035-0043]</i> ----	1, 2
Datum der Beendigung der Recherche: 28. Juli 2005 ☐ Fortsetzung siehe Folgeblatt Prüfer(in): Dr. ZOBL		