

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-201032
(P2019-201032A)

(43) 公開日 令和1年11月21日(2019.11.21)

(51) Int.Cl.	F I	テーマコード (参考)
HO 1 L 21/265 (2006.01)	HO 1 L 21/265 6 O 2 C	
HO 1 L 29/872 (2006.01)	HO 1 L 21/265 6 O 2 A	
HO 1 L 21/329 (2006.01)	HO 1 L 29/86 3 O 1 D	
HO 1 L 29/861 (2006.01)	HO 1 L 29/86 3 O 1 P	
HO 1 L 29/868 (2006.01)	HO 1 L 29/91 K	

審査請求 未請求 請求項の数 14 O L (全 14 頁) 最終頁に続く

(21) 出願番号 特願2018-92944 (P2018-92944)
(22) 出願日 平成30年5月14日 (2018.5.14)

(71) 出願人 000233273
株式会社 日立パワーデバイス
茨城県日立市大みか町五丁目2番2号
(74) 代理人 110002066
特許業務法人筒井国際特許事務所
(72) 発明者 稲田 直美
東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内

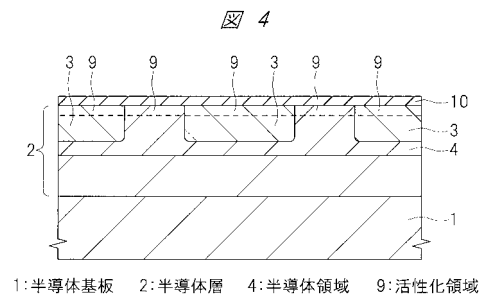
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】半導体装置の信頼性を向上させる。

【解決手段】まず、炭化珪素からなり、且つ、その表面上にn型の半導体層2が形成されたn型の半導体基板1を準備する。次に、半導体層2内に、相対的に高い不純物濃度を有するn型の半導体領域4を形成する。次に、半導体領域4に対して、レーザを用いた第1熱処理を行い、半導体領域4の表面に活性化領域9を形成する。活性化領域9では、半導体領域4が結晶化され、半導体領域4に含まれる不純物が活性化されている。次に、半導体領域4が保護膜10で覆われた状態で、半導体領域4、半導体層2および半導体基板1に対して、高温の第2熱処理を行う。

【選択図】 図4



【特許請求の範囲】

【請求項 1】

(a) 炭化珪素からなり、且つ、その表面上に第 1 導電型の半導体層が形成された前記第 1 導電型の半導体基板を準備する工程、
 (b) 前記半導体層内に、前記半導体層の不純物濃度よりも高い不純物濃度を有する前記第 1 導電型の第 1 半導体領域を形成する工程、
 (c) 前記 (b) 工程後、前記第 1 半導体領域に対して、レーザを用いた第 1 熱処理を行う工程、
 (d) 前記 (b) 工程後、前記第 1 半導体領域上に保護膜を形成する工程、
 (e) 前記 (c) 工程後および前記 (d) 工程後、前記第 1 半導体領域が前記保護膜で覆われた状態で、前記第 1 半導体領域、前記半導体層および前記半導体基板に対して、第 2 熱処理を行う工程、
 を有する、半導体装置の製造方法。

10

【請求項 2】

請求項 1 に記載の半導体装置の製造方法において、
 前記 (b) 工程と前記 (c) 工程との間に、前記第 1 半導体領域内に、前記第 1 導電型と反対の第 2 導電型の第 2 半導体領域を形成する工程を更に有する、半導体装置の製造方法。

【請求項 3】

請求項 2 に記載の半導体装置の製造方法において、
 前記 (c) 工程の前記第 1 熱処理は、前記第 1 半導体領域に対して行われ、前記第 2 半導体領域に対して行われない、半導体装置の製造方法。

20

【請求項 4】

請求項 2 に記載の半導体装置の製造方法において、
 前記 (c) 工程の前記第 1 熱処理は、前記第 1 半導体領域および前記第 2 半導体領域に対して行われる、半導体装置の製造方法。

【請求項 5】

請求項 4 に記載の半導体装置の製造方法において、
 前記 (b) 工程と前記 (e) 工程との間に、前記第 1 半導体領域に対して、レーザを用いた第 3 熱処理を選択的に行う工程を更に有し、
 前記第 3 熱処理は、前記第 2 半導体領域に対して行われない、半導体装置の製造方法。

30

【請求項 6】

請求項 2 に記載の半導体装置の製造方法において、
 前記 (e) 工程後、前記第 1 半導体領域および前記第 2 半導体領域に直接接するように、第 1 電極を形成する工程と、前記半導体基板の裏面に、第 2 電極を形成する工程とを更に有する、半導体装置の製造方法。

【請求項 7】

請求項 1 に記載の半導体装置の製造方法において、
 前記半導体基板は、前記半導体基板の外周から前記半導体基板の中心へ向かって第 1 幅を有する第 1 領域と、平面視において、前記第 1 領域に囲まれた第 2 領域とを有し、
 前記 (c) 工程の前記第 1 熱処理は、前記第 1 領域に対して行われ、前記第 2 領域に対して行われない、半導体装置の製造方法。

40

【請求項 8】

請求項 1 に記載の半導体装置の製造方法において、
 前記半導体基板は、前記半導体基板の外周から前記半導体基板の中心へ向かって第 1 幅を有する第 1 領域と、平面視において、前記第 1 領域に囲まれた第 2 領域とを有し、
 前記 (b) 工程と前記 (e) 工程との間に、前記第 1 領域に対して、レーザを用いた第 4 熱処理を選択的に行う工程を更に有し、
 前記第 4 熱処理は、前記第 2 領域に対して行われず、
 前記 (c) 工程の前記第 1 熱処理は、前記第 1 領域および前記第 2 領域に対して行われ

50

る、半導体装置の製造方法。

【請求項 9】

請求項 1 に記載の半導体装置の製造方法において、

前記 (c) 工程の前記第 1 熱処理によって、前記第 1 半導体領域の表面から 100 nm までの深さにかけて、前記第 1 半導体領域が結晶化され、前記第 1 半導体領域に含まれる不純物が活性化される、半導体装置の製造方法。

【請求項 10】

請求項 9 に記載の半導体装置の製造方法において、

前記 (c) 工程の前記第 1 熱処理には、KrF エキシマレーザが用いられる、半導体装置の製造方法。

10

【請求項 11】

請求項 10 に記載の半導体装置の製造方法において、

前記 (e) 工程の前記第 2 熱処理には、拡散炉が用いられる、半導体装置の製造方法。

【請求項 12】

請求項 11 に記載の半導体装置の製造方法において、

前記 (e) 工程は、1500 以上の温度で行われる、半導体装置の製造方法。

【請求項 13】

請求項 12 に記載の半導体装置の製造方法において、

前記 (d) 工程は、前記 (c) 工程後に行われ、

前記保護膜は、カーボン膜または有機膜である、半導体装置の製造方法。

20

【請求項 14】

請求項 12 に記載の半導体装置の製造方法において、

前記 (d) 工程は、前記 (c) 工程前に行われ、

前記 (c) 工程および前記 (e) 工程は、前記前記第 1 半導体領域が前記保護膜で覆われた状態で行われ、

前記保護膜は、有機膜である、半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関し、特に、炭化珪素を用いた半導体装置の製造方法に関する。

30

【背景技術】

【0002】

炭化珪素（以下、SiC と記す）は、バンドギャップが広く、最大絶縁電界がシリコンと比較して約一桁大きいことから、SiC は、パワーデバイスの材料として注目されている。

【0003】

半導体に不純物を導入する方法として、拡散法およびイオン注入法が知られているが、SiC は、不純物拡散係数が小さいため、拡散法による不純物の導入が難しい。そのため、SiC では、所定の不純物濃度や深さ分布を得るために、イオン注入法が用いられる。一般的に、イオン注入法により不純物を導入する場合、半導体基板内に格子間原子および格子欠陥が発生する。そのため、結晶性を回復させる目的、および、不純物を活性化させる目的で、熱処理を行う必要がある。

40

【0004】

特許文献 1 および特許文献 2 には、イオン注入法によって、SiC からなる半導体層に不純物領域を形成し、その後、半導体層の表面を絶縁膜で覆った状態で、1400 以上の温度で熱処理を行うことによって、不純物領域を活性化させる技術が開示されている。

【0005】

特許文献 3 および特許文献 4 には、イオン注入法によって、SiC からなる半導体層に不純物領域を形成し、その後、減圧雰囲気中で熱処理を行うことによって、半導体層の表面

50

にカーボン層を形成する技術が開示されている。そして、カーボン層を形成する工程より高い圧力、且つ、高い温度の雰囲気中において更に熱処理を行うことで、不純物領域を活性化させる技術が開示されている。

【0006】

特許文献5には、SiCからなる半導体層に不純物領域を形成し、その後、高速で熱処理を用いて、1000以上、且つ、1600以下の温度で第1熱処理を行う技術が開示されている。次に、第1熱処理よりも低い温度で第2の熱処理を施し、不純物領域を活性化させる技術が開示されている。また、ここでは、SiCの表面をカーボンなどの保護膜で覆っていない。

【0007】

特許文献6には、SiC基板に対して行う熱処理として、SiCの表面の元素が蒸発しない程度の照射パワーを有するレーザーアニールが開示されており、KrFおよびXeClエキシマレーザーが開示されている。

【0008】

特許文献7には、SiC基板を加熱した状態において、SiCのバンドギャップエネルギー以上のエネルギーを有するレーザー光を照射する技術と、レーザーのパワー密度を変化させて照射する方法とが開示されている。

【0009】

特許文献8および特許文献9には、レーザーアニールによるSiC基板の表面へのダメージを小さくするため、レーザーアニールを補助するためのヒーターを用いた熱処理が開示されている。

【先行技術文献】

【特許文献】

【0010】

【特許文献1】特開2014-229708号公報

【特許文献2】米国特許出願公開第2014/0346529号明細書

【特許文献3】国際公開第2005/076327号公報

【特許文献4】米国特許出願公開第2006/0220027号明細書

【特許文献5】特開2016-213420号公報

【特許文献6】特開2000-277448号公報

【特許文献7】特開2002-289550号公報

【特許文献8】特開2012-124263号公報

【特許文献9】米国特許出願公開第2013/0040445号明細書

【発明の概要】

【発明が解決しようとする課題】

【0011】

SiCは、バンドギャップが大きいので、1500を超える高温の活性化アニールが必要とされている。しかしながら、このような高温アニールを長時間に亘って行うと、SiC基板の表面からの原子離脱が生じる問題、および、SiC基板の表面にマイグレーションが生じる問題によって、SiC基板の表面に凹凸が発生する。SiC基板の表面に凹凸が発生すると、この凹凸に電界が集中し、SiC基板に形成されるデバイスにおいて、リーク電流の増加の原因となる。すなわち、SiC基板の表面の凹凸によって、半導体装置の信頼性が低下する恐れがある。

【0012】

また、SiC基板の表面の凹凸の発生を抑制するために、SiC基板の表面をカーボンなどの保護膜によって保護した後、SiC基板に対して高温アニールを実施する方法が用いられているが、上記の問題を解決するには、保護膜だけでは十分ではない。

【0013】

一方で、レーザーアニールを用いた活性化方法は、SiC基板に導入した不純物を活性化させる周波数を有する光に対して、SiC基板はその光の吸収係数が低いので、SiC基

10

20

30

40

50

板の深い位置に形成された不純物領域を活性化するためには高エネルギーのレーザ照射が必要となる。しかしながら、高エネルギーのレーザ照射は、SiC基板の表面において、SiCの昇華が生じる問題がある。また、高エネルギーのレーザ照射に代えて、低エネルギーのレーザ照射を複数回に分けて実施する方法、および、レーザアニールの補助としてヒーターを用いる方法は、ランニングコストの増加、アニール装置の改良、または、新規のアニール装置の導入など、多額の投資が必要となる問題がある。

【0014】

その他の課題と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【課題を解決するための手段】

10

【0015】

本願において開示される実施の形態のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0016】

一実施の形態である半導体装置の製造方法は、炭化珪素からなり、且つ、その表面上に半導体層が形成された半導体基板を準備する工程と、半導体層内に、第1半導体領域を形成する工程と、第1半導体領域に対して、レーザを用いた第1熱処理を行う工程と、を有する。また、半導体装置の製造方法は、更に、第1半導体領域上に保護膜を形成する工程と、第1半導体領域が保護膜で覆われた状態で、第1半導体領域、半導体層および半導体基板に対して、第2熱処理を行う工程、とを有する。

20

【発明の効果】

【0017】

本願において開示される一実施の形態によれば、半導体装置の信頼性を向上させることができる。

【図面の簡単な説明】

【0018】

【図1】実施の形態1の半導体装置の断面図である。

【図2】実施の形態1の半導体装置の製造工程を示す断面図である。

【図3】図2に続く半導体装置の製造工程を示す断面図である。

【図4】図3に続く半導体装置の製造工程を示す断面図である。

30

【図5】実施の形態2の半導体装置の製造工程を示す断面図である。

【図6】変形例1の半導体装置の製造工程を示す断面図である。

【図7】実施の形態3の半導体装置の製造工程を示す平面図である。

【図8】変形例2の半導体装置の製造工程を示す平面図である。

【発明を実施するための形態】

【0019】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。また、以下の実施の形態では、特に必要なときを除き、同一または同様な部分の説明を原則として繰り返さない。

40

【0020】

(実施の形態1)

<半導体装置の構造>

以下に、図1を用いて、本実施の形態の半導体装置の構造について説明する。図1は、半導体装置であるSiCパワーデバイスの一例として、2つのJBS(Junction Barrier Schottky)ダイオードDIの断面図を示している。なお、本実施の形態では、JBSダイオードDIの主要部のみを説明し、JBSダイオードDIの周辺部である電界緩和領域などについては、説明を省略する。

【0021】

本実施の形態で使用される半導体基板1は、炭素および珪素を含む基板であり、具体的

50

には、n型の不純物が導入された炭化珪素(SiC)基板である。半導体基板1の表面上には、相対的に低い不純物濃度を有するn型の半導体層2が形成されている。半導体層2も半導体基板1と同様に、炭素および珪素を含む。

【0022】

半導体層2内には、半導体層2よりも高い不純物濃度を有するn型の半導体領域4が形成されている。半導体領域4内には、互いに分離されるように、複数のp型の半導体領域3が形成されている。n型の半導体領域4は、例えば $2 \times 10^{18} / \text{cm}^3$ の不純物濃度を有し、p型の半導体領域3は、例えば $1 \times 10^{18} / \text{cm}^3 \sim 1 \times 10^{20} / \text{cm}^3$ の不純物濃度を有する。

【0023】

半導体領域3上および半導体領域4上には、半導体領域3および半導体領域4に直接接するように、電極5が形成されている。電極5は、例えば、チタン膜と、チタン膜上に形成されたアルミニウム膜との積層の金属膜であり、半導体領域3および半導体領域4とショットキー接続されている。

【0024】

半導体基板1の裏面には、電極6が形成されている。電極6は、例えば、ニッケルシリサイドからなるシリサイド膜であり、半導体基板1とオーミック接続されている。

【0025】

本実施の形態のJBSダイオードDIは、ショットキーバリアダイオードの一種であり、電極5と電極6との間の電流経路は、主に、n型の半導体領域4となる。そして、本実施の形態のJBSダイオードDIでは、n型の半導体領域4内に、複数のp型の半導体領域3が形成されている。JBSダイオードDIに逆方向のバイアスを印加した際に、電極5と半導体領域4との界面から半導体基板1へ向かって、リーク電流が流れる場合がある。この時、複数の半導体領域3から生じる空乏層によって、上記リーク電流の経路を狭めることで、上記リーク電流を抑制することができる。

【0026】

しかしながら、上述のように、半導体層2、半導体領域3および半導体領域4などに含まれる不純物を活性化させるため、長時間に亘って1500以上の高温の熱処理を行うと、半導体領域3および半導体領域4の表面に凹凸が発生し、凹凸に電界が集中するため、凹凸が上記リーク電流の増加の原因となる。従って、本実施の形態の半導体装置であるJBSダイオードDIの信頼性が低下する恐れがある。

【0027】

このような恐れを解消するため、本実施の形態では、図1に示されるように、半導体領域3および半導体領域4の表面付近に活性化領域9が設けられている。活性化領域9は、例えば半導体領域3および半導体領域4の表面から100nmまでの深さに位置する領域であり、後述のレーザを用いた第1熱処理によって、結晶化された領域であり、半導体領域3および半導体領域4に含まれる不純物が活性化された領域である。

【0028】

以下に、本実施の形態の半導体装置の製造方法を説明しながら、活性化領域9の特徴を詳細に説明する。

【0029】

<半導体装置の製造方法>

図2～図4は、図1に示される半導体装置の製造方法を示す断面図である。

【0030】

図2に示されるように、まず、その表面にn型の半導体層2が形成された半導体基板1を準備する。半導体基板1は、炭素および珪素を含む基板であり、n型の不純物が導入された炭化珪素(SiC)基板である。半導体層2は、エピタキシャル成長法によって半導体基板1上に形成され、炭素および珪素を含む層である。

【0031】

次に、イオン注入法によって、半導体層2内に、半導体層2よりも高い不純物濃度を有

10

20

30

40

50

する n 型の半導体領域 4 を形成する。半導体領域 4 は、例えば窒素をイオン注入することで形成され、窒素のドーズ量は、例えば $1.6 \times 10^{12} / \text{cm}^2$ である。ここでは、半導体領域 4 は、半導体層 2 の表面から $800 \text{ nm} \sim 850 \text{ nm}$ の深さにかけて形成される。なお、このイオン注入は、1 回だけでなく、注入エネルギーを変更して、複数回に分けて行われてもよい。

【0032】

図 3 は、半導体領域 3 の形成工程を示している。

【0033】

まず、半導体領域 4 上に、例えば酸化シリコンからなる絶縁膜を形成する。次に、フォトリソグラフィ法およびエッチング処理を用いて、この絶縁膜をパターニングすることで、マスクパターン 7 を形成する。次に、半導体領域 4 の一部がマスクパターン 7 によって選択的に覆われた状態で、イオン 8 を半導体領域 4 に導入する。

10

【0034】

図 3 では、イオン 8 を矢印で示しており、イオン 8 には、イオン化したアルミニウムまたはホウ素が用いられる。また、イオン 8 のドーズ量は、例えば $1.8 \times 10^{14} / \text{cm}^2$ である。これにより、マスクパターン 7 から露出している半導体領域 4 内に、複数の p 型の半導体領域 3 が形成される。ここでは、半導体領域 3 は、半導体層 2 の表面から $600 \text{ nm} \sim 800 \text{ nm}$ の深さにかけて形成される。なお、このイオン注入は、1 回だけでなく、注入エネルギーを変更して、複数回に分けて行われてもよい。

20

【0035】

また、マスクパターン 7 の平面形状は、ストライプ状、島状、多角形状または格子状とすることが可能である。その後、ウェットエッチング処理などによって、マスクパターン 7 が除去される。

【0036】

図 4 は、レーザを用いた第 1 熱処理工程、および、拡散炉を用いた高温の第 2 熱処理工程を示している。

【0037】

まず、半導体領域 3 および半導体領域 4 の表面付近に対して、レーザを用いた第 1 熱処理を行う。ここでは、SiC のバンドギャップエネルギー以上のエネルギーを有し、且つ、波長が 248 nm である KrF エキシマレーザを用いる。これにより、半導体領域 3 および半導体領域 4 の表面付近の不純物を活性化させ、活性化領域 9 が形成される。具体的には、活性化領域 9 は、半導体領域 3 および半導体領域 4 の表面から 100 nm までの深さにかけて、半導体領域 3 および半導体領域 4 に含まれる不純物が活性化された領域である。また、このレーザを用いた第 1 熱処理によって、活性化領域 9 の結晶性も良好となる。

30

【0038】

次に、半導体領域 3 上および半導体領域 4 上に、例えばカーボン膜または有機膜である保護膜 10 を形成する。次に、半導体領域 3 および半導体領域 4 が保護膜 10 によって覆われた状態で、半導体領域 4、半導体領域 3、半導体層 2 および半導体基板 1 に対して、拡散炉を用いた第 2 熱処理を行う。この第 2 熱処理は、 1500 以上の温度で行われ、例えば $1500 \sim 2000$ の範囲の温度で行われる。また、保護膜 10 は、主に、第 2 熱処理によって、半導体基板 1 の表面からの原子離脱が生じる問題、および、半導体基板 1 の表面にマイグレーションが生じる問題を出来るだけ抑制するために設けられている。このような第 2 熱処理により、半導体領域 4、半導体領域 3、半導体層 2 および半導体基板 1 に含まれる不純物が活性化される。その後、ウェットエッチング処理などによって、保護膜 10 が除去される。

40

【0039】

また、本実施の形態では、レーザを用いた第 1 熱処理を行った後に、保護膜 10 を形成した例を示したが、先に保護膜 10 を形成し、半導体領域 3 および半導体領域 4 が保護膜 10 によって覆われた状態で、レーザを用いた第 1 熱処理を行い、続けて拡散炉を用いた

50

第2熱処理を行ってもよい。しかし、この場合、保護膜10がカーボン膜であると、KrFエキシマレーザが保護膜10に吸収されてしまう恐れがあるので、保護膜10には、レーザ波長の吸収率が低い膜として、有機膜を用いることが好ましい。

【0040】

その後、以下の製造工程を経て、図1に示される半導体装置であるJBSダイオードDIが製造される。

【0041】

まず、半導体領域3上および半導体領域4上に、例えばスパッタリング法を用いて、例えばチタン膜と、アルミニウム膜とを順次形成する。次に、図示はしないが、フォトリソグラフィ法およびエッチング処理を用いて、チタン膜と、アルミニウム膜との積層の金属膜をパターニングすることで、電極5が形成される。電極5は、半導体領域3および半導体領域4に直接接するように形成され、半導体領域3および半導体領域4とショットキー接続される。

10

【0042】

次に、半導体基板1の裏面上に、例えばスパッタリング法を用いて、例えばニッケルからなる金属膜を形成する。次に、この金属膜に対して熱処理を行うことで、半導体基板1に含まれる材料と、上記金属膜に含まれる材料とを反応させて、ニッケルシリサイドからなるシリサイド膜を形成する。このシリサイド膜が半導体基板1とオーミック接続され、電極6となる。

【0043】

20

<本実施の形態の主な特徴>

本実施の形態の主な特徴は、図4で説明したように、まず、半導体領域3および半導体領域4の表面付近に対して、レーザを用いた第1熱処理を行い、その後、半導体領域4、半導体領域3、半導体層2および半導体基板1に対して、拡散炉を用いた1500以上の第2熱処理を行うことである。

【0044】

上述のように、1500以上の高温の熱処理によって、各領域の不純物を活性化しようとする、半導体領域3および半導体領域4の表面に凹凸が発生する。一方で、レーザを用いた熱処理は、SiCのレーザ吸収係数が低いので、深い位置に形成された不純物領域を活性化するためには高エネルギーのレーザ照射が必要となる。しかしながら、高エネルギーのレーザ照射は、SiCの昇華が生じる問題がある。

30

【0045】

本実施の形態では、まず、半導体領域3および半導体領域4の表面付近に対して、レーザを用いた第1熱処理を行い、活性化領域9を形成している。活性化領域9において、半導体領域3および半導体領域4に含まれる不純物は活性化され、半導体領域3および半導体領域4の表面の結晶性も改善されている。活性化領域9の結晶性が良好であれば、後の1500以上の高温の第2熱処理による元素離脱が生じ難いため、半導体領域3および半導体領域4の表面に凹凸が発生し難くなる。

【0046】

特に、本実施の形態のようなJBSダイオードDIでは、ショットキー接続がされている半導体領域3の表面の状態が良好であることが重要である。半導体領域3の表面が凹凸であると、凹凸に電界が集中するため、凹凸がリーク電流の増加の原因となる問題があり、更に、凹凸によって半導体領域3と電極5との接触面積が低減する問題があるからである。

40

【0047】

このように、リーク電流の増加を抑制するためには、半導体領域3の表面の凹凸を選択的に改善することが効率的である。そこで、本実施の形態では、レーザを用いた第1熱処理を行い、比較的深さの浅い活性化領域9のみを効率的に結晶化している。具体的には、半導体領域3および半導体領域4の表面から100nmまでの深さの領域が、活性化領域9として形成されている。このため、高エネルギーのレーザ照射を用いて、半導体基板1

50

上の各領域（半導体層 2、半導体領域 3 および半導体領域 4）の全体を結晶化および活性化させる必要が無いので、SiC の昇華が生じるような問題を抑制できる。

【0048】

また、第 1 熱処理に続いて、1500 以上の高温の第 2 熱処理が行われるが、この時には既に、半導体領域 3 および半導体領域 4 の表面（活性化領域 9）において、結晶性が改善されているため、半導体領域 3 および半導体領域 4 の表面は、凹凸が形成され難い状態となっている。すなわち、先にレーザを用いた第 1 熱処理が行われていることで、次に高温の第 2 熱処理を行っても、半導体領域 3 および半導体領域 4 の表面には、凹凸が発生し難い。このため、本実施の形態では、半導体装置の信頼性を向上させることができる。

【0049】

（実施の形態 2）

以下に、実施の形態 2 の半導体装置を、図 5 を用いて説明する。図 5 は、実施の形態 1 の図 4 に対応する製造工程の断面図を示している。なお、以下の説明では、実施の形態 1 との相違点を主に説明する。

【0050】

実施の形態 1 では、図 4 に示されるように、p 型の半導体領域 3 および n 型の半導体領域 4 に対して、レーザを用いた第 1 熱処理を行っていた。

【0051】

実施の形態 2 では、図 5 に示されるように、n 型の半導体領域 4 に対して、レーザを用いた第 1 熱処理を行うが、p 型の半導体領域 3 に対して、レーザを用いた第 1 熱処理を行わない。すなわち、半導体領域 3 の表面に活性化領域 19 を形成するが、半導体領域 4 の表面に活性化領域 19 を形成しない。

【0052】

上述のように、JBS ダイオード DI の電流経路は、主に、n 型の半導体領域 4 である。このため、n 型の半導体領域 4 の表面における凹凸の発生が抑制されることは、p 型の半導体領域 3 の表面における凹凸の発生が抑制されることよりも重要である。

【0053】

従って、実施の形態 2 では、半導体領域 4 に対して、レーザを用いた第 1 熱処理を選択的に行っている。レーザ照射は、半導体基板 1 の上方を自由に走査できるため、半導体領域 4 のみに選択的にレーザを照射させることができる。このように、実施の形態 2 では、実施の形態 1 と比較して、レーザを走査させる面積を低減させることができるので、製造時間の短縮を図ることができる。

【0054】

（変形例 1）

以下に、変形例 1 の半導体装置を、図 6 を用いて説明する。図 6 は、実施の形態 1 の図 4、および、実施の形態 2 の図 5 に対応する製造工程の断面図を示している。なお、以下の説明では、実施の形態 1 および実施の形態 2 との相違点を主に説明する。

【0055】

変形例 1 では、まず、p 型の半導体領域 3 および n 型の半導体領域 4 に対して、実施の形態 1 と同様に、レーザを用いた第 1 熱処理を行って、半導体領域 3 および半導体領域 4 の表面に活性化領域 9 を形成する。次に、n 型の半導体領域 4 に対して、実施の形態 2 と同様に、レーザを用いた第 3 熱処理を選択的に行って、半導体領域 4 の表面に選択的に活性化領域 19 を形成する。なお、ここで説明する第 3 熱処理は、便宜上、名称を変更しているが、実施の形態 2 の第 1 熱処理と同じ処理である。

【0056】

また、変形例 1 では、上記第 3 熱処理を先に行い、その後、上記第 1 熱処理を行ってもよい。すなわち、変形例 1 では、半導体領域 4 に対してレーザを用いた熱処理が 2 回行われ、半導体領域 3 に対してレーザを用いた熱処理が 1 回行われる。

【0057】

このように、変形例 1 では、半導体領域 3 および半導体領域 4 の表面において、結晶性

10

20

30

40

50

を改善させると共に、半導体領域 4 の表面の結晶性を更に改善させることができる。従って、変形例 1 では、実施の形態 1 および実施の形態 2 と比較して、半導体装置の信頼性を更に向上させることができる。

【0058】

また、変形例 1 では、半導体領域 4 に対してレーザを用いた熱処理を 2 回行う場合を例示したが、必要に応じて、半導体領域 4 に対してレーザを用いた熱処理を 3 回以上行ってもよい。

【0059】

(実施の形態 3)

以下に、実施の形態 3 の半導体装置を、図 7 を用いて説明する。図 7 は、実施の形態 1 の図 4 に対応する製造工程の平面図を示しており、半導体基板 1 であるウェハ WF の全体図を示している。また、図 7 は平面図であるが、図面を見易くするため、活性化領域 29 にハッチングを付している。なお、以下の説明では、実施の形態 1 との相違点を主に説明する。

10

【0060】

図 7 に示されるように、半導体基板 1 であるウェハ WF は、ウェハ WF の外周からウェハ WF の中心に向かって幅 W1 を有する外周領域 WPR と、平面視において外周領域 WPR に囲まれた中央領域 CR とを有する。なお、外周領域 WPR には、オリエンテーションフラットが形成されている領域も含まれる。

【0061】

実施の形態 3 では、外周領域 WPR に対して、実施の形態 1 と同様に、レーザを用いた第 1 熱処理を選択的に行い、中央領域 CR に対しては、この第 1 熱処理を行わない。すなわち、外周領域 WPR には、実施の形態 1 の活性化領域 9 と同様な活性化領域 29 が形成されている。

20

【0062】

ウェハ WF は、外周領域 WPR、または、外周領域 WPR および中央領域 CR に亘って形成される半導体チップ領域 CHP1 と、中央領域 CR に形成される半導体チップ領域 CHP2 とを有する。

【0063】

拡散炉を用いた 1500 以上の第 2 熱処理では、ウェハ WF 面内において、ばらつきが生じる。すなわち、中央領域 CR よりも、外周領域 WPR において、半導体領域 3 および半導体領域 4 の表面に凹凸が生じ易いことが、本願発明者の検討により判った。言い換えれば、半導体チップ領域 CH1 に形成される JBS ダイオード DI は、半導体チップ領域 CH2 に形成される JBS ダイオード DI よりも、リーク電流が増加し易い傾向があり、同じウェハ WF から製造される JBS ダイオード DI の性能にばらつきが生じる。

30

【0064】

そこで、実施の形態 3 では、外周領域 WPR に対して、レーザを用いた第 1 熱処理を選択的に行うことで、外周領域 WPR を含む半導体チップ領域 CHP1 において、半導体領域 3 および半導体領域 4 の表面の凹凸を抑制し、同じウェハ WF から製造される JBS ダイオード DI の性能のばらつきを低減させている。すなわち、外周領域 WPR における JBS ダイオード DI の性能の低下を抑制させている。このため、実施の形態 3 では、外周領域 WPR における半導体装置の信頼性を向上させることができ、歩留まりを向上させることができる。

40

【0065】

(変形例 2)

以下に、変形例 2 の半導体装置を、図 8 を用いて説明する。図 8 は、実施の形態 1 の図 4、および、実施の形態 3 の図 7 に対応する製造工程の平面図を示しており、半導体基板 1 であるウェハ WF の全体図を示している。また、図 8 は平面図であるが、図面を見易くするため、活性化領域 29 にハッチングを付している。なお、以下の説明では、実施の形態 1 および実施の形態 3 との相違点を主に説明する。

50

【0066】

変形例2では、まず、外周領域WPRおよび中央領域CRに対して、実施の形態1と同様に、レーザを用いた第1熱処理を行って、活性化領域9を形成する。次に、外周領域WPRに対して、実施の形態3と同様に、レーザを用いた第4熱処理を選択的に行って、活性化領域29を形成する。なお、ここで説明する第4熱処理は、便宜上、名称を変更しているが、実施の形態3の第1熱処理と同じ処理である。

【0067】

また、変形例2では、上記第4熱処理を先に行い、その後、上記第1熱処理を行ってもよい。すなわち、変形例2では、外周領域WPRに対してレーザを用いた熱処理が2回行われ、中央領域CRに対してレーザを用いた熱処理が1回行われる。

10

【0068】

このように、変形例2では、外周領域WPRおよび中央領域CRにおいて、半導体領域3および半導体領域4の表面の結晶性を改善させると共に、外周領域WPRにおいて、半導体領域3および半導体領域4の表面の結晶性を更に改善させることができる。従って、変形例2では、実施の形態1および実施の形態3と比較して、半導体装置の信頼性を更に向上させることができる。

【0069】

また、変形例2では、外周領域WPRに対してレーザを用いた熱処理を2回行う場合を例示したが、必要に応じて、外周領域WPRに対してレーザを用いた熱処理を3回以上行ってもよい。

20

【0070】

以上、本願発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能である。

【0071】

例えば、上述の実施の形態では、半導体基板1がn型のSiC基板である場合を例示したが、導電型を逆にしてもよい。すなわち、半導体基板1、半導体層2および半導体領域4をp型とし、半導体領域3をn型としてもよい。

【符号の説明】

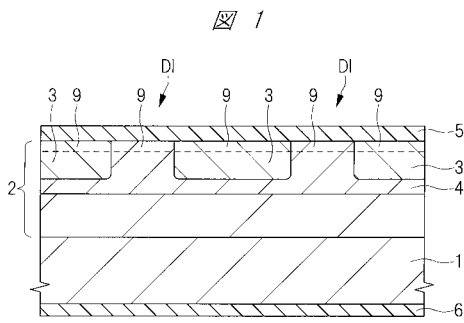
【0072】

1 半導体基板
 2 半導体層
 3 半導体領域
 4 半導体領域
 5 電極
 6 電極
 7 マスクパターン
 8 イオン
 9 活性化領域
 10 保護膜
 19 活性化領域
 29 活性化領域
 CHP1、CHP2 半導体チップ領域
 CR 中央領域
 W1 幅
 WF ウェハ
 WPR 外周領域

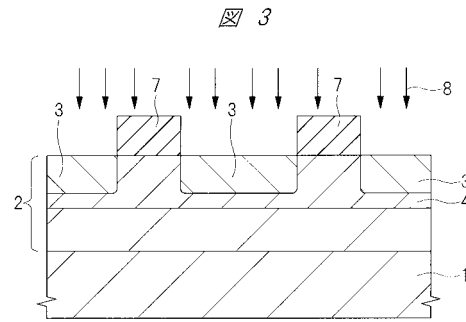
30

40

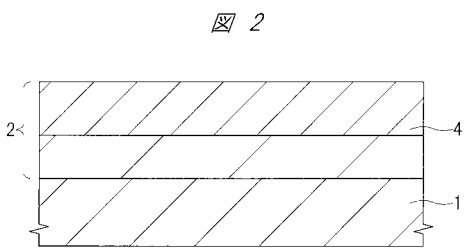
【 図 1 】



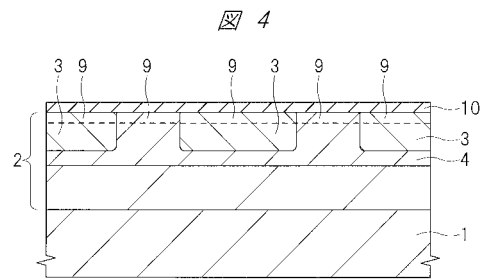
【 図 3 】



【 図 2 】

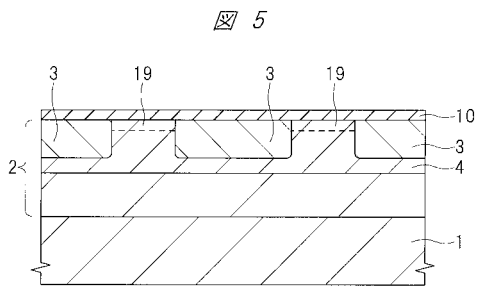


【 図 4 】

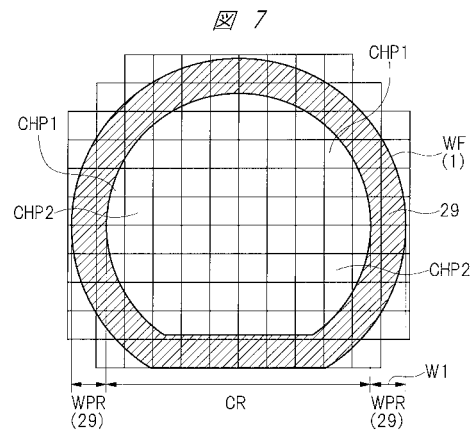


1:半導体基板 2:半導体層 4:半導体領域 9:活性化領域

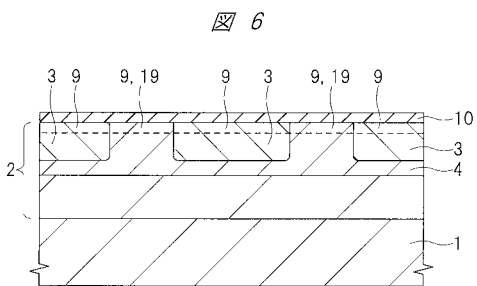
【 図 5 】



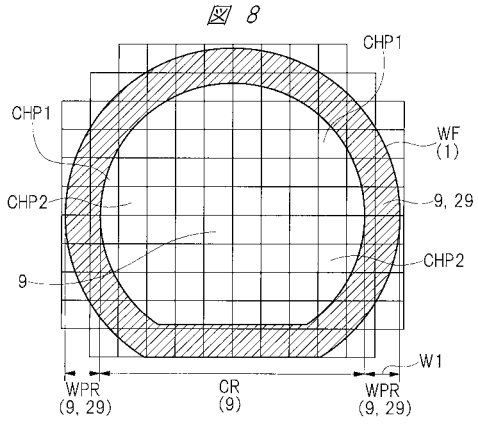
【 図 7 】



【 図 6 】



【 図 8 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 1 L 29/91

F

H 0 1 L 29/91

A