



Patent dodatkowy
do patentu nr _____

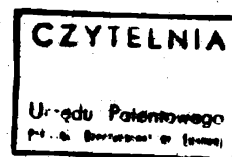
Zgłoszono: 29.12.73 (P. 212474)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 14.07.80

Opis patentowy opublikowano: 31.01.1984

Int. Cl.³
E05B 49/04



Twórcy wynalazku: Władysław Markowski, Ryszard Biegański
Uprawniony z patentu: Zakłady Teleelektroniczne „Telkom-Telfa”,
Bydgoszcz (Polska)

Układ deszyfratora elektronicznego zamka szyfrowego

1

Przedmiotem wynalazku jest układ deszyfratora elektronicznego zamka szyfrowego, zwłaszcza do urządzeń przeciwwłamaniowych.

Znane są układy deszyfratorów zawierające przekładniki elektromagnetyczne, w których każdy następny przekładnik może być włączony tylko po przygotowaniu mu obwodu zadziałania przez poprzedni właściwie wybrany za pomocą manipulatora.

Znane są również układy deszyfratorów zawierające elementy cyfrowe, w których zapisany jest szyfr w postaci binarnej i porównywanej z binarną postacią szyfru otwierającego zamek, wprowadzaną do deszyfratora manipulatorem, na przykład klawiaturą złożoną z zespołu przycisków, z których każdemu przyporządkowana jest inna cyfra. Każdy z tych znanych deszyfratorów wymaga połączenia z manipulatorem ilości przewodów większą od dwóch, przy czym ilość ta zwiększa się z ilością znaków szyfru otwierającego zamek.

Nadto znane układy deszyfratorów nie mają możliwości sygnalizowania uszkodzenia — na przykład zwarcia, lub przerwy w tych przewodach.

Zgodnie z wynalazkiem układ deszyfratora ma dwa mostki Wheatstone'a o dwóch gałęziach wspólnych dla obydwu mostków. Jedna z tych wspólnych gałęzi zawiera manipulator, a jedna z niewspólnych gałęzi jednego z mostków zawiera

2

ra rezystory cechujące. W gałęziach pomiarowych obydwu mostków znajdują się wzmacniacze progowe. Wyjście wzmacniacza, który znajduje się w mostku mającym w gałęzi rezystory cechujące połączone jest z jednym z wejść iloczynu logicznego oraz z wejściem sterującym przerzutnika (n+1) stabilnego. Wyjście drugiego wzmacniacza progowego połączone jest z drugim wejściem iloczynu logicznego, którego wyjście poprzez układ opóźniający podane jest na wejście kasujące przerzutnika (n+1) stabilnego, a n wyjść tego przerzutnika połączonych jest z odpowiadającymi n-elementowemu założonemu szyfrowi, rezystorami cechującymi umieszczonymi w gałęzi mostka, a jego n+1 wyjście połączone jest z wejściem sterującym układu pamiętającego uruchamiającego zamek. Do wejścia blokującego tego układu bezpośrednio, a do wejścia kasującego poprzez układ opóźniający dołączone jest wyjście iloczynu logicznego.

Takie rozwiązanie umożliwia przyłączenia manipulatora do deszyfratora zawsze linią dwuprzewodową, niezależnie od ilości znaków szyfru otwierającego zamek, oraz zapewnia stałą kontrolę stanu linii i sygnalizację jej uszkodzeń, jak również sygnalizowanie każdego przypadku niepowołanego użycia manipulatora.

Przedmiot wynalazku w przykładowym wykonaniu pokazano na rysunku, który przedstawia schemat ideowy układu deszyfratora.

Układ deszyfratora składa się z dwóch mostków Wheatstone'a, jednego **M1** o gałęziach **ABCiD** oraz drugiego **M2** o gałęziach **CDEiF**. Gałęzie **C** i **D** są wspólne dla obydwu mostków. W gałąź **C** włączony jest manipulator, a gałąź **F** stanowią rezystory cechujące.

W gałęziach pomiarowych mostków znajdują się wzmacniacze progowe, w mostku **M1** wzmacniacz **W1**, a w mostku **M2** wzmacniacz **W2**. Wyjście wzmacniacza **W1** połączone jest z jednym z wejść iloczynu logicznego **J**, a wyjście drugiego mostka **W2** połączone jest z drugim wejściem tego iloczynu logicznego, oraz z wejściem sterującym przerzutnika **P** ($n+1$) stabilnego. Wyjście iloczynu logicznego **J** połączone jest bezpośrednio z wejściem blokującym układu **U** pamiętającego uruchamiającego zamek i poprzez układ opóźniający **T** połączone jest z wejściem kasującym przerzutnika **P** ($n+1$) stabilnego, a także z wejściem kasującym układu **U** pamiętającego uruchamiającego zamek. Każdy przycisk manipulatora **D** włącza do gałęzi rezystor o innej rezystancji, oraz jednocześnie odłącza rezystor kontrolny równoważący mostek **M1** w stanie oczekiwania. Mostek **M2** w stanie oczekiwania nie jest zrównoważony.

Uszkodzenie linii do manipulatora, oraz włączenie któregośkolwiek przycisku manipulatora powoduje wyprowadzenie mostka **M1** z równowagi i pojawienie się sygnału na wyjściu wzmacniacza **W1** znajdującego się w pomiarowej gałęzi mostka. W przypadku gdy za pomocą manipulatora **D** zostanie wybrany niewłaściwy rezystor, na wyjściu wzmacniacza **W2** istnieje także sygnał, w związku z czym iloczyn logiczny **J** zostajeysterowany i uruchomiona zostaje sygnalizacja naruszenia linii.

Jeżeli za pomocą manipulatora **D** zostanie wybrany właściwy rezystor, odpowiadający rezystorowi cechującemu w gałęzi **F** mostka **M2**, wówczas mostek ten zostaje zrównoważony i na wyjściu wzmacniacza **W2** pojawi się sygnał ustawiający przerzutnik **P** ($n+1$) stabilny w jedną pozycję dalej. Z tą drugą pozycją tego przerzutnika związany jest inny rezystor cechujący, który zostaje teraz włączony do gałęzi **F** mostka **M2**. Włączenie manipulatora w wybranej kolejności

n właściwych rezystorów spowoduje ustawienie przerzutnika **P** ($n+1$) stabilnego w pozycji $n+1$ iysterowanie układu **U** pamiętającego uruchamiającego zamek, pod warunkiem, że układ ten nie był wcześniej zablokowany. Kasowanie całego układu deszyfratora na początku wybierania szyfru, oraz w celu zamknięcia zamka uprzednio otwartego, odbywa się przez przetrzymanie w manipulatorze **D** jakiegokolwiek przycisku, nie używanego w aktualnie ustawionym szyfrze, przez czas dłuższy od opóźnienia układu opóźniającego **T**.

Kodowanie polega na wybraniu, z będących do dyspozycji kodującego, odpowiednich rezystorów cechujących i przyporządkowaniu ich według obranego n elementowego szyfru n wyjściom przerzutnika **P** ($n+1$).

Zastrzeżenie patentowe

Układ deszyfratora elektronicznego zamka szyfrowego, **znamienny tym**, że ma dwa mostki Wheatstone'a (**M1**) i (**M2**) o dwóch gałęziach (**C**) i (**D**) wspólnych dla obydwu, z których jedna (**D**) zawiera manipulator, a jedna z niewspólnych gałęzi (**F**) jednego z mostków zawiera rezystory cechujące, przy czym w gałęziach pomiarowych tych mostków znajdują się wzmacniacze progowe (**W1**) i (**W2**), z których wyjście wzmacniacza (**W2**), znajdującego się w mostku (**M2**) mającym w gałęzi (**F**) rezystory cechujące połączone jest z jednym z wejść iloczynu logicznego (**J**) oraz z wejściem sterującym przerzutnika ($n+1$) stabilnego (**P**), wyjścia drugiego wzmacniacza progowego (**W1**) połączone jest z drugim wejściem iloczynu logicznego (**J**), którego wyjście poprzez układ opóźniający (**T**) podane jest na wejście kasujące przerzutnika ($n+1$) stabilnego (**P**), natomiast n wyjść tego przerzutnika (**P**) połączonych jest z odpowiadającymi n-elementowemu założonemu szyfrowi, rezystorami cechującymi umieszczonymi w gałęzi (**F**) mostka (**M2**), a jego $n+1$ wyjście połączone jest z wejściem sterującym układu pamiętającego (**U**) uruchamiającego zamek, przy czym do wejścia blokującego tego układu bezpośrednio, a do wejścia kasującego poprzez układ opóźniający (**T**), dołączone jest wyjście iloczynu logicznego.

