(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。Int. Cl. 6
H04N 3/185

(45) 공고일자 2003년06월02일
(11) 등록번호 10-0377426
(24) 등록일자 2003년03월12일

(21) 출원번호 10-1995-0023313
(22) 출원일자 1995년07월31일

(65) 공개번호 특1996-0009595
(43) 공개일자 1996년03월22일

(30) 우선권주장 08/285580 1994년08월03일 미국(US)

(73) 특허권자 톰슨 콘슈머 일렉트로닉스, 인코포레이티드
미국 인디아나주 46290-1024 인디아나폴리스 노스 메리디안 스트리트 10330

(72) 발명자 존배렛조지
미합중국,인디아나,카멜,레이크쇼어드라이브이스트11408

(74) 대리인 나영환
이상섭
안성탁

심사관 : 정성중

(54) 다이나믹포커스증폭기용보호회로

요약

고 전압원(+250V)에 결합되는 능동 풀업 배열부(105)는 동작 전압을 발생시킨다. 다이나믹 포커스 변조 신호를 증폭하는 증폭기(106)는 동작 전압에 의해 동작되고 예컨대, 상이한 구성의 달링턴 쌍으로 결합된 저 전압 트랜지스터인 복수의 트랜지스터(Q103, Q104, Q105, Q106)를 갖는다. 하나의 저 전압 트랜지스터(Q104)는 풀업 배열부의 저항(R140)과 푸시 풀 구조의 전원 귀환부, 예컨대 접지 사이에 직렬로 결합된다. 푸시 풀 구조의 고장 상태는 저항을 파괴하여 개방 회로 상태를 야기할 수 있다. 스위치(예컨대, 다이오드 또는 제너 다이오드(CR104))는 증폭기의 하나의 트랜지스터와 전원 귀환부 사이에 결합된다. 스위치는 고장 상태 발생 시 저항이 파괴될 때까지 트랜지스터의 역방향의 절연파괴를 방지한다. 저항은 퓨즈 저항일 수 있다.

대표도

도 3

명세서

도면의 간단한 설명

제1도는 본 발명을 이해하는데 유용한 다이나믹 포커스 제어 회로의 개략도.
제2도 및 제3도는 새로운 보호 회로를 구현하는 다이나믹 포커스 제어 회로의 개략도.
〈 도면의 주요 부분에 대한 부호의 설명 〉
100 : 다이나믹 포커스 전압 발생 회로
101 : 수직 편향 회로
104 : 증폭기

104a : 반전 입력 단자
105 : 부트-스트랩 풀-업 배열부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 텔레비전 장치용 피변조 포커스 전압 증폭기의 보호 회로에 관한 것이다.
편향의 중앙으로부터 주사된 래스터까지의 음극선관의 주사 거리는 불균일하다. 주사 거리는 빔이 스크린의 중앙 부분으로부터 수평 및 수직으로 편향될 때 현 저하게 변화하고, 후속해서, 디포커싱은 래스터의 코너들에서 가장 심하다. 근년에 큰 편향각 및 증가된 크기의 화상관을 채택하여 주사 무늬의 코너에서 디포커싱 효과를 강조하고 있다. 다이나믹 포커싱에 의해, 래스터의 중심으로부터 빔의 변위에 따라 포커스 전위의 크기를 변화시키므로써 정전 포커스 튜브의 포커스를 조절하기 위해 많은 노력을 기울여 왔다. 정전 포커스 음극선관의 포커스 전극의 단방향 전위는 래스터의 중앙에서 적절한 포커스 상태를 설정하고, 적절한 변화 전위의 동시 인가는 래스터 주사 상태를 유지한다. 정전 포커스를 갖는 CRT 시스템용 다이나믹 포커스 회로에서, 수평 레이트에서 약 800 볼트 p-p 파라볼릭 보정 및 수직 레이트에서 약 200 볼트 p-p 파파볼릭 보정을 포커스 전극에 인가하는 것이 필요할 수 있다. 수평 레이트 보정은 일반적으로 커패시터에 종결 연결된 스텝 업 트랜스포머의 2 차측 양단에서 전개된다. 수직 래이트 보정은 예컨대, +250 볼트 전원으로부터 동작하는 증폭기에 의해 수평 보정과 직렬로 추가된다. 최소 바이어스 전원을 사용하여 대칭성 응답을 달성하기 위하여, 저 임피던스 풀-업을 이용하는 AB급 증폭기가 로드 커패시터를 충전하는데 사용될 수 있다. 이 형태의 푸시 풀 증폭기는 만약 두 소자가 동시에 턴온 됨으로씨, +250 볼트 전원과 접지 사이에서 직접 쇼트가 발생하면, 돌발적인 고장이 일어나게 된다.
상기 문제는 증폭기와 +250 볼트 전원 사이에서 R-C 분리단(decoupling stage)을 제공함으로써, 정상 동작하는 동안에 최소 DC 전압 강하가 존재하게 하 고, 고장난 동안에 큰 전압 강하가 존재하게 함으로써, 해결될 수 있다. 단 기간의 과도 현상들은 필터 커패시터를 통해 바이패스된다. 이러한 분리단에 필요한 커패시터는 예컨대, 300 볼트, 0.33 μf 정격의 부피가 크고 고가인 커패시터이다. R-C필터 단의 직렬 저항은 또한 문제를 야기한다. 직렬 저항은 증폭기 출력의 스윙을 제한하는 20 볼트 정도의 정상 동작에서 전압 손실을 가져온다.
본 발명은 증폭기가 전원 전압과 거의 동일한 출력 전압 스윙을 갖고 동작하게 한다. 고장이 존재할 때, 민감한 저 전압 장치는 퓨즈 저항이 개방한 때까지 전압 제한 제너 다이오드로 보호된다.
본 발명에 따른 장치는 음극선관의 전극에 대해 다이나믹 포커스 변조 신호를 발생하는 수단과; 동작 전압을 발생하는 능동 풀업 배열부와; 전원 전압 귀환부와; 상기 변조 신호에 대하여, 상기 풀업 배열부와 상기 전원 귀환부 사이에 푸시풀 구성으로 결합되고, 동작 전압에 의해 바이어스되며, 푸시 풀 구성에서 고장 상태 발생 시 손상 받게되는 복수의 트랜지스터를 갖는 증폭기와; 상기 풀업 배열부의 소자와 전원 귀환부 사이에 직렬로 결합되는 적어도 하나의 트랜지스터와; 상기 적어도 하나의 트랜지스터와 전원 귀환부 사이에 결합되어 전압 임계값의 함수로서 그들 사이의 전류 흐름을 스위칭하며 상기 트랜지스터가 장해 상태에 의해 손상되는 레벨 이하의 전압 임계값을 갖는 스위치 수단을 포함한다.
상기 고장 조건은 풀업 배열부에 대한 전원 전압과 전원 귀환부 사이의 적어도 하나의 트랜지스터와 상기 풀업 배열부를 통하는 단자 회로 경로이다. 전압 임계값은 트랜지스터의 역 방향의 절연 파괴 레벨 이하이다.
상기 풀업 배열부의 소자는 퓨즈 저항을 포함한다. 상기 스위치 수단은 고장 상태 발생 시 퓨즈 저항이 파괴될 때까지 트랜지스터의 손상을 방지한다.
상기 트랜지스터는 차동 구조로 결합되는 저 전압 달링턴 쌍일 수도 있다. 상기 스위치 수단은 다이오드 예컨대, 제너 다이오드를 포함할 수 있다. 상기 전원 귀환부는 접지일 수도 있다.
본 발명에 따른 증폭기는 전압원에 결합되어 동작 전압을 발생하는 로드 저항을 포함하는 능동 풀업 배열부와; 전원 전압 귀환부와; 상기 동작 전압과 전원 귀환부 사이에서 차동 푸시 풀 구조로 결합되고 그중 하나가 풀업 배열부에 직렬로 연결되는 소자를 갖는 달링턴 쌍과; 상기 소자와 전원 귀환부 사이에 결합되어 전압 임계값의 함수로서 그들 사이의 전류 흐름을 스위칭하며, 달링턴 쌍의 역 방향의 절연 파괴 레벨 이하의 전압 임계값을 갖는 스위치 수단을 포함한다.
상기 스위치 수단은 상기 저항의 파괴가 단락 경로를 개방할 때까지, 로드 저항과 상기 소자를 통하는 단락 경로일 경우에 달링턴 쌍의 역 방향의 절연 파괴를 방지한다. 상기 저항은 퓨즈 저항일 수 있다.
상기 스위치 수단은 다이오드, 예컨대, 제너 다이오드를 포함할 수 있다. 상기 전원 귀환부는 접지일 수 있다.
상기 증폭기는 음극선관용 편향 시스템과 다이나믹 포커스 변조 신호를 발생하는 수단을 결합하여 실시될 수 있다. 다이나믹 포커스 전압 발생 회로(100)는 제1도에 도시된다. 상세하게 도시되지 않은 종래의 수직 편향 회로(101)는 수직 편향 권선(LV)에 직렬로 결합되는 샘 플링 저항(RO1)에서 수직 레이트 톱니파(VSAW)를 발생한다. 트레이스 기간(TRACE)중에, 신호(VSAW)는 본질적으로 선형 업램핑(upramping) 전압이다. 리트레이스 기간(RT)중에 신호(VSAW)는 다운 램핑 전압이다.

신호(VSAW)는 비반전 증폭기로서 동작하는 증폭기(U102)의 비반전 입력 단자에 AC 결합된다. 증폭기(U102)의 반전 입력 단자는 커패시터(C20a)를 통해 DC 블로킹(blocking) 커패시터(CO1)에 AC 결합된다. 커패시터(CO1)는 저항(RO1)과 직렬로 결합된다. +6.8 볼트의 전원 전압은 저항(R13)을 통해 비 반전 입력 단자에 결합되고, 저항(R14)을 통해 증폭기(U102)의 반전 입력 단자에 결합된다. 상기 이러한 구성은 증폭기(U102)를 동작시키기 위해 부(-)의 전원 전압을 제외하고, +12V의 정(+)의 전원 전압만을 필요로 한다.

증폭기(U102)는 수직 트레이스 기간(TRACE) 동안에, 램핑 방식으로 변화하는 출력 신호(V102)를 생성한다. 유사하게, 신호(VSAW)는 반전 증폭기로서 동작하는 증폭기(U103)에 AC 결합된다. 증폭기(U103)는 트레이스(TRACE)중에, 신호(V102)에 대하여 반대 방향 또는 위상으로 변화하지는 않고 램핑 방식으로 변화하는 출력 신호(V103)를 생성한다. 신호들(V102, V103)은 스위치로 동작하는 다이오드들(CR20, CR21) 각각을 통해 클램프 트랜지스터(Q01)의 에미터에 선택적으로 결합된다. +5.6 볼트의 클램핑 기준 전압이 트랜지스터(Q01)의 베이스에 걸린다.

구간(TRACE) 길이의 시작 부분의 대략 1/3 중에, 업램핑 신호(V10)2)는5.6 볼트보다 작다. 따라서, 다이오드(CR20)는 전도되고 클램프 트렌지스터(Q01)는 비도통된다. 사다리꼴 신호(VT)의 업램핑부(TR1)는 트랜지스터(Q01)의 에미터에 걸린 다. 구간(TR1)에 후속하여, 신호(V102)가 +5.6 볼트를 초과할 때, 다이오드(CR20)는 비도통되고, 신호(VT)는 클램프 레벨(VCLAMP)과 동일한 전압으로 트랜지스티(Q01)에 의해 클램핑된다. 클램프 레벨(VCLAMP)은 트랜지스터(Q01)의 순방향 에미터-베이스 전압과 +5.6 볼트의 합인 +6.2 볼트와 동일하다. 트랜지스터(Q01)는 부분(TR2)을 형성하기 위해 구간(TRACE)의 대략 1/3의 길이에 대한 레벨(CLAMP)에서 신호(VT)를 유지한다. 이어서, 구간(TRACE)의 최종 1/3 중에, 다운 램핑 신호(V103)는 레벨(VCLAMP)과 다이오드(CR21)의 순방향 전압 사이의 차보다 작다. 후속해서, 다이오드(CR21)는 전도되고 트랜지스터(Q01)는 비도통된다. 그 결과, 신호 (VT)의 다운 램핑 부분(TR3)이 생성된다. 수직 리트레이스 기간(RT) 중에, 신호(VT)의 파형은 수직 귀선 소거로 인해 중요하지 않다. 사다리꼴 신호(VT)는 애미터폴로워 트랜지스터(Q02)를 통해 저항(R23)에 결합된다. 저항(R23)은 증폭기(104)의 반전 입력 단자(104a)에 결합된다.

경사부(TR1, TR3)동안에, 다이오드(CR20 또는 CR21)의 순방향 전압의 온도 관련 변화는 보상되고, 트랜지스터(Q02)의 베이스-에미터 순방향 전압의 대응 변화에 의해, 트랜지스터(Q02)의 에미터 전압에 영향을 미치는 것을 방지한다. 유사하게, 부분(TR2)중에, 트랜지스터(Q01)의 순방향 전압의 온도 관련 변화는 트렌지스터의 변화에 의해 보상된다.

증폭기(104)는 트랜지스터(Q02)의 온도 보상 에미터 전압에 응답하여 한 쌍의 트랜지스터(Q03, Q06)에 의해 형성되는데, 각각의 트랜지스터는 에미터 폴로워 구성으로 동작하고, 각각 한 쌍의 트랜지스터(Q04, Q06)의 베이스에 결합되는 에미 터들을 갖는다. 트랜지스터(Q04, Q06)는 차동 증폭기를 구성하는 트랜지스터쌍으로서 서로 결합된다. 트랜지스터(Q4)의 컬렉터는 종래의 부트-스트렙(boot-strap) 풀업 배열부(105)에 결합된다. 배열부(105)는 +250 볼트의 전원 전압에 결합되는 트렌지스터(Q4)의 컬렉터 로드 저항(R30)을 포함한다. 트랜지스터(Q04)의 컬렉터 전압이 증가할 때, 에미터 폴로워로서 동작하는 능동 풀업 트랜지스터(Q07)는 트랜지스터(Q04)의 컬렐터에 결합되는 베이스를 갖는다. 트렌지스티(Q07)의 에미터와 트랜지스터(Q04)의 컬렉터 사이에 결합되는 다이오드(CR03)는 트랜지스터(Q04)의 컬렉터 전압이 감소할 때, 능동 풀-다운 전류 경로를 제공한다. 저항(R24)을 포함하는 부귀환 경로는 반전 입력 단자(104a)와 트랜지스터(Q04)의 컬렉터 사이에 결합된다.

증폭기(104)의 비반전 입력 단자(104b)에 걸리는 기준 전압은 트렌지스터(Q01)가 클램핑 동작을 실행할 때 트랜지스터(Q02)의 에미터 전압과 동일하다. 저항(R24)은 신호(VT)의 부분(TR2)중에, 트랜지스터(Q02)의 에미터 전압이 공칭 +5.6볼트와 동일할 때, 대략 0 볼트가 되게 한다. 신호(VT)의 부분(TR3) 동안에, 단자(104c)에서의 전압(VT2)은 다운 램핑되나, 부분(TR1)동안에, 전압(VT2)은 업램핑된다. 증폭기(104)의 이득은 단자(104c)에서 사다리꼴 전압(VT2)의 피크 레벨을 +200 볼트로 하는 정도의 것이다.

전압(VT2)의 파형은 전원 전압이 공통 모드 소거의 넓은 허용오차 범위 내에 있을 때 낮아지지 않거나 변화되지 않는다. 또한, 동일한 회로가 주파수 변화에 둔감하기 때문에, 상이한 수직 편향 주파수들로 변경 없이 사용될 수 있다.

단자(104c)에 걸리는 수직 레이트(V)의 사다리꼴 전압(VT2)은 트랜스포머(T01)의 2 차 권선(W2)의 단부 단자(W2a)에 결합된다. 수평 출력단(99)에서 종래의 방식으로 생성되는 수평 레이트 신호는 트랜스포머(T01)의 권선(W1)에 인가된다. 권선(W2)의 단자(W2b)에 걸리는 출력 신호(VOUT)는 단자(W2a)에서의 수직 레이트 파형과 권선(W2)에 걸리는 수평 레이트 신호의 합과 같다. 신호(VOUT)는 다이나믹 포커스 전압을 제공하기 위해 포커스 전극(F)에 AC 결합된다. 신호(VOUT)는 종래의 방식으로 얼터(ultor) 전압(U)으로부터 전압 디바이더(110)에서 생성되는 고 레벨 DC 전압에 중첩된다.

+6.8 볼트 및 +5.6 볼트의 바이어스 전원 전압은 +12 볼트 입력을 수신하는 전원 단(20)에 의해 제공된다. 전원단(20)은 +6.8 볼트에 맞추어진 제너 다이오드(CR25)에 의해 조절되고, 커패시터들(C26, C25 및 C24)과 저항들(R31, R32 및 R33)을 포함한다. 저항들(R32, R33)은 제너 다이오드에 의해 조절된 +6.8 볼트를 +5.6 볼트로 설정하기 위한 디바이더를 구성한다.

제1도의 모든 NPN 트랜지스터들(Q04 및 Q07은 제외)은 제조형 MPSA 20 이다. 트랜지스터들(Q04, Q07)은 제조형 MPSA 40 이다. 모든 PNP 트랜지스터들은 제조형 MPSA 55 이다.

제1도에 관하여 도시된 바와 같은 다이나믹 포커스 회로에서, 수직 리트레이스 동안에 원하는 트레이스 파형의 시간 압축된 원하지 않는 카피(copy)가 존재한다. 이 파형은 제1도에 도시한 바와 같이, Q02의 에미터에서의 파형의 'RT' 구간에서 및 C22 양단 전압의 'RT' 구간에서 존재한다. 이 파형은 또한 제3도에 도시한 바와 같이 트랜지스터(Q102)의 에미터에서 나타난다. 이 파형은 수직 귀선 소거 동안에 발생하고, 따라서 화상의 포커스를 개선시키지 않는다. 이에 반하여, 그 파형은 원하지 않는 링잉(ringing)이 발생할 정도의 고 전압 조절과 같은 다른 회로와 상호작용할 수 있는 것보다 포커스 전압의 여분의 불필요한 변화를 야기한다.

이 파형의 원하지 않는 부분은 본 발명에 따라 제거될 수 있다. 일괄하여 제2도 및 제3도를 추가로 참조하면, 수직 레이트 톱니파 파형을 발생하는 수단(107)에 대한 2 개의 입력 SENSE 1 및 SENSE 2가 존재한다. SENSE 1 및 SENSE 2 입력은 수직 요크(도시 생략)와 직렬로 결합되는 샘플링 저항의 두 단부로부터 신호를 전송한다. 이 샘플링 저항은 'S' 보정 커패시터(도시 생략)와 직렬로 연결된다. SENSE 2 신호는 'S' 커패시터 양단의 전압이고, DC 전압에 추가되는 수직 파라볼라를 갖는다. 이 'S' 전압은 수직 파형 조정으로 변화하고, 온도에 따라 드리프트(drift)한다. 다이나믹 포커스에서 'S' 전압의 영향은 제거되어야만 한다. 이것은 SENSE 2의 AC 성분을 반전시키고, 그것을 이하 설명할 바와 같이 SENSE 1의 AC 성분에 추가함으로써 이루어진다.

SENSE 1에서의 전압은 편향 요크 전류에 비례하는 수직 톱니파가 추가되는 것을 제외하고 SENSE 2에서의 전압과 같다. DC는 커패시터들(C120, C121)에 의해 제거되고 +6.8 볼트의 새로운 DC 레벨이 각각의 파형으로 삽입된다. 이것은 SENSE 1이 SENSE 2와 동일할 때 최종 출력 톱니파 신호가 +6.8 볼트값을 갖도록 행해진다. 이것은 편향 요크에서의 전류가 0 볼트일 때 발생한다. SENSE 2 신호의 반전된 단일 이득은 콰드(quad) 연산 증폭기(U101)의 핀 7에서 나타난다. 이것은 SENSE 1 신호에 추가되고, 연산 증폭기(U101)의 핀 1에서 수직 톱니파 신호를 생성하기 위해 3.9의 계수로 증폭된다. 이 핀 1 톱니파 신호는 그후 단일 이득이 반전되고, 연산 증폭기(U101)의 핀 14에서 출력된다. 핀 1 및 핀 14 톱니파 신호들은 CR 120 및 CR 121을 통해 클램프 트랜지스터(Q101)의 에미터에 각각 다이오드 결합된다. 두 톱니파 전압이 +6.2 볼트보다 작을 때, 클램프 트랜지스터는 전압을 결정한다. 그 결과는 제1도에 관하여 공지된 방법으로 클램핑되는 최대 전압을 갖는 반전된 사다리꼴이다. 이 신호는 리트레이스 동안에 반복한다.

텔레비전 수상기의 어디에나 존재하는 종래의 수직 귀선 소거(blanking) 펄스를 사용하지 않고 리트레이스 파형을 제거하는 것이 바람직한데, 이는 여부의 배선을 추가해야 할 것이다. 귀선 소거를 달성하기 위하여, 수직 귀선 소거 펄스는 연산 증폭기(U101)의 핀 14에서의 파형으로부터 만들어졌다. 이 파형은 트레이스 동안에 부의 기울기를 갖고, 수직 리트레이스 동안에 정의 기울기를 갖는 수직 레이트 톱니파이다. 이 파형은 커패시터(C129)와 R142를 통해 Q106의 에미터와 Q105의 베이스의 접합부에 결합된다. 트레이스 동안에, Q106은 에미터 폴로워로서 기능하고, Q106의 베이스에서의 +5.7 볼트 기준보다 작은 Q106의 에미터에서 0.6 볼트 전압을 유지한다. 트레이스 동안에, C128은 저항(R142)을 통해 충전된다. 추가하여, R142는 연산 증폭기(U101)의 핀 14에서의 고주파수 잡음이 Q106의 에미터-베이스 접합의 역 바이어스에 의해 Q106을 턴오프하는 방식으로 Q106의 에미터 폴로워 동작에 영향을 미치는 것을 방지하는 분리부를 제공한다. 이것은 회로가 텔레비전 수상기 근처에 있을 수 있는 수평 전원 회로로부터 결합되는 표유(stray) 신호를 픽업할 수 있기 때문에 중요하다.

리트레이스 동안에, 연산 증폭기(U101)의 핀 14에서 변화하는 정방향 전압의 진폭은 잡음보다 매우 크고, Q106의 에미터를 턴오프하고 Q105의 베이스에서 전압을 증가시키기에 충분하다. 이것은 차동 쌍 에미터 저항(R126)을 통한 전류 흐름을 제너 다이오드(CR104)가 전도할 때까지 증가하게 한다. 귀환으로 인하여, Q103 및 Q104의 베이스에서의 전압은 또한 귀환 루프(Q103, Q107 및 R124)가 평형이 될 정도로 Q104의 전류를 유지하기 위해 증가한다. Q103의 베이스에서의 전압이 0.6 볼트 증가했을 때, 다이오드(CR127)는 턴온하고 Q103의 베이스에서 전압의 증가를 클램핑한다. Q106은 에미터에서 전압은 계속해서 증가하고, 그에 따라 Q104의 에미터에서 전압도 증가한다. Q106의 베이스에서 현재 클램프된 트랜지스터(Q103)는 에미터 폴로워로서 기능하고, Q104의 베이스 전압을 일정하게 유지한다. Q104는 그후 턴오프한다. Q104의 컬렉터에서 전압은 그후 +250 볼트에 가까워진다. 이 상태는 수직 리트레이스 동안에 계속한다. 환언하면, 트랜지스터(Q106)는 커패시터(C128)가 톱니 파형에 의해 제1 방향으로 충전되는 동안, 수직 트레이스 동안에 에미터폴로워 모드에서 동작 가능하다. 수직 리트레이스 동안에 반대 방향으로 충전된 커패시터(C128)는 트랜지스터(Q106)를 턴오프시키고 트랜지스터(Q105)를 턴온시킨다.

수직 리트레이스 동안에 Q104의 컬렉터에서 원치 않는 부방향 파형이 제거되고, 작은 정방향 펄스로 대체된다. 제너 다이오드(CR104)의 클램핑 작용으로 인하여, 리트레이스 동안에 포화하는 큰 전류가 Q105에서 흐를 수 있다. 이 전류는 저항(R141)에 의해 제한된다. CR104는 이 회로망을 동작케 하는데 불필요하고, R141 은 제너 다이오드가 사용되지 않는다면 불필요하다.

제2도 및 제3도에 도시된 바와 같은 정전 포커스(electrostatic focus)를 갖는 CRT 시스템용 다이나믹 포커스 회로에서, 포커스 전극에 수평 레이트에서 대략 800 볼트 p-p 파라볼릭 보정 및 수직 레이트에서 대략 20 볼트 p-p 파라볼릭 보정을 인가하는 것이 필요하다. 수평 레이트 보정은 일반적으로 커패시터에서 종단 연결된 스텝업 트랜스포머(step up transformer)의 2 차측 양단에서 전개된다. 수직 레이트 보정은 예컨대, +250 볼트 전원으로부터 일반적으로 동작하는 증폭기에 의해 수평 보정과 직렬로 추가된다. 최소 바이어스 전원을 사용하여 대칭성 응답을 달성하기 위하여 저 임피던스 풀업을 이용하는 AB 증폭기는 로드 커패시터를 충전하는데 사용될 수 있다. 이 형태의 푸시 풀 증폭기는 두 소자가 동시에 턴온 됨으로써, +250 볼트 전원과 접지 사이에 직접 쇼트가 발생하면, 고장나게 된다. 상기 문제는 증폭기와 +250 볼트 전원 사이에 R-C 분리단을 제공함으로써, 정상 동작중에 최소 DC 전압 강하가 존재하게 하고 고장난 동안에 큰 전압 강하가 존재하게 함으로써 해결될 수 있다. 단 기간의 과도 현상들은 필터 커패시터를 통해 바이패스된다. 본 발명의 설계에서, 예컨대 300 볼트, 0.33 uF 정격의 부피가 크고 고가인 고 전압 필터 커패시퍼를 사용하는 것이 필요할 수 있다. R-C 필터의 직렬 저항은 또한 문제를 야기한다. 직렬 저항은 증폭기 출력의 스윙을 제한하는 20 볼트와 거의 같은 정상 동작에서 전압 손실을 가져온다. 본 발명은 증폭기가 전원 전압과 거의 같은 출력 전압 스윙을 갖고 동작하게 한다. 고장이 발생할 때, 민감한 저 전압 장치는 퓨즈 저항이 개방할 때까지 전압 제한 제너 다이오드로 보호 된다.

특히 제3도를 참조하면, 출력단과 보호 회로(106)는 제1도에 도시된 풀-업 배열부(105)와 증폭기(104)의 개선된 변형을 표시한다. 상기 증폭기는 AB급 출력을 갖는 차동 증폭기이고 후술하는 바와 같이 작동한다. R122 양단에 걸리는 전압 드라이브는 R123 및 R122의 접합부에 인가되고, R123에서 전류를 야기한다. 병렬 귀환 전류는 C130 및 R124를 통해 흐른다. 상기 증폭기 출력 전압은 약 2.2 M/20k =110의 저주파수 이득이 설정되도록 드라이브 전류를 소

거하는 값을 얻는다. 트랜지스터들(Q103, Q104)은 달링턴 쌍을 형성하고, 트랜지스터들(Q106, Q105)은 제2 달링턴 쌍을 형성한다. 상기 2 개의 달링턴 쌍은 차동 접속된다. 이 배열부는 온도 드리프트를 최소화하고, 큰 입력 임피던스를 제공함으로써, 차동 증폭기와 같은 동작이 가능하다.
상기 구동 회로는 제1도의 회로들(104, 105)과 관련하여 설명한 바와 같이, 구동 신호의 최대값이 대향 차동 입력에서의 바이어스 전압과 동일하도록 설계된다. 이것은 상기 구동이 최대일 때 출력을 거의 0이 되게 한다. Q107 및 Q104의 둘다가 동시에 도통할 때, 문제가 발생한다. 이것은 정상 동작 상태하에서 불가능하지만, 만약 소자중 하나 또는 둘다가 외부적으로 단락 또는 고장이고, 내부적으로 단락되면, 가능하게 될 수 있다. 만약 동시에 도통되면, R140은 0.25 A 만큼 고 전류를 가질 수 있고, 대략 60 W를 소모한다. 이것에 의해 R140이 타서 개방 상태가 되어 회로를 파손시킬 것이다. 저항(R140)은 인쇄 회로 기판을 태우지 않고 저항을 타게 해서 개방 상태가 되도록 그의 단자에서 인쇄 회로 기판상에 장착 가능하다. 제너 다이오드(CR104)는 Q104의 에미터로부터 접지까지 전압을 제한하고, 그 결과 저 전압 트랜지스터들(Q103, Q105, Q106)은 과도 전압 또는 전류에 의해 손상되지 않는다. 제너 다이오드(CR104)는 수직 리트레이스 귀선 소거 중에만 도통되도록 선택될 수 있다. 트랜지스터들을 보존하기 위해 저항을 파손케 함으로써 증폭기 회로의 나머지에 있게 될 손상을 방지함으로써 수리 및 서비스를 간단하게 한다.
제1도의 경우에서와 같이, 만약 CR104가 없었다면, R125에 흐르는 전류는 125 볼트의 고 전압을 야기할 것이다. 이것은 다른 3 개의 저 전압 트랜지스터의 가능한 손상 및 역 방향의 절연파괴를 야기할 것이다.
+6.8 볼트 및 +5.6 볼트의 바이어스 공급 전압은 +12 볼트 입력을 수신하는 전원 공급단(120)에 의해 제공된다. 전원 공급단(120)은 +6.8 볼트 정격의 제너 다이오드(CR126)에 의해 조절되고, 커패시터들(C126, C125 및 C124) 및 저항들(R131, R132 및 R133)을 포함한다. 저항(R132 및 R133)은 제너 다이오드에 의해 조절된 +6.8 볼트를 +5.6 볼트로 설정하는 디바이더를 구성한다.

(57) 청구의 범위

청구항 1.
음극선관 전극용 다이나믹 변조 신호를 발생하는 수단(107)과 전원 귀환부(GROUND)를 포함하는 장치에 있어서,
동작 전압을 발생하는 능동 풀업 배열부(105)와,
상기 풀업 배열부(pull up arrangement, 105)와 상기 전원 귀환부 사이에 푸시 풀(push pull) 구성으로 결합되고, 상기 동작 전압에 의해 바이어스되며, 상기 푸시 풀 구성에서 고장 상태 발생시 손상을 입게 되는 복수의 트랜지스터(Q103, Q104, Q105, Q106)를 구비한, 상기 변조 신호를 위한 증폭기(106)와,
상기 풀업 배열부(105)의 소자(R140)와 상기 전원 귀환부 사이에 직렬로 결합되는 상기 트랜지스터들(Q103, Q104, Q105, Q106) 중 적어도 하나의 트랜지스터와,
상기 트랜지스터들(Q103, Q104, Q105, Q106) 중 적어도 하나의 트랜지스터와 상기 전원 귀환부 사이에 결합되어 전압 임계값의 함수로서 상기 트랜지스터들(Q103, Q104, Q105, Q106)과 전원 귀환부 사이의 전류 흐름을 스위칭하며, 상기 트랜지스터들(Q103, Q104, Q105, Q106)이 상기 고장 상태에 의해 손상을 입게 되는 레벨 이하의 전압 임계값을 갖는 스위치 수단(CR104)을 포함하는 것을 특징으로 하는 장치.

청구항 2.
제1항에 있어서,
상기 고장 상태는 상기 풀업 배열부에 대한 전원(+250V)과 상기 전원 귀환부 사이에서, 상기 풀업 배열부(105)와 상기 트랜지스터들(Q103, Q104, Q105, Q106) 중 적어도 하나의 트랜지스터를 통한 단락 회로 경로인 것을 특징으로 하는 장치.

청구항 3.
제2항에 있어서,
상기 전압 임계값(5.6V)은 상기 트랜지스터들의 역 방향의 절연파괴 레벨보다 낮은 것을 특징으로 하는 장치.

청구항 4.
제1항에 있어서,
상기 트랜지스터들(Q103, Q104, Q105, Q106)은 차동 구조로 결합되는 저 전압 달링턴 쌍인 것을 특징으로 하는 장치.

청구항 5.
제4항에 있어서,
상기 저 전압 트랜지스터들(Q103, Q104, Q105, Q106)은 상기 고장 상태 발생시 역방향의 절연파괴를 입게 되는 것을 특징으로 하는 장치.

청구항 6.
제1항에 있어서,
상기 스위치 수단(CR104)은 다이오드를 포함하는 것을 특징으로 하는 장치.

청구항 7.
제1항에 있어서,
상기 스위치 수단(CR104)은 제너 다이오드를 포함하는 것을 특징으로 하는 장치.

청구항 8.
제1항에 있어서,

상기 전원 귀환부는 접지인 것을 특징으로 하는 장치.

청구항 9.

제1항에 있어서,

상기 풀업 배열부(105)의 상기 소자(R140)는 퓨즈 저항을 포함하고, 상기 스위치 수단(CR104)은 상기 퓨즈 저항이 파괴되어 상기 고장 상태를 종료시킬 때까지 상기 트랜지스터들(Q103, Q104, Q105, Q106)에 대한 상기 손상을 방지하는 것을 특징으로 하는 장치.

청구항 10.

제2항에 있어서,

상기 풀업 배열부(105)의 상기 소자(R140)는 퓨즈 저항을 포함하고, 상기 스위치 수단(CR104)은 상기 퓨즈 저항이 파괴되어 상기 단락 회로 경로를 개방할 때까지 상기 트랜지스터들(Q103, Q104, Q105, Q106)에 대한 상기 손상을 방지하는 것을 특징으로 하는 장치.

청구항 11.

전압원(+250V)에 결합되어 동작 전압을 발생하는 로드 저항(R140)을 포함하는 능동 풀업 배열부(105)와,

전원 귀환부(GROUND)와,

상기 동작 전압과 상기 전원 귀환부 사이에서 차동 푸시 풀 구조로 결합되는 달링턴 쌍(Q103 및 Q104, Q105 및 Q106)에서, 달링턴 쌍 중 적어도 하나가 상기 풀업 배열부에 직렬로 결합되는 소자(Q104)를 갖는 달링턴 쌍(Q103 및 Q104, Q105 및 Q106)과,

상기 소자(Q104)와 상기 전원 귀환부 사이에 결합되어 전압 임계값의 함수로서 상기 소자(Q104)와 상기 전원 귀환부 사이의 전류 흐름을 스위칭하며, 상기 달링턴 쌍의 역방향의 절연파괴 레벨 이하의 전압 임계값(5,6V)을 갖는 스위치 수단(CR104)을 포함하는 것을 특징으로 하는 증폭기.

청구항 12.

제11항에 있어서,

상기 스위치 수단(CR104)은 상기 로드 저항(R140)과 상기 소자(Q104)를 통한 단락 회로 경로 발생시 상기 저항(R140)이 파괴되어 상기 단자 회로 경로를 개방할 때까지, 상기 달링턴 쌍(Q103과 Q104, Q105와 Q106)의 역방향의 절연 파괴를 방지하는 것을 특징으로 하는 증폭기.

청구항 13.

제12항에 있어서,

상기 저항(R140)은 퓨즈 저항인 것을 특징으로 하는 증폭기.

청구항 14.

제11항에 있어서,

상기 스위치 수단(CR104)은 다이오드를 포함하는 것을 특징으로 하는 증폭기.

청구항 15.

제11항에 있어서,

상기 스위치 수단(CR104)은 제너 다이오드를 포함하는 것을 특징으로 하는 증폭기.

청구항 16.

제11항에 있어서,

상기 달링턴 쌍들(Q103과 Q104, Q105와 Q106)에 의해 증폭되는 다이나믹 포커스 변조 신호를 발생하는 수단(107)과,

음극선관용 편향 시스템(101)을 더 포함하는 것을 특징으로 하는 증폭기.

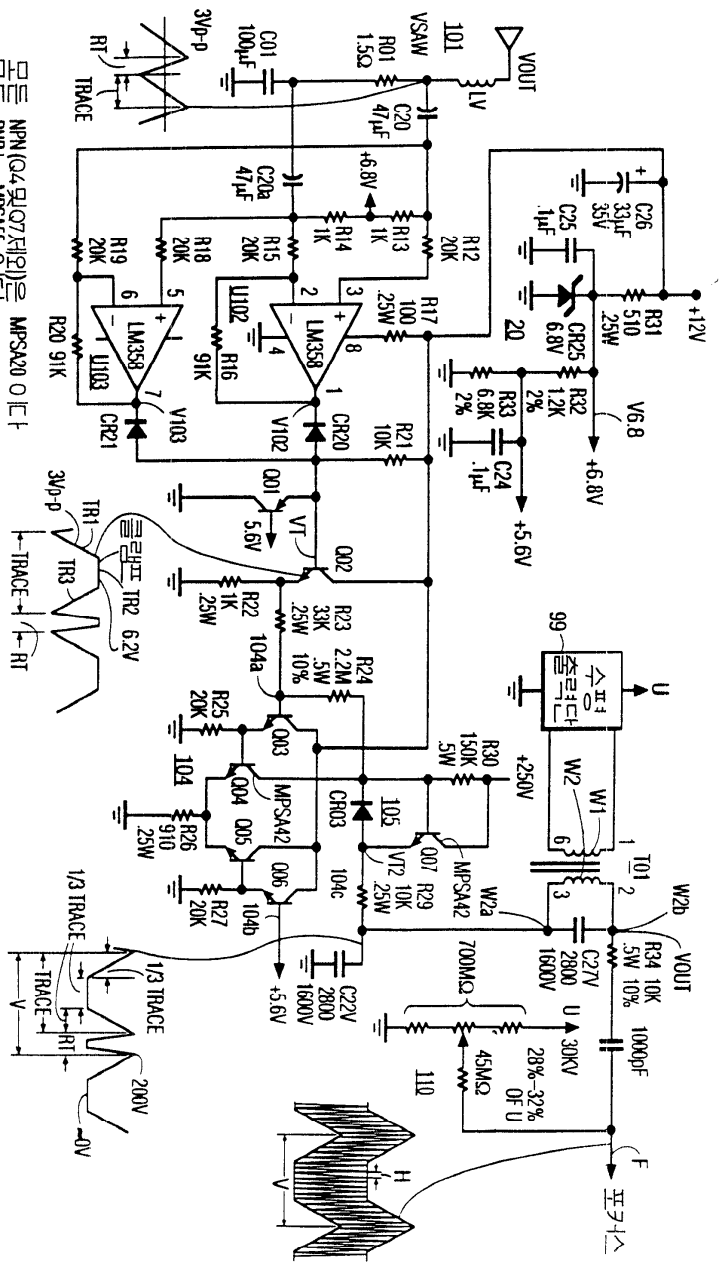
청구항 17.

제9항에 있어서,

상기 전원 귀환부는 접지인 것을 특징으로 하는 증폭기.

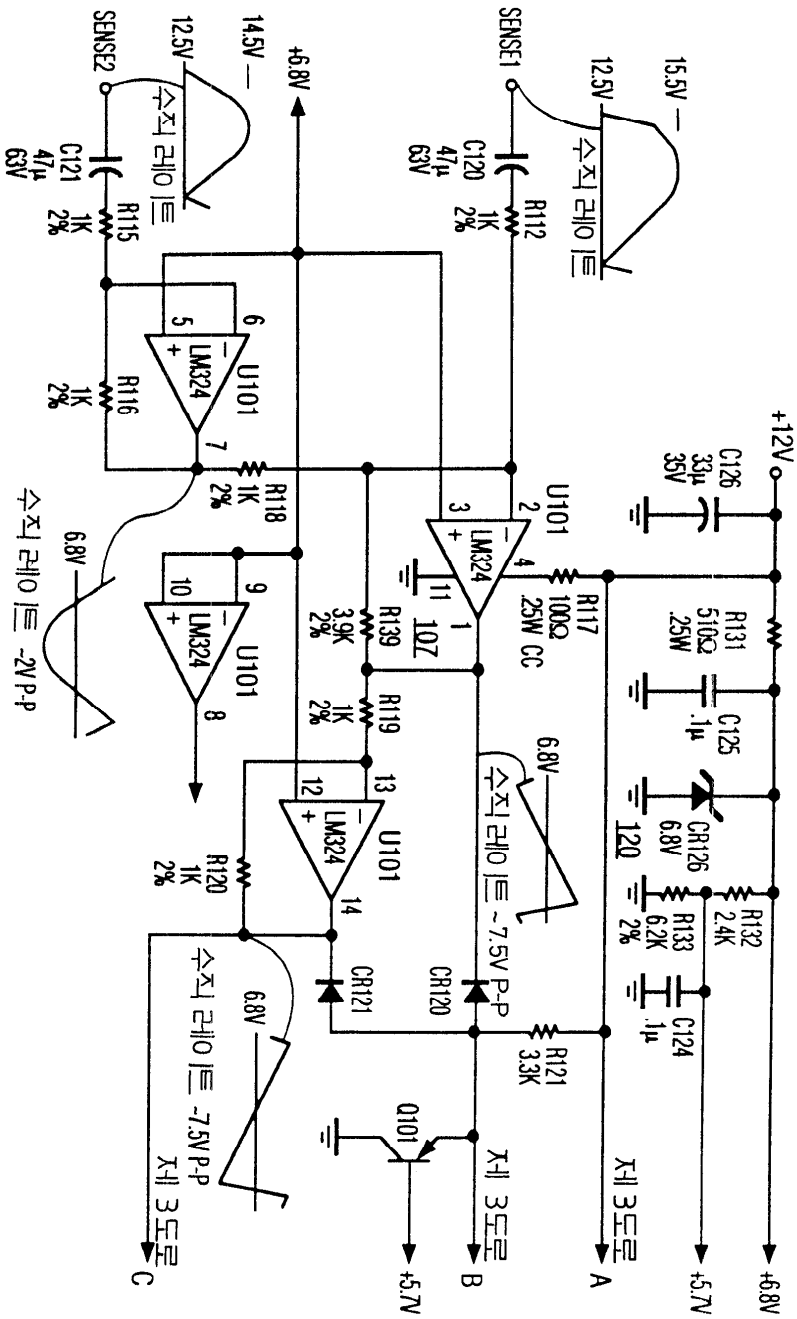
도면

도면1

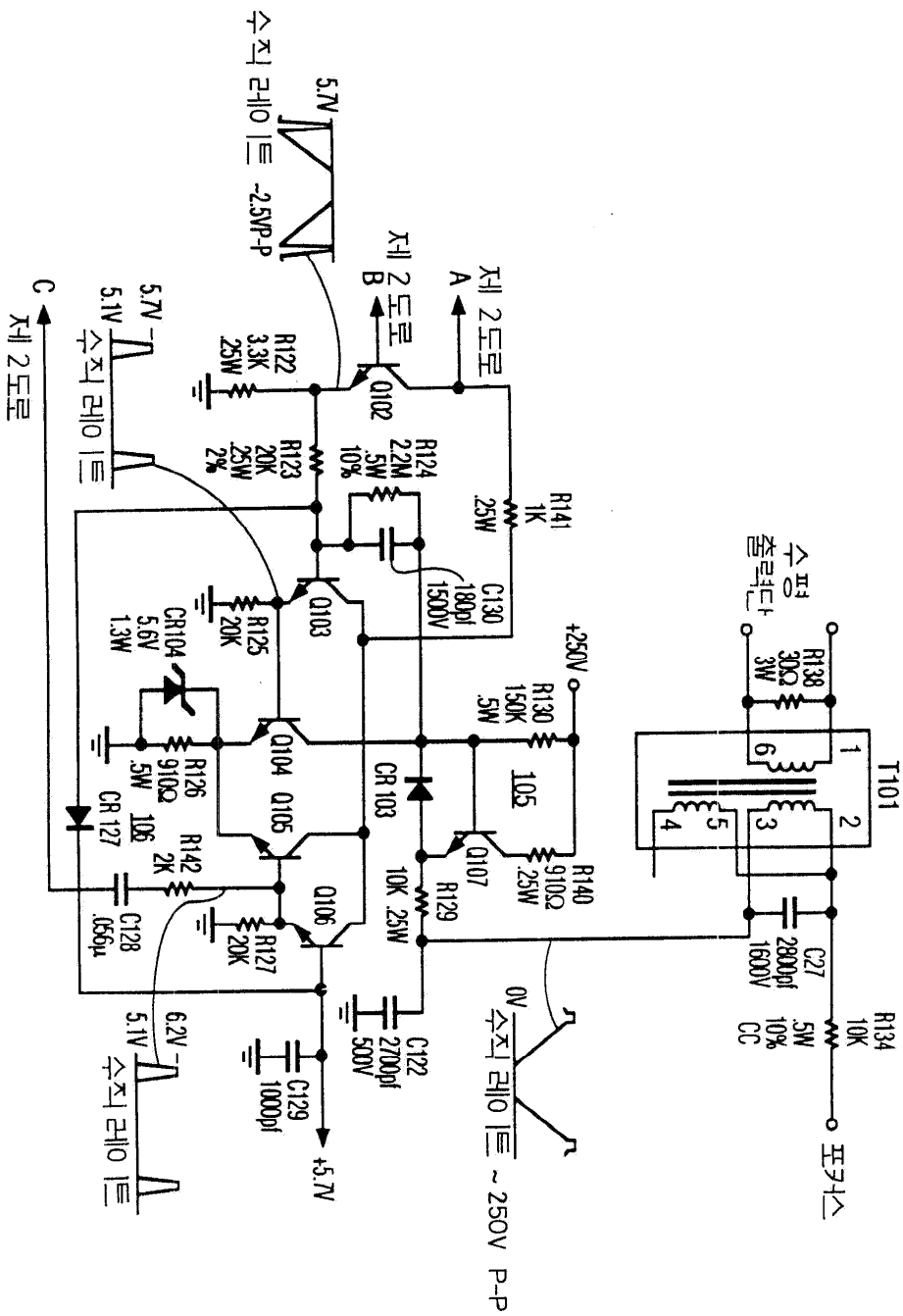

VOUT
LV
101
VSAW
R01 1.5Ω
C01 100μF
C20 47μF
C20a 47μF
+6.8V
R12 20K
R13 1K
R14 1K
R15 20K
R16 91K
R17 100 .25W
R18 20K
R19 20K
R20 91K
LM358
U102
U103
V102
V103
CR20
CR21
R21 10K
Q01
5.6V
VT
Q02
R22 1K .25W
R23 33K .25W
R24 2.2M .5W 10%
104a
R25 20K
Q03
104
Q04
MPSA42
Q05
Q06
R26 910 .25W
R27 20K
104b
CR03
105
Q07
VT2
R29 10K .25W
104c
R30 150K .5W
+250V
C22V 2800 1600V
+5.6V
C26 33μF 35V
C25 .1μF
CR25 6.8V
R31 510 .25W
+12V
20
R32 1.2K 2%
R33 6.8K 2%
C24 .1μF
+5.6V
V6.8
+6.8V
99
U
W1
W2
T01
W2a
W2b
C27V 2800 1600V
R34 10K .5W 10%
VOUT
1000pF
700MΩ
U
30KV
28%-32% OF U
45MΩ
110
F
H
V
TR1
TR2
TR3
3Vp-p
TRACE
RT
6.2V
1/3 TRACE
200V
0V
NPN(Q4 및Q7제외)은 MPSA20 이다
PNP는 MPSA55 이다

26

도면2


+12V
C126 33μ 35V
R131 510Ω .25W
C125 .1μ
CR126 6.8V
120
R132 2.4K
R133 6.2K 2%
C124 .1μ
R121 3.3K
CR120
CR121
Q101
U101 LM324
R117 100Ω .25W CC
R139 3.9K 2%
R119 1K 2%
R120 1K 2%
R118 1K 2%
R116 1K 2%
R115 1K 2%
C121 47μ 63V
C120 47μ 63V
R112 1K 2%
SENSE1
SENSE2
15.5V
12.5V
14.5V
+6.8V
6.8V
수직 레이트
수직 레이트 -7.5V P-P
수직 레이트 -2V P-P
자세 3도로 A
자세 3도로 B
자세 3도로 C
+5.7V
+6.8V

도면3


수직 레이트 ~2.5VP-P
5.7V
제 2 도로
A
제 2 도로
B
C
제 2 도로
5.7V
5.1V
수직 레이트
R122
3.3K
.25W
Q102
R123
20K
.25W
2%
R124
2.2M
.5W
10%
R141
1K
.25W
C130
180pf
1500V
Q103
R125
20K
CR104
5.6V
1.3W
R126
910Ω
.5W
Q104
Q105
CR 127
R142
2K
C128
.056μ
Q106
R127
20K
CR 103
R130
150K
.5W
+250V
R140
910Ω
.25W
Q107
R129
10K .25W
C122
2700pf
500V
C129
1000pf
+5.7V
6.2V
5.1V
수직 레이트
0V
수직 레이트 ~ 250V P-P
수평
출력단
R138
30Ω
3W
T101
C27
2800pf
1600V
R134
10K
.5W
10%
CC
포커스