

1. 一种薄片基板,其特征在于,

具有:基板区域,其在第一方向与第二方向上排列有多个;电子元件搭载衬垫,其被配置在所述基板区域内;第一安装电极及第二安装电极,其与所述电子元件搭载衬垫相连接,并且,所述薄片基板具备:

多个第一端子,其针对于多个所述基板区域的每一行,而并联连接所述第一安装电极;以及

多个第二端子,其针对于多个所述基板区域的每一列,而并联连接所述第二安装电极。

2. 如权利要求1所述的薄片基板,其特征在于,具有:

第三安装电极及第四安装电极,其被配置在所述基板区域内;以及第三端子,其分别并联连接如下的所述第三安装电极和所述第四安装电极,其中,该第三安装电极被包含于,所述基板区域中作为相互邻接的行或列而分别被排列在一个方向上的多个所述基板区域的、一方的排列中,而该第四安装电极被包含于另一方的排列中。

3. 如权利要求1所述的薄片基板,其特征在于,

具有被配置在所述基板区域内的第五安装电极,

如下的所述第二安装电极和所述第五安装电极分别被并联连接,其中,该第二安装电极被包含于,所述基板区域中作为相互邻接的列而分别被排列在一个方向上的多个所述基板区域的、一方的排列中,而该第五安装电极被包含于另一方的排列中。

4. 一种电子部件,其特征在于,

通过在权利要求1所述的薄片基板的所述基板区域的所述电子元件搭载衬垫上配置电子元件,并沿着所述薄片基板的所述基板区域而将所述薄片基板单片化而形成。

5. 一种电子部件,其特征在于,

通过在权利要求2所述的薄片基板的所述基板区域的所述电子元件搭载衬垫上配置电子元件,并沿着所述薄片基板的所述基板区域而将所述薄片基板单片化而形成。

6. 一种电子部件,其特征在于,

通过在权利要求3所述的薄片基板的所述基板区域的所述电子元件搭载衬垫上配置电子元件,并沿着所述薄片基板的所述基板区域而将所述薄片基板单片化而形成。

7. 一种电子设备,其特征在于,

配置有权利要求4所述的电子部件。

8. 一种电子设备,其特征在于,

配置有权利要求5所述的电子部件。

9. 一种电子设备,其特征在于,

配置有权利要求6所述的电子部件。

10. 一种电子部件的检验方法,其特征在于,

所述电子部件的检验方法为,通过如下方式在薄片基板上对应于每个基板区域而构成的电子部件的检验方法,所述方式为,对于具有以矩阵形状而排列有多个所述基板区域的所述薄片基板,在多个所述基板区域内配置电子元件,并将与所述电子元件电连接的第一安装电极以及第二安装电极配置在多个所述基板区域内,

在所述电子部件的检验方法中,针对于多个所述基板区域的每一行而将所述第一安装电极连接于多个第一端子上,针对于多个所述基板区域的每一列而将所述第二安装电极连

接于多个第二端子,并将所述电子元件中由被选择的所述第一端子以及所述第二端子所特定的任意的所述电子元件启动。

11. 一种电子部件的制造方法,其特征在于,

所述电子部件的制造方法为,通过如下方式在薄片基板上对应于每个基板区域而构成的电子部件的制造方法,所述方式为,对于具有以矩阵形状而排列有多个所述基板区域的所述薄片基板,在多个所述基板区域中配置电子元件,并将与所述电子元件电连接的第一安装电极以及第二安装电极配置在多个所述基板区域内,

所述电子部件的制造方法包括:

第一工序,对多个第一端子和多个第二端子进行配置,其中,多个所述第一端子针对于多个所述基板区域的每一行而并联连接所述第一安装电极,多个所述第二端子针对于多个所述基板区域的每一列而并联连接所述第二安装电极;

第二工序,将所述电子元件中由被选择的所述第一端子以及所述第二端子所特定的任意的所述电子元件启动;

第三工序,沿着所述基板区域的边界而分割所述薄片基板。

薄片基板、电子设备、电子部件及其检验方法与制造方法

技术领域

[0001] 本发明涉及一种薄片基板、电子部件、电子设备、电子部件的检验方法以及电子部件的制造方法,尤其涉及一种能够容易地进行被搭载于电子部件上的电子元件的安装后的检验的技术。

背景技术

[0002] 一直以来,作为电子部件的高效的制造方法,而使用所谓的一次多个的制造方法。具体而言,准备具有多个基板区域的薄片基板,并通过于在各基板区域内配置了压电振动片或 IC (Integrated Circuit, 集成电路) 等电子元件的基础之上,沿着基板区域的边界而将薄片基板分割为单片,从而得到各个电子部件。

[0003] 在上述电子部件中,有时会对被搭载于电子部件上的电子元件进行动作确认等工作。例如当电子元件为压电振动片与连接在压电振动片上的集成电路时,有时会使检验用探测器与电连接于集成电路上的连接电极接触,从而对压电振动片是否振荡、或者共振频率或 CI 值等是否处于适当的范围内等进行检验。通过该工作,能够仅使检验合格的电子部件进入下一道工序。

[0004] 然而,为了使电子部件低成本化,而需要增加每张薄片基板的电子部件的制造个数,当越增加电子部件的个数,则各个电子部件的检验变得越繁杂。

[0005] 在专利文献 1 中,公开了如下的结构,在该结构中,从各基板区域的连接电极引出布线,并在基板区域的外部使布线并联连接,并且从将电子部件并联连接在一起的布线中输入电力而使多个电子部件同时启动,从而对电子部件进行检验。

[0006] 但是,在专利文献 1 的结构的情况下,由于是使配置在各基板区域内的电子元件同时启动,因此存在电子元件彼此相互干涉的可能。例如,当电子元件为与压电振动片连接的集成电路时,有时压电振动片彼此会发生干涉,压电振动片的共振频率将发生变化,从而难以进行适当的检验。

[0007] 专利文献 1: 日本特开 2004-328505 号公报

发明内容

[0008] 因此,本发明着眼于上述问题点,其目的在于,提供一种薄片基板、电子部件、电子设备、电子部件的检验方法以及电子部件的制造方法,其对于通过将电子元件配置于薄片基板的基板区域内而对应于每个基板区域被构建的电子部件,能够避免电子元件彼此的干涉且容易地进行检验。

[0009] 本发明是为了解决上述课题的至少一部分而完成的,并能够作为以下的应用例来实现。

[0010] 应用例 1

[0011] 一种薄片基板,其特征在于,具有基板区域,所述基板区域以矩阵形状而排列有多个,在多个所述基板区域内配置有电子元件,并且与所述电子元件电连接的第一安装电极

及第二安装电极被配置在多个所述基板区域内,所述薄片基板具备:多个第一端子,其针对于多个所述基板区域的每一行,而并联连接所述第一安装电极;多个第二端子,其针对于多个所述基板区域的每一列,而并联连接所述第二安装电极,并且,所述薄片基板能够将所述电子元件中由被选择的所述第一端子以及所述第二端子所特定的任意的所述电子元件启动。

[0012] 根据上述结构,由于能够选择性地启动任意的电子元件,因此能够避免相互邻接的电子元件彼此的干涉。而且,由于甚至无需使检验用探测器等与被配置在成为检验对象的基板区域内的电极接触,因此形成了能够容易地进行电子元件的检验的薄片基板。

[0013] 应用例 2

[0014] 如应用例 1 所述的薄片基板,其特征在于,具有:第三安装电极及第四安装电极,其被配置在多个所述基板区域内,且与所述电子元件电连接;第三端子,其分别并联连接如下的所述第三安装电极和所述第四安装电极,其中,该第三安装电极被配置于,多个所述基板区域中作为相互邻接的行或列而分别被排列在一个方向上的多个所述基板区域中的、包含于一方的排列中的多个所述基板区域内,而该第四安装电极被配置于,包含于另一方的排列中的多个所述基板区域内。

[0015] 根据上述结构,连接于启动了的电子元件的第三安装电极上的第三端子、与连接于启动了的电子元件的第四安装电极上的第三端子是不同的。由此,能够仅通过第三端子,而进行对连接于启动了的电子元件上的第三安装电极以及第四安装电极的电连接。

[0016] 应用例 3

[0017] 如应用例 1 所述的薄片基板,其特征在于,在多个所述基板区域内,配置有与所述电子元件接合的第五安装电极,所述第二端子分别并联连接如下的所述第二安装电极和所述第五安装电极,其中,该第二安装电极被配置于,多个所述基板区域中作为相互邻接的列而分别被排列在一个方向上的多个所述基板区域中的、包含于一方的排列中的多个所述基板区域内,而该第五安装电极被配置于,包含于另一方的排列中的多个所述基板区域内。

[0018] 根据上述结构,成为启动了的电子元件的第二安装电极的连接目标的第二端子、与成为启动了的电子元件的第五安装电极的连接目标的第二端子是不同的。因此,能够仅通过第二端子,而对连接于启动了的电子元件上的第二安装电极以及第五安装电极进行电连接。

[0019] 应用例 4

[0020] 一种电子部件,其特征在于,通过应用例 1 所述的薄片基板的多个所述基板区域内配置所述电子元件,并沿着所述基板区域的边界而将所述薄片基板单片化而形成。

[0021] 根据与应用例 1 相同的理由,形成了能够避免电子元件彼此的干涉,从而能够容易地进行对电子元件的检验的电子部件。

[0022] 应用例 5

[0023] 一种电子设备,其特征在于,搭载有应用例 4 所述的电子部件。

[0024] 根据与应用例 1 相同的理由,形成了能够避免电子元件彼此的干涉从而能够容易地进行对电子元件的检验的电子设备。

[0025] 应用例 6

[0026] 一种电子部件的检验方法,其特征在于,所述电子部件的检验方法为,通过如下方

式在薄片基板上对应于每个基板区域而构成的电子部件的检验方法,所述方式为,对于具有以矩阵形状而排列有多个所述基板区域的所述薄片基板,在多个所述基板区域内配置电子元件,并将与所述电子元件电连接的第一安装电极以及第二安装电极配置在多个所述基板区域内,在所述电子部件的检验方法中,针对于多个所述基板区域的每一行而将所述第一安装电极连接于多个第一端子上,针对于多个所述基板区域的每一列而将所述第二安装电极连接于多个第二端子,并将所述电子元件中由被选择的所述第一端子以及所述第二端子所特定的任意的所述电子元件启动。

[0027] 根据与应用例 1 相同的理由,构成了能够避免电子元件彼此的干涉,从而能够容易地进行对电子元件的检验的电子部件的检验方法。

[0028] 应用例 7

[0029] 一种电子部件的制造方法,其特征在于,所述电子部件的制造方法为,通过如下方式在薄片基板上对应于每个基板区域而构成的电子部件的制造方法,所述方式为,对于具有以矩阵形状而排列有多个所述基板区域的所述薄片基板,在多个所述基板区域中配置电子元件,并将与所述电子元件电连接的第一安装电极以及第二安装电极配置在多个所述基板区域内,所述电子部件的制造方法包括:第一工序,对多个第一端子和多个第二端子进行配置,其中,多个所述第一端子针对于多个所述基板区域的每一行而并联连接所述第一安装电极,多个所述第二端子针对于多个所述基板区域的每一列而并联连接所述第二安装电极;第二工序,将所述电子元件中由被选择的所述第一端子以及所述第二端子所特定的任意的所述电子元件启动;第三工序,沿着所述基板区域的边界而分割所述薄片基板。

[0030] 根据与应用例 1 相同的理由,构成了能够避免电子元件彼此的干涉,从而能够容易地进行对电子元件的检验的电子部件的制造方法。

附图说明

[0031] 图 1 为第一实施方式的薄片基板的电路图。

[0032] 图 2 为第一实施方式的薄片基板的俯视图。

[0033] 图 3 为沿着图 2 中的 A-A 线的剖视图。

[0034] 图 4 为第一实施方式的薄片基板的后视图。

[0035] 图 5 为图 2 中的由单点划线包围的部分的放大图。

[0036] 图 6 为第一实施方式的电子部件的示意图。

[0037] 图 7 为第二实施方式的薄片基板的电路图。

[0038] 图 8 为第三实施方式的薄片基板的电路图。

[0039] 图 9 为第三实施方式的薄片基板的俯视图。

[0040] 图 10 为搭载有上述实施方式中的任意一个实施方式的电子部件的电子设备的示意图。

具体实施方式

[0041] 以下,利用图示的实施方式对本发明进行详细说明。但是,只要没有进行特定的记载,则该实施方式中记载的结构要素、种类、组合、形状、其相对配置等并不是将本发明的范围限定于该实施方式,而只不过是单纯的说明例。

[0042] 图 1 中图示了第一实施方式的薄片基板的电路图。第一实施方式的薄片基板 54 为,以矩阵形状集合有多个(在本实施方式中为 $3 \times 3 = 9$ 个)电子部件 10 (基板区域 56)的薄片基板,且为将布线纵横配置,从而对被配置在各个电子部件 10 上的安装电极 18A ~ 18E 按照种类进行连接的薄片基板。另外,在图中对电子部件 10 标注编号(1 号 ~ 9 号)。而且,在图中,将纵向设为列方向,将横向设为行方向。

[0043] 在电子部件 10 中,如后文所述那样配置有集成电路 50,与该集成电路 50 电连接的安装电极 18A ~ 18E 被配置在电子部件 10 的安装面 16 上。安装电极 18A (第一安装电极)成为电源端子(Vdd),安装电极 18B (第二安装电极)成为接地端子(GND),安装电极 18C (第三安装电极)成为输出端子(OUT),安装电极 18D (第四安装电极)成为后述的调节端子(Vc),安装电极 18E (第五安装电极)成为后述的温度信息输出端子(T)。

[0044] 第一布线 60A、60B、60C 为,将同一行内的电子部件 10 的安装电极 18A 并联连接的布线。第一布线 60A 将 1 号、2 号、3 号安装电极 18A 并联连接,第一布线 60B 将 4 号、5 号、6 号安装电极 18A 并联连接,第一布线 60C 将 7 号、8 号、9 号安装电极 18A 并联连接。第一布线 60A、60B、60C 分别与第一端子 62A、62B、62C 连接。第一端子 62A、62B、62C 通过外部的切换控制等,使其中某个端子成为导通状态而施加有电源电压,并使其余的端子成为断开状态而停止电源电压的施加。

[0045] 第二布线 64A、64B、64C 为,将同一列内的电子部件 10 的安装电极 18B、以及同一列内的电子部件 10 的安装电极 18E 并联连接的布线。此处,第二布线 64A、64B 分别将如下的安装电极 18B 和安装电极 18E 并联连接,其中,所述安装电极 18B 被配置于,电子部件 10 中作为相互邻接的列而分别被排列在一个方向上的电子部件 10 中的、包含于一方的排列中的电子部件 10 上,而所述安装电极 18E 被配置于,包含于另一方的排列中的电子部件 10 上。

[0046] 因此,第二布线 64A 分别将 1 号、4 号、7 号电子部件 10 的安装电极 18B 以及 2 号、5 号、8 号电子部件 10 的安装电极 18E 并联连接。第二布线 64B 分别将 2 号、5 号、8 号电子部件 10 的安装电极 18B 以及 3 号、6 号、9 号电子部件 10 的安装电极 18E 并联连接。第二布线 64C 将 3 号、6 号、9 号电子部件 10 的安装电极 18B 并联连接。

[0047] 第二布线 64A、64B、64C 分别与第二端子 66A、66B、66C 连接。第二端子 66A、66B、66C 通过外部的切换控制等,使其中某个端子成为导通状态而被接地,并使其余的端子成为断开状态而使接地被解除。而且,在第二端子 66A、66B 上,能够连接用于取得从安装电极 18E 输出的温度信息的外部端子(未图示)。

[0048] 第三布线 68A、68B 为,将同一列内的电子部件 10 的安装电极 18C、以及同一列内的电子部件 10 的安装电极 18D 并联连接的布线。此处,第三布线 68A、68B 分别将如下的安装电极 18C 和安装电极 18D 并联连接,其中,所述安装电极 18C 被配置于,电子部件 10 中作为相互邻接的列而分别被排列在一个方向上的电子部件 10 中的、包含于一方的排列中的电子部件 10 上,而安装电极 18D 被配置于,包含于另一方的排列中的电子部件 10 上。

[0049] 因此,第三布线 68A 分别将 1 号、4 号、7 号电子部件 10 的安装电极 18C 以及 2 号、5 号、8 号电子部件 10 的安装电极 18D 并联连接。第三布线 68B 分别将 2 号、5 号、8 号电子部件 10 的安装电极 18C 以及 3 号、6 号、9 号电子部件 10 的安装电极 18D 并联连接。

[0050] 第三布线 68A、68B 分别与第三端子 70A、70B 连接。在第三端子 70A、70B 上,能够

连接用于提取来自安装电极 18C 的输出的外部端子(未图示)、或用于向安装电极 18D 施加调节电压的外部端子(未图示)。

[0051] 辅助布线 72A 为,将 1 号、4 号、7 号电子部件 10 的安装电极 18E 并联连接的布线,辅助布线 72B 为,将 1 号、4 号、7 号电子部件 10 的安装电极 18D 并联连接的布线。而且,辅助布线 72C 为,将 3 号、6 号、9 号电子部件 10 的安装电极 18C 并联连接的布线。

[0052] 辅助布线 72A、72B、72C 分别与辅助端子 74A、74B、74C 连接。在辅助端子 74A 上连接有用于取得从安装电极 18E 输出的温度信息的外部端子(未图示),在辅助端子 74B 上连接有用于向安装电极 18D 施加调节电压的外部端子(未图示),在辅助端子 74C 上连接有用于提取来自安装电极 18C 的输出的外部端子(未图示)。

[0053] 电子部件 10 通过安装电极 18A 被施加电源电压并且安装电极 18B 被接地而启动。例如,如图 1 所示,在将 5 号电子部件 10 启动时,将第一端子 62B (图中,带有箭头标记)与第二端子 66B (图中,带有箭头标记)置于导通状态。此时,虽然从第一端子 62B 也向 4 号、6 号电子部件 10 施加有电源电压,但此时这些电子部件 10 未接地从而不会启动。

[0054] 而且,在 5 号电子部件 10 上,连接有第二端子 66A、第三端子 70A、以及第三端子 70B。因此,能够从第二端子 66A (图中,带有箭头标记)提取 5 号电子部件 10 的温度信息,并能够从第三端子 70A (图中,带有箭头标记)向 5 号电子部件 10 施加调节电压,且能够从第三端子 70B (图中,带有箭头标记)提取 5 号电子部件 10 的输出。

[0055] 在上述结构中,当将第一端子 62B 置于断开状态,而将第一端子 62A (62C)切换为导通状态时,能够使 5 号电子部件 10 的动作停止,且使 2 号(8 号)电子部件 10 启动。而且,能够以上述的同一配置,而进行温度信息的提取、调节电压的施加、电子部件的输出的检测。

[0056] 而且,当将第一端子 62B 置于导通状态,将第二端子 66B 置于断开状态而将第二端子 66A (C)切换为导通状态时,能够使 5 号电子部件 10 的动作停止而使 4 号(6 号)电子部件 10 启动。此时,能够通过分别将用于提取温度信息的外部端子(未图示)、用于施加调节电压的外部端子(未图示)、用于提取电子部件 10 的输出的外部端子(未图示)的连接目标切换为左邻(右邻)的端子,从而进行温度信息的提取、调节电压的施加、电子部件 10 的输出的提取。因此,在本实施方式的薄片基板 54 中,通过任意选择要置于导通状态的第一端子 62A ~ 62C 以及第二端子 66A ~ 66C,从而使所有的电子部件 10 单独启动,由此能够进行各种检验。

[0057] 如此,在本实施方式中,由于选择性地启动任意的电子部件 10 (集成电路 50),因此能够避免相互邻接的电子部件 10 彼此的干涉。而且,由于甚至无需使检验用探测器等与被配置在成为检验对象的电子部件 10 (基板区域 56)上的安装电极 18A ~ 18E 进行接触,因此形成了能够容易地进行对电子部件 10 (集成电路 50)的检验的薄片基板 54。

[0058] 第二端子 66A、66B 不会同时作为接地用与温度信息取得用而被使用。即,成为启动了的电子部件 10 (集成电路 50)的安装电极 18B 的连接目标的第二端子、与成为启动了的电子部件 10 的安装电极 18E 的连接目标的第二端子是不同的。因此,能够仅通过第二端子,而对连接于启动了的电子部件 10 上的安装电极 18B 以及安装电极 18E 进行电连接。

[0059] 同样地,第三端子 70A、70B 不会同时作为输出提取用与调节电压施加用而被使用。即,连接在启动了的电子部件 10 (集成电路 50)的安装电极 18C 上的第三端子、与连接

在启动了的电子部件 10 的安装电极 18D 上的第三端子是不同的。因此,能够仅通过第三端子,而实施对连接在启动了的电子部件 10 (集成电路 50) 上的安装电极 18C 以及安装电极 18D 的电连接。

[0060] 接下来,对根据图 1 所示的布线图而构建的薄片基板 54、在薄片基板 54 上构建的多个电子部件 10 的构造进行说明。图 2 中图示了第一实施方式的薄片基板的俯视图,图 3 中图示了沿着图 2 中的 A-A 线的剖视图,图 4 中图示了第一实施方式的薄片基板的后视图。而且,图 5 中图示了图 2 的由单点划线所包围的部分的放大图,图 6 中图示了本实施方式的电子部件的示意图。另外,在图 2 中,省略了盖部 32,并且在部分基板区域 56 内,省略了压电振动片 38 或集成电路 50。

[0061] 如图 2 所示,本实施方式的薄片基板 54 由陶瓷等绝缘体形成,并具有被配置成矩阵形状的多个($3 \times 3 = 9$ 个)基板区域 56、和在基板区域 56 的周围配置的端子区域 58。基板区域 56 彼此互不接触而以具有预定的间隔的方式相互分离,在基板区域 56 彼此之间配置有第一布线 60A ~ 60C、第二布线 64A ~ 64C、第三布线 68A ~ 68B。

[0062] 在薄片基板 54 的上表面(搭载面 14)上的各个基板区域 56 内,配置有压电振动片 38 及集成电路 50,而在背面(安装面 16)上的各个基板区域 56 内配置有安装电极 18A ~ 18E。如此,在本实施方式的薄片基板 54 中,通过对应于每个基板区域 56 而构建本实施方式的电子部件 10,并沿着基板区域 56 的边界而进行分割,从而使以底基板 12 为基部的电子部件 10 单片化。

[0063] 如图 6 等所示,电子部件 10 具有如下形态,即,压电振动片 38 与集成电路 50 以横向并排的方式而被配置在底基板 12 上,并且盖部 32 (图 3)以收纳压电振动片 38 和集成电路 50 的方式而被接合在底基板 12 上的形态。而且,电子部件 10 为通过从外部接受供电从而自发振荡的压电装置。

[0064] 压电振动片 38 由水晶等压电材料形成。在本实施方式中,例如设置为使用了水晶的 AT 切割基板的厚度切变振动片。压电振动片 38 具有:进行厚度切变振动的振动部 40(参照图 3 放大图);与底基板 12 相接合的贴装部 42。在振动部 40 的上表面上配置有激励电极 44A (X1),在下表面上配置有激励电极 44B (X2)。从激励电极 44A 引出有引出电极 46A,并从激励电极 44B 引出有引出电极 46B。引出电极 46B 被引出至贴装部 42 的下表面上为止。引出电极 46A 经由贴装部 42 的上表面以及侧面而被引出至贴装部 42 的下表面上。另外,作为压电振动片 38,除此以外还可以应用音叉型振动片、双音叉型振动片、SAW 共振片、陀螺振动片等。

[0065] 集成电路 50 为,由将压电振动片 38 作为振荡源而进行驱动的振荡电路、及进行对振荡电路的振荡信号的温度补偿的温度补偿电路等一体形成的电子元件。在集成电路 50 的有源面(下表面)上,配置有衬垫电极 52。作为衬垫电极 52,配置有与压电振动片 38 电连接的连接端子(X1、X2)、接受来自外部的供电的电源端子(Vdd)、接地端子(GND)、输出信号的输出端子(OUT)。另外,作为衬垫电极 52,配置有用于输入调节电压的调节电压输入端子(Vc),所述调节电压用于对被内置于集成电路 50 中的振荡电路的输出信号的振荡频率进行调节。另外,在集成电路 50 中内置有热敏电阻,根据该热敏电阻而生成温度信息。为了输出该温度信息,而在集成电路 50 上,配置有作为衬垫电极 52 之一的温度信息输出端子(T)。

[0066] 底基板 12 具有：搭载压电振动片 38 及集成电路 50 的搭载面 14；以及成为其背面的安装面 16。如图 5 所示，在底基板 12 的搭载面 14 的与引出电极 46A、46B 对置的位置处配置有贴装电极 24A、24B。而且，在搭载面 14 的与衬垫电极 52 对置的位置处配置有连接电极 20（X1、X2、Vdd、GND、OUT、Vc、T）。另一方面，如图 4、图 5 所示，在底基板 12 的安装面 16 的下表面的边缘处配置有安装电极 18A（Vdd）、18B（GND）、18C（OUT）、18D（Vc）、18E（T）。

[0067] 如图 5 所示，贴装电极 24A（X1）与连接电极 20（X1）通过线电极 22A 而被相互电连接，贴装电极 24B（X2）与连接电极 20（X2）也通过线电极 22B 而被相互电连接。

[0068] 从连接电极 20（Vdd）延伸出了线电极 22C。线电极 22C 延伸至成为安装电极 18A 的正上方的位置处，并经由贯穿底基板 12 的贯穿电极 26 而与安装电极 18A 电连接。由此，连接电极 20（Vdd）与安装电极 18A 电连接。

[0069] 连接电极 20（GND）被配置在成为安装电极 18B 的正上方的位置处，并经由贯穿电极 26 而与安装电极 18B 电连接。连接电极 20（OUT）被配置在成为安装电极 18C 的正上方的位置处，并经由贯穿电极 26 而与安装电极 18C 电连接。

[0070] 从连接电极 20（Vc）延伸出了线电极 22D。线电极 22D 延伸至成为安装电极 18D 的正上方的位置处，并经由贯穿电极 26 而与安装电极 18D 电连接。由此，连接电极 20（Vc）与安装电极 18D 电连接。

[0071] 连接电极 20（T）被配置在成为安装电极 18E 的正上方的位置处，并经由贯穿电极 26 而与安装电极 18E 电连接。在底基板 12 的搭载面 14 的包围压电振动片 38 以及集成电路 50 的位置处，配置有框形状的金属导电部 28。金属导电部 28 与连接电极 20（GND）连接。因此，金属导电部 28 与安装电极 18B 电连接。将该金属导电部 28 作为接合面而使由金属制成的盖部 32（图 3）接合在底基板 12 上。由此，盖部 32 能够在将压电振动片 38 及集成电路 50 气密封闭的同时，为盖部 32 内的收纳空间遮蔽外部的静电，从而降低对压电振动片 38 以及集成电路 50 的电干扰。

[0072] 如图 3、图 5 所示，通过利用导电性粘合剂 48A 而将引出电极 46A 与贴装电极 24A 接合在一起，并且利用导电性粘合剂 48B 而将引出电极 46B 与贴装电极 24B 接合在一起，从而将压电振动片 38 接合在底基板 12 上。由此，压电振动片 38 将贴装部 42（图 6）作为固定端而以悬臂支承的状态被支承在底基板 12 上，且与贴装电极 24A、24B 电连接。

[0073] 而且，通过将集成电路 50 的衬垫电极 52（X1、X2、Vdd、GND、OUT、Vc、T）与连接电极 20（X1、X2、Vdd、GND、OUT、Vc、T）接合在一起，从而使集成电路 50 与连接电极 20、贴装电极 24A、24B、安装电极 18A～18E 电连接。因此，集成电路 50 通过安装电极 18B（GND）被接地，并从安装电极 18A（Vdd）接受供电，从而进行驱动。而且，集成电路 50 能够经由衬垫电极 52（X1、X2）而向压电振动片 38 施加交流电压，从而使压电振动片 38 以预定的共振频率进行振动，并将该振荡信号从安装电极 18C（OUT）输出。而且，能够通过安装电极 18D（Vc）来进行对集成电路 50 的调节电压的施加，并将基于热敏电阻的温度信息从安装电极 18E 输出。

[0074] 如图 2、图 4 所示，第一布线 60A、60B、60C 为，在薄片基板 54 的安装面 16 上以于基板区域 56 的排列的行方向上延伸的方式而配置，并将同一行内的安装电极 18A 并联连接的布线。

[0075] 第一布线 60A 沿着 1 号、2 号、3 号基板区域 56 的排列而配置,并经由线电极 76 而与 1 号、2 号、3 号基板区域 56 的安装电极 18A 连接。

[0076] 第一布线 60B 被配置在 1 号、2 号、3 号基板区域 56 的排列与 4 号、5 号、6 号基板区域 56 的排列之间,并经由线电极 76 而与 4 号、5 号、6 号基板区域 56 的安装电极 18A 连接。

[0077] 第一布线 60C 被配置在 4 号、5 号、6 号基板区域 56 的排列与 7 号、8 号、9 号基板区域 56 的排列之间,并经由线电极 76 而与 7 号、8 号、9 号基板区域 56 的安装电极 18A 连接。

[0078] 而且,第一端子 62A、62B、62C 被配置在薄片基板 54 的上表面的端子区域 58 内,并经由贯穿电极 26 而与第一布线 60A、60B、60C 电连接。

[0079] 如图 2、图 4 所示,第二布线 64A、64B、64C 在薄片基板 54 的搭载面 14 上,以串联连接同一列内的金属导电部 28 的方式而配置(参照图 5)。由此,第二布线 64A 将 1 号、4 号、7 号基板区域 56 的安装电极 18B 并联连接,第二布线 64B 将 2 号、5 号、8 号基板区域 56 的安装电极 18B 并联连接,第二布线 64C 将 3 号、6 号、9 号基板区域 56 的安装电极 18B 并联连接。

[0080] 如图 4、图 5 所示,安装电极 18E 经由线电极 78 而与左邻的基板区域 56 的安装电极 18B 电连接。由此,第二布线 64A 将 2 号、5 号、8 号基板区域 56 的安装电极 18E 并联电连接,第二布线 64B 将 3 号、6 号、9 号基板区域 56 的安装电极 18E 并联电连接。而且,第二布线 64A、64B、64C 向端子区域 58 延伸,且分别与第二端子 66A、66B、66C 连接。

[0081] 如图 2 所示,第三布线 68A 在薄片基板 54 的搭载面 14 上,以在 1 号、4 号、7 号基板区域 56 的排列与 2 号、5 号、8 号基板区域 56 的排列之间,于列方向上延伸的方式而配置。

[0082] 如图 4 所示,第三布线 68A 经由线电极 80 以及贯穿电极 26,而将 1 号、4 号、7 号基板区域 56 的安装电极 18C、以及 2 号、5 号、8 号基板区域 56 的安装电极 18D 并联电连接。

[0083] 如图 2 所示,第三布线 68B 在薄片基板 54 的搭载面 14 上,以在 2 号、5 号、8 号基板区域 56 的排列与 3 号、6 号、9 号基板区域 56 的排列之间,于列方向上延伸的方式而被配置。

[0084] 如图 4 所示,第三布线 68B 经由线布线 80 以及贯穿电极 26,而将 2 号、5 号、8 号基板区域 56 的安装电极 18C 与 3 号、6 号、9 号基板区域 56 的安装电极 18D 并联电连接。

[0085] 第三布线 68A、68B 延伸至端子区域 58,并分别与第三端子 70A、70B 连接。

[0086] 如图 2 所示,辅助布线 72A 在薄片基板 54 的搭载面 14 上,以沿着 1 号、4 号、7 号基板区域 56 的排列而于列方向上延伸的方式被配置。如图 4 所示,辅助布线 72A 经由线电极 82 以及贯穿电极 26,而将 1 号、4 号、7 号基板区域 56 的安装电极 18E 并联电连接。

[0087] 如图 2 所示,辅助布线 72B 以在辅助布线 72A 与 1 号、4 号、7 号基板区域 56 的排列之间,于列方向上延伸的方式被配置。如图 4 所示,辅助布线 72B 经由线电极 82 以及贯穿电极 26,而将 1 号、4 号、7 号基板区域 56 的安装电极 18D 并联电连接。

[0088] 如图 2 所示,辅助布线 72C 在薄片基板 54 的搭载面 14 上,以沿着 3 号、6 号、9 号基板区域 56 的排列而于列方向上延伸的方式被配置。如图 4 所示,辅助布线 72C 经由线电极 82 以及贯穿电极 26,而将 3 号、6 号、9 号基板区域 56 的安装电极 18C 并联电连接。辅助布线 72A、72B、72C 延伸至端子区域 58,并分别与辅助端子 74A、74B、74C 连接。

[0089] 在图 3 中,左侧(4 号)的基板区域 56(电子部件 10)呈现出如下状态,即,集成电路 50 的衬垫电极 52 (Vc)经由连接电极 20 (Vc)、线电极 22D、贯穿电极 26、安装电极 18D、线电极 82、贯穿电极 26 而与辅助布线 72B (辅助端子 74B)电连接的状态。而且,左侧(4 号)的基板区域 56 呈现出如下状态,即,集成电路 50 的衬垫电极 52 (T)经由连接电极 20 (T)、贯穿电极 26、安装电极 18E、线电极 82、贯穿电极 26,而与辅助布线 72A (辅助端子 74A)电连接的状态。

[0090] 图 3 的中央(5 号)的基板区域 56 (电子部件 10)呈现出如下状态,即,集成电路 50 的衬垫电极 52 (T)经由连接电极 20 (T)、贯穿电极 26、安装电极 18E、线电极 78、4 号基板区域 56 的安装电极 18B、贯穿电极 26、连接电极 20 (GND),而与金属导电部 28 (第二布线 64A、第二端子 66A)电连接的状态。另外,中央(5 号)的基板区域 56 呈现出如下状态,即,集成电路 50 的衬垫电极 52 (OUT)经由连接电极 20 (OUT)、贯穿电极 26、安装电极 18C、线电极 80、贯穿电极 26 而与第三布线 68B (第三端子 70B)电连接的状态。

[0091] 图 3 的右侧为,由 3 号与 6 号基板区域 56 之间的、将第二布线 64C 切断的切断面形成的图,并呈现出如下状态,即,第一端子 62B 经由贯穿电极 26、第一布线 60B、线电极 76 而与 6 号安装电极 18A (图 3 中未图示)电连接的状态。

[0092] 本实施方式的薄片基板 54 只需通过如下的方式形成即可,即,在具有多个基板区域 56 和端子区域 58 的烧结前的陶瓷基板上形成了用于形成贯穿电极 26 的贯穿孔之后进行烧成,并将贯穿电极 26 填入贯穿孔中,且通过溅射法等来形成各种布线和电极。

[0093] 在本实施方式的电子部件 10 的制造工序中,在薄片基板 54 的各个基板区域 56 上安装压电振动片 38、集成电路 50、盖部 32。接下来,任意选择被配置在端子区域 58 内的第一端子 62A、62B、62C 以及第二端子 66A、66B、66C,而使被配置在各个基板区域 56 (电子部件 10)内的集成电路 50 逐个启动。对从启动了的集成电路 50 输出的振荡信号及温度信息进行检验,且向该集成电路 50 施加调节电压而进行各种调节。当然,当集成电路 50 或与之连接的压电振动片 38 发生了不良时,则去除该基板区域 56 涉及的电子部件 10。而且,通过沿着基板区域 56 的边界而对薄片基板 54 进行分割,从而能够使电子部件 10 单片化。

[0094] 图 7 中图示了第二实施方式的薄片基板的电路图。另外,在以下的说明中对与前述的实施方式共通的结构要素标注相同的编号,且除了必要情况以外,省略其说明。

[0095] 与第一实施方式不同,第二实施方式的薄片基板 54A 的第三布线的朝向有所不同。即,第三布线 68A、68B 分别将如下的安装电极 18C 和安装电极 18D 并联连接,其中,所述安装电极 18C 被配置于,电子部件 10 (基板区域 56)中作为相互邻接的行而分别被排列在一个方向上的电子部件 10 中的、包含在一方的排列中的电子部件 10 上,而所述安装电极 18D 被配置于,包含在另一方的排列中的电子部件 10 上。因此,第三布线 68A 分别将 1 号、2 号、3 号电子部件 10 的安装电极 18D、以及 4 号、5 号、6 号电子部件 10 的安装电极 18C 并联连接。第三布线 68B 分别将 4 号、5 号、6 号电子部件 10 的安装电极 18D、以及 7 号、8 号、9 号电子部件 10 的安装电极 18C 并联连接。

[0096] 而且,辅助布线 72B 将 7 号、8 号、9 号电子部件 10 的安装电极 18D 并联连接,辅助布线 72C 将 1 号、2 号、3 号电子部件 10 的安装电极 18C 并联连接。

[0097] 与图 2 相对应,第三布线 68A、68B 与辅助布线 72B、72C 只需分别配置在薄片基板 54A (薄片基板 54)的搭载面 14 上即可。第三布线 68A 只需配置在 1 号、2 号、3 号基板区域

56 的排列与 4 号、5 号、6 号基板区域 56 的排列之间,并且第三布线 68B 只需配置在 4 号、5 号、6 号基板区域 56 的排列与 7 号、8 号、9 号基板区域 56 的排列之间即可。另外,辅助布线 72B 只需沿着 7 号、8 号、9 号基板区域 56 的排列而配置,并且辅助布线 72C 只需沿着 1 号、2 号、3 号基板区域 56 的排列而配置即可。由于被配置在第二实施方式的薄片基板 54A 上的电子部件 10 的检验方法与第一实施方式相同,因此省略说明。

[0098] 图 8 中图示了第三实施方式的薄片基板的电路图,图 9 中图示了第三实施方式的薄片基板的俯视图。在第三实施方式的薄片基板 54B 中,将第三布线 68A、68B 分别分割为第三布线 68Aa、第三布线 68Ab、第三布线 68Ba、第三布线 68Bb。

[0099] 第三布线 68Aa 将 1 号、4 号、7 号电子部件 10 (基板区域 56)的安装电极 18C 并联连接,且其端部与第三端子 70Aa 相连接。第三布线 68Ab 将 2 号、5 号、8 号电子部件 10 的安装电极 18D 并联连接,且其端部与第三端子 70Ab 相连接。

[0100] 第三布线 68Ba 将 2 号、5 号、8 号电子部件 10 的安装电极 18C 并联连接,且其端部与第三端子 70Ba 相连接。第三布线 68Bb 将 3 号、6 号、9 号电子部件 10 的安装电极 18D 并联连接,且其端部与第三端子 70Bb 相连接。

[0101] 在上述结构中,为了启动 5 号电子部件 10,而将第一端子 62B 和第二端子 66B 置于导通状态。而且,能够从第二端子 66A 取得 5 号电子部件 10 的温度信息,并从第三端子 70Ab 进行对 5 号电子部件 10 的调节电压的施加,且从第三端子 70Ba 提取 5 号电子部件 10 的输出。

[0102] 如图 9 所示,第三布线 68Aa、68Ab、68Ba、68Bb 只需分别配置在薄片基板 54B 的搭载面 14 上即可。第三布线 68Aa、68Ab 只需在 1 号、4 号、7 号基板区域 56 的排列与 2 号、5 号、8 号基板区域 56 的排列之间以相互平行的方式配置即可。第三布线 68Ba、68Bb 只需在 2 号、5 号、8 号基板区域 56 的排列与 3 号、6 号、9 号基板区域 56 的排列之间以相互平行的方式配置即可。

[0103] 在第一实施方式、第二实施方式中,第三端子 70A、70B 以提取电子部件 10 的输出的目的、以及向电子部件 10 施加调节电压的目的而被使用。因此,当向启动了的电子部件 10 施加调节电压时,与和该电子部件 10 相同的第三端子连接的电子部件 10 的安装电极 18C 上也被施加有调节电压,该调节电压有时会对集成电路 50 造成不良影响。因此,在本实施方式中,将对电子部件 10 的输出进行提取的布线、和向电子部件 10 施加调节电压的布线分开。

[0104] 图 10 中图示了搭载有上述实施方式中的任意一个实施方式的电子部件的电子设备(便携式终端)的示意图。在图 10 中,便携式终端 88 (包括 PHS (Personal Handy-phone System, 个人移动电话系统))具备多个操作按钮 90,听筒 92 以及话筒 94,而且在操作按钮 90 与听筒 92 之间配置有显示部 96。最近,这种便携式终端 88 中也具备 GPS 功能。因此,在便携式终端 88 中,内置有本实施方式的电子部件 10 (压电装置)以作为 GPS 电路的时钟源。

[0105] 另外,具备上述实施方式中的任意一个实施方式的电子部件 10 的电子设备除了能够应用在上述的便携式终端 88 中以外,还能够应用在如下的装置中,即,多功能移动电话、数码照相机、个人计算机、膝上型个人计算机、电视机、摄像机、录像机、汽车导航装置、寻呼机、喷墨式喷出装置、电子记事本、台式电子计算机、电子游戏设备、文字处理器、工作

站、可视电话、防盗用视频监控器、电子双筒望远镜、POS (point of sale ;销售点) 终端、医疗设备(例如电子体温计、血压计、血糖仪、心电图测量装置、超声波诊断装置、电子内窥镜)、鱼群探测器、各种测量设备、计量仪器类(例如, 车辆、飞机、船舶的计量仪器类)、飞行模拟器等。

[0106] 符号说明

[0107] 10…电子部件 ;12…底基板 ;14…搭载面 ;16…安装面 ;18A ~ 18E…安装电极 ;20…连接电极 ;22A ~ 22D…线电极 ;24A、24B…贴装电极 ;26…贯穿电极 ;28…金属导电部 ;32…盖部 ;38…压电振动片 ;40…振动部 ;42…贴装部 ;44A、44B…激励电极 ;46A、46B…引出电极 ;48A、48B…导电性粘合剂 ;50…集成电路 ;52…衬垫电极 ;54、54A、54B…薄片基板 ;56…基板区域 ;58…端子区域 ;60A ~ 60C…第一布线 ;62A ~ 62C…第一端子 ;64A ~ 64C…第二布线 ;66A ~ 66C…第二端子 ;68A、68Aa、68Ab、68B、68Ba、68Bb…第三布线 ;70A、70Aa、70Ab、70B、70Ba、70Bb…第三端子 ;72A ~ 72C…辅助布线 ;74A ~ 74C…辅助端子 ;76…线电极 ;78…线电极 ;80…线电极 ;82…线电极 ;88…便携式终端 ;90…操作按钮 ;92…听筒 ;94…话筒 ;96…显示部。

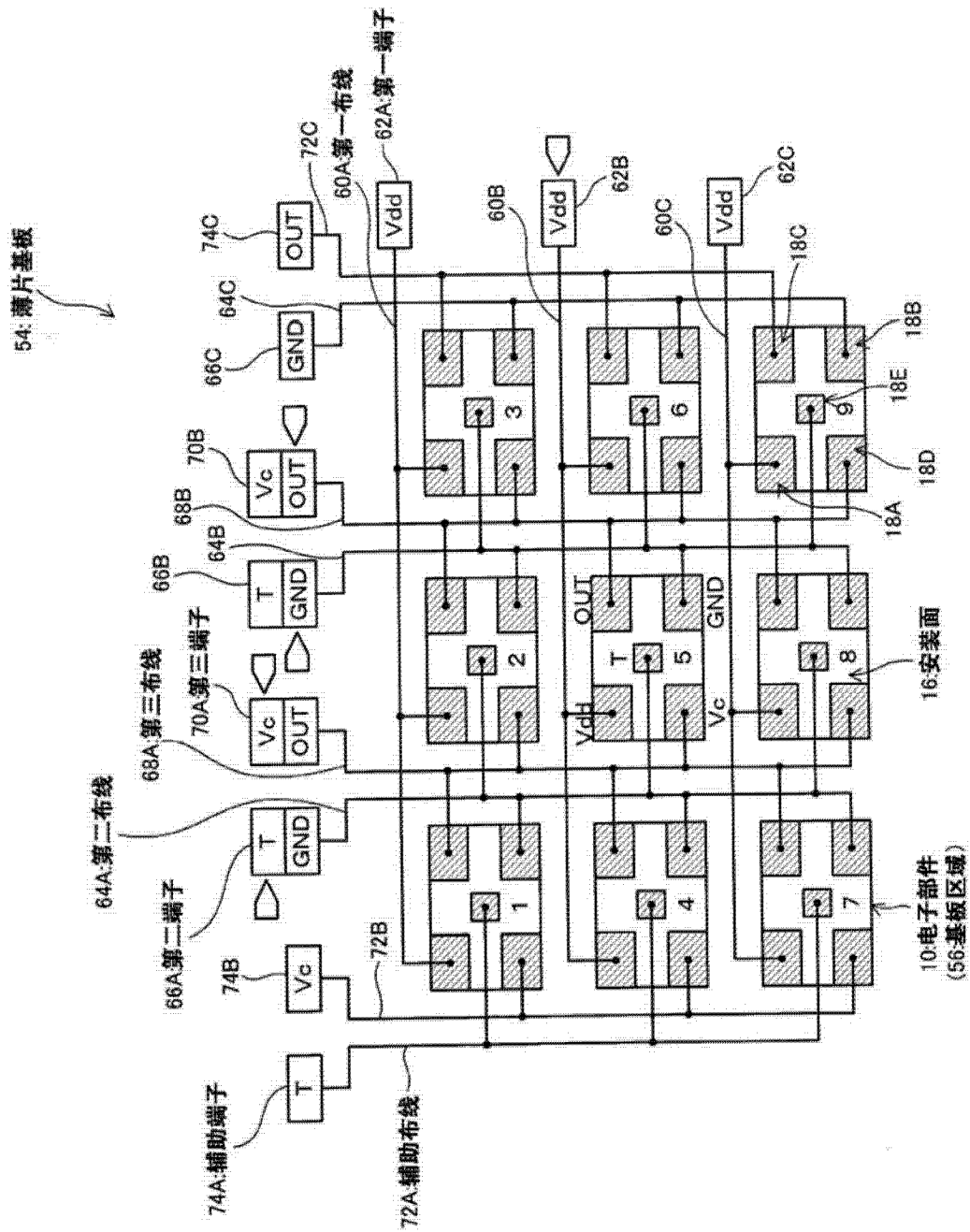


图 1

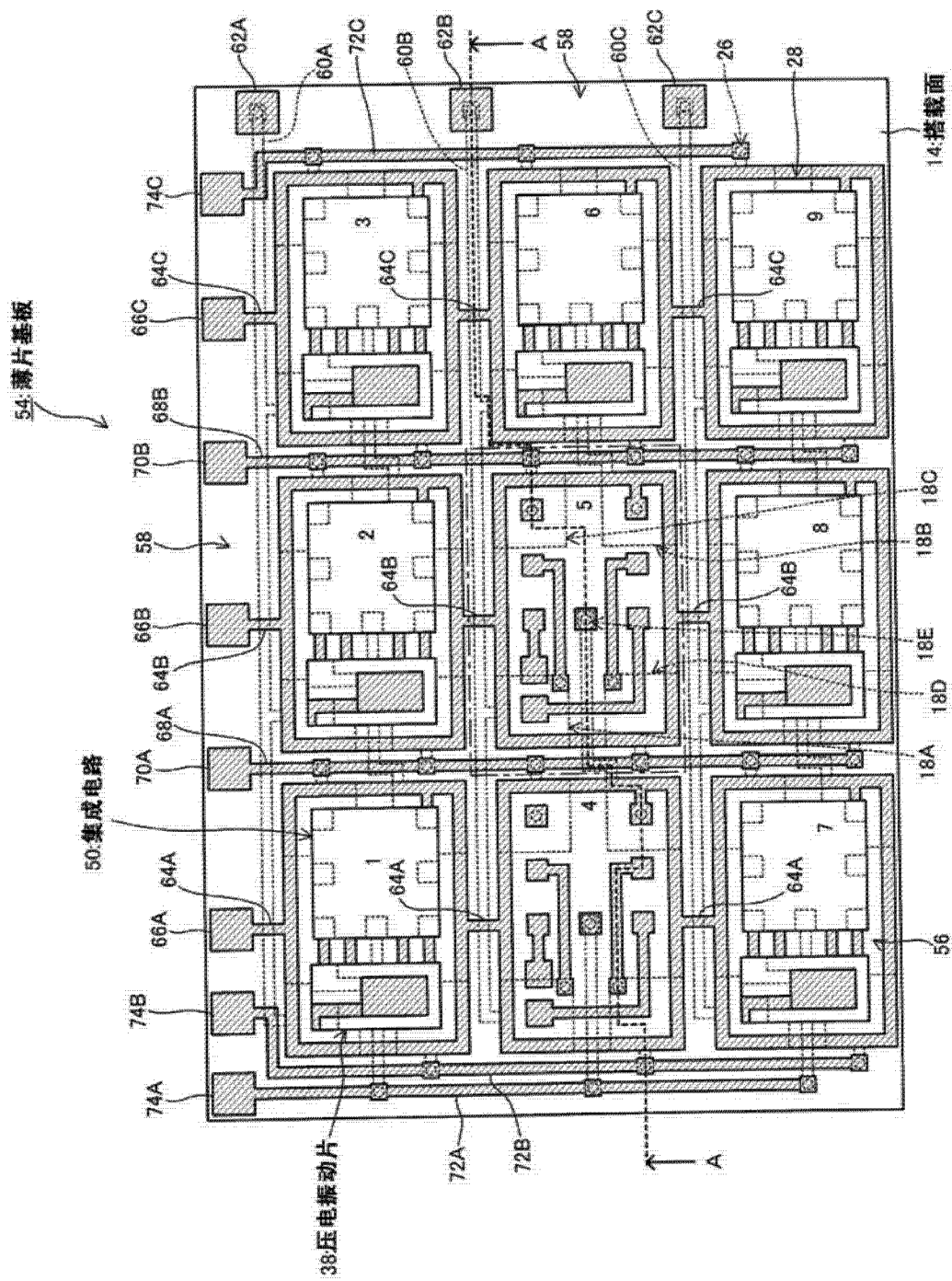


图 2

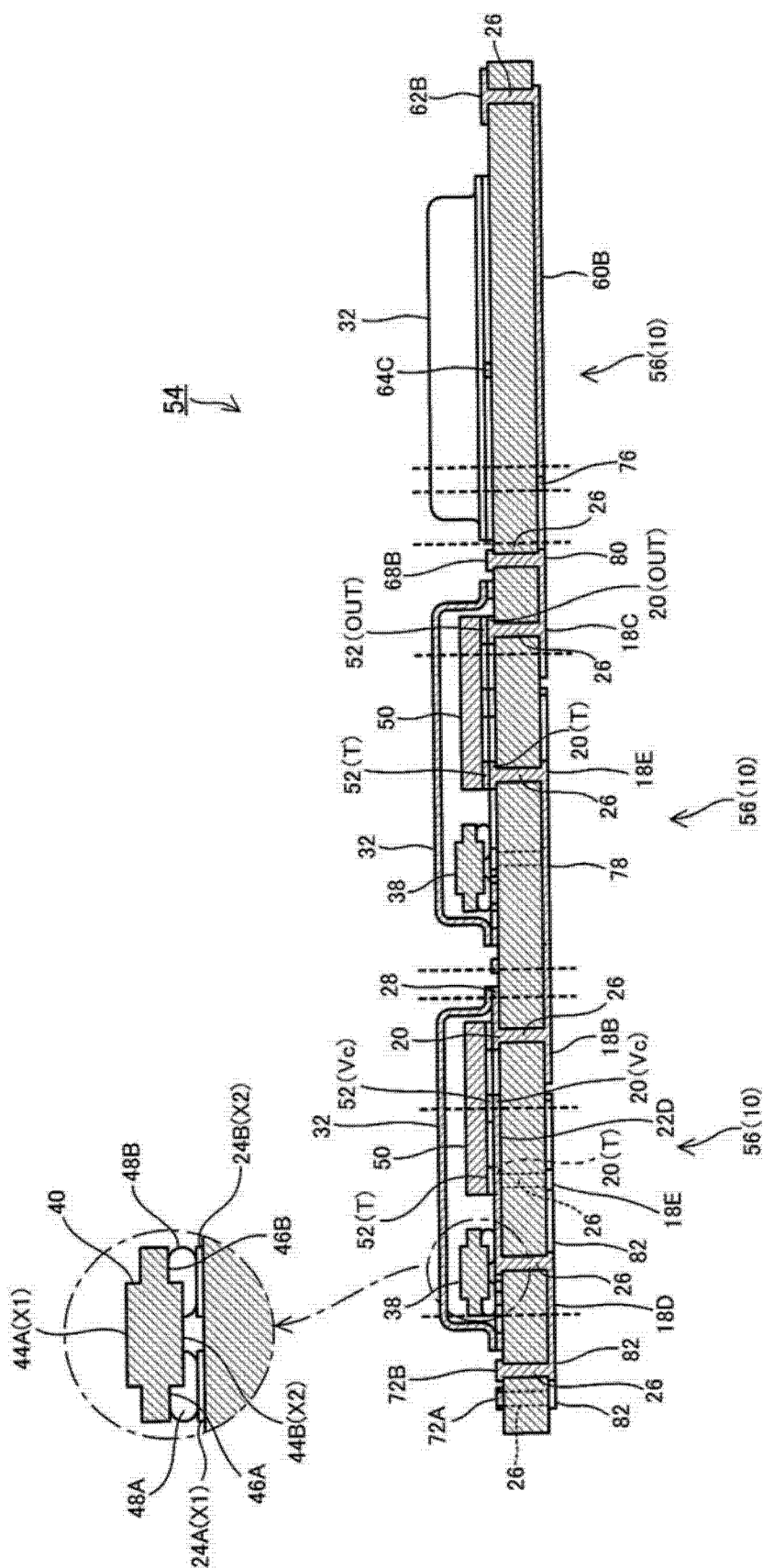


图 3

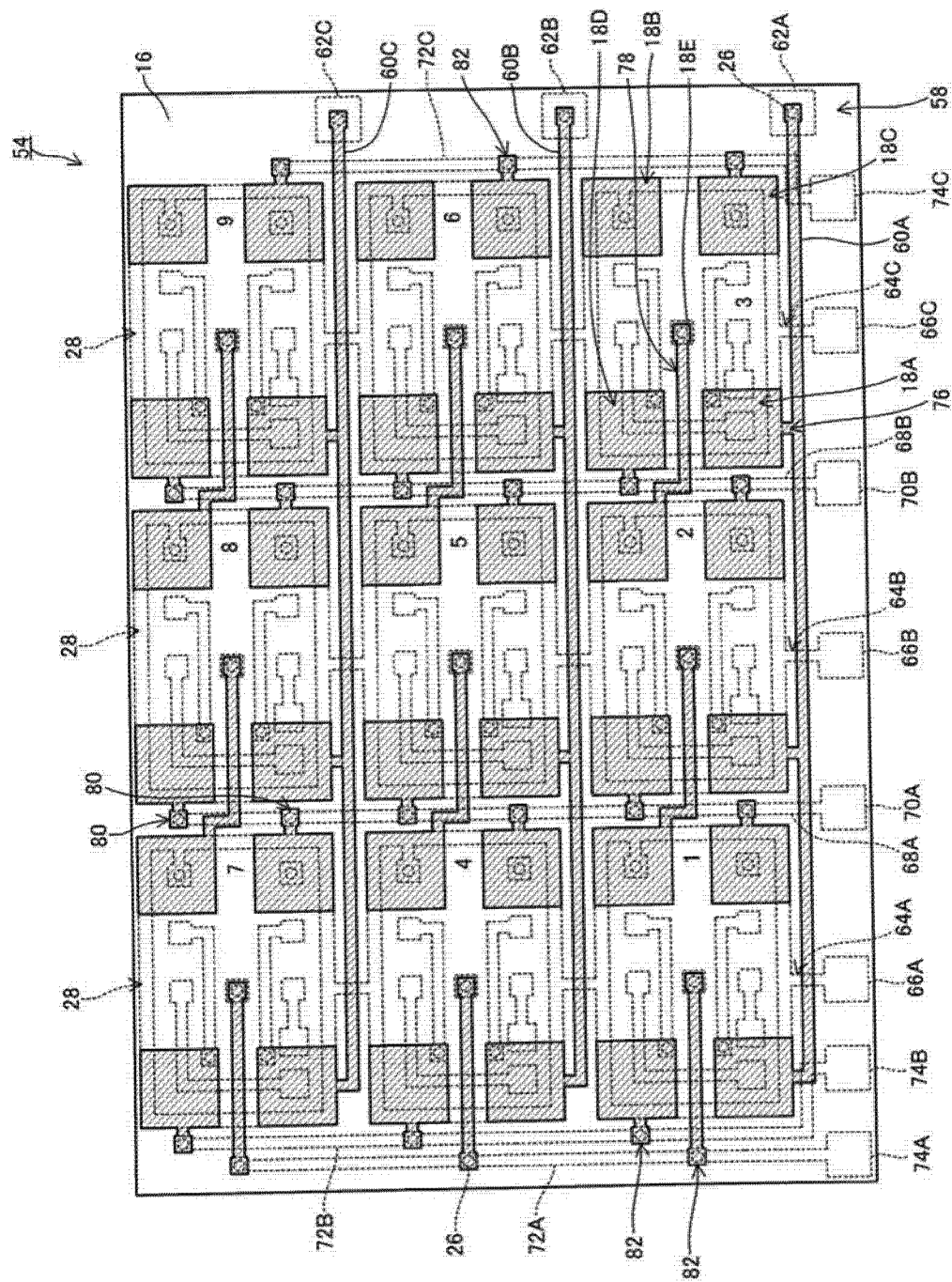


图 4

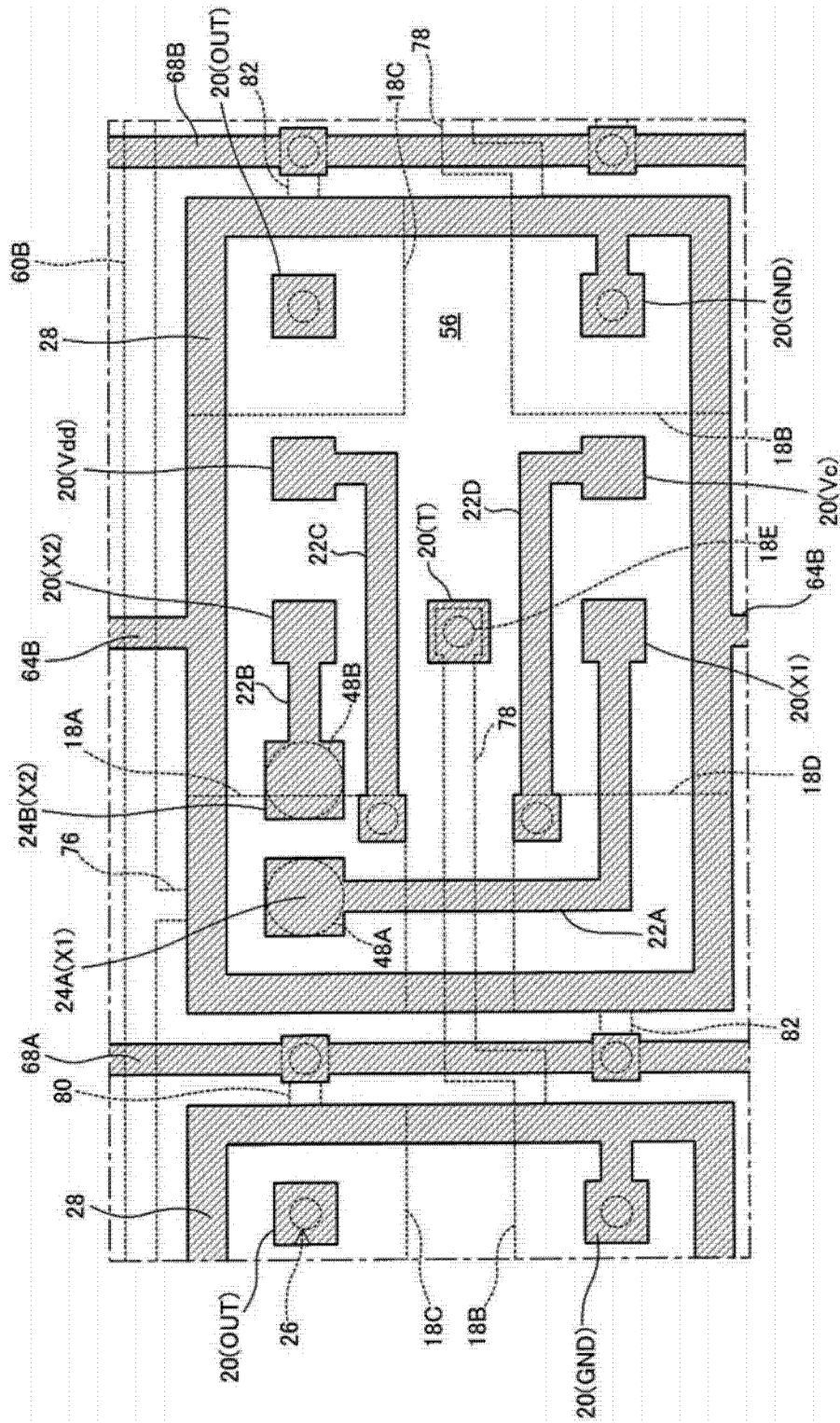


图 5

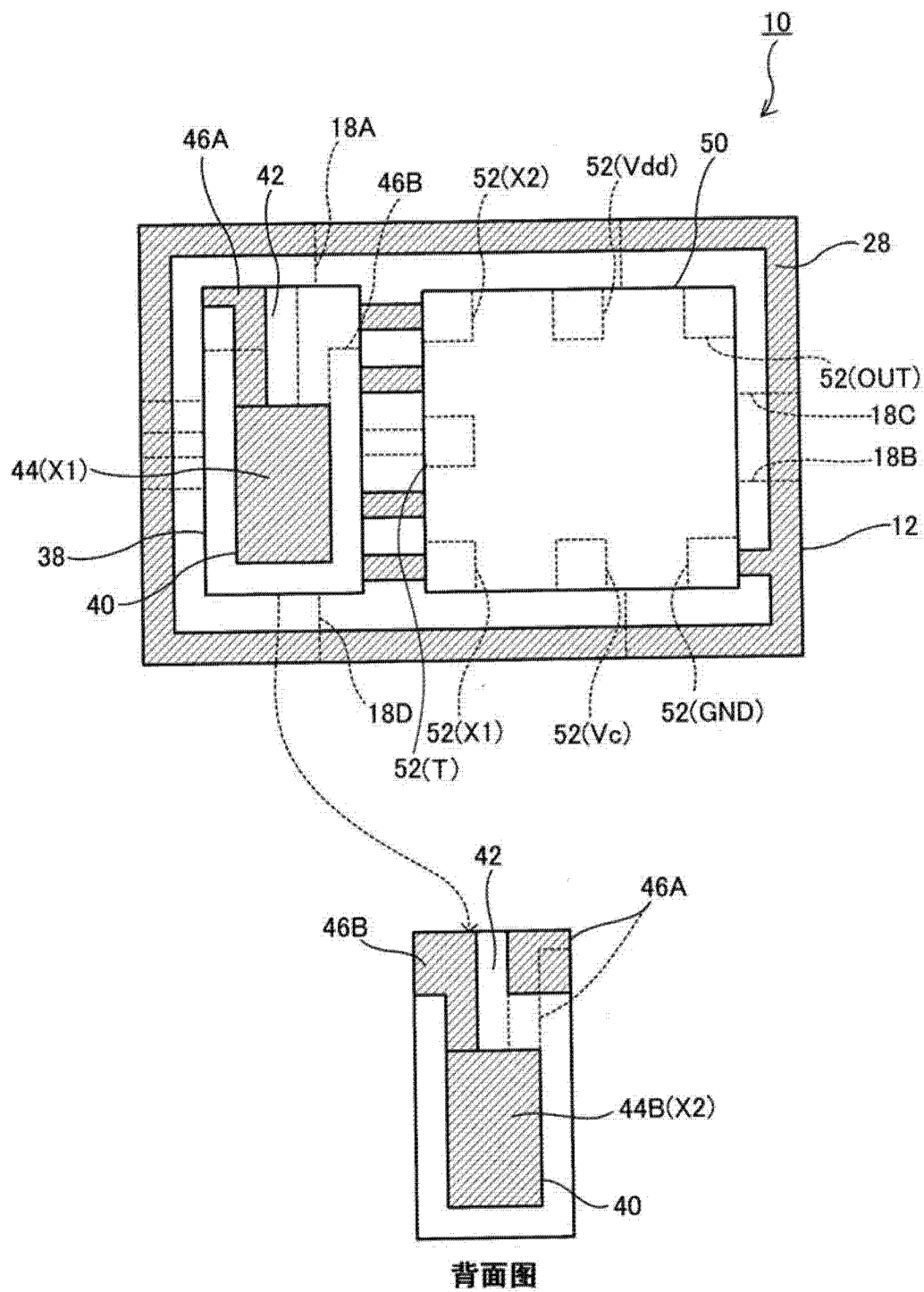


图 6

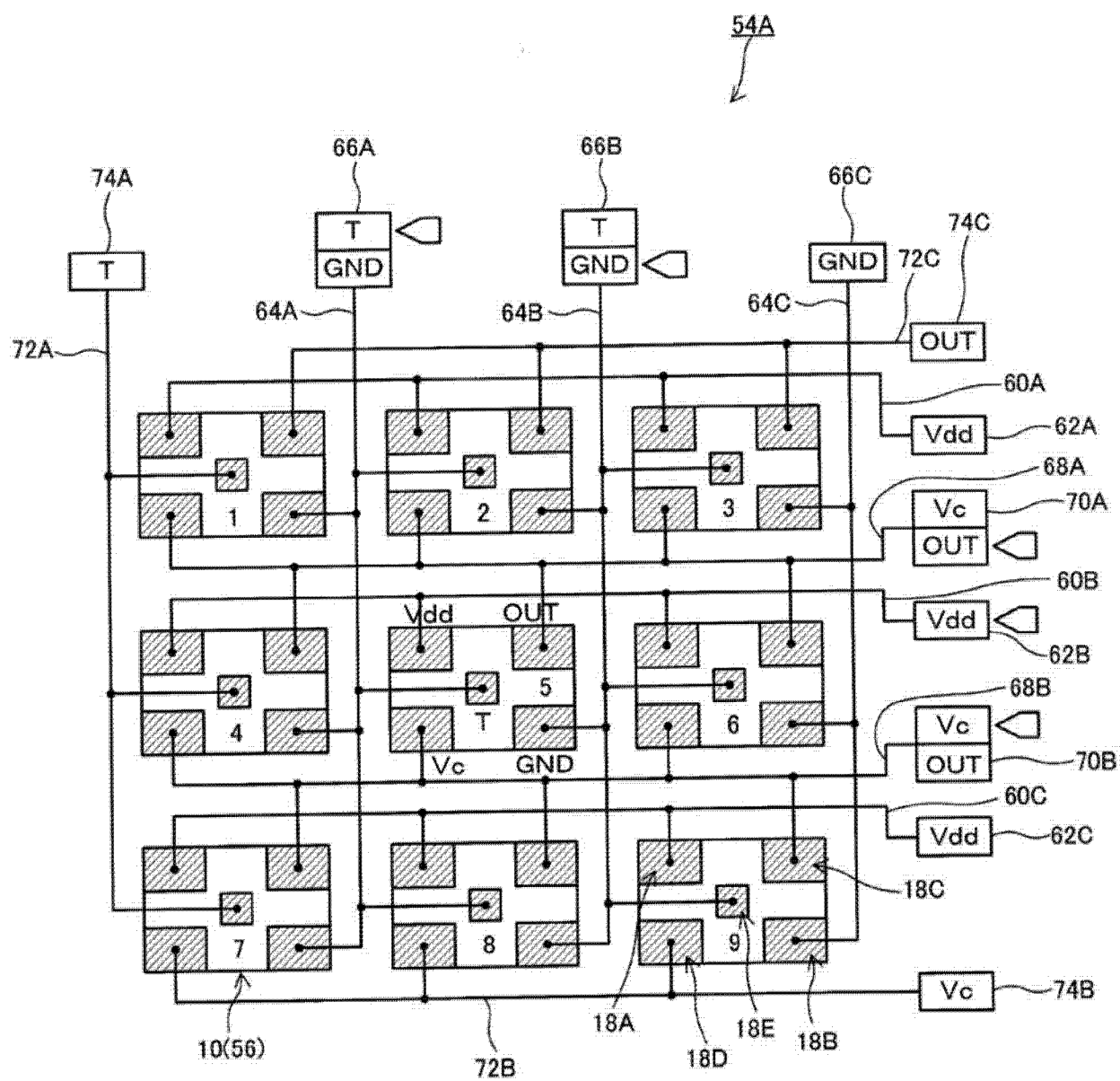


图 7

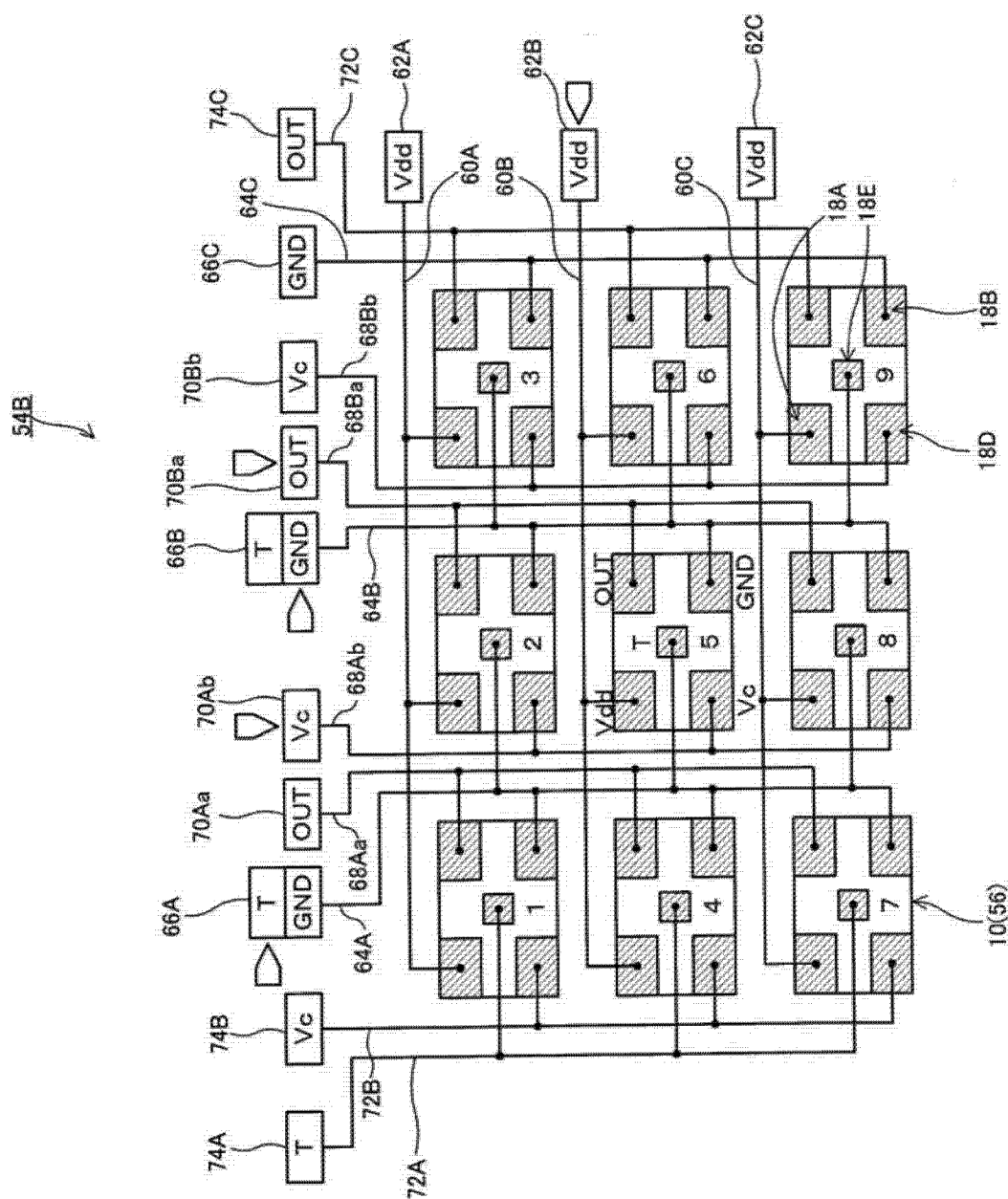


图 8

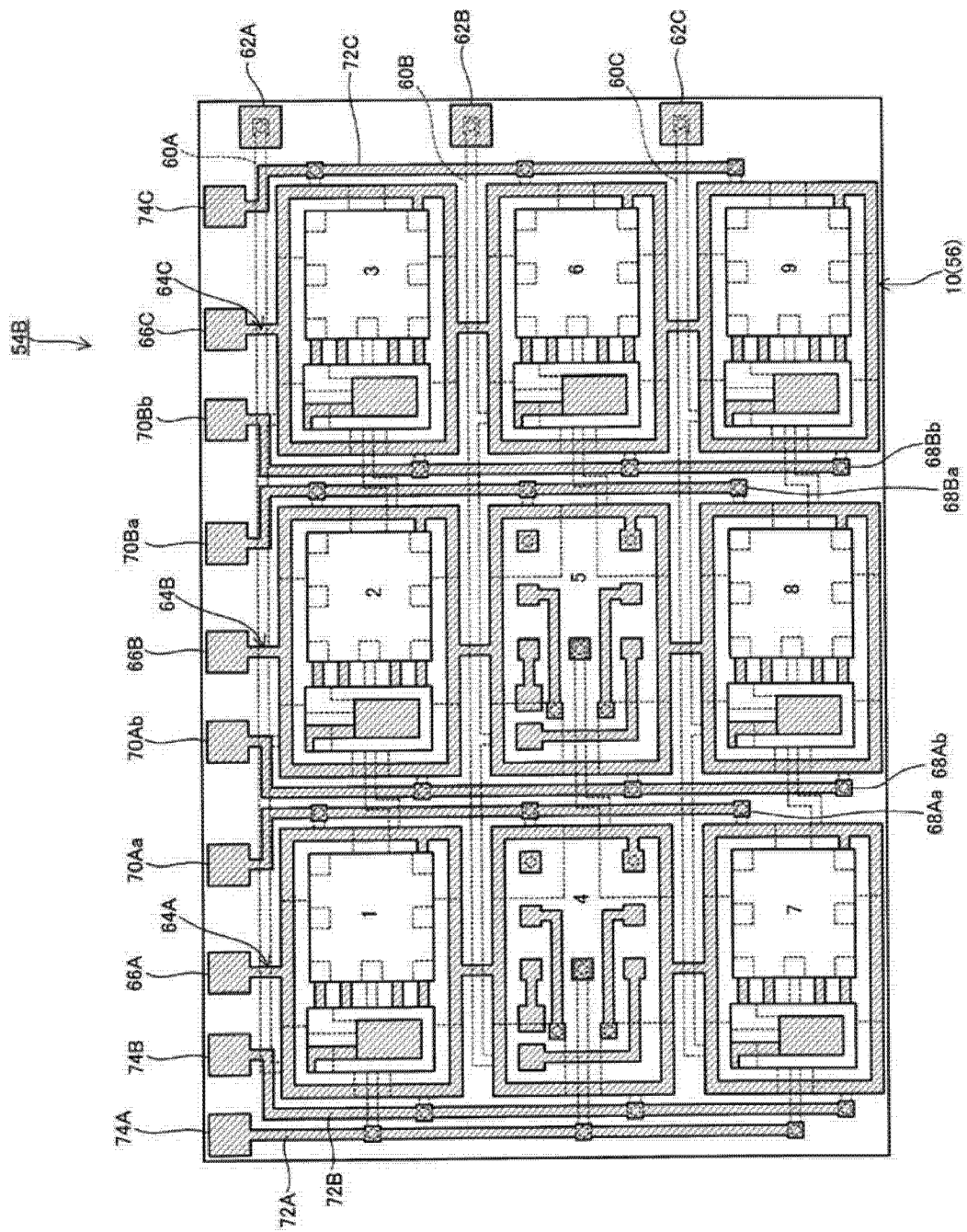


图 9

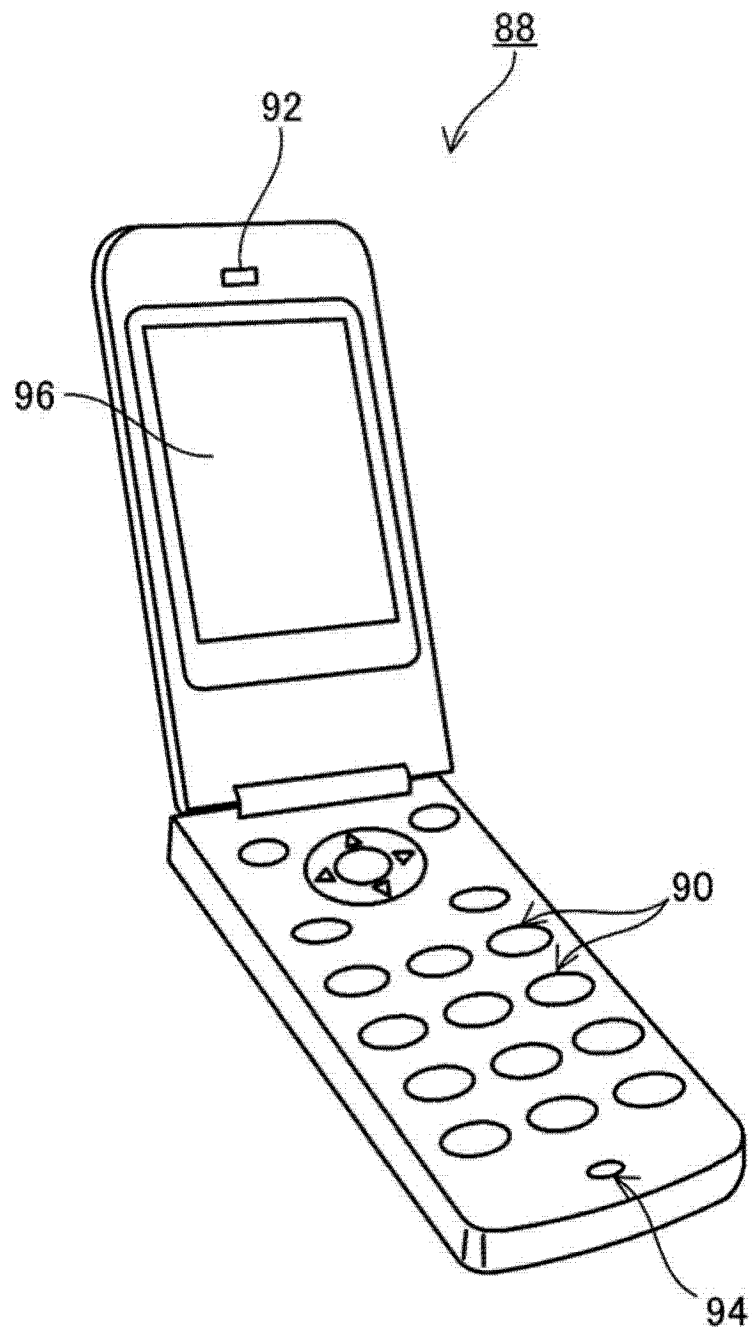


图 10