



Государственный комитет
СССР
по делам изобретений
и открытий

О П И С А Н И Е ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(61) Дополнительное к авт. свид-ву -

(22) Заявлено 14.04.81 (21)3277703/18-24

с присоединением заявки № -

(23) Приоритет -

Опубликовано 30.10.82. Бюллетень № 40

Дата опубликования описания 30.10.82

(11) 970367

(51) М. Кл.³

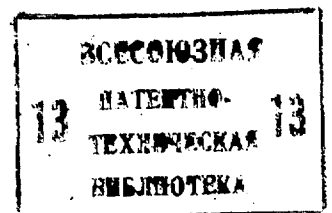
G 06 F 9/22

(53) УДК 681.325
(088.8)

(72) Авторы
изобретения

Ю.Я.Пушкарёв и Д.В.Полонский

(71) Заявитель



(54) МИКРОПРОГРАММНОЕ УПРАВЛЯЮЩЕЕ УСТРОЙСТВО

1

Изобретение относится к автоматике и вычислительной технике, в частности к микропрограммным устройствам управления, и может быть использовано в цифровых вычислительных системах, а также в терминальной аппаратуре.

Известно микропрограммное устройство управления, содержащее блок памяти микрокоманд, регистр адреса, регистр микрокоманд, дешифратор, двоичный счетчик, генератор импульсов, блок проверки условий, группу элементов И, делитель частоты, элемент ИЛИ и шифратор [1].

Недостатком указанного устройства является низкое быстродействие вследствие непроизводительной потери времени при переходе в одной микрокоманде из одного используемого микроакта к следующему через несколько неиспользуемых.

Наиболее близким к предлагаемому является микропрограммное управляющее устройство, содержащее блок памяти микрокоманд, регистр микрокоманд, регистр адреса, блок проверки условий, генератор импульсов, группу элементов И, регистр блокировки и элемент И, причем выходы блока проверки

2

условий соединены с входами регистра адреса, выходы которого соединены с входами блока памяти микрокоманд, выходы которого соединены с информационными входами регистра микрокоманд, адресные выходы которого соединены с информационными входами блока проверки условий, управляющие входы которого являются входом устройства, управляющие выходы регистра микрокоманд соединены с первыми входами каждого элемента И группы элементов И, выходы которых являются первым выходом устройства, а информационные выходы регистра микрокоманд являются вторым выходом устройства, выход каждого элемента И группы элементов И соединен с инверсными входами всех последующих элементов И группы элементов И, с инверсным входом элемента И и с установочным входом регистра блокировки соответственно, выходы регистра блокировки соединены с вторыми входами элементов И группы элементов И, выход элемента И соединен с управляющим входом регистра микрокоманд и с входом установки в исходное состояние регистра блокировки, тактирующий вход которого соединен с выходом генератора импульсов [2].

В известном устройстве длительность всех микротактов в каждой микрокоманде постоянна и определяется временем выполнения самой длинной операции, которую инициируют выходные сигналы устройства в операционных схемах.

Разница во времени выполнения коротких и длинных операций может иметь существенное значение, особенно когда выходные сигналы устройства инициируют электронные и механические действия. Поэтому наличие в известном устройстве микротакта с постоянной длительностью, которая определяется временем выполнения самой длинной операции, значительно снижает быстродействие устройства и класс решаемых им задач.

Цель изобретения - повышение быстродействия устройства.

Поставленная цель достигается тем, что микропрограммное устройство управления, содержащее блок памяти микрокоманд, регистр микрокоманд, регистр адреса, блок проверки условий, генератор импульсов, регистр блокировки, элемент И и группу элементов И, выход каждого элемента И которой соединен с инверсными входами всех последующих элементов И группы, с инверсным входом элемента И и с установочным входом регистра блокировки соответственно, выходы элементов И группы подключены к управляющим выходам устройства, выходы блока проверки условий соединены с информационными входами регистра адреса, выходы которого подключены к адресным входам блока памяти микрокоманд, выходы которого подключены к информационным входам регистра микрокоманд, адресные выходы которого соединены с информационными входами блока проверки условий, управляющие входы которого являются входами устройства, управляющие выходы регистра микрокоманд соединены с первыми входами каждого элемента И группы, информационные выходы регистра микрокоманд являются информационными выходами устройства, выход элемента И подключен к управляющему входу регистра микрокоманд и к входу установки в исходное состояние регистра блокировки, выходы регистра блокировки подключены к вторым входам каждого элемента И группы соответственно, дополнительно содержит делитель частоты, счетный вход которого подключен к выходу генератора импульсов, задающие входы делителя частоты подключены к выходам элементов И группы соответственно, а выход подключен к тактирующему входу регистра блокировки.

На фиг. 1 изображена функциональная схема микропрограммного управляющего устройства; на фиг. 2 - времен-

ная диаграмма выполнения одной микрокоманды.

Предлагаемое устройство содержит блок 1 памяти микрокоманд, регистр 2 микрокоманд, регистр 3 адреса, блок 4 проверки условий, генератор 5 импульсов, регистр 6 блокировки, группу элементов И 7, элемент И 8, информационные выходы 9 устройства, входы 10 устройства, управляющие выходы 11 устройства, делитель 12 частоты.

На временной диаграмме (фиг. 2) введены следующие обозначения: 13 - импульсы на выходе генератора 5, 14 - импульсы на выходе делителя 12 частоты, 15 - импульсы на выходе элемента И 8, 16-18 - импульсы на выходе, например первого, пятого и двенадцатого элементов И группы элементов И 7 соответственно.

Устройство работает следующим образом.

Из блока 1 памяти очередная микрокоманда заносится в регистр 2 микрокоманд, при этом регистр 6 блокировки устанавливается в исходное состояние и на всех его выходах присутствует единичный сигнал.

Для выполнения микрокоманды необходимы три микротакта, причем в течение первого, второго и третьего микротактов единичный сигнал должен присутствовать, например, на выходе первого, пятого и двенадцатого элементов И 7 соответственно. Длительности микротактов в этом случае должны составлять соответственно четыре, десять и семь временных интервалов, задаваемых периодом генератора 5. В силу этого на первом, пятом и двенадцатом управляющих выходах регистра 2 микрокоманд присутствует единичный сигнал, а на остальных - нулевой. Тогда на выходе первого элемента И 7 вырабатывается единичный сигнал, вследствие чего все последующие элементы И 7 закрыты.

При поступлении единичного сигнала с выхода первого элемента И 7 на один из задающих входов делителя 12 частоты коэффициент деления последнего становится равным четырем. После поступления четырех импульсов с выхода генератора 5 на счетный вход делителя 12 частоты на выходе последнего вырабатывается импульс, по которому в силу наличия единичного сигнала на первом установочном входе первый разряд регистра 6 блокировки устанавливается в ноль.

При этом первый элемент И 7 закрывается, открывая тем самым все последующие элементы И 7, но так как второй, третий и четвертый элементы И 7 закрыты нулевыми сигналами с управляющих выходов регистра 2 микрокоманд, единичный сигнал вырабатывается на выходе пятого элемента И 7.

Вследствие этого коэффициент деления делителя 12 частоты становится равным десяти. После отсчета десяти импульсов на выходе делителя 12 частоты вырабатывается импульс, и пятый разряд регистра 6 устанавливается в ноль. При этом состояние остальных разрядов регистра 6 не изменяется. В результате этого пятый элемент И 7 закрывается, первый элемент И 7 остается в закрытом состоянии, а на выходе двенадцатого элемента И 7, аналогично предыдущим, вырабатывается единичный сигнал. При этом коэффициент деления делителя 12 частоты становится равным семи.

После того, как делитель 12 частоты отсчитывает семь импульсов, аналогично устанавливается в ноль двенадцатый разряд регистра 6, вследствие чего закрывается двенадцатый элемент И 7. После этого единичный сигнал на выходах всех элементов И 7 отсутствует, так как нулевой сигнал присутствует на всех последующих после двенадцатого управляющих выходах регистра 2 микрокоманд. В результате этого на выходе элемента И 8 вырабатывается сигнал, по которому все разряды регистра 6 блокировки устанавливаются в единичное состояние. Одновременно следующая микрокоманда из блока 1 памяти заносится в регистр 2 микрокоманд, и единичный сигнал вырабатывается на выходе того элемента И 7, на вход которого поступает единичный сигнал с управляющего выхода регистра 2 микрокоманд, имеющего наименьший порядковый номер.

До этого момента на входы 10 блока 4 проверки условий из операционных схем поступали логические условия, по которым сформировался адрес следующей микрокоманды и записался в регистр 3 адреса. Поэтому чтение микрокоманды по сигналу с выхода элемента И 8 происходит по заранее подготовленному адресу.

Дальнейшая работа устройства аналогична описанной.

Таким образом, в предлагаемом устройстве длительность каждого отдельного микротакта имеет оптимальную величину, определяемую временем, необходимым для выполнения действий операционных схем в данном микротакте, в отличие от прототипа, где длительность всех микротактов одинакова и определяется максимальным вре-

менем работы операционных схем в одном из микротактов.

Предлагаемое устройство позволяет сократить время выполнения каждой микрокоманды.

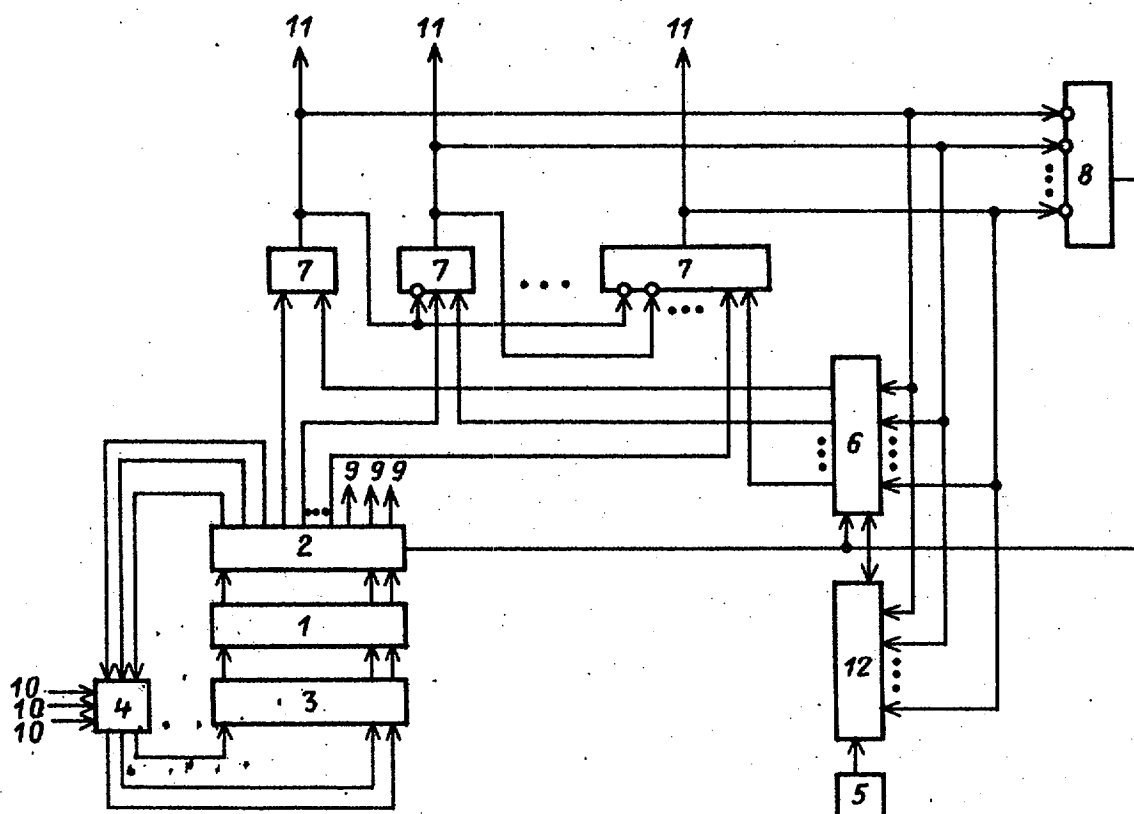
Формула изобретения

Микропрограммное управляющее устройство, содержащее блок памяти микрокоманд, регистр микрокоманд, регистр адреса, блок проверки условий, генератор импульсов, регистр блокировки, элемент И и группу элементов И, выход каждого элемента И которой соединен с инверсными входами всех последующих элементов И группы, с инверсным входом элемента И и с установочным входом регистра блокировки соответственно, выходы элементов И группы подключены к управляющим выходам устройства, выходы блока проверки условий соединены с информационными входами регистра адреса, выходы которого подключены к адресным входам блока памяти микрокоманд, выходы которого подключены к информационным входам регистра микрокоманд, адресные выходы которого соединены с информационными входами блока проверки условий, управляющие входы которого являются входами устройства, управляющие выходы регистра микрокоманд соединены с первыми входами каждого элемента И группы, информационные выходы регистра микрокоманд являются информационными выходами устройства, выход элемента И подключен к управляющему входу регистра микрокоманд и к входу установки в исходное состояние регистра блокировки, выходы регистра блокировки подключены к вторым входам каждого элемента И группы соответственно, отличающееся тем, что, с целью повышения быстродействия, оно содержит делитель частоты, счетный вход которого подключен к выходу генератора импульсов, задающие входы делителя частоты подключены к выходам элементов И группы соответственно, а выход подключен к тактирующему входу регистра блокировки.

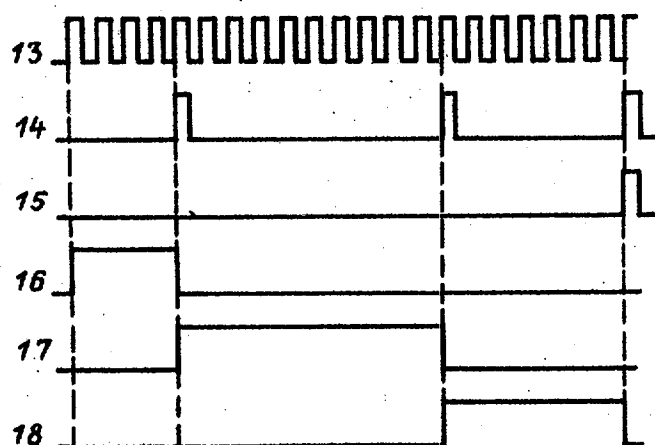
Источники информации, принятые во внимание при экспертизе

1. Авторское свидетельство СССР по заявке № 2918689, кл. G 06 F 9/22, 1980.

2. Авторское свидетельство СССР № 640294, кл. G 06 F 9/22, 1978 (прототип).



Фиг. 1



Фиг. 2

Составитель Л. Логачева
 Редактор Т. Лопатина Техред С. Мигунова Корректор Н. Буряк
 Заказ 8389/60 Тираж 731 Подписное
 ВНИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5
 Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4