

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4635676号
(P4635676)

(45) 発行日 平成23年2月23日(2011.2.23)

(24) 登録日 平成22年12月3日(2010.12.3)

(51) Int.Cl. F I
 HO 1 L 23/12 (2006.01) HO 1 L 23/12 5 O 1 P
 HO 1 L 21/60 (2006.01) HO 1 L 21/92 6 O 2 G

請求項の数 6 (全 11 頁)

(21) 出願番号	特願2005-88139 (P2005-88139)	(73) 特許権者	000002369
(22) 出願日	平成17年3月25日(2005.3.25)		セイコーエプソン株式会社
(65) 公開番号	特開2006-269895 (P2006-269895A)		東京都新宿区西新宿2丁目4番1号
(43) 公開日	平成18年10月5日(2006.10.5)	(74) 代理人	100095728
審査請求日	平成20年3月7日(2008.3.7)		弁理士 上柳 雅誉
		(74) 代理人	100107261
			弁理士 須澤 修
		(74) 代理人	100127661
			弁理士 宮坂 一彦
		(72) 発明者	加藤 洋樹
			長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内
		審査官	坂本 薫昭

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法

(57) 【特許請求の範囲】

【請求項1】

半導体装置の能動面に形成する複数の電極から離間して、前記能動面に突起体を形成する工程と、

前記各電極の表面から前記突起体の表面にかけて、複数の導電層を形成する工程と、隣接する前記導電層の間に配置された前記突起体の一部である中間体を除去して、複数の突起電極を形成する工程と、を有する半導体装置の製造方法であって、

隣接する前記導電層の間における前記導電層の形成領域外側に延設する前記中間体の端部の前記能動面から立ち上がる輪郭の長さが、隣接する前記導電層の間の最短距離より長くなるように、前記突起体を形成することを特徴とする半導体装置の製造方法。

10

【請求項2】

隣接する前記導電層の間に配置される前記突起体の端部は、前記隣接する導電層の形成領域の外側まで延設することを特徴とする請求項1に記載の半導体装置の製造方法。

【請求項3】

隣接する前記導電層の間に配置される前記突起体の角部には、丸面取りを施すことを特徴とする請求項1または請求項2に記載の半導体装置の製造方法。

【請求項4】

複数の電極から離間して突起体を形成する工程と、前記各電極の表面から前記突起体の表面にかけて複数の導電層を形成する工程と、隣接する前記導電層の間に配置された前記突起体の一部である中間体を除去して、複数

20

の突起電極を形成する工程と、を有する半導体装置の製造方法であって、

隣接する前記導電層の間における前記中間体の端部の輪郭が、隣接する前記導電層と接しないように、前記突起体を形成することを特徴とする半導体装置の製造方法。

【請求項 5】

前記突起体は樹脂材料で構成し、前記突起体の除去はプラズマ処理によって行うことを特徴とする請求項 1 ないし請求項 4 のいずれかに記載の半導体装置の製造方法。

【請求項 6】

隣接する前記導電層の間に配置された前記突起体の除去は、前記導電層をマスクとしてプラズマ処理することによって行うことを特徴とする請求項 1 ないし請求項 5 のいずれかに記載の半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置の製造方法に関するものである。

【背景技術】

【0002】

各種の電子機器に搭載される回路基板や液晶表示装置などにおいて、ICなどの半導体装置を実装する技術が用いられている。

図8は従来技術に係る半導体装置の説明図であり、図8(a)は図8(b)のJ-J線における半導体装置の側面断面図であり、図8(b)は半導体装置の底面図である。図8に示すように、半導体装置90の電極22から離間して樹脂突起12を設け、その電極22および樹脂突起12を覆うように導電層20を設けて、突起電極10を形成する技術が提案されている(例えば、特許文献1参照)。この場合、樹脂突起12の弾性変形により実装時のストレスを吸収して、実装品質の安定化に寄与することができる。また突起電極10の小型化が容易であり、電極22の狭ピッチ化にも対応することができる。

【0003】

ところが、突起電極10を形成する際にフォトリソグラフィを利用すると、フォトリソマスクなどを工程ごとに用意する必要があり、製造コストの上昇を招くことになる。またフォトリソエッチングを用いて複数の樹脂突起12を形成する場合には、樹脂突起12の側面がテーパ状に形成される。この場合、隣接する導電層20の隙間に比べて、隣接する樹脂突起12の隙間が狭くなり、突起電極10の狭ピッチ化が困難になる。

【0004】

そこで、電極列22Lに沿ってライン状の突起体930を形成し、各電極22の表面から突起体930の表面にかけて複数の導電層20を形成し、隣接する導電層20の間に配置された突起体930を、その導電層20をマスクとしたプラズマ処理により除去して、複数の突起電極10を形成する技術が提案されている(例えば、特許文献2参照)。この場合、フォトリソグラフィ工程の一部を省略して製造コストを低減することが可能になり、また所望形状の突起電極10を得ることができる。

【特許文献1】特開平2-272737号公報

【特許文献2】特開2004-186333号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

しかしながら、隣接する導電層20の間に配置された突起体930をプラズマ処理により除去すると、プラズマ重合による炭化物からなる残渣934が発生する。この残渣934は、隣接する導電層20の間に配置された突起体930の輪郭に沿って、隣接する導電層20を連結するように発生する。この残渣934を残したまま、半導体装置90を基板に実装して両者間に封止樹脂を充填すると、残渣934の周囲に封止樹脂の隙間が形成される。そして、この隙間を通してマイグレーションが発生するという問題がある。マイグレーションとは、所定の湿度により導電層を構成する金属がイオン化し、隣接する導電層

10

20

30

40

50

間の電界により電気泳動が発生して、導電層間を短絡させる現象である。

【0006】

本発明は、上記課題を解決するためになされたものであって、マイグレーションの発生を抑制することが可能な、半導体装置の製造方法の提供を目的とする。

【課題を解決するための手段】

【0007】

上記目的を達成するため、本発明の半導体装置の製造方法は、複数の電極から離間して突起体を形成する工程と、前記各電極の表面から前記突起体の表面にかけて、複数の導電層を形成する工程と、隣接する前記導電層の間に配置された前記突起体を除去して、複数の突起電極を形成する工程と、を有する半導体装置の製造方法であって、隣接する前記導電層の間における前記突起体の輪郭の長さが、隣接する前記導電層の間の最短距離より長くなるように、前記突起体を形成することを特徴とする。

10

この構成によれば、隣接する導電層の間における突起体の輪郭に沿って、隣接する導電層の間を遠回りするように残渣が発生する。この残渣の長さが、隣接する導電層の間の最短距離より長くなるので、残渣に沿った電界強度が低下する。これにより、マイグレーションの発生を抑制することができる。

【0008】

また、隣接する前記導電層の間に配置される前記突起体の端部は、前記隣接する導電層の形成領域の外側まで延設することが望ましい。

この構成によれば、隣接する導電層の間における突起体の輪郭の長さを、隣接する導電層の間の最短距離より長くすることができる。

20

【0009】

また、隣接する前記導電層の間に配置される前記突起体の角部には、丸面取りを施すことが望ましい。

この構成によれば、突起体を効率的に除去することが可能になり、突起体の輪郭に残渣が発生する可能性を低減することができる。

【0010】

一方、本発明の他の半導体装置の製造方法は、複数の電極から離間して突起体を形成する工程と、前記各電極の表面から前記突起体の表面にかけて複数の導電層を形成する工程と、隣接する前記導電層の間に配置された前記突起体を除去して、複数の突起電極を形成する工程と、を有する半導体装置の製造方法であって、隣接する前記導電層の間における前記突起体の輪郭が、隣接する前記導電層と接しないように、前記突起体を形成することを特徴とする。

30

この構成によれば、突起体の輪郭に沿って発生する残渣が、隣接する導電層と接しない。したがって、マイグレーションの発生を回避することができる。

【0011】

また前記突起体は樹脂材料で構成し、前記突起体の除去はプラズマ処理によって行うことが望ましい。

この構成によれば、突起体の輪郭に残渣が発生しても、マイグレーションの発生を抑制することができる。

40

【0012】

また、隣接する前記導電層の間に配置された前記突起体の除去は、前記導電層をマスクとしてプラズマ処理することによって行うことが望ましい。

この構成によれば、隣接する導電層の間に配置された突起体を、簡単かつ確実に除去することができる。

【発明を実施するための最良の形態】

【0015】

以下、本発明の実施形態につき、図面を参照して説明する。なお、以下の説明に用いる各図面では、各部材を認識可能な大きさとするため、各部材の縮尺を適宜変更している。

【0016】

50

(第1実施形態)

最初に、本発明の第1実施形態について説明する。

(電気光学装置)

図1は、電気光学装置の一実施形態である液晶表示装置を示す模式図である。図示の液晶表示装置100は、本発明の半導体装置(液晶駆動用ICチップ)90を、液晶パネル110に実装して構成されている。また液晶表示装置100には、必要に応じて、図示しない偏光板、反射シート、バックライト等の付帯部材が適宜に設けられる。

【0017】

液晶パネル110は、ガラスやプラスチックなどで構成される下基板80および上基板70を備えている。下基板80と上基板70とは相互に対向配置され、図示しないシール材などによって相互に貼り合わされている。下基板80と上基板70の間には図示しない電気光学物質である液晶が封入されている。下基板80の内面上にはITO(Indium Tin Oxide)などの透明導電体で構成された電極81が形成され、上基板70の内面上には上記電極81に対向配置される電極71が形成されている。なお、電極81および電極71は直交するように配置されている。そして、電極81は引廻し配線82を介して基板張出部80Tに引き出され、その端部には電極端子89が形成されている。また、電極71は引廻し配線72を介して基板張出部80Tに引き出され、その端部には電極端子79が形成されている。さらに、基板張出部80Tの端縁近傍には入力配線92が形成され、その内端部にも端子99が形成されている。

【0018】

基板張出部80T上には、熱硬化性樹脂で構成される封止樹脂91を介して、半導体装置90が実装されている。この半導体装置90は、例えば液晶パネル110を駆動する液晶駆動用ICチップである。半導体装置90の下面には図示しない多数の突起電極が形成されており、これらの突起電極は基板張出部80Tの端子79, 89, 99にそれぞれ導電接続されている。

【0019】

また、入力配線92の外端部に形成された入力端子98には、異方性導電層121を介してフレキシブル配線基板120が実装される。入力端子98は、フレキシブル配線基板120に設けられた、それぞれ対応する図示しない配線に導電接続される。そして、外部からフレキシブル配線基板120を介して制御信号、映像信号、電源電位などが入力端子98に供給され、半導体装置90において液晶駆動信号が生成されて、液晶パネル110に供給されるようになっている。その液晶パネル110では、対向配置された電極81と電極71との間に適宜の電圧が印加され、画素部分の液晶が再配向して入射光が変調される。これにより、複数の画素が配列された液晶パネル110の表示領域に、所望の画像を表示することができるようになっている。

【0020】

図2は半導体装置90の実装構造の説明図であり、図1のA-A線における側面断面図である。図2に示すように、半導体装置90の能動面(図示下面)には複数の突起電極10が設けられ、その先端は下基板80の端子89, 99に導電接続されている。また半導体装置90と下基板80との間には、硬化された封止樹脂91が充填されている。

【0021】

(半導体装置)

図3は第1実施形態に係る半導体装置の説明図であり、図3(a)は図2のB部における半導体装置の拡大図である。また図3(a)は図3(b)のD-D線における半導体装置の側面断面図であり、図3(b)は半導体装置の底面図である。

図3に示す半導体装置90は、例えばシリコン基板上に適宜の電子回路を形成してなる集積回路チップである。半導体装置90の能動面(図示下面)には、Al(アルミニウム)層などで構成されたパッド24が形成されている。このパッド24は、例えばTi(チタン)層やTiN(窒化チタン)層、AlCu(アルミニウム/銅)層、TiN層(キャップ層)などを順に積層した構造であってもよい。

10

20

30

40

50

【0022】

また半導体装置90の能動面には、SiO₂やSiN、ポリイミド樹脂等の絶縁材料からなるパッシベーション膜などの保護膜26が形成されている。この保護膜26の厚さは、例えば1μm程度である。その保護膜26に形成された開口27によりパッド24を露出させて、電極22が構成されている。なお半導体装置90の周縁部に沿って形成された複数の電極22により、電極列22Lが構成されている。

【0023】

その電極列22Lの一方側(図示右側)であって、保護膜26の表面には、複数の樹脂突起12が形成されている。この樹脂突起12として、例えばポリイミド樹脂、シリコン変性ポリイミド樹脂、エポキシ樹脂、フェノール樹脂、シリコン変性エポキシ樹脂、ベンゾシクロブテン(BCB; BenzoCycloButene)、ポリベンゾオキサゾール(PBO; PolyBenzOxazole)等の弾性樹脂材料を採用することができる。この樹脂突起12は、例えば高さ1~30μm程度の半円柱状に形成されている。また各樹脂突起12は、各電極22から所定距離をおいて、各電極22と略同一のピッチで配置されている。

10

【0024】

また電極22の表面から樹脂突起12の表面にかけて、導電層20が形成されている。この導電層20は、AuやTiW、Cu、Cr、Ni、Ti、W、NiV、Al等の金属により、またはこれらのうち数種類の金属を積層して形成されている。また導電層20(積層構造の場合、少なくとも1層)は、パッド24よりも耐腐食性が高いCuやTiW、Cr等の材料で形成することが好ましい。これにより、パッド24の腐食を阻止して、導通不良の発生を防止することが可能になる。

20

【0025】

上述した樹脂突起12および導電層20により、半導体装置90の表面に半円柱状の突起電極10が形成されている。なお、突起電極10は半円柱状に限られず、角柱状や半球状、円錐状、角錐状、円錐台状、角錐台状などに形成してもよい。この場合、樹脂突起12を前記各形状に形成して、その表面に略均一な導電層20を形成すればよい。

【0026】

(半導体装置の製造方法)

次に、第1実施形態に係る半導体装置の製造方法につき、図3ないし図5を用いて説明する。図4および図5は、第1実施形態に係る半導体装置の製造方法の説明図である。なお図4(a)は図4(b)のE-E線における半導体装置の側面断面図であり、図4(b)は半導体装置の底面図である。また図5(a)は図5(b)のF-F線における半導体装置の側面断面図であり、図5(b)は半導体装置の底面図である。

30

【0027】

まず図4に示すように、半導体装置90の電極22から離間して、樹脂材料からなる突起体30を形成する。この突起体30は、半導体装置90の能動面に形成した樹脂層を、フォトリソグラフィによりパターンニングして形成する。なお感光性の樹脂材料で樹脂層を形成することにより、樹脂層を直接露光することができる。また濃淡を連続的に変化させてパターンを描画したグレーマスクを用いてフォトリソグラフィを行うことにより、突起体30を任意の形状にパターンニングすることができる。

40

【0028】

突起体30として、突起電極に利用される樹脂突起12と、後のプラズマ処理により除去される中間体32とを形成する。樹脂突起12は半円柱状に形成し、電極列22Lの一方側に各電極22から所定距離をおいて配設する。中間体32は樹脂突起12と同様の形状に形成し、隣接する樹脂突起12の間に立設する。

【0029】

図4(b)に示すように、中間体32の端部は、導電層の形成領域20aの外側に延設する。一例を挙げれば、隣接する導電層間の距離Wと同程度の長さだけ、中間体32を外側に延設する。これにより、隣接する導電層の間における中間体32の輪郭32aの長さが、隣接する導電層の間の最短距離より長くなっている。図4(b)の例では、隣接する

50

導電層の間における中間体 3 2 の輪郭 3 2 a の長さは約 3 W であり、隣接する導電層の間の最短距離 W より長くなっている。

【 0 0 3 0 】

中間体 3 2 の高さは任意であるが、図 4 (a) では一例として樹脂突起 1 2 の高さと同等に形成されている。また中間体 3 2 の角部には丸面取り 3 4 を施すことが望ましい。この場合、後のプラズマ処理において中間体 3 2 を効率的に除去することが可能になり、中間体 3 2 の輪郭に残渣が発生する可能性を低減することができる。

【 0 0 3 1 】

次に図 5 に示すように、電極 2 2 の表面から樹脂突起 1 2 の表面にかけて導電層 2 0 を形成する。具体的には、まず樹脂突起 1 2 と導電層 2 0 との密着性を確保するため、 O_2 ガスを用いたプラズマ処理を行って突起体 3 0 の表面を粗面化する。また電極 2 2 と導電層 2 0 との導通接続を確保するため、Ar ガスを用いたプラズマ処理を行って電極 2 2 の表面の酸化膜を除去する。次に半導体装置 9 0 の能動面全体に、Au 等の導電性薄膜をスパッタ処理等により形成する。なおメッキ処理により導電性薄膜を形成してもよい。次に導電性薄膜の表面全体にレジストを塗布し、フォトリソグラフィを行って、導電層 2 0 の形成領域にマスクを形成する。そして、そのマスクを用いてエッチング処理を行い、導電層 2 0 の形成領域以外の領域に形成された導電性薄膜、特に中間体 3 2 の表面および側面に形成された導電性薄膜を除去する。これにより、図 5 に示す導電層 2 0 が形成される。

【 0 0 3 2 】

次に図 3 に戻り、プラズマ処理によって中間体を除去する。具体的には、 O_2 ガスを用いたプラズマ処理を行って、隣接する導電層 2 0 の間に配置された中間体を除去する。このとき、導電層 2 0 をマスクとして機能させることが可能であり、フォトマスク等のような部材を別途用いることなく中間体を除去することができる。なお中間体をフォトエッチングで除去した場合には、樹脂突起 1 2 の側面がテーパ状に形成される。そのため、隣接する導電層 2 0 の間の距離に比べて、隣接する樹脂突起 1 2 の隙間が狭くなり、突起電極 1 0 の狭ピッチ化が困難になる。しかしながら、プラズマエッチングを施すことで、樹脂突起 1 2 の側面をほぼ垂直に形成することができるため、突起電極 1 0 の狭ピッチ化に対応することができる。またプラズマエッチングにより、導電層 2 0 上に残留しているレジストも同時に除去することが可能である。以上により、本実施形態に係る半導体装置が完成する。

【 0 0 3 3 】

上述したようにプラズマ処理によって中間体を除去すると、プラズマ重合による炭化物からなる残渣 3 4 が発生する。なおプラズマ処理時間を延長しても、またプラズマ処理後に他の処理を行っても、この残渣 3 4 を完全に除去することは困難である。この残渣 3 4 は、半導体装置の能動面から中間体が立ち上がる輪郭部分に沿って、隣接する導電層 2 0 を連結するように発生する。この残渣 3 4 を残したまま、図 2 に示すように半導体装置 9 0 を実装して下基板 8 0 との間に封止樹脂 9 1 を充填すると、残渣の周囲に封止樹脂 9 1 の隙間が形成される。そして、この隙間を通してマイグレーションが発生するという問題がある。マイグレーションとは、所定の湿度により導電層を構成する金属がイオン化し、隣接する導電層間の電界により電気泳動が発生して、導電層間を短絡させる現象である。

【 0 0 3 4 】

しかしながら本実施形態では、図 4 に示すように、中間体 3 2 の端部を導電層の形成領域 2 0 a の外側に延設することにより、隣接する導電層の間における中間体 3 2 の輪郭 3 2 a の長さを、隣接する導電層の間の最短距離 W より長くする構成とした。この構成によれば、図 3 に示すように、中間体の輪郭に沿って、隣接する導電層 2 0 の間を遠回りするように残渣 3 4 が発生する。この残渣 3 4 の長さは、隣接する導電層 2 0 の間の最短距離 W より長くなり、残渣 3 4 に沿った電界強度が低下する。一例を挙げれば、図 8 に示す残渣 9 3 4 に沿った電界強度が約 $9 \text{ V} / \mu\text{m}$ であるのに対して、図 3 に示す残渣 3 4 に沿った電界強度は約 $3 \text{ V} / \mu\text{m}$ になる。これにより、マイグレーションの発生を抑制することができる。

10

20

30

40

50

【 0 0 3 5 】

なおマイグレーションの発生は、隣接する導電層間の電界の強さのほか、基板における Cr や Ag 等の含有量などにも依存する。そのためマイグレーションの発生を完全に阻止するには、個別の半導体装置の使用条件に応じて、電界強度が所定値以下となるように、残渣の長さを設定する必要がある。残渣の長さを設定するには、隣接する導電層の間における中間体の輪郭が所定長さとなるように、中間体の形状を設計すればよい。例えば、導電層の外側において中間体を拡幅することにより、中間体の輪郭長さを大幅に延長することも可能である。これにより、マイグレーションの発生を防止することができる。

【 0 0 3 6 】

(第2実施形態)

次に、本発明の第2実施形態に係る半導体装置の製造方法につき、図6を用いて説明する。図6は第2実施形態に係る半導体装置の製造方法の説明図であり、図6(a)は図6(b)のH-H線における半導体装置の側面断面図であり、図6(b)は半導体装置の底面図である。なお図6は、第1実施形態の図5に相当する製造工程図である。図6に示す第2実施形態に係る半導体装置の製造方法は、隣接する導電層20の間における中間体132の輪郭132aが導電層20と接しないように中間体132を形成する点で、第1実施形態と相違している。なお第1実施形態と同様の構成となる部分については、その詳細な説明を省略する。

【 0 0 3 7 】

図6に示すように、第2実施形態では、中間体132を半円柱状に形成して、樹脂突起12と同軸状に配置する。中間体132の高さは任意であるが、図6では一例として樹脂突起12より低く形成されている。また中間体132の端部は、樹脂突起12の端部より内側に配置する。これにより、隣接する導電層20の間における中間体132の輪郭132aが、導電層20と接しないように配置される。

【 0 0 3 8 】

次に、第1実施形態と同様に、電極22の表面から樹脂突起12の表面にかけて導電層20を形成する。次に、プラズマ処理によって中間体132を除去する。これにより、中間体132の輪郭132aに沿って、隣接する導電層20と接しないように残渣が発生する。この残渣を残したまま、図2に示すように半導体装置90を実装して下基板80との間に封止樹脂91を充填しても、残渣が導電層と接していないので、マイグレーションの発生を回避することができる。

【 0 0 3 9 】

(電子機器)

図7は、本発明に係る電子機器の一例を示す斜視図である。この図に示す携帯電話1300は、上述した電気光学装置を小サイズの表示部1301として備え、複数の操作ボタン1302、受話口1303、及び送話口1304を備えて構成されている。

上述した電気光学装置は、上記携帯電話に限らず、電子ブック、パーソナルコンピュータ、デジタルスチルカメラ、液晶テレビ、ビューファインダ型あるいはモニタ直視型のビデオテープレコーダ、カーナビゲーション装置、ページャ、電子手帳、電卓、ワードプロセッサ、ワークステーション、テレビ電話、POS端末、タッチパネルを備えた機器等々の画像表示手段として好適に用いることができ、いずれの場合にも信頼性に優れた電子機器を提供することができる。

【 0 0 4 0 】

なお、本発明の技術範囲は、上述した各実施形態に限定されるものではなく、本発明の趣旨を逸脱しない範囲において、上述した各実施形態に種々の変更を加えたものを含む。すなわち、各実施形態で挙げた具体的な材料や構成などはほんの一例に過ぎず、適宜変更が可能である。

【 図面の簡単な説明 】

【 0 0 4 1 】

【 図 1 】 電気光学装置の一実施形態である液晶表示装置を示す模式図である。

【図2】半導体装置の実装構造の説明図である。

【図3】第1実施形態に係る半導体装置の説明図である。

【図4】第1実施形態に係る半導体装置の製造方法の説明図である。

【図5】第1実施形態に係る半導体装置の製造方法の説明図である。

【図6】第2実施形態に係る半導体装置の製造方法の説明図である。

【図7】携帯電話の斜視図である。

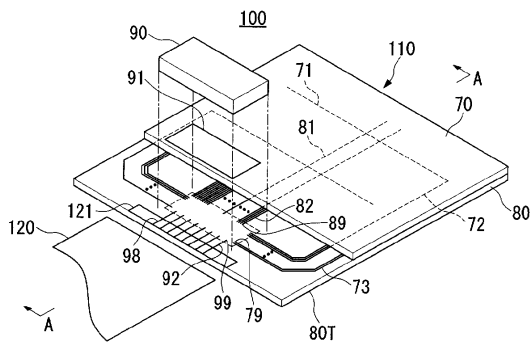
【図8】従来技術に係る半導体装置の説明図である。

【符号の説明】

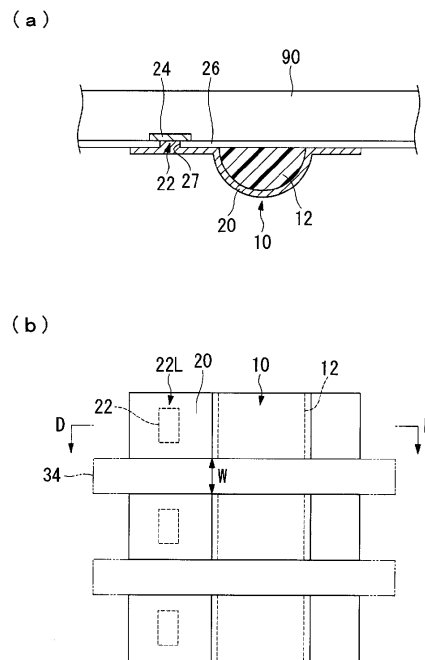
【0042】

W 最短距離 10 突起電極 12 樹脂突起 20 導電層 22 電極 30 突起体 32 中間体 32a 輪郭 90 半導体装置

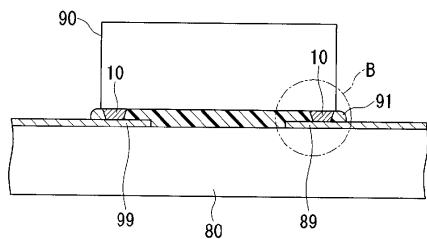
【図1】



【図3】

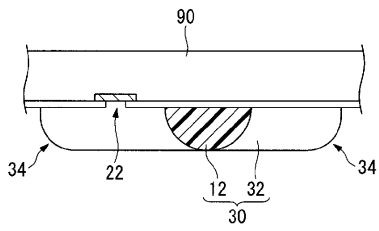


【図2】

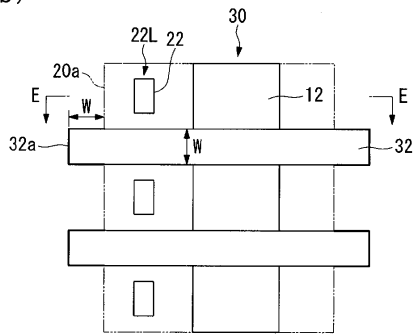


【 図 4 】

(a)

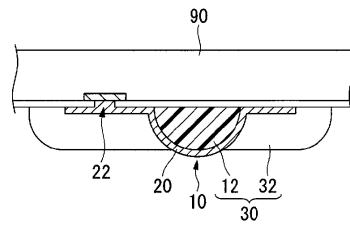


(b)

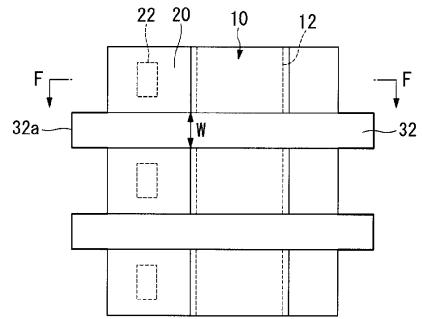


【 図 5 】

(a)

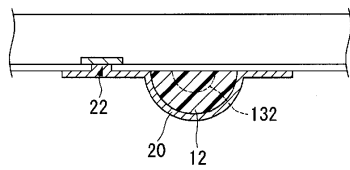


(b)

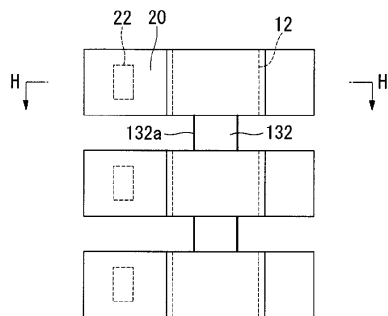


【 図 6 】

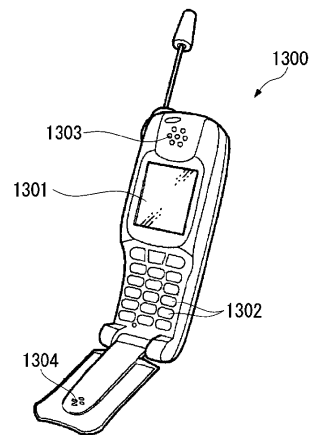
(a)



(b)

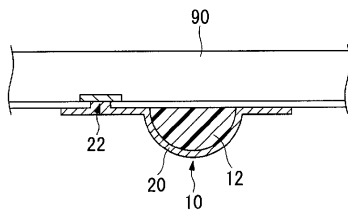


【 図 7 】

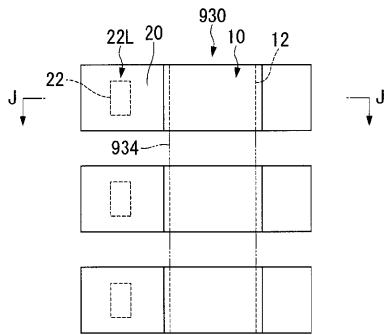


【 図 8 】

(a)



(b)



フロントページの続き

(56)参考文献 特開2004-260074(JP,A)
特開2004-186333(JP,A)
特開2000-353716(JP,A)

(58)調査した分野(Int.Cl., DB名)
H01L 23/12
H01L 21/60
H01L 21/88