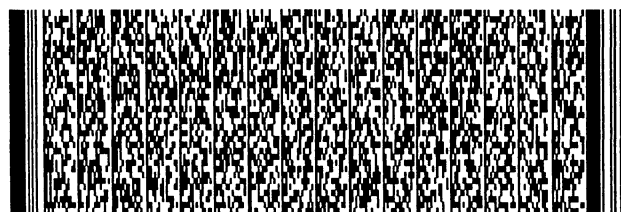


申請日期: 92-09-22	IPC分類
申請案號: 92126121	H01L21/08

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中文	具積體被動電子組件之電子組件及其製造方法
	英文	Electronic Component having an Integrated Passive Electronic Component and Method for Producing It
二、 發明人 (共1人)	姓名 (中文)	1. 漢斯-約阿希姆·巴爾特
	姓名 (英文)	1. Hans-Joachim BARTH
	國籍 (中英文)	1. 德國 DE
	住居所 (中文)	1. 德國慕尼黑81245呂措街19A號
	住居所 (英文)	1. Luetzowstr. 19A, D-81245 Muenchen, Germany
三、 申請人 (共1人)	名稱或姓名 (中文)	1. 德恆科技股份有限公司
	名稱或姓名 (英文)	1. Infineon Technologies AG
	國籍 (中英文)	1. 德國 DE
	住居所 (營業所) (中文)	1. 德國慕尼黑D-81669馬丁塊街53號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1. St.-Martin-Str. 53, D-81669 Muenchen, Germany
	代表人 (中文)	1. 米夏埃爾·戈爾維茨爾; 2. 霍斯特·舍費爾
	代表人 (英文)	1. Michael Gollwitzer; 2. Dr. Horst Schaefer



一、本案已向

國家(地區)申請專利	申請日期	案號	主張專利法第二十四條第一項優先權
德國 DE	2002/10/22	102 49 192.5	有

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

無

寄存機構：

寄存日期：

寄存號碼：

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

無

寄存號碼：

熟習該項技術者易於獲得,不須寄存。



五、發明說明 (1)

〔發明領域〕

本發明係有關於一種具有積體電子組件的電子組件，以及，這種電子組件的製造方法。

〔發明背景〕

混合式數位／類比電路的大部分類比電路區域均需要被動組件，舉例來說，具有高電容值、高度線性、及高度品質的電容器。為了將這種混合式數位／類比電路的製造成本減至最低，這些被動組件（特別是電容及電感結構）需要的製程步驟最好能夠儘可能減少。另外，伴隨這些積體被動組件的最低可能面積需求，這些組件及積體電路亦最好能夠事先微型化。

美國專利說明書US5583359乃是提供一種積體電路的電容結構。在這個例子中，形成某個堆疊電容器的電極的複數個金屬板乃是彼此堆疊排列，並且，利用介電層進行隔離。另外，各個金屬板的平面分別排列一條金屬線路，並且，這條金屬線路會與對應的金屬板進行隔離。在各種情況中，這些金屬線路的兩端會透過穿孔連接（via connection）進行接觸連接，藉此，在這個堆疊中，利用奇數方式放置的全部金屬板，以及，在這個堆疊中，利用偶數方式放置的全部金屬板便可以互相電性連接。因此，將利用奇數方式放置的全部金屬板連接至第一連接線，以及，將利用偶數方式放置的全部金屬板連接至第二連接線，相鄰金屬板便可以具有不同電位，並且，在各種情況中，成對形成某個金屬板電容器的電極。



五、發明說明 (2)

電容結構的其他可能架構亦可參照Aparicio, R. and Hajimiri, A.: Capacity Limits and Matching Properties of Integrated Capacitors; IEEE Journal of Solid-State Circuits, Vol. 37, No. 3, 2002, pp. 384-393, 其透視圖分別表示在第5圖至第10圖中。

另外, 在介電區域具有低介電常數材料 (舉例來說, 介電常數2.65的有機材料SiLK、黑鑽、珊瑚 (兩者皆是介電常數小於3的摻碳氧化物)、或這些介電質的摻雜材料) 的新穎晶片中, 機械強化亦有所需要, 藉以避免因為這些介電材料, 在施加機械力於這個組件時, 的低硬度所生的損害。

有鑑於此, 同時需要被動組件及機械支撐的組件將會需要大量空間。並且, 在這個組件完成後 (特別是, 將這個組件連結及固定在這個組件內部以後), 這個機械支撐結構亦將不再需要。

有鑑於此, 本發明的一個目的乃是提供一種具有積體被動電子組件的電子組件, 以及, 這種電子組件的製造方法, 其可以相對低廉且節省空間地產生, 並且, 在施加機械力時相對堅固耐用。

本發明的上述目的乃是利用一種具有申請專利範圍第1項所述特徵的電子組件加以達成, 以及, 利用一種具有申請專利範圍第18項所述步驟的方法加以達成。

[發明概述]

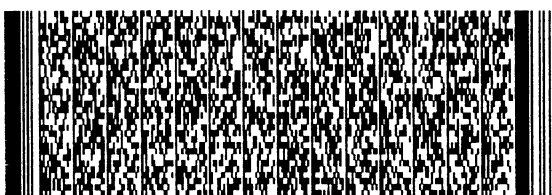


五、發明說明 (3)

根據本發明的一種電子組件會具有第一絕緣層，並且，第一絕緣層的表面會形成一個上金屬層。這個上金屬層會形成做為一個電性導通連結焊墊層，特別是，這個電性導通連結焊墊層會連結，舉例來說，鋁線或金線，藉以電性連接這個電子組件或晶片的接觸區域至固定這種電子組件的外罩的接觸軌跡。一個電性導通結構會整合於這個第一絕緣層，並且，在施加機械力時，特別是在連結這個上金屬層及／或固定這種電子組件期間，機械穩定第一絕緣層。另外，這個電性導通結構會形成做為一個被動電子組件。

因此，本發明便可以製造一種電子組件，其僅僅需要相對低的空間需求，並且，可以利用相對低廉的費用完成。在這種電子組件中，這個電性導通結構一方面可以在對這種電子組件施加機械力時做為一個機械支撐結構，特別是做為第一絕緣層的一個機械支撐結構，並且，這個電性導通結構另一方面亦可以做為這種電子組件的一個被動組件。具有雙重功能的單獨結構可以降低製造期間的製程步驟及製造成本，因為機械支撐或穩定結構及被動組件結構將不需要個別製造。

在一個較佳實施例中，第一絕緣層會形成做為一個介電層，並且，這個介電層乃是利用介電常數小於4的材料製造。舉例來說，SiLK（某種有機材料）的介電常數為2.65。另外，這個介電層亦可以使用其他材料，舉例來說，具有摻碳氧化物且介電常數小於3的珊瑚或金鑽。這

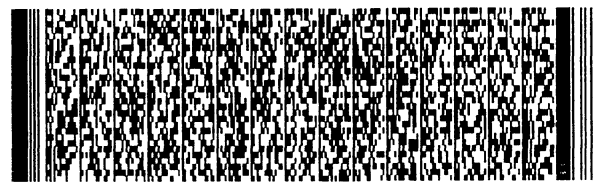


五、發明說明 (4)

些材料的小分子及低硬度乃是表示：即使相對低機械力可能會導致損害，在這個例子中，做為機械穩定的這個積體電性導通結構仍然可以具有特別好處。另外，第一絕緣層亦可以形成做為一個多層系統，但是，在某些情況中，各層的介電常數仍然可能大於4。在這個例子中，最重要的是，這個多層系統的平均介電常數必須小於4，特別是小於3。

在另一個較佳實施例中，這個電性導通結構基本上可以鉛直排列在這個上金屬層的一個連結區域下方。另外，這個連結區域可以利用各種方法實現，並且，這個連結區域基本上乃是表示這個上金屬層中、排列這些電性連接（特別是接觸線路）以電性接觸這個外單的接觸軌跡的區域。將這個電性導通結構直接排列在這個連結區域下方可以獲致最佳的機械穩定性。特別是，在平行這個上金屬層的一個平面中，這個電性導通結構的尺寸最好能夠至少等量於這個連結區域的尺寸。如此，無論對這個連結區域進行連結或施加機械力，第一絕緣層或整體電子組件均可以免於機械損害或破壞。

在第一絕緣層中，這個電性導通結構的排列方式乃是讓這個電性導通結構基本上能夠齊平於第一絕緣層的水平平面。因此，這個電性導通結構會形成在第一絕緣層裡面，並且，第一絕緣層的部分水平表面區域乃是利用這個電性導通結構的表面區域形成。在這個例子中，這個電性導通結構在第一絕緣層的鉛直方向上形成最大範圍（在鉛



五、發明說明 (5)

直方向上，第一絕緣層及電性導通結構基本上具有相同尺寸)。如此，機械穩定性將可以進一步改良，因為第一絕緣層在這個連結區域(利用這個電性導電結構支撐)下方將沒有機械較不穩定或"較軟"區域。

另一個較佳實施例的特徵在於：這個電性導通結構會利用一個金屬細條，特別是形成在另一金屬平面的接觸金屬細條，利用穿孔連接以連接至一個供應電壓位準，並且，這個電性導通結構亦會利用另一個金屬細條，特別是形成在一個金屬平面，利用穿孔連接以連接至地點電壓位準。這兩個金屬細條可以形成在第二絕緣層裡面，並且，第二絕緣層乃是利用具有高機械穩定性的材料製造(相較於第一絕緣層材料的機械穩定性)。第二絕緣層材料的彈性分子數值最好大於15十億巴斯卡(gigapascal)，特別是大於20十億巴斯卡(gigapascal)，並且，第二絕緣層材料的硬體最好大於4。然而，第二絕緣層裡面亦可能僅僅形成單個接觸金屬細條，或者，根本沒有形成接觸金屬細條。這乃是取決於這個電性導通結構的形狀及這些接觸金屬細條的關連排列。在具有高機械穩定性材料的第二絕緣層裡面形成至少一個金屬接觸細條(藉以使這個電性導通結構能夠電性接觸連接至電壓位準)可以在施加機械力時，特別是對這個上金屬層的這個連結區域施加機械力時，達到這種電子組件的額外穩定性。另外，一個氧化層或一個FSG(氟矽玻璃)介電層則可以形成做為第二絕緣層。



五、發明說明 (6)

另外，一個電性導通屏幕層最好能夠形成在這個上金屬層及這個電性導通結構間。這個電性導通屏幕層會同時隔離於這個上金屬層及這個電性導通結構。另外，這個電性導通屏幕層最好能夠形成做為一個金屬層，並且，這個金屬層最好能夠連接至地點電壓位準。如此，施加至這個上金屬層的信號便無法耦合至下面的電性導通結構，並且，施加至這個電性導通結構或這個被動組件的信號亦無法耦合至這個上金屬層。

另外，這個電性導通屏幕層最好能夠形成在第三絕緣層裡面，並且，第三絕緣層最好能夠排列在這個上金屬層及第一絕緣層間。形成第三絕緣層，第三絕緣層最好是一個氧化層，可以獲致第一絕緣層的額外機械強化。另外，這個電性導通屏幕層亦可以形成做為一個接觸格，或者，形成做為一個格狀結構。

要得到有效的電性屏幕，這個電性導通屏幕層最好能夠進行排列，使這個電性導通屏幕層面對這個電性導通結構的面積能夠至少等量於這個電性導通結構面對這個電性導通屏幕層的面積。這個電性導通屏幕層最好形成在這個電性導通結構表面，使這個電性導通屏幕層的面積輪廓，在這個電性導通屏幕層的平面圖中，能夠覆蓋這個電性導通結構的面積輪廓。

特別是，這個電性導通結構最好能夠形成做為一個電容結構，及／或，形成做為一個電感結構。在這個例子中，這個電性導通結構可以完全製造成一個電容，或者，



五、發明說明 (7)

完全製造成一個電感。然而，這個電性導通結構亦可以具有複數個部分結構，其中，某個部分結構可以排列做為第一絕緣層的一個電容結構，並且，另一個部分結構可以排列做為第一絕緣層的一個電感結構。

在一個較佳實施例中，這個電性導通結構的特徵在於：至少一個部分結構會形成做為一個電容結構，這個部分結構會在至少兩個金屬平面上方，並且，在各個例子中，彼此平行排列且彼此電性隔離的金屬細條會形成在各個金屬平面。第一金屬平面的金屬細條基本上會對應於第二金屬平面的金屬細條，並且，透過鉛直方向的穿孔連接彼此電性連接。

另一個較佳實施例的特徵在於：這個電性導通結構的至少一個部分結構會形成做為一個電感結構，以及，這個電性導通結構的至少一個金屬平面會形成一個螺旋金屬軌跡。

這個上金屬層可以利用第二絕緣層的一個接觸孔以接觸連接至下面（特別是，形成在第三絕緣層中）的一個電性導通區域。這個接觸孔最好能夠排列在這個上金屬層的連結區域外面，並且，與這個電性導通區域的排列方式相同，這個接觸孔亦可以相對這個電性導通結構的水平偏移排列。

在一個較佳實施例中，根據本發明的電子組件會排列在一個積體電路的基底表面。

根據本發明的電子組件製造方法，在第一絕緣層中，



五、發明說明 (8)

一個電性導通結構會形成做為至少一個被動電子組件，以及，在施加機械力的情況下，形成做為支撐第一絕緣層的一個機械穩定結構。第一絕緣層表面會形成一個上金屬層，這個上金屬層會形成做為一個電性導通連結焊墊層，特別是，這個電性導通連結焊墊層的機械力施加會發生在連結這種電子組件或固定這種電子組件期間。

因此，這種電子組件便可以利用簡單方式及低廉成本獲致一個具有雙重功能的結構。因此，這種電子組件便可以節省空間且成本效率地達成。

在另一個較佳實施例中，第一絕緣層乃是利用一種材料製造，這種材料的介電常數係小於4，特別是小於3。藉此，在施加機械力時，機械不穩定且相對靈敏材料的機械穩定性便可以相當程度地改進。

特別是，這個電性導通結構最好能夠形成於這個上金屬層的某個連結區域下方，因為：若這個電子組件固定或連結在這個連結區域下方的區域，則大機械力將可能會發生，並且，導致損害及破壞。

另外，本發明的其他細節則可以見於申請專利範圍的附屬項。

[較佳實施例的詳細說明]

在各個圖式中，相同或功能相同的組件均會具有相同的參考符號。

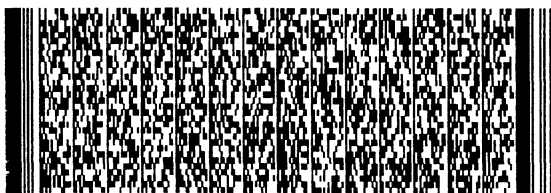
一種電子組件EB（如第1圖所示）會具有第一絕緣層1，並且，這個較佳實施例的第一絕緣層1乃是利用一種低



五、發明說明 (9)

介電常數材料製造。一個電性導通結構2會整合在第一絕緣層1裡面。這個電性導通結構2乃是形成做為一個電容結構，並且，利用這些金屬細條M11至M33加以構成。這些金屬細條M11至M33在Z方向會彼此平行地延伸，並且，在各個例子中，這些金屬細條M11至M13、這些金屬細條M21至M23、及這些金屬細條M31至M33會分別形成在一個金屬平面中。這些金屬細條M11、M21、M31的排列會彼此對應，並且，利用穿孔連接V彼此電性連接。這種情況亦同樣適用於這些金屬細條M12、M22、M32，以及，亦同樣適用於這些金屬細條M31、M32、M33。這些金屬細條M11、M21、M31及這些金屬細條M13、M23、M33會連接至一個供應電壓位準—DC或AC電壓。這些金屬細條M12、M22、M32則會連接至地點電壓位準。這個電容結構會排列在第一絕緣層1中，藉以使這些金屬細條M11、M12、M13能夠平坦地終結於第一絕緣層1的下水平表面。同樣地，這些金屬細條M31、M32、M33亦能夠內嵌於第一絕緣層，藉以使這些金屬細條M31、M32、M33的表面能夠與第一絕緣層1在X-Z平面的上水平面形成一個平坦表面，並且，具有基本上相同的高度位準。另一個絕緣層4a則鄰接於第一絕緣層1，並且，利用一種具有高機械穩定性（相較於第一絕緣層1材料的機械穩定性）的材料製造。其餘組件（舉例來說，電晶體）則會形成在一個絕緣層4b中。這個絕緣層4b乃是形成在一個基底表面（圖中未示）。

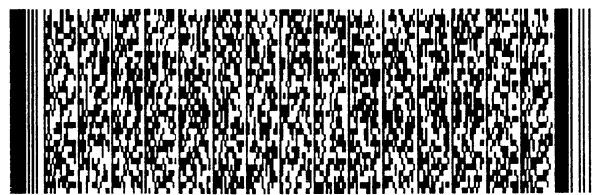
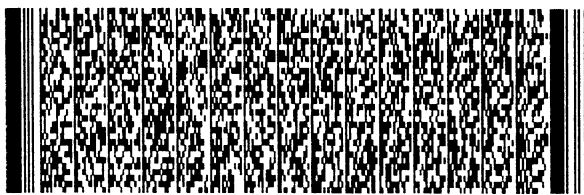
除了這個較佳實施例的形式以外，做為一個電容結構



五、發明說明 (10)

的這個電性導通結構2亦可以利用各種方式形成。其他類型的架構可能性可見於Aparicio, R. and Hajimiri, A.: Capacity Limits and Matching Properties of Integrated Capacitors; IEEE Journal of Solid-State Circuits, Vol. 37, No. 3, 2002, pp. 384-393, 其透視圖可見於第5至10圖。另外, 在一個半導體組件中, 這個電容結構2亦可以實現做為一個格狀結構, 或者, 做為一個金氧半 (MOS) 結構。

在這個電性導通結構2表面, 一個電性導通屏幕層3會形成做為金屬層, 並且, 這個金屬層3會排列在第三絕緣層4a中。這個電性導通屏幕層3 (形成做為一個金屬板) 會排列在第三絕緣層4a裡面, 藉以使這個電性導通結構2完全排列在這個電性導通屏幕層3下方。在這個較佳實施例中, 第三絕緣層4a可以是一個氧化層。另外, 在第三絕緣層4a表面, 一個上金屬層5會形成做為一個連結焊墊層。這個連結焊墊層5會利用第三絕緣層4a的一個接觸孔6, 藉以連接至一個電性導通區域7。這個接觸孔6及這個電性導通區域7會排列在這個連結焊墊層5的一個連結區域BB外部。在連接及/或固定這種電子組件EB於一個外罩期間, 當施加機械力時, 為了獲致第一絕緣層1的最佳機械強化及穩定性, 這個電性導通結構2基本上會排列在這個連結區域BB下方。這個連結區域BB的製造方法, 舉例來說, 可以包括: 去除 (蝕刻) 這個連結焊墊層5表面的沈積層10及/或這些氧化及氮化層8及9。在這個較佳實施例



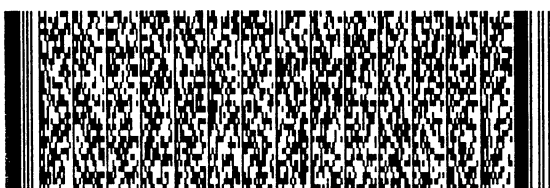
五、發明說明 (11)

中，這個沈積層10會形成做為一個感光氬基化合物 (PSPI) 層。

這個電性導通屏幕層3會連接至地點電壓位準，藉以避免這個連結焊墊層5的信號耦合至這個電性導通結構2，以及，藉以避免這個電性導通結構2的信號耦合至這個連結焊墊層5。

在這個較佳實施例中 (如第1圖所示)，若沒有形成這個電性導通屏幕層3，則排列這些金屬細條M31至M33的金屬層亦可以形成這個電性導通區域7。

第2圖係表示這個電容結構2的透視圖，其中，這些金屬細條M11、M21、M31，這些金屬細條M12、M22、M32，及這些金屬細條M13、M23、M33，在各個例子中，僅僅利用一個穿孔連接V進行接觸連接，若經由Y方向檢視。另外，這些金屬細條M12、M22、M32至地點電壓位準的電性連接，以及，這些金屬細條M11、M21、M31、M13、M23、M33至供應電壓位準的電性連接乃是利用穿孔連接 (圖中未示) 及金屬細條KM (圖中未示) 達成。這些金屬細條KM至少會同時形成在第二絕緣層中 (圖中未示)，並且，第二絕緣層的機械穩定性會優於第一絕緣層1 (如第1圖所示) 的機械穩定性。第二絕緣層可以相同於第1圖所示的第三絕緣層4。第二絕緣層材料的機械穩定性會優於第一絕緣層1材料的機械穩定性。舉例來說，第二絕緣層可以製造成一個氧化層，或者，形成做為一個氟矽玻璃 (FSG) 介電層。然而，這些接觸細條KM亦可能僅有一個會形成在第

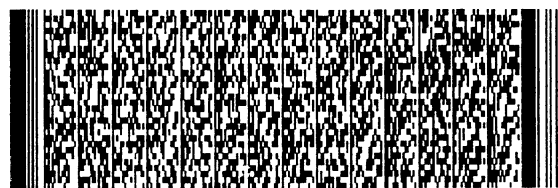
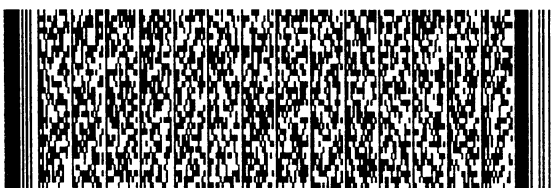


五、發明說明 (12)

二絕緣層裡面。另外，這些接觸金屬細條KM亦可能會形成在第一絕緣層1裡面。

第3圖係表示根據本發明的一種電子組件中，一個電性導通結構2的另一個較佳實施例的平面圖（由負Y方向檢視）。在這個較佳實施例中，這個電性導通結構2會形成做為一個電感結構。一個具有矩陣形式的螺旋金屬軌跡MB4乃是形成在單一金屬平面中。這個金屬軌跡MB4會整合至第一絕緣層1（第3圖未示）。另外，這個螺旋金屬軌跡MB4形式的電感結構亦可以形成在複數個金屬平面，在這個例子中，誠如第1圖及第2圖所示電容結構的較佳實施例，本發明的一個基本重點乃是：整個金屬軌跡MB4會延伸至第一絕緣層1裡面。在螺旋內側，這個金屬軌跡MB4會利用穿孔連接V以接觸連接至一個接觸金屬細條KM，並且，這個接觸金屬細條KM會連接至一個供應電壓位準。這個接觸金屬細條KM會形成在一個較高金屬層（由第1、2、4圖的Y方向檢視），相較於形成這個金屬軌跡MB4的金屬平面，並且，這個接觸金屬細條KM亦會形成在第二絕緣層裡面。在這個例子中，排列較高的一個金屬平面可以解釋為距離形成本發明電子組件的積體電路基底平面較遠（由相同方向檢視）、且距離形成電容結構及／或電感結構的電性導通結構2金屬平面較近的一個金屬平面。並且，在這個較佳實施例中，第二絕緣層亦可以相同於第1圖所示的第三絕緣層4a。

同樣地，這個螺旋金屬軌跡MB4的外部第二側會利用



五、發明說明 (13)

一個穿孔連接（圖中未示）及另一個接觸金屬細條KM（圖中未示）連接至地點電壓位準。這另一個金屬細條可以排列在第一絕緣層1（如第1圖所示）或第二絕緣層或可能存在的更高絕緣層（由正Y方向檢視）。

這個電性導通結構在平面圖的幾何面積架構（如第3圖所示）乃是本發明的次要重點。因此，第3圖所示的這個螺旋金屬軌跡，舉例來說，亦可以是正方形。同樣地，舉例來說，第2圖所示的這個電容結構，在負Y方向的平面圖中，亦可以具有矩形成方形輪廓。再者，這個幾何面積架構，特別是這個電性導通結構的輪廓及尺寸，亦可加以選擇，使第一金屬層5的連結區域BB面積，在映射至這個電性導通結構的輪廓面積時，能夠完全包含在這個電性導通結構的輪廓面積。

第4圖係表示第3圖所示區域I的透視剖面圖。在第4圖中，形成做為一個電感結構的一個電性導通結構2會整合至第一絕緣層1，並且，形成在四個金屬平面。在各個例子中，這些金屬軌跡MB1至MB4會分別形成在這些金屬平面，並且，在各個例子中，這些金屬軌跡MB1至MB4會利用穿孔連接V彼此電性接觸連接。這些穿孔連接可以形成做為鉛直柱子，或者，可以形成做為平行這些金屬軌跡MB1至MB4的加長絞線。由於所謂的階層式互連技術，這些金屬軌跡MB1至MB4（與基底S的距離逐漸增加，由正Y方向檢視）可以具有較大的剖面（X-Y平面）及較大的間距（由正Y方向檢視）。另外，排列這個接觸金屬細條KM的第二



五、發明說明 (14)

絕緣層 (圖中未示) 可以直接鄰接於第一絕緣層1。另外, 根據第1圖的沈積層3至10則可以依序排列其上。如第4圖所示, 在具有金屬線圈MB1至MB4形式的電感結構2中, 這個金屬軌跡MB4的表面區域及這個金屬軌跡MB1的表面區域亦可以與第一絕緣層1的表面形成平坦表面 (由X-Z平面檢視)。在第一絕緣層1內部, 這個金屬軌跡MB4的路徑乃是利用虛線表示, 並且, 舉例來說, 等同於這些金屬軌跡MB1至MB3的路徑。另外, 第一絕緣層1會直接鄰接這個絕緣層4b, 並且, 這個絕緣層4b會形成在這個基底S表面。

另外, 這個電性導通結構2亦可以同時具有對應第1或2圖較佳實施例的電容結構的第一部分結構, 以及, 對應第3或4圖較佳實施例的電感結構的第二部分結構。在這個例子中, 一個機械穩定結構及兩個被動組件可以利用這個電性導通結構實現。另外, 這些部分結構亦可以排列於彼此側邊, 或者, 亦可以彼此鉛直排列。

另外, 這個電性導電結構亦可以利用各種方法實施, 並且, 亦不必要限定於特定實施例。因此, 這個電性導通結構亦可以形成於兩個或不止四個金屬平面。同樣地, 在各個例子中, 這些絕緣層亦可以利用複數個沈積層加以構成。再者, 根據第1及2圖的電容結構亦可以僅僅形成在一個金屬平面, 舉例來說, 藉以僅僅產生這些金屬細條M11、M12、M13。

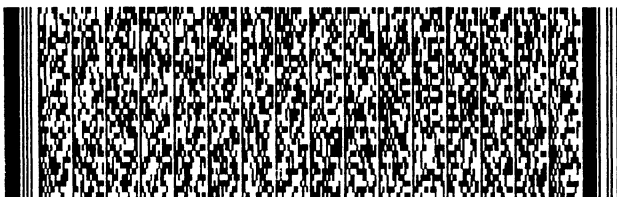
利用根據本發明的電子組件以及製造這種電子組件的



五、發明說明 (15)

方法，經由單一電性導通結構在一個絕緣層（特別是利用低介電常數材料的介電層）的適當成形（塑形）及排列，這種電子組件EB便可以同時產生一個被動組件及一個機械支撐或穩定結構，特別是針對形成這個電性導通結構的絕緣層，藉以在連結這個電子組件至一個外罩期間，克服施加機械力的損害。因此，這個連結焊墊層下方的區域便可以獲致最佳利用，否則，這種電子組件將不再需要這個區域，進而獲致最小尺寸及最佳功能利用的組件技術。

本發明的基本重點係，這個電性導通結構可具有雙重功能，其一方面可以做為至少一被動電子組件，另一方面則可以做為這種電子組件EB的機械穩定結構，特別是針對第一絕緣層。



圖式簡單說明

第1圖係表示根據本發明的一種電子組件的剖面圖。

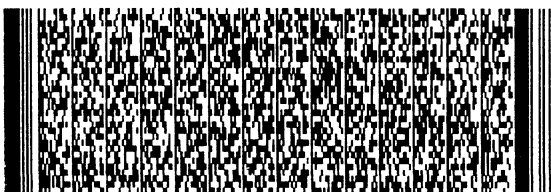
第2圖係表示根據本發明的這種電子組件中一個電性導通結構的第一較佳實施例的透視圖。

第3圖係表示根據本發明的這種電子組件中一個電性導通結構的第二較佳實施例的平面圖。

第4圖係表示根據第3圖的電性導通結構中某個細節的透視圖。

元件符號說明

1 第一絕緣層	2 電性導通結構
3 電性導通屏幕層	4a, 4b 絕緣層
5 第一金屬層	6 接觸孔
7 電性導通區域	8 氧化層
9 氮化層	10 沈積層
MB1--MB4 金屬軌跡	M11--M33, KM 金屬細條
V 穿孔連接	DC 電壓位準
AC 電壓	BB 連結區域
I 區域	S 基底
EB 電子組件	



四、中文發明摘要 (發明名稱：具積體被動電子組件之電子組件及其製造方法)

一種電子組件 (EB)，該電子組件 (EB) 係具有一第一絕緣層 (1)，並且，該第一絕緣層 (1) 表面係排列一第一金屬層 (5)。一電性導通結構 (2) 係整合至該第一絕緣層 (1)，在連結及／或固定該電子組件 (EB) 期間機械穩定該第一絕緣層 (1)，以及，形成做為一被動電子組件。

五、(一)、本案代表圖為：第 1 圖

(二)、本案代表圖之元件代表符號簡單說明：

1 第一絕緣層	2 電性導通結構
3 電性導通屏幕層	4a, 4b 絕緣層
5 第一金屬層	6 接觸孔
7 電性導通區域	8 氧化層
9 氮化層	10 沈積層
MB1--MB4 金屬軌跡	M11--M33 金屬細條

六、英文發明摘要 (發明名稱：Electronic Component having an Integrated Passive Electronic Component and Method for Producing It)

An electronic component (EB) has a first insulation layer (1), on which a first metal layer (5) is arranged. An electrically conductive structure (2) is integrated into the first insulation layer (1), mechanically stabilizes the first insulation layer (1) during bonding and/or mounting of the component (EB) and is formed as a passive electronic component.



四、中文發明摘要 (發明名稱：具積體被動電子組件之電子組件及其製造方法)

BB 連結區域

EB 電子組件

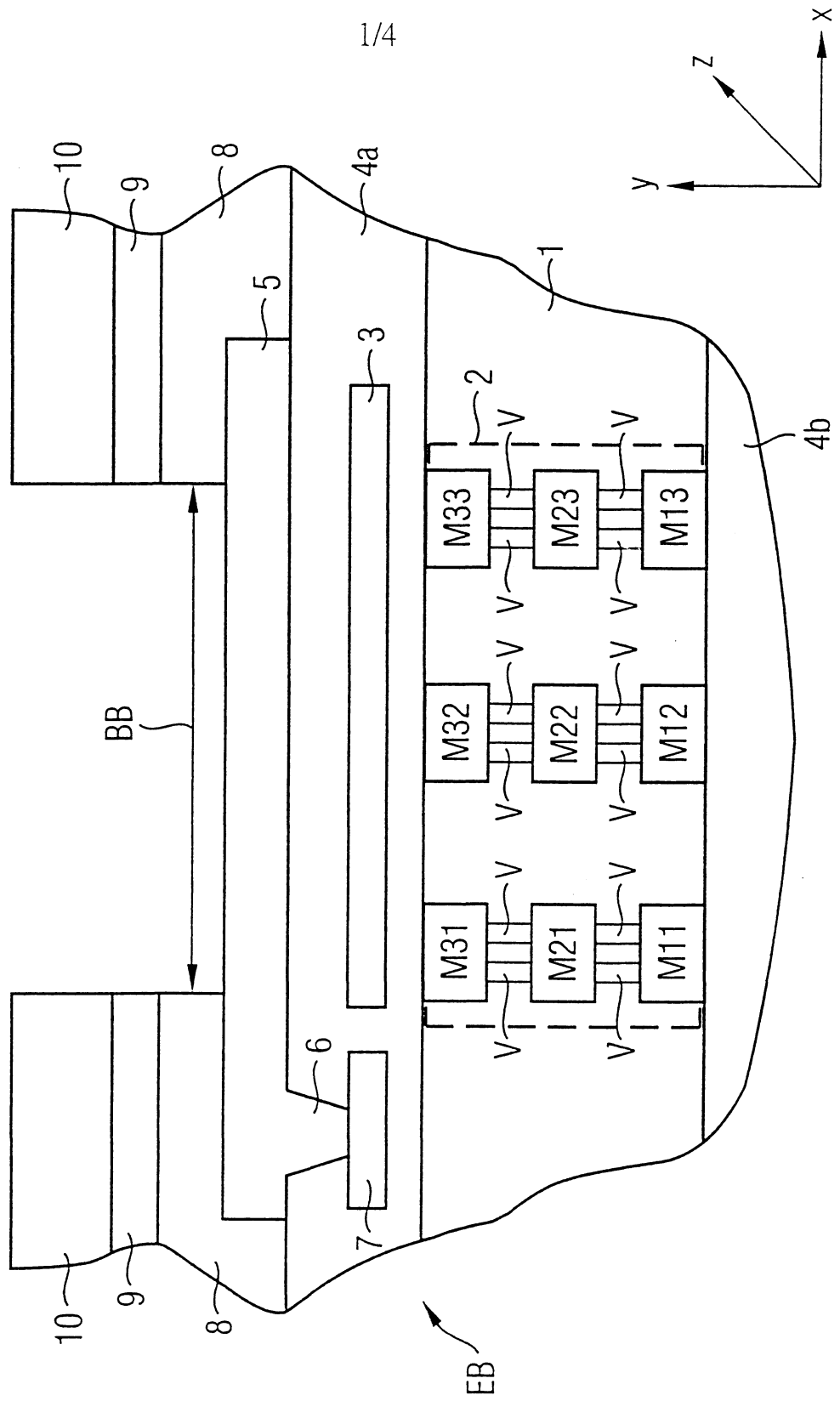
V 穿孔連接

六、英文發明摘要 (發明名稱：Electronic Component having an Integrated Passive Electronic Component and Method for Producing It)



圖式

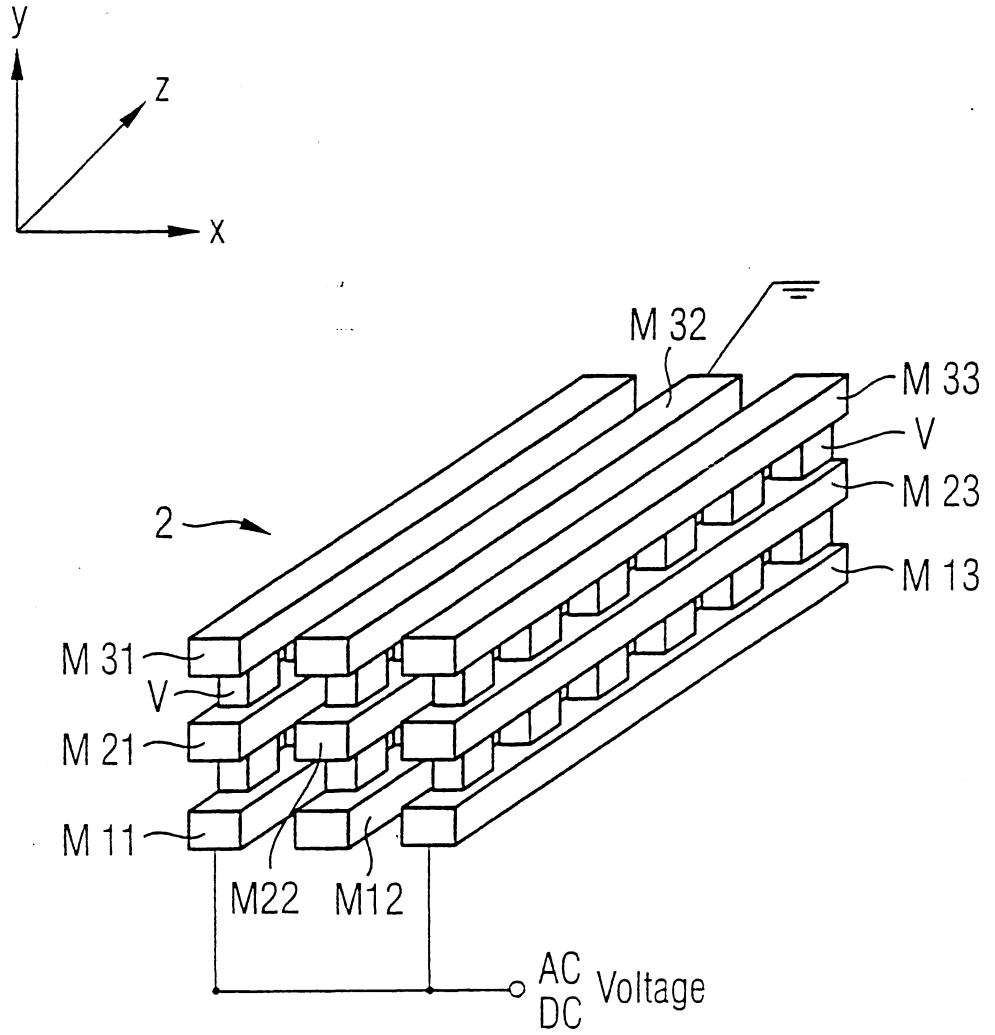
第 1 圖



圖式

2/4

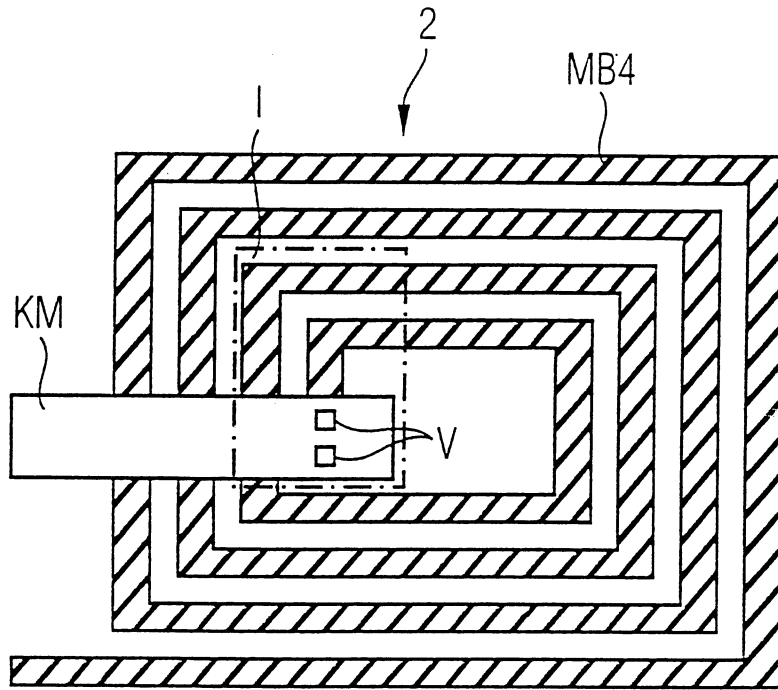
第 2 圖



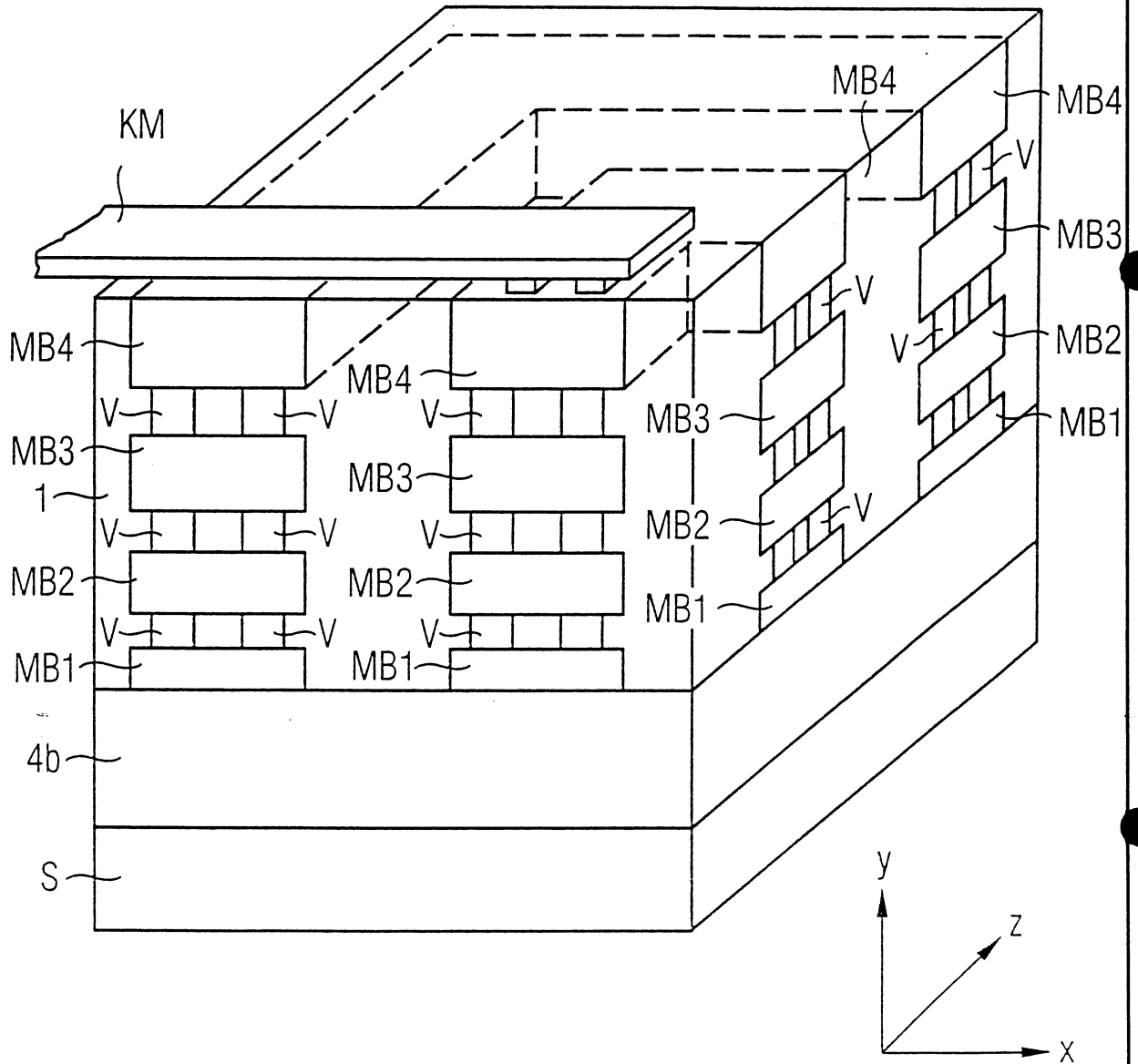
圖式

3/4

第 3 圖



第 4 圖



六、申請專利範圍

1. 一種電子組件，具有：

一 第一絕緣層 (1)；

一 上金屬層 (5)，特別是一電性導通連結焊墊層，形成於該第一絕緣層 (1) 表面；以及

一 電性導通結構 (2)，整合至該第一絕緣層 (1)，在施加機械力時，特別是在連結該上金屬層 (5) 及／或固定該電子組件 (EB) 期間，機械穩定該絕緣層 (1)，以及，形成做為一被動電子組件。

2. 如申請專利範圍第1項所述之電子組件，其特徵在於：該第一絕緣層 (1) 係利用一材料形成，該材料之介電常數係小於4，特別是小於3。

3. 如申請專利範圍第1或2項所述之電子組件，其特徵在於：

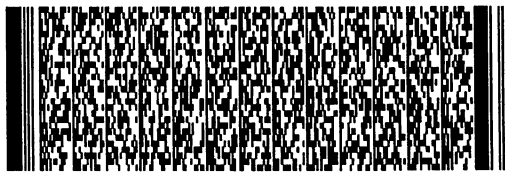
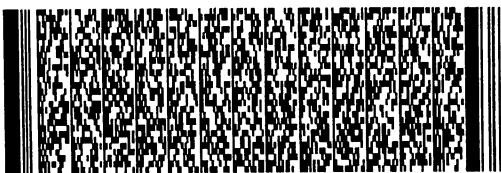
該上金屬層 (5) 係具有一連結區域 (BB)，以及，該電性導通結構 (2) 基本上係鉛直排列於該連結區域 (BB) 下方。

4. 如申請專利範圍第3項所述之電子組件，其特徵在於：該電性導通結構 (2) 在平行該上金屬層 (5) 之一平面之尺寸係至少等量於該連結區域 (BB)。

5. 如申請專利範圍第1項所述之電子組件，其特徵在於：該電性導通結構 (2) 係利用穿孔連接 (V) 及電性接觸細條 (KM)，特別是接觸金屬細條，分別電性連接至供應電壓位準及地點電壓位準。

6. 如申請專利範圍第1項所述之電子組件，其特徵在於：

修正替換頁
99年2月4日



六、申請專利範圍

至少一電性導通屏幕層 (3) 係形成在該上金屬層 (5) 及該電性導通結構 (2) 間，以及，電性隔離於該上金屬層 (5) 及該電性導通結構 (2)。

7. 如申請專利範圍第 6 項所述之電子組件，其特徵在於：該屏幕層 (3) 係一第二金屬層，以及，連接於地點電壓位準。

8. 如申請專利範圍第 6 項所述之電子組件，其特徵在於：該屏幕層 (3) 係形成於一第三絕緣層 (4a)，並且，該第三絕緣層 (4a) 係排列於該第一絕緣層 (1) 及該上金屬層 (5) 間。

9. 如申請專利範圍第 6 項所述之電子組件，其特徵在於：該屏幕層 (3) 係形成做為一接觸板，或者，形成做為一格狀結構。

10. 如申請專利範圍第 6 項所述之電子組件，其特徵在於：該屏幕層 (3) 面對該電性導通結構 (2) 之面積係至少等量於該電性導通結構 (2) 面對該屏幕層 (3) 之面積，並且，該屏幕層 (3) 面對該電性導通結構 (2) 之面積係進行排列，藉以使該屏幕層 (3) 之面積，在該等面積彼此映射時，能夠完全覆蓋該電性導通結構 (2) 之面積。

11. 如申請專利範圍第 1 項所述之電子組件，其特徵在於：該電性導通結構 (2) 係形成做為一電容結構，以及 / 或者，形成做為一電感結構。

12. 如申請專利範圍第 1 項所述之電子組件，其特徵在於：該電性導通結構 (2) 之至少一部分區域係形成做為一電



六、申請專利範圍

容結構，並且，具有至少二金屬平面，其中，彼此平行排列及彼此互相隔離之細條（M11、M12、M13）係形成於該第一金屬平面，該等細條（M11、M12、M13）係對應於該第二金屬平面中彼此平行排列及彼此互相隔離之細條（M21、M22、M23），並且，該等第一及第二金屬平面中彼此鉛直堆疊之該等細條（M11，M21；M12，M22；M13，M23）係利用穿孔連結（V）電性連接。

13.如申請專利範圍第11項所述之電子組件，其特徵在於：

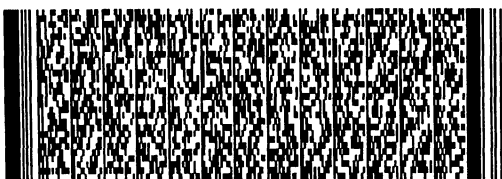
該電性導通結構（2）之至少一部分區域係形成做為一電感結構，並具至少一金屬平面，於其中係形成一螺旋金屬軌跡。

14.如申請專利範圍第8項所述之電子組件，其特徵在於：該上金屬層（5）係利用該第三絕緣層（4a）之一接觸區域（6），電性連接於一電性導通區域（7），特別是，該電性導通區域（7）係排列於該第二或第三絕緣層（4）。

15.如申請專利範圍第14項所述之電子組件，其特徵在於：

該接觸區域（6）及該第二電性導通區域（7）係相對於該電性導通結構（2），以及，相對於該上金屬層（5）之該連結區域（BB）地水平偏移排列。

16.如申請專利範圍第1項所述之電子組件，其特徵在於：該電性導通結構（2）係形成平面，其中，該第一絕緣層（1）之水平表面及該第一電性導通結構（2）之表面區域



六、申請專利範圍

係形成該第一絕緣層 (1) 之部分水平表面區域。

17. 一種積體電路，具有一基底，以及，根據申請專利範圍第 1 至 16 項之任何一項所述之一電子組件 (EB)，其中，該電子組件 (EB) 係形成於該基底表面。

18. 一種電子組件之製造方法，其包括下列步驟：

產生一第一絕緣層 (1)；

在該第一絕緣層 (1) 表面產生一上金屬層 (5)，特別是一電性導通連結焊墊層；以及

在該第一絕緣層 (1) 裡面形成一電性導通結構 (2)，藉以做為一被動電子組件，以及，藉以做為電性隔離於該上金屬層 (5) 之一機械穩定結構。

19. 如申請專利範圍第 18 項所述之方法，其特徵在於：

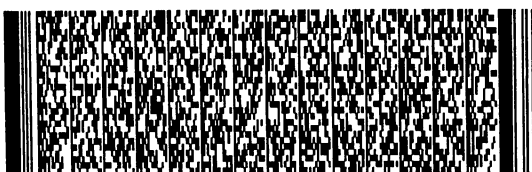
該第一絕緣層 (1) 係利用一材料形成，該材料之介電常數係小於 4，特別是小於 3。

20. 如申請專利範圍第 18 或 19 項所述之方法，其特徵在於：

該電性導通結構 (2) 基本上係形成在該上金屬層 (5) 之一連結區域下方，以及，該電性導通結構 (2) 在平行該上金屬層 (5) 之一平面之尺寸係至少等量於該連結區域 (BB)。

21. 如申請專利範圍第 18 項所述之方法，其特徵在於：

該電性導通結構 (2) 係利用穿孔連接 (V) 及接觸細條 (KM)，特別是接觸金屬細條，分別電性接觸連接至供應電壓位準及地點電壓位準。



六、申請專利範圍

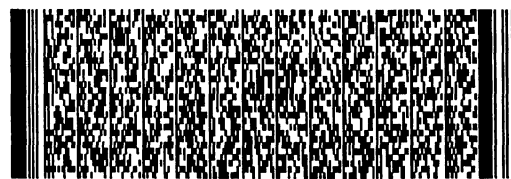
22.如申請專利範圍第18項所述之方法，其特徵在於：
在該上金屬層（5）及該電性導通結構（2）間形成一電性導通屏幕層（3），該電性導通屏幕層（3）係電性隔離於該上金屬層（5）及該電性導通結構（2），特別是產生在該第一絕緣層（1）表面之一第三絕緣層（4a）。

23.如申請專利範圍第22項所述之方法，其特徵在於：
該電性導通屏幕層（3）係形成做為一板，或者，形成做為一格狀結構，以及，連接於地點電壓位準。

24.如申請專利範圍第22項所述之方法，其特徵在於：
該電性導通屏幕層（3）之水平面積範圍係至少等量於該電性導通結構（2）之水平面積範圍，以及，該電性導通結構（2）之面積範圍係完全覆蓋於該電性導通屏幕層（3）之面積範圍。

25.如申請專利範圍第18項所述之方法，其特徵在於：
該電性導通結構（2）係形成做為一電容結構，以及／或者，形成做為一電感結構。

26.如申請專利範圍第25項所述之方法，其特徵在於：
該電性導通結構（2）之至少一部分區域係形成做為一電容結構，並且，在各個例子中，彼此平行排列及彼此互相隔離之細條（M11、M12、M13；M21、M22、M23）係形成於一第一金屬平面及一第二金屬平面，其中，該第一金屬平面及該第二金屬平面之該等細條（M11、M12、M13；M21、M22、M23）基本上係對應排列，並且，利用穿孔連結（V）電性連接，並且，水平相鄰細條（M11、M12、M13；



六、申請專利範圍

M21、M22、M23) 係交替連接至一第一電壓位準及一第二電壓位準。

27. 如申請專利範圍第 25 項所述之方法，其特徵在於：
該電性導通結構 (2) 之至少一部分區域係形成做為一電感結構，並且，該至少一金屬平面中係形成一螺旋金屬軌跡。

28. 一種積體電路之製造方法，其包括下列步驟：
提供一基底，以及，
在該基底表面形成根據申請專利範圍第 18 至 27 項之任何一項所述之一電子組件 (EB)。

