



(12)发明专利

(10)授权公告号 CN 105098012 B

(45)授权公告日 2020.05.15

(21)申请号 201510512428.9

(74)专利代理机构 北京康信知识产权代理有限公司 11240

(22)申请日 2008.02.19

代理人 梁丽超 刘彬

(65)同一申请的已公布的文献号
申请公布号 CN 105098012 A

(51)Int.Cl.
H01L 33/14(2010.01)

(43)申请公布日 2015.11.25

审查员 刘博

(30)优先权数据
11/715,687 2007.03.08 US

(62)分案原申请数据
200880015255.8 2008.02.19

(73)专利权人 克利公司
地址 美国北卡罗来纳州

(72)发明人 D·T·埃默森 K·哈贝雷恩
M·J·伯格曼 D·斯拉特
M·多诺夫里奥 J·埃蒙德

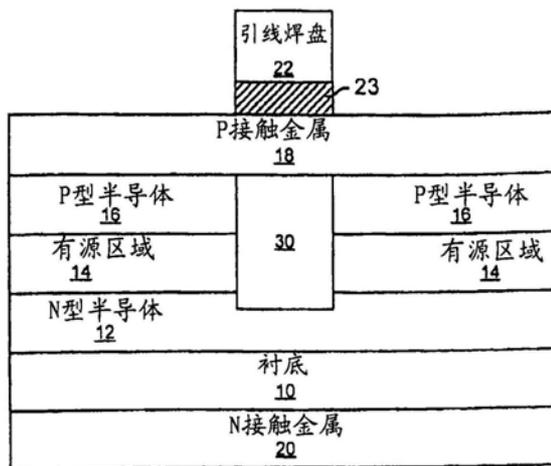
权利要求书1页 说明书13页 附图10页

(54)发明名称

发光器件及其制造方法

(57)摘要

本发明公开了一种发光器件及其制造方法。该发光器件,包括:p型半导体层、n型半导体层、以及n型半导体层和p型半导体层之间的有源区域;不透明部件,位于与有源区域相对的n型半导体层上;以及图案化的欧姆接触,位于与有源区域相对的p型半导体层上,其中,图案化的欧姆接触与不透明部件对齐。



1. 一种发光器件,包括:

p型半导体层、n型半导体层、以及所述n型半导体层和所述p型半导体层之间的有源区域;

不透明部件,所述不透明部件位于与所述有源区域相对的所述n型半导体层上;以及
图案化的欧姆接触,所述图案化的欧姆接触位于与所述有源区域相对的所述p型半导体层上,其中,所述图案化的欧姆接触在除了与所述不透明部件对齐的所述p型半导体层的表面的导电性减小区之外的区域中,其中,所述发光器件进一步包括位于所述p型半导体层上的图案化非欧姆接触,其中,所述图案化非欧姆接触也与所述不透明部件对齐。

2. 根据权利要求1所述的发光器件,其中,所述不透明部件包括焊盘和/或钝化区域。

3. 根据权利要求1所述的发光器件,其中,所述不透明部件包括导电指状物。

4. 根据权利要求1所述的发光器件,其中,所述图案化非欧姆接触包括不与所述p型半导体层形成欧姆接触的金属,或者所述图案化非欧姆接触包括绝缘体。

5. 根据权利要求1所述的发光器件,其中,所述发光器件是垂直发光二极管。

6. 一种发光器件,包括:

半导体二极管,所述半导体二极管具有导电类型相反的第一半导体表面和第二半导体表面,所述第一半导体表面与所述第二半导体表面相对;

不透明部件,所述不透明部件位于所述第一半导体表面上;以及
图案化的欧姆接触,所述图案化的欧姆接触位于所述第二半导体表面上,其中,所述图案化的欧姆接触在除了与所述不透明部件对齐的p型半导体层的表面的导电性减小区之外的区域中,其中,所述发光器件进一步包括位于所述第二半导体表面上的图案化非欧姆金属接触,其中,所述图案化非欧姆金属接触也与所述不透明部件对齐。

7. 根据权利要求6所述的发光器件,其中,所述不透明部件包括钝化区域。

8. 根据权利要求6所述的发光器件,其中,所述不透明部件包括导电指状物。

9. 根据权利要求6所述的发光器件,其中,所述图案化非欧姆接触包括不与所述第二半导体表面形成欧姆接触的金属。

10. 根据权利要求6所述的发光器件,其中,所述发光器件是垂直发光二极管。

11. 一种发光器件,包括:

p型半导体层、n型半导体层、以及所述n型半导体层与所述p型半导体层之间的有源区域;

导电指状物,所述导电指状物位于与所述有源区域相对的所述n型半导体层上;
图案化的欧姆接触,所述图案化的欧姆接触位于与所述有源区域相对的所述p型半导体层上,其中,所述图案化的欧姆接触在除了与所述导电指状物对齐的所述p型半导体层的表面的导电性减小区之外的区域中;以及

位于所述p型半导体层上的图案化非欧姆接触,其中,所述图案化非欧姆接触也与所述导电指状物对齐。

12. 根据权利要求11所述的发光器件,其中,所述图案化非欧姆接触包括不与所述p型半导体层形成欧姆接触的金属、或者所述图案化非欧姆接触包括绝缘体。

13. 根据权利要求11所述的发光器件,其中,所述发光器件是垂直发光二极管。

发光器件及其制造方法

[0001] 本申请是分案申请,其母案申请的申请号为200880015255.8,申请日为2008年2月19日,发明名称为“具有电流减小结构的发光器件和形成具有电流减小结构的发光器件的方法”。

技术领域

[0002] 本发明涉及半导体发光器件及其制造方法。

背景技术

[0003] 诸如发光二极管(LED)或激光二极管之类的半导体发光器件广泛用于多种应用。如本领域技术人员所公知的,半导体发光器件包括具有一个或更多半导体层的半导体发光元件,所述半导体层配置用于在受激励时发射相干光 and/或非相干光。如本领域技术人员所公知的,发光二极管或激光二极管通常包括微电子衬底上的二极管区域。例如,所述微电子衬底可以是砷化镓、磷化镓、及其合金、碳化硅和/或蓝宝石。LED持续的发展已经带来了高效且机械鲁棒的光源,所述光源可以覆盖可见光谱及超出可见光谱以外的光谱。这些属性,与固态器件潜在地长使用寿命相结合,可以使得能够实现多种新的显示应用,并且可以使得LED处于与确立的白炽灯和荧光灯相竞争的地位。

[0004] 近来,很多研发兴趣和商业行为集中于在碳化硅内或碳化硅上制作的LED,因为这些LED可以在可见光谱的蓝光/绿光部分发射辐射。例如,Edmond等人的题目为“Blue Light-Emitting Diode With High External Quantum Efficiency”、转让给本申请的受让人的美国专利5,416,342,从而将其公开全部结合在此作为参考。因为包括碳化硅衬底上的氮化镓基二极管区域的这些LED器件也可以高效率地发光,同样对于这些LED也很关注。

[0005] 传统LED的效率可能受限于无法发射由有源区域产生的全部光。当激励LED时,例如,可以通过不透明引线焊盘(bond pad)防止从LED的有源区域发射的光(沿所有方向)从LED外泄。典型地,在氮化镓基的LED中,提供电流扩展接触层来提高发光器件截面两端的载流子注入的均匀性。通过焊盘和p型接触将电流注入到LED的p型一侧。在器件有源区域中产生的光与载流子注入成正比。因此,可以使用诸如基本上透明的P型接触层之类的电流扩展层导致有源区域两端基本上均匀的光子发射。然而,引线焊盘典型地并非是一种透明结构,因此,从LED有源区域发射的、入射在引线焊盘上的光子可能会被引线焊盘吸收。例如,在一些情况下,可能会吸收入射在引线焊盘上的光的约70%。这种光子吸收可以减小从LED中逃逸的光的数量,从而降低LED的效率。

发明内容

[0006] 根据本发明一些实施例的发光器件包括:p型半导体层、n型半导体层以及所述n型半导体层和所述p型半导体层之间的有源区域。不透明部件在p型半导体层上或者在与所述p型半导体层相对的n型半导体层上,以及导电性减小区域(reduced conductivity region)在所述p型半导体层中,并且与所述不透明部件(feature)对齐。导电性减小区域从

与n型半导体层相对的p型半导体层的表面向有源区域延伸。不透明区域可以包括引线焊盘、钝化区域和/或电流扩展指状物。

[0007] 发光器件还可以包括具有第一和第二相对表面的衬底,n型半导体层可以在衬底的第一表面上,以及引线焊盘可以在与n型半导体层相对的衬底的第二表面上。

[0008] 发光器件还可以包括p型半导体层表面上的金属叠层。所述金属叠层可以包括直接在p型半导体层上的欧姆层、欧姆层上的反射层和反射层上的结合层(bonding layer)。发光器件还可以包括反射层和结合层之间的阻挡层。

[0009] 导电性减小区域可以从p型半导体层的表面延伸至/进入/穿过所述有源区域。导电性减小区域可以延伸穿过p型半导体层、有源区域并且进入或者穿过n型半导体层。

[0010] 引线焊盘可以与导电性减小区域接触,并且发光器件还可以包括与引线焊盘相邻并且电接触的n型半导体层上的欧姆接触。

[0011] 有源区域可以包括III族氮化物基有源区域。导电性减小区域可以包括绝缘区和/或非不透明区域。在一些实施例中,导电性减小区域可以包括注入区域。导电性减小区域可以与金属叠层和p型半导体层之间界面处的损伤区域相对应。损伤区域可以包括p型半导体层的湿法刻蚀或干法刻蚀区域、暴露到高能等离子体的p型半导体层的区域、暴露到H₂的p型半导体层的区域和/或暴露到高能激光的p型半导体层的区域。

[0012] 根据本发明另外实施例的发光器件包括p型半导体层、n型半导体层以及n型半导体层和p型半导体层之间的有源区域。所述器件包括与p型半导体层相对的n型半导体层上的不透明部件,以及与n型半导体层相对的p型半导体层表面上的金属接触。所述金属接触在除了与不透明部件对齐的p型半导体层表面的导电性减小区(reduced conductivity area)之外的区域中,形成与p型半导体层的欧姆接触。不透明区域可以包括引线焊盘、钝化区域和/或电流扩展指状物。

[0013] 所述发光器件还可以包括在p型半导体层中并且与不透明部件以及导电性减小区对齐的导电性减小区域,并且所述导电性减小区域可以从p型半导体层的表面向有源区域延伸。

[0014] 所述发光器件还可以包括在n型半导体层中并且与不透明部件对齐的导电性减小区域,并且所述导电性减小区域可以从与p型半导体层相对的n型半导体层的表面向有源区域延伸。

[0015] 所述发光器件还可以包括p型半导体层表面上的非欧姆接触。所述非欧姆接触可以包括不与p型半导体层形成欧姆接触的金属和/或p型半导体层表面上的绝缘体。

[0016] 根据本发明另外实施例的发光器件包括p型半导体层、n型半导体层以及n型半导体层和p型半导体层之间的有源区域。所述器件还包括与p型半导体层相对的n型半导体层上的引线焊盘,以及在n型半导体层中并且与引线焊盘对齐的导电性减小区域。所述导电性减小区域从与p型半导体层相对的n型半导体层的表面向有源区域延伸。所述器件还包括与引线焊盘相邻并且电接触的n型半导体层上的欧姆接触。

[0017] 所述发光器件还可以包括与n型半导体层相对的p型半导体层表面上的金属叠层。所述金属叠层可以包括直接在p型半导体层上的欧姆层、所述欧姆层上的反射层和所述反射层上的结合层。

[0018] 导电性减小区域可以包括第一导电性减小区域,并且所述发光器件还可以包括在

p型半导体层中并且与引线焊盘对齐的第二导电性减小区域。所述第二导电性减小区域可以从与n型半导体层相对的p型半导体层表面向有源区域延伸。

[0019] 所述发光器件还可以包括与n型半导体层相对的p型半导体层表面上的金属接触。所述金属接触在除了与引线焊盘对齐的p型半导体层表面的导电性减小区域之外的区域中形成与p型半导体层的欧姆接触。

[0020] 根据本发明一些实施例的方法包括：形成p型半导体层、n型半导体层以及所述n型半导体层和所述p型半导体层之间的有源区域；在与所述p型半导体层相对的n型半导体层上形成不透明部件；以及在所述p型半导体层中形成与所述不透明部件对齐的导电性减小区域。导电性减小区域从与n型半导体层相对的p型半导体层的表面向有源区域延伸。

[0021] 根据本发明另外实施例的形成发光器件的方法包括：形成p型半导体层、n型半导体层以及所述n型半导体层和所述p型半导体层之间的有源区域；在与所述p型半导体层相对的n型半导体层上形成引线焊盘；以及在与n型半导体层相对的p型半导体层表面上形成金属接触。所述金属接触在除了与引线焊盘对齐的p型半导体层表面的导电性减小区域之外的区域中形成与p型半导体层的欧姆接触。

[0022] 根据本发明另外实施例的发光器件包括：p型半导体层、n型半导体层以及所述n型半导体层和所述p型半导体层之间的有源区域。焊盘在与n型半导体层相对的p型半导体层上，以及导电性减小区域在p型半导体层中，并且与焊盘对齐。所述导电性减小区域从与n型半导体层相对的p型半导体层表面向有源区域延伸。

[0023] 所述发光器件还可以包括焊盘和p型半导体层之间的反射器和/或p型半导体层上的电流扩展指状物，以及所述导电性减小区域还可以与所述电流扩展指状物对齐。

附图说明

[0024] 图1是示出了根据本发明一些实施例的具有电流阻挡结构的半导体发光器件的截面图。

[0025] 图2A和2B是示出了根据本发明一些实施例的半导体器件制作的截面图。

[0026] 图3至图11C是根据本发明另外实施例的发光器件的截面图。

[0027] 图12至13是根据本发明一些实施例的发光器件的透视图。

具体实施方式

[0028] 现在将参考示出了本发明实施例的附图更加全面地描述本发明。然而，本发明不应该被解释为局限于这里所述的实施例。相反地，提供这些实施例使得本发明公开变得彻底和完整，而且对本领域技术人员来说将可以全面地转达本发明的范围。附图中为了清楚起见，夸大了层和区域的厚度。贯穿全文，相同的参考符号表示相同的元件。这里使用的术语“和/或”包括相关联所列术语的一个或多个的任意和全部组合。

[0029] 这里使用的术语仅用于描述特定示例实施例的目的，而无意于限制本发明。如这里所使用的，单数形式“一”、“一个”和“所述”还包括复数形式，除非上下文清楚地指出了其它情况。还应该理解的是，当在说明书中使用术语“由…组成”时，明确指定了存在所声明的部件、整体、步骤、操作、元件、和/或组件，但是不排除存在或另外还有一个或多个其他部件、整体、步骤、操作、元件、组件、和/或其组合。

[0030] 应该理解的是,当将诸如层、区域或衬底之类的元件称作在另一个元件的“上面”或延伸到其“之上”时,其可以位于其他元件的直接上面或延伸到其直接之上,或者也可以存在中间元件。相反,当将一个元件称作在另一个元件的“直接上面”或延伸到其“直接之上”时,不存在中间元件。还应该理解的是,当将一个元件称作与另一个元件“连接”或“耦接”时,可以将其与另一个元件直接连接或耦接,或者可以存在中间元件。相反,当将一个元件称作与另一个元件“直接连接”或“直接耦接”,不存在中间元件。在整个说明书中,相同的标号表示相同的元件。

[0031] 应该理解的是,尽管在这里可以使用术语第一、第二等来描述不同的元件、组件、区域、层和/或部分,这些元件、组件、区域、层和/或部分并不应该由这些术语所限定。这些术语仅用于将一个元件、组件、区域、层或部分与另一区域、层或部分相区分。例如,在不背离本发明教导的情况下,可以将下面所述的第一元件、组件、区域、层或部分称作第二元件、组件、区域、层或部分。

[0032] 另外,诸如“下部”或“底部”以及“上部”或“顶部”之类的关系术语在这里可以用于描述如图所限制的一个元件与其他元件的关系。应该理解的是关系术语意图于包含除了图中所示取向之外的不同取向。例如,如果将图中的器件翻转,那么描述为在另一个元件“下部”一侧的元件将被取向为在另一个元件的“上部”一侧。因此,依赖于附图的具体取向,示例性术语“下部”包含“下部”和“上部”两种取向。类似地,如果将图中的器件翻转,那么描述为在其他元件“下面”或“以下”的元件将被取向为在其它元件“上面”。因此,示例性术语“下面”或“以下”可以包含上面和下面两种取向。

[0033] 这里参考作为本发明理想实施例的示意性说明的截面图来描述本发明的实施例。同样,将预期到例如作为制造技术和/或容限的结果的说明形状的变化。因而不应该将本发明的实施例解释为局限于这里所示区域的特定形状,而是包括例如在制造中得到的形状偏差。例如,典型地,说明或描述为矩形的刻蚀区域可以具有圆形或弯曲的特征。从而,图中所示区域本质上是示意性的,并且它们的形状无意于说明器件区域的精确形状,并且无意于限制本发明的范围。

[0034] 除非另外定义,这里使用的所有术语(包括技术和科学术语)具有由该发明所属领域的普通技术人员通常所理解的含义。还应该理解的是,例如那些在常用字典中定义的术语,应该被解释为具有与在相关领域和本说明书上下文中的意义一致的含义,并且除非在此清楚地定义,否则将不以理想化的或过度正式的意义加以解释。

[0035] 本领域技术人员还应该理解的是对设置为与另一个部件“相邻”的结构或部件的参考可以具有覆盖或支撑所述相邻部件的部分。

[0036] 尽管这里公开的LED的各种实施例包括衬底,本领域技术人员应该理解的是其上生长了包括LED的外延层的晶体外延生长衬底是可以被去除的,并且可以将无支撑(freestanding)外延层装配到可以具有比原始衬底更好的热、电、结构和/或光学特性的热沉(submount)上或替代载体衬底上。这里描述的本发明并非局限于具有晶体外延生长衬底的结构,并且可以与其中已经从原始生长衬底去除了外延层、并且被结合到替代载体衬底的结构结合使用。

[0037] 本发明的一些实施例通过减小和/或防止在引线焊盘或其他不透明结构下面的区域中的器件有源区域中的电流,可以提供效率改善的发光器件。因此,本发明的一些实施例

可以提供一种发光器件和一种制造在引线焊盘下面具有电流阻挡机构的发光器件的方法。通过减小和/或防止电流直接注入到引线焊盘下面,在器件中非引线焊盘下面的区域中,电流更加可能转换为光子发射。因此,减小了引线焊盘吸收光的可能性。在本发明的一些实施例中,根据本发明一些实施例的发光器件效率的增加可以与引线焊盘的尺寸成比例。

[0038] 本发明的实施例特别适用于氮化物基发光器件,例如III族氮化物基器件。如这里所使用的,术语“III族氮化物”指的是在氮和周期表第III族元素(通常为铝(Al)、镓(Ga)和/或铟(In))之间形成的那些半导体化合物。所述术语也可以指的是诸如AlGa_N和AlInGa_N之类的三元或和四元化合物。如本领域技术人员所理解的,III族元素可以与氮组合以形成二元(例如Ga_N)、三元(例如AlGa_N、AlIn_N)和四元(例如AlInGa_N)化合物。这些化合物均具有这样的经验公式,在所述经验公式中一摩尔的氮与总量为一摩尔的III族元素相组合。因此,诸如Al_xGa_{1-x}N(其中0≤x≤1)之类的公式经常用于描述化合物。然而,尽管这里参考诸如氮化镓基发光器件之类的III族氮化物基发光器件来描述本发明的实施例,本发明的确定实施例可以适用于诸如GaAs基和/或GaP基器件之类的其他半导体发光器件。

[0039] 根据本发明一些实施例的发光器件可以包括发光二极管、激光二极管和/或包括一个或更多半导体层、衬底以及一个或更多接触层的其他半导体器件,所述半导体层可以包括硅、碳化硅、氮化镓和/或其他半导体材料,所述衬底可以包括蓝宝石、硅、碳化硅和/或其他微电子衬底,所述接触层可以包括金属和/或其他导电层。在一些实施例中,可以提供紫外、蓝光和/或绿光LED。对于本领域技术人员而言,半导体发光器件的设计和制造是众所周知的,因此这里不需要详细描述。

[0040] 例如,根据本发明一些实施例的发光器件可以包括诸如在碳化硅衬底上制作的氮化镓基LED和/或激光器结构之类的结构,例如北卡罗来纳的Inc. of Durham的Cree制作并且出售的那些器件。本发明可以适用于与提供诸如在以下文献中描述的有源区域的LED和/或激光器结构一起使用,例如美国专利No. 6,201,262;6,187,606;6,120,600;5,912,477;5,739,554;5,631,190;5,604,135;5,523,589;5,416,342;5,393,993;5,338,944;5,210,051;5,027,168;5,027,168;4,966,862和/或4,918,497,从而将其公开全部结合在此作为参考。在2003年1月9日公开的题目为“Group III Nitride Based Light Emitting Diode Structures With a Quantum Well and Superlattice, Group III Nitride Based Quantum Well structure and Group III Nitride Based Superlattice Structures”的已出版美国专利公开No. US2003/0006418A1、以及题目为“Light Emitting Diodes Including Modifications for Light Extraction and Manufacturing Methods Therefor”的已公开美国专利公开No. US2002/0123164A1中描述了其他合适的LED和/或激光器结构。另外,涂敷磷的LED也可以适用于本发明实施例,例如2003年9月9日递交的题目为“Phosphor-Coated Light Emitting Diodes Including Tapered Sidewalls and Fabrication Methods Therefor”美国申请号No. 10/659,241所描述的那些,将其全部内容结合在此作为参考。所述LED和/或激光器可以配置为使得光发射穿过衬底而发生。在一些实施例中,对衬底进行图案化以便提高器件的光输出,例如在上述美国专利公开No. US2002/0123164A1中所述。如这里所描述的,可以对这些结构进行改进以提供根据本发明一些实施例的阻挡结构。

[0041] 因此,例如本发明的实施例可以与具有不同形状或尺寸的焊盘的发光器件一起使

用。所述发光器件可以在不同的衬底上,例如碳化硅、蓝宝石、氮化镓、硅或适用于提供III族氮化物器件的其他衬底。所述发光器件可以适用于后续分割和装配到合适的载体上。例如,所述发光器件可以包括单量子阱、多量子阱和/或体有源区域器件。本发明的一些实施例可以与在器件的p侧使用隧穿接触的器件一起使用。

[0042] 图1是根据本发明一些实施例的发光器件的示意性截面图。如图1所示诸如n型碳化硅衬底之类的衬底10具有在所述衬底上设置的诸如氮化镓基层之类的可选择的n型半导体层12。所述n型半导体层12可以包括多层,例如缓冲层等。在本发明的一些实施例中,n型半导体层12配置为AlGaIn层,所述AlGaIn层可以是均匀的或渐变的组分,和/或配置为GaIn层。例如,n型半导体层12可以掺杂有硅、锗和/或铈。

[0043] 尽管这里参考碳化硅衬底进行描述,在本发明的一些实施例中,可以使用其他衬底材料。例如,可以使用蓝宝石衬底、GaIn衬底或其他衬底材料。在这种情况下,例如接触20可以位于与n型半导体层12接触的凹槽中,以便向器件提供第二接触。也可以使用其他结构。

[0044] 可以将诸如单异质结构或双异质结构、量子阱、多量子阱或其他这样的有源区域设置在n型半导体层上。如这里所使用的,术语“有源区域”指的是发光器件的半导体材料区域,其可以是一层或多层和/或其部分,在其中在工作时由器件发射的大部分光子是由载流子复合产生的。在本发明的一些实施例中,有源区域指的是其中由器件发射的基本全部的光子均由载流子复合产生的区域。

[0045] 图1中还示出了可选的p型半导体层16。例如,所述p型半导体材料层16可以是诸如GaIn层之类的氮化镓基层。在本发明的特定实施例中,所述p型半导体层16包括掺镁GaIn。所述p型半导体层16可以包括一层或多层,并且可是均匀或渐变的组分。在本发明的一些实施例中,p型半导体层16是有源区域14的一部分。

[0046] 还提供了提供一种提供与p型半导体材料层16欧姆接触的接触金属的第一接触金属层18。在一些实施例中,第一接触金属层18可以作为电流扩展层。在本发明的一些特定实施例中,其中p型半导体材料层16是GaIn,第一接触金属层18可以包括Pt、氧化铟锡(ITO)、或可以形成与p型GaIn欧姆接触的另一种透明材料。在本发明的特定实施例中,第一接触金属层18是透光的,并且在一些实施例中基本上是透明的。在一些实施例中,第一接触金属层18可以是相对较薄的Pt层。例如,第一接触金属层18可以是约15Å厚的Pt层。可以将可选的反射层23设置在第一金属接触层18上。将引线焊盘22或其他光吸收(或不透明)部件设置在第一接触金属层18上。在图1所示的实施例中,将引线焊盘22设置在反射层23上,使得反射层23位于引线焊盘22和p型半导体材料层16之间。在一些实施例中,电流扩展指状物154A(图13)可以位于第一接触金属层18上。

[0047] 还提供了提供与n型半导体材料欧姆接触的接触金属的第二接触金属层20。可以将第二接触金属层20设置在衬底10与有源区域14相对的一侧上。如上所述,在本发明的一些实施例中,可以将第二接触金属层设置在n型半导体材料层12的部分上,例如,设置在凹槽中或设置在包括有源区域的台面基底处。另外,在本发明的一些实施例中,可以在衬底10和第二接触金属层20之间设置可选的背向注入或附加的外延层。

[0048] 如图1进一步所示,将导电性减小区域30设置在有源区域14中。导电性减小区域30可以位于器件的光吸收和/或不透明部件和/或区域下面。例如,如图1所示,导电性减小区

域30可以位于引线焊盘22下面。导电性减小区域30也可以位于芯片的其他部件下面,例如沿芯片边缘的钝化区域、芯片表面上的电流扩展指状物、或趋向于吸收芯片发射的光的芯片的其他部件或区。

[0049] 在本发明的一些实施例中,导电性减小区域30延伸穿过有源区域14。如这里所使用的,导电性减小指的是具有比有源区域的其他部分减小的电流的区域。在特定实施例中,所述减小至少是一个数量级,并且在一些实施例中,在导电性减小区域中阻挡了基本上全部电流。

[0050] 如上所述,在本发明的一些实施例中,导电性减小区域30延伸穿过有源区域14。在本发明另外的实施例中,导电性减小区域30从第一接触金属层18延伸到有源区域14。在一些实施例中,导电性减小区域从第一接触层18延伸进入有源区域14中。在一些实施例中,导电性减小区域从第一接触层18延伸穿过有源区域14。导电性减小区域30可以具有基本上与第一接触金属层18上引线焊盘22相同的形状和/或面积。在本发明的一些实施例中,导电性减小区域30具有比引线焊盘22略大的面积,而在本发明的其他实施例中,导电性减小区域30具有比引线焊盘22略小的面积。在本发明的特定实施例中,导电性减小区域30并不吸收光或者只吸收相对较小量的光。在本发明的一些实施例中,导电性减小区域30是绝缘区域。

[0051] 导电性减小区域30可以减小和/或防止电流穿过引线焊盘22下面区内的有源区域14,使得载流子具有注入到除了导电性减小区域30之外区域的倾向。因此,导电性减小区域30的存在可以减小和/或防止在这一区域通过载流子复合的光产生。尽管没有特定的工作理论对此进行界定,这可能是实情,因为在引线焊盘22下面的那部分有源区域中产生的光子被引线焊盘22吸收的可能性可能比在非引线焊盘22下面的那部分有源区域中产生光子的情况更高。通过减小和/或消除在引线焊盘22下面的有源区域中产生的光,可以减小发光器件产生的光中由引线焊盘22吸收的那部分光。为了给出一组工作条件,与在引线焊盘22下面的区域中产生光相同的条件下工作的器件相比,引线焊盘22吸收的光量的减小可以导致从发光器件提取的光的增加。因此,本发明的一些实施例提供了一种延伸进入引线焊盘22下面区中的有源区域14的、以及在一些实施例中延伸穿过引线焊盘22下面区中的有源区域14的导电性减小区域30。这可以减小载流子扩展、并且注入到引线焊盘22下面的有源区域14中,从而导致引线焊盘22下面的区中的光子产生的可能性。

[0052] 图2A和2B示出了根据本发明一些实施例的操作,用于形成具有在如图1所示的导电性减小区域的发光器件。如图2A所示,制作了发光器件的各个层/区域。发光器件制作时的具体操作将依赖于要制造的结构,并且在结合在此作为参考的美国专利和/或申请中进行了描述,并且/或对于本领域技术人员而言是众所周知的,因此无需在此重复描写。图2A也示出了形成具有与待形成引线焊盘22的区域相对应的窗口42的掩模40。

[0053] 使用掩模40执行注入以便将原子注入到引线焊盘22区域中的有源区域14,以便形成如图2B所示的导电性减小区域30。例如,这种注入可以是氮注入。例如,对于氮化镓基器件,60keV、 $2 \times 10^{13} \text{cm}^{-3} \text{N}_2$ 的注入条件可以在掺Mg的GaN中产生非吸收和绝缘区域。具体的注入能量和/或原子可能依赖于其中形成导电性减小区域30的结构。

[0054] 如图2B所示,在注入之后,可以在窗口42中形成引线焊盘22。在一些实施例中,可以在形成引线焊盘22之前在窗口42中形成反射层23。因此,在本发明的一些实施例中,引线焊盘22(以及可能的反射层23)和导电性减小区域30可以是自对齐的。例如,可以通过形成

金属层或金属多层、然后对所述层进行平坦化以提供引线焊盘22来形成引线焊盘22。随后可以去除掩模40。可选地,掩模40可以由诸如SiO₂和/或AlN之类的绝缘材料组成,并且可以保留在诸如钝化层之类的器件上,或者可以去除。

[0055] 图3示出了根据本发明另外实施例的发光器件。在图3中,第一接触金属层18包括与p型半导体材料层16接触的第一部分55和与p型半导体材料层16接触的第二部分57,所述第一部分55提供与p型半导体材料层16的欧姆接触,以及所述第二部分57不形成与p型半导体材料层16的欧姆接触。如这里所使用的术语“欧姆接触”指的是具有小于约10e-03ohm-cm²比接触电阻率 (specific contact resistivity) 的接触,在一些实施例中小于10e-04ohm-cm²。因此,正在进行整流 (rectify) 的或具有高比接触电阻率 (例如,大于约10e-03ohm-cm²的比接触电阻率) 的接触不是如这里所使用的术语的“欧姆接触”。

[0056] 第二部分57与引线焊盘22的位置相对应。通过不形成欧姆接触,可以减小和/或防止进入所述部分57中的p型半导体材料层16的电流注入。可以通过破坏引线焊盘22下面区域50中的p型半导体层16和/或第一接触金属层18来提供不形成欧姆接触的部分57。

[0057] 例如,在氮化镓基器件中,接触金属和p型半导体材料之间的界面质量可以决定所得到的欧姆接触的质量。因此,例如,可以在形成第一接触金属层18之前将区域50中的p型半导体材料层16暴露到诸如Ar之类的高能等离子体,以减小p型导电性。也可以在形成第一接触金属层18之后,将区域50中的p型半导体材料层16和第一接触金属层18暴露到高能等离子体以破坏金属/GaN界面。可以在形成第一接触金属层18之前,在保护p型半导体材料层16的其他区域的同时,将区域50中的p型半导体材料16暴露到H₂中。可以在形成第一接触金属层18之前,在保护p型半导体材料层16的其他区域的同时,对区域50中的p型半导体材料16进行湿法或干法刻蚀。也可以在形成第一接触金属层18之前,在保护p型半导体材料16的其他区域的同时,将区域50中的p型半导体材料层16暴露到高能激光。

[0058] 例如,可以使用诸如参考图2A和2B描述的掩膜和/或通过控制激光来提供这样的对于p型半导体材料层16和/或金属层18的选择性破坏。所使用的具体条件可能依赖于所利用的过程和p型半导体材料层16和/或第一金属接触层18的组分而变化。

[0059] 图4A示出了根据本发明另外实施例的发光器件。在图4A中,将肖特基接触60设置在p型半导体材料层16上,并且将第一接触金属层18' 形成在p型半导体材料层16和肖特基接触60上。将引线焊盘22设置在肖特基接触60上的那部分第一接触金属层18' 上。通过形成肖特基接触60,可以在肖特基接触60区域中减小和/或防止从第一接触金属层18' 进入到p型半导体材料层16中的电流注入。

[0060] 可选地,如图4B所示,可以将整流结 (rectifying junction) 设置在引线焊盘22下面的区域中。例如,可以通过用n型离子注入p型半导体材料层16,以便将引线焊盘22下面的区域70转换为n型半导体材料来提供整流结。例如,可以使用诸如参考图2A和2B如上所述的掩膜来执行这种注入。可选地,可以在图4A所示的肖特基接触60的位置形成n型材料区域,并且可以在n型半导体材料和p型半导体材料层16的区域上形成第一接触金属18' 。

[0061] 参考图5,本发明的一些实施例提供一种包括衬底110的发光器件100A,所述衬底110上形成n型半导体层112、有源区域114和p型半导体层116。例如,半导体衬底110可以包括导电碳化硅衬底,并且n型半导体层112、有源区域114和p型半导体层116可以包括III族氮化物基半导体层。发光器件100A还包括p型半导体层116中的导电性减小区域130。如图5

所示,衬底110可以包括成形的侧壁111,所述成形的侧壁111可以通过改变在有源区域114中产生的光击打器件100A的侧壁的角度来增加从器件100A的光提取效率。在图5所示的结构中,导电性减小区域130可以位于与焊盘122相距约50到400 μm 的距离D1。可以通过使用任一种上述方法来形成导电性减小区域130,所述方法包括将离子注入到p型半导体层116中。

[0062] 发光器件100A可以适用于在下部支撑上的所谓的“倒装芯片”装配。具体地,可以将半导体结构装配到热沉、焊盘或其他表面上,p型半导体层116面朝下并且衬底110面朝上。为了促进发光器件100A与支架的结合,将p型接触金属叠层118形成于该型半导体层116的暴露表面上。例如,在美国专利公开No.2003/0015721、标题为“Light Emitting Diodes Including Modification For Submount Bonding And Manufacturing Methods Therefor”中公开了用于光电子器件的倒装芯片装配的合适的金属叠层。因此,将其公开结合在此作为参考。具体地,p型接触金属叠层118可以包括诸如铂之类的金属欧姆层118A,所述金属欧姆层118A形成与p型半导体层116的欧姆接触。金属叠层118还可以包括反射层118B、阻挡层118C和/或结合层118D。

[0063] 结合层118D可以包括金和/或锡,并且可以被设置为促进器件100A与热沉的热超声波和/或热压缩结合。反射层118B可以包括诸如银或铝之类的反射金属,并且可以被设置为将光反射远离热沉,并且反射回器件100A中,使得其可以有效地被提取。阻挡层118C可以包括诸如钨、钛、氮化钛和/或镍之类的金属,并且所述金属可以防止结合层118D的金属污染欧姆金属118A和/或反射器118B。可以如美国专利公开No.2005/0194603、标题为“Light Emitting Diodes Including Barrier Layers/Sublayers And Manufacturing Methods Therefor”所述那样形成阻挡层,将其公开结合在此作为参考。可以将可选的粘合层(未示出)设置在阻挡层118C和结合层118D之间。

[0064] 当将诸如图5所示的器件100A之类的光电子器件装配在不透明支架构件上,且器件100A的p侧朝下(即,朝向支架)时,由于衬底110的导电性可能足够高,使得电流可以在器件中自然扩展,无需在暴露的衬底110上形成透明电极或电流扩展层。因此,如图5所示,所述器件可以包括在衬底110上形成的引线焊盘122。可以在引线焊盘122和衬底110之间形成欧姆接触(未示出)。在一些实施例中,可以与焊盘122自对齐地形成欧姆接触。

[0065] 导电性减小区域130可以从与有源区域114相对的p型半导体层116的表面延伸进入p型半导体层116中。导电性减小区域130可以部分地和/或完全地延伸穿过p型半导体层116。在一些实施例中,包括具有衬底110的实施例中,导电性减小区域130可以完全地延伸穿过有源区域114至/进入n型半导体层112。可以使用诸如参考图1-4所述技术来形成导电性减小区域130。例如,可以通过如上面参考图2A所述的将离子穿过掩膜注入到p型半导体层116中来形成所述导电性减小区域130。

[0066] 如图5中进一步所述,导电性减小区域130通常与焊盘122对齐。由于例如与衬底110相比,p型半导体层116可以相对较薄,并且由于电流可能不易于在p型半导体层116中扩展,导电性减小区域130的存在可以减小直接位于引线焊盘122下面的器件100A中产生的光子数目。因此,导电性减小区域130可以具有与引线焊盘122近似相同的形状。另外,导电性减小区域130可以具有与引线焊盘122的面积近似相同、略小或略大的面积。在一些实施例中,导电性减小区域可以具有比引线焊盘122的直径大大约6-30 μm 的直径。具体地,焊盘122可以具有约100-105 μm 的直径,并且导电性减小区域130可以具有比焊盘122的直径大大约

14 μm 的直径。在包括衬底(即,其中还没有去除衬底110)的实施例中,希望提供面积比焊盘122的面积更大的导电性减小区域130。例如,如果引线焊盘122具有圆形形状,导电性减小区域130也可以具有圆形形状,所述圆形形状具有比引线焊盘122的直径小、约等于或略大的面积。

[0067] 图6A和6B中示出了本发明另外的实施例,其中示出了包括p型半导体层116、有源区域114和n型半导体层112的发光器件100B。将p接触金属叠层118形成于p型半导体层116的表面上,并且引线焊盘122形成于与p型半导体层116相对的n型半导体层112的表面上。具体地,图6A和6B中所示的发光器件100B可以不包括衬底。

[0068] 如图6A进一步所示,将导电性减小区域130设置在p型半导体层116中、通常与引线焊盘122对齐。导电性减小区域130可以从与有源区域114相对的p型半导体层116的表面延伸进入p型半导体层116中。导电性减小区域130可以部分地和/或完全地延伸穿过p型半导体层116。导电性减小区域130可以具有等于、大于或小于引线焊盘122面积的面积。导电性减小区域130可以位于器件100B内、相距引线焊盘122距离D2。在一些实施例中,距离D2可以从0.3至10 μm 。具体地,所述距离D2可以约2至3 μm 。

[0069] 图11A至11C是包括引线焊盘122和对齐的导电性减小区域130的发光器件100B的平面示意图。如图所示,导电性减小区域130可以具有与引线焊盘122的外围形状类似的外围形状,在图11A至11C中所示的实施例中所述外围形状通常是圆形。引线焊盘122和导电性减小区域130可以具有其他外围形状,例如矩形、星形、十字形或其他形状或其形状组合。

[0070] 如图11A所示,在一些实施例中,导电性减小区域130可以具有比引线焊盘122的面积略大的面积,而在其他实施例中,导电性减小区域130可以具有比引线焊盘122的面积略小(图11B)或近似相等(图11C)的面积。

[0071] 参考图6B,导电性减小区域130可以完全延伸穿过p型半导体层116,并且进入有源区域114。在一些实施例中,包括不具有衬底的实施例中,导电性减小区域130可以完全延伸穿过有源区域114至/进入n型半导体层112中。

[0072] 图7A中是示出了本发明另外的实施例,示出了包括p型半导体层116、有源区域114和n型半导体层112的发光器件100C。引线焊盘122形成于n型半导体层112的表面上。图案化的欧姆接触118形成于与n型半导体层112相对的p型半导体层116的表面上。发光器件100C也包括在与引线焊盘122相对的p型半导体层116上的非欧姆接触。在一些实施例中,例如,非欧姆接触140可以包括整流肖特基接触。在氮化物基半导体材料上形成整流肖特基接触对于本领域技术人员而言是众所周知的。在其他实施例中,非欧姆接触140可以包括不导电材料,例如二氧化硅。

[0073] 非欧姆接触140可以具有与引线焊盘122近似相同的形状。接触140可以具有比引线焊盘122的面积略小、近似相等或略大的面积。因此,当在器件100C的端子两端施加电压时,电流可以不从非欧姆接触140流到p型半导体层116,可以减小在引线焊盘122下面的有源区域114中产生的光子数量。

[0074] 参考图7B,在一些实施例中,可以在除了与引线焊盘122相对的导电性减小的区150之外的区域中的p型半导体层116的表面上形成金属叠层118。即,由于没有在区150中形成金属叠层118,当激励所述器件时,流过区150的电流可以减小,可以减小引线焊盘122下面的有源层114中产生的光子数量。

[0075] 图8中示出了本发明另外的实施例。在图8的实施例中，器件100E包括p型半导体层116、有源区域114和n型半导体层112。在与n型半导体层112相对的p型半导体层116的表面上形成p型接触118。在与p型半导体层116相对的n型半导体层112的表面上形成引线焊盘122。在与引线焊盘122相同的n型半导体层112表面上形成欧姆接触154，并且所述欧姆接触154与引线焊盘122电连接。所述欧姆接触可以包括形成与n型半导体层112欧姆接触的透明材料，例如ITO。

[0076] 在引线焊盘122下面的n型半导体层112中形成导电性减小区域152。导电性减小区域152可以从n型半导体层112的表面至少部分地延伸进入n型半导体层112中。在一些实施例中，导电性减小区域152可以完全延伸穿过n型半导体层112并且至/进入有源区域114中。

[0077] 图9A示出了根据本发明另外实施例的器件100F。器件100F也包括p型半导体层116、有源区域114和n型半导体层112。在与n型半导体层112相对的p型半导体层116的表面上形成p型接触118。在与p型半导体层116相对的n型半导体层112的表面上形成引线焊盘122。在与引线焊盘122相同的n型半导体层112表面上形成欧姆接触154。

[0078] 在引线焊盘122下面的n型半导体层112中形成第一导电性减小区域152。第一导电性减小区域152可以与引线焊盘122对齐，并且可以从n型半导体层112的表面至少部分地延伸进入n型半导体层112中。在一些实施例中，第一导电性减小区域152可以完全地延伸穿过n型半导体层112，并且至/进入/穿过有源区域114。

[0079] 在p型半导体层116中形成第二导电性减小区域150。第二导电性减小区域150可以与第一导电性减小区域152和/或引线焊盘122对齐。第二导电性减小区域150可以从p型半导体层116的表面至少部分地延伸进入p型半导体层116中，并且在一些情况下可以延伸至/进入/穿过有源区域114。

[0080] 在包括器件两侧上的导电性减小区域150、152的实施例中，例如器件100F的第一导电性减小区域152和第二导电性减小区域150，不必使用相同的技术、相反例如可以使用不同的技术来形成导电性减小区域150、152。例如，第一导电性减小区域152可以由离子注入来形成，而第二导电性减小区域150可以使用等离子处理和或暴露到氢气来形成，或者反之亦然。另外，可以通过在其上形成电学接触之前在各个半导体层116、112的表面上形成非欧姆材料、或通过不在与焊盘122相对应的半导体层表面区上形成欧姆接触，来形成导电性减小区域150、152的一个或两个。

[0081] 图9B示出了根据本发明另外实施例的器件100G。器件100G也包括p型半导体层116、有源区域114和n型半导体层112。在与n型半导体层112相对的p型半导体层116的表面上形成p型接触118。在与p型半导体层116相对的n型半导体层112的表面上形成引线焊盘122。在与引线焊盘122相同的n型半导体层112表面上形成欧姆接触154。

[0082] 在引线焊盘122下面的n型半导体层112中形成导电性减小区域152。导电性减小区域152可以与引线焊盘122对齐，并且可以从n型半导体层112的表面至少部分地延伸到n型半导体层112中。在一些实施例中，导电性减小区域152可以完全地延伸穿过n型半导体层112并且至/进入/穿过有源区域114。

[0083] 在与n型半导体层112相对的p型半导体层116的表面上形成金属接触118。金属接触118形成与在除了与引线焊盘122对齐的p型半导体层116的表面的导电性减小区域之外的区域中的p型半导体层116的欧姆接触。

[0084] 发光器件100G也包括与引线焊盘122相对的p型半导体层116上的非欧姆接触140。在一些实施例中,例如,非欧姆接触140可以包括整流肖特基接触。在其他实施例中,非欧姆接触140可以包括诸如二氧化硅之类的不导电材料。

[0085] 非欧姆接触140可以具有与引线焊盘122的形状近似相同的形状。接触140可以具有比引线焊盘122的面积略小、近似相等或略大的面积。在其他实施例中,非欧姆接触140可以包括在其上不形成接触的间隙。

[0086] 在图10示出了本发明另外的实施例,示出了包括导电性减小区域160的半导体发光器件100H,所述导电性减小区域160在引线焊盘122下面从n型半导体层112的表面延伸、穿过器件100G、并且延伸至p型半导体层116的相对表面上。

[0087] 其中可以采用本发明实施例的一些芯片结构在图12和13中等距地示出。例如图12示出了包括诸如硅衬底之类的载体衬底210的芯片结构100J,在所述衬底上已经经由金属结合层220结合LED结构。结合层220和LED结构之间是反射层230,所述LED结构包括p型半导体层116、有源层114和n型半导体层112。

[0088] 在与衬底210相对的n型半导体层112的表面上形成一对焊盘122。焊盘122与包括n型半导体层112上的多个电流扩展指状物154的电流扩展结构电连接。

[0089] 导电性减小区域30可以形成于焊盘122下面、电流扩展指状物154下面和/或焊盘122和电流扩展指状物154二者下面。

[0090] 图13中示出了示例性的水平芯片结构100K。芯片结构100K包括其上形成n型半导体层112的透明衬底110。包括有源区域114和p型半导体层116的台面结构在n型半导体层上。可以包括ITO的透明欧姆接触118在p型半导体层116上。焊盘122A在透明欧姆接触层118上,并且电流扩展指状物154A从焊盘122A延伸。焊盘122B在n型半导体层112上,并且电流扩展指状物154B从焊盘122B扩展。可以将反射层23(图1)设置在焊盘122A和/或电流扩展指状物154A下面。

[0091] 导电性减小区域30可以形成于焊盘122A下面、电流扩展指状物154A下面和/或焊盘122A和电流扩展指状物154A二者下面。

[0092] 尽管已经参考具体的发光器件结构在图1-13中示出了本发明的实施例,可以根据本发明的一些实施例提供其他结构。因此,本发明的实施例可以通过包括如上所述的一种或多种电流阻挡机构的任意发光器件来提供。例如,可以参考结合上面作为参考的美国专利和/或申请中讨论的示例性发光器件结构来提供根据本发明一些实施例的电流阻挡机构

[0093] 已经参考引线焊盘22和122描述了本发明的实施例。如这里所使用的,术语焊盘包括光吸收接触结构。焊盘可以是单层或多层,可以是金属和/或金属合金,并且/或者可以是均匀或不均匀组分。

[0094] 另外,尽管已经参考特定顺序的操作描述了本发明的实施例,在仍然受益于本发明教导的同时,可以提供上述顺序的变体。因此,可以将两个或更多步骤组合为从这里所述的顺序中执行的单个步骤或多个步骤。例如,可以在半导体层上形成金属层之前或之后,在半导体层中形成导电性减小区域。因此,除非另有声明,本发明的实施例不应该局限于这里描述的操作的具体顺序。

[0095] 本领域技术人员应该理解的是,已经结合图1-13单独地描述了本发明的各种实施例。然而,可以根据本发明的各种实施例提供图1-13实施例的组合和子组合。如上所述,可

以将导电性减小区域30用于减小/防止其中所产生的光可能被诸如焊盘、电流扩展指状物、钝化区域等之类的一些器件部件吸收的器件的区域中的载流子复合。因此,在一些实施例中,导电性减小区域30可以与器件的光吸收部件和/或区域对齐。然而,在一些情况下,可能希望在不与器件的光吸收区域或部件对齐的其他区域中形成导电性减小区域30。例如,可能希望在引起器件产生具有所需的远场发射图案的光的器件中提供导电性减小区域30。因此,在一些实施例中,可以将导电性减小区域30用于对发光器件的光发射图案进行整形。

[0096] 在附图和说明书中,已经公开了本发明的实施例,尽管采用了特定的术语,他们只在一般性和描述性意义上使用,而不是用于限制的目的,本发明的范围在所附权利要求中进行阐述。

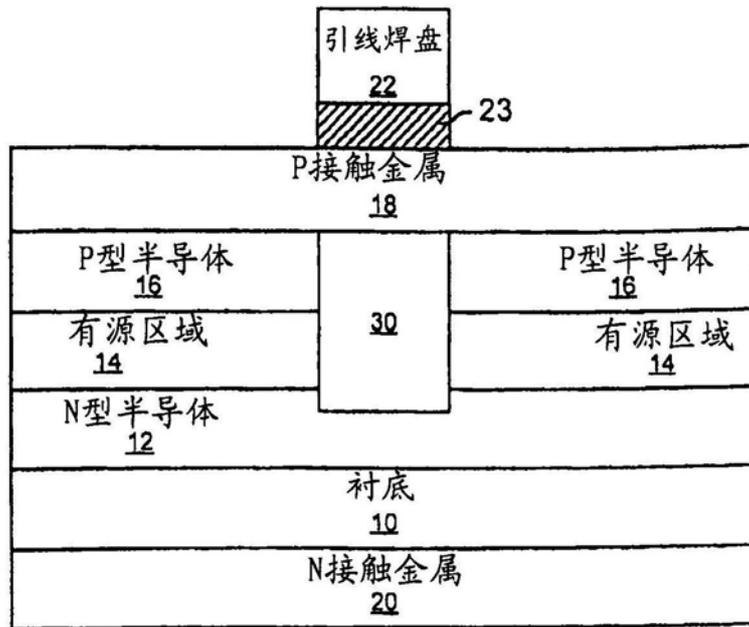


图1

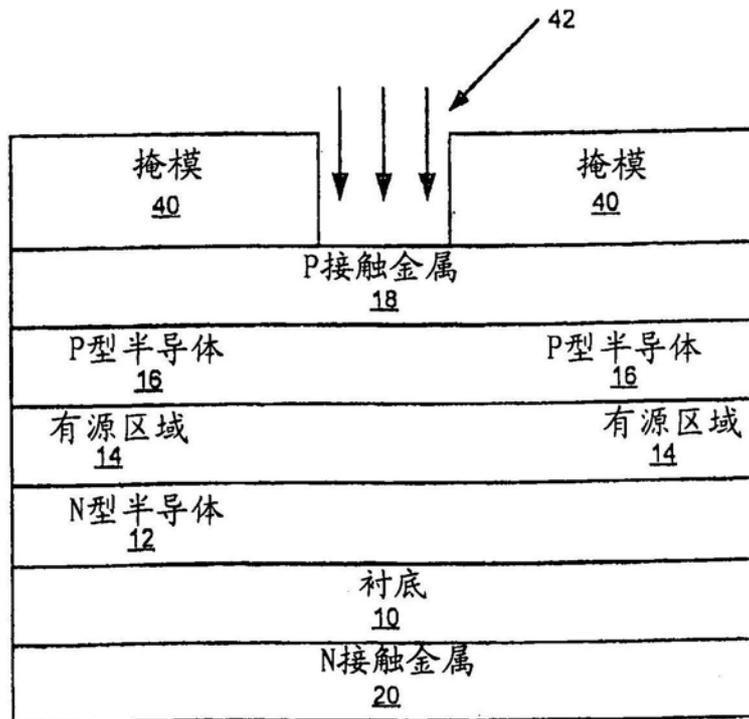


图2A

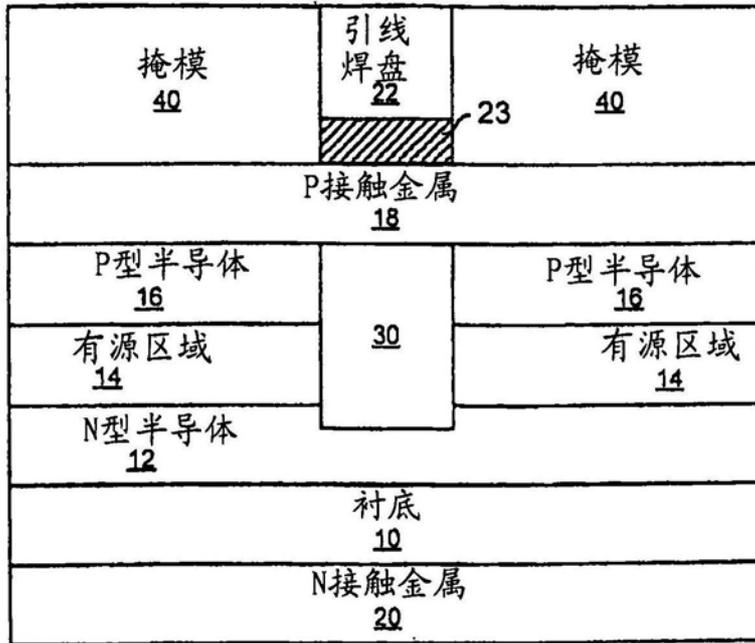


图2B

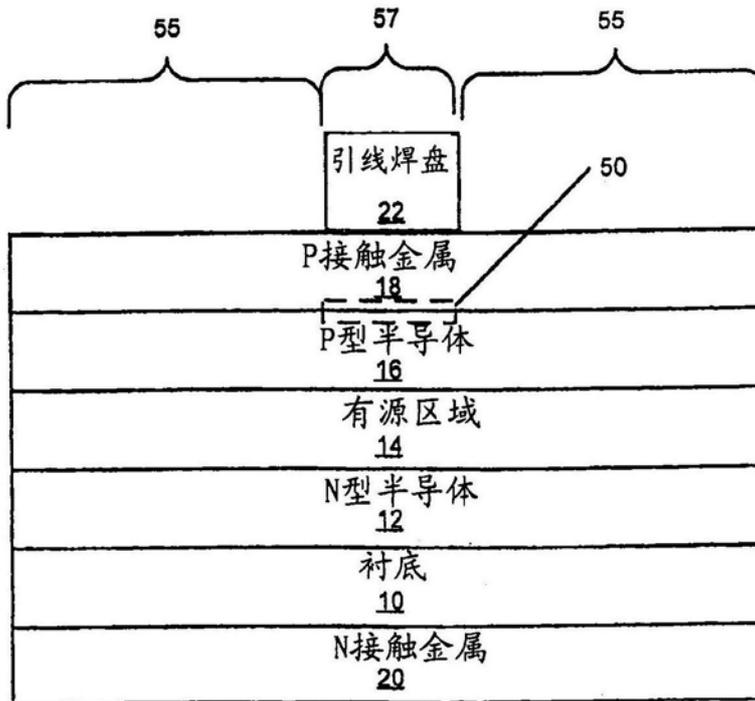


图3

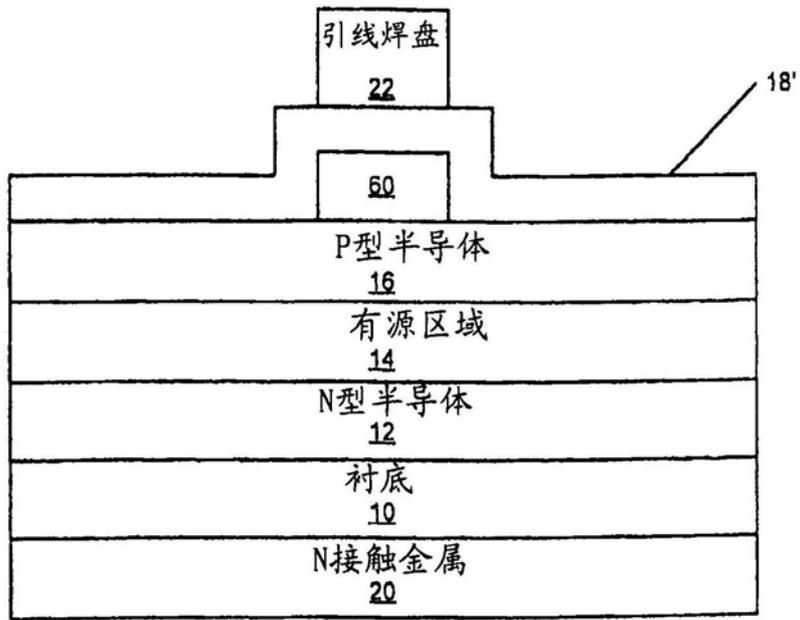


图4A

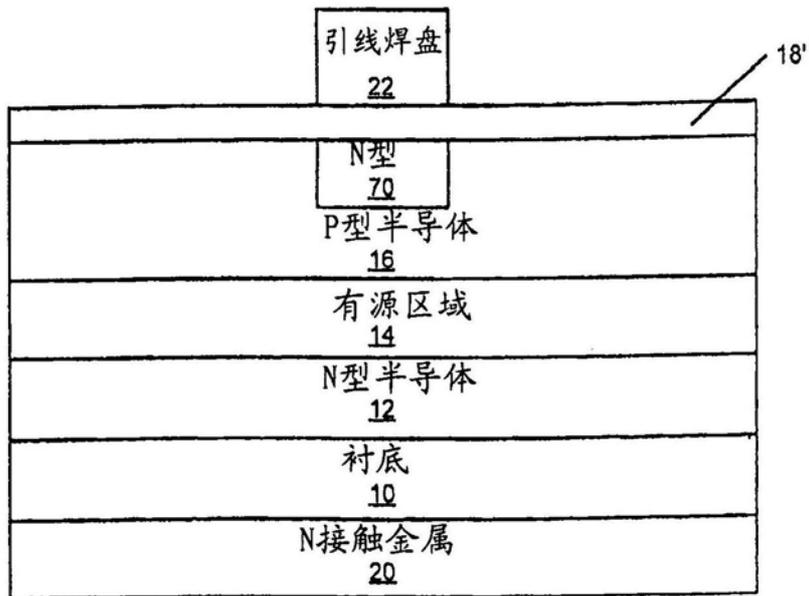


图4B

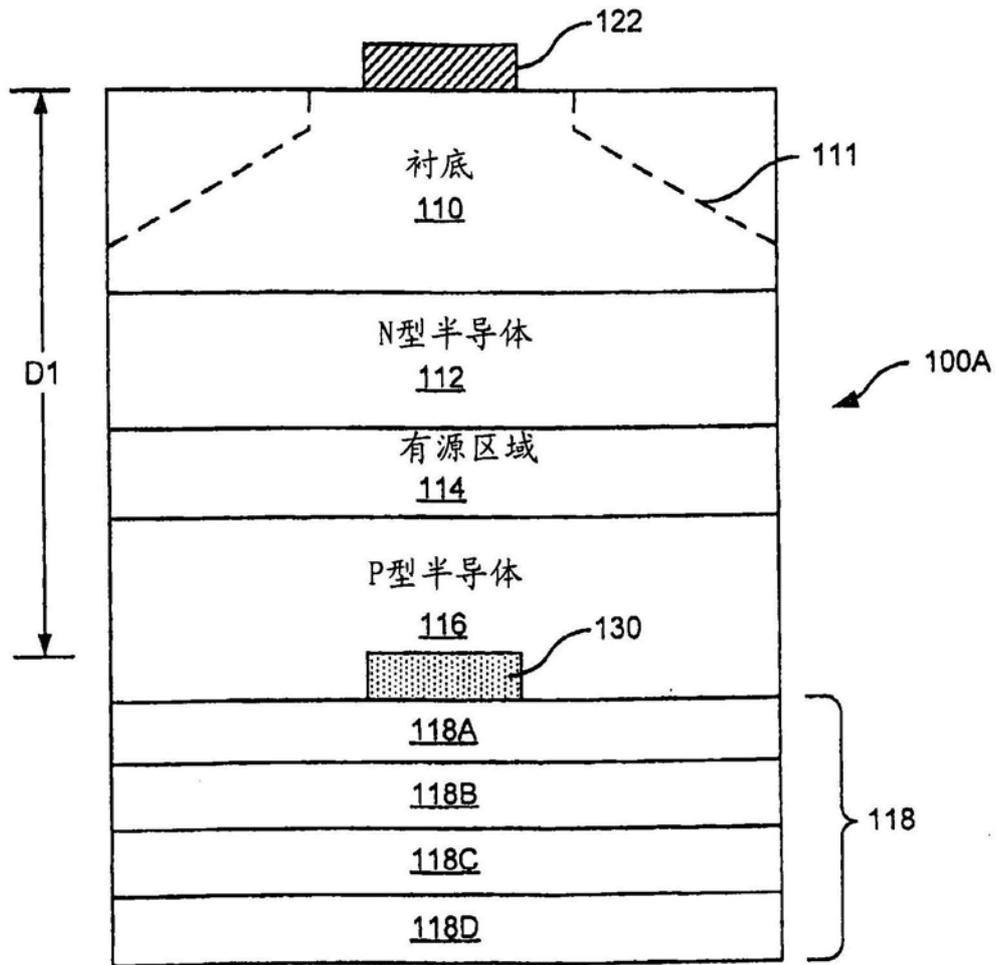


图5

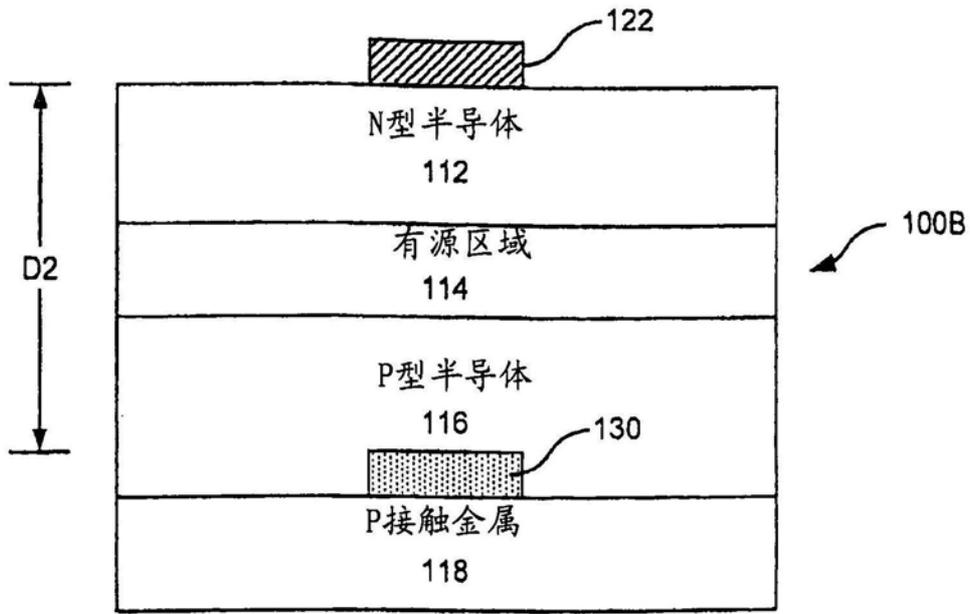


图6A

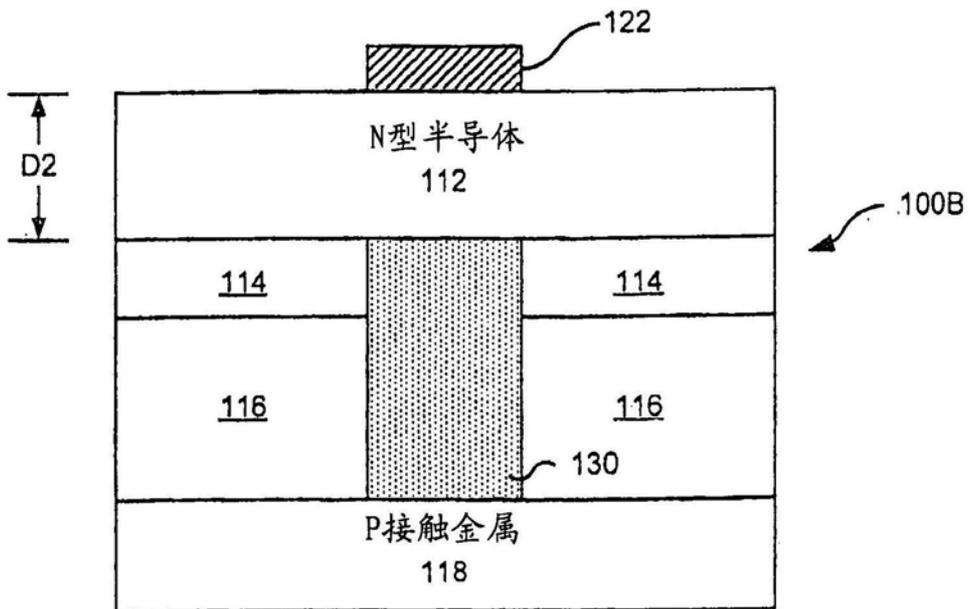


图6B

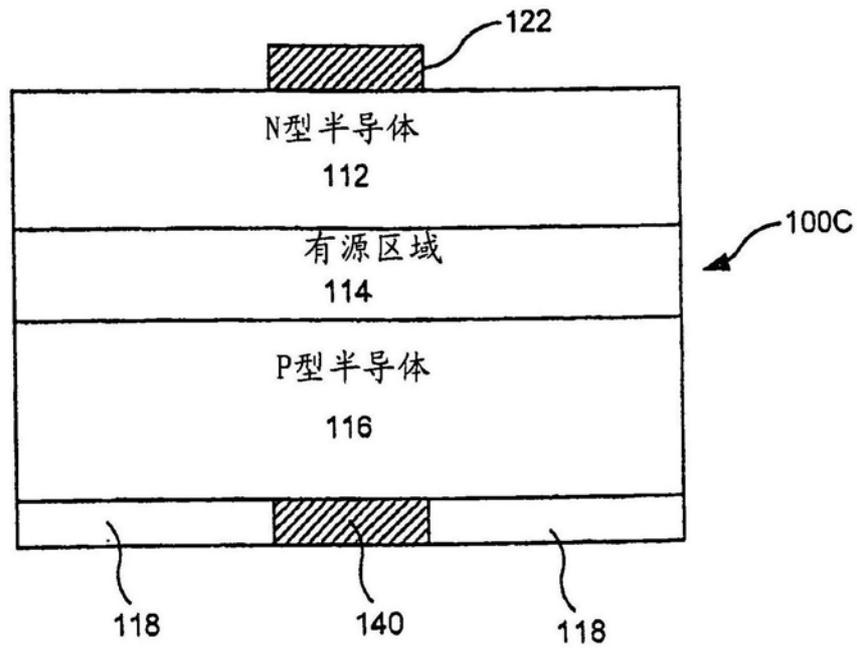


图7A

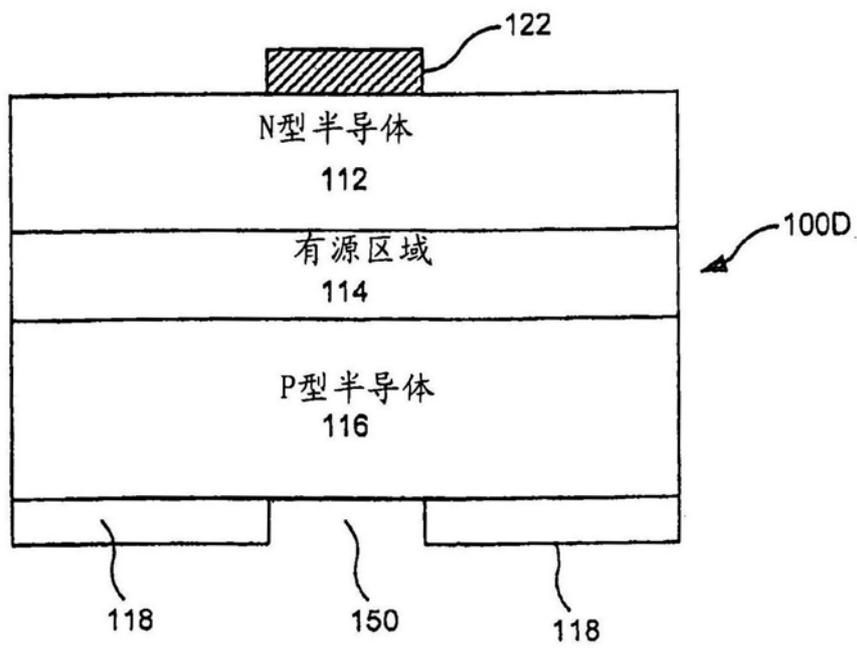


图7B

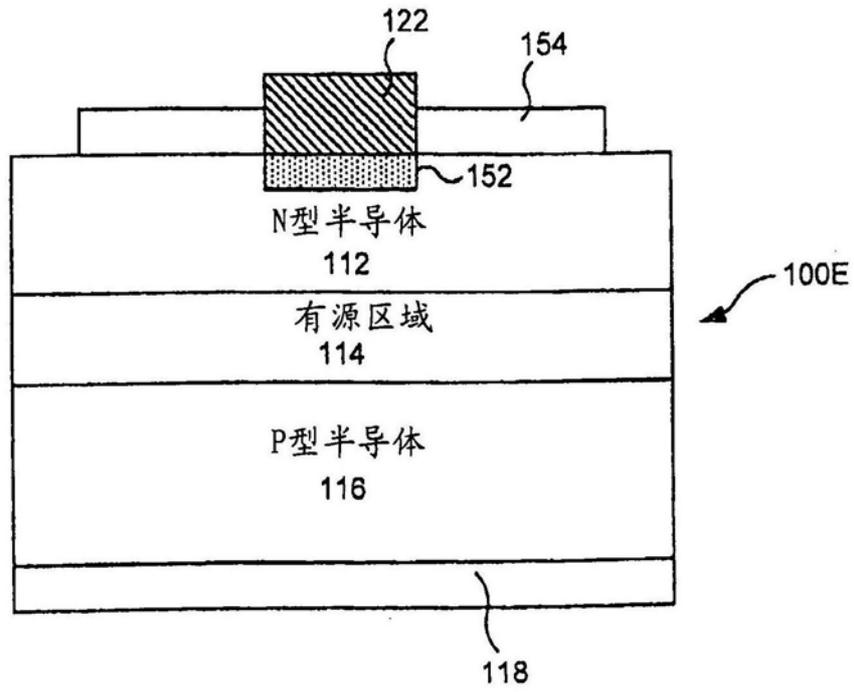


图8

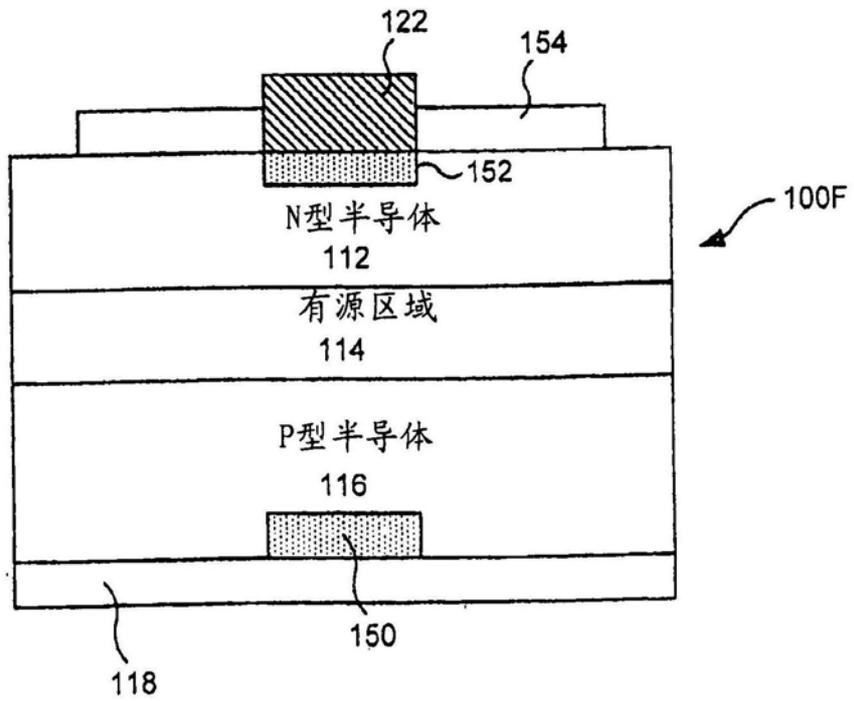


图9A

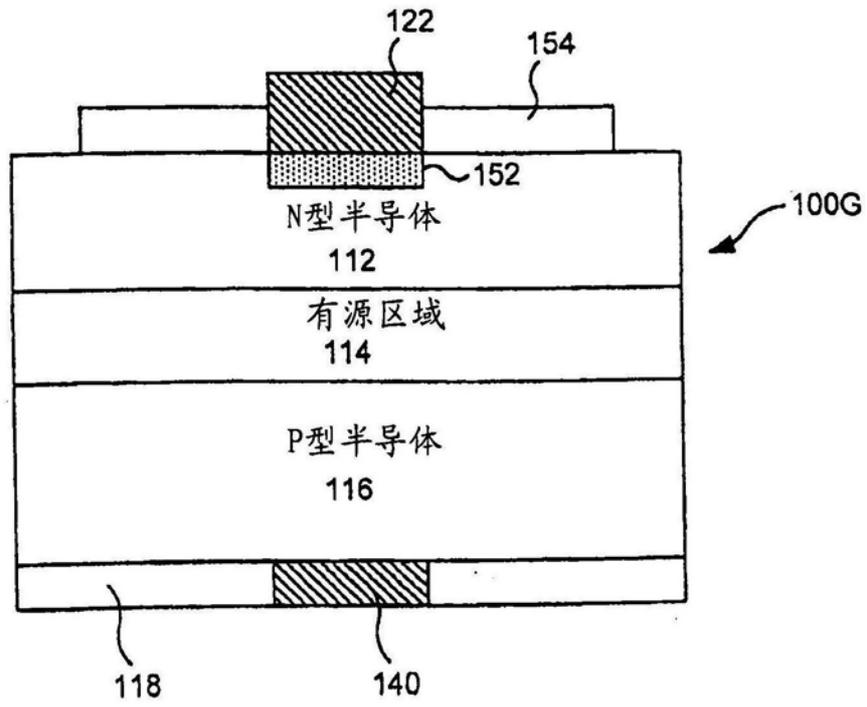


图9B

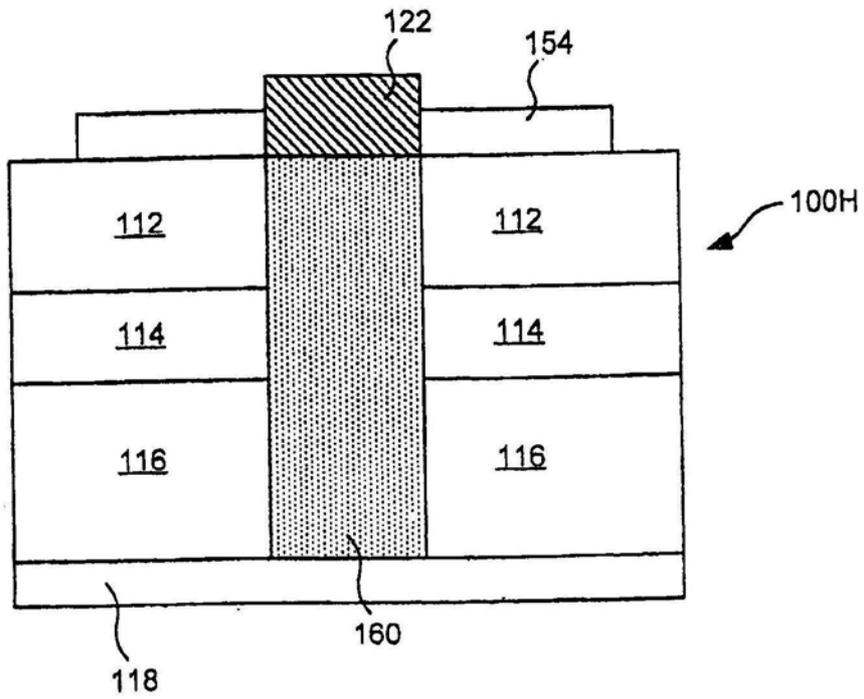


图10

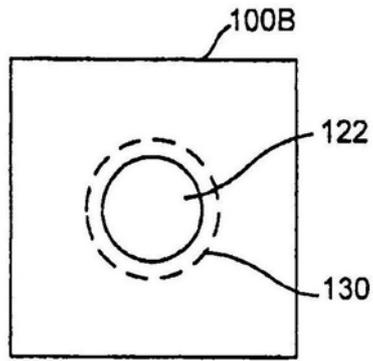


图11A

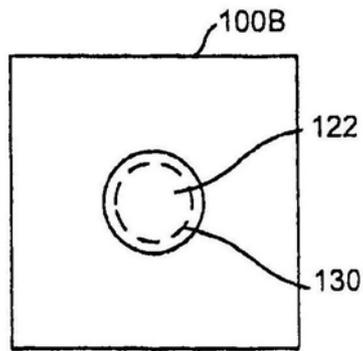


图11B

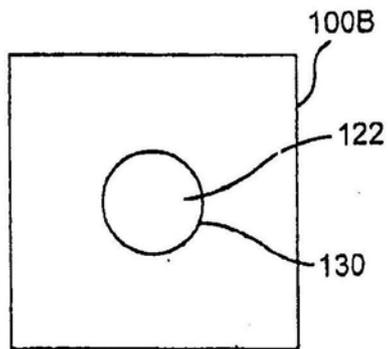


图11C

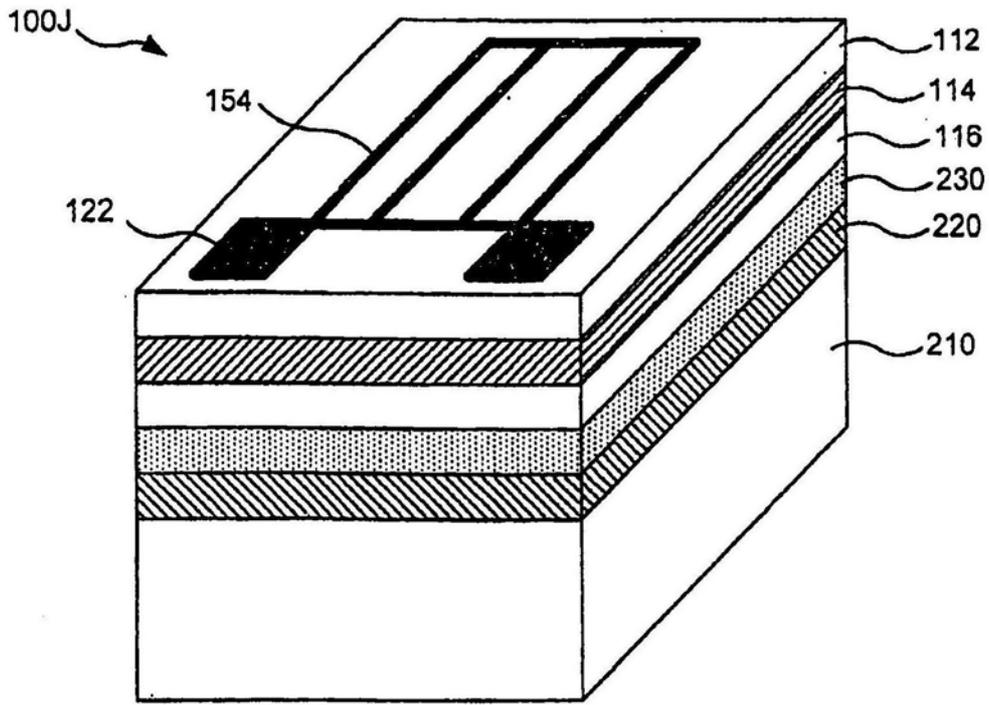


图12

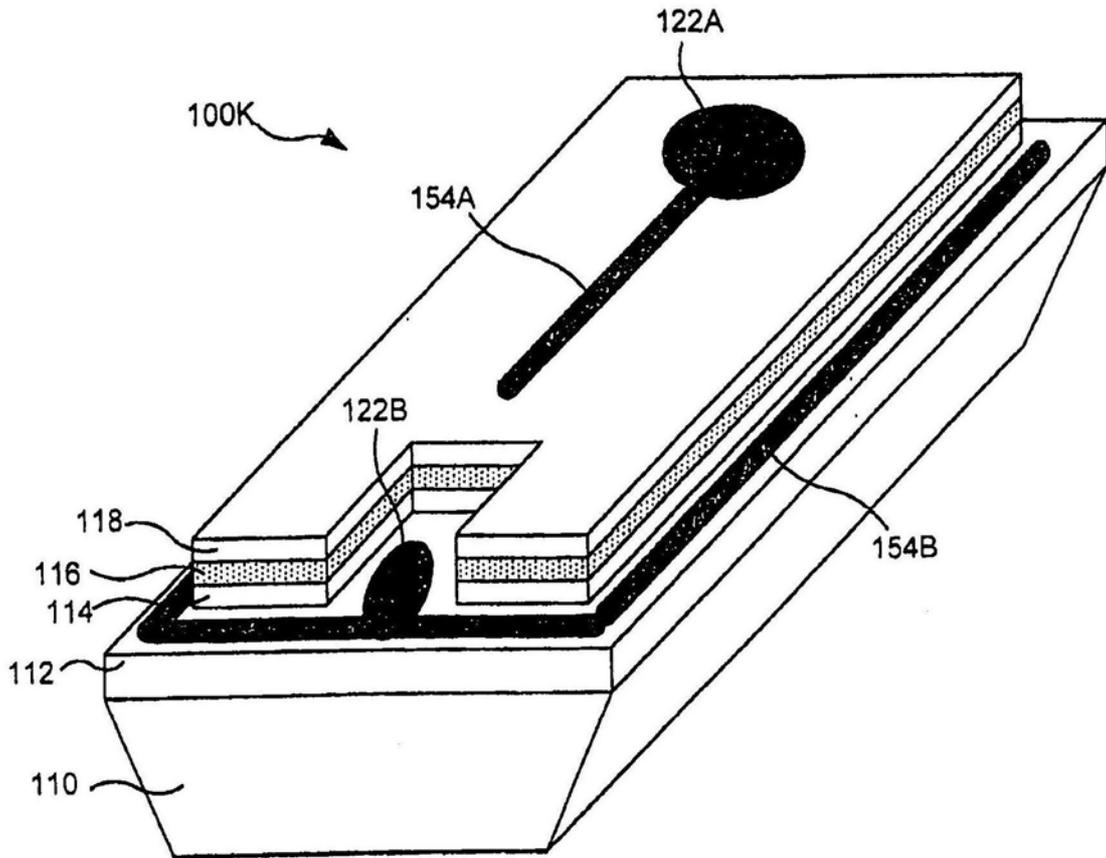


图13