

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4373595号
(P4373595)

(45) 発行日 平成21年11月25日(2009.11.25)

(24) 登録日 平成21年9月11日(2009.9.11)

(51) Int. Cl.		F I			
G06F	1/08	(2006.01)	G06F	1/04	320A
G06F	1/04	(2006.01)	G06F	1/04	301F
G06F	12/16	(2006.01)	G06F	12/16	330C

請求項の数 12 (全 14 頁)

(21) 出願番号	特願2000-291300 (P2000-291300)	(73) 特許権者	000003078
(22) 出願日	平成12年9月25日(2000.9.25)		株式会社東芝
(65) 公開番号	特開2002-99349 (P2002-99349A)		東京都港区芝浦一丁目1番1号
(43) 公開日	平成14年4月5日(2002.4.5)	(74) 代理人	100058479
審査請求日	平成17年10月18日(2005.10.18)		弁理士 鈴江 武彦
		(74) 代理人	100084618
			弁理士 村松 貞男
		(74) 代理人	100092196
			弁理士 橋本 良郎
		(74) 代理人	100091351
			弁理士 河野 哲
		(74) 代理人	100088683
			弁理士 中村 誠
		(74) 代理人	100070437
			弁理士 河井 将次

最終頁に続く

(54) 【発明の名称】 コンピュータシステム

(57) 【特許請求の範囲】

【請求項1】

予め定められたサポート動作周波数で動作する前提のコンピュータシステムにおいて、メモリの動作可能周波数を検出する第1の検出手段と、前記メモリの現在の動作周波数を検出する第2の検出手段と、前記第1の検出手段によって検出された前記メモリの動作可能周波数が、前記サポート動作周波数によってサポートされているか否かを判定するサポート動作周波数判定手段と

前記メモリの動作可能周波数が、前記サポート動作周波数によってサポートされていると判定された場合に、前記第2の検出手段によって検出された前記メモリの現在の動作周波数が前記第1の検出手段によって検出された前記メモリの動作可能周波数に合致しているか否かを判定する判定手段と、

前記判定手段によって前記第2の検出手段によって検出された前記メモリの現在の動作周波数が前記第1の検出手段によって検出された前記メモリの動作可能周波数に合致していないと判定された場合に、合致していないと判定されたメモリの現在の動作周波数を、前記合致していないと判定されたメモリの動作可能周波数に対応する前記サポート動作周波数に設定する手段とを具備することを特徴とするコンピュータシステム。

【請求項2】

前記メモリの動作可能周波数は前記メモリに格納され、前記メモリの現在の動作周波数

は前記コンピュータシステムのI/Oコントロールハブのレジスタに格納されていることを特徴とする請求項1記載のコンピュータシステム。

【請求項3】

前記サポート動作周波数判定手段により前記第1の検出手段によって検出された前記メモリの動作可能周波数が、前記サポート動作周波数によってサポートされていないと判断された場合に、サポートされていないメモリを交換しなければならない旨のメッセージを表示する手段をさらに具備することを特徴とする請求項1記載のコンピュータシステム。

【請求項4】

前記設定手段により、前記合致していないと判定されたメモリの現在の動作周波数が、前記合致していないと判定されたメモリの動作可能周波数に対応する前記サポート動作周波数に設定されたか否かを判定する設定状態判定手段と、

10

前記設定状態判定手段により設定されたと判定された場合に、コンピュータシステムを再起動する再起動手段をさらに具備することを特徴とする請求項1記載のコンピュータシステム。

【請求項5】

予め定められたサポート動作周波数で動作する前提のコンピュータシステムにおいて、第1のメモリ及び第2のメモリの動作可能周波数を検出する第1の検出手段と、

前記第1のメモリ及び前記第2のメモリに共通の現在の動作周波数を検出する第2の検出手段と、

前記第1の検出手段によって検出された前記第1のメモリ及び前記第2のメモリの動作可能周波数が前記サポート動作周波数によってサポートされているか否かを判定するサポート動作周波数判定手段と、

20

前記第1のメモリ及び第2のメモリの動作可能周波数が、前記サポート動作周波数によってサポートされていると判断された場合に、前記第2の検出手段によって検出された前記第1のメモリ及び前記第2のメモリに共通の現在の動作周波数が、前記第1の検出手段によって検出された前記第1のメモリ及び前記第2のメモリの動作可能周波数のうち低い方の動作可能周波数に合致しているか否かを判定する判定手段と、

前記判定手段によって合致していないと判定された場合に、合致していないと判定された第1のメモリ及び第2のメモリに共通の現在の動作周波数を、前記合致していないと判定された第1のメモリ及び第2のメモリの動作可能周波数のうち低い方の動作可能周波数

30

に対応する前記サポート動作周波数に設定する手段と

を具備することを特徴とするコンピュータシステム。

【請求項6】

前記第1のメモリ及び前記第2のメモリの動作可能周波数はそれぞれ前記第1のメモリ及び前記第2のメモリに格納され、前記第1のメモリ及び前記第2のメモリに共通の現在の動作周波数は前記コンピュータシステムのI/Oコントロールハブのレジスタに格納されていることを特徴とする請求項5記載のコンピュータシステム。

【請求項7】

前記サポート動作周波数判定手段により、前記第1の検出手段によって検出された前記第1のメモリ及び第2のメモリの動作可能周波数が、前記サポート動作周波数によってサポートされていないと判断された場合に、サポートされていない第1のメモリ及び第2のメモリを交換しなければならない旨のメッセージを表示する手段をさらに具備することを特徴とする請求項5記載のコンピュータシステム。

40

【請求項8】

前記設定手段により、前記合致していないと判定された第1のメモリ及び第2のメモリに共通の現在の動作周波数が、前記合致していないと判定された第1のメモリ及び第2のメモリの動作可能周波数のうち低い方の動作可能周波数に対応するサポート動作周波数に設定されたか否かを判定する設定状態判定手段と、

前記設定状態判定手段により設定されたと判定された場合に、コンピュータシステムを再起動する再起動手段をさらに具備することを特徴とする請求項5記載のコンピュータシ

50

ステム。

【請求項 9】

予め定められたサポート動作周波数で動作するコンピュータシステムの動作周波数切り替え方法において、

メモリの動作可能周波数を検出し、

前記メモリの現在の動作周波数を検出し、

前記検出された前記メモリの動作可能周波数が、前記サポート動作周波数によってサポートされているか否かを判定し、

前記メモリの動作可能周波数が、前記サポート動作周波数によってサポートされていると判定された場合に、検出された前記メモリの現在の動作周波数が検出された前記メモリの動作可能周波数に合致しているか否かを判定し、

前記メモリの現在の動作周波数が前記メモリの動作可能周波数に合致していないと判定された場合に、合致していないと判定されたメモリの現在の動作周波数を、前記合致していないと判定されたメモリの動作可能周波数に対応する前記サポート動作周波数に設定するステップを具備することを特徴とするコンピュータシステムの動作周波数切り替え方法。

10

【請求項 10】

前記合致していないと判定されたメモリの現在の動作周波数が、前記合致していないと判定されたメモリの動作可能周波数に対応する前記サポート動作可能周波数に設定されたか否かを判定し、

20

設定されたと判定された場合に、コンピュータシステムを再起動するステップをさらに具備することを特徴とする請求項 9 記載のコンピュータシステムの動作周波数切り替え方法。

【請求項 11】

予め定められたサポート動作周波数で動作するコンピュータシステムの動作周波数の切り替え方法において、

第 1 のメモリ及び第 2 のメモリの動作可能周波数を検出し、

前記第 1 のメモリ及び前記第 2 のメモリに共通の現在の動作周波数を検出し、

前記検出された前記第 1 のメモリ及び前記第 2 のメモリの動作可能周波数が前記サポート動作周波数によってサポートされているか否かを判定し、

30

前記検出された前記第 1 のメモリ及び第 2 のメモリの動作可能周波数が、前記サポート動作周波数によってサポートされていると判断された場合に、前記検出された前記第 1 のメモリ及び前記第 2 のメモリに共通の現在の動作周波数が、前記検出された前記第 1 のメモリ及び前記第 2 のメモリの動作可能周波数のうち低い方の動作可能周波数に合致しているか否かを判定し、

合致していないと判定された場合に、合致していないと判定された第 1 のメモリ及び第 2 のメモリに共通の現在の動作周波数を、前記合致していないと判定された第 1 のメモリ及び第 2 のメモリの動作周波数のうち低い方の動作可能周波数に対応する前記サポート動作周波数に設定するステップを具備することを特徴とするコンピュータシステムの動作周波数の切り替え方法。

40

【請求項 12】

前記合致していないと判定された第 1 のメモリ及び第 2 のメモリに共通の現在の動作周波数が、前記合致していないと判定された第 1 のメモリ及び第 2 のメモリの動作可能周波数のうち低い方の動作可能周波数に対応するサポート動作周波数に設定されたか否かを判定し、

設定されたと判定された場合に、コンピュータシステムを再起動するステップをさらに具備することを特徴とする請求項 11 記載のコンピュータシステムの動作周波数の切り替え方法。

【発明の詳細な説明】

【0001】

50

【発明の属する技術分野】

本発明は、種類の違うメモリやCPUを使用するコンピュータシステムに関し、特に、種類の違うメモリやCPUを使用するノート型パーソナルコンピュータに関する。

【0002】**【従来の技術】**

ノート型パーソナルコンピュータ（以下、「ノートPC」という。）には、現在、業界標準のメモリモジュールとしてE²PROMが搭載されている。そして、このメモリモジュールの容量、動作周波数、タイミング等を表わすデータはSPDと呼ばれている。

【0003】

インテル社製のチップセットは、430TXの世代からメモリに関するバッファ能力やタイミングを調整するレジスタを有している。従来のノートPCは、メモリモジュールのSPDの値に応じて、レジスタの設定値を調整し、これにより最適なバッファ能力とタイミングでメモリモジュールを使用している。

【0004】

一方、CPUに関しては、システム毎に固有の基本周波数で動作している。CPUの周波数の動的な切り替え技術として、インテル社のSpeed Stepという技術があるが、これは、CPUの内部動作周波数を動的に変えるもので、システム毎に固有の基本周波数を変えるものではない。

【0005】**【発明が解決しようとする課題】**

従来のノートPCでは、サポートしているメモリの動作周波数と、CPUの動作周波数とは一意で決まっており、サポートしていないメモリやCPUを使用した場合には、動作速度を落として動作させていたが、この場合にはシステムが不安定となりコンピュータシステムが動作しなくなるという問題があった。

【0006】

また、メモリとCPUの動作周波数は固定であるため、より高い周波数で動作するメモリなどに置き換えてもその性能を十分に発揮することができないという問題があった。

【0007】

本発明は、上記実情に鑑みてなされたものであり、メモリ及びCPUの現在の動作周波数の判別を行ない、その判別結果に基づいてメモリ及びCPUの動作周波数を切り替えることにより、コンピュータシステムを安定に動作させるとともに、メモリ及びCPUの性能を発揮することができるコンピュータシステムを提供することを目的とする。

【0008】**【課題を解決するための手段】**

したがって、まず、上記目的を達成するために本発明の第1の発明によれば、予め定められたサポート動作周波数で動作する前提のコンピュータシステムにおいて、メモリの動作可能周波数を検出する第1の検出手段と、前記メモリの現在の動作周波数を検出する第2の検出手段と、前記第1の検出手段によって検出された前記メモリの動作可能周波数が、前記サポート動作周波数によってサポートされているか否かを判定するサポート動作周波数判定手段と、前記メモリの動作可能周波数が、前記サポート動作周波数によってサポートされていると判定された場合に、前記第2の検出手段によって検出された前記メモリの現在の動作周波数が前記第1の検出手段によって検出された前記メモリの動作可能周波数に合致しているか否かを判定する判定手段と、前記判定手段によって前記第2の検出手段によって検出された前記メモリの現在の動作周波数が前記第1の検出手段によって検出された前記メモリの動作可能周波数に合致していないと判定された場合に、合致していないと判定されたメモリの現在の動作周波数を、前記合致していないと判定されたメモリの動作可能周波数に対応する前記サポート動作周波数に設定する手段とを具備することを特徴とするコンピュータシステムである。

【0017】**【発明の実施の形態】**

< 第 1 の実施の形態 >

図 1 は、本発明の第 1 の実施の形態に係るコンピュータシステムを示すブロック図である。なお、図 1 においては、本発明を説明するために必要な要素のみを示しており、ディスプレイ及び記憶装置などの要素はここでは省略している。

【 0 0 1 8 】

本実施の形態においては、インテル社製の 8 1 5 E チップセットを使用し、CPU 及びメモリモジュールともに 1 0 0 M H z と 1 3 3 M H z とをサポートしている場合の制御方法を例にして説明する。

【 0 0 1 9 】

同図に示すように、システム全体の制御を司る CPU 1 は、バス a を介してグラフィックメモリコントロールハブ 2 に接続されている。グラフィックメモリコントロールハブ 2 は、メモリバス c を介してメモリモジュール 3 に接続されている。

10

【 0 0 2 0 】

このメモリモジュール 3 は、コンピュータシステムに設けられたスロットに対して着脱可能であり、メモリモジュールの容量、動作周波数、タイミング等を表わすデータである SPD を格納している。

【 0 0 2 1 】

グラフィックメモリコントロールハブ 2 は、バス b を介して I / O コントロールハブ 4 に接続されている。この I / O コントロールハブ 4 は、SM バス d を介してメモリモジュール 3 に接続されている。また、I / O コントロールハブ 4 は、レジスタ 4 a を有している。

20

【 0 0 2 2 】

レジスタ 4 a の G P I O x x 1 (general purpose I/O) は、現在の P S B (processor system bus) の動作周波数、すなわち、現在の CPU の動作周波数を示すものであり、" 0 " であれば現在の CPU の動作周波数が 1 0 0 M H z を意味し、" 1 " であれば現在の CPU の動作周波数が 1 3 3 M H z を意味する。また、G P I O x x 2 は、現在のメモリモジュール 3 の動作周波数を示すものであり、" 0 " であれば現在のメモリモジュール 3 の動作周波数が 1 0 0 M H z を意味し、" 1 " であれば現在のメモリモジュール 3 の動作周波数が 1 3 3 M H z を意味する。

【 0 0 2 3 】

クロックジェネレータ 5 は、I / O コントロールハブ 4 のレジスタ 4 a の G P I O x x 1 及び G P I O x x 2 の値に基づいて、CPU 1 及びメモリモジュール 3 の動作周波数のクロックを発振するものである。なお、G P I O x x 1 及び G P I O x x 2 の値は、システムを立ち上げた時に有効となる。

30

【 0 0 2 4 】

また、I / O コントロールハブ 4 にはバス e を介して E C / K B C (embedded controller / keyboard controller) 6 が接続されている。

【 0 0 2 5 】

次に、本実施の形態に係るコンピュータシステムの CPU 及びメモリモジュールの動作周波数の切り替え動作について図 1 0 のフローチャートを参照して説明する。なお、動作周波数の切り替え動作は、B I O S (basic input output system) 処理に基づいて行なわれるものとする。

40

【 0 0 2 6 】

まず、最初に、ノート PC が起動されると、CPU 1 は、I / O コントロールハブ 4 の G P I O x x 1 の設定を読み出し、現在の P S B (processor system bus) の動作周波数、すなわち現在の CPU の動作周波数を読み出す (S 1) 。図 2 は、S 1 の動作を視覚的に説明するための図である。

【 0 0 2 7 】

ここで、G P I O x x 1 (general purpose I/O) の値が " 0 " であれば現在の CPU の動作周波数が 1 0 0 M H z を意味し、" 1 " であれば現在の CPU の動作周波数が 1 3 3 M H z

50

を意味する。

【 0 0 2 8 】

次に、CPU 1 のレジスタ、例えば、キャッシュメモリから CPU の動作可能周波数（個別動作可能周波数）を読み出す（S 2）。ここでは、CPU の動作可能周波数として、100 MHz 或いは 133 MHz が CPU 1 のレジスタに格納されているものとする。図 3 は、S 2 の動作を視覚的に説明するための図である。

【 0 0 2 9 】

次に、CPU 1 は、I/O コントロールハブ 4 の GPIOxx2 の設定を読み出し、現在のメモリモジュール 3 の動作周波数を読み出す（S 3）。図 4 は、S 3 の動作を視覚的に説明するための図である。

10

【 0 0 3 0 】

ここで、GPIOxx2 の値が " 0 " であれば現在のメモリモジュール 3 の動作周波数が 100 MHz を意味し、" 1 " であれば現在のメモリモジュール 3 の動作周波数が 133 MHz を意味する。

【 0 0 3 1 】

CPU 1 は、メモリモジュール 3 に格納された SPD3 a を SM バス d を介して読み出すことにより、メモリモジュール 3 の動作可能周波数（個別動作可能周波数）を読み出す（S 4）。図 5 は、S 4 の動作を視覚的に説明するための図である。

【 0 0 3 2 】

ここでは、例えば、メモリアドレス 126 の値によってメモリモジュール 3 の動作可能周波数が求められる。

20

【 0 0 3 3 】

具体的には、メモリアドレス 126 の値が「63H」以下である場合には、メモリモジュール 3 の動作可能周波数は 99 MHz 以下であり、「64H ~ 84H」である場合には、メモリモジュール 3 の動作可能周波数は 100 MHz ~ 132 MHz 及び「85H」以上である場合には、メモリモジュール 3 の動作可能周波数は 133 MHz 以上である。

【 0 0 3 4 】

次に、CPU 1 は、読み出された現在の CPU 1 の動作可能周波数及びメモリモジュール 3 の動作可能周波数がサポートしている動作周波数であるか否かを判定する（S 5）。

【 0 0 3 5 】

30

具体的には、本実施の形態においては、CPU 1 及びメモリモジュール 3 の動作周波数は、100 MHz 及び 133 MHz で動作していることを前提としているので、例えば、メモリモジュール 3 の現在の動作可能周波数が 99 MHz 以下である場合には、サポートしている動作周波数ではないと判定される。

【 0 0 3 6 】

S 5 において、サポートしている動作周波数ではないと判断された場合には、図示せぬディスプレイ上にメッセージを表示して動作周波数の切り替え処理を終了する（S 6）。なお、メッセージについては、図 7 を参照。

【 0 0 3 7 】

一方、S 5 において、サポートしている動作周波数であると判定された場合には、図 7 に示す設定処理を行なう（S 7）。

40

【 0 0 3 8 】

図 7 に示した例のうち、いくつかの例を説明する。

【 0 0 3 9 】

1. CPU の個別動作可能周波数が 100 MHz、メモリモジュールの個別動作可能周波数がどのような周波数でもよい場合であって、現在の GPIOxx1 の値が 133 MHz、GPIOxx2 の値がどのような動作周波数であってもよい場合

GPIOxx1 の値を 100 MHz に設定し、GPIOxx2 の値は変更しない。

【 0 0 4 0 】

2. CPU の個別動作可能周波数が 100 MHz、メモリモジュールの個別動作可能周

50

波数が 99 MHz 以下である場合であって、現在の GPIOxx1 の値が 100 MHz、GPIOxx2 の値がどのような動作周波数であってもよい場合

GPIOxx1 及び GPIOxx2 の値は変更しない。

【0041】

3. CPU の個別動作可能周波数が 100 MHz、メモリモジュールの個別動作可能周波数が 100 MHz ~ 132 MHz、133 MHz 以上である場合であって、現在の GPIOxx1 の値が 100 MHz、GPIOxx2 の値が 100 MHz である場合

GPIOxx1 及び GPIOxx2 の値は変更しない。

【0042】

すなわち、S7 の設定処理においては、CPU 及びメモリモジュールの個別動作可能周波数が、GPIOxx1、GPIOxx2 の値が示す現在の動作周波数と異なる場合には、GPIOxx1、GPIOxx2 の値を CPU 及びメモリモジュールの個別動作可能周波数にあわせる処理を行なう。

【0043】

図6は、CPU1 がレジスタ4a の値を設定する動作を視覚的に説明するための図である。

【0044】

S7 において、設定処理終了後、CPU1 は再起動が必要か否かの判断を行なう (S8)。具体的には、S7 における設定処理において、GPIOxx1 及び GPIOxx2 の値のうち少なくとも1つを変更した場合に、再起動が必要とされる。これは、GPIOxx1 及び GPIOxx2 の値は、再起動後に初めて有効となるからである。

【0045】

S8 において、再起動が必要と判断された場合には、ノートPCの再起動処理が行なわれ (S10)、S1 の処理に戻る。一方、S8 において、再起動処理が不要と判断された場合には、後続する他の処理に進む (S9)。なお、図8は、再起動処理を視覚的に説明するための図である。

【0046】

図9は、本実施の形態に係るコンピュータシステムの回路図である。

【0047】

同図において、GPIOxx1 の出力を "0" にすることで CPU の PSB (processor system bus) を 100 MHz に、"1" にすることで 133 MHz に変えることができる。GPIOxx1 の出力は、I/O コントロールハブ内のレジスタで設定する。

【0048】

また、GPIOxx2 の出力を "0" にすることでメモリモジュールのクロックを 100 MHz に、"1" にすることで 133 MHz に変えることができる。GPIOxx2 の出力は、I/O コントロールハブ内のレジスタで設定する。

【0049】

すなわち、本実施の形態のコンピュータシステムにおいては、現在の CPU の 動作可能周波数 及び現在のメモリモジュールの 動作可能周波数 を検出するとともに、I/O コントロールハブ4内のレジスタ4aに設定された GPIOxx1 及び GPIOxx2 の値を読み出す。

【0050】

そして、まず、検出された現在のメモリモジュール及びCPUの動作可能周波数が、予め定められた動作周波数 (本実施の形態においては、CPU 及びメモリモジュールともに 100 MHz、133 MHz) に合致しているかの判定が行なわれ、合致していない場合には、メモリモジュール及びCPUを取り替えなければならない旨のメッセージを表示し、動作周波数切り替え処理を終了する。

【0051】

一方、検出された現在のメモリモジュール及びCPUの動作可能周波数が、予め定められた動作周波数に合致している場合には、現在の CPU 及びメモリモジュールの 動作可能

10

20

30

40

50

周波数が、現在のG P I O_{xx1}、G P I O_{xx2}の値が示す動作周波数と異なるか否かの判断を行ない、異なる場合には、G P I O_{xx1}、G P I O_{xx2}の値を現在のC P U及びメモリモジュールの動作可能周波数にあわせる。

【0052】

したがって、本実施の形態のコンピュータシステムによれば、メモリ及びC P Uの現在の動作周波数の判別を行ない、その判別結果に基づいて、現在設定されている動作周波数を最適な値に変更するので、コンピュータシステムを安定に動作させるとともに、メモリ及びC P Uの性能を発揮することができるコンピュータシステムを提供することができる。

【0053】

<第2の実施の形態>

次に、本発明の第2の実施の形態に係るコンピュータシステムについて説明する。上述の第1の実施の形態においては、メモリモジュールが1つの場合について説明したが、本実施の形態においては、メモリモジュールが複数の場合について説明する。

【0054】

なお、本実施の形態においては、第1の実施の形態と同様に、インテル社製の815Eチップセットを使用し、C P U及びメモリモジュールともに100MHzと133MHzとをサポートしている場合の制御方法を例にして説明する。

【0055】

図11は、本発明の第2の実施の形態に係るコンピュータシステムを示すブロック図である。なお、図1と同一の部分には同一の符号を付し、ここではその説明を省略する。

【0056】

同図に示すように、本実施の形態に係るコンピュータシステムと、図1に示したコンピュータシステムを示すブロック図と異なる点は、メモリモジュールが複数設けられている点にある。

【0057】

メモリモジュール31、32は、それぞれグラフィックメモリコントロールハブ2にメモリバスcを介してそれぞれ接続されるとともに、S Mバスdを介してI / Oコントロールハブ4にそれぞれ接続されている。

【0058】

また、メモリモジュール31、32は、それぞれ対応するメモリモジュールの容量、動作周波数、タイミング等を表わすデータであるS P D 3 1 a、3 2 aを有している。

【0059】

次に、本実施の形態に係るコンピュータシステムのC P U及び複数のメモリモジュールの動作周波数の切り替え動作について図12のフローチャートを参照して説明する。なお、動作周波数の切り替え動作は、B I O S (basic input output system)処理に基づいて行なわれるものとする。

【0060】

まず、最初に、ノートP Cが起動されると、C P U 1は、I / Oコントロールハブ4のG P I O_{xx1}の設定を読み出し、現在のP S B (processor system bus)の動作周波数、すなわち現在のC P Uの動作周波数を読み出す(S 2 1)。

【0061】

ここで、G P I O_{xx1}(general purpose I/O)の値が" 0 "であれば現在のC P Uの動作周波数が100MHzを意味し、" 1 "であれば現在のC P Uの動作周波数が133MHzを意味する。

【0062】

次に、C P U 1のレジスタ、例えば、キャッシュメモリからC P Uの動作可能周波数を読み出す(S 2 2)。ここでは、C P Uの動作可能周波数として、100MHz或いは133MHzがC P U 1のレジスタに格納されているものとする。

【0063】

次に、C P U 1は、I / Oコントロールハブ4のG P I O_{xx2}の設定を読み出し、現在

10

20

30

40

50

のメモリモジュール 3 1、3 2 の動作周波数を読み出す (S 2 3)。

【 0 0 6 4 】

C P U 1 は、メモリモジュール 3 1、3 2 にそれぞれ格納された S P D 3 1 a、3 2 a を S M バス d を介して読み出すことにより、メモリモジュール 3 1、3 2 の動作可能周波数を読み出す (S 2 4)。

【 0 0 6 5 】

次に、C P U 1 は、現在のメモリモジュール 3 1、3 2 の動作可能周波数のうち、低いほうの現在の動作可能周波数を決定する (S 2 5)。例えば、メモリモジュール 3 1 の現在の動作可能周波数が 1 0 0 M H z、メモリモジュール 3 2 の動作可能周波数が 1 3 3 M H z である場合には、1 0 0 M H z がメモリモジュールの動作可能周波数として決定される。

10

【 0 0 6 6 】

そして、C P U 1 は、読み出された現在の C P U の動作可能周波数、メモリモジュール 3 1 の現在の動作可能周波数及びメモリモジュール 3 2 の現在の動作可能周波数それぞれがサポートしている動作周波数であるか否かの判定をする (S 2 6)。

【 0 0 6 7 】

具体的には、本実施の形態においては、C P U 1 及びメモリモジュール 3 1、3 2 の動作周波数は、1 0 0 M H z 及び 1 3 3 M H z で動作していることを前提としているので、例えば、メモリモジュール 3 1 の現在の動作可能周波数が 1 0 0 M H z であってもメモリモジュール 3 2 の現在の動作可能周波数が 9 9 M H z 以下である場合には、サポートしている動作周波数ではないと判定される。

20

【 0 0 6 8 】

S 2 6 において、サポートしている動作周波数ではないと判断された場合には、図示せぬディスプレイ上にメッセージを表示して動作周波数の切り替え処理を終了する (S 3 0)。

【 0 0 6 9 】

一方、S 2 6 において、サポートしている動作周波数であると判定された場合には、図 1 3 に示す設定処理を行なう (S 2 7)。

【 0 0 7 0 】

以下、図 1 3 に示した例のうち、いくつかの例を説明する。

30

【 0 0 7 1 】

1 . C P U の個別動作可能周波数が 1 0 0 M H z、メモリモジュール 3 1 の個別動作可能周波数がどのような周波数でもよく、メモリモジュール 3 2 の個別動作可能周波数もどのような動作周波数でもよい場合であって、現在の G P I O x x 1 の値が 1 3 3 M H z、G P I O x x 2 の値がどのような動作周波数であってもよい場合

G P I O x x 1 の値を 1 0 0 M H z に設定し、G P I O x x 2 の値は変更しない。

【 0 0 7 2 】

2 . C P U の個別動作可能周波数が 1 0 0 M H z、メモリモジュール 3 1 の個別動作可能周波数が 9 9 M H z 以下、メモリモジュール 3 2 の個別動作可能周波数が 1 3 3 M H z 以上である場合であって、現在の G P I O x x 1 の値が 1 0 0 M H z、G P I O x x 2 の値がどのような動作周波数であってもよい場合

40

G P I O x x 1 及び G P I O x x 2 の値は変更しない。

【 0 0 7 3 】

3 . C P U の個別動作可能周波数が 1 0 0 M H z、メモリモジュール 3 1 の個別動作可能周波数が 1 0 0 M H z ~ 1 3 2 M H z、1 3 3 M H z 以上、メモリモジュール 3 2 の個別動作可能周波数が 1 3 3 M H z 以上である場合であって、現在の G P I O x x 1 の値が 1 0 0 M H z、G P I O x x 2 の値が 1 0 0 M H z である場合

G P I O x x 1 及び G P I O x x 2 の値は変更しない。

【 0 0 7 4 】

すなわち、S 2 7 の設定処理においては、C P U 及び S 2 5 において決定されたメモリモ

50

ジュール 31、32の動作可能周波数のうち周波数の低いほうの動作可能周波数が現在の G P I O_{xx1}、G P I O_{xx2}の値が示す動作周波数と異なる場合には、G P I O_{xx1}、G P I O_{xx2}の値を C P U 及びメモリモジュールの動作可能周波数にあわせる処理を行なう。

【0075】

S 27において、設定処理終了後、C P U 1は再起動が必要か否かの判断を行なう(S 28)。具体的には、S 27における設定処理において、G P I O_{xx1}及びG P I O_{xx2}の値のうち少なくとも1つを変更した場合に、再起動が必要とされる。これは、G P I O_{xx1}及びG P I O_{xx2}の値は、再起動後に初めて有効となるからである。

【0076】

S 28において、再起動が必要と判断された場合には、ノートPCの再起動処理が行なわれ(S 31)、S 21の処理に戻る。一方、S 28において、再起動処理が不要と判断された場合には、後続する他の処理に進む(S 29)。

【0077】

したがって、本実施の形態のコンピュータシステムによれば、複数のメモリモジュールが設けられている場合であっても、C P U 及び複数のメモリモジュールの動作周波数を判別し、この判別結果に基づいて動作周波数を設定しなすので、コンピュータシステムの性能を引き出すことができ、また、コンピュータシステムの動作を安定化させることができる。

【0078】

なお、本願発明は、上記各実施形態に限定されるものでなく、実施段階ではその要旨を逸脱しない範囲で種々に変形することが可能である。また、各実施形態は可能な限り適宜組み合わせ実施してもよく、その場合組み合わせられた効果が得られる。さらに、上記各実施形態には種々の段階の発明が含まれており、開示される複数の構成要件における適宜な組み合わせにより種々の発明が抽出され得る。例えば実施形態に示される全構成要件から幾つかの構成要件が省略されることで発明が抽出された場合には、その抽出された発明を実施する場合には省略部分が周知慣用技術で適宜補われるものである。

【0079】

【発明の効果】

以上詳記したように、本発明によれば、メモリ及びC P Uの現在の動作周波数の判別を行ない、その判別結果に基づいてメモリ及びC P Uの動作周波数を切り替えることにより、コンピュータシステムを安定に動作させるとともに、メモリ及びC P Uの性能を発揮することができるコンピュータシステムを提供することができる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態に係るコンピュータシステムを示すブロック図。

【図2】現在のC P Uの動作周波数を読み出す場合の動作を視覚的に説明するための図。

【図3】C P UのレジスタからC P Uの動作可能周波数を読み出す場合の動作を視覚的に説明するための図。

【図4】I / Oコントロールハブ4のG P I O_{xx2}の設定を読み出す動作を視覚的に説明するための図。

【図5】S P D 3 aをS Mバスdを介して読み出す動作を視覚的に説明するための図。

【図6】C P U 1がレジスタ4 aの値を設定する動作を視覚的に説明するための図。

【図7】C P U 1のレジスタ4 aへの値を設定及びその後の動作を説明するための図。

【図8】再起動処理を視覚的に説明するための図。

【図9】本実施の形態に係るコンピュータシステムの回路図。

【図10】本実施の形態に係るコンピュータシステムの動作を説明するためのフローチャート。

【図11】本発明の第2の実施の形態に係るコンピュータシステムを示すブロック図。

【図12】本実施の形態に係るコンピュータシステムの動作を説明するためのフローチャート。

【図13】同実施の形態に係るコンピュータシステムの設定処理を説明するための図。

10

20

30

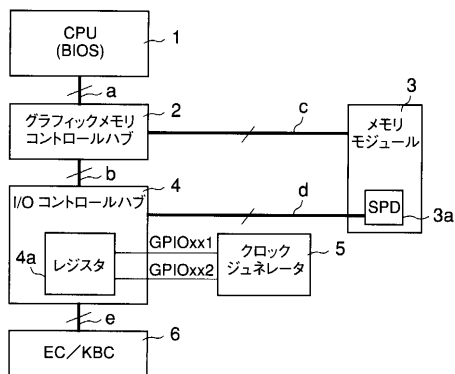
40

50

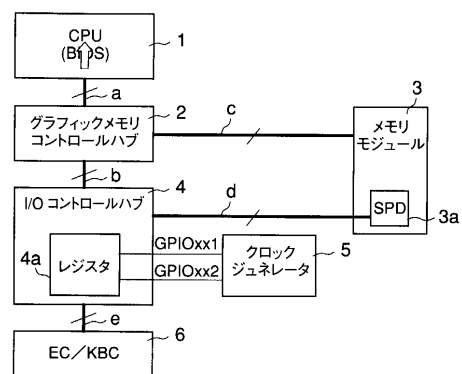
【符号の説明】

- 1 ... CPU、
- 2 ... グラフィックメモリコントロールハブ、
- 3 ... メモリモジュール、
- 3 a ... SPD、
- 4 ... I/Oコントロールハブ、
- 4 a ... レジスタ、
- 5 ... クロックジェネレータ、
- 6 ... EC/KBC、
- a ~ e ... ハブ。

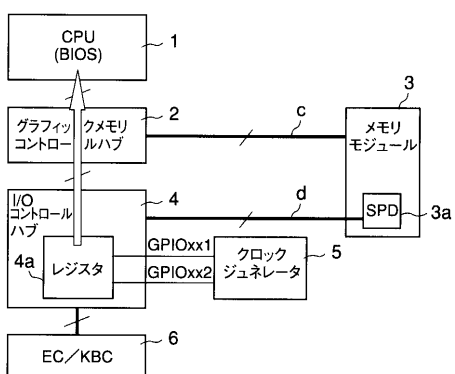
【図1】



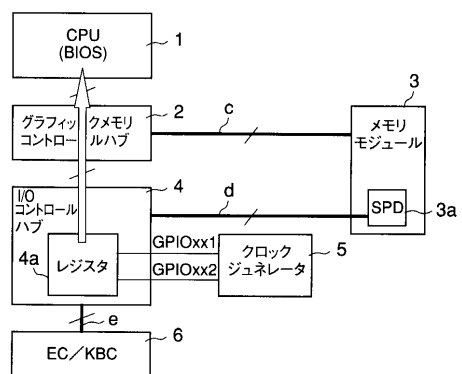
【図3】



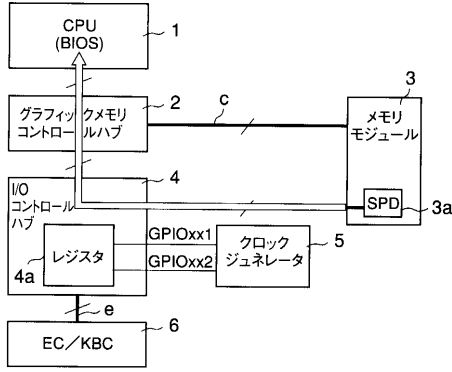
【図2】



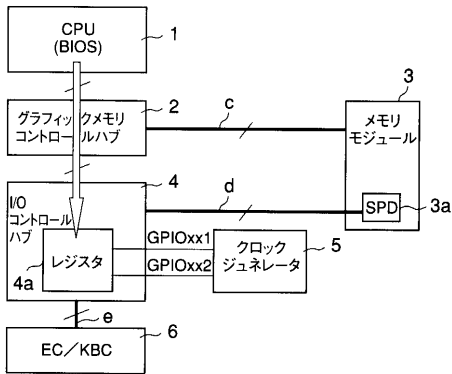
【図4】



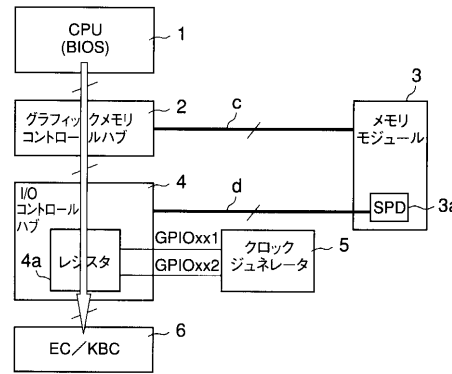
【図5】



【図6】



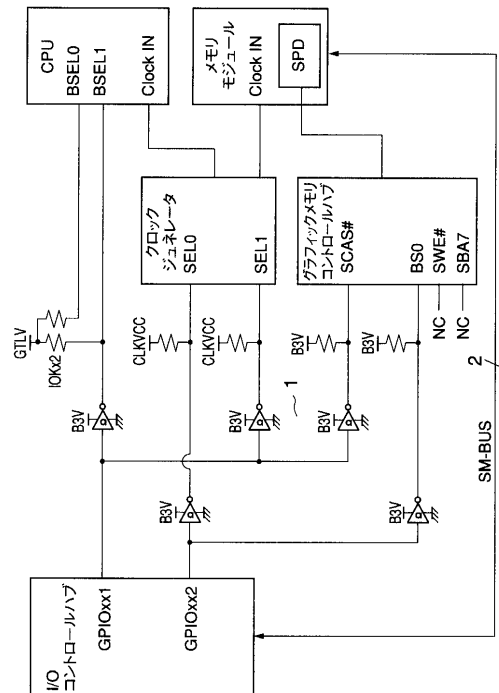
【図8】



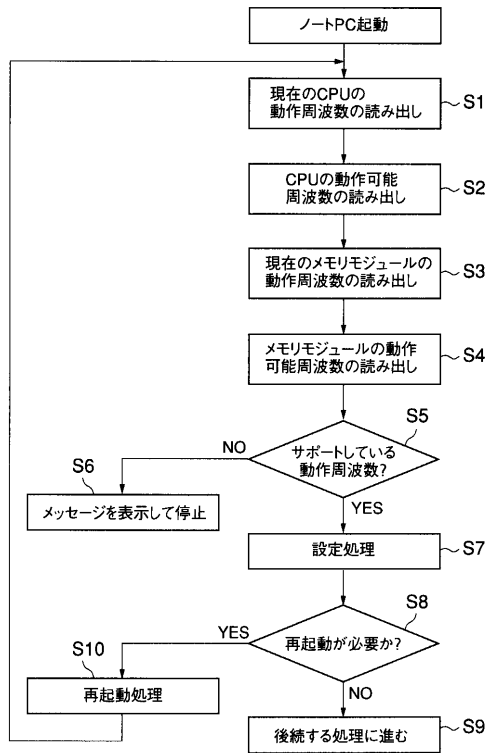
【図7】

NOW		NEXT		Action
CPU Inf.	Memory SPD Inf.	GPIOxx1 PSB set	GPIOxx2 MCLK set	GPIOxx1 PSB set / GPIOxx2 MCLK set
100MHz	any	133MHz	any	電源OFF→ON by EC command
100MHz	99MHz以下	100MHz	any	以下の表示を行い停止する。 "Please remove the incompatible memory module in Slot X (0 or 1 as appropriate)"
100MHz	100MHz~132MHz, 133MHz以上	100MHz	100MHz	そのまま起動する。
100MHz	100MHz~132MHz, 133MHz以上	100MHz	133MHz	電源OFF→ON by EC command
133MHz	99MHz以下	100MHz	any	以下の表示を行い停止する。 "Please remove the incompatible memory module in Slot X (0 or 1 as appropriate)"
133MHz	100MHz~132MHz	100MHz	100MHz	電源OFF→ON by EC command
133MHz	100MHz~132MHz	100MHz	133MHz	電源OFF→ON by EC command
133MHz	133MHz以上	100MHz	100MHz	電源OFF→ON by EC command
133MHz	133MHz以上	100MHz	133MHz	電源OFF→ON by EC command
133MHz	99MHz以下	133MHz	any	以下の表示を行い停止する。 "Please remove the incompatible memory module in Slot X (0 or 1 as appropriate)"
133MHz	100MHz~132MHz	133MHz	100MHz	そのまま起動する。
133MHz	100MHz~132MHz	133MHz	133MHz	電源OFF→ON by EC command
133MHz	133MHz以上	133MHz	100MHz	電源OFF→ON by EC command
133MHz	133MHz以上	133MHz	133MHz	そのまま起動する。

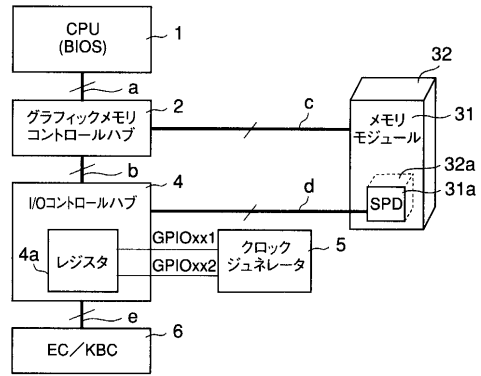
【図9】



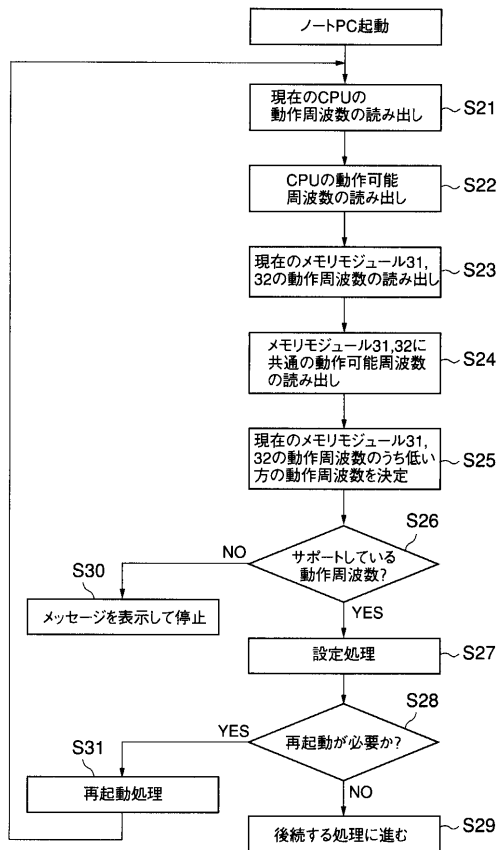
【図10】



【図11】



【図12】



【図13】

NOW		NEXT		Action
CPU Inf.	Memory SPD Inf. ①	Memory SPD Inf. ②	GPIOxx1 PSB set	
100MHz	any	any	100MHz	変更無し
100MHz	99MHz以下	133MHz以上	100MHz	変更無し
100MHz	100MHz~132MHz, 133MHz以上	133MHz以上	100MHz	変更無し
100MHz	100MHz~132MHz, 133MHz以上	133MHz以上	133MHz	変更無し
133MHz	99MHz以下	100MHz~132MHz	100MHz	変更無し
133MHz	100MHz~132MHz	133MHz以上	100MHz	変更無し
133MHz	100MHz~132MHz	any	100MHz	変更無し
133MHz	100MHz~132MHz	any	133MHz	変更無し
133MHz	133MHz以上	any	100MHz	変更無し
133MHz	133MHz以上	any	133MHz	変更無し
133MHz	99MHz以下	100MHz~132MHz	133MHz	変更無し
133MHz	100MHz~132MHz	100MHz~132MHz	133MHz	変更無し
133MHz	100MHz~132MHz	133MHz以上	133MHz	変更無し
133MHz	133MHz以上	133MHz以上	133MHz	変更無し
133MHz	133MHz以上	133MHz以上	133MHz	変更無し

GPIOxx1 MCLK set	GPIOxx2 MCLK set	Action
変更無し	変更無し	電源OFF→ON by EC command
変更無し	変更無し	以下の表示を行い停止する。 "Please remove the incompatible memory module in Slot X (0 or 1 as appropriate)"
変更無し	100MHz	電源OFF→ON by EC command
133MHz	変更無し	以下の表示を行い停止する。 "Please remove the incompatible memory module in Slot X (0 or 1 as appropriate)"
133MHz	変更無し	電源OFF→ON by EC command
133MHz	100MHz	電源OFF→ON by EC command
133MHz	133MHz	電源OFF→ON by EC command
133MHz	変更無し	電源OFF→ON by EC command
変更無し	変更無し	以下の表示を行い停止する。 "Please remove the incompatible memory module in Slot X (0 or 1 as appropriate)"
変更無し	変更無し	そのまま起動する。
変更無し	100MHz	電源OFF→ON by EC command
変更無し	133MHz	電源OFF→ON by EC command
変更無し	変更無し	そのまま起動する。

フロントページの続き

(72)発明者 安藤 元昭
東京都青梅市末広町2丁目9番地 株式会社東芝青梅工場内

審査官 小林 正明

(56)参考文献 特開平11-167514(JP,A)
特開平10-326125(JP,A)
特開平04-299717(JP,A)
特開平06-161869(JP,A)
特開平11-073237(JP,A)
特開平07-334267(JP,A)

(58)調査した分野(Int.Cl., DB名)
G06F 1/08
G06F 1/04
G06F 12/16