

(19) 日本国特許庁(JP)

## (12) 特許公報(B2)

(11) 特許番号

特許第5408880号  
(P5408880)

(45) 発行日 平成26年2月5日(2014.2.5)

(24) 登録日 平成25年11月15日(2013.11.15)

(51) Int.Cl.

F 1

HO1L 29/786	(2006.01)	HO1L 29/78	618E
HO1L 21/02	(2006.01)	HO1L 27/12	B
HO1L 27/12	(2006.01)	HO1L 29/78	618C
HO1L 21/336	(2006.01)	HO1L 29/78	618F

HO1L 29/78

HO1L 29/78

請求項の数 25 (全 15 頁) 最終頁に続く

(21) 出願番号	特願2007-551294 (P2007-551294)
(86) (22) 出願日	平成18年1月4日 (2006.1.4)
(65) 公表番号	特表2008-527742 (P2008-527742A)
(43) 公表日	平成20年7月24日 (2008.7.24)
(86) 國際出願番号	PCT/US2006/000378
(87) 國際公開番号	W02006/078469
(87) 國際公開日	平成18年7月27日 (2006.7.27)
審査請求日	平成19年7月30日 (2007.7.30)
(31) 優先権主張番号	11/039,197
(32) 優先日	平成17年1月18日 (2005.1.18)
(33) 優先権主張国	米国(US)

(73) 特許権者	591003943 インテル・コーポレーション アメリカ合衆国 95054 カリフォルニア州・サンタクララ・ミッション・カレッジ ブーレバード・2200
(74) 代理人	100104156 弁理士 龍華 明裕
(72) 発明者	ドイル、ブライアン アメリカ合衆国、97229 オレゴン州、ポートランド、エヌダブリュー・モントルー・レーン 11156
(72) 発明者	ダッタ、スマン アメリカ合衆国、97006 オレゴン州、ビバートン、エヌダブリュー・トーキング・スティック・ウェイ 16659

最終頁に続く

(54) 【発明の名称】ストレインド・チャネル領域を伴った非平面MOS構造

## (57) 【特許請求の範囲】

## 【請求項1】

基板上に形成され、前記基板からは電気的に分離された天井および2つの側壁を備え、p型のドーパントを含むシリコン・ゲルマニウム・ボディと、

前記シリコン・ゲルマニウム・ボディの前記2つの側壁上に形成され、p型のドーパントを含み、チャネルを形成するストレインド・シリコン層と、

前記ストレインド・シリコン層上に形成されたゲート誘電体と、

前記ゲート誘電体上に形成されたゲートと、

前記ストレインド・シリコン層内に形成されたソースおよびドレインと、  
を備え、

前記シリコン・ゲルマニウム・ボディは、

前記基板の絶縁層上に形成されたシリコン層に、シリコン基板上に形成されたシリコン・ゲルマニウム層を結合して、

前記絶縁層上に形成されたシリコン層及び前記シリコン基板の一部であるシリコン層に、前記シリコン・ゲルマニウム層からゲルマニウムを拡散させて、均一なゲルマニウム濃度を有するシリコン・ゲルマニウム層を形成することで得られる、

非平面トランジスタ。

## 【請求項2】

前記シリコン・ゲルマニウム・ボディは、5%から80%の間の濃度のゲルマニウムを含む、

10

20

請求項 1 に記載の非平面トランジスタ。

**【請求項 3】**

前記シリコン・ゲルマニウム・ボディは、15%の濃度のゲルマニウムを含む、

請求項 2 に記載の非平面トランジスタ。

**【請求項 4】**

前記ゲート誘電体は、2酸化シリコン、酸化ハフニウム、ケイ酸ハフニウム、酸化ランタン、アルミニ酸ランタン、酸化ジルコニウム、ケイ酸ジルコニウム、酸化タンタル、酸化チタン、チタン酸バリウム・ストロンチウム、チタン酸バリウム、チタン酸ストロンチウム、酸化イットリウム、酸化アルミニウム、タンタル酸鉛スカンジウム、および、ニオブ酸鉛亜鉛から構成されるグループから選択された物質を含む、

10

請求項 1 から請求項 3 までの何れか一項に記載の非平面トランジスタ。

**【請求項 5】**

前記ゲートは、ポリシリコン、金属、および、それらの組合せから構成されるグループから選択された物質を含む、

請求項 1 から請求項 4 までの何れか一項に記載の非平面トランジスタ。

**【請求項 6】**

前記シリコン・ゲルマニウム・ボディは、矩形の断面を有し、

前記ストレインド・シリコン層は、前記シリコン・ゲルマニウム・ボディの前記天井および前記 2 つの側壁の両方の側壁上に形成される、

請求項 1 から請求項 5 までの何れか一項に記載の非平面トランジスタ。

20

**【請求項 7】**

前記シリコン・ゲルマニウム・ボディは、台形の断面を有し、

前記ストレインド・シリコン層は、前記シリコン・ゲルマニウム・ボディの前記天井および前記 2 つの側壁の両方の側壁上に形成される、

請求項 1 から請求項 5 までの何れか一項に記載の非平面トランジスタ。

**【請求項 8】**

前記ストレインド・シリコン層は、2ナノメートルから10ナノメートルの間の厚みを有する、

請求項 1 から請求項 7 までの何れか一項に記載の非平面トランジスタ。

**【請求項 9】**

30

前記ストレインド・シリコン層は、4ナノメートルから5ナノメートルの間の厚みを有する、

請求項 8 に記載の非平面トランジスタ。

**【請求項 10】**

天井側の表面および 2 つの側壁側の表面を有し、インシュレータの上に形成され、p 型のドーパントを有するシリコン・ゲルマニウム・フィンと、

前記シリコン・ゲルマニウム・フィンの前記天井側の表面および前記 2 つの側壁側の表面の上に形成され、p 型のドーパントを有し、チャネルを形成するストレインド・シリコン・フィルムと、

前記ストレインド・シリコン・フィルムの上に形成されたゲート誘電体と、

40

前記ゲート誘電体の上に形成され、前記シリコン・ゲルマニウム・フィンの前記天井側の表面を覆って広がるゲートと、

前記ストレインド・シリコン・フィルムに形成されたソースおよびドレインと、  
を備え、

前記シリコン・ゲルマニウム・フィンは、

絶縁層を有する基板の前記絶縁層上に形成されたシリコン層に、シリコン基板上に形成されたシリコン・ゲルマニウム層を結合して、

前記絶縁層上に形成されたシリコン層及び前記シリコン基板の一部であるシリコン層に、前記シリコン・ゲルマニウム層からゲルマニウムを拡散させて、均一なゲルマニウム濃度を有するシリコン・ゲルマニウム層を形成することで得られる、

50

3 ゲート・トランジスタ。

【請求項 1 1】

前記シリコン・ゲルマニウム・フィンは、5 %から80 %の濃度のゲルマニウムを含む

、  
請求項 1 0 に記載の 3 ゲート・トランジスタ。

【請求項 1 2】

前記シリコン・ゲルマニウム・フィンは、15 %の濃度のゲルマニウム含む、

請求項 1 1 に記載の 3 ゲート・トランジスタ。

【請求項 1 3】

前記ストレインド・シリコン・フィルムは、2 ナノメートルから10 ナノメートルの間 10  
の厚みを有する、

請求項 1 0 から請求項 1 2 までの何れか一項に記載の 3 ゲート・トランジスタ。

【請求項 1 4】

前記ストレインド・シリコン・フィルムは、4 ナノメートルから5 ナノメートルの間の  
厚みを有する、

請求項 1 3 に記載の 3 ゲート・トランジスタ。

【請求項 1 5】

前記シリコン・ゲルマニウム・フィンの p ドーパントの濃度は、 $6 \times 10^{-9} / \text{cm}^3$   
以下である、

請求項 1 0 から請求項 1 4 までの何れか一項に記載の 3 ゲート・トランジスタ。 20

【請求項 1 6】

前記ストレインド・シリコン・フィルムの p ドーパントの濃度は、 $6 \times 10^{-9} / \text{cm}^3$   
<sup>3</sup> 以下である、

請求項 1 0 から請求項 1 5 までの何れか一項に記載の 3 ゲート・トランジスタ。

【請求項 1 7】

絶縁層を有する基板上のシリコン層を準備する段階と、

シリコン基板上に、シリコン・ゲルマニウム層を成長させる段階と、

前記シリコン・ゲルマニウム層を、前記絶縁層を有する基板の前記シリコン層に結合さ  
せる段階と、

前記絶縁層を有する基板上の前記シリコン・ゲルマニウム層上に、前記シリコン基板の  
シリコンの層が残るように、前記シリコン基板の一部を除去する段階と、 30

前記シリコン・ゲルマニウム層から、前記絶縁層を有する基板上の前記シリコン層およ  
び前記シリコン基板の一部が除去されて得られたシリコンの層の中に、ゲルマニウムが拡  
散して、前記絶縁層を有する基板上の前記シリコン層、前記シリコン・ゲルマニウム層お  
よび前記シリコン基板の一部が除去されて得られたシリコンの層から、緩和されたシリコ  
ン・ゲルマニウム層を形成するように、前記絶縁層を有する基板をアニールする段階と、

前記緩和されたシリコン・ゲルマニウムの中に、天井側の表面および2つの側壁側の表  
面を有するフィンを形成する段階と、

前記フィンの前記天井側の表面および2つの側壁側の表面の上に、p 型のドーパントを  
含み、チャネルを形成するストレインド・シリコン・フィルムを形成する段階と、 40

前記ストレインド・シリコン・フィルム上に、ゲート誘電体を配置する段階と、

前記ゲート誘電体上に、ゲート電極を形成する段階と、

を備える、

非平面トランジスタを製造する方法。

【請求項 1 8】

前記ゲート誘電体は、2 酸化シリコン、酸化ハフニウム、ケイ酸ハフニウム、酸化ラン  
タン、アルミニン酸ランタン、酸化ジルコニア、ケイ酸ジルコニア、酸化タンタル、酸  
化チタン、チタン酸バリウム・ストロンチウム、チタン酸バリウム、チタン酸ストロンチ  
ウム、酸化イットリウム、酸化アルミニウム、タンタル酸鉛スカンジウム、および、ニオ  
ブ酸鉛亜鉛から構成されるグループから選択された物質を含む、 50

請求項 1 7 に記載の方法。

【請求項 1 9】

前記ゲート電極は、ポリシリコン、金属、および、それらの組合せから構成されるグループから選択される。

請求項 1 7 または請求項 1 8 に記載の方法。

【請求項 2 0】

ソースおよびドレインを形成するために、前記ストレインド・シリコン・フィルムをドープする段階を更に備える。

請求項 1 7 から請求項 1 9 までの何れか一項に記載の方法。

【請求項 2 1】

基板上に形成され、前記基板からは電気的に分離された天井および 2 つの側壁を備え、<sup>10</sup>  
p 型のドーパントを有するシリコン・ゲルマニウム・ボディと、

前記シリコン・ゲルマニウム・ボディの前記 2 つの側壁上に形成され、p 型のドーパントを有し、チャネルを形成するストレインド・シリコン・フィルムと、

ドープされた前記ストレインド・シリコン・フィルム上に形成されたゲート誘電体と、  
前記ゲート誘電体上に形成されたゲートと、

ドープされた前記ストレインド・シリコン・フィルム内に形成されたソースおよびドレインと、  
<sup>20</sup>

を備え、

前記シリコン・ゲルマニウム・ボディは、

前記基板の絶縁層上に形成されたシリコン層に、シリコン基板上に形成されたシリコン・ゲルマニウム層を結合して、

前記絶縁層上に形成されたシリコン層及び前記シリコン基板の一部であるシリコン層に、前記シリコン・ゲルマニウム層からゲルマニウムを拡散させて、均一なゲルマニウム濃度を有するシリコン・ゲルマニウム層を形成することで得られる、

非平面トランジスタ。

【請求項 2 2】

前記シリコン・ゲルマニウム・ボディは、矩形の断面を有し、

前記ストレインド・シリコン・フィルムは、前記シリコン・ゲルマニウム・ボディの前記天井および前記 2 つの側壁の両方の側壁上に形成される、<sup>30</sup>

請求項 2 1 に記載の非平面トランジスタ。

【請求項 2 3】

前記シリコン・ゲルマニウム・ボディの p ドーパントの濃度は、 $6 \times 10^{19} / \text{cm}^3$   
以下である、

請求項 2 1 または請求項 2 2 に記載の非平面トランジスタ。

【請求項 2 4】

前記ストレインド・シリコン・フィルムが、ドープされている、

請求項 2 1 から請求項 2 3 までの何れか一項に記載の非平面トランジスタ。

【請求項 2 5】

前記ストレインド・シリコン・フィルムの p ドーパントの濃度は、 $6 \times 10^{19} / \text{cm}^3$ <sup>40</sup>

<sup>3</sup> 以下である、

請求項 2 4 に記載の非平面トランジスタ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施例はトランジスタ構造に関連し、特に、歪チャネルを組み入れた非平面トランジスタに関連する。

【背景技術】

【0002】

伝統的な平面の、金属・酸化物・半導体 (MOS) トランジスタの技術は、ある特定の  
<sup>50</sup>

トランジスタの機能にとっては、根本的な物理的限界に近づいており、それを過ぎると、代替の材料、プロセッシング技術、および／またはトランジスタ構造を採用することが、ムーアの法則に従った継続的なトランジスタの性能向上をサポートするために必要となるであろう。

#### 【0003】

そのようなパラダイム・シフトの1つは非平面MOS構造である。特徴のある非平面MOS構造は、非平面3ゲート・トランジスタである。3ゲート・トランジスタは、電気信号がそのトランジスタの天井側のゲートに沿って、そして、両側の垂直な側壁側のゲートに沿って伝導することを可能にする、3次元のゲート構造を採用する。そのゲートの3つの側面に沿った伝導は、他の改良の中でも、より高い駆動電流、より速いスイッチング・スピード、および、より短いゲート長を可能とし、そのトランジスタの性能を向上させる一方で、同時に、平面MOS構造と比べてより小さい領域の基板を占有する。その3ゲート・構造は、さらに、かつてないほどに縮小している平面MOSデバイスにありがちな問題である電流漏洩の量を、トランジスタのそのショート・チャネルの特徴を改善することにより減少させる。

#### 【0004】

他のパラダイム・シフトは、トランジスタの様々な部分にストレインド半導体材料を用いることを含む。（特定の応用に依存して）伸張性があり、圧縮性のある歪みを半導体のラティスに加えることは、そのストレインド半導体におけるキャリアの可動性を高める。特に、NMOSデバイスにとって、半導体に対し伸張性のある歪みを与えることは、電子の可動性（即ち、NMOSデバイス内のドミナント・チャージ・キャリア）を高める。増加したキャリアの可動性は、次に、より高いデバイス電流および対応するより速いスイッチング・スピードを可能にする。

#### 【発明の詳細な説明】

#### 【0005】

ストレインド・チャネル領域を伴った非平面MOSトランジスタ構造の実施例が開示される。これから、図面に説明されたこれらの実施例の記述に対し詳細に参照が行われてゆく。実施例はこれらの図面と結び付けて述べられてゆくが、それらをここで開示された図面に限定する意図はない。反対に、その意図は、添付した請求項により定義される、その説明される実施例の精神および領域内で、全ての代替、変更、および、均等を保護することである。

#### 【0006】

簡単に述べると、ある実施例は、ストレインド・チャネル領域を有する非平面MOSトランジスタ構造である。非平面MOSトランジスタ構造、そして、特に、NMOS3ゲート・トランジスタを、ストレインド・チャネルの利益と組み合わせることは、ある与えられたゲート長、ゲート幅、および、動作電圧について、非ストレインド・チャネルを伴う非平面MOS構造、あるいは、ストレインド・チャネルを有する平面MOS構造と対比して、改善されたトランジスタ駆動電流、スイッチング・スピード、および、減少した漏洩電流をもたらす。

#### 【0007】

図1は、シリコン・オン・インシュレータ(SOI)の基板の断面を説明する。SOI基板は、他の機能と共に、不純物層（例えば、平面MOS構造のソースおよびドレイン領域をドープする不純物）および基板の間の接合キャパシタンス層内で発生する接合キャパシタンスを減らすことで、トランジスタの性能を向上させることで、当該技術において有名である。例えば、ある実施例において、基板100はシリコンを備える。基板100の上には埋められた酸化物層101がある。ある実施例において、その埋められた酸化物層は、2酸化シリコンを備える。その埋められた酸化物層101の上には、シリコン102がある。商業的に利用可能な、そのSOI基板は、一般的に、略500オングストロームの厚みのシリコン102を有する。ある実施例は、その接合キャパシタンス領域を更に減少させるために、そのシリコン102を略20から100オングストロームの間に平坦化

10

20

30

40

50

および研磨する（例えば、化学機械研磨またはC M Pにより）。しかしながら、当該技術において理解されるように、基板100、埋められた酸化物層101、および、シリコン102によるS O Iの組合せは、注入酸素(S I M O X)、ボンドおよびエッチバック(B E S O I)またはB E S O Iプロセス(スマートカット)の前の酸素注入により別々に準備されてもよいことが、理解されるべきである。

#### 【0008】

図2は、それぞれをシリコン201にスマートカット移動させる前における、ストレインド・シリコン・ゲルマニウム201およびシリコン202を含む、基板100の図1における断面を示す。そして、スマートカット移動は、当該技術において有名であり、S O I T E Cにより開発されている。スマートカット法の特徴的な応用は、図2により説明されるように、大きな犠牲的なシリコン202の層を有する分離した基板として、シリコン202上にストレインド・シリコン・ゲルマニウム201の層を成長させることを含む。高い線量（即ち、 $10^{17} / \text{cm}^2$ ）の水素が、ストレインド・シリコン・ゲルマニウム201に隣接したそのシリコン202の深さ、あるいは、水素注入203により説明される（シリコン202の内部に配置される）ようにそのシリコン・ゲルマニウム層201の範囲内の深さに注入される。シリコン202およびストレインド・シリコン・ゲルマニウム201から成るその分離した基板は、埋められた酸化物層101およびシリコン102を含む基板100に接触させられている。特に、シリコン102、および、ストレインド・シリコン・ゲルマニウム201の表面は、高温のアニールの後に化学的な酸素ボンディングにより結合されている。言い換えれば、そのストレインド・シリコン・ゲルマニウム201は共有結合の力によりそのシリコン102に接着している。ある実施例において、そのアニールは略1時間について略800から900の間である。そのアニールは、さらに、シリコン202における高い線量の水素注入203に基づいて、徹底して弱体化させたシリコン202の層をもたらす。シリコン102およびストレインド・シリコン・ゲルマニウム201の間の接着力が、その徹底的に水素注入203が弱体化させたシリコン202の層が支えることのできる力よりも強いと、シリコン202の犠牲的な部分（もし水素注入203がシリコン・ゲルマニウム201内にある場合においてはシリコン・ゲルマニウム201およびシリコン202）が削られて、図3により説明される構造を後に残す。ある実施例において、その残ったシリコン202（あるいはシリコン・ゲルマニウム201）は、化学的・機械的に磨かれて、後続のプロセス・ステップのために適切なシリコン202（またはシリコン・ゲルマニウム201）の表面を形成してよい。

#### 【0009】

シリコンおよびゲルマニウムは、同一のラティス構造を有するが、しかしながら、ゲルマニウムの格子定数は、ゲルマニウムの格子定数よりも4.2%大きい（シリコンの格子定数は5.43オングストロームであるのに対し、ゲルマニウムの格子定数は5.66オングストロームである）。シリコン・ゲルマニウム合金Si<sub>1-x</sub>Ge<sub>x</sub>、x=0.0から1.0は、xが0.0から1.0に増加すると、格子定数を単調増加させる。シリコン・ゲルマニウムの上に薄い層のシリコンを配置することで、その下側のシリコン・ゲルマニウムのラティス構造はそのラティスをシリコン層に薄く配置させて、より大きいシリコン・ゲルマニウムのラティスに揃えられたより小さいシリコン・ラティスとして、伸張性のある歪みを伴ったシリコン層が生成される。同様に、シリコン層における圧縮性のある歪みとともに、薄いシリコン・ゲルマニウム層が成長する。しかしながら、歪みのある物質に配置された層が厚くなるにつれて、それらはそれらに本来備わっているラティス構造を緩和させる傾向がある。

#### 【0010】

図4は、高温かつ長期間のアニールの後における、図3の基板100の断面を示す。ある実施例において、そのアニールは、略1秒から3時間の間にについて、略800から1100の間である。ある実施例のあるアニールにおいて、その温度は略1000であり、そして、その期間は略2時間である。その高温かつ長期間のアニールの間、そのストレインド・シリコン・ゲルマニウム201内のゲルマニウムはシリコン102およびシリ

10

20

30

40

50

コン202に中で拡散する。そのゲルマニウムは、そのストレインド・シリコン201、シリコン102、および、シリコン202に渡ってほぼ均一な濃度で拡散するので、それは緩和されたシリコン・ゲルマニウム401を形成する。もはや隣接するシリコンによって圧縮可能に歪められることはないので、緩和されたシリコン・ゲルマニウム401の格子定数は、その緩和されたシリコン・ゲルマニウム401の中のゲルマニウムの濃度に基づいて増加する。ある実施例において、その緩和されたシリコン・ゲルマニウム401は、略5%から80%の範囲の濃度のゲルマニウムを有する（即ち、シリコン・ラティスが存在する場所の約5%から80%がゲルマニウムにより占有される）。ある実施例において、その緩和されたシリコン・ゲルマニウム401は、約15%の濃度のゲルマニウムを有する。その緩和されたシリコン・ゲルマニウム401は、シリコン102、ストレインド・シリコン・ゲルマニウム201、シリコン202、または、それらの組合せを、予めアニールし、ドープすることに基づいて、当該技術において知られた如何なるpドーパントによってpにドープされてもよい。緩和されたシリコン・ゲルマニウム401の実施例におけるそのpドーパントの濃度レベルは、略ドープされていない状態および $6 \times 10^{-9} / \text{cm}^3$ の間であってよい。ある実施例において、緩和されたシリコン・ゲルマニウム401のpタイプのドーパントの濃度レベルは、略 $10^{17} / \text{cm}^3$ である。

#### 【0011】

図5は、緩和されたシリコン・ゲルマニウム・フィン501を形成するために、緩和されたシリコン・ゲルマニウム401をリソグラフィック・パターンニングした後における、図4の基板100の断面を示す。その緩和されたシリコン・ゲルマニウム・フィン501は、シリコン・ゲルマニウムをパターンニングするする技術において知られた如何なる方法によってパターンニングされてもよい。ある実施例において、その緩和されたシリコン・ゲルマニウム・フィンは当該技術において知られた如何なるドライ・エッチ・プロセスによりパターンニングされてもよい。そのリソグラフィック・パターンニングに続いて、ある実施例における緩和されたシリコン・ゲルマニウム・フィン501は、ほぼ矩形の断面を有し、そして、そのリソグラフィック・パターンニングは、実質的に異方性であって、実質的に垂直な、緩和されたシリコン・ゲルマニウム・フィン501の側壁を生成する。更なる実施例において、図示していないものの、その緩和されたシリコン・ゲルマニウム・フィン501は、天井側の表面の横方向距離が底よりも短いほぼ台形の断面を有する。その実質的に矩形および実質的に台形の実施例について、その緩和されたシリコン・ゲルマニウム・フィン501は、幅および高さがそのトランジスタ・ゲート長の略25%から100%の間である天井および2つの側壁を備え、そして、実質的に高くて薄い形状から実質的に短くて幅の広い形状までの如何なる形状を有してもよい。さらに他の実施例においては、これも図示していないが、その緩和されたシリコン・ゲルマニウム・フィン501は、他の幾何学的な断面を有し、その断面は、追加の側壁を有してもよいし、あるいは、実質的に半球状であってもよい。

#### 【0012】

図6は、ストレインド・シリコン601を配置した後における、図5の基板100の断面を示す。上述のように、緩和されたシリコン・ゲルマニウム・フィン501の格子定数は、シリコンの格子定数よりも大きい。シリコンの薄い層がその緩和されたシリコン・ゲルマニウム・フィン501の上に形成される場合に、そのシリコンが充分に薄いとすれば、そのシリコンの格子はその緩和されたシリコン・ゲルマニウム・フィン501の格子にそろえられて、ストレインド・シリコン601を形成する。その緩和されたシリコン・ゲルマニウム・フィン501の格子定数がシリコンのそれよりも大きく、より小さいシリコンの格子はその緩和されたシリコン・ゲルマニウム・フィン501の格子に沿うように広がるので、その後に形成されるストレインド・シリコン601は、伸張性のある歪みを表す。述べたように、その伸張性のある歪みは、ある実施例における非平面MOSトランジスタのチャネル領域を備えるそのストレインド・シリコン601内で、キャリアの可動性を増加させる。

#### 【0013】

10

20

30

40

50

ストレインド・シリコン 601 は、結晶のシリコンを配置する技術において知られた如何なる方法によって配置されてもよい。ある実施例において、そのストレインド・シリコン 601 は、緩和されたシリコン・ゲルマニウム・フィン 501 のパターンニングの間に、その緩和されたシリコン・ゲルマニウム・フィン 401 の表面が露光され、かつ、その埋められた酸化物層 101 の表面は露光されないように、選択エピタキシーにより配置される。たとえば、ある実施例において、低圧化学蒸気配置プロセスの実施例は、シラン ( $\text{SiH}_4$ )、ジシラン ( $\text{Si}_2\text{H}_4$ )、ジクロロシラン ( $\text{SiH}_2\text{Cl}_2$ )、および、トリクロロシラン ( $\text{SiHCl}_3$ ) を、シリコン源として利用し、そして、 $\text{HCl}$  を、選択的な成長のためのエッティング・ガスとして利用する。ある実施例において、配置室の圧力は略 500 ミリトールから 500 トールの間であり、そして、基板 100 の温度は略 400 から 1100 の間であり、そして、合計の前駆ガスフロー率は、略 10 sccm から 1000 sccm の間である。それらの配置の条件は、その配置室のサイズに依存して变化し得ることが理解されるべきである。エピタキシャルの配置は実質的に単結晶のストレインド・シリコン 601 を形成することも更に理解されるべきである。  
10

#### 【0014】

ある実施例において、そのストレインド・シリコン 601 は p 型のドーパントによってドープされる。ある実施例において、ストレインド・シリコン 601 におけるその p 型のドーパントの濃度レベルは、略ドープされていない状態から  $6 \times 10^{19} / \text{cm}^3$ までの間に広がる。特に、低圧化学配置プロセスの実施例において、そのストレインド・シリコン 601 は、配置の間に、ドーパントの前駆物質と合体させることにより、その場でドープされてもよい。ストレインド・シリコン 601 は、代わりに、外方拡散または注入によりドープされてもよい。  
20

#### 【0015】

述べたように、緩和されたシリコン・ゲルマニウム・フィン 501 の実施例の断面は天井および 2 つの側壁を有する。そのストレインド・シリコン 601 が、緩和シリコン・ゲルマニウム・フィン 501 のその天井および両側の側壁上に、実質的にそれぞれの表面について均一な厚みで配置されることに気がつくことが重要である。天井および側壁上のそのストレインド・シリコン 601 の実施例は、略 2 ナノメートルから 10 ナノメートルの間の、実質的に均一な厚みを有する。ある実施例において、そのストレインド・シリコン 601 の厚みは、略 4 から 5 ナノメートルの間である。ある実施例において、当該技術において理解されるように、そのストレインド・シリコン 601 の厚みは、大きく消耗した、又は、完全に消耗したチャネル状態を可能にする。  
30

#### 【0016】

図 7 は、ゲート誘電体 701 およびゲート 702 の配置後における、図 6 の基板 100 の断面を、非平面、3 ゲート・トランジスタの断面を説明するために示す。ある実施例において、ゲート誘電体 701 は 2 酸化シリコンを備える。他のある実施例において、ゲート誘電体 701 は、酸化ハフニウム、ケイ酸ハフニウム、酸化ランタン、アルミニン酸ランタン、酸化ジルコニア、ケイ酸ジルコニア、酸化タンタル、酸化チタン、チタン酸バリウム・ストロンチウム、チタン酸バリウム、チタン酸ストロンチウム、酸化イットリウム、酸化アルミニウム、タンタル酸鉛スカンジウム、および、ニオブ酸鉛亜鉛のような、高い誘電率の材料を備える。ゲート誘電体 701 は、ゲート誘電体 701 の材料を配置する技術において知られる如何なる方法によって配置されてもよい。  
40

#### 【0017】

ある実施例において、ゲート誘電体 701 の配置は、プランケット配置である。ゲート誘電体 701 の配置の後に、ゲート 702 が配置される。ある実施例において、そのゲート 702 は、ポリシリコン、high-k ゲート誘電体 701 インターフェイスにおける金属層を伴ったポリシリコン、あるいは、完全な金属ゲートを備える。ある実施例において、そのゲート 702 の配置はプランケット配置である。ゲート誘電体 701 およびゲート 702 の配置がプランケット配置である実施例において、3 ゲート・非平面トランジスタの実施例のソースおよびドレインをその後に形成することとなる、ストレインド・シリ  
50

コン601の領域を露光するように、それぞれがエッチされる。注目すべきことに、ある実施例におけるそのゲート702および下に横たわるゲート誘電体701は、そこに形成されたストレインド・シリコン601を含む、緩和されたシリコン・ゲルマニウム・フィン501の全ての側面（ある実施例における、天井および両側の側壁）の上に広がる。

#### 【0018】

ある代替の実施例において（図示しない）、そのゲート702は、その緩和されたシリコン・ゲルマニウム・フィン501の側壁に隣接するのみであって、その緩和されたシリコン・ゲルマニウム・フィン501の天井に渡っては広がっていない。そのストレインド・シリコン601は、その緩和されたシリコン・ゲルマニウム・フィン501の、露光された全ての表面（即ち、天井および両方の側壁）の上に形成されてもよく、あるいは、そのシリコン・ゲルマニウム・フィン501の2つの側壁上に形成されるのみであってもよい。同様に、そのゲート誘電体701はその緩和されたシリコン・ゲルマニウム・フィン501上に形成されたそのストレインド・シリコン601の、露光された全ての表面（即ち、天井および2つの側壁）の上に形成されてもよいし、または、そのストレインド・シリコン601の2つの側壁上に形成されるのみであってもよい。そのような配置により、ある実施例におけるその非平面トランジスタは、ストレインド・シリコン601のチャネル領域を含むFinFETのようになる。

#### 【0019】

図8は、埋められた酸化物層101、緩和されたシリコン・ゲルマニウム・フィン501、ストレインド・シリコン601、ゲート誘電体701およびゲート702を含む、図7に示す基板100の、斜視図の説明図である。ある実施例において、ゲート誘電体701およびゲート702のプランケット配置は、上述のように、緩和されたシリコン・ゲルマニウム・フィン501を露光するようにエッチされる。非平面3ゲートMOSトランジスタのアレイを生成するために、1つの緩和されたシリコン・ゲルマニウム・フィン501が、多数のゲート702に対して動作し、そして、1つのゲート702が多数の緩和されたシリコン・ゲルマニウム・フィン501と共に動作することが、理解されるべきである。

#### 【0020】

図9は、ソース902およびドレイン903を形成するための注入901を含む、図8の斜視図の説明図である。ソースおよびドレインをMOSトランジスタのために形成する技術において良く知られているように、注入901（例えば、NMOSデバイスのためのnタイプドーパントの注入）は、さらに、その後に金属が組み立てられることに伴う、そのソース902およびドレイン903の間の接合抵抗を減少させて、非平面3ゲートMOSトランジスタの実施例の性能を改善することができる。

#### 【0021】

ある実施例における結果の構造は、ストレインド・シリコン601のチャネルを有する非平面3ゲートMOSトランジスタである。述べたように、そのストレインド・シリコン601のラティスにおけるその伸張性のある歪みは、そのストレインド・シリコン601のラティス内の電子およびホールの可動性を増加させ、性能のより改善した特徴を伴ったNMOSデバイスを作ることができる。さらに、ある実施例において、そのストレインド・シリコン601の厚みは、大きく消耗した、あるいは、完全に消耗した状態を可能とし、NMOSデバイスがオフ状態（即ち、ゼロ・ゲート電圧を伴ったエンハンス・モード）である間の漏洩電流を緩和することができる。

#### 【0022】

非平面MOSトランジスタの構造をストレインド・チャネル材料と組み合わせてトランジスタの性能を改善するという、実施例の素晴らしさを、当業者であれば理解するであろう。

#### （項目1）

基板上に形成され、上記基板からは電気的に分離されたシリコン・ゲルマニウム・ボディと、

10

20

30

40

50

上記シリコン・ゲルマニウム・ボディ上に形成されたストレインド・シリコンと、  
上記ストレインド・シリコン上に形成されたゲート誘電体と、  
上記ゲート誘電体上に形成されたゲートと、  
上記ストレインド・シリコン内に形成されたソースおよびドレインと、  
を備える非平面トランジスタ。

(項目2)

上記シリコン・ゲルマニウム・ボディは略5%から80%の間の密度のゲルマニウムを備える、項目1に記載の非平面トランジスタ。

(項目3)

上記シリコン・ゲルマニウム・ボディは略15%の密度のゲルマニウムを備える、項目2に記載の非平面トランジスタ。

10

(項目4)

上記ゲート誘電体は、2酸化シリコン、酸化ハフニウム、ケイ酸ハフニウム、酸化ランタン、アルミニン酸ランタン、酸化ジルコニウム、ケイ酸ジルコニウム、酸化タンタル、酸化チタン、チタン酸バリウム・ストロンチウム、チタン酸バリウム、チタン酸ストロンチウム、酸化イットリウム、酸化アルミニウム、タンタル酸鉛スカンジウム、および、ニオブ酸鉛亜鉛から構成されるグループから選択された物質を備える、項目1に記載の非平面トランジスタ。

(項目5)

上記ゲートは、ポリシリコン、金属、および、それらの組合せから構成されるグループから選択された物質を備える、項目1に記載の非平面トランジスタ。

20

(項目6)

上記シリコン・ゲルマニウム・ボディは実質的に矩形の断面を有し、そして、上記ストレインド・シリコンは上記シリコン・ゲルマニウム・ボディの天井および両方の側壁の上に形成される、項目1に記載の非平面トランジスタ。

(項目7)

上記シリコン・ゲルマニウム・ボディは実質的に台形の断面を有し、そして、上記ストレインド・シリコンは上記シリコン・ゲルマニウム・ボディの天井および両方の側壁の上に形成されている、項目1に記載の非平面トランジスタ。

(項目8)

30

上記ストレインド・シリコンは、略2ナノメートルから10ナノメートルの間の厚みを有する、項目1に記載の非平面トランジスタ。

(項目9)

上記ストレインド・シリコンは、略4ナノメートルから5ナノメートルの間の厚みを有する、項目8に記載の非平面トランジスタ。

(項目10)

天井側の表面および2つの側壁側の表面を有し、インシュレータの上に形成されたシリコン・ゲルマニウム・フィンと、

上記シリコン・ゲルマニウム・フィンの天井側の表面および側壁側の表面の上に形成されたストレインド・シリコン・フィルムと、

40

上記ストレインド・シリコン・フィルムの上に形成されたゲート誘電体と、

上記ゲート誘電体の上に形成され、上記シリコン・ゲルマニウム・フィンの上記天井側の表面を覆って広がるゲートと、

上記ストレインド・シリコン・フィルムに形成されたソースおよびドレインと、  
を備える3ゲート・トランジスタ。

(項目11)

上記シリコン・ゲルマニウム・フィンは略5%から80%の密度のゲルマニウムを備える、項目10に記載の3ゲート・トランジスタ。

(項目12)

上記シリコン・ゲルマニウム・フィンは略15%の密度のゲルマニウムを備える、項目

50

11に記載の3ゲート・トランジスタ。

(項目13)

上記ストレインド・シリコン・フィルムは、略2ナノメートルから10ナノメートルの間の厚みを有する、項目10に記載の3ゲート・トランジスタ。

(項目14)

上記ストレインド・シリコン・フィルムは、略4ナノメートルから5ナノメートルの間の厚みを有する、項目13に記載の3ゲート・トランジスタ。

(項目15)

シリコン・オン・インシュレータ上にシリコン・ゲルマニウムを形成することと、

上記シリコン・ゲルマニウムを緩和させるために上記シリコン・ゲルマニウムを焼成することと、

10

上記緩和されたシリコン・ゲルマニウムの中に、天井側の表面および2つの側壁側の表面を有するフィンを形成することと、

上記フィンの上記天井側の表面および2つの側壁側の表面の上にストレインド・シリコンを形成することと、

を備える方法。

(項目16)

上記シリコン・ゲルマニウムを焼成することは、上記シリコン・オン・インシュレータの基板における上記シリコンの中でゲルマニウムを拡散させること、を更に備える、項目15に記載の方法。

20

(項目17)

2酸化シリコン、酸化ハフニウム、ケイ酸ハフニウム、酸化ランタン、アルミニン酸ランタン、酸化ジルコニウム、ケイ酸ジルコニウム、酸化タンタル、酸化チタン、チタン酸バリウム・ストロンチウム、チタン酸バリウム、チタン酸ストロンチウム、酸化イットリウム、酸化アルミニウム、タンタル酸鉛スカンジウム、および、ニオブ酸鉛亜鉛から構成されるグループから選択されたゲート誘電体物質のゲート誘電体を、上記ストレインド・シリコン・フィルム上に形成すること、を更に備える項目16に記載の方法。

(項目18)

ポリシリコン、金属、および、それらの組合せから構成されるグループから選択されたゲート物質のゲートを上記ゲート誘電体上に形成すること、を更に備える、項目17に記載の方法。

30

(項目19)

ソースおよびドレインを形成するために、上記ストレインド・シリコンをドープすること、を更に備える項目18に記載の方法。

(項目20)

ストレインド・シリコン・チャネル領域を有する3ゲート・トランジスタを備える装置。

(項目21)

上記ストレインド・シリコン・チャネル領域は、略2ナノメートルから10ナノメートルの間の厚みを有する、項目20に記載の装置。

40

(項目22)

上記ストレインド・シリコン・チャネル領域は、略4ナノメートルから5ナノメートルの間の厚みを有する、項目21に記載の装置。

### 【図面の簡単な説明】

#### 【0023】

【図1】シリコン・オン・インシュレータ(SOI)の基板の断面の説明図。

【図2】図1の基板、および、スマートカット・プロセスのための水素注入を伴ったストレインド・シリコン・ゲルマニウムおよびシリコンの説明図。

【図3】ストレインド・シリコン・ゲルマニウムおよびシリコンのスマートカット形成の

50

後における、図 2 の基板の断面の説明図。

【図 4】緩和されたシリコン・ゲルマニウムを形成するための焼成の後における、図 3 の基板の断面の説明図。

【図 5】緩和されたシリコン・ゲルマニウムをパターンニングした後における、図 4 の基板の断面の説明図。

【図 6】緩和されたシリコン・ゲルマニウム上のストレインド・シリコンの形成の後における、図 5 の基板の断面の説明図。

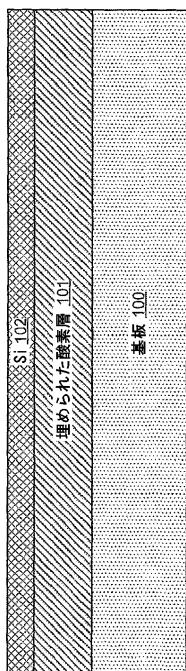
【図 7】ゲート誘電体およびゲートを、ストレインド・チャネルを含む非平面MOS構造を形成するために形成した後における、図 6 の基板の断面の説明図。

【図 8】図 7 の基板の斜視図の説明図。

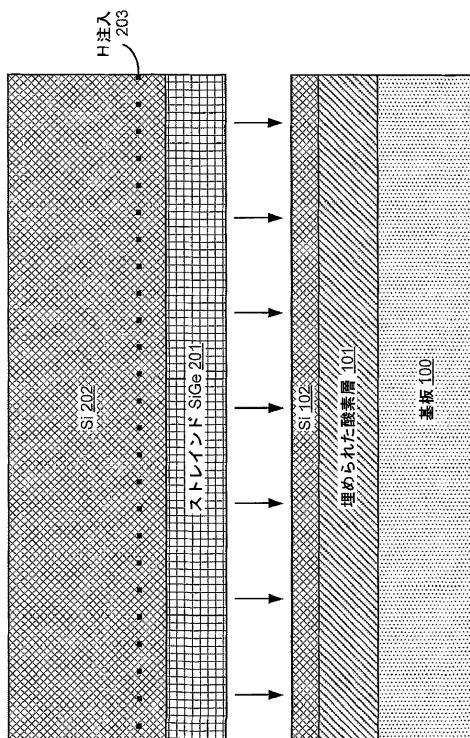
【図 9】ソースおよびドレイン領域を形成するための注入の後における、図 8 の斜視図の説明図。

10

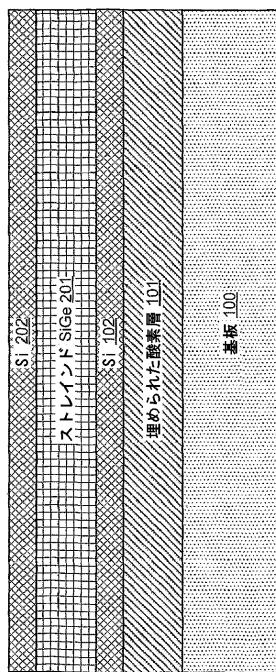
【図 1】



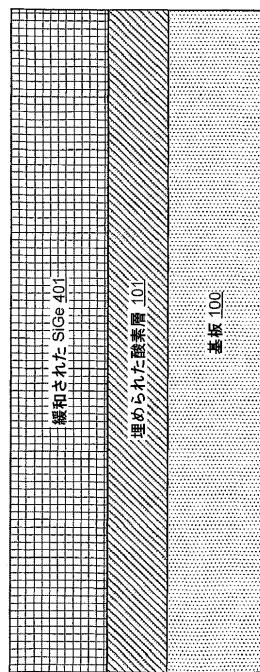
【図 2】



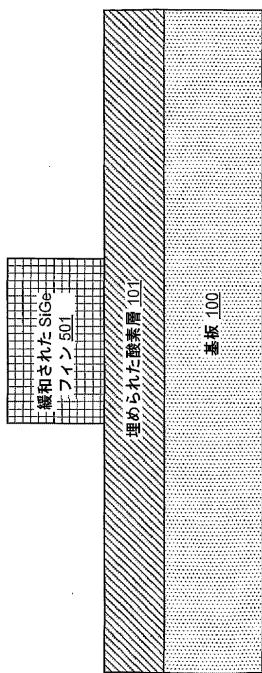
【図3】



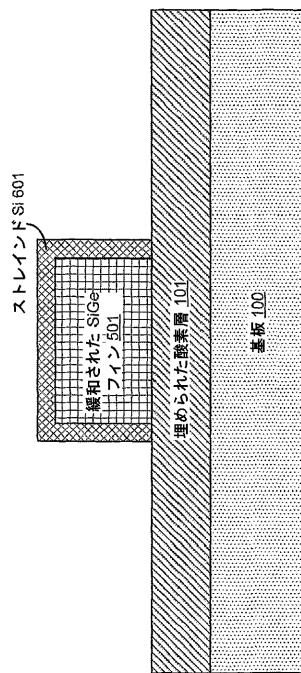
【図4】



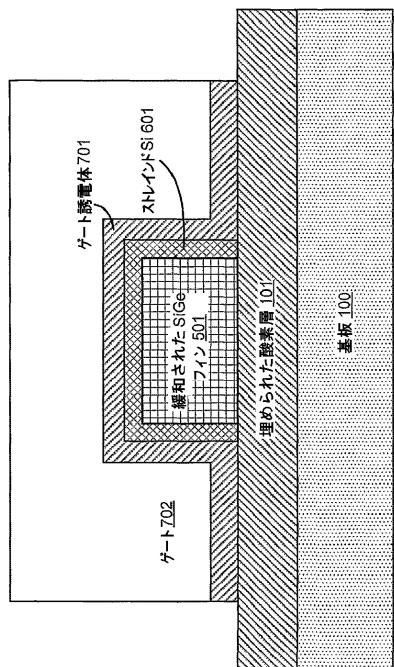
【図5】



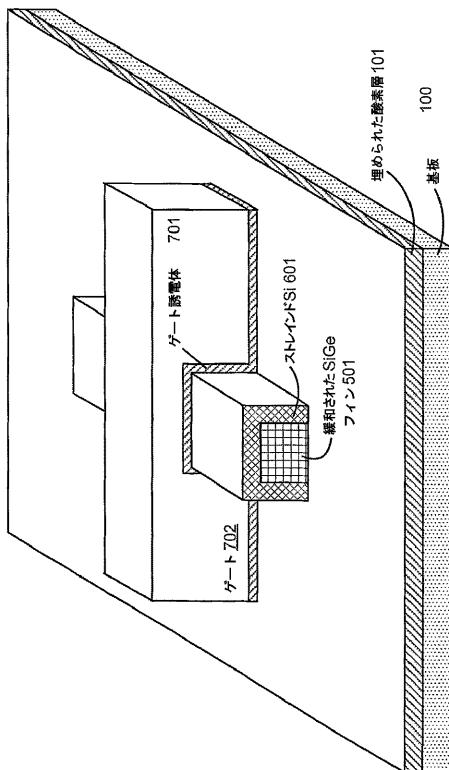
【図6】



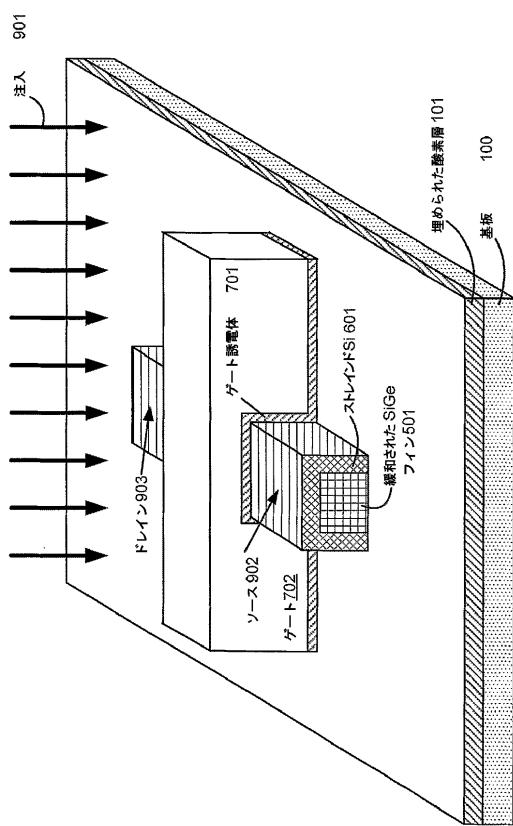
【図7】



【図8】



【図9】



---

フロントページの続き

(51)Int.Cl.

F I

H 01 L 29/78 617K  
H 01 L 29/78 626C

(72)発明者 ジン、ビーン - イー

アメリカ合衆国、97035 オレゴン州、レーク オスウィゴ、シエーラ コート 1287  
2

(72)発明者 チャウ、ロバート

アメリカ合衆国、97007 オレゴン州、ビーバートン、エスタブリュー 171エスティ－  
アベニュー 8875

審査官 川村 裕二

(56)参考文献 特開2003-243667(JP,A)

特開2002-217413(JP,A)

特開平09-321307(JP,A)

特開2004-079887(JP,A)

国際公開第2004/068585(WO,A1)

国際公開第2004/032246(WO,A1)

特開2004-128185(JP,A)

特開2005-005590(JP,A)

(58)調査した分野(Int.Cl., DB名)

H 01 L 29 / 786

H 01 L 21 / 02

H 01 L 21 / 336

H 01 L 27 / 12