

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4069436号
(P4069436)

(45) 発行日 平成20年4月2日(2008.4.2)

(24) 登録日 平成20年1月25日(2008.1.25)

(51) Int.Cl.

F I

G O 2 B 5/20 (2006.01)

G O 2 B 5/20 1 O 1

C 2 3 C 14/08 (2006.01)

C 2 3 C 14/08 D

G O 2 F 1/1335 (2006.01)

G O 2 F 1/1335 5 O 5

G O 2 F 1/1343 (2006.01)

G O 2 F 1/1343

G O 9 F 9/00 (2006.01)

G O 9 F 9/00 3 4 2

請求項の数 3 (全 28 頁) 最終頁に続く

(21) 出願番号 特願2000-95412 (P2000-95412)
 (22) 出願日 平成12年3月30日(2000.3.30)
 (65) 公開番号 特開2001-281435 (P2001-281435A)
 (43) 公開日 平成13年10月10日(2001.10.10)
 審査請求日 平成15年12月1日(2003.12.1)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区西新宿2丁目4番1号
 (74) 代理人 100107836
 弁理士 西 和哉
 (74) 代理人 100064908
 弁理士 志賀 正武
 (74) 代理人 100101465
 弁理士 青山 正和
 (74) 代理人 100095728
 弁理士 上柳 雅普
 (74) 代理人 100107261
 弁理士 須澤 修

最終頁に続く

(54) 【発明の名称】 カラーフィルター基板の製造方法

(57) 【特許請求の範囲】

【請求項 1】

少なくともカラーフィルター層、カラーフィルター層を保護する保護膜、透明導電材料からなる透明電極を具備するカラーフィルター基板の製造方法において、基板本体上に前記カラーフィルター層と前記保護膜とを形成し、プラズマアッシングにより前記基板本体表面の表面洗浄を行った後、前記保護膜の上面から端縁部を経て前記基板本体上に至る第一透明導電膜を形成する工程と、該第一透明導電膜上にイオンプレーティング法により、前記第一透明導電膜とは膜質の異なる第二透明導電膜を形成し、前記第一透明導電膜、前記第二透明導電膜を所定のパターンに加工することにより、前記第一透明導電膜、前記第二透明導電膜の二層構造からなる前記透明電極を形成する工程とを有し、前記基板本体の洗浄処理、前記第一透明導電膜の形成時、及び前記第二透明導電膜の形成時におけるガス圧が 0 . 1 ~ 1 P a に設定されることを特徴とするカラーフィルター基板の製造方法。

【請求項 2】

前記プラズマアッシング処理は、電力を 3 0 0 ~ 1 k W、ガス中の酸素分率を 0 . 5 ~ 5 %、処理時間を 7 ~ 2 0 分間に設定し、前記プラズマアッシングを行うことを特徴とする請求項 1 記載のカラーフィルター基板の製造方法。

【請求項 3】

スパッタリング法により前記第一透明導電膜を形成することを特徴とする請求項 1 又は請求項 2 記載のカラーフィルター基板の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【 発明の属する技術分野 】

本発明は、カラーフィルター基板の製造方法に係り、特に、膜質の異なる第一透明導電膜と第二透明導電膜の２層構造からなる透明電極を形成する技術に関する。

【 0 0 0 2 】

【 従来の技術 】

図 1 6 に、スイッチング素子として T F D (Thin Film Diode) 素子を用いた従来の液晶 (表示) 装置 1 0 0 の概略断面構造を示し、この液晶装置の構造を説明する。また、図 1 7 に、この液晶装置 1 0 0 の部分構造を示す。図 1 6 は図 1 7 に示す液晶装置を A 1 0 - A 1 0 ' 方向に切断したときの断面図を示している。図 1 6、図 1 7 において、各層や各 10
部材を図面上で認識可能な程度の大きさとするため、各層や各部材の縮尺は実際のものとは異なるように表している。

【 0 0 0 3 】

図 1 6 に示すように、液晶装置 1 0 0 おいて、カラーフィルター層 1 0 5 などを備えた、カラーフィルター基板 (下側基板) 1 0 1 と、後述する T F D 素子 1 1 0 などを備えた素子基板 (上側基板) 1 0 2 とがそれぞれの基板の周縁部においてシール材 1 0 4 を介して所定間隔で貼着され、カラーフィルター基板 1 0 1、素子基板 1 0 2 間に液晶層 1 0 3 が挟持されている。

【 0 0 0 4 】

カラーフィルター基板 1 0 1 は、ガラス等からなる基板本体 1 0 1 A と、その上に順次積 20
層形成されたカラーフィルター層 1 0 5、保護膜 1 0 6、絶縁膜 1 0 7、透明電極 1 0 8、配向膜 1 1 2 を主体として構成されている。また、素子基板 1 0 2 は、ガラス等からなる基板本体 1 0 2 と、その下面側 (液晶層 1 0 3 側) に積層形成された画素電極 1 0 9、T F D 素子 1 1 0、配向膜 1 1 3 を主体として構成されている。

【 0 0 0 5 】

図 1 6、図 1 7 に示すように、基板本体 1 0 1 A 上には、カラー画素 1 0 5 a 及び遮光層 (ブラックマトリックス) 1 0 5 b からなるカラーフィルター層 1 0 5 が形成されている。カラーフィルター層 1 0 5 上にはカラーフィルター層 1 0 5 を保護するとともに、カラー 30
フィルター層 1 0 5 を平坦化するための有機膜からなる保護膜 1 0 6 が形成され、保護膜 1 0 6 上には、酸化珪素 (SiO_x) 又は窒化珪素 (SiN_x) からなる絶縁膜 1 0 7 が形成され、絶縁膜 1 0 7 上にはインジウム錫酸化物などの透明導電材料からなり、走査線となる複数の透明電極 1 0 8 が各々短冊状に形成されている。図 1 7 においては、簡略化のため、保護膜 1 0 6、絶縁膜 1 0 7 を省略している。

【 0 0 0 6 】

また、基板本体 1 0 2 A のカラーフィルター基板 1 0 1 と対向する表面上には、各画素に対応する位置にインジウム錫酸化物などの透明導電材料からなる画素電極 1 0 9 がマトリクス状に配置され、これらの画素電極 1 0 9 を駆動するための T F D 素子 1 1 0 が各画素電極 1 0 9 毎に配置されている。また、素子基板 1 0 2 のカラーフィルター基板 1 0 1 と対向する表面上には、基板本体 1 0 1 A 上に配置される透明電極 1 0 8 と交差する方向に 40
複数の信号線 1 1 1 が設けられ、各 T F D 素子 1 1 0 が信号線 1 1 1 に接続されている。

【 0 0 0 7 】

図 1 6 に示すように、透明電極 1 0 8 の液晶層 1 0 3 側、画素電極 1 0 9 の液晶層 1 0 3 側には液晶を配向するためのポリイミドなどからなる配向膜 1 1 2、1 1 3 が形成されている。配向膜 1 1 2、1 1 3 間には液晶セルのセルギャップを均一にするための二酸化珪素、ポリスチレンなどから形成される多数の球状のスペーサー 1 1 4 が配置されている。図 1 7 においては簡略化のため、配向膜 1 1 2、1 1 3、スペーサー 1 1 4 は省略している。また、実際の液晶装置において、カラーフィルター基板 1 0 1、素子基板 1 0 2 の外側には位相差板、偏光板などの光学素子が設置されているが、図面上では省略している。

【 0 0 0 8 】

この構造の液晶装置 1 0 0 においては、表示領域に対応してカラーフィルター層 1 0 5 が 50

形成されている。カラーフィルター層 105 の端縁部を 205 とすると、保護膜 106 の端縁部 206 はカラーフィルター層 105 の端縁部 205 とシール材 104 の内周部 204 との間に位置されている。絶縁膜 107 は基板本体 101 A 上の全面に形成されている。さらに、透明電極 108 の一方の端部はシール材 104 の外側まで延出形成され、図面では省略している外部接続用端子部に接続されている。

【0009】

【発明が解決しようとする課題】

図 18 に、上記のカラーフィルター基板 101 の周縁部を拡大した概略平面構造を示す。図 18 に示すように、透明電極 108 が保護膜 106 の端縁部 206 の外側の領域の一部から細く形成され、引回し配線とされ、図面では省略している外部接続用端子部に接続されている。

10

【0010】

また、配向膜 112 の端縁部 212 の外側の領域において、透明電極 108 が形成されていない領域では、絶縁膜 107 が一番上の層とされているので、この領域を図 18 に符号 202 で示した。

【0011】

配向膜 112 は、ポリイミドなどの配向性高分子膜を成膜後、レーヨンなどのラビング布を巻き付けたラビングローラーで擦る（ラビングする）ことにより形成されるが、この配向膜 112 の形成工程において、絶縁膜 107 が一番上の層となっている領域 202 もラビングローラーにより擦られることになるので、絶縁膜 107 上に、ラビング布の繊維くずや配向性高分子膜の削りかすが付着する恐れがある。このようなことが生じると、配向膜 112 を形成した後の洗浄工程において、領域 202、すなわち配向膜 112 の外側の領域に付着した付着物が、洗浄液の流れに沿って表示領域内の配向膜 112 上に移動し、洗浄を行っても配向膜 112 上に移動した付着物が完全には取りきれず、配向膜 112 上に残された付着物の残査が配向不良を引き起こす恐れがある。

20

【0012】

この配向不良の問題は、従来、配向膜 112 を基板本体 101 A 上の全面に形成することにより回避することができると考えられるが、配向膜 112 をシール材 104 の形成領域にも形成した場合、シール材 104 のカラーフィルター基板 101 に対する密着性が低下し、液晶セルの外部から水分などの異物が液晶セル内に混入する恐れが生じやすく、品質が悪化するという恐れがある。そのため、本発明者は、図 16 に示すように、配向膜 112 をシール材 104 の内周部 204 よりも内側に形成することが望ましいと考えている。

30

【0013】

配向膜 112 をシール材 104 の内周部 204 より内側にのみ形成した場合において、本発明者が検討を行ったところ、配向不良の問題は保護膜 106 と透明電極 108 との間に絶縁膜 107 を形成していない場合には生じにくいことが判明した。

【0014】

しかしながら、従来、透明電極 108 は高周波（RF(Radio Frequency)）電源と DC(Direct Current) 電源の両方を用い、高パワーのスパッタリング法により形成されているが、絶縁膜 107 を形成せずに、保護膜 106 上に直接、透明電極 108 を形成した場合には、保護膜 106 と透明電極 108 との密着性が悪いことが判明した。

40

【0015】

また、絶縁膜 107 を形成せずに、保護膜 106 上に直接、透明電極 108 を形成した場合、保護膜 106 の端縁部 206 の外側において、カラーフィルター層 105、保護膜 106、絶縁膜 107 が形成されないため、ガラス等からなる基板本体 101 A 上に直接、透明電極 108 が形成されることになる。

【0016】

保護膜 106 上に直接透明電極 108 を形成する場合、インジウム錫酸化物などからなる透明導電膜を形成した後、所定のパターンにエッチングする工程において、保護膜 106 と透明導電膜との密着性が悪いため、有機膜である保護膜 106 上に形成された透明導電

50

膜の方が、無機材料のガラス等からなる基板本体 101A 上に形成された透明導電膜よりもエッチングされやすくなり、保護膜 106 上の透明導電膜がオーバーエッチングされてパターンの形成精度が低下する恐れがあることが判明した。

【0017】

また、上記の液晶装置 100 において、カラーフィルター層 105、保護膜 106 を形成する工程において、感光性ポリマーのレジストを用い、レジストの露光、現像を行うことにより、カラーフィルター層 105、保護膜 106 を所定のパターンに加工しているが、現像工程において除去しきれなかったレジストの残査が、保護膜 106 の端縁部 206 より外側の領域に残留する恐れがあった。

【0018】

図 19 に、カラーフィルター基板 101 の、保護膜 106 の端縁部 206 の近傍部分を拡大した概略断面を示す。保護膜 106 の端縁部 206 の外側の領域において、基板本体 101A と絶縁膜 107 との間には、0.5 ~ 3 nm 程度の膜厚のレジストの残査 201 が形成されている。本発明者の研究により、このレジストの残査 201 が存在すると、このレジストの残査 201 上に形成される絶縁膜 107、透明電極 108 の耐引っ掻き性が低下し、ガラスや金属などにより機械的な衝撃を加えると透明電極 108 が容易に剥離し、透明電極 108 のパターン欠損が発生する場合があることが判明した。また、この問題は絶縁膜 107 を形成していない場合においても同様に発生することが判明した。

【0019】

以上の問題は、TFD 素子を用いた液晶装置に限った問題ではなく、カラーフィルター層と透明導電材料からなる透明電極を具備するカラーフィルター基板を備えた液晶装置であればいかなる液晶装置においても生じる問題であり、単純マトリクス型の液晶装置や TFT (Thin-Film Transistor) 素子に代表される 3 端子型素子を用いるアクティブマトリクス型の液晶装置などにおいても生じる問題である。

【0020】

そこで、本発明は、保護膜上に直接、インジウム錫酸化物などの透明導電材料からなる透明電極を形成する場合においても、透明電極の保護膜への密着性を向上し、保護膜上と基板本体上に形成された透明導電膜のエッチング差を低減することを可能にし、配向膜の配向不良を防止することができ、透明電極の耐引っ掻き性を向上することができるカラーフィルター基板の製造方法を提供することを目的とする。

また、このカラーフィルター基板の製造方法により、インジウム錫酸化物などの透明導電材料からなる透明電極の保護膜への密着性が良好で、配向膜の配向不良を防止でき、透明電極の耐引っ掻き性を向上させた、信頼性の高いカラーフィルター基板を提供することを目的とする。

【0021】

また、このカラーフィルター基板を備えることにより、配向膜の配向不良を防止することができ、透明電極の耐引っ掻き性を向上でき、信頼性が高く、表示品質を向上させた液晶装置を提供することを目的とする。

【0022】

さらに、この液晶装置を備えることにより、信頼性が高く、表示品質の優れた電子機器を提供することを目的とする。

【0023】

【課題を解決するための手段】

上記課題を解決するために本発明者が検討を行った結果、保護膜上に形成する透明電極を第一透明導電膜と、第一透明導電膜上に形成した第二透明導電膜の二層構造とし、第一透明導電膜を低パワーのスパッタリング法により形成し、第二透明導電膜をイオンプレーティング法により形成することにより、透明電極の保護膜への密着性を低下させることなく、保護膜上と基板本体上に形成された透明導電膜のエッチング差を低減することができることを見出した。すなわち、本発明のカラーフィルター基板の製造方法は、少なくともカラーフィルター層、カラーフィルター層を保護する保護膜、透明導電材料からなる透明電

10

20

30

40

50

極を具備するカラーフィルター基板の製造方法において、基板本体上に前記カラーフィルター層と前記保護膜とを形成し、プラズマアッシングにより前記基板本体表面の表面洗浄を行った後、前記保護膜の上面から端縁部を経て前記基板本体上に至る第一透明導電膜を形成する工程と、該第一透明導電膜上にイオンプレーティング法により、前記第一透明導電膜とは膜質の異なる第二透明導電膜を形成し、前記第一透明導電膜、前記第二透明導電膜を所定のパターンに加工することにより、前記第一透明導電膜、前記第二透明導電膜の二層構造からなる前記透明電極を形成する工程とを有し、前記プラズマアッシング、前記第一透明導電膜の形成時、及び前記第二透明導電膜の形成時におけるガス圧が0.1～1 Paに設定されることを特徴とする。

【0024】

10

この製造方法によれば、保護膜と透明電極との間に、酸化珪素、窒化珪素あるいはこれらの積層からなる絶縁膜を形成する必要がないので、絶縁膜が配向膜から露出して一番上の層になることに起因する配向膜の配向不良を防止することができる。

【0025】

また、本発明者は、イオンプレーティング法により得られた第二透明導電膜が、通常のスパッタリング法により形成される透明導電膜とは異なる結晶構造を有し、表面が平滑化され、比抵抗値の小さいものとなることを見出した。

【0026】

通常のスパッタリング法により形成される透明導電膜の比抵抗値は通常 1.5×10^{-6} ・m程度であるのに対し、イオンプレーティング法により形成された第二透明導電膜の比抵抗値は 1.0×10^{-6} ・mより小さい値となった。第二透明導電膜の比抵抗値が低減された結果、配線抵抗に影響を与えることなく第二透明導電膜の膜厚を薄くすることができるため、透明電極の光透過率を向上できることを見出した。

20

【0027】

また、本発明者が研究を行った結果、第一透明導電膜の膜厚が所定の範囲を超えると、第一、第二透明導電膜を所定のパターンにエッチングする際に、保護膜の端縁部において、第一、第二透明導電膜には段差が形成されるが、この段差部分にエッチング液が浸透し、段差部分の透明電極が浸食されてしまう恐れがあることが判明した。本発明者は第一透明導電膜の膜厚が50nmより厚くなった場合にこの問題を生じることを見出し、また、第一透明導電膜の膜厚が10nmより薄いと均一な膜を形成することができないため、第一透明導電膜の膜厚は10～50nmが最適であることを見出した。

30

【0028】

また、本発明者は、第一透明導電膜の膜厚を10～50nmとすることにより、保護膜上と基板本体上に形成された透明導電膜のエッチング差も低減されることを見出した。さらに、本発明者は第一透明導電膜の膜厚を30nm以下とすることにより、第一透明導電膜の膜厚が30nmより厚い場合よりも、保護膜上と基板本体上に形成された透明導電膜のエッチング差をより低減できることを見出した。したがって、第一透明導電膜の膜厚を10～30nmとすることがより望ましい。

【0029】

また、本発明者は、基板本体上にカラーフィルター層と保護膜を形成した後、プラズマアッシングを行い、基板本体上において保護膜の外側の領域に付着したレジストの残査を除去してから、第一、第二透明導電膜を形成することにより、基板本体上に形成された透明電極の耐引っ掻き性を向上することができることを見出した。

40

【0030】

また、上記課題を解決するために本発明のカラーフィルター基板の製造方法は、少なくともカラーフィルター層、カラーフィルター層を保護する保護膜、透明導電材料からなる透明電極を具備するカラーフィルター基板の製造方法であって、基板本体上に前記カラーフィルター層と前記保護膜と第一透明導電膜を形成した後、該第一透明導電膜上にイオンプレーティング法により、前記第一透明導電膜とは膜質の異なる第二透明導電膜を形成し、前記第一透明導電膜、前記第二透明導電膜を所定のパターンに加工することにより、前記

50

第一透明導電膜、前記第二透明導電膜の二層構造からなる前記透明電極を形成することを特徴とする。

【0031】

先に説明したように、この手段において、前記第一透明導電膜の膜厚を10～50nmとすることが望ましい。第一透明導電膜の膜厚を10～50nmとすることにより、第一透明導電膜を均一に成膜できるとともに、第一、第二透明導電膜を所定のパターンにエッチングする際に、第一、第二透明導電膜の段差部分が浸食されることを防止することができる。また、第一透明導電膜の膜厚を10～50nmとすることにより、保護膜上と基板本体上に形成された透明導電膜のエッチング差を低減することができる。

【0032】

また、先に説明したように、前記第一透明導電膜の膜厚を10～30nmとすることがより望ましい。第一透明導電膜の膜厚を10～30nmとすることにより、保護膜上と基板本体上に形成された透明導電膜のエッチング差をより低減することができる。

【0033】

また、先に説明したように、第二透明導電膜をイオンプレーティング法により成膜することにより、第二透明導電膜の比抵抗値を低減することができるので、第二透明導電膜を薄く形成することができる。配線抵抗に影響を与えず、かつ良好な光透過率を有する透明電極を得るためには、前記第二透明導電膜の膜厚を50～350nmとすることが望ましい。

【0034】

また、電力を5～20W、ガス圧を0.1～10Pa、ガス中の酸素分率を5～20%、成膜速度を5～300nm/min、成膜温度を170～250℃に設定し、前記第二透明導電膜を形成することが望ましく、このように設定することにより、表面が平滑化され、低抵抗な第二透明導電膜を形成できることを見出した。

【0035】

また、先に説明したように、前記基板本体上に前記カラーフィルター層と前記保護膜を形成した後、プラズマアッシングにより前記基板本体表面の表面浄化を行ってから、前記第一透明導電膜を形成することが望ましい。

【0036】

プラズマアッシング処理は、電力を300～1kW、ガス圧を0.1～1Pa、ガス中の酸素分率を0.5～5%、処理時間を7～20分間に設定することにより、保護膜を損傷することなく、基板本体上において保護膜の外側の領域に付着したレジストの残査を完全に除去することができる。基板本体上において保護膜の外側の領域に付着したレジストの残査の除去を行ってから、第一、第二透明導電膜を形成することにより、基板本体上に形成された透明電極の耐引っ掻き性を向上することができる。

【0037】

また、スパッタリング法により前記第一透明導電膜を形成することを特徴とし、電力を200～1kW、ガス圧を0.1～1Pa、ガス中の酸素分率を0.5～5%、成膜速度を0.5～20nm/min、成膜温度を150～250℃に設定し、前記第一透明導電膜を形成することを特徴とする。第一透明導電膜を低パワーのスパッタリング法により形成することにより、保護膜を損傷することなく、第一透明導電膜を形成できるとともに、第一透明導電膜の保護膜への密着性、すなわち透明電極の保護膜への密着性を向上し、保護膜上と基板本体上に形成された透明導電膜のエッチング差を低減することができる。

【0038】

以上の手段によれば、透明電極の保護膜への密着性を向上し、保護膜上と基板本体上に形成された透明導電膜のエッチング差を低減することができ、透明電極の耐引っ掻き性を向上することができるカラーフィルター基板の製造方法を提供することができる。

【0039】

また、この製造方法によれば、保護膜と透明電極との間に、酸化珪素、窒化珪素あるいはこれらの積層からなる絶縁膜を形成する必要がないので、絶縁膜が一番上の層になること

10

20

30

40

50

に起因する配向膜の配向不良を防止することができる。

【0040】

また、以上のカラーフィルター基板の製造方法により、少なくともカラーフィルター層、カラーフィルター層を保護する保護膜、透明導電材料からなる透明電極を具備するカラーフィルター基板において、前記透明電極が結晶構造の異なる第一透明導電膜と第二透明導電膜の二層構造からなることを特徴とするカラーフィルター基板を提供することができる。このカラーフィルター基板は、配向不良が防止され、透明電極の耐引っ掻き性が向上された、信頼性が高いものとなる。

【0041】

また、このカラーフィルター基板と他方の基板とがシール材を介して対向配置されるとともに、これら基板間に液晶層が挟持されたことを特徴とする液晶装置を提供することができる。この液晶装置は、配向膜の配向不良が防止され、透明電極の耐引っ掻き性が向上され、信頼性が高く、表示品質が向上されたものとなる。

【0042】

また、この液晶装置を備えることにより、信頼性が高く、表示品質の優れた電子機器を提供することができる。

【0043】

【発明の実施の形態】

次に、本発明に係る実施形態について詳細に説明する。

【0044】

第1実施形態

図1に、本発明に係る第1実施形態のカラーフィルター基板の製造方法により製造されたカラーフィルター基板を備え、スイッチング素子としてTFD (Thin Film Diode) 素子を用いた液晶 (表示) 装置10の概略断面構造を示し、この液晶装置の構造を説明する。また、図2に、この液晶装置10の部分構造を示す。図1は図2に示す液晶装置をA1-A1'方向に切断したときの断面図を示している。図1、図2において、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材の縮尺は実際のものとは異らせている。

【0045】

図1に示すように、液晶装置10において、カラーフィルター層15などを備えた、カラーフィルター基板 (下側基板) 11と、後述するTFD素子20などを備えた素子基板 (上側基板) 12とがそれぞれの基板の周縁部においてシール材14を介して所定間隔で貼着され、カラーフィルター基板11、素子基板12間に液晶層13が挟持されている。

【0046】

本実施形態では、カラーフィルター基板11は、ガラス等からなる透明の基板本体11Aと、その上に順次積層形成された、カラーフィルター層15と保護膜16と透明電極18と配向膜22とを主体に構成されている。また、素子基板12は、ガラス等の透明の基板本体12Aと、その下面側 (液晶層13側) に積層形成された画素電極19とTFD素子20と配向膜23とを主体として構成されている。

図1、図2に示すように、基板本体11A上には、少なくとも表示領域に対応するように、カラー画素15a及び遮光層 (ブラックマトリックス) 15bからなるカラーフィルター層15が形成されている。カラー画素15aは、着色感材法、染色法、転写法、印刷法などにより形成され、例えばR (赤)、G (緑)、B (青) の3色が所定のパターンで配列している。また、遮光層15bはカラー画素15aが形成されない箇所に形成され、クロムなどの金属や、黒色顔料を分散させたカラーレジストなどから構成されている。あるいは、3色分のカラー画素を重ねて、3層の遮光層としてもよい。

【0047】

カラーフィルター層15上にはカラーフィルター層15を保護するとともに、カラーフィルター層15を平坦化するための有機膜などからなる保護膜16が形成されている。そして、保護膜16上と保護膜16の一方の端部から外側の基板本体11Aの端部側の上には

10

20

30

40

50

、走査線となる複数の透明電極 18 が個々にカラー画素 15 a、遮光層 15 b の上を通して、短冊状に形成されている。図 2 においては簡略化のため、保護膜 16 を省略している。

【0048】

図 1 に示すように、透明電極 18 はインジウム錫酸化物などの透明導電材料からなる第一透明導電膜 18 A と、第一透明導電膜 18 A 上に形成され、インジウム錫酸化物などの透明導電材料からなる第二透明導電膜 18 B の 2 層構造からなっている。第一透明導電膜 18 A は低パワーのスパッタリング法により形成され、第二透明導電膜 18 B はイオンプレーティング法により形成され、異なる膜質からなっている。透明電極 18 の詳しい形成方法については後述する。また、透明電極 18 の一方の端部はシール材 14 の外側の基板本体 11 A の端部まで延出形成され、図面上は省略している外部接続用端子部に接続されている。

10

【0049】

また、基板本体 12 A のカラーフィルター基板 11 と対向する表面上には、カラーフィルター基板 11 の各カラー画素 15 a に対応する位置にインジウム錫酸化物などの透明導電材料からなる画素電極 19 がマトリクス状に配置され、これらの画素電極 19 を駆動するための TFD 素子 20 が各画素電極 19 毎に配置されている。また、基板本体 12 A のカラーフィルター基板 11 と対向する表面上において、画素電極 19、TFD 素子 20 の間には、カラーフィルター基板 11 に配置される透明電極 18 と交差するように複数の信号線 21 が設けられ、各 TFD 素子 20 は信号線 21 に接続されている。なお、図面では省略しているが、信号線 21 の一方の端部はシール材 14 の外側の基板本体 12 A の端部まで延出形成され、外部接続用端子部に接続されている。

20

【0050】

透明電極 18 の液晶層 13 側、画素電極 19 の液晶層 13 側には液晶を配向するためのポリイミドなどからなる配向膜 22、23 が形成されている。配向膜 22、23 間には液晶セルのセルギャップを均一にするための二酸化珪素、ポリスチレンなどから形成される多数の球状のスペーサー 24 が配置されている。また、カラーフィルター基板 11、素子基板 12 の外側には位相差板、偏光板などの光学素子が設置されているが、図面上は省略している。

【0051】

この液晶装置 10 において、表示領域に対応させてカラーフィルター層 15 が形成されているが、このカラーフィルター層 15 の端縁部を 25 とする。また、保護膜 16 の端縁部 26 はカラーフィルター層 15 の端縁部 25 とシール材 14 の内周部 29 との間に位置されている。さらに、配向膜 22 の端縁部 27 は保護膜 16 の端縁部 26 とシール材 14 の内周部 29 との間に位置されている。

30

【0052】

図 3 に、カラーフィルター基板 11 の周縁部を拡大した概略平面構造を示す。保護膜 16 の端縁部 26 の外側の領域では、透明電極 18 は基板本体 11 A 上に直接形成されている。また、透明電極 18 は保護膜 16 の端縁部 26 の外側の領域の一部分から細く形成され、引回し配線とされ、図面では省略している外部接続用端子部に接続されている。

40

【0053】

また、配向膜 22 の端縁部 27 の外側の領域において、透明電極 18 が形成されていない領域では、基板本体 11 A 上には他の特別な膜は形成されていない。

【0054】

次に、透明電極 18 の形成方法について説明する。図 4 は、透明電極 18 を形成する場合に用いて好適な成膜装置の一例を示すもので、この成膜装置 30 は、前処理室 31 と第 1 成膜室 32 と第 2 成膜室 33 を具備して構成されている。

【0055】

図 4 において、符号 35 は高周波 (RF (Radio Frequency)) 逆スパッタリング装置、符号 36 は DC (Direct Current) スパッタリング装置、符号 37 はイオンプレーティング

50

(I P) 装置を簡略記載したものである。また、符号 3 4 A、3 4 B、3 4 C はヒーターを示している。

【 0 0 5 6 】

カラーフィルター層 1 5、保護膜 1 6 をフォトリソ工程を用いて形成した基板本体 1 1 A は図 4 に示すように、図面上は省略している基板ホルダーに固定された状態で、図示左方向から図示右方向へと搬送され、前処理室 3 1、第 1 成膜室 3 2、第 2 成膜室 3 3 を所定の速度で通過する。

【 0 0 5 7 】

前処理室 3 1 において、基板本体 1 1 A の前処理を行った後、第 1 成膜室 3 2 において、基板本体 1 1 A 上に第一透明導電膜 1 8 A を形成し、次いで、第 2 成膜室 3 3 において、第一透明導電膜 1 8 A 上に第二透明導電膜 1 8 B を形成する。図 5 (a) ~ (d) に、透明電極 1 8 の形成工程を示し、透明電極 1 8 の形成方法を詳細に説明する。

10

【 0 0 5 8 】

基板本体 1 1 A 上にカラーフィルター層 1 5、保護膜 1 6 をフォトリソ工程を用いて形成した後に、基板本体 1 1 A 上において保護膜 1 6 の外側の領域には 0 . 5 ~ 3 n m 程度の膜厚の感光性ポリマーのレジストの残査が残ってしまうため、前処理室 3 1 において、このレジストの残査の除去を行う。レジストの残査の除去は、プラズマアッシング (イオンクリーニング) により行われる。このとき、ターゲットを二酸化珪素又は石英ガラスとし、酸素を含んだアルゴン雰囲気中において逆スパッタリングを行う。例えば、高周波 (R F) 電源を用いた高周波 (R F) 逆スパッタリング法により行う。

20

【 0 0 5 9 】

このとき、逆スパッタ電力を 3 0 0 ~ 1 0 0 0 W、ガス圧を 0 . 1 ~ 1 P a、ガス中の酸素分率を 0 . 5 ~ 5 %、処理時間を 7 ~ 2 0 分間に設定し、プラズマアッシングを行うことにより、保護膜 1 6 に損傷を与えることなく、レジストの残査を完全に除去することが可能になる。プラズマアッシングにより前処理を終えた基板本体 1 1 A を図 5 (a) に示す。

【 0 0 6 0 】

次に、基板本体 1 1 A を図 4 に示す第 1 成膜室 3 2 に搬送し、図 5 (b) に示すように、基板本体 1 1 A 上に均一に、インジウム錫酸化物などの透明導電材料からなる第一透明導電膜 1 8 A を形成する。図 5 (b) に示すように、第一透明導電膜 1 8 A は、保護膜 1 6 の端縁部 2 6 より内側 (図示右側) では、保護膜 1 6 上に形成され、保護膜 1 6 の端縁部 2 6 より外側 (図示左側) では基板本体 1 1 A 上に直接形成される。

30

【 0 0 6 1 】

第一透明導電膜 1 8 A を形成するには、低パワーのスパッタリング法を採用し、インジウム錫酸化物などの透明導電材料をターゲットとし、酸素を含んだアルゴン雰囲気中においてスパッタリングを行う。例えば、D C 電源を用いた D C スパッタリング法により行う。

【 0 0 6 2 】

このとき、スパッタ電力を 2 0 0 ~ 1 0 0 0 W、ガス圧を 0 . 1 ~ 1 P a、ガス中の酸素分率を 0 . 5 ~ 5 %、成膜速度を 0 . 5 ~ 2 0 n m / m i n、成膜温度を 1 5 0 ~ 2 5 0 に設定することにより、保護膜 1 6 を損傷することなく、保護膜 1 6 への密着性の良い第一透明導電膜 1 8 A を形成することができる。

40

【 0 0 6 3 】

第一透明導電 1 8 A を形成した後、所定のパターンにエッチングする際に、保護膜 1 6 の端縁部 2 6 において、第一透明導電膜 1 8 A には段差が形成されているが、この段差部分にエッチング液が浸透し、段差部分が浸食されることを防止するために、第一透明導電膜 1 8 A の膜厚は 5 0 n m 以下にすることが望ましい。また、第一透明導電膜 1 8 A の膜厚が 1 0 n m より薄いと均一な膜を形成することができないため、第一透明導電膜の膜厚は 1 0 ~ 5 0 n m とすることが望ましい。

【 0 0 6 4 】

次に、基板本体 1 1 A を図 4 に示す第 2 成膜室 3 3 に搬送し、図 5 (c) に示すように、第

50

一透明導電膜 18A 上に均一に、インジウム錫酸化物などの透明導電材料からなる第二透明導電膜 18B を形成する。

【0065】

このとき、電力を 5 ~ 20 W、ガス圧を 0.1 ~ 10 Pa、ガス中の酸素分率を 5 ~ 20 %、成膜速度を 50 ~ 300 nm/min、成膜温度を 170 ~ 250 に設定し、イオンプレーティング (IP) 法により、第二透明導電膜 18B の成膜を行う。

【0066】

イオンプレーティング法により得られた第二透明導電膜 18B は、通常のスパッタリング法により形成される透明導電膜とは異なる結晶構造を有し、表面が平滑化され、比抵抗値の小さいものとなる。通常のスパッタリング法により形成される透明導電膜の比抵抗値は通常 $1.5 \times 10^{-6} \cdot \text{m}$ であるのに対し、本発明のイオンプレーティング法により形成された第二透明導電膜の比抵抗値は $1.0 \times 10^{-6} \cdot \text{m}$ より小さい値を示す。

10

【0067】

第二透明導電膜 18B の比抵抗値が低減された結果、配線抵抗に影響を与えることなく第二透明導電膜 18B の膜厚を薄くすることができる。配線抵抗に影響を与えず、かつ良好な光透過率を有する透明電極 18 を得るためには、第二透明導電膜 18B の膜厚を 50 ~ 350 nm にすることが望ましい。イオンプレーティング法の詳細な説明は後述する。

【0068】

所定のパターンにエッチングされる前の、第一透明導電膜 18A と第二透明導電膜 18B とからなる透明導電膜を図 5 (c) に符号 28 で示す。

20

【0069】

最後に、図 5 (d) に示すように、フォトリソグラフィ法における選択的なエッチングにより、第一透明導電膜 18A と第二透明導電膜 18B とからなる透明導電膜 28 を所定のパターンに加工することにより透明電極 18 を形成する。

【0070】

本実施形態により形成された透明導電膜 28 は保護膜 16 への密着性が良いため、保護膜 16 上と基板本体 11A 上に形成された透明導電膜のエッチング差を従来よりも低減することができ、その結果、保護膜 16 上に形成された透明導電膜 28 をオーバーエッチングすることなく、良好にエッチングすることができる。

【0071】

また、第一透明導電膜 18A の膜厚を 10 ~ 30 nm とすることがより望ましく、第一透明導電膜 18A の膜厚を 10 ~ 30 nm とすることにより、保護膜 16 上と基板本体 11A 上に形成された透明導電膜 28 のエッチング差をさらに低減することができ、保護膜 16 上に形成された透明導電膜 28 を良好にエッチングすることができる。

30

【0072】

ここで、本発明に適用するイオンプレーティング法の一例について説明する。以下に、イオンプレーティング法の一例である HDAP-IP (Highly Dense Arc Plasma Ion Plating) 法について説明する。HDAP-IP 法は圧力勾配型アークプラズマガンからの大電流放電による高密度プラズマを用い活性化蒸着を行う方法の一例である。

【0073】

図 6 に、HDAP-IP 法による成膜装置の一例の概略構成を示し、HDAP-IP 法による成膜方法を説明する。図 6 に示す、HDAP-IP 法による成膜装置 40 は、プラズマの発生を行うプラズマ発生室 40A と、基板本体 11A 上に透明導電材料の蒸着を行う蒸着室 40B とから構成されている。

40

【0074】

第一透明導電膜 18A が形成された基板本体 11 を図示右方向に搬送し、蒸着室 40B において、第二透明導電膜 18B の蒸着 (成膜) を行う。

【0075】

プラズマ発生室 40A において、アルゴン (Ar) ガス雰囲気下、高熱電子放出材料からなる陰極 45A により放電を行うアークプラズマガン 45 により高密度プラズマを発生さ

50

せる。アークプラズマガン 4 5 によって発生した高密度プラズマは水平磁場コイル 4 1 により発生した水平磁場 H 1 により図示右方向に導かれ、蒸着室 4 0 B 内に導かれる。蒸着室 4 0 B 内では所定の濃度の酸素 (O_2) ガスが供給されている。図 6 において、符号 4 2 は中間電極を示している。

【 0 0 7 6 】

蒸着室 4 0 B 内では図示下方向に垂直磁場 H 2 がかけられ、この垂直磁場 H 2 に従って図示下方向に導かれた高密度プラズマにより、蒸着材料 4 3 は加熱され、蒸発する。蒸発した蒸着材料 4 3 は図示上方向に向かい、高密度プラズマの中を通過する際に励起、活性化され、イオン化される。イオン化された蒸着材料 4 3 が基板本体 1 1 A 上に蒸着される。図 6 において、符号 4 4 は放電陽極を示し、プラズマ修正ハースを行うとともに連続して蒸着材料を供給する機構が備えられたものである。

10

【 0 0 7 7 】

本実施形態によれば、基板本体 1 1 A 上に、カラーフィルター層 1 5 と保護膜 1 6 を形成した後、プラズマアッシングを行い、基板本体 1 1 A 上において保護膜 1 6 の外側の領域に付着したレジストの残渣を除去することにより、基板本体 1 1 A 上に形成された透明電極 1 8 の耐引っ掻き性を向上することができるカラーフィルター基板の製造方法を提供することができる。

【 0 0 7 8 】

また、本実施形態によれば、透明電極 1 8 を第一透明導電膜 1 8 A と、第一透明導電膜 1 8 A 上に形成した第二透明導電膜 1 8 B の二層構造とし、第一透明導電膜 1 8 A を低パワーのスパッタリング法により形成し、第二透明導電膜 1 8 B を先に説明の装置を用いたイオンプレーティング法により形成することにより、保護膜 1 6 を損傷することなく、保護膜 1 6 への密着性の良い第一透明導電膜 1 8 A を形成することができる。すなわち、透明電極 1 8 の保護膜 1 6 への密着性を向上することができるカラーフィルター基板の製造方法を提供することができる。

20

【 0 0 7 9 】

また、本実施形態によれば、保護膜 1 6 上と基板本体 1 1 A 上に形成された第一透明導電膜 1 8 A と第二透明導電膜 1 8 B とからなる透明導電膜 2 8 のエッチング差を低減することができるカラーフィルター基板の製造方法を提供することができる。

【 0 0 8 0 】

また、本実施形態によれば、保護膜 1 6 を損傷することなく、第一透明導電膜 1 8 を形成することができ、保護膜 1 6 上と基板本体 1 1 A 上に形成された透明導電膜 2 8 のエッチング差を低減することができるので、保護膜 1 6 と透明電極 1 8 との間に、酸化珪素、窒化珪素あるいはこれらの積層からなる絶縁膜を形成する必要がなく、絶縁膜が一番上の層になることに起因する配向膜 2 2 の配向不良を防止することができるカラーフィルター基板の製造方法を提供することができる。

30

【 0 0 8 1 】

また、本実施形態によれば、イオンプレーティング法により第二透明導電膜 1 8 B を形成することにより、通常のスパッタリング法により形成される透明導電膜よりも比抵抗値の小さい第二透明導電膜 1 8 B を形成することができるため、配線抵抗に影響を与えることなく、第二透明導電膜 1 8 B を薄くできるので、透明電極 1 8 の膜厚を薄くすることができ、透明電極 1 8 の光透過率を向上することができるカラーフィルター基板の製造方法を提供することができる。

40

【 0 0 8 2 】

また、イオンプレーティング法により第二透明導電膜 1 8 B を形成することにより、第二透明導電膜 1 8 B の表面すなわち透明電極 1 8 の表面を平滑化することができる。本実施形態によれば、透明電極 1 8 の表面を平滑化できるとともに、膜厚を薄くすることにより、透明電極 1 8 の耐引っ掻き性を向上することができるカラーフィルター基板の製造方法を提供することができる。

【 0 0 8 3 】

50

従って、本実施形態のカラーフィルター基板の製造方法により製造されたカラーフィルター基板 11 を備えた液晶装置 10 は、配向膜 22 の配向不良が防止され、透明電極 18 の耐引っ掻き性が向上され、透明電極 18 の光透過性が向上され、信頼性が高く、表示品質が向上されたものとなる。

【0084】

第2実施形態

図7に、本発明に係る第2実施形態のカラーフィルター基板の製造方法により製造されたカラーフィルター基板を備えた、単純マトリックス型の液晶（表示）装置 50 の概略断面構造を示し、この液晶装置の構造を説明する。図7において、液晶装置 10 と同じ構成要素には同じ参照番号を付している。また、図7において、各層や各部材を図面上で認識可能な程度の大きさとするため、各層や各部材の縮尺は実際のものとは異なるように表している。

10

【0085】

図7に示すように、液晶装置 50 おいて、カラーフィルター層 15 などを備えた、カラーフィルター基板（下側基板）51 と、透明電極 59 などを備えた対向基板（上側基板）52 とがそれぞれの基板の周縁部においてシール材 14 を介して所定間隔で貼着され、カラーフィルター基板 51、対向基板 52 間に液晶層 13 が挟持されている。

【0086】

カラーフィルター基板 51 は、ガラス等からなる透明の基板本体 51A と、その上に順次形成されるカラーフィルター層 15 と保護膜 16 と透明電極 58 と配向膜 22 とを主体に構成されている。また、対向基板 52 は、ガラス等からなる透明の基板本体 52A と、その下面側（液晶層 13 側）に順次形成された画素電極 59 と配向膜 23 を主体に構成されている。

20

【0087】

基板本体 51A 上には、第1実施形態と同様、カラーフィルター層 15 と保護膜 16 が形成されている。保護膜 16 上と保護膜 16 の一方の端部から外側の基板本体 51A の端部側の上には、複数の透明電極 58 がストライプ状に形成されている。透明電極 58 の液晶層 13 側には配向膜 22 が形成されている。

【0088】

基板本体 52A の液晶層 13 側の表面上には、インジウム錫酸化物などの透明導電材料からなる複数の透明電極 59 がストライプ状に形成され、透明電極 59 の液晶層 13 側には配向膜 23 が形成されている。透明電極 58 と透明電極 59 とは互いに交差するように形成されている。また、配向膜 22、23 間にはスペーサー 24 が配置されている。また、カラーフィルター基板 51、対向基板 52 の外側には位相差板、偏光板などの光学素子が設置されているが、図面上は省略している。

30

【0089】

この液晶装置 50 において、第1実施形態と同様、少なくとも表示領域に対応するようにカラーフィルター層 15 が形成されているが、このカラーフィルター層 15 の端縁部を 25 とする。また、保護膜 16 の端縁部 26 はカラーフィルター層 15 の端縁部 25 とシール材 14 の内周部 29 との間に位置されている。さらに、配向膜 22 の端縁部 27 は保護膜 16 の端縁部 26 とシール材 14 の内周部 29 との間に位置されている。

40

【0090】

透明電極 58 は、第1実施形態における透明電極 18 と同様、インジウム錫酸化物などの透明導電材料からなる第一透明導電膜 58A と、第一透明導電膜 58A 上に形成され、インジウム錫酸化物などの透明導電材料からなる第二透明導電膜 58B の2層構造からなっている。第一透明導電膜 58A は低パワーのスパッタリング法により形成され、第二透明導電膜 58B はイオンプレーティング法により形成され、異なる膜質からなっている。また、透明電極 58、59 の一方の端部はシール材 14 の外側まで延出形成され、図面上は省略している外部接続用端子部に接続されている。

【0091】

50

次に、透明電極 5 8 の形成方法について説明する。透明電極 5 8 の形成方法は第 1 実施形態における透明電極 1 8 の形成方法と同様である。図 8 (a) ~ (d) に、透明電極 5 8 の形成工程を示し、透明電極 5 8 の形成方法を説明する。

【 0 0 9 2 】

基板本体 5 1 A 上にカラーフィルター層 1 5 と保護膜 1 6 を形成した後、第 1 実施形態と同様、プラズマアッシングを行い、基板本体 5 1 A 上において保護膜 1 6 の外側の領域に付着したレジストの残査の除去を行った基板本体 5 1 A を図 8 (a) に示す。

【 0 0 9 3 】

次に、図 8 (b) に示すように、第 1 実施形態と同様、低パワーのスputtering 法により、基板本体 5 1 A 上に均一に、インジウム錫酸化物などの透明導電材料からなる第一透明導電膜 5 8 A を成膜する。

10

【 0 0 9 4 】

次に、図 8 (c) に示すように、第 1 実施形態と同様、イオンプレーティング法により、第一透明導電膜 5 8 A 上に均一に、インジウム錫酸化物などの透明導電材料からなる第二透明導電膜 5 8 B を形成する。所定のパターンにエッチングされる前の、第一透明導電膜 5 8 A と第二透明導電膜 5 8 B とからなる透明導電膜を符号 6 8 で示す。

【 0 0 9 5 】

最後に、図 8 (d) に示すように、フォトリソグラフィ法における選択的なエッチングにより、第一透明導電膜 5 8 A と第二透明導電膜 5 8 B とからなる透明導電膜 6 8 を所定のパターンに加工することにより透明電極 5 8 を形成する。

20

【 0 0 9 6 】

このように、本発明のカラーフィルター基板の製造方法は、上記単純マトリックス型の液晶装置 5 0 にも適用することができ、本実施形態によれば、基板本体 5 1 A 上にカラーフィルター基板 1 5 と保護膜 1 6 とを形成した後、プラズマアッシングを行い、基板本体 5 1 A 上において保護膜 1 6 の外側の領域に付着したレジストの残査の除去を行うことにより、基板本体 5 1 A 上に形成された透明電極 5 8 の耐引っ掻き性を向上することができるカラーフィルター基板の製造方法を提供することができる。

【 0 0 9 7 】

また、本実施形態によれば、透明電極 5 8 を第一透明導電膜 5 8 A と、第一透明導電膜 5 8 A 上に形成した第二透明導電膜 5 8 B の二層構造とし、第一透明導電膜 5 8 A を低パワーのスputtering 法により形成し、第二透明導電膜 5 8 B をイオンプレーティング法により形成することにより、保護膜 1 6 を損傷することなく、保護膜 1 6 への密着性の良い第一透明導電 5 8 A を形成することができる。すなわち、透明電極 5 8 の保護膜 1 6 への密着性を向上することができるカラーフィルター基板の製造方法を提供することができる。

30

【 0 0 9 8 】

また、本実施形態によれば、保護膜 1 6 上と基板本体 5 1 A 上に形成された第一透明導電膜 5 8 A と第二透明導電膜 5 8 B とからなる透明導電膜 6 8 のエッチング差を低減することができるカラーフィルター基板の製造方法を提供することができる。

【 0 0 9 9 】

40

また、本実施形態によれば、保護膜 1 6 を損傷することなく、第一透明導電膜 5 8 A を形成することができ、保護膜 1 6 上と基板本体 5 1 A 上に形成された透明導電膜 6 8 のエッチング差を低減することができるので、保護膜 1 6 と透明電極 5 8 との間に、酸化珪素、窒化珪素あるいはこれらの積層からなる絶縁膜を形成する必要がなく、絶縁膜が一番上の層になることに起因する配向膜 2 2 の配向不良を防止することができるカラーフィルター基板の製造方法を提供することができる。

【 0 1 0 0 】

また、本実施形態によれば、イオンプレーティング法により第二透明導電膜 5 8 B を形成することにより、通常のスputtering 法により形成される透明導電膜よりも比抵抗値の小さい第二透明導電膜 5 8 B を形成することができるため、配線抵抗に影響を与えること

50

なく、第二透明導電膜 5 8 B を薄くできるので、透明電極 5 8 の膜厚を薄くすることができ、透明電極 5 8 の光透過率を向上することができるカラーフィルター基板の製造方法を提供することができる。

【 0 1 0 1 】

また、イオンプレーティング法により第二透明導電膜 5 8 B を形成することにより、第二透明導電膜 5 8 B の表面すなわち透明電極 5 8 の表面を平滑化することができる。本実施形態によれば、透明電極 5 8 の表面を平滑化することができるとともに、膜厚を薄くすることにより、透明電極 5 8 の耐引っ掻き性を向上することができるカラーフィルター基板の製造方法を提供することができる。

【 0 1 0 2 】

従って、本実施形態のカラーフィルター基板の製造方法により製造されたカラーフィルター基板 5 1 を備えた液晶装置 5 0 は、配向膜 2 2 の配向不良が防止され、透明電極 5 8 の耐引っ掻き性が向上され、透明電極 5 8 の光透過性が向上され、信頼性が高く、表示品質が向上されたものとなる。

【 0 1 0 3 】

なお、第 1、第 2 実施形態では、T F D 素子を用いた液晶装置と単純マトリックス型の液晶装置について説明したが、本発明はこれに限定されるものではなく、T F T (Thin-Film Transistor) 素子に代表される 3 端子型素子を用いるアクティブマトリックス型の液晶装置など、カラーフィルター層と透明導電材料からなる透明電極を具備するカラーフィルター基板を備えた、いかなる液晶装置にも適用することができる。

【 0 1 0 4 】

次に、前記の第 1、第 2 実施形態により製造されたカラーフィルター基板 1 1、5 1 を備えた液晶装置 1 0 又は 5 0 のいずれかを備えた電子機器の具体例について説明する。

【 0 1 0 5 】

図 9 (a) は携帯電話の一例を示した斜視図である。図 9 (a) において、3 0 0 は携帯電話本体を示し、3 0 1 は前記の液晶装置 1 0 又は 5 0 のいずれかを備えた液晶表示部を示している。

【 0 1 0 6 】

図 9 (b) はワープロ、パソコンなどの携帯型情報処理装置の一例を示した斜視図である。図 9 (b) において、4 0 0 は情報処理装置、4 0 1 はキーボードなどの入力部、4 0 3 は情報処理本体、4 0 2 は前記の液晶装置 1 0 又は 5 0 のいずれかを備えた液晶表示部を示している。

【 0 1 0 7 】

図 9 (c) は腕時計型電子機器の一例を示した斜視図である。図 9 (c) において、5 0 0 は時計本体を示し、5 0 1 は前記の液晶装置 1 0 又は 5 0 のいずれかを備えた液晶表示部を示している。

【 0 1 0 8 】

図 1 0 は、前記の液晶装置 1 0 又は 5 0 のいずれかを光変調装置として用いた投射型表示装置の要部を示す概略構成図である。図 1 0 において、6 1 0 は光源、6 1 3、6 1 4 はダイクロイックミラー、6 1 5、6 1 6、6 1 7 は反射ミラー、6 1 8 は入射レンズ、6 1 9 はリレーレンズ、6 2 0 は出射レンズ、6 2 2、6 2 3、6 2 4 は液晶光変調装置、6 2 5 はクロスダイクロイックプリズム、6 2 6 は投写レンズを示す。光源 6 1 0 はメタルハライド等のランプ 6 1 1 とランプの光を反射するリフレクタ 6 1 2 とからなる。青色光、緑色光反射のダイクロイックミラー 6 1 3 は、光源 6 1 0 からの光束のうちの赤色光を透過させるとともに、青色光と緑色光とを反射する。透過した赤色光は反射ミラー 6 1 7 で反射されて、赤色光用液晶光変調装置 6 2 2 に入射される。一方、ダイクロイックミラー 6 1 3 で反射された色光のうち緑色光は緑色光反射のダイクロイックミラー 6 1 4 によって反射され、緑色光用液晶光変調装置 6 2 3 に入射される。一方、青色光は第 2 のダイクロイックミラー 6 1 4 も透過する。青色光に対しては、長い光路による光損失を防ぐため、入射レンズ 6 1 8、リレーレンズ 6 1 9、出射レンズ 6 2 0 を含むリレーレンズ系

10

20

30

40

50

からなる導光手段 6 2 1 が設けられ、これを介して青色光が青色光用液晶光変調装置 6 2 4 に入射される。各光変調装置により変調された 3 つの色光はクロスダイクロイックプリズム 6 2 5 に入射する。このプリズムは 4 つの直角プリズムが貼り合わされ、その内面に赤光を反射する誘電体多層膜と青光を反射する誘電体多層膜とが十字状に形成されている。これらの誘電体多層膜によって 3 つの色光が合成されて、カラー画像を表す光が形成される。合成された光は、投写光学系である投写レンズ 6 2 6 によってスクリーン 6 2 7 上に投写され、画像が拡大されて表示される。

【 0 1 0 9 】

図 9 (a) ~ (c)、図 1 0 に示すそれぞれの電子機器は、前記の液晶装置 1 0 又は 5 0 のいずれかを備えたものであるので、信頼性が高く、表示品質の優れたものとなる。

10

【 0 1 1 0 】

【実施例】

(実施例 1)

酸素を含んだアルゴンガス雰囲気中において、逆スパッタ電力を 5 0 0 W、ガス圧を $6.65 \times 10^{-1} \text{ Pa}$ 、ガス中の酸素分率を 1 % に設定し、処理時間を 0 ~ 1 0 分の範囲の種々の処理時間で、カラーフィルター層と保護膜とを形成したガラスからなる基板本体のプラズマアッシングを行った。プラズマアッシングは R F 逆スパッタリング法により行った。

【 0 1 1 1 】

次に、酸素を含んだアルゴンガス雰囲気中において、スパッタ電力を 3 0 0 W、ガス流量を $3 \times 10^{-4} \text{ m}^3 / \text{min}$ 、ガス中の酸素分率を 1 % に設定し、D C スパッタリング法により、インジウム錫酸化物からなる第一透明導電膜を形成した。第一透明導電膜の膜厚は 1 0 nm とした。

20

【 0 1 1 2 】

その後、酸素を含んだアルゴンガス雰囲気中において、電流を 1 5 0 A、電圧を 7 0 V、ガス流量を $6.80 \times 10^{-4} \text{ m}^3 / \text{min}$ 、ガス中の酸素分率を 1 1 . 8 % に設定し、H D A P - I P 法により、インジウム錫酸化物からなる第二透明導電膜を形成した。第二透明導電膜の膜厚は 1 4 0 nm とした。

【 0 1 1 3 】

いずれの工程においても基板本体の搬送速度は $6 \times 10^{-1} \text{ m} / \text{min}$ とした。

30

【 0 1 1 4 】

第一透明導電膜、第二透明導電膜を形成した後、第一、第二透明導電膜を所定のパターンにエッチングし、透明電極を形成した。

【 0 1 1 5 】

形成された透明電極をナイフカッターで引っ掻き、透明電極のパターン欠損の有無を検査した結果を表 1 に示す。表 1 において、パターン欠損が発生した場合を x、やや発生した場合を △、発生しなかった場合を ○ で示している。

【 0 1 1 6 】

【表 1】

40

プラズマアッシング の処理時間[分]	0	1	3	5	6	7	8	10
パターン欠損 の有無	x	x	x	x~△	△	○	○	○

【 0 1 1 7 】

50

表 1 に示すように、プラズマアッシングを 7 分間以上行うことにより、レジストの残査を完全除去することができたため、透明電極の耐引っ掻き性が向上され、パターン欠損が発生しなかった。

【 0 1 1 8 】

また、20 分以上処理することにより、保護膜の損傷が見受けられたため、プラズマアッシングの処理時間は 7 ～ 20 分で行うことが望ましい。

【 0 1 1 9 】

(実施例 2)

図 1 1 に、130 ～ 350 の範囲の種々の成膜温度で、HDAP - IP 法により、インジウム錫酸化物からなる第二透明導電膜の成膜を行った時に、得られた第二透明導電膜の比抵抗値を示す。図 1 1 は、放電電流が 150 A のときに得られたデータである。

【 0 1 2 0 】

図 1 1 に示すように、成膜温度の上昇とともに、得られる第二透明導電膜の比抵抗値は減少しているが、成膜温度が 170 のところで、急激に比抵抗値が下がっている。したがって、成膜温度を 170 以上 (170 ～ 350) にすることにより比抵抗値の低い第二透明導電膜を形成することができることが示唆された。

【 0 1 2 1 】

(実施例 3)

図 1 2 (a) に、HDAP - IP 法により形成されたインジウム錫酸化物膜 (透明導電膜) の X 線回折測定の結果を示す。比較のために、図 1 2 (b) に、スパッタリング法により形成されたインジウム錫酸化物膜 (透明導電膜) の X 線回折測定の結果を示す。

【 0 1 2 2 】

スパッタリング法により形成されたインジウム錫酸化物膜は、図 1 2 (b) に示すように、(2 1 1)、(2 2 2)、(4 0 0)、(4 4 0)、(6 2 2) の大きなピークが現れているのに対し、HDAP - IP 法により形成されたインジウム錫酸化物膜は、図 1 2 (a) に示すように、(2 2 2)、(4 4 0) の大きなピークが現れている。このことから、HDAP - IP 法により形成されたインジウム錫酸化物膜は、スパッタリング法により形成されたインジウム錫酸化物膜より結晶面が少ないことが示唆される。

【 0 1 2 3 】

また、HDAP - IP 法により形成されたインジウム錫酸化物膜 (透明導電膜) の表面粗さのデータを表 2 に示す。比較のために、スパッタリング法により形成されたインジウム錫酸化物膜 (透明導電膜) の表面粗さのデータも表 2 に示す。表面粗さの指標である Rz 値は JIS B 0601 による表面粗さの測定方法により測定されたデータ 10 点の平均値を示している。

【 0 1 2 4 】

【 表 2 】

	Rz 値[nm]
HDAP - IP 法により形成された インジウム錫酸化物膜	5.8
スパッタリング法により形成された インジウム錫酸化物膜	28.6

【 0 1 2 5 】

表 2 に示すように、HDAP - IP 法により形成されたインジウム錫酸化物膜は、スパッタリング法により形成されたインジウム錫酸化物膜より表面粗さの指標である Rz 値が小さい値を示し、表面が平滑なものとなっている。

【0126】

このことは、HDA P - I P 法により形成されたインジウム錫酸化物膜が、スパッタリング法により形成されたインジウム錫酸化物膜より結晶面が少ないため、隣接する異なる結晶表面間に形成される段差が少ないためと考えられる。

【0127】

(実施例4)

酸素を含んだアルゴンガス雰囲気中において、逆スパッタ電力を300 W、ガス圧を 6.65×10^{-1} Pa、ガス中の酸素分率を1%、処理時間を10分に設定し、カラーフィルター層と保護膜を形成したガラスからなる基板本体のプラズマアッシングを行った。プラズマアッシングはRF逆スパッタリング法により行った。

10

【0128】

次に、酸素を含んだアルゴンガス雰囲気中において、スパッタ電力を300 W、ガス流量を 3×10^{-4} m³/min、ガス中の酸素分率1%、成膜温度を160℃に設定し、DCスパッタリング法により、インジウム錫酸化物からなる第一透明導電膜を形成した。

【0129】

その後、酸素を含んだアルゴンガス雰囲気中において、電流を150 A、電圧を70 V、ガス流量を 6.80×10^{-4} m³/min、ガス中の酸素分率を11.8%に設定し、HDA P - I P 法により、インジウム錫酸化物からなる第二透明導電膜を形成した。

【0130】

いずれの工程においても、基板本体の搬送速度は 6×10^{-1} m/minとした。

20

【0131】

第一透明導電膜、第二透明導電膜を形成した後、第一、第二透明導電膜を所定のパターンにエッチングし、透明電極を形成した。

【0132】

第一透明導電膜の膜厚と第二透明導電膜の膜厚とを合わせた膜厚、すなわち透明電極の膜厚は150 (実測値157~159) nmとした。

【0133】

第一透明導電膜の膜厚を10、30、50 nmと変化させたときに、得られた透明電極の比抵抗値を図13に示す。図13には、第一透明導電膜の成膜速度を0.5 nm/minとしたときのデータと、成膜速度を1.5 nm/minとしたときのデータを示している。

30

【0134】

0.5 nm/min、1.5 nm/minのいずれの成膜速度で第一透明導電膜を形成した場合においても、保護膜を損傷することなく、良好に成膜することができた。また、図13に示す範囲のいずれの条件で成膜した透明電極も比抵抗値の小さいものが得られた。

【0135】

ただし、0.5 nm/min、1.5 nm/minのいずれの成膜速度で第一透明導電膜を形成した場合においても、図13に示すように、第一透明導電膜の膜厚が薄くなるほど、すなわち透明電極に占める第二透明導電膜の膜厚が厚くなるほど、比抵抗値は低下した。

40

【0136】

また、第一透明導電膜の成膜速度が早い方が比抵抗値は低くなった。すなわち、保護膜を損傷しない成膜速度であれば、第一透明導電膜の成膜速度の速い方が、得られる透明電極の比抵抗値が低減されることが示唆された。

【0137】

(実施例5)

酸素を含んだアルゴンガス雰囲気中において、逆スパッタ電力を300 W、ガス圧を 6.65×10^{-1} Pa、ガス中の酸素分率を1%、処理時間を10分に設定し、カラーフィルター層と保護膜を形成したガラスからなる基板本体のプラズマアッシングを行った。プラズマアッシングはRF逆スパッタリング法により行った。

50

【0138】

次に、酸素を含んだアルゴンガス雰囲気中において、スパッタ電力を300W、ガス流量を $3 \times 10^{-4} \text{ m}^3 / \text{min}$ 、ガス中の酸素分率1%、成膜速度を $0.5 \text{ nm} / \text{min}$ に設定し、DCスパッタリング法により、インジウム錫酸化物からなる第一透明導電膜を形成した。

【0139】

その後、酸素を含んだアルゴンガス雰囲気中において、電流を150A、電圧を70V、ガス流量を $6.80 \times 10^{-4} \text{ m}^3 / \text{min}$ 、ガス中の酸素分率を11.8%に設定し、HDA P - IP法により、インジウム錫酸化物からなる第二透明導電膜を形成した。

【0140】

いずれの工程においても、基板本体の搬送速度は $6 \times 10^{-1} \text{ m} / \text{min}$ とした。

【0141】

第一透明導電膜、第二透明導電膜を形成した後、第一、第二透明導電膜を所定のパターンにエッチングし、透明電極を形成した。

【0142】

第一透明導電膜の膜厚と第二透明導電膜の膜厚とを合わせた膜厚、すなわち透明電極の膜厚は150（実測値149～154）nmとした。

【0143】

第一透明導電膜の膜厚を10、30、50nmと変化させたときに、得られた透明電極の比抵抗値を図14に示す。図14には、第一透明導電膜の成膜温度を160としたときのデータと、成膜温度を200としたときのデータを示している。

【0144】

160、200のいずれの成膜温度で第一透明導電膜を形成した場合においても、保護膜を損傷することなく、良好に成膜することができた。また、図14に示す範囲のいずれの条件で成膜した透明電極も比抵抗値の小さいものが得られた。

【0145】

ただし、図14に示すように、実施例4と同様、第一透明導電膜の膜厚が薄くなるほど、すなわち透明電極に占める第二透明導電膜の膜厚が厚くなるほど、比抵抗値は低下した。

【0146】

また、第一透明導電膜の膜厚が10nmのときには成膜温度の違いによる比抵抗値の差はなかったが、第一透明導電膜の膜厚が30nm以上の場合には成膜温度の高い方が比抵抗値は低減されることが示唆された。

【0147】

（実施例6）

酸素を含んだアルゴンガス雰囲気中において、逆スパッタ電力を300W、ガス圧を $6.65 \times 10^{-1} \text{ Pa}$ 、ガス中の酸素分率を1%、処理時間を10分に設定し、カラーフィルター層と保護膜を形成したガラスからなる基板本体のプラズマアッシングを行った。プラズマアッシングはRF逆スパッタリング法により行った。

【0148】

次に、酸素を含んだアルゴンガス雰囲気中において、スパッタ電力を300W、ガス流量を $3 \times 10^{-4} \text{ m}^3 / \text{min}$ 、ガス中の酸素分率1%、成膜速度を $0.5 \text{ nm} / \text{min}$ に設定し、DCスパッタリング法により、インジウム錫酸化物からなる第一透明導電膜を形成した。

【0149】

その後、酸素を含んだアルゴンガス雰囲気中において、電流を150A、電圧を70V、ガス流量を $6.80 \times 10^{-4} \text{ m}^3 / \text{min}$ 、ガス中の酸素分率を11.8%に設定し、HDA P - IP法により、インジウム錫酸化物からなる第二透明導電膜を形成した。

【0150】

いずれの工程においても、基板本体の搬送速度は $6 \times 10^{-1} \text{ m} / \text{min}$ とした。

【0151】

第一透明導電膜の膜厚と第二透明導電膜の膜厚とを合わせた膜厚、すなわち透明電極の膜厚は150nmとした。

【0152】

基板本体上と保護膜上に形成した、第一透明導電膜と第二透明導電膜とからなる透明導電膜のエッチング差を図15に示す。図15には、第一透明導電膜の成膜温度を160、200としたときのデータを示している。

【0153】

図15に示す範囲のいずれの条件で形成した透明導電膜も良好にエッチングすることができた。ただし、第一透明導電膜の膜厚の薄い方が、すなわち、第二透明導電膜の膜厚の厚い方が、エッチング差が小さくなった。特に、第一透明導電膜の膜厚が10~30nmのときに、エッチング差をより小さくすることができた。

10

【0154】

また、第一透明導電膜の膜厚が10nmのときには第一透明導電膜の成膜温度によるエッチング差の差は見られなかったが、第一透明導電膜の膜厚が30nm以上の場合には、第一透明導電膜の成膜温度の低い方がエッチング差は小さくなった。

【0155】

(実施例7)

酸素を含んだアルゴンガス雰囲気中において、逆スパッタ電力を300W、ガス圧を 6.65×10^{-1} Pa、ガス中の酸素分率を1%、処理時間を10分に設定し、カラーフィルター層と保護膜を形成したガラスからなる基板本体のプラズマアッシングを行った。プラズマアッシングはRF逆スパッタリング法により行った。

20

【0156】

次に、酸素を含んだアルゴンガス雰囲気中において、スパッタ電力を300W、ガス流量を 3×10^{-4} m³/min、ガス中の酸素分率1%、成膜温度を160、成膜速度を0.5nm/minに設定し、DCスパッタリング法により、インジウム錫酸化物からなる第一透明導電膜を形成した。

【0157】

その後、酸素を含んだアルゴンガス雰囲気中において、電流を150A、電圧を70V、ガス流量を 6.80×10^{-4} m³/min、ガス中の酸素分率を11.8%に設定し、HDAF-IP法により、インジウム錫酸化物からなる第二透明導電膜を形成した。

30

【0158】

いずれの工程においても、基板本体の搬送速度は 6×10^{-1} m/minとした。また、第一透明導電膜の膜厚を10nm、第二透明導電膜の膜厚を140nmとした。

基板本体上と保護膜上に形成された第一透明導電膜と第二透明導電膜とからなる透明導電膜のエッチング差は2.7μmであった。

【0159】

一方、比較のため、同様の条件でDCスパッタリング法により第一透明導電膜を形成した後、RF電源とDC電源を併用したRF-DCスパッタリング法により、インジウム錫酸化物からなる第二透明導電膜を形成した。このときの基板本体上と保護膜上に形成された透明導電膜のエッチング差は3.2μmであった。

40

【0160】

スパッタリング法により第一、第二透明導電膜を形成した場合より、第二透明導電膜をHDAF-IP法で形成した本発明の方が、基板本体上と保護膜上に形成された透明導電膜のエッチング差を低減することができ、良好にエッチングすることができた。

【0161】

(実施例8)

実施例4から実施例6において形成した、カラーフィルター層、保護膜、透明電極を具備する基板本体上に配向膜を形成し、本発明のカラーフィルター基板を製造した。配向膜は基板本体上の全面に形成せず、シール材を形成する領域より内側の領域にのみ形成した。配向膜を形成した後、洗浄を行い、配向膜の配向不良率を算出した。配向不良率は、液晶

50

パネルを点灯させて実施される点灯検査のときの配向不良の発生率（（不良パネル数／全パネル数）×１００％）から算出した。

【０１６２】

比較のために、ガラスからなる基板本体上に、カラーフィルター層と保護膜を形成し、該保護膜上に二酸化珪素からなる絶縁膜を形成し、該絶縁膜上に、ＤＣ－ＲＦスパッタリング法により、インジウム錫酸化物からなる透明電極を形成し、透明電極上に配向膜を形成し、従来のカラーフィルター基板を製造した。配向膜は、シール材を形成する領域より内側の領域にのみ形成した。配向膜を形成した後、洗浄を行い、同様に配向膜の配向不良率を算出した。

【０１６３】

従来のカラーフィルター基板の配向膜の配向不良率は５０～７０％であった。それに対し、本発明のカラーフィルター基板の配向膜の配向不良率は０％となり、本発明のカラーフィルター基板を備えた液晶装置は表示品質の優れたものとなった。

【０１６４】

以上説明したように本実施形態によれば、基板本体上にカラーフィルター層と保護膜を形成した後、プラズマアッシングを行い、基板本体上において保護膜の外側の領域に付着したレジストの残査の除去を行うことにより、基板本体上に形成された透明電極の耐引っ掻き性を向上することができるカラーフィルター基板の製造方法を提供することができる。

【０１６５】

また、透明電極を第一透明導電膜と、第一透明導電膜上に形成した第二透明導電膜の二層構造とし、第一透明導電膜を低パワーのスパッタリング法により形成し、第二透明導電膜をイオンプレーティング法により形成することにより、保護膜を損傷することなく、保護膜への密着性の良い第一透明導電を形成することができる。すなわち、透明電極の保護膜への密着性を向上することができるカラーフィルター基板の製造方法を提供することができる。

【０１６６】

また、保護膜上と基板本体上に形成された、第一透明導電膜と第二透明導電膜とからなる透明導電膜のエッチング差を低減することができるカラーフィルター基板の製造方法を提供することができる。

【０１６７】

また、保護膜を損傷することなく、第一透明導電膜を形成することができ、保護膜上と基板本体上に形成された透明導電膜のエッチング差を低減することができるので、保護膜と透明電極との間に、酸化珪素、窒化珪素あるいはこれらの積層からなる絶縁膜を形成する必要がなく、絶縁膜が一番上の層になることに起因する配向膜の配向不良を防止することができるカラーフィルター基板の製造方法を提供することができる。

【０１６８】

また、イオンプレーティング法により第二透明導電膜を形成することにより、通常のスパッタリング法により形成される透明導電膜よりも比抵抗値の小さい第二透明導電膜を形成することができるため、配線抵抗に影響を与えることなく、第二透明導電膜を薄くでき、透明電極の膜厚を薄くすることができるので、透明電極の光透過率を向上することができるカラーフィルター基板の製造方法を提供することができる。

【０１６９】

また、イオンプレーティング法により第二透明導電膜を形成することにより、第二透明導電膜の表面すなわち透明電極の表面を平滑化することができる。本発明によれば、透明電極の表面を平滑化できるとともに、膜厚を薄くすることにより、透明電極の耐引っ掻き性を向上することができるカラーフィルター基板の製造方法を提供することができる。

【０１７０】

また、以上のカラーフィルター基板の製造方法により、透明電極の保護膜への密着性が良

10

20

30

40

50

好で、配向膜の配向不良を防止でき、透明電極の耐引っ掻き性を向上させた、信頼性の高いカラーフィルター基板を提供することができる。

【0171】

また、このカラーフィルター基板を備えることにより、配向膜の配向不良を防止でき、透明電極の耐引っ掻き性を向上させ、信頼性が高く、表示品質の優れた液晶装置を提供することができる。

【0172】

また、この液晶装置を備えることにより、信頼性が高く、表示品質の優れた電子機器を提供することができる。

【0173】

【発明の効果】

以上、本発明によれば、カラーフィルタの保護膜上に絶縁膜を形成することなく、透明電極の保護膜への密着性を良好とし、配向膜の配向不良を防止できる。

【図面の簡単な説明】

【図1】 図1は、本発明に係る第1実施形態のカラーフィルター基板の製造方法により製造されたカラーフィルター基板を備えた、TFD素子を用いた液晶装置の構造を示す概略断面図である。

【図2】 図2は、本発明に係る第1実施形態のカラーフィルター基板の製造方法により製造されたカラーフィルター基板を備えた、TFD素子を用いた液晶装置の一部分の構造を示す斜視図である。

【図3】 図3は、本発明に係る第1実施形態のカラーフィルター基板の製造方法により製造されたカラーフィルター基板の周縁部を拡大した概略平面図である。

【図4】 図4は、本発明に係る第1実施形態において、透明電極を形成するための成膜室を示す図である。

【図5】 図5(a)～(d)は、本発明に係る第1実施形態において、透明電極の形成方法を示す工程図である。

【図6】 図6は、イオンプレーティング法の例であるHDAIP-IP法の成膜装置の概略構成図である。

【図7】 図7は、本発明に係る第2実施形態のカラーフィルター基板の製造方法により製造されたカラーフィルター基板を備えた、TFD素子を用いた液晶装置の構造を示す概略断面図である。

【図8】 図8(a)～(d)は、本発明に係る第2実施形態において、透明電極の形成方法を示す工程図である。

【図9】 図9(a)は、上記実施形態により製造されたカラーフィルター基板を備えた液晶装置を備えた携帯電話の一例を示す図、図9(b)は、上記実施形態により製造されたカラーフィルター基板を備えた液晶装置を備えた携帯型情報処理装置の一例を示す図、図9(c)は、上記実施形態により製造されたカラーフィルター基板を備えた液晶装置を備えた腕時計型電子機器の一例を示す図である。

【図10】 図10は、上記実施形態により製造されたカラーフィルター基板を備えた液晶装置を光変調装置として用いた投射型表示装置の要部を示す概略構成図である。

【図11】 図11は、130～350の範囲の種々の成膜温度で、HDAIP-IP法による第二透明導電膜の成膜を行った時に、得られた第二透明導電膜の比抵抗値を示すグラフである。

【図12】 図12(a)、(b)は、それぞれHDAIP-IP法、スパッタリング法により形成されたインジウム錫酸化物膜のX線回折測定を示す図である。

【図13】 図13は、実施例4における第一インジウム錫酸化物膜の膜厚と透明電極の比抵抗値との関係を示すグラフである。

【図14】 図14は、実施例5における第一インジウム錫酸化物膜の膜厚と透明電極の比抵抗値との関係を示すグラフである。

【図15】 図15は、実施例6における第一インジウム錫酸化物膜の膜厚と、ガラス基

10

20

30

40

50

板上、保護膜上に形成されたインジウム錫酸化物膜のエッチング差の関係を示すグラフである。

【図１６】 図１６は、ＴＦＤ素子を用いた従来の液晶装置の概略断面図である。

【図１７】 図１７は、ＴＦＤ素子を用いた従来の液晶装置の一部分の構造を示す斜視図を示す。

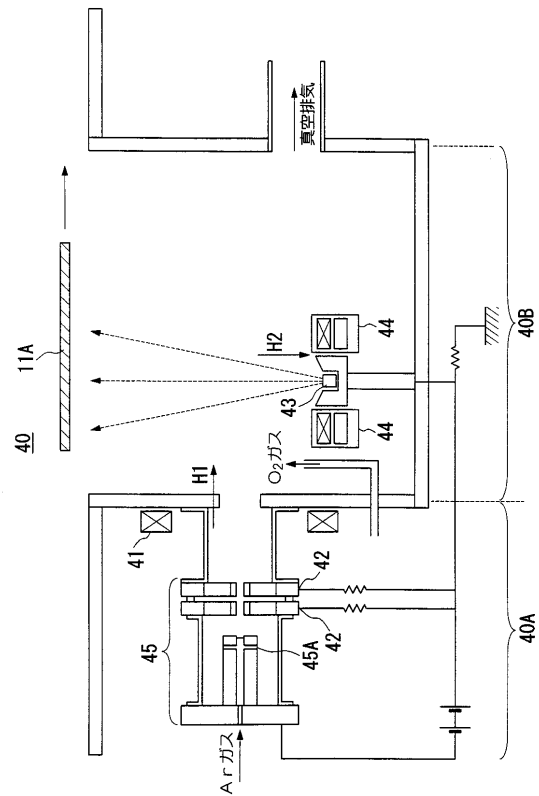
【図１８】 図１８は、ＴＦＤ素子を用いた従来の液晶装置のカラーフィルター基板の周縁部を拡大した概略平面図である。

【図１９】 図１９は、ＴＦＤ素子を用いた従来の液晶装置のカラーフィルター基板の、保護膜の端縁部の近傍部分を拡大した概略断面図である。

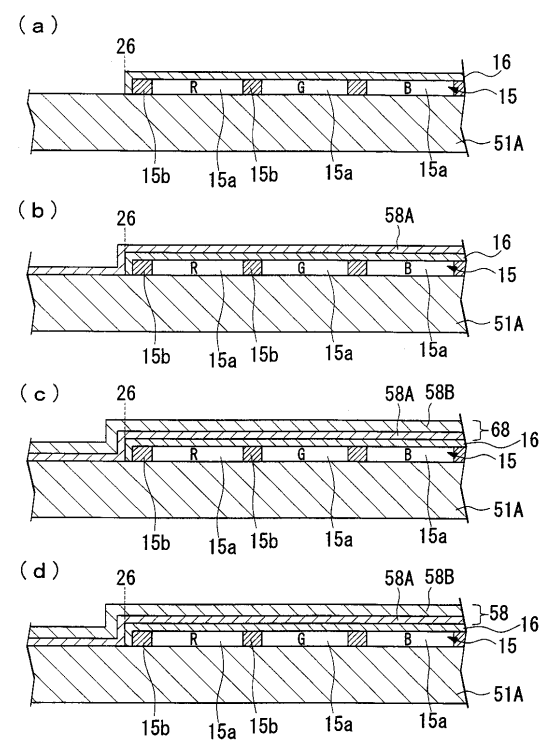
【符号の説明】

10、50	液晶（表示）装置	10
11、51	カラーフィルター基板（下側基板）	
12	素子基板（上側基板）	
52	対向基板（上側基板）	
11A、12A	基板本体	
51A、52A	基板本体	
13	液晶層	
14	シール材	
15	カラーフィルター層	
15a	カラー画素	20
15b	遮光層（ブラックマトリックス）	
16	保護膜	
18、58、59	透明電極	
18A、58A	第一透明導電膜	
18B、58B	第二透明導電膜	
28、68	透明導電膜	
19	画素電極	
20	ＴＦＤ素子	
21	信号線	
22、23	配向膜	30
24	スペーサー	
25	カラーフィルター層の端縁部	
26	保護膜の端縁部	
27	配向膜の端縁部	
29	シール材の内周部	
30	成膜装置	
31	前処理室	
32	第１成膜室	
33	第２成膜室	
34	ヒーター	40
35	高周波（ＲＦ）逆スパッタリング装置	
36	ＤＣスパッタリング装置	
37	イオンブレーティング装置	

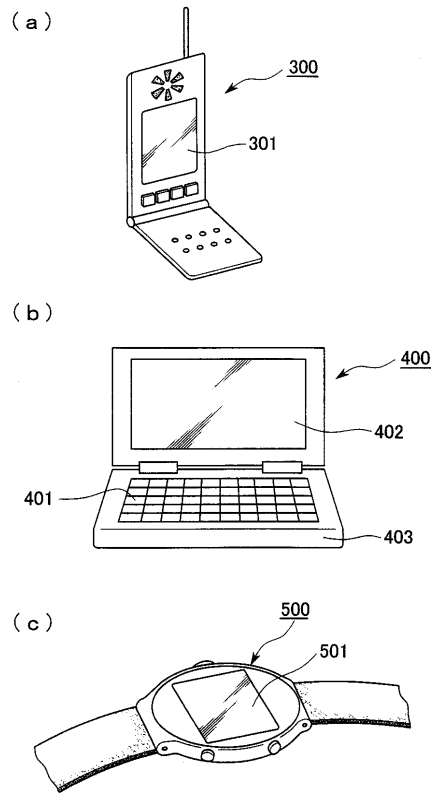
【 図 6 】



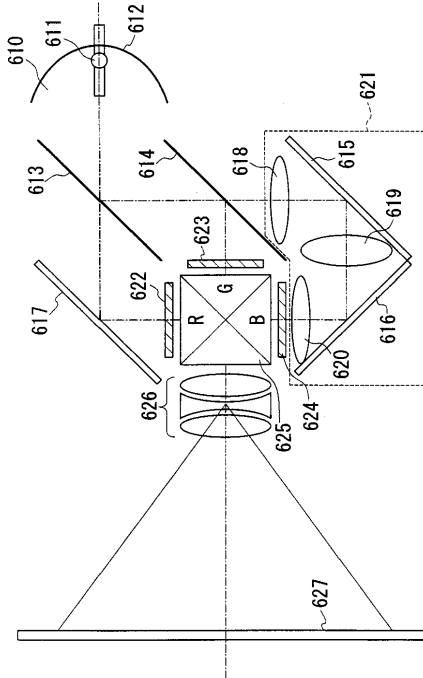
【 図 8 】



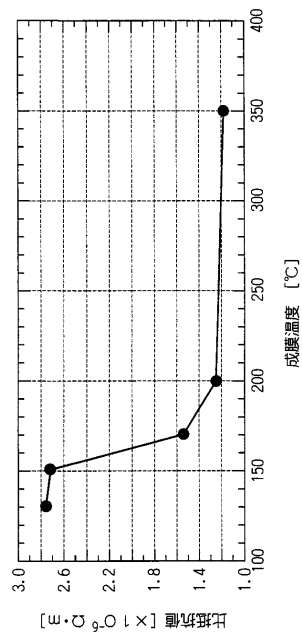
【図 9】



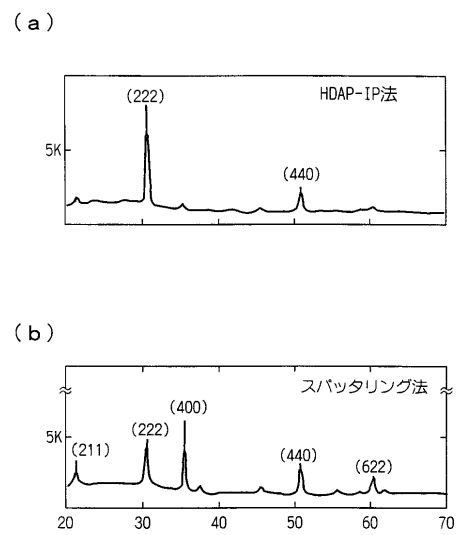
【図 10】



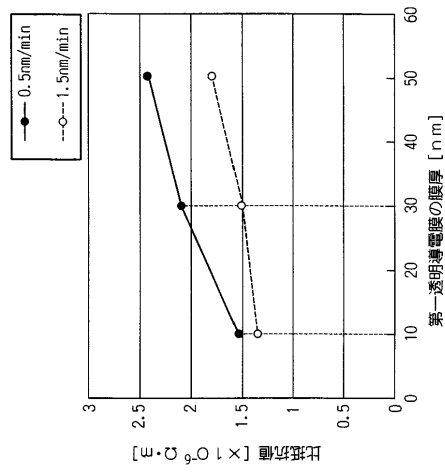
【図 11】



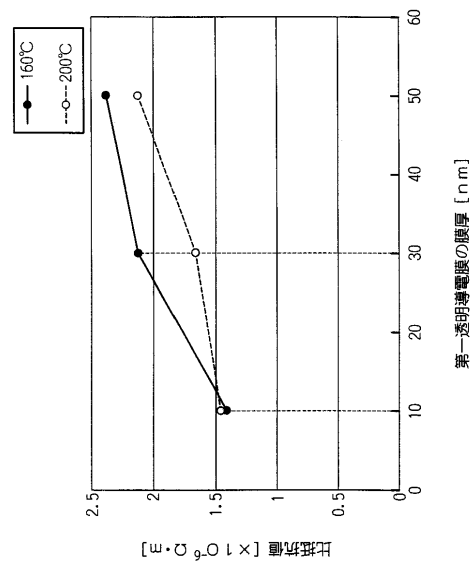
【図 12】



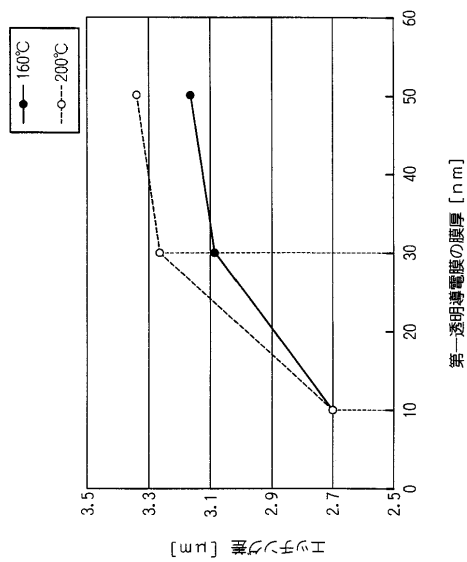
【図 13】



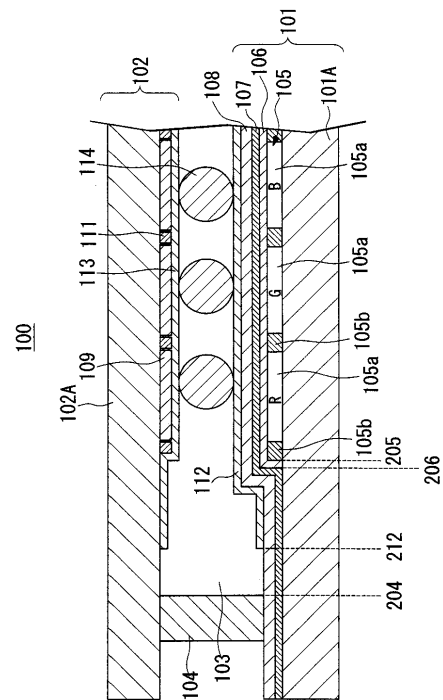
【図 14】



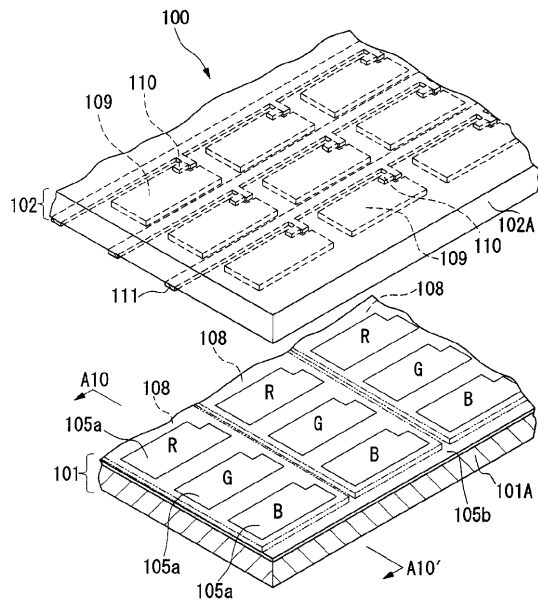
【図 15】



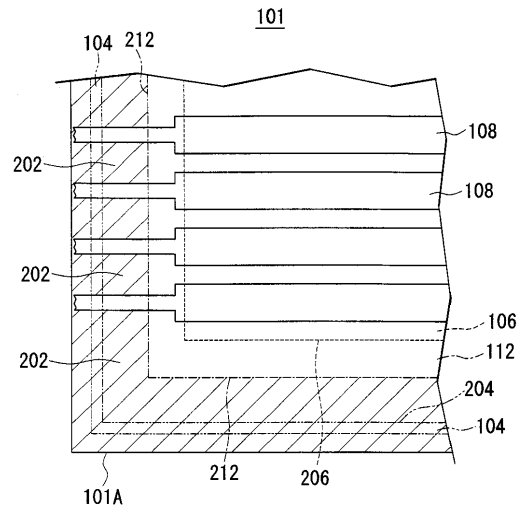
【図 16】



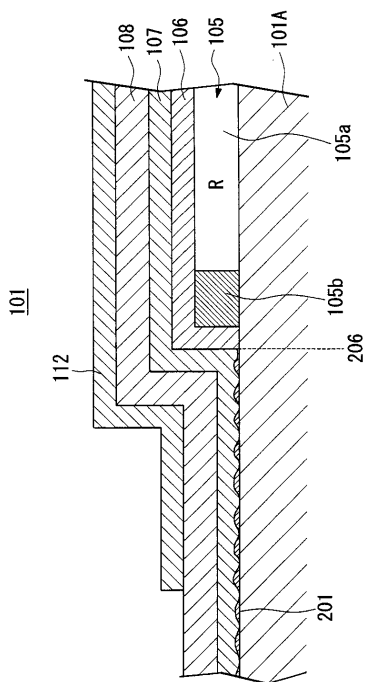
【図 17】



【図 18】



【図 19】



 フロントページの続き

(51)Int.Cl.		F I			
G 0 9 F	9/30	(2006.01)	G 0 9 F	9/30	3 3 6
H 0 1 B	13/00	(2006.01)	G 0 9 F	9/30	3 4 9 B
			H 0 1 B	13/00	5 0 3 B

(72)発明者 牛山 敏寛
長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

審査官 濱野 隆

(56)参考文献 特開平03-261005(JP,A)
特開平11-335815(JP,A)
特開平06-067016(JP,A)

(58)調査した分野(Int.Cl., DB名)

G02B 5/20
C23C 14/08
G02F 1/1335
G02F 1/1343
G09F 9/00
G09F 9/30
H01B 13/00