



등록특허 10-2215586



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2021년02월15일  
(11) 등록번호 10-2215586  
(24) 등록일자 2021년02월05일

- (51) 국제특허분류(Int. Cl.)  
*H05B 33/08* (2020.01) *H02M 3/158* (2006.01)
- (52) CPC특허분류  
*H05B 45/37* (2020.01)  
*H02M 3/158* (2013.01)
- (21) 출원번호 10-2016-7033556
- (22) 출원일자(국제) 2015년03월12일  
심사청구일자 2019년09월20일
- (85) 번역문제출일자 2016년11월30일
- (65) 공개번호 10-2017-0009887
- (43) 공개일자 2017년01월25일
- (86) 국제출원번호 PCT/US2015/020057
- (87) 국제공개번호 WO 2015/179006  
국제공개일자 2015년11월26일
- (30) 우선권주장  
62/002,417 2014년05월23일 미국(US)  
14/620,656 2015년02월12일 미국(US)

## (56) 선행기술조사문헌

KR1020080095567 A\*

KR1020140010438 A\*

US05264782 A\*

\*는 심사관에 의하여 인용된 문헌

전체 청구항 수 : 총 15 항

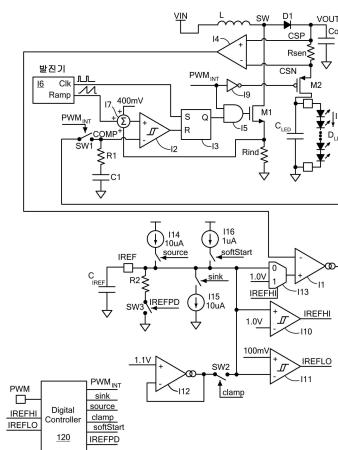
심사관 : 서미란

## (54) 발명의 명칭 스위칭 레귤레이터 제어 회로

## (57) 요 약

스위칭 레귤레이터 제어 회로는 레귤레이터의 조정된 출력의 변화 속도를 제어하도록 경사지게 변화하는 기준 신호에 응답하여 레귤레이터 스위치의 전도를 제어하는 제어 신호를 생성하는 회로를 포함하고, 제어 신호는 PWM 신호에 응답하여 게이팅된다.

대 표 도 - 도3



(52) CPC특허분류

*H05B 45/10* (2020.01)

*Y02B 20/30* (2020.08)

---

## 명세서

### 청구범위

#### 청구항 1

입력 소스로부터 조정된 출력이 LED 부하에 제공되는 출력으로 에너지를 전송하도록 전도하는 스위치를 포함하는 스위칭 레귤레이터를 제어하기 위한 스위칭 레귤레이터 제어 회로(switching regulator control circuit)에 있어서, 상기 스위칭 레귤레이터 제어 회로는,

상기 스위치의 전도(conduction)를 제어하는 제어 신호를 생성하고, 기준 신호에 대응하는 제 1 입력, 상기 조정된 출력에 비례하는 피드백 신호에 대응하는 제 2 입력, 및 상기 제어 신호가 제공되는 출력을 가지는 회로 - 상기 기준 신호는 상기 조정된 출력의 변화 속도를 제어하도록 경사지게 변화됨(ramped) -;

외부 디지털 신호를 수신하고, 상기 외부 디지털 신호를 지연 시간만큼 지연시켜 PWM 신호를 생성하는 디지털 컨트롤러; 및

상기 회로의 상기 출력에서 상기 제어 신호를 수신하도록 연결되고, 상기 LED 부하를 디밍하도록 상기 PWM 신호에 응답하여 상기 제어 신호를 상기 스위치에 선택적으로 연결하는 로직 회로를 포함하고,

상기 기준 신호는 상기 외부 디지털 신호의 예지에 응답하여 경사지게 변화되고,

상기 조정된 출력은 전류이고,

상기 기준 신호는 상기 조정된 출력의 감소 속도를 제어하도록 상기 지연 시간 동안 경사지게 감소되는 것을 특징으로 하는 스위칭 레귤레이터 제어 회로.

#### 청구항 2

제 1 항에 있어서, 상기 외부 디지털 신호와 상기 PWM 신호 사이의 상기 지연 시간은, 상기 외부 디지털 신호의 상기 예지 이후에 상기 기준 신호가 임계 전압 레벨을 지나는 시간에 상응하는 것을 특징으로 하는 스위칭 레귤레이터 제어 회로.

#### 청구항 3

삭제

#### 청구항 4

제 1 항에 있어서, 상기 기준 신호는 커패시터에 의해 일부 정해지는 속도로 경사지게 변화하는 것을 특징으로 하는 스위칭 레귤레이터 제어 회로.

#### 청구항 5

제 1 항에 있어서, 상기 기준 신호는 사용자 프로그램가능 속도(user programmable rate)로 경사지게 변화하는 것을 특징으로 하는 스위칭 레귤레이터 제어 회로.

#### 청구항 6

제 5 항에 있어서, 상기 기준 신호는 사용자 선택 커패시턴스(user selected capacitance)에 따라 경사지게 변화하는 것을 특징으로 하는 스위칭 레귤레이터 제어 회로.

#### 청구항 7

제 1 항에 있어서, 상기 기준 신호는 제 1 소프트 스타트 시간 간격 동안 제 1 전류 소스에 의해 정해지는 제 1 증가 속도로 제공되고, 제 2 시간 간격 동안 제 2 전류 소스에 의해 정해지는 제 2의 보다 신속한 증가 속도로 제공되는 것을 특징으로 하는 스위칭 레귤레이터 제어 회로.

#### 청구항 8

LED를 구동하도록 LED 전류를 제공하고, 스위치를 포함하는 스위칭 레귤레이터에서, 상기 LED를 디밍하는 방법에 있어서,

기준 신호, 및 상기 LED 전류에 비례하는 피드백 신호에 응답하여 상기 스위치의 전도(conduction)를 제어하는 제어 신호를 생성하는 단계;

외부 디지털 신호를 지연 시간만큼 지연시켜 PWM 신호를 생성하는 단계;

상기 PWM 신호의 상승 에지 및 하강 에지 중 연관된 하나에 응답하여 상기 스위치를 터-온시키고, 상기 PWM 신호의 상기 상승 에지 및 상기 하강 에지 중 다른 하나에 응답하여 상기 스위치를 터-오프시키도록, 상기 PWM 신호에 응답하여 상기 제어 신호를 상기 스위치에 선택적으로 연결하는 단계; 및

상기 외부 디지털 신호의 에지에 응답하여 상기 기준 신호를 상기 지연 시간 동안 경사지게 감소시켜 상기 LED 전류의 감소 속도를 제어하는 단계를 포함하는 것을 특징으로 하는 PWM 디밍 방법.

#### 청구항 9

제 8 항에 있어서, 상기 외부 디지털 신호와 상기 PWM 신호 사이의 상기 지연 시간은, 상기 외부 디지털 신호의 상기 에지 이후에 상기 기준 신호가 임계 전압 레벨을 지나는 시간에 상응하는 것을 특징으로 하는 PWM 디밍 방법.

#### 청구항 10

제 8 항에 있어서, 상기 LED 전류의 상기 감소 속도를 제어하는 단계는,

상기 PWM 신호의 상기 상승 에지 또는 상기 하강 에지 중 상기 하나에 후속하는 시간 간격 동안 상기 LED에 직렬로 연결된 제 2 스위치를 터-오프하는 단계를 포함하는 것을 특징으로 하는 PWM 디밍 방법.

#### 청구항 11

제 10 항에 있어서,

상기 제 2 스위치를 선형 레귤레이터로서 동작시키도록 상기 제 2 스위치에 제 2 제어 신호를 제공하는 단계를 더 포함하는 것을 특징으로 하는 PWM 디밍 방법.

#### 청구항 12

제 8 항에 있어서, 상기 LED 전류는 사용자 프로그램가능 속도(user programmable rate)로 경사지게 감소하는 것을 특징으로 하는 PWM 디밍 방법.

#### 청구항 13

제 12 항에 있어서, 상기 LED 전류가 경사지게 감소하는 속도는 커페시턴스의 선택에 따라 선택 가능한 것을 특징으로 하는 PWM 디밍 방법.

#### 청구항 14

제 8 항에 있어서,

타임아웃 조건에 응답하여 상기 LED 전류를 경사지게 감소하는 것을 중단하는 단계를 더 포함하는 것을 특징으로 하는 PWM 디밍 방법.

#### 청구항 15

제 14 항에 있어서, 상기 타임아웃 조건은, 상기 기준 신호가 미리 결정된 전압 레벨 미만으로 떨어지기 전에 타이머가 최종 카운트에 도달하는 것을 포함하는 것을 특징으로 하는 PWM 디밍 방법.

#### 청구항 16

입력 소스로부터 조정된 출력이 LED 부하에 제공되는 출력으로 에너지를 전송하도록 전도하는 스위치를 포함하는 스위칭 레귤레이터를 제어하기 위한 스위칭 레귤레이터 제어 회로(switching regulator control circuit)에

있어서, 상기 스위칭 레귤레이터 제어 회로는,

상기 스위치의 전도(conduction)를 제어하는 제어 신호를 생성하고, 기준 신호에 대응하는 제 1 입력, 상기 조정된 출력에 비례하는 피드백 신호에 대응하는 제 2 입력, 및 상기 제어 신호가 제공되는 출력을 가지는 회로 - 상기 기준 신호는 전류 소스 및 전류 싱크에 연결됨 -;

외부 디지털 신호를 수신하고, 상기 외부 디지털 신호를 지연 시간만큼 지연시켜 PWM 신호를 생성하는 디지털 컨트롤러; 및

상기 회로의 상기 출력에서 상기 제어 신호를 수신하도록 연결되고, 상기 LED 부하를 디밍하도록 상기 PWM 신호에 응답하여 상기 제어 신호를 상기 스위치에 선택적으로 연결하는 로직 회로를 포함하고,

상기 전류 소스는 상기 외부 디지털 신호의 제1 에지와 상기 PWM 신호의 제1 에지 사이의 상기 지연 시간 동안 상기 기준 신호에 연결되고,

상기 전류 싱크는 상기 외부 디지털 신호의 제2 에지와 상기 PWM 신호의 제2 에지 사이의 상기 지연 시간 동안 상기 기준 신호에 연결되는 것을 특징으로 하는 스위칭 레귤레이터 제어 회로.

## 발명의 설명

### 기술 분야

[0001]

본 발명은 일반적으로 스위칭 레귤레이터들에 관한 것으로, 보다 상세하게는 스위칭 레귤레이터 제어 회로들에 관한 것이다.

### 배경 기술

[0002]

종종 파워 스위치로 불리는, AC 또는 DC의 전압 또는 전류 소스와 같은 입력으로부터 조정된 출력에 에너지를 전달하기 위한 스위치를 포함하는 레귤레이터들 또는 컨버터들이 잘 알려져 있다. 스위칭 레귤레이터들로 불리는 일부 레귤레이터들에 있어서, 상기 스위치가 출력을 조정(regulate)하도록 턴-온 및 턴-오프된다. 선형 레귤레이터들로 불리는 다른 레귤레이터들에 있어서, 상기 스위치는 이의 액티브 또는 포화 영역에서 동작한다.

[0003]

통상적인 스위칭 레귤레이터 구성들은, 예를 들어, 벡(Buck), 부스트(Boost), 벡-부스트(Buck-Boost), 플라이백(flyback), SEPIC, 쿠크(Cuk), 하프 브릿지(half bridge), 및 풀 브릿지(full bridge)를 포함한다. 또한 잘 알려진 바와 같이, 상기 파워 스위치의 전도(conduction)를 제어하기 위한, 펄스 폭 변조(Pulse Width Modulation; PWM) 및 펄스 주파수 변조(Pulse Frequency Modulation; PFM)를 포함하여, 다양한 제어 방법들이 스위칭 레귤레이터들에 적용될 수 있고, 이러한 제어 방법들 각각에 대하여, 전압 모드 제어 및 전류 모드 제어를 포함하여 다양한 피드백(feedback) 및 피드 포워드(feed forward) 기술들이 가능할 수 있다.

[0004]

스위칭 레귤레이터들은 종종 직렬 및/또는 병렬로 연결된 하나 또는 다수의 LED들을 포함할 수 있는 LED 부하를 구동하기 위한 조정된 전류를 제공하도록 이용된다. 이러한 스위칭 레귤레이터들은 상기 LED들을 선택적으로 디밍(dimming)하여 상기 LED들의 세기 또는 밝기를 제어한다. 아날로그 디밍으로 불리는 한 종류의 LED 디밍에서, 상기 LED들의 세기는 상기 조정된 LED 전류를 조정함으로써 조정된다. 아날로그 디밍은 여러 신호를 생성하도록 기준 신호와, 상기 레귤레이터 출력에 비례하는 피드백 신호에 응답하는 여러 증폭기를 활용할 수 있다. 또한, 상기 여러 신호는 상기 스위치의 전도 및 결과적으로 조정된 전류를 제어하기 위한 스위치 제어 신호를 생성하도록 이용된다. 예를 들어, 상기 여러 신호는 상기 LED 전류를 원하는 레벨로 조정하기에 적합한 듀티 사이클을 가지는 상기 스위치 제어 신호를 생성하도록 램프 신호(ramp signal)와 비교될 수 있다.

[0005]

PWM 디밍으로 불리는 다른 종류의 LED 디밍에서, 상기 LED들의 세기는 고정된 DC 전류 및 주파수(일반적으로 100Hz 내지 1KHz)를 가지는 다양한 듀티 사이클의 PWM 신호에 응답하여 이들을 턴-오프 및 턴-온으로써 조정된다. 상기 PWM 신호는 외부에서 제공되거나 내부에서 생성될 수 있다.

[0006]

LED들에 대하여, 아날로그 디밍을 이용하였을 때 발생할 수 있는 컬러 쉬프트를 최소화할 수 있으므로, 보통 PWM 디밍이 아날로그 디밍보다 선호된다. 반면에, 아날로그 디밍은 PWM 디밍보다 구현하기에 덜 복잡할 수 있고, PWM 디밍은 상기 LED 전류를 펄스로 제어하여 가시적 플리커(visible flicker), 가청 노이즈(audible noise) 또는 EMI 문제들을 유발할 수 있다.

[0007]

도 1은 PWM 디밍 및 아날로그 디밍 모두가 가능한 전류 모드 제어로 LED 부하를 구동하는 부스트 레귤레이터

(Boost regulator)를 나타낸다. 아날로그 디밍은 외부 핀 상의 전압에 따라 에러 증폭기(I1)의 기준을 조절함으로써 달성될 수 있다. 도 1에 예시된 바와 같이, IREF 핀은 상기 전압이 1.0V 미만일 때 상기 에러 증폭기 기준을 제어하도록 이용될 수 있는 외부 입력이다. 상기 IREF 핀 전압이 1.0V 이상일 때, 비교기(I10)는 아날로그 멀티플렉서("mux")(I13)의 상태를 변경하고, 상기 에러 증폭기를 상기 내부 기준의 오프로 동작시키고, 이는 상기 IREF 핀 상에 공급되는 전압보다 정확할 수 있다. 이러한 기능은 종종 에러 증폭기(I1)에, 상기 외부 신호가 상기 내부 기준보다 낮을 때 상기 내부 기준보다 우선하는 추가적인 양의 입력을 부가함으로써 구현될 수 있다.

[0008] PWM 디밍을 위하여, 사용자는 디지털 PWM 신호를 도 1의 PWM 핀에 공급함으로써 상기 LED들의 세기를 제어한다. 언급된 바와 같이, 일부 LED 레귤레이터들은 칩 상에서 상기 PWM 신호를 생성하는 것을 포함할 수 있고, 이 경우, 사용자는 PWM 뉴티 사이클로 변환되는 아날로그 신호를 공급한다. 도 2의 예시적인 과정들을 또한 참조하면, 상기 PWM 신호가 로우일 때 상기 LED 전류가 디스에이블되도록 SW 노드가 3-상태화될(tri-stated) 수 있다. 또한, 많은 LED 레귤레이터도 스위치(SW1)를 도입함으로써 상기 COMP 노드를 3-상태화할 수 있다. 이러한 기술은, 상기 레귤레이터가 상기 PWM 입력 상승 에지에서 다시 인에이블될 때 제어 루프가 신속하게 복구되게 할 수 있다. 스위치(SW1)가 없으면, 에러 증폭기(I1)는 동작을 재개하도록 상기 COMP 노드를 슬루(slew)해야만 한다.

[0009] 보다 신속하게 LED를 턴-온 및 턴-오프하도록, 일부 레귤레이터들은 상기 LED들과 직렬로 연결되고, 도 1에서 M2로 도시된 상기 PWM 입력에 의해 구동되는 스위치를 도입할 수 있다. M2가 없으면, 상기 LED들의 동적 저항(dynamic resistance)이 상기 LED들의 다이오드 성분을 턴-오프시키기에 충분하도록 Cout을 방전시킬 때까지 출력 커패시터(Cout)가 상기 LED들에 전류를 공급하는 것을 계속할 것이므로, 상기 LED 전류의 턴-오프 특성이 기하급수적(exponential)일 수 있다. 상기 LED들의 상기 동적 저항은 상기 출력 커패시터가 보다 느리게 방전되게 하고, 이에 의해 소프트 턴-오프 특성 및 상기 출력 커패시터에 걸친 작은 전압 리플을 발생시킨다. 이러한 소프트 턴-오프 특성은 상기 PWM 핀 뉴티 사이클과 상기 LED 세기 사이의 관계를, 특히 낮은 뉴티 사이클에서, 비선형적으로 만든다. 반면에, 상기 LED 전류를 즉각적으로 턴-온 및 턴-오프하는 것은, 고속 에지들이 감쇄시키기에 어려울 수 있는 주파수 도메인 상의 더욱 증가된 고조파 노이즈(harmonic noise)를 생성할 수 있으므로, 일부 시스템들에서 EMI 문제들을 유발할 수 있다. 이러한 문제는, 도 1에 도시된 바와 같이, 상기 LED 드라이버와 상기 LED들 사이에 배선들이 있을 때, 이들이 EMI 방사를 위한 안테나로 동작할 수 있으므로, 더욱 가중될 수 있다.

## 발명의 내용

### 해결하려는 과제

[0010] 본 발명은 스위칭 레귤레이터를 제어하기 위한 스위칭 레귤레이터 제어 회로, 및 스위칭 레귤레이터에서 LED를 디밍하는 방법을 제공하는 것을 목적으로 한다.

### 과제의 해결 수단

[0011] 스위칭 레귤레이터 제어 회로는 레귤레이터의 조정된 출력의 변화(즉, 증가 및/또는 감소)의 속도를 제어하도록 경사지게 변화하는 기준 신호에 응답하여 레귤레이터 스위치의 전도를 제어하는 제어 신호를 생성하는 회로를 포함하고, 상기 제어 신호는 PWM 신호에 응답하여 게이팅된다. 이러한 구성으로, 상기 조정된 출력이 LED 부하를 구동하도록 조정된 전류인 응용들에서, 상기 LED는 PWM 신호에 응답하여, 상기 기준 신호에 응답하여 상기 LED 전류의 램핑(ramping)을 제어하는 것과 함께, 디밍된다. 상술한 회로 및 기술들로, 상기 스위치를 즉각적으로 턴-온 및 턴-오프하는 것에 의해 유발되는 EMI 및 다른 문제들이, 잘 제어된 방식으로 상기 LED들을 턴-온할 때 상기 LED 전류를 서서히 경사지게 증가시키고, 상기 LED들을 턴-오프할 때 상기 LED 전류를 서서히 경사지게 감소시킴으로써, 제거될 수 있다. 예를 들어, 상술한 구성은 상기 LED들이 디밍 후 다시 턴-온될 때 제어 루프 오버슈트(overshoot)를 감소시킬 수 있다. 상술한 회로들 및 방법들은 양호한 저(low) 뉴티 사이클 성능을 유지하면서 EMI를 감소시킬 수 있다.

[0012] 하나 이상의 다음의 특징들을 포함할 수 있다. 상기 PWM 신호는 외부 디지털 신호의 지연된 버전일 수 있다. 상기 조정된 출력은 전류일 수 있고, 상기 기준 신호는 상기 조정된 출력의 감소 속도를 제어하도록 경사지게 감소할 수 있다. 상기 기준 신호는 부분적으로 커패시터에 의해 정해지는 속도로 및/또는 사용자 프로그램가능 속도(user programmable rate)로 경사지게 변화할 수 있다. 상기 기준 신호는 제 1 소프트 스타트 시간 간격 동안 제 1 전류 소스에 의해 정해지는 제 1 증가 속도로 제공되고, 제 2 시간 간격 동안 제 2 전류 소스에 의해 정해

지는 제 2의 보다 신속한 증가 속도로 제공될 수 있다.

[0013] PWM 신호의 상승 에지 및 하강 에지 중 연관된 하나에 응답하여 스위치를 턴-온시키고, 상기 PWM 신호의 상기 상승 에지 및 상기 하강 에지 중 다른 하나에 응답하여 상기 스위치를 턴-오프시키도록, 상기 스위치에 상기 PWM 신호를 제공하는 단계를 포함하는 LED 디밍 방법이 또한 개시된다. 상기 LED 전류는 상기 스위치를 턴-오프시키는 것에 연관된 상기 PWM 신호의 상기 상승 에지 또는 상기 하강 에지 중 하나에 응답하여 경사지게 감소된다. 상기 LED 전류는 상기 PWM 신호의 천이에 후속하여 상기 스위치를 턴-오프하는 것을 지연시킴으로써 경사지게 감소될 수 있다. 상기 지연은 미리 결정된 임계치를 지나는 상기 기준 신호에 기초하여 정해질 수 있다. 상기 기준 신호는 부분적으로 커패시터에 의해 정해지는 속도 및/또는 사용자 프로그램 가능 속도로 경사지게 변화할 수 있다. 소프트 스타트 기능이 구현될 수 있다. 상기 기준 신호의 램핑(ramping)은 타이아웃 기능의 대상일 수 있다. 상기 LED 부하에 직렬로 연결된 제 2 스위치가 상기 기준 신호에 응답하여 선형 레귤레이터에 의해 제어될 수 있다.

### 도면의 간단한 설명

[0014] 본 개시의 상술한 특징들이, 개시 그 자체와 함께, 첨부된 도면에 대한 후술되는 상세한 설명으로부터 보다 상세히 이해될 수 있을 것이고, 첨부된 도면에서:

도 1은 종래의 스위칭 레귤레이터를 개략적으로 나타낸 것이고;

도 2는 도 1의 레귤레이터와 연관된 몇몇 예시적인 파형들을 나타내며;

도 3은 램프 제어 기능을 가지는 제어 회로를 가지는 스위칭 레귤레이터를 개략적으로 나타낸 것이고;

도 4는 도 3의 레귤레이터와 연관된 몇몇 예시적인 파형들을 나타내며;

도 5는 도 3의 레귤레이터와 연관된 몇몇의 추가적인 예시적인 파형들을 나타내고;

도 6은 도 3의 램프 제어 기능의 타임아웃에 대한 예시적인 과정을 나타내는 순서도이며;

도 7은 대안적인 램프 제어 기능을 포함하는 제어 회로를 가지는 스위칭 레귤레이터를 개략적으로 나타내고; 그리고

도 8은 도 7의 레귤레이터와 연관된 몇몇 예시적인 파형들을 나타낸다.

### 발명을 실시하기 위한 구체적인 내용

[0015] 도 3을 참조하면, 입력 소스(VIN)로부터 조정된 출력(regulated output)이 제공되는 출력에 에너지를 전송하도록 전도하는 스위치(M1)를 포함하는 스위칭 레귤레이터(switching regulator)는, 스위치(M1)의 전도(conduction)를 제어하는 제어 신호를 생성하고, (예를 들어, IREF에서 제공되는 것과 같은) 기준 신호에 대응하는 제 1 입력, (예를 들어, I4에 의해 제공되는 것과 같은) 상기 조정된 출력에 비례하는 피드백 신호에 대응하는 제 2 입력, 및 상기 제어 신호가 제공되는 출력을 가지는 회로를 더 포함한다. 상기 IREF 기준 신호는 램프 제어 기능(ramp control feature)을 구현하기 위하여 상기 조정된 출력( $I_{LED}$ )의 변화(즉, 증가 및/또는 감소) 속도를 제어하도록 경사지게 변화(ramped)된다. 상기 레귤레이터 제어 회로는 상기 PWM<sub>INT</sub> 신호에 응답하여 상기 제어 신호를 게이팅하도록 상기 회로의 상기 출력에 연결된 로직 회로(I5)를 더 포함한다.

[0016] 보다 상세하게는, 상기 레귤레이터 제어 회로는 상기 IREF 전압을 서서히 경사지게 변화하도록 외부 커패시터( $C_{IREF}$ )와 함께 IREF 핀에 연결된 전류 소스(I14) 및 전류 싱크(sink)(I15)를 포함한다. 상기 LED 전류( $I_{LED}$ )는, 후술될 바와 같이, 전류 소스(I14, I16) 또는 전류 싱크(I15)와 커패시터( $C_{IREF}$ )의 값에 의해 정해지는 속도로 상기 IREF 전압으로 서서히 경사지게 변화한다. 외부 커패시터( $C_{IREF}$ )의 사용에 의해 사용자는 램프 속도(ramp rate)(또는 경사지게 변화하는 속도)를, 일반적으로 대략 10u-100us의 단위로, 프로그램할 수 있다. 상기 IREF 핀 싱크 및 소스 전류들에 더하여, 상기 레귤레이터는 또한, 상기 램프 제어 기능을 구현하도록, 10%, IREFLO 비교기(I11), 110% 고 임피던스 드라이버(I12), IREF 풀 다운(SW3), 및 디지털 컨트롤러(I20)를 포함한다.

[0017] 도 3에 연관된 예시적인 파형들을 나타내는 도 4를 또한 참조하면, 상기 램프 제어 기능은 상기 PWM 입력의 상승 및 하강 에지를 후에만 활성화된다. 상기 PWM 입력이 로우에서 하이로 천이할 때, 상기 IREF 핀은 0V에서 시작하여 상기 IREF 커패시턴스 및 소스(I14)의 상기 소스 전류에 의해 결정되는 속도로 내부 기준(여기서, 1.0

V)을 지나도록 경사지게 증가한다(T1 to T2). 도시된 바와 같이, 상기 LED 전류( $I_{LED}$ )는 상기 IREF 핀 전압을 따르고, IREF 전압으로 서서히 경사지게 증가한다.

[0018] 상기 IREF 핀이 상기 1.0V 내부 기준을 지날 때, 비교기(I10)가 이동하여(즉, IREFHI=1) 상기 멱스(I13)가 상기 IREF 핀으로부터 상기 1.0V의 내부 기준으로 제어를 넘겨주도록 토글하게 할 수 있다. 상기 디지털 컨트롤러를 통하여, 상기 IREFHI 신호는 또한 상기 소스 신호로 상기 소스 전류(I14)를 디스에이블하고, 상기 클램프 신호로 상기 110% 드라이버(I12)를 활성화한다. 이는 IREF가 상기 1.0V 미만으로 떨어지지 않는 것을 보장하면서 상기 1.0V 기준을 많이 지나 충전이 계속되는 것을 방지한다. 상기 드라이버(I12)는 대략 10uA의 단위로 소스 및 싱크 능력만을 가지는 1.1V 기준에 버퍼로서 연결된 OTA로 구현될 수 있다. 이러한 고 임피던스 구동은 사용자가 상기 드라이버를 용이하게 중단 override시키고, 아날로그 디밍(dim) 기준을 설정하도록 상기 기준 IREF를 1.0V로 내릴 수 있게 한다. 상기 IREF 핀이 상기 IREFHI 비교기(I10) 미만으로 풀링될(pulled) 때, 상기 110% 드라이버(I12)가 스위치(SW2)로 디스에이블되는 것을 알 수 있을 것이다. 상기 시스템은 또한 상기 아날로그 디밍 모드의 동작을 검출하고, 보다 나은 정밀성을 제공하도록 상기 소스 및 싱크 전류들(I14, I15)을 디스에이블하도록 설계될 수 있다.

[0019] 도 3 및 도 4에 도시된 바와 같이, 상기 PWM<sub>INT</sub> 신호는 상기 SW 동작이 재개하고, LED 스위치가 닫히며(M2), COMP 스위치(SW1)가 PWM<sub>INT</sub>의 상승 에지에서 닫히게 할 수 있다. 그러나, 상기 램프 제어 기능의 부가로, 상기 LED 전류는, 상기 방전 특성에 기인하여, 상기 LED 스위치가 닫힐 때(M2) 10% 레벨로만 점프하고, 이는 보다 상세히 후술될 것이다. 도시된 바와 같이 시간 T1에서 SW, COMP, 및 LED 동작이 재개된 후, 상기 램프 제어 기능이 상기 IREF 핀을 서서히 경사지게 증가시키는 것을 시작하고, 이에 따라 상기 LED 전류( $I_{LED}$ ), LED 전압(V<sub>OUT</sub>) 및 상기 COMP 전압이 서서히 경사지게 증가한다.

[0020] 상기 PWM 입력이 하이에서 로우로 변경될 때, 상기 클램프가 디스에이블되고 상기 IREF 핀이 상기 1.1V 기준에서 시작하여 상기 싱크 전류(I15)로 방전되며, 그러면 상기 LED 전류( $I_{LED}$ )는, 도 4에 도시된 바와 같이 1.0V 핸드오프에서 상기 IREF 전압을 따르므로, 경사지게 감소하는 것을 시작한다. 종래 기술에서는 상기 LED 스위치(M2)는 상기 PWM 하강 에지로 즉시로 턴오프될 것이다, 상기 램프 제어 기능에 의해, 상기 LED 스위치(M2)는 상기 LED 전류( $I_{LED}$ )가 경사지게 감소하는 동안 닫혀있어야 한다. 이러한 지연은 상기 PWM<sub>INT</sub> 신호를 통하여 상기 디지털 컨트롤러(I20)에 의해 구현된다. 상기 PWM 입력 하강 에지 후, 상기 PWM<sub>INT</sub> 신호는 상기 IREF 핀 전압이 상기 10% 임계치에 도달할 때까지(즉, 상기 IREFLO 신호가 시간 T4에서 천이할 때까지) 하이를 유지한다. 따라서, 상기 PWM<sub>INT</sub> 신호가 상기 PWM 입력에서의 신호의 지연된 버전(delayed version)이고, 상기 지연은 상기 IREF 핀에서의 전압이 상기 PWM 신호의 하강 에지에서 (비교기(I11)에 의해 정해지는) 상기 10% 임계치로 떨어질 때까지 걸리는 시간에 상응하거나, 그리고/또는 상기 지연은 상기 IREF 핀에서의 전압이 상기 PWM 신호의 상승 에지에서 상기 10% 임계치를 초과할 때까지 걸리는 시간에 상응한 것이 자명할 것이다. 상기 PWM<sub>INT</sub> 하강 에지(T4)에서 상기 LED 스위치(M2)가 열리고, SW 동작이 중단되며, 상기 COMP 노드는 스위치(SW1)로 3-상태화된다. 상기 COMP 노드는 3-상태화되어 상기 출력이 활성화되지 않은 동안 상기 제어 루프 동작점을 저장함으로써, 동작이 재개될 때 상기 제어 루프가 조정(regulation)을 매우 신속하게 재개할 수 있다. 상기 동작점이 상기 10% 레벨이었던 경우, 동작 또한 상기 10% 레벨에서 재개할 수 있다.

[0021] 도 4에 도시 및 개시된 바와 같이, 램프 다운 조정(ramp down regulation)(즉, 상기 IREF 전압을 통한 상기 LED 전류( $I_{LED}$ )의 감소 속도의 제어)은 상기 IREF 핀이 비교기(I11)에 의해 정해진 상기 10% 임계치보다 낮을 때 중단된다. LED 전류가 서서히 감소할 때 상기 시스템이 상기 LED 스트링에 의존하여 상기 출력 커패시터(Cout)를 방전시키므로, 이러한 0이 아닌 임계치가 선택된다. 상기 전류가 낮아짐에 따라, 상기 LED들이 상기 출력 커패시턴스를 방전시키는 능력이 감소하고, 이에 의해 상기 LED 전류가 상기 IREF 핀에 의해 설정된 상기 기준보다 높게 유지할 수 있다. 달리 말하면, 도 3의 레귤레이터는 다이오드(D1)에 기인하여 어떠한 전류 싱크 능력도 가지지 않고, 그러므로 상기 LED들이 Cout 및 상기 LED들( $D_{LED}$ )의 V-I 특성에 의해 설정되는 보다 빠른 속도로 방전될 수 있다. LED들의 기하급수적 V-I 특성에 기인하여, Cout이 전류에 의해 상기 속도로 방전된다. 이에 따라, 상기 10% 턴-오프 임계치는 LED들이 상기 IREF 전압을 거의 정확하게 추종할 수 있는 싱크 능력일 여전히 가지도록 선택된다.

[0022] 상기 10% 컷오프(cutoff)는 또한, 상기 레귤레이터가 DCM(discontinuous conduction mode) 동작 및 상기 SW 노드 최소 듀티 사이클 제한에 기인하여 LED 전류를 극도로 낮은 레벨들로 조정할 수 없으므로, 상기 PWM 입력 상

승 에지에 바람직하다. 이러한 이유로, 10%는 또한 상기 제어 루프가 상기 LED 전류를 용이하게 유지할 수 있는 포인트로 선택된다. 도 4에 도시된 바와 같이, 상기 제어가 디스에이블된 것과 동일한 레벨에서 재개하는 것이 바람직할 수 있다. 이는 상기 LED 전압(VOUT)이 그러한 레벨로 방전되었고, 상기 COMP 노드가 그러한 레벨로 설정되기 때문이다. 상기 COMP 노드는 상기 보상 네트워크에서의 R1에 의해 도입되는 0(zero)에 기인하여 상기  $PWM_{INT}$  상승 및 하강 에지들에서 계단 응답(step response)을 가지는 것을 알 수 있을 것이다. COMP가 슬루잉(slewing)하므로, 전압이 SW1이 열릴 때 제거되는 R1에 걸쳐서 발생된다. 상기 다시 인에이블될 때, 상기 COMP 노드는 상기 인덕터 전류가 상기 정확한 레벨로 슬루-업(slew up)하도록 일부의 오버슈트를 보일 수 있다.

[0023] 상기 제어 루프가 로우 IREF 핀 전압들에서의 조정을 유지 가능한 것을 보장하도록, 상기 레귤레이터 내에 광부하 제어 기술을 포함하는 것이 바람직할 수 있다. 하나의 광 부하 제어 기술은, 도 3에 I7 상의 400mV 노드로 도시된 바와 같이, 상기 전류 감지 신호 내의 오프셋을 도입함으로써 구현될 수 있는 펄스 스킵핑(pulse skipping)이다. 그러므로, 상기 COMP 전압이 상기 400mV 기준 미만으로 떨어질 때, 상기 SW 노드는 스위칭을 중지하고 상기 COMP 전압이 상기 400mV 페디스털(peDESTAL)을 초과하여 상승할 때 재개한다. 이러한 기술, 및 펄스 주파수 변조, 콘스턴트 온 타임(constant on time) 등과 같은 다른 광 부하 제어 기술들은 통상의 지식을 가진 자들에게 잘 이해될 수 있을 것이다.

[0024] 도 4에 도시된 바와 같이, 상기 IREFLO 임계치는 상기 LED 스위치(M2)가 열리고 닫힐 때 상기 LED 전류의 작은 10% 계단(step)을 야기한다. 이러한 작은 크기의 계단은 두드러진 EMI 문제들을 유발하지 않아야 한다. 다만, 상기 에지 속도가 상기 LED들에 병렬적인 작은 커패시터( $C_{LED}$ )의 가산으로 감소될 수 있다. 이러한 커패시터( $C_{LED}$ )는 상기 Cout 커패시터보다 적어도 한자리수 내지 수자리수의 크기만큼 작아야 한다.

[0025] LED 드라이버들에서, 상기 PWM 입력이, 상기 광 세기의 직접적인 함수인 상기 LED들의 PWM 디밍에 직접적으로 상응하는 것이 중요하다. 대부분의 경우에서, 상기 IREF 램프(ramp)(또는 경사진 변화)는 보다 높은 듀티 사이클들에서의 상기 LED 온 타임에 비교하여 중요하지 않으나, 낮은 듀티 사이클들에서 이러한 요건을 만족하는 것은, 예러 기간(error term)이 상기 LED 온 타임에 비교하여 훨씬 더 중요하므로, 특히 어렵고 중요하다. 상기 램프 제어 기능으로 이러한 요건을 만족하도록, 상기 제어 회로는 경사지게 증가할 때 커브 아래의 면적과 경사지게 감소할 때의 면적의 합이 상기 제어 기능이 존재하지 않을 때의 면적과 동일하게 되도록 설계된다. 이를 달성하도록, 상기 IREF 핀 소스 및 싱크 전류들(I14 및 I15)이 동일할 수 있고, 양호한 상대적 정밀도로 구현된다. 상기 10% IREFLO 기능에 의해 도입되는 상기 지연을 상쇄하도록, 상기 IREF 드라이버(I12) 기준은 상기 기준 헨드오프 포인트(1.0V)의 10% 초과로 선택된다. 이러한 방법은 상기 IREF 드라이버(I12)가 상기 1.0V 내부 기준에 비하여 정확한 것을 필요로 한다.

[0026] 상기 COMP 핀 상의 상기 보상 네트워크에 의해 설정된 크로스오버(crossover) 주파수에 따라, 상기 LED 전류는 상기 IREF 핀을 정확하게 추종하지 않을 수 있다. 이는, 고속 LED 전류 슬루율이 요구되거나, 큰 출력 커패시터(Cout) 또는 보상 커패시터(C1)가 이용될 때 특히 사실이다. 상기 예러 증폭기의 상기 전류 싱크 및 소스 능력은 또한 상기 제어 루프가 상기 IREF 전압을 추종하는 능력에 영향을 미칠 수 있다. 상기 LED 전류가 상기 IREF 램프 속도에 뒤쳐지는 상황에서, 상기 IREF 핀 슬루율은 상기 원하는 LED 전류 램프 속도가 달성될 때까지 조절되어야만 한다. 도 5는 상기 시스템이 어떻게 고속 LED 전류 슬루율들로 동작하는지를 나타내고, 여기서 상기 LED 전류는 상기 IREF 핀을 정확하게 추종하지 않는다(기대되는 LED 전류가 점선으로 도시되어 있다). 도시된 바와 같이, 보다 빠른 램프 및/또는 보다 느린 제어 루프는 상기  $PWM_{INT}$  상승 및 하강 에지들에서 상기 LED 전류에 보다 큰 계단(step)을 야기한다.

[0027] 고속 IREF 핀 램프 속도들로 상기 LED 전류의 추종(tracking)을 향상시키도록, 상기 예러 증폭기는,  $IREFHI=0$ 인 동안 상기 예러 증폭기의 상호 콘덕턴스(transconductance)를 증가시킴으로써 달성될 수 있는 바와 같이, 상기 COMP 핀의 보다 빠른 슬루잉(slewing)을 제공하도록 변경될 수 있고, 이는 결과적으로 상기 제어 루프의 상기 크로스오버 주파수를 증가시킨다. 게다가, 상기 예러 증폭기 소스 및 싱크 능력이 변경될 수 있다. 대신에 제어 기술들 또한 피드백 입력과 상기 IREF 입력의 차이가 너무 커질 때 상기 COMP 핀을 슬루(slew)하도록 이용될 수 있다. 이러한 방식과 유사하게, 개방 루프 방식으로 상기 COMP 핀을 단순하게 경사지게 변화(ramp)할 수 있다. 이러한 방법들은 디지털 제어 루프를 이용할 때에도 또한 확장될 수 있다.

[0028] 상기 램프 제어 기능이 결함(faults)에 강인하고, 상기 아날로그 디밍 또는 PWM 디밍 기능들에 부정적으로 영향을 미치지 않는 것을 보장하도록, 램프 제어 타임아웃 기능 또는 다른 유사한 기능이 구현될 수 있다. 타임아웃 기능은, 상기 램프 제어 기능이 상기 SW 노드의 3-상태화(M1을 강제로 오프하는 것), 및 IREF가 상기 IREFLO 임

계치를 지날 때까지 상기 LED 스위치(M2)의 열림을 지연시키므로, IREF가 경사지게 감소할 때 특히 중요할 수 있다. 이러한 지연은 상기 IREF 입력이 아날로그 디밍을 위하여 DC 신호로 구동될 때 상기 PWM 입력이 무시되는 것을 야기할 수 있다. 타임아웃은 또한 사용자가 상기 IREF 핀을 상기 1.0V 기준 초과로 구동함으로써 PWM 디밍 동안 상기 램프 제어 기능을 디스에이블하게 할 수 있다. 이는, 상기 IREF 핀을 플로팅하는 것이 상기 IREF 핀 상의 기생 커패시턴스에 기인하여 상기 램프 제어 영향을 완전히 제거하지 못하기 때문에 상기 램프 제어 기능이 바람직하지 않는 경우 유익하다.

[0029] 도 6은 예시적인 램프 제어 타임아웃 기능의 동작을 열거한다. 상기 램프 제어 타임아웃은 상기 PWM 하강 에지에서만 모니터링되고, 타임아웃 타이머는 상기 PWM 입력이 로우로 변경될 때 시작한다. 상기 타이머는 IREF가 상기 IREFLO 임계치를 지날 때(IREFLO=1) 리셋되고, 램프 제어 동작은 일반적인 경우와 같이 계속된다. 그렇지 않고 상기 타이머가 IREFLO=1 전에 이의 최종 카운트에 도달하면, 상기 램프 제어 기능이 디스에이블된다. 이러한 기능은 상기 IREF 신호가 상기 IREFLO 임계치 미만으로 구동될 때까지 디스에이블 상태로 유지된다. 램프 제어 동작은, 상기 싱크 전류가 상기 PWM 신호가 로우로 변경될 때 상기 IREF 핀을 경사지게 감소시키기 때문에 상기 IREF 핀이 더 이상 외부적으로 구동되지 않을 때, 자연적으로 재개할 것이다.

[0030] 다른 회로들 및 기술들이 상기 램프 제어 기능을 디스에이블하도록 이용될 수 있음을 이해할 수 있을 것이다. 예를 들어, 모드 핀 또는 심지어 직렬 인터페이스와 같은 다른 핀들이 상기 램프 제어 기능을 직접적으로 디스에이블하도록 이용될 수 있다.

[0031] 스타트업 및 결함 조건들 동안, 상기 IREF 핀은 스타트업 상태로 초기화된다. 이는, 상기 IREF 핀을 폴-다운하도록, 도 3에서 SW3 및 디지털 컨트롤러(I20)로부터 출력되는 IREFPD 신호에 의해 달성된다.

[0032] 상기 램프 제어 구조는, 도 3에 도시된 구현에서와 같이, 그 자체에 소프트 스타트 기능을 포함하는 것을 부여할 수 있다. 상기 기준 신호(IREF)는 제 1의, 소프트 스타트 시간 간격 동안 상기 소프트 스타트 기능을 구현하도록 전류 소스(I16)에 의해 정해지는 제 1 증가 속도로 제공되고(즉, 제 1 속도로 경사지게 증가함), 제 2 시간 간격 동안 상기 램프 제어 기능을 구현하도록 전류 소스(I14)에 의해 정해지는 제 2의, 보다 신속한 증가 속도로 제공된다. 상기 각각의 전류 소스 제어 신호들(소스 및 소프트 스타트)은, 도시된 바와 같이, 상기 디지털 컨트롤러에 의해 제공된다.

[0033] 도시된 실시예에서, 상기 램프 제어 기능은 10uA 싱크 및 소스 전류들(I14 및 I15)로 구현되나, 반면에 상기 소프트 스타트 램프는 1uA 전류 소스(I16)로 구현된다. 이에 의해 소프트 스타트 램프가 상기 램프 제어 속도에 비하여 10배 느릴 수 있다. 다만, 다른 비율들이 이용될 수 있다. 스타트업 시, 상기 제 1 시간 구간 동안, UVLO(under voltage lock out) 결함이 제거되거나 또는 임의의 다른 결함들 후, 상기 IREF 폴-다운(SW3)이 해제되고, 1uA 소프트 스타트 전류(I16)가 디스에이블된 상기 램프 제어 전류 소스들(I14 및 I15)로 상기 IREF 핀을 충전하도록 이용될 것이다. 상기 제 2 시간 구간 동안, 상기 IREF 핀이 상기 IREFHI 임계치를 지난 후 개시되어, 상기 소프트 스타트 기능이 디스에이블될 것이고, 상기 램프 제어 드라이버 및 전류 소스들이 상술한 바와 같이 다시 작동에 관련될 것이다.

[0034] 도 3은 상기 에러 증폭기(I1)의 상기 기준을 간단하게 경사지게 변화시킴(ramping)으로써 상기 소프트 스타트 기능을 구현한다. 상기 LED들이 이들에 수 볼트들이 인가될 때까지 전류를 전도하지 않는다는 사실에 기인하여, 상기 전류 감지 전압(CSP-CSN)은 VOUT이 수 볼트에 도달할 때까지 0으로 유지될 것이다. 결과적으로, 상기 에러 증폭기는, 상기 0V의 전류 감지 전압(CSP-CSN)이 상기 소프트 스타트 램프를 추종하지 않으므로, 상기 COMP 핀을 가능한 강력하게(hard) 구동할 것이다. 이는 상기 LED들이 최종적으로 전도하기 시작할 때 일부 오버슈트를 야기할 수 있다. 다행하게도, 이러한 오버슈트는 매우 낮은 LED 전류들에서 발생할 것이고, 이러한 포인트에서 상기 LED 전류가 상기 소프트 스타트 램프를 추종하기 시작할 것이다. 다른 소프트 스타트 회로들 및 기술들 또한 가능할 수 있다. 하나의 예로서, 상기 LED들이 전도하기 시작할 때까지 상기 에러 증폭기의 상기 피드백 신호를 상기 전류 감지 증폭기(I4)로부터 VOUT에 걸친 저항 분배기로 변경할 수 있다.

[0035] 상기 램프 제어 기능은 또한 상술한 회로들 및 기술들에 더하여 또는 이들에 대신하여 다른 회로들 및/또는 기술들을 이용하여 구현될 수 있다. 하나의 추가적인 기술이 도 7에 도시되어 있고, 이는 상기 PMOS LED 스위치(M2)를 증폭기(I21)의 부가로 선형 레귤레이터가 되게 한다. 상기 선형 레귤레이터(I21 및 M2)의 기준은 상기 IREF 신호이다. 이러한 선형 레귤레이터 기술은, M2가 Cout에 걸친 전압에 무관하게 상기 LED 전류를 제어할 수 있으므로, 상술한 상기 출력 커패시터(Cout)를 방전하는 상기 LED 스트링의 한계를 겪지 않는다. 그러므로, 도 7에서, 상기 IREFLO 임계치는 이러한 보다 높은 성능 기술의 장점을 취하도록 5%(50mV)로 변경되었다. 또한, 드라이버(I12)에 대한 상기 기준은 상기 지연을 적절하게 제거하도록 105%(1.05V)로 변경되었다. 0이 아닌 IREFLO

임계치를 가짐으로써 회로들 내의 에러에 내성을 가지고 상기 선형 레귤레이터의 설계 요건들을 완화하는 것이 여전히 바람직한 것을 알 수 있을 것이다.

[0036] 도 7에서와 같이, 상기 LED 전류를 조정하기 위한 추가적인 제어 루프를 부가할 때, 상기 다수의 루프들이 서로 부정적으로 상호 작용하지 않는 것이 중요하다. 이 경우, 상기 스위칭 레귤레이터는 단지 선형 레귤레이터(I2 1)에 필요한 전류를 지원하는 데에 충분한 전류를 공급해야만 한다. 도 7 및 도 8에 도시된 바와 같이, 이러한 요건은 상기 IREFHI 신호로 COMP 핀을 3-상태화함으로써 만족되어, 이에 따라 상기 스위칭 레귤레이터는 상기 LED들이 상기 전체 조정 전류를 싱크하는 것을 계속하였던 것처럼 계속하여 동작할 수 있다. 결과적으로, 상기 LED 전류를 경사지게 감소시킬 때, 도 8에 도시된 바와 같이, 상기 출력 전압(VOUT)은 상기 출력 커패시터가 상기 초과 전류로 충전되므로 상승할 것이다. 그러면, 상기 LED 전류가 경사지게 증가할 때, 도 8에 도시된 바와 같이 상기 PWM<sub>INT</sub> 신호를 쉬프팅함으로써, 상기 스위칭 레귤레이터가 디스에이블되어, 상기 LED 전류가 경사지게 증가함에 따라 상기 출력 커패시터(Cout)내의 초과 전하가 격감된다. 상기 IREF 전압이 상기 1.0V 핸드오프 포인트를 지날 때, 상기 스위칭 레귤레이터가 상기 선형 레귤레이터에 의해 요구되는 것보다 작은 전류를 공급함으로써 조정(regulation)을 넘겨줄 것이므로, 상기 선형 레귤레이터는 자연스럽게 상기 LED 스위치(M2)를 상기 트라이오드 영역으로 구동할 것이다.

[0037] 상기 설계가 에러에 강건한 것을 보장하도록, 상기 에러 증폭기(I1) 기준과 상기 선형 레귤레이터 사이에 오프셋을 부가하여 상기 스위칭 레귤레이터가 모든 경우에 대하여 충분한 전류가 제공하는 것을 보장하는 것이 바람직할 수 있다. 상기 전류 감지 증폭기(I4)로부터 상기 출력 전압을 상기 조정 포인트 바로 위의 레벨의 레귤레이터 VOUT으로 모니터링하는 저항 분배기로 상기 에러 증폭기 피드백을 멀티플렉싱하는 것과 같이, 다른 기술들 또한 상기 스위칭 레귤레이터가 상기 선형 레귤레이터에 충분한 전류를 제공하는 것을 보장하도록 이용될 수 있다.

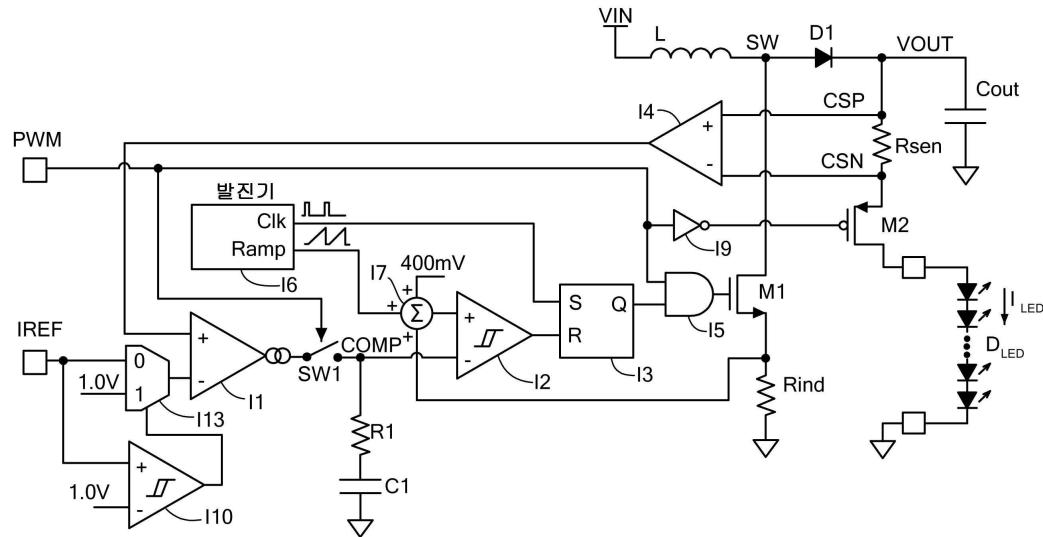
[0038] 여기에 인용된 모든 문현들은 이들 전체로서 여기에 참조로 포함된다.

[0039] 바람직한 실시예들이 개시되었으나, 해당 기술분야에 통상의 지식을 가진 자에게는 이러한 사상들을 포함하는 다른 실시예들이 이용될 수 있는 것이 명확하게 되었을 것이다. 상기 제안된 램프 제어 회로들 및 기술들이 임의의 선형 또는 스위칭 레귤레이터 토폴로지, 예를 들어 이들에 한정되지 않으나, 벡(Buck), 부스트(Boost), 벡-부스트(Buck-Boost), 플라이백(flyback), SEPIC, 쿠크(Cuk), 하프 브릿지(half bridge), 풀 브릿지(full bridge), 및 선형 레귤레이터들에 적용될 수 있음을 이해할 수 있을 것이다. 게다가, 상술한 회로들 및 기술들은 혼용(mixed) 신호 시스템들에 한정되지 않고, 예를 들어 상기 전류 소스들 및 상기 IREF 핀 상의 외부 커패시터를 대체하도록 디지털-아날로그 변환기 또는 차지 펌프 등과 같이, 디지털, 아날로그, 또는 소프트웨어 방법들을 이용하여 적용될 수 있다. 상기 IREF 핀의 속도는, 입력 전압, 출력 전압, 광 세기, 또는 다른 혼합되거나 다양한 파라미터와 같은 다른 파라미터들로 정의될 수 있을 것이다. 램프 업 및 다운 특성은 선형적일 필요는 없고, 예를 들어, 이는 기하급수적 특성을 가지거나, 또는 원하는 경우 불연속적인 모양을 가질 수 있다. 상술한 회로들 및 기술들은 (개시 및 도시된) 전류 모드 제어, 전압 모드 제어, 콘스턴트 온 타임(constant on time) 제어, 콘스턴트 오프 타임(constant off time) 제어, 또는 임의의 다른 아날로그 및/또는 디지털 제어 방식을 포함하는 임의의 제어 루프로 구현될 수 있다. 또한, 제안된 회로들 및 기술들은 전류를 조정하는 레귤레이터들의 응용들에 한정되지 않고, 이를 대신하여 전압, 전력, 또는 다른 파라미터를 조정하는 레귤레이터들에 적용될 수 있다. 더욱이, 여기에 개시된 종류의 레귤레이터는 상기 램프 제어 기능을 이용하는 여기에 개시된 디밍과 함께 및/또는 부가하여 서로 다른 디밍 모드들로 동작할 수 있는 것을 이해할 수 있을 것이다.

[0040] 그러므로, 이러한 실시예들이 개시된 실시예들에 한정되지 않아야하고, 다만 첨부된 특허청구범위의 사상 및 범위에 의해서만 한정되어야 한다.

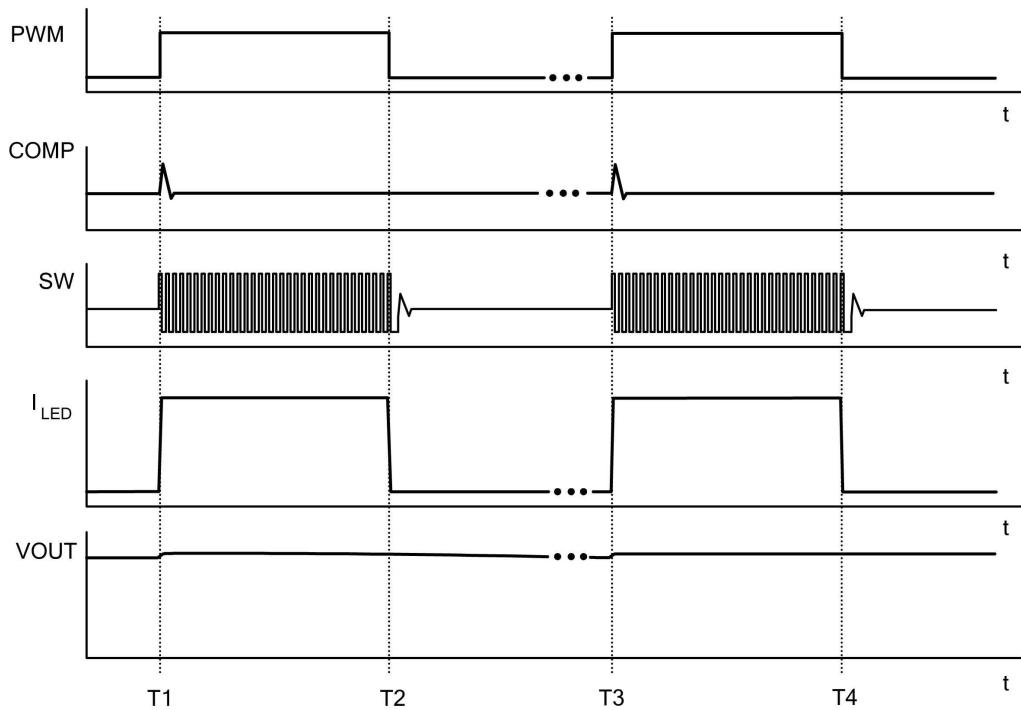
## 도면

## 도면1



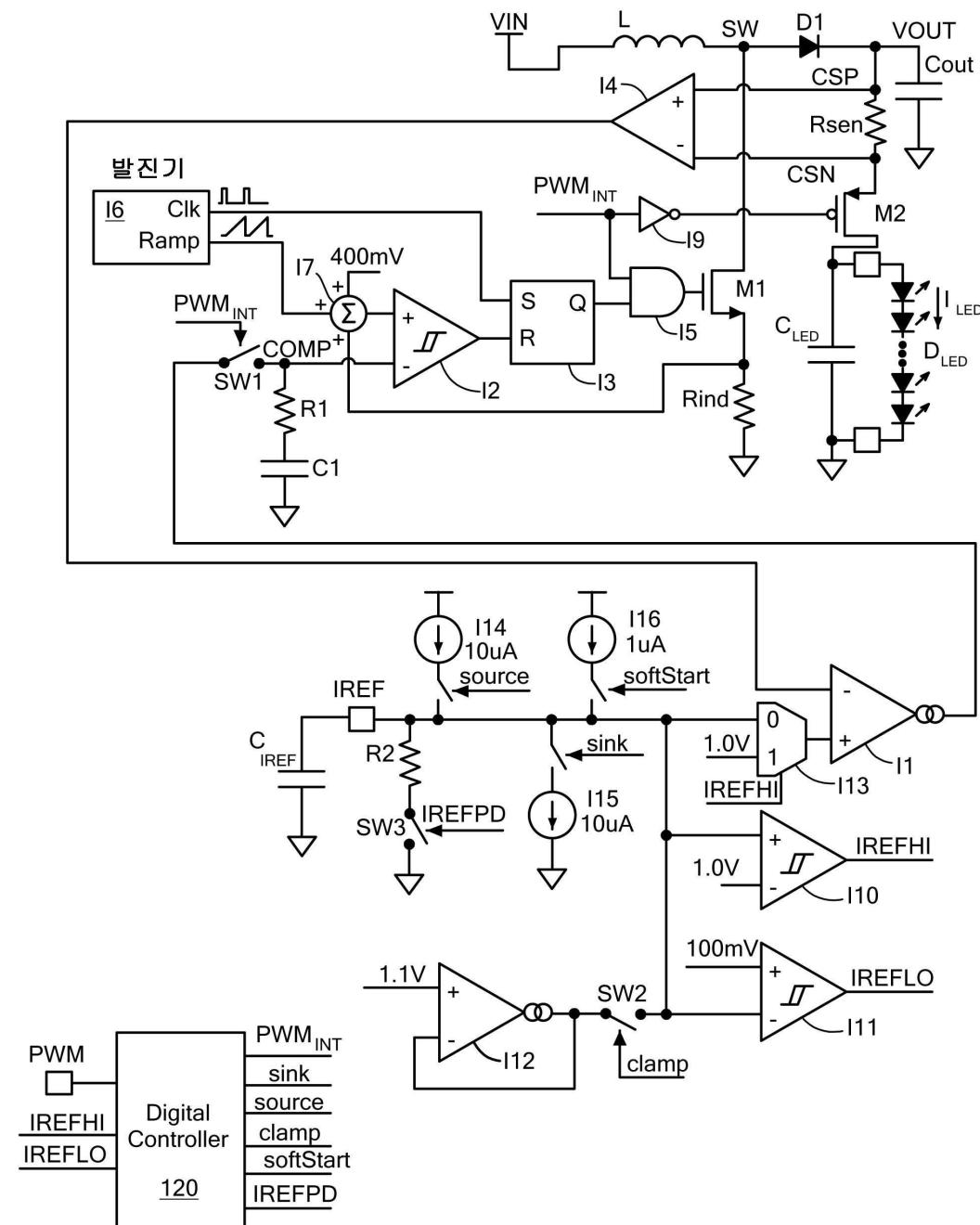
종래 기술

## 도면2

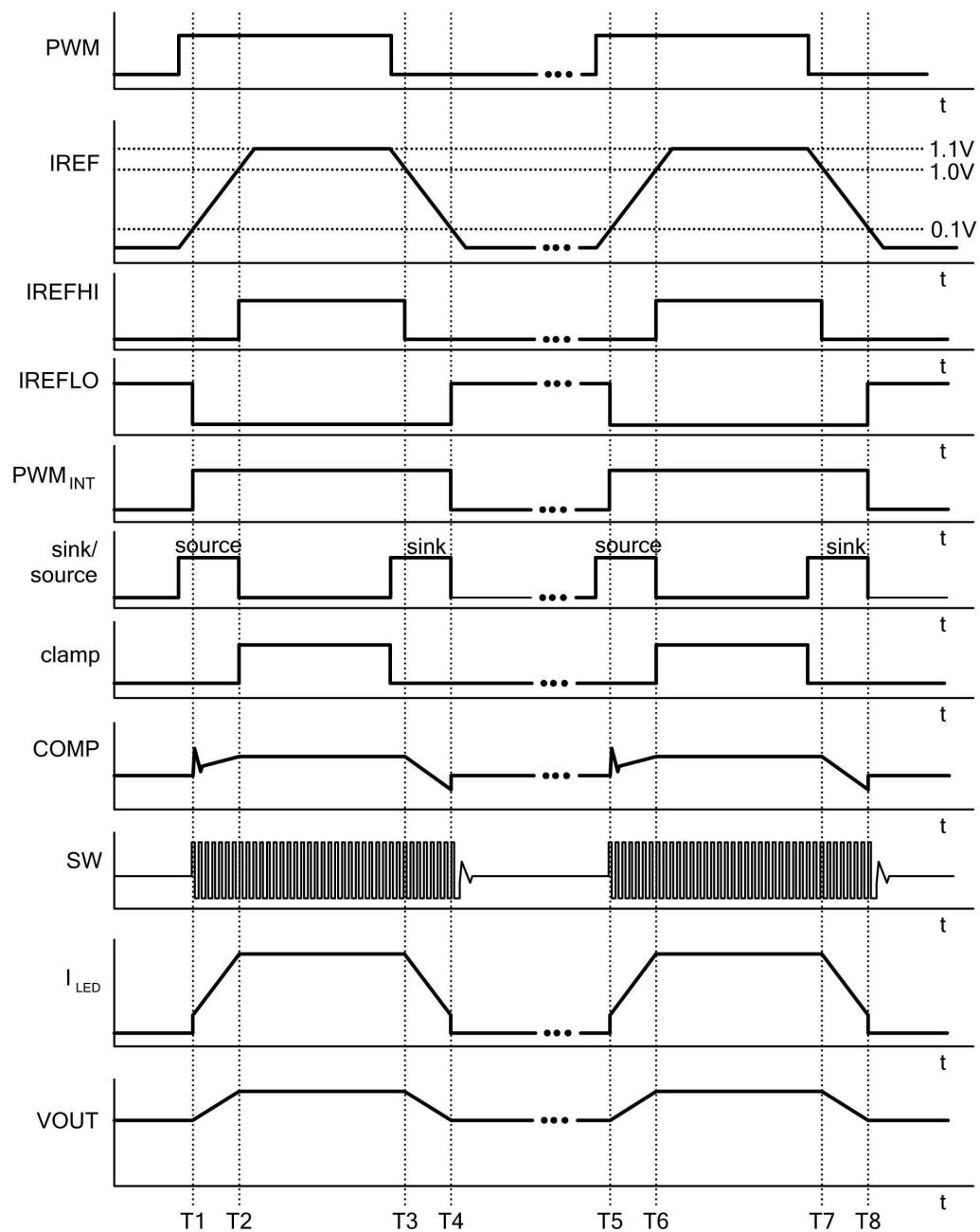


종래 기술

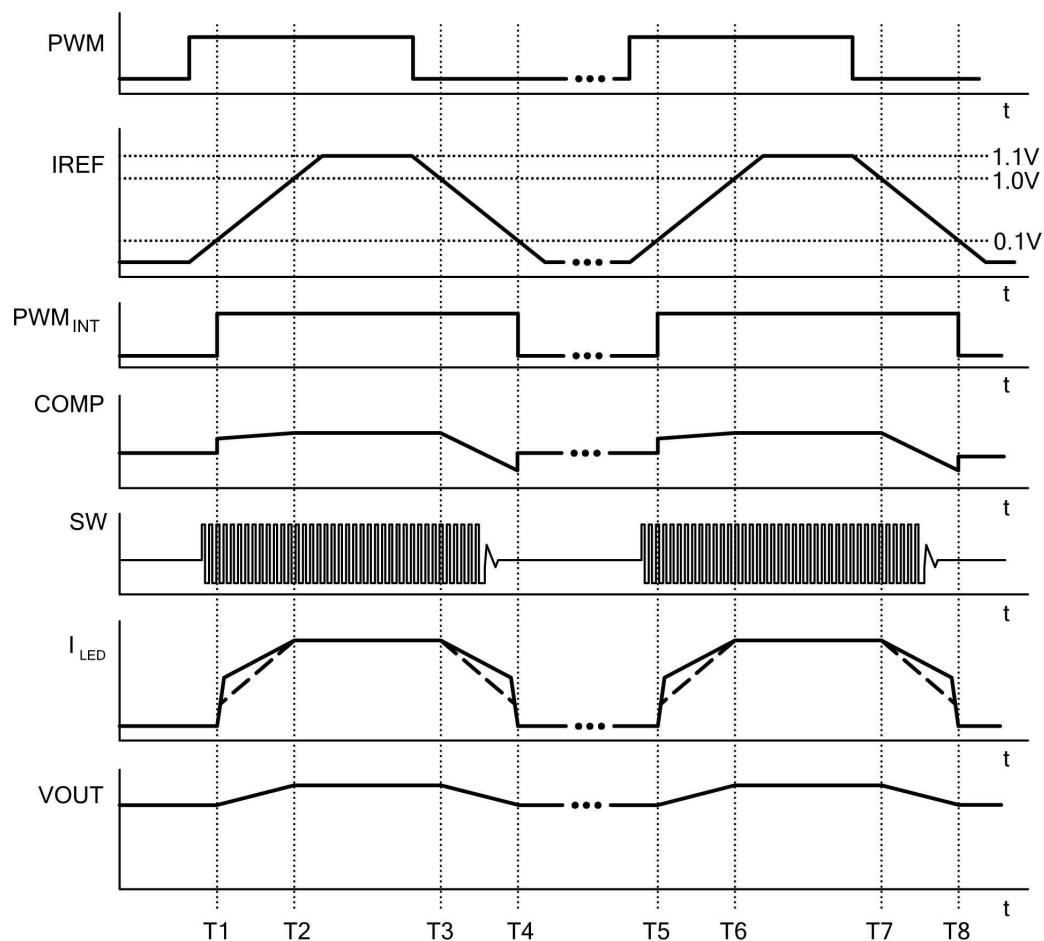
## 도면3



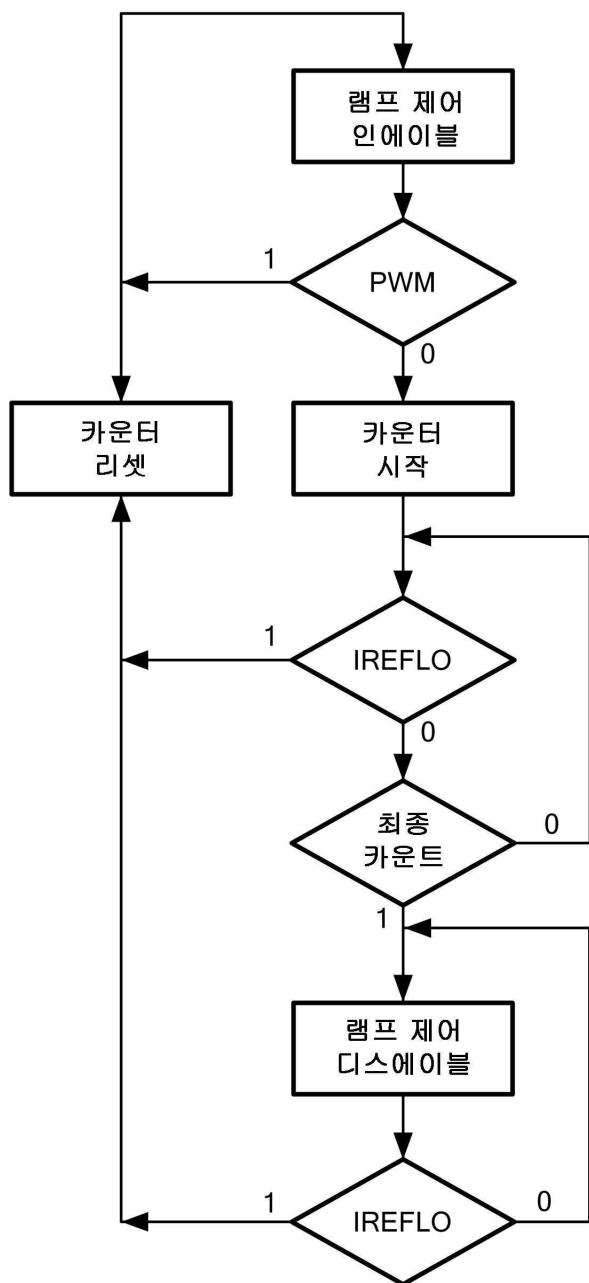
도면4



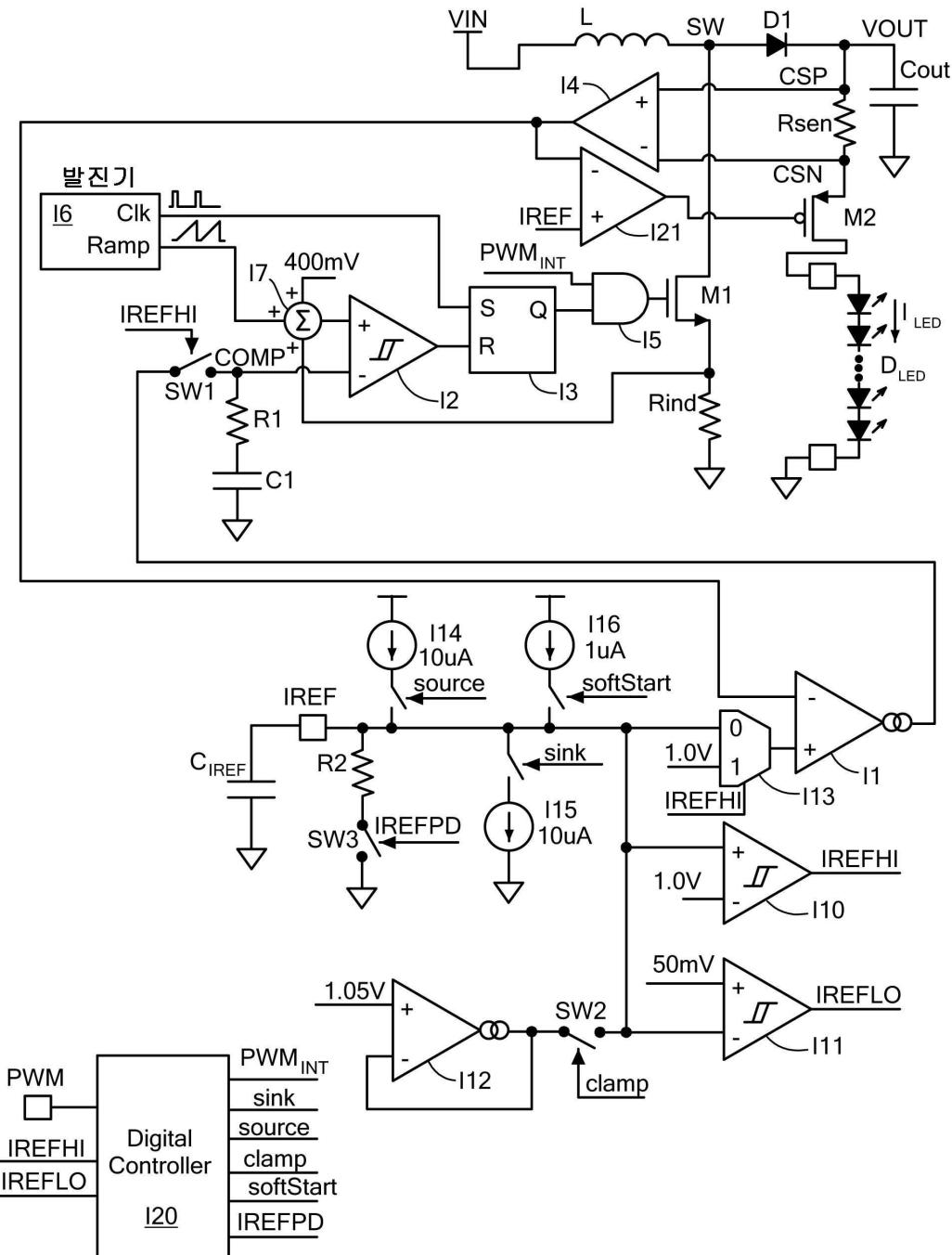
도면5



도면6



## 도면7



도면8

