

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-198749

(P2012-198749A)

(43) 公開日 平成24年10月18日(2012.10.18)

(51) Int.Cl.

G06F 12/00 (2006.01)

F I

G06F 12/00 550E

テーマコード(参考)

5B060

審査請求 未請求 請求項の数 9 O L (全 7 頁)

(21) 出願番号 特願2011-62177 (P2011-62177)  
 (22) 出願日 平成23年3月22日 (2011. 3. 22)

(71) 出願人 000004237  
 日本電気株式会社  
 東京都港区芝五丁目7番1号  
 (74) 代理人 100080816  
 弁理士 加藤 朝道  
 (72) 発明者 荒井 拡貴  
 東京都港区芝五丁目7番1号 日本電気株式会社内  
 Fターム(参考) 5B060 MM09

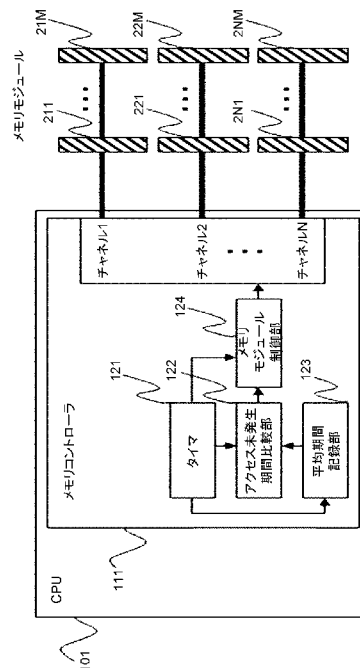
(54) 【発明の名称】 情報処理装置、その制御方法およびプログラム

(57) 【要約】

【課題】メモリモジュールへのアクセス性能を低下させることなく、メモリモジュールの消費電力を削減すること。

【解決手段】情報処理装置は、第1の状態と該第1の状態よりも消費電力の少ない第2の状態とを有するメモリモジュールと、メモリモジュールに対するアクセスが発生しなかった期間の平均値をアクセス未発生平均期間として保持するとともに、メモリモジュールへのアクセスが発生した場合には、メモリモジュールへの前回のアクセスから今回のアクセスまでの期間をアクセス未発生期間として計測するとともに、アクセス未発生平均期間を更新して保持する平均期間記録部と、アクセス未発生平均期間が所定の閾値以上である場合は、メモリモジュールを第1の状態から第2の状態へ遷移させるメモリモジュール制御部と、を備えている。

【選択図】 図1



**【特許請求の範囲】****【請求項 1】**

第 1 の状態と該第 1 の状態よりも消費電力の少ない第 2 の状態とを有するメモリモジュールと、

前記メモリモジュールに対するアクセスが発生しなかった期間の平均値をアクセス未発生平均期間として保持するとともに、前記メモリモジュールへのアクセスが発生した場合には、前記メモリモジュールへの前回のアクセスから今回のアクセスまでの期間をアクセス未発生期間として計測するとともに、該アクセス未発生平均期間を更新して保持する平均期間記録部と、

前記アクセス未発生平均期間が所定の閾値以上である場合は、前記メモリモジュールを第 1 の状態から第 2 の状態へ遷移させるメモリモジュール制御部と、を備えていることを特徴とする情報処理装置。

10

**【請求項 2】**

前記メモリモジュール制御部は、前記アクセス未発生平均期間が前記所定の閾値よりも短い場合において、前記アクセス未発生期間が前記アクセス未発生平均期間以上であるときには、前記メモリモジュールを第 1 の状態から第 2 の状態へ遷移させることを特徴とする、請求項 1 に記載の情報処理装置。

**【請求項 3】**

メモリモジュール制御部は、前記メモリモジュールへのアクセスが発生した場合において、前記メモリモジュールが第 2 の状態であるときには、前記メモリモジュールを第 2 の状態から第 1 の状態へ遷移させることを特徴とする、請求項 1 または 2 に記載の情報処理装置。

20

**【請求項 4】**

第 1 の状態と該第 1 の状態よりも消費電力の少ない第 2 の状態とを有するメモリモジュールに対するアクセスが発生しなかった期間の平均値をアクセス未発生平均期間として保持する記憶部が、該メモリモジュールへのアクセスが発生した場合には、該メモリモジュールへの前回のアクセスから今回のアクセスまでの期間をアクセス未発生期間として計測するとともに、該アクセス未発生平均期間を更新して保持する工程と、

前記アクセス未発生平均期間が所定の閾値以上である場合は、前記メモリモジュールを第 1 の状態から第 2 の状態へ遷移させる工程と、を含むことを特徴とする情報処理装置の制御方法。

30

**【請求項 5】**

前記アクセス未発生平均期間が前記所定の閾値よりも短い場合において、前記アクセス未発生期間が前記アクセス未発生平均期間以上であるときには、前記メモリモジュールを第 1 の状態から第 2 の状態へ遷移させる工程を、さらに含むことを特徴とする、請求項 4 に記載の情報処理装置の制御方法。

**【請求項 6】**

前記メモリモジュールへのアクセスが発生した場合において、前記メモリモジュールが第 2 の状態であるときには、前記メモリモジュールを第 2 の状態から第 1 の状態へ遷移させる工程を、さらに含むことを特徴とする、請求項 4 または 5 に記載の情報処理装置の制御方法。

40

**【請求項 7】**

第 1 の状態と該第 1 の状態よりも消費電力の少ない第 2 の状態とを有するメモリモジュールに対するアクセスが発生しなかった期間の平均値をアクセス未発生平均期間として保持する記憶部が、該メモリモジュールへのアクセスが発生した場合には、該メモリモジュールへの前回のアクセスから今回のアクセスまでの期間をアクセス未発生期間として計測するとともに、該アクセス未発生平均期間を更新して保持する処理と、

前記アクセス未発生平均期間が所定の閾値以上である場合は、前記メモリモジュールを第 1 の状態から第 2 の状態へ遷移させる処理と、をコンピュータに実行させることを特徴とするプログラム。

50

**【請求項 8】**

前記アクセス未発生平均期間が前記所定の閾値よりも短い場合において、前記アクセス未発生期間が前記アクセス未発生平均期間以上であるときには、前記メモリモジュールを第 1 の状態から第 2 の状態へ遷移させる処理を、さらにコンピュータに実行させることを特徴とする、請求項 7 に記載のプログラム。

**【請求項 9】**

前記メモリモジュールへのアクセスが発生した場合において、前記メモリモジュールが第 2 の状態であるときには、前記メモリモジュールを第 2 の状態から第 1 の状態へ遷移させる処理を、さらにコンピュータに実行させることを特徴とする、請求項 7 または 8 に記載のプログラム。

10

**【発明の詳細な説明】****【技術分野】****【0001】**

本発明は情報処理装置、その制御方法およびプログラムに関し、特に、メモリモジュールを備えた情報処理装置、情報処理装置に設けられたメモリモジュールの省電力化のための制御方法、および、プログラムに関する。

**【背景技術】****【0002】**

情報処理装置の省電力機能として、メモリモジュールへのアクセスがないときに、メモリコントローラとの接続を切断し、メモリモジュールをセルフリフレッシュさせることで、情報処理装置全体の消費電力を低減させる機能が知られている。

20

**【0003】**

また、特許文献 1 において、基準期間の間、メモリへのアクセスがなかった場合、メモリを低電力モードに移行させる消費電力低減方法が記載されている。

**【先行技術文献】****【特許文献】****【0004】**

**【特許文献 1】**特開 2010 - 198535 号公報

**【発明の概要】****【発明が解決しようとする課題】**

30

**【0005】**

以下の分析は、本発明者によってなされたものである。

**【0006】**

上記の省電力機能によると、省電力状態への移行が適切に実施されない場合には、メモリへのアクセス性能が低下する可能性があるという問題もある。

**【0007】**

また、特許文献 1 に記載された消費電力低減方法によると、基準期間の間、メモリへのアクセスがないにも関わらず、メモリを低電力モードに移行させることができず、この期間における消費電力を有効に削減することができない場合がある。

**【0008】**

40

そこで、メモリモジュールへのアクセス性能を低下させることなく、メモリモジュールの消費電力を削減することが課題となる。本発明の目的は、かかる課題を解決する情報処理装置、その制御方法、および、プログラムを提供することにある。

**【課題を解決するための手段】****【0009】**

本発明の第 1 の視点に係る情報処理装置は、

第 1 の状態と該第 1 の状態よりも消費電力の少ない第 2 の状態とを有するメモリモジュールと、

前記メモリモジュールに対するアクセスが発生しなかった期間の平均値をアクセス未発生平均期間として保持するとともに、前記メモリモジュールへのアクセスが発生した場合

50

には、前記メモリモジュールへの前回のアクセスから今回のアクセスまでの期間をアクセス未発生期間として計測するとともに、該アクセス未発生平均期間を更新して保持する平均期間記録部と、

前記アクセス未発生平均期間が所定の閾値以上である場合は、前記メモリモジュールを第1の状態から第2の状態へ遷移させるメモリモジュール制御部と、を備えている。

【0010】

本発明の第2の視点に係る情報処理装置の制御方法は、

第1の状態と該第1の状態よりも消費電力の少ない第2の状態とを有するメモリモジュールに対するアクセスが発生しなかった期間の平均値をアクセス未発生平均期間として保持する記憶部が、該メモリモジュールへのアクセスが発生した場合には、該メモリモジュールへの前回のアクセスから今回のアクセスまでの期間をアクセス未発生期間として計測するとともに、該アクセス未発生平均期間を更新して保持する工程と、

前記アクセス未発生平均期間が所定の閾値以上である場合は、前記メモリモジュールを第1の状態から第2の状態へ遷移させる工程と、を含む。

【0011】

本発明の第3の視点に係るプログラムは、

第1の状態と該第1の状態よりも消費電力の少ない第2の状態とを有するメモリモジュールに対するアクセスが発生しなかった期間の平均値をアクセス未発生平均期間として保持する記憶部が、該メモリモジュールへのアクセスが発生した場合には、該メモリモジュールへの前回のアクセスから今回のアクセスまでの期間をアクセス未発生期間として計測するとともに、該アクセス未発生平均期間を更新して保持する処理と、

前記アクセス未発生平均期間が所定の閾値以上である場合は、前記メモリモジュールを第1の状態から第2の状態へ遷移させる処理と、をコンピュータに実行させる。

【発明の効果】

【0012】

本発明に係る情報処理装置、その制御方法、および、プログラムによると、メモリモジュールへのアクセス性能を低下させることなく、メモリモジュールの消費電力を削減することができる。

【図面の簡単な説明】

【0013】

【図1】実施形態に係る情報処理装置の構成を示すブロック図である。

【図2】実施形態に係る情報処理装置の動作を示すフローチャートである。

【発明を実施するための形態】

【0014】

はじめに、本発明の概要について説明する。なお、この概要に付記する図面参照符号は、専ら理解を助けるための例示であり、本発明を図示の態様に限定することを意図するものではない。

【0015】

図1を参照すると、本発明の情報処理装置は、第1の状態（通常状態）と該第1の状態よりも消費電力の少ない第2（省電力状態）の状態とを有するメモリモジュール（例えば、メモリモジュール211）と、メモリモジュール（211）に対するアクセスが発生しなかった期間の平均値をアクセス未発生平均期間として保持するとともに、メモリモジュール（211）へのアクセスが発生した場合には、メモリモジュール（211）への前回のアクセスから今回のアクセスまでの期間をアクセス未発生期間として計測するとともに、該アクセス未発生平均期間を更新して保持する平均期間記録部（123）と、アクセス未発生平均期間が所定の閾値以上である場合は、メモリモジュール（211）を第1の状態から第2の状態へ遷移させるメモリモジュール制御部（124）と、を備えていることが好ましい。

【0016】

また、メモリモジュール制御部（124）は、上記アクセス未発生平均期間が所定の閾

10

20

30

40

50

値よりも短い場合において、上記アクセス未発生期間が上記アクセス未発生平均期間以上であるときには、メモリモジュール(211)を第1の状態から第2の状態へ遷移させるようにしてもよい。

【0017】

さらに、メモリモジュール制御部(124)は、メモリモジュール(211)へのアクセスが発生した場合において、メモリモジュール(211)が第2の状態であるときには、メモリモジュール(211)を第2の状態から第1の状態へ遷移させるようにしてもよい。

【0018】

これにより、メモリモジュールへのアクセス性能の低下を抑制しつつ、メモリモジュールを適切に省電力状態に移行することができ、情報処理装置の消費電力を低減させることが可能となる。

10

【0019】

(実施形態)

実施形態に係る情報処理装置について、図面を参照して説明する。図1は、本実施形態に係る情報処理装置の構成を一例として示すブロック図である。

【0020】

図1を参照すると、情報処理装置は、CPU(Central Processing Unit)101およびメモリモジュール211~2NMを備えている。CPU101は、さらに、メモリコントローラ111を備えている。なお、情報処理装置は、CPUを複数有していてもよい。

20

【0021】

メモリコントローラ111は、タイマ121、アクセス未発生期間比較部122、平均期間記録部123、および、メモリモジュール制御部124を備えている。図1において、メモリコントローラ111は、CPU101に内蔵されている。しかし、メモリコントローラ111は、CPU101の外部に設けられていてもよい。

【0022】

メモリコントローラ111には、チャンネル1~Nごとに最大でM個のメモリモジュール211~2NMが接続される。メモリコントローラは、例えば、チャンネル1に対しては、メモリモジュール211~21Mが接続される。

30

【0023】

平均期間記録部123は、タイマ121を使用して、各メモリモジュール211~2NMのアクセス未発生期間の平均値をアクセス未発生平均期間として計測し、計測したアクセス未発生平均期間を記録する。

【0024】

アクセス未発生期間比較部122は、メモリモジュール211~2NMごとに、平均期間記録部123に保持されているアクセス未発生平均期間と所定の閾値とを比較するとともに、アクセス未発生期間と平均期間記録部123に保持されているアクセス未発生平均期間とを比較する。

【0025】

メモリモジュール制御部124は、アクセス未発生期間比較部122による比較の結果、「アクセス未発生平均期間 所定の閾値」となった場合には、対象のメモリモジュールを省電力状態に移行させる。また、メモリモジュール制御部124は、アクセス未発生期間比較部122による比較の結果、「アクセス未発生期間 アクセス未発生平均期間+設定パラメータ」となった場合には、対象のメモリモジュールを省電力状態に移行させる。ここで、設定パラメータは、アクセス未発生期間に対するマージン値であり、省電力モードへの移行が頻発することを防ぐために、適当な値を設定する。

40

【0026】

さらに、メモリモジュール制御部124は、メモリモジュールへのアクセスが発生した場合に、当該メモリモジュールが省電力状態であるときには、メモリモジュールを通常状

50

態へ復帰させる。

【0027】

図2は、本実施形態の情報処理装置の動作を示すフローチャートである。図2を参照して、図1に示した情報処理装置の動作について説明する。図2は、メモリモジュール211~2NMへのアクセス状況に応じて、メモリモジュール211~2NMを省電力状態に移行させたり、通常状態に復旧させたりする場合における、情報処理装置の動作を示す。本実施形態の情報処理装置は、図2に例示した動作に基づいて、消費電力を削減する。

【0028】

まず、メモリモジュールへのアクセスが発生する(ステップS1)。ここでは、一例として、メモリモジュール211へのアクセスが発生した場合を考える。

【0029】

メモリモジュール制御部124は、メモリモジュール211が省電力状態である場合には、メモリモジュール211を、省電力状態から通常状態に移行する(ステップS2)。

【0030】

平均期間記録部123は、タイマ121を使用して、メモリモジュール211のアクセス未発生期間を測定する(ステップS3)。また、平均期間記録部123は、メモリモジュール211に対するアクセス未発生平均期間(すなわち、アクセス未発生期間の平均値)を、測定したアクセス未発生期間に基づいて更新し、更新後のアクセス未発生平均期間を保持する(ステップS4)。

【0031】

次に、メモリモジュール211に対するアクセスが完了する(ステップS5)。

【0032】

アクセス未発生期間比較部122は、平均期間記録部123に保持されている、メモリモジュール211に対するアクセス未発生平均期間と所定の閾値とを比較する(ステップS6)。

【0033】

アクセス未発生期間比較部122による比較の結果、「アクセス未発生平均期間 所定の閾値」となった場合には(ステップS6のYES)、メモリモジュール制御部124は、メモリモジュール211を省電力状態に移行させる。

【0034】

一方、アクセス未発生期間比較部122による比較の結果、「アクセス未発生平均期間 < 所定の閾値」となった場合においても(ステップS6のNO)、「アクセス未発生期間 アクセス未発生平均期間 + 設定パラメータ」となった場合には(ステップS7のYES)、メモリモジュール制御部124は、対象のメモリモジュールを省電力状態に移行させる。

【0035】

以上の動作により、アクセス性能の低下を抑制しつつ、メモリモジュールを適切に省電力状態に移行することができる。したがって、本実施形態の情報処理装置によると、消費電力の低減が可能となる。

【0036】

また、本実施形態によると、以下の効果もたらされる。メモリモジュールへのアクセス性能を低下させることなく、適切な省電力制御を実現することができる。

【0037】

なお、上記の特許文献の各開示を、本書に引用をもって繰り込むものとする。本発明の全開示(請求の範囲を含む)の枠内において、さらにその基本的技術思想に基づいて、実施形態の変更・調整が可能である。また、本発明の請求の範囲の枠内において種々の開示要素の多様な組み合わせないし選択が可能である。すなわち、本発明は、請求の範囲を含む全開示、技術的思想にしたがって当業者であればなし得るであろう各種変形、修正を含むことは勿論である。

【符号の説明】

10

20

30

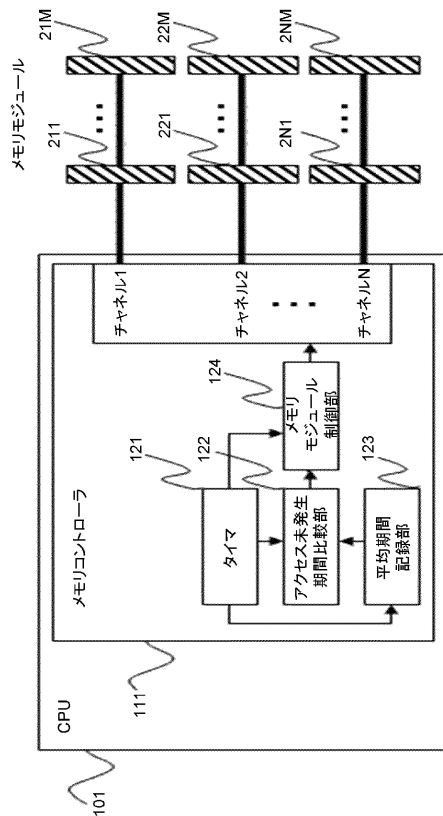
40

50

【 0 0 3 8 】

- 1 0 1 CPU (Central Processing Unit)
- 2 1 1 ~ 2 N M メモリモジュール
- 1 1 1 メモリコントローラ
- 1 2 1 タイマ
- 1 2 2 アクセス未発生期間比較部
- 1 2 3 平均期間記録部
- 1 2 4 メモリモジュール制御部

【 図 1 】



【 図 2 】

